

1. 下列选项中，在 I/O 总线的数据线上传输的信息包括（ ）。

I. I/O 接口中的命令字

II. I/O 接口中的状态字

III. 中断类型号

A. 仅 I、II

B. 仅 I、III

C. 仅 II、III

D. I、II、III

答案：D 

解析： I/O 接口与 CPU 之间的 I/O 总线有数据线、控制线和地址线。 I/O 接口中的命令字、状态字及中断类型号均是由 I/O 接口发往 CPU 的，故只能通过 I/O 总线的数据线传输。



2. 下面有关 I/O 接口的叙述中，错误的是（ ）。

A. 状态端口和控制端口可以合用同一个寄存器

B. I/O 接口中CPU可访问的寄存器称为I/O 端口

C. 采用独立编址方式时，I/O 端口地址和主存地址可能相同

D. 采用统一编址方式时，CPU不能用访存指令访问I/O 端口

答案：D 

解析：采用统一编址时，CPU访存和访问I/O 端口用的是相同的指令，所以访存指令可以访问I/O 端口。



3. 单级中断系统中，中断服务程序内的中断处理顺序是（ ）。

I. 保护现场

II. 开中断

III. 关中断

IV. 保存断点

V. 中断事件处理

VI. 恢复现场

VII. 中断返回

A. $I \rightarrow V \rightarrow I \rightarrow II \rightarrow VII$

B. $III \rightarrow I \rightarrow V \rightarrow VII$

C. $III \rightarrow IV \rightarrow V \rightarrow VI \rightarrow VII$

D. $IV \rightarrow I \rightarrow V \rightarrow VI \rightarrow VII$

答案: A 

解析: III. 关中断是中断响应的内容。



4. DMA 方式的特点是 ()。

A. 与 CPU 的工作串行, 控制实现主存与高速外设之间的单个数据交换

B. 与 CPU 的工作并行, 控制实现主存与高速外设之间的成批数据交换

C. DMA 控制器通过执行程序, 控制主存与高速外设之间的单个数据交换

D. DMA 控制器通过执行程序, 控制主存与高速外设之间的成批数据交换

答案: B 

解析：中断靠程序，*DMA* 靠硬件。



5. 在中断发生时，由硬件保护并更新程序计数器 *PC*，而不由软件完成，主要是为（ ）。

- A. 能进入中断处理程序并能正确返回原程序
- B. 节省内存
- C. 使中断处理程序易于编制，不易出错
- D. 提高处理机速度

答案：A 

解析：由硬件保护并更新程序计数器 *PC*，主要是为了进入中断处理程序并能正确返回原程序，且使用硬件比软件更可靠。



6. 下面有关 *I/O* 方式的叙述中，错误的是（ ）。

- A. 程序查询方式和中断方式，数据传输都通过执

行指令来完成

B. *DMA* 方式下，外设接口中的数据和主存单元中的内容直接交换

C. 中断 *I/O* 方式下，外设接口中的数据和通用寄存器的内容直接交换

D. 中断方式下的额外开销（额外指令执行时间）比程序查询方式下的更小

答案： *D* 

解析： *A*：程序查询、程序中断方式数据传输均靠软件； *DMA* 方式主要靠硬件。

D：程序中断方式由于软件额外开销较大，因此传输速度最慢；程序查询方式软件额外开销时间基本没有。

注：程序中断方式虽然 *CPU* 运行效率比程序查询高，但传输速度比程序查询慢。

7. 假定一台计算机的显示存储器用 *DRAM* 芯片

实现，若要求显示分辨率为 1600×1200 ，颜色深度为 24 位，帧频为 85Hz ，显存总带宽的 50% 用来刷新屏幕，则需要的显存总带宽至少约为()。

A. 245Mbit/s B. 979Mbit/s

C. 1958Mbit/s D. 7834Mbit/s

答案： **D** 

解析：刷新所需带宽 = 分辨率 \times 色深 \times 帧频

$$= 1600 \times 1200 \times 24 \times 85\text{Hz}$$

$$= 3916.8\text{Mbps}$$

显存总带宽的 50% 用来刷屏，

于是需要的显存总带宽为：

$$\frac{3916.8}{50\%} = 7833.6\text{Mbps} \approx 7834\text{Mbps}$$

8. 某计算机的 CPU 主频为 $500MHz$ ， CPI 为 5（即执行每条指令平均需要 5 个时钟周期）。假定某外设的数据传输率为 $0.5MB/s$ ，采用中断方式与主机进行数据传送，以 32 位为传输单位，对应的中断服务程序包含 18 条指令，中断服务的其他开销相当于 2 条指令的执行时间。请回答下列问题，要求给出计算过程。

（1）在中断方式下， CPU 用于该外设 I/O 的时间占整个 CPU 时间的百分比是多少？

（2）在该外设的数据传输率达到 $5MB/s$ 时，改用 DMA 方式传送数据。假定每次 DMA 传送块大小为 $5000B$ ，且 DMA 预处理和后处理的总开销为 500 个时钟周期，则 CPU 用于该外设 I/O 的时间占整个 CPU 时间的百分比是多少（假设 DMA 和 CPU 之间

没有访存冲突) ?

解析: (1) 由题知:

外设每秒传送 $0.5MB$, 中断时每秒传送 $4B$ 。

中断时, CPU 每次用于数据传送的时钟周期为: $5 \times 18 + 5 \times 2 = 100$

为了达到外设 $0.5MB/s$ 的数据传输率,

外设每秒申请的中断次数为:

$$\frac{0.5MB}{4B} = 125000 \text{ 次,}$$

所以 $1s$ 内用于中断的开销为:

$$100 \times 125000 = 12.5M \text{ 个时钟周期}$$

因此, CPU 用于该外设 I/O 的时间占整个 CPU 时间的百分比为:

$$\frac{12.5M}{500M} \times 100\% = 2.5\%$$



(2) 由题知：1s 内需要 *DMA* 的次数为：

$$\frac{5MB}{5000B} = 1000 ,$$

所以 *CPU* 用于 *DMA* 处理的总开销为：

$$1000 \times 500 = 0.5M \text{ 个时钟周期,}$$

因此 *CPU* 用于外设 *I/O* 的时间占整个 *CPU* 时间的百分比为：

$$\frac{0.5M}{500M} \times 100\% = 0.1\%$$

