

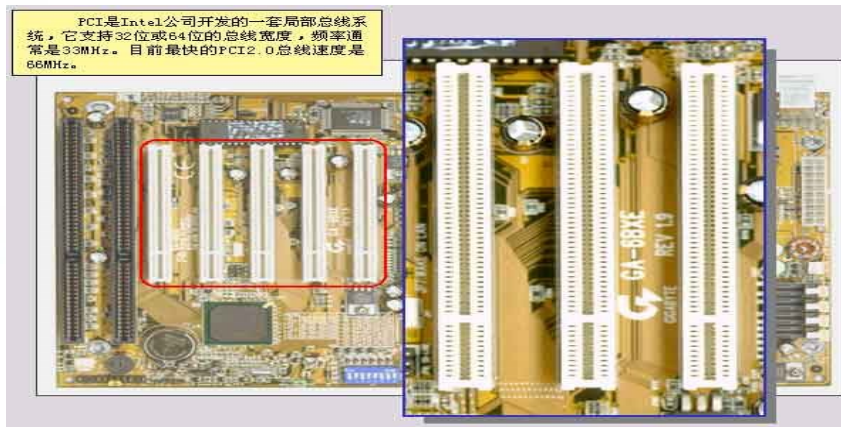
## 第5章---输入输出系统

- § 5.1概述
- § 5.2外部设备
- § 5.3I/O接口
- § 5.4程序查询方式
- § 5.5程序中断方式
- § 5.6DMA方式

# 第5章 输入输出系统- 5.1 概述



CPU



总线



存储器

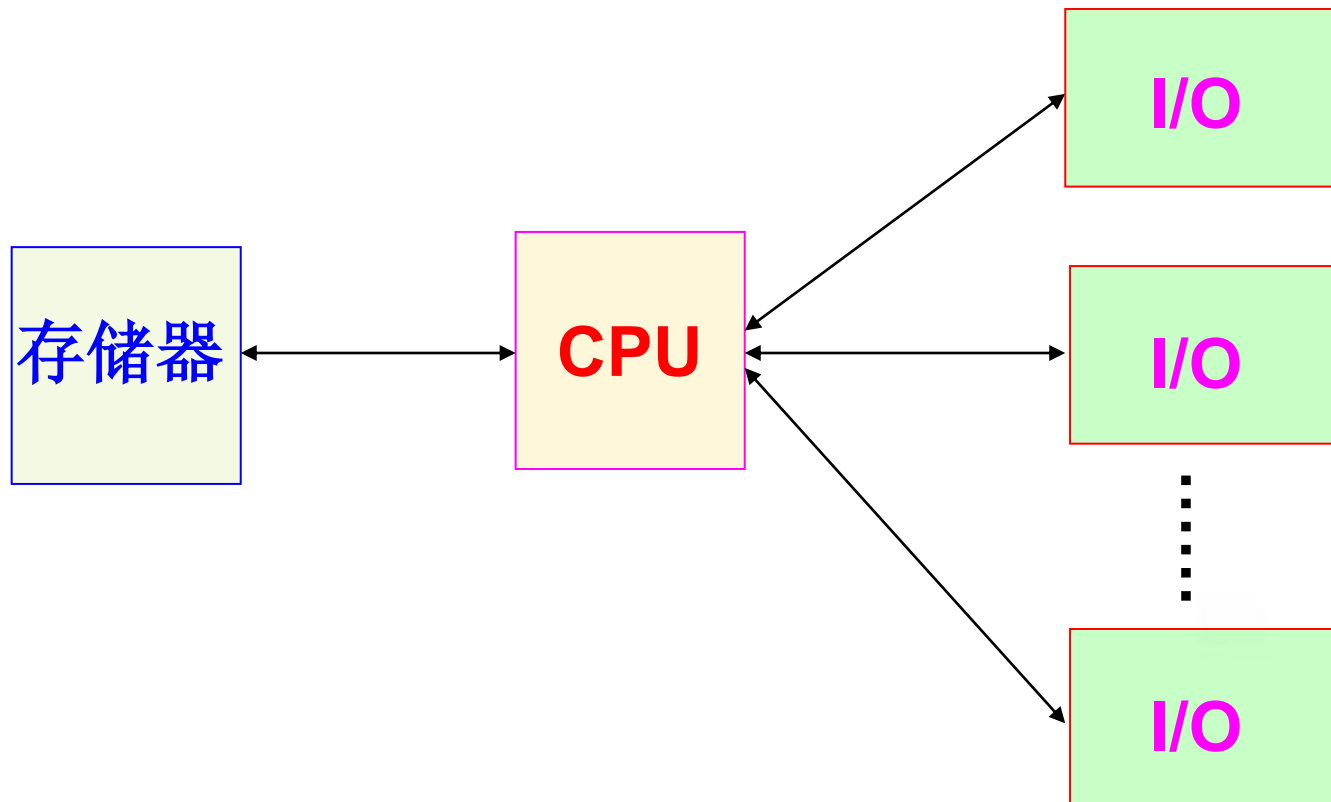
输入输出模块  
(输入输出系统)

建立I/O设备与主机的联系

确定I/O与主机交换信息的控制方式

### 一、输入输出系统的发展概况

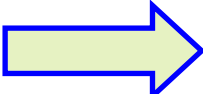
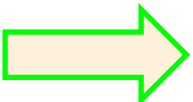

#### 1. 早期阶段



# 一、输入输出系统的发展概况

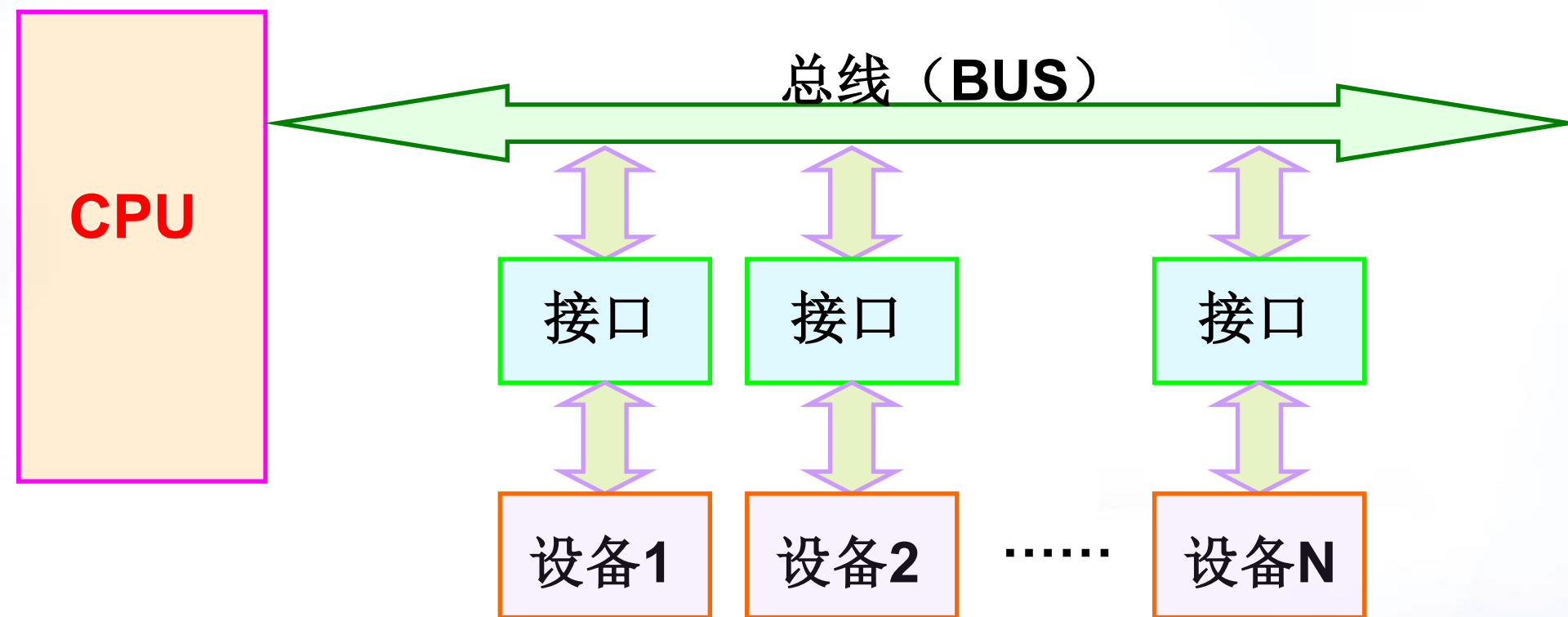
## 1. 早期阶段

### 特点

- (1) 每个I/O设备利用各自的逻辑控制电路与CPU相连  线路复杂
- (2) I/O与CPU交换信息时，CPU必须停止其他工作  效率低下
- (3) I/O设备控制电路与CPU控制器紧密结合不分隔  不易扩展设备

### 一、输入输出系统的发展概况

#### 2.总线接口与DMA阶段




# 一、输入输出系统的发展概况

## 2.总线接口与DMA阶段

### (1) 总线接口阶段

## 特点

(1) 各设备分时占用总线  并行工作（宏观上并行，微观上仍串行）

 大大提高了效率。

(2) CPU与I/O交换信息时，CPU要中止现行程序。

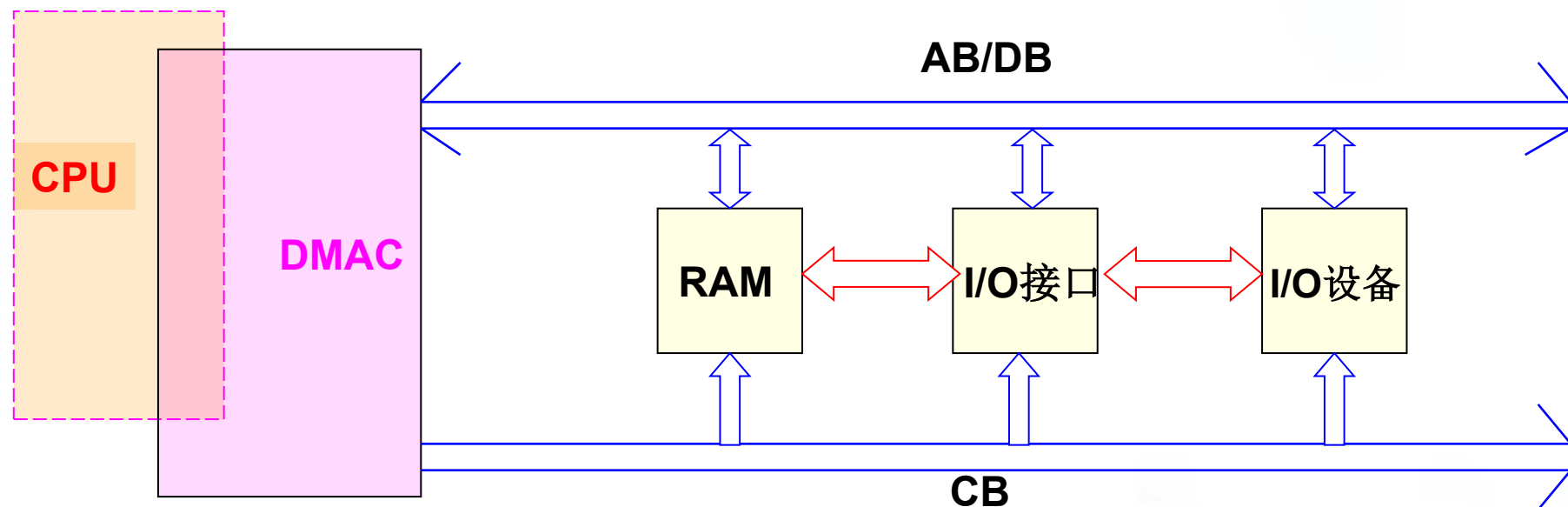
(3) 便于增减设备，易于扩展，可替换性好。

(4) 为了进一步提高CPU效率，出现了DMA

# 一、输入输出系统的发展概况

## 2.总线接口与DMA阶段

### (2) DMA接口阶段



## 特点

(1) I/O与主存之间有一条直接的数据通路，二者可直接进行信息交换。

(2) CPU 在I/O与内存交换数据的过程中，可继续工作，效率提高。

# 一、输入输出系统的发展概况

## 3.I/O通道控制阶段



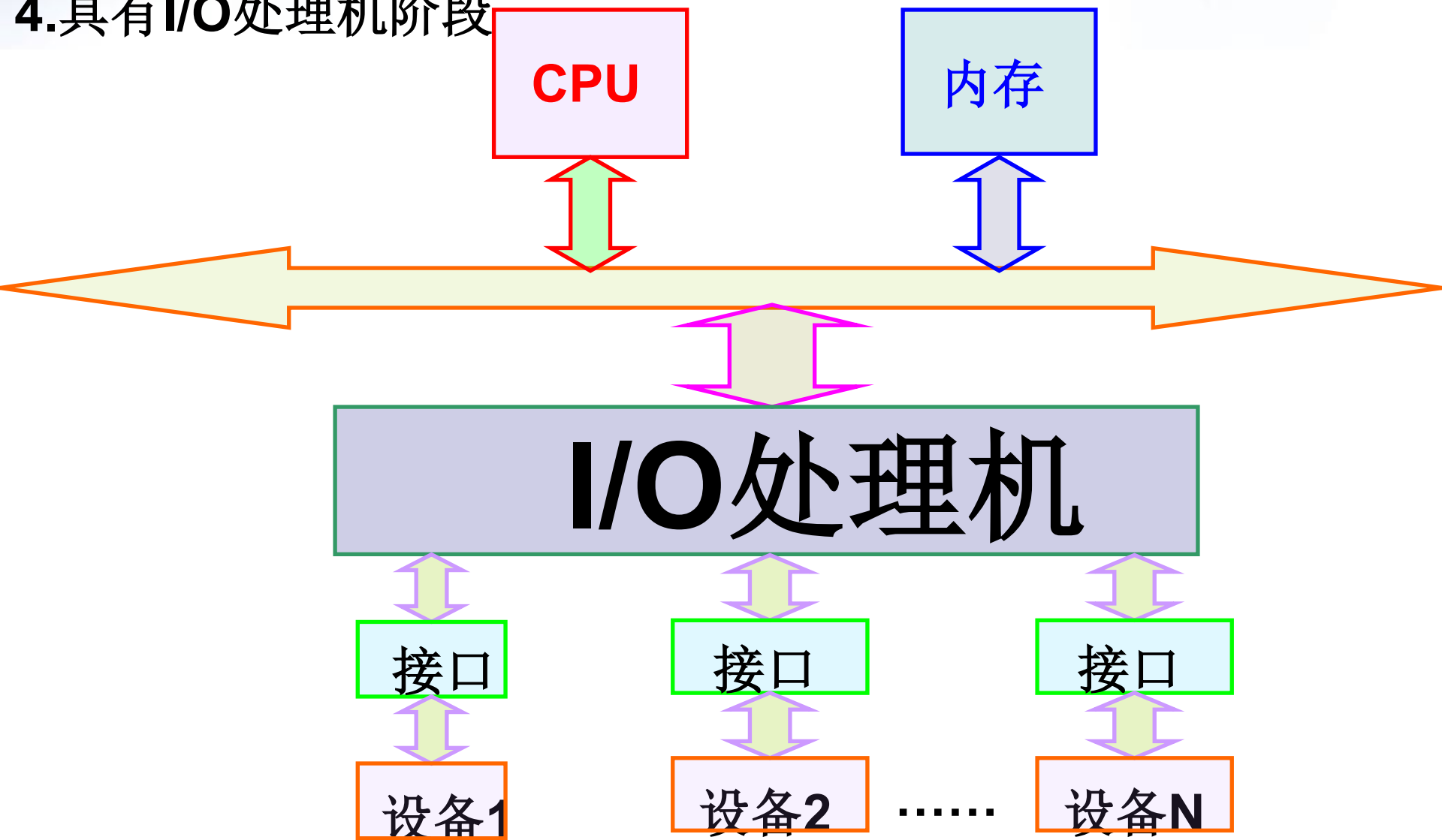
## 通道概述

- (1) 通道是一个特殊的处理器，有自己的通道指令，但受**CPU**控制。
- (2) 通道可以代替**CPU**来控制**I/O**设备以及控制**I/O**与主机进行数据交换。
- (3) 通道在一定程序上解放了**CPU**，故效率较高。



### 一、输入输出系统的发展概况

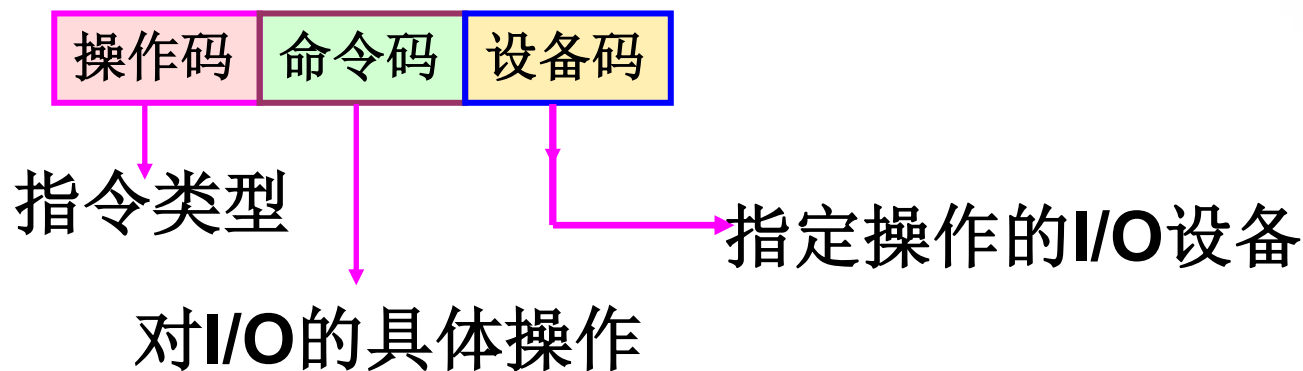
#### 4. 具有I/O处理机阶段



### 二、输入输出系统的组成

#### 1. I/O 软件(实现I/O控制及信息传送的各种程序。)

##### (1) I/O 指令 (CPU 指令的一部分)

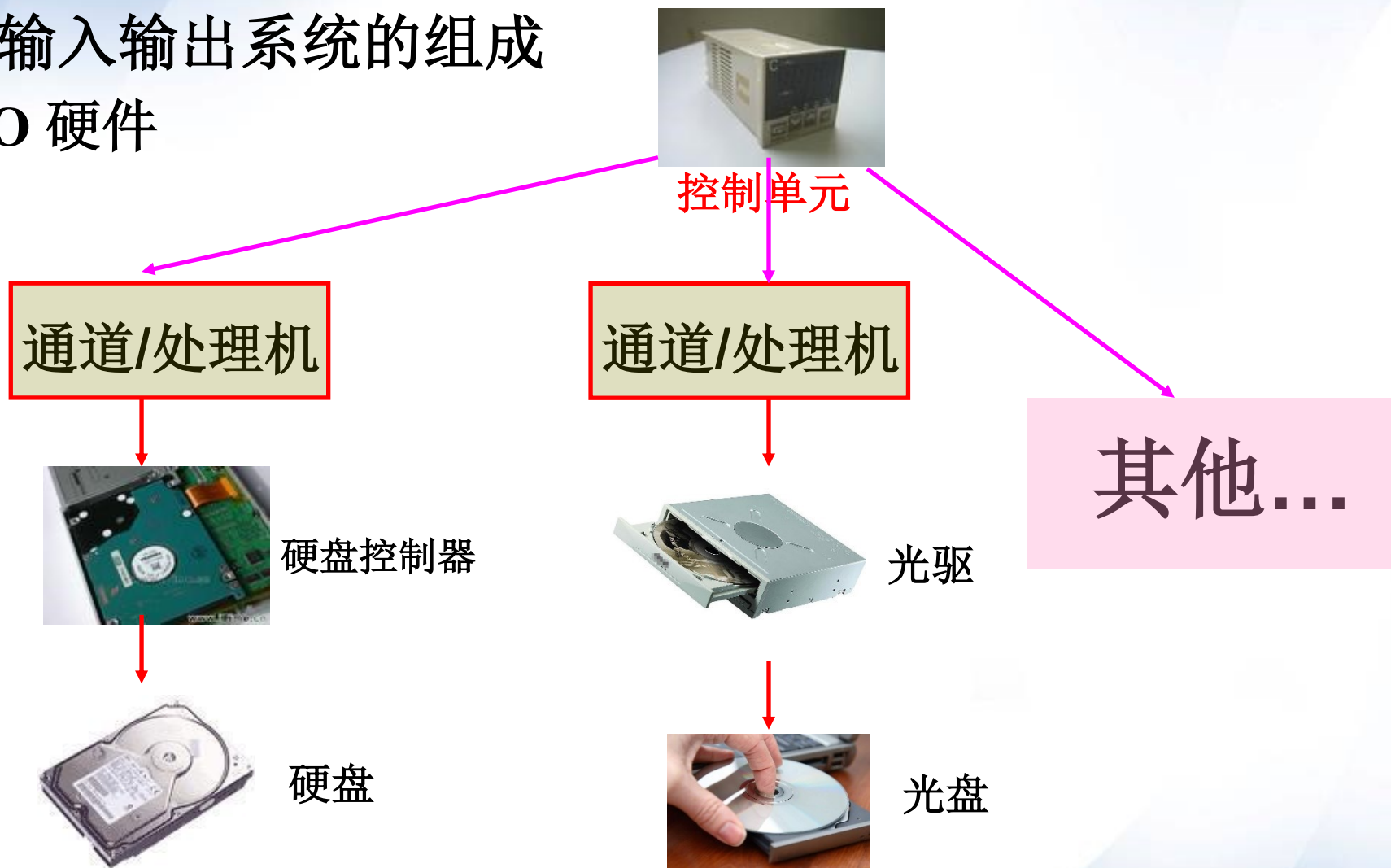


##### (2) 通道指令 (通道自身的专用指令，由通道执行。)

代替**CPU**进行对**I/O**的管理和数据操作。

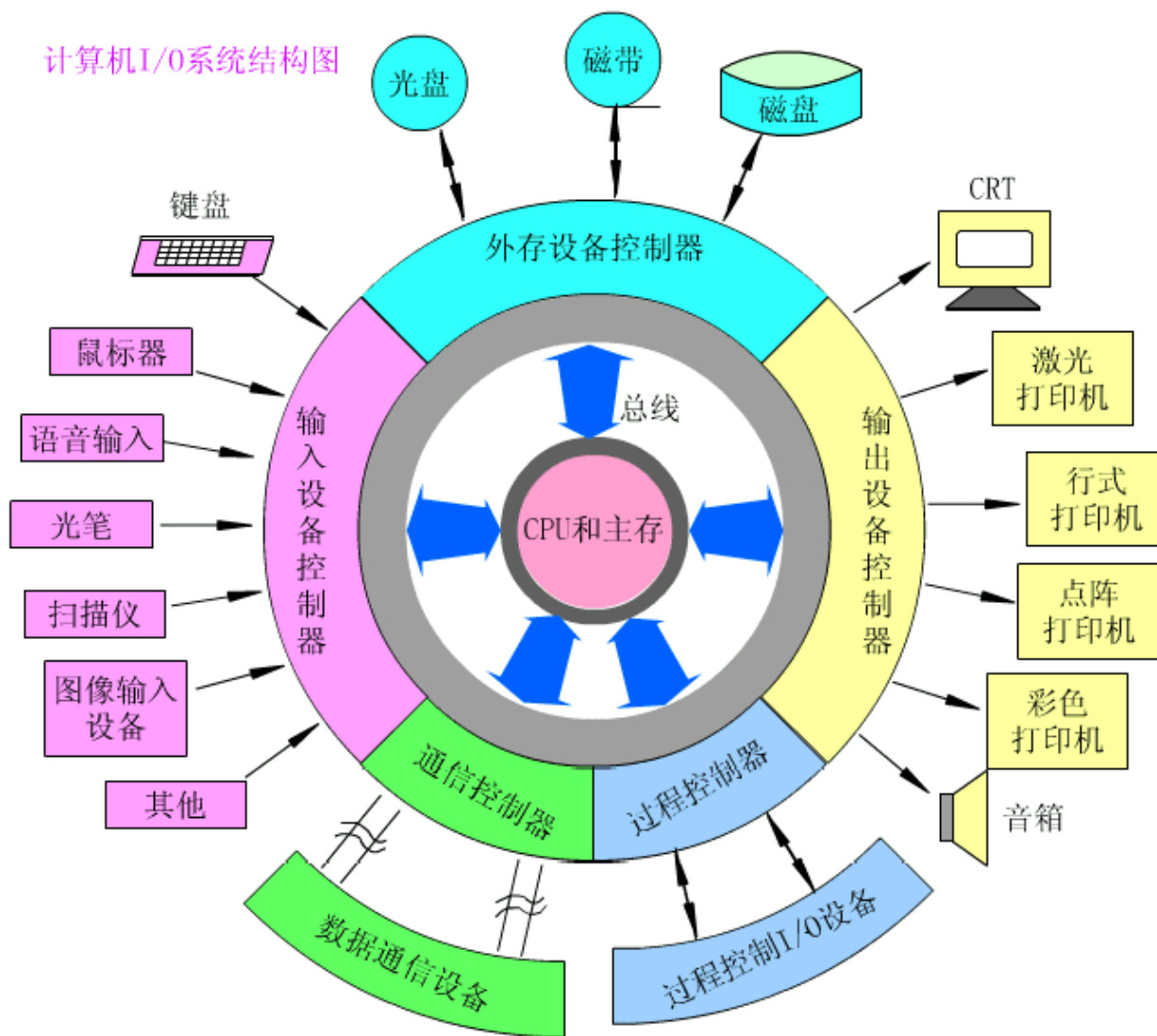
## 二、输入输出系统的组成

### 2. I/O 硬件



# 第5章 输入输出系统- 5.2 外部设备

计算机I/O系统结构图



计算机I/O系统结构图

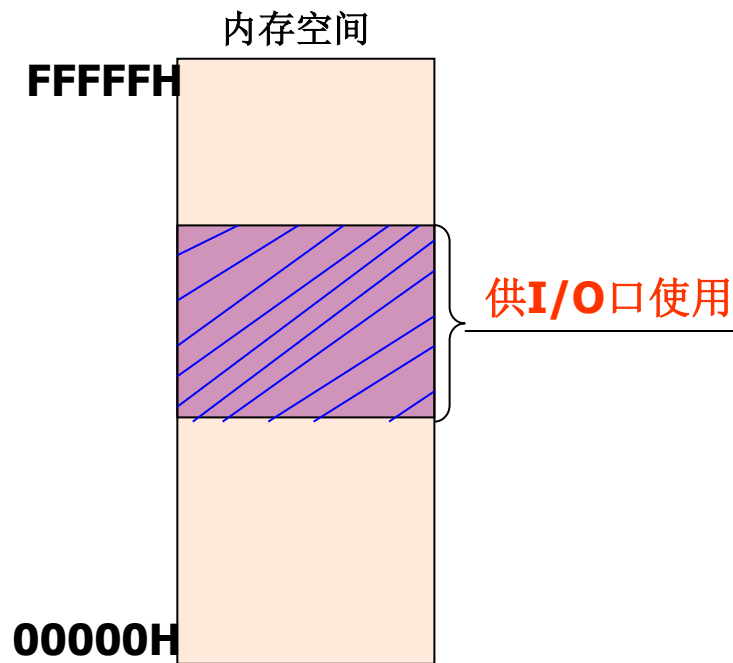
## 三、I/O与主机的联系方式

### 1. I/O口的编址方法-----如何对I/O口进行寻址

(1) 统一编址：I/O与内存统一进行编址

- ① 特点：{ 占用内存编址空间  
可利用访存指令访问I/O口

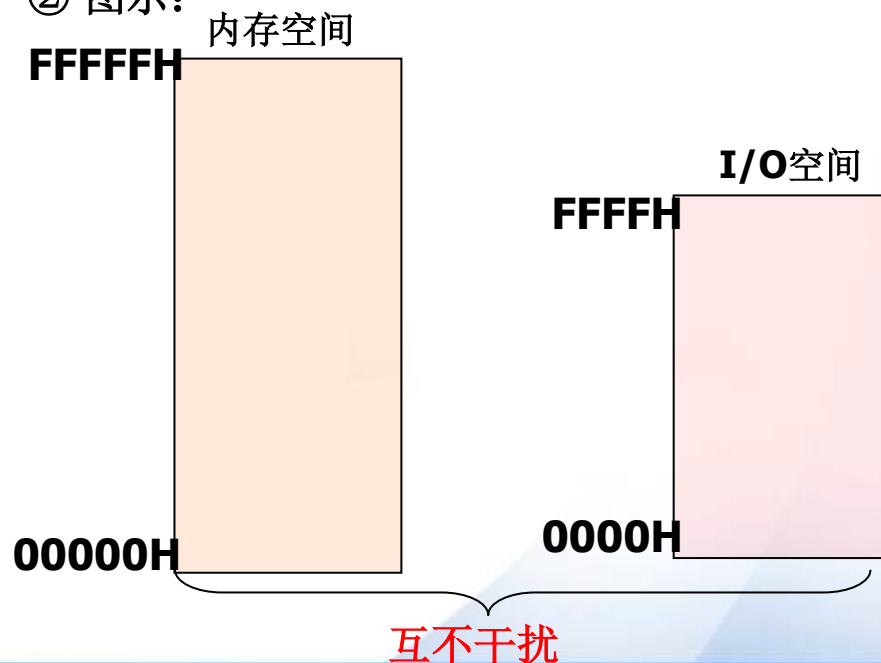
② 图示：



(2) 独立编址：I/O与内存有各自独立的地址空间互不干扰。

- ① 特点：{ 不占用内存的编址空间  
有专门的输入输出指令  $\begin{matrix} \text{IN} \\ \text{OUT} \end{matrix}$

② 图示：



### 三、I/O与主机的联系方式

#### 2. 设备寻址

每台设备被赋予一个设备号，用设备选择电路识别是否被选中。

#### 3. 传送方式

- (1) 串行
- (2) 并行

#### 4. 联络方式

##### (1) 立即响应方式

- ① 通/断等简单状态
- ② 适用于缓慢设备

##### (2) 异步方式

- ① 问/答握手方式
- ② 适用于I/O设备与CPU工作速度不匹配场合

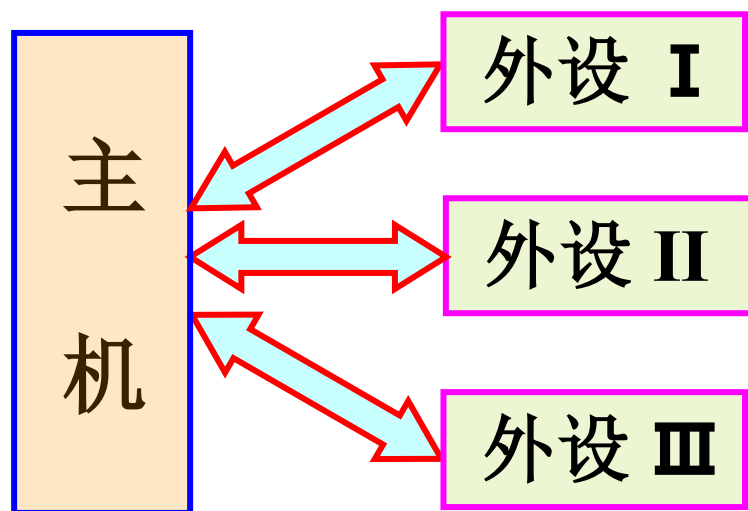
##### (3) 同步方式

- ① 需要同步时钟来控制
- ② 适用于数据量传送较大场合

### 三、I/O与主机的联系方式

#### 5.I/O与主机的连接方式

##### (1) 辐射/分散式连接



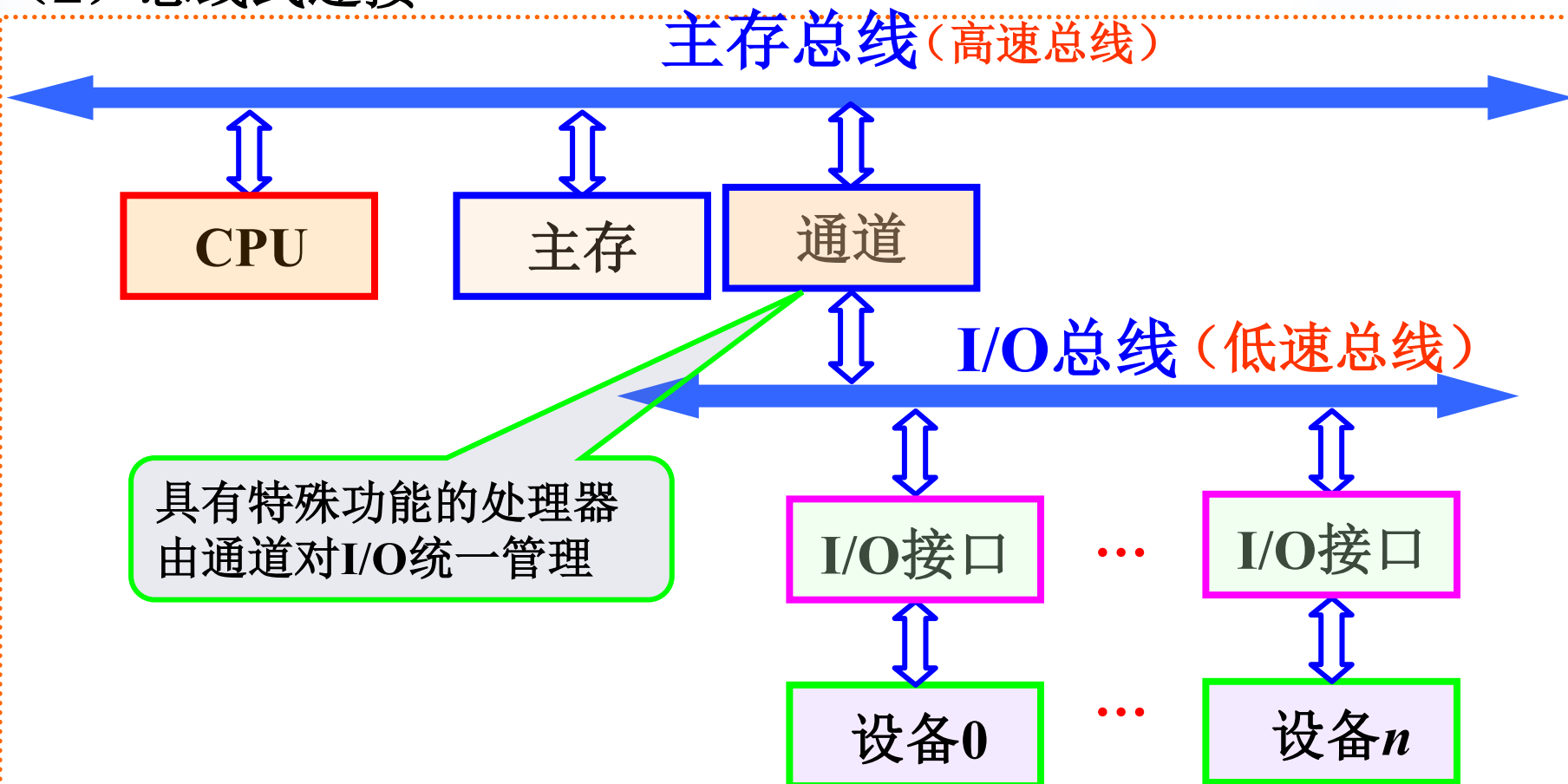
要求：每台设备都配有一套控制线路和一组信号线。

缺点：不便于设备的扩展。

### 三、I/O与主机的联系方式

#### 5.I/O与主机的连接方式

##### (2) 总线式连接

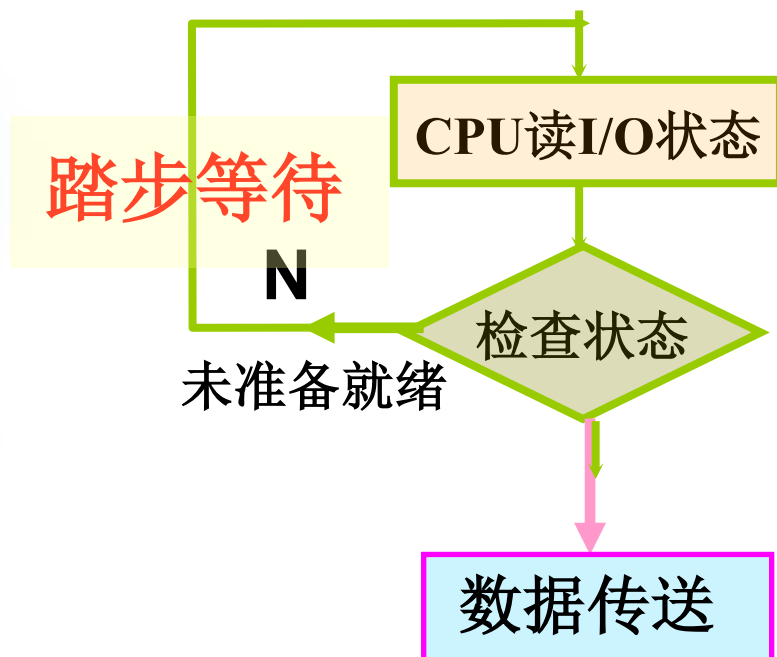




### 四、I/O与主机信息传送的控制方式

#### 1. 程序查询方式

##### (1) 图示



##### (2) 特点

- ① **CPU** 主动去查询外设
- ② **CPU** 和 **I/O** 串行工作
- ③ 早期使用，目前在单片机中有用的。

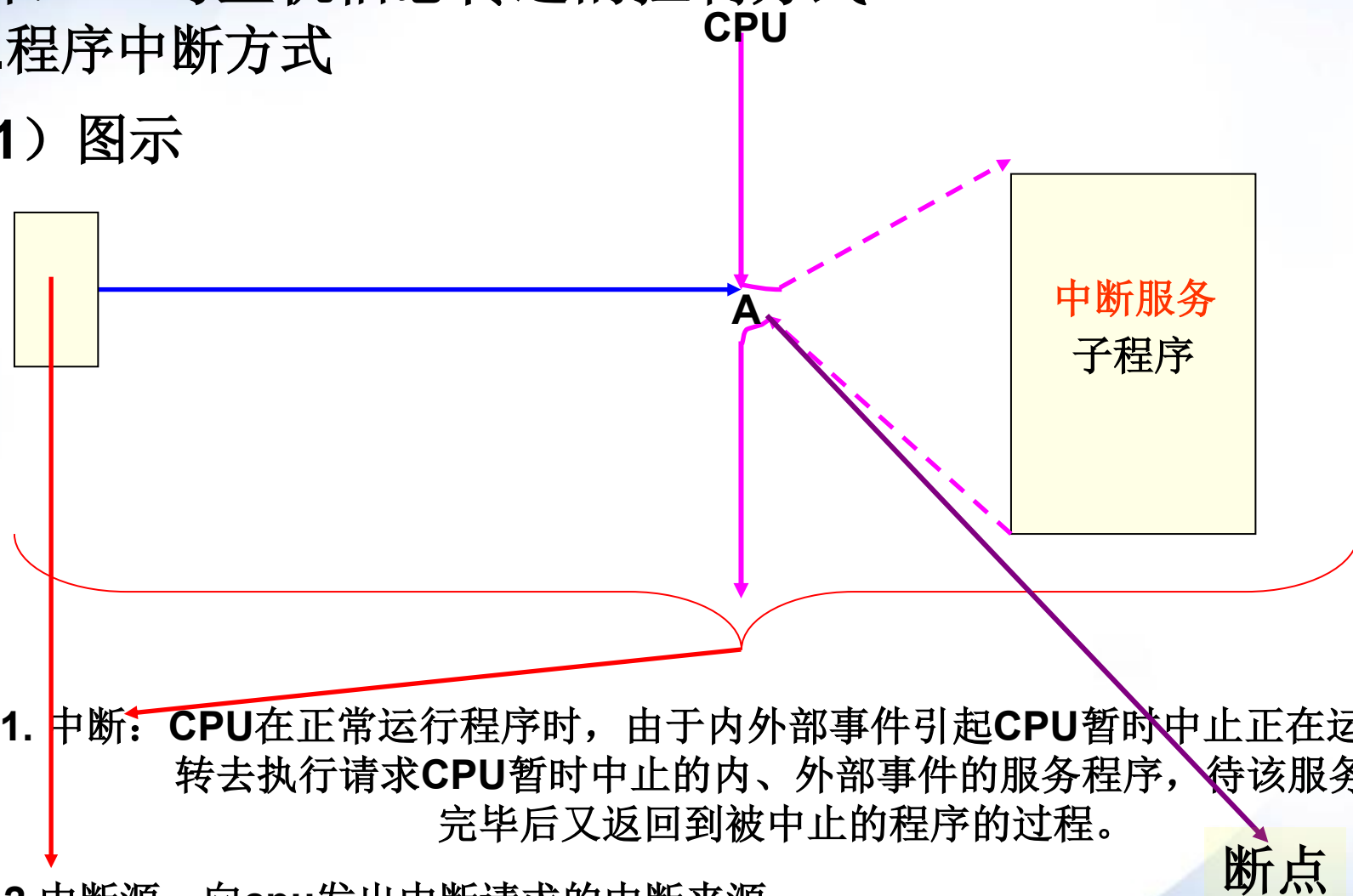
##### 总结：

程序循环等待，**CPU**效率低，**I/O**设备是被动的。

### 四、I/O与主机信息传送的控制方式

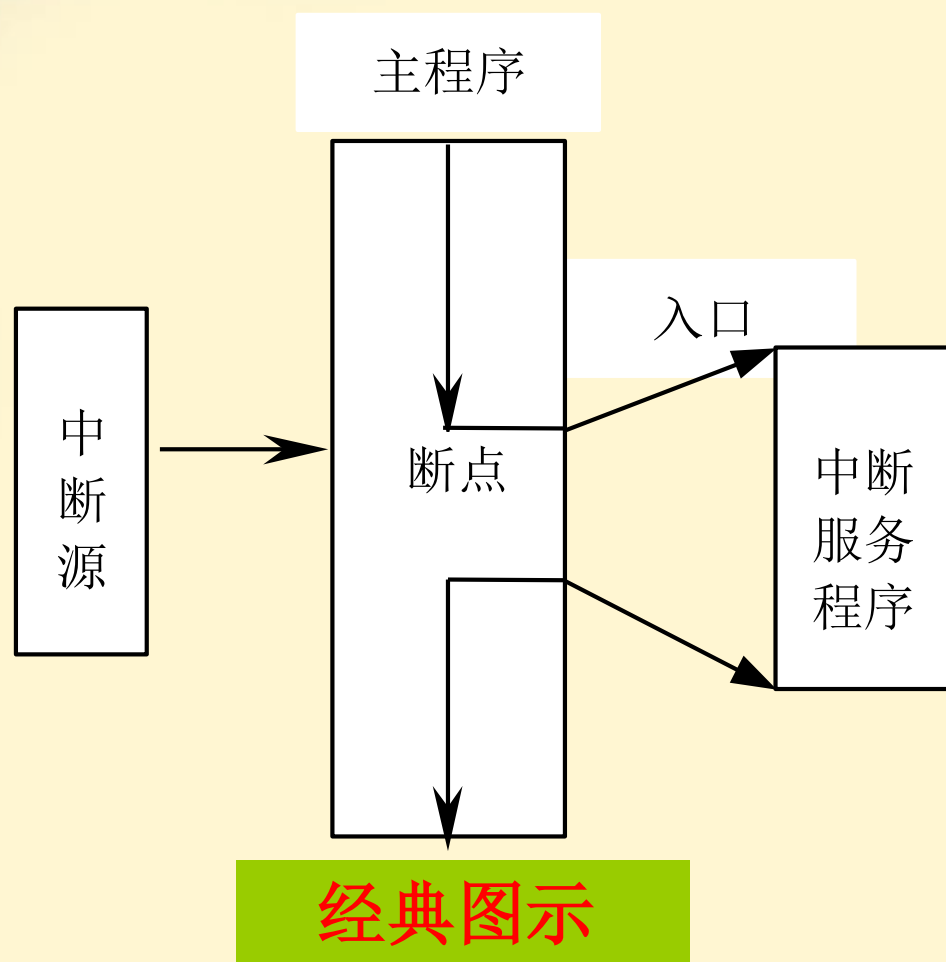
#### 2. 程序中断方式

##### (1) 图示



### 四、I/O与主机信息传送的控制方式

#### 2. 程序中断方式



#### (2) 特点

- ① 外设主动通知CPU，CPU不查询
- ② CPU和外设并行工作
- ③ 没有踏步等待现象

#### 总结

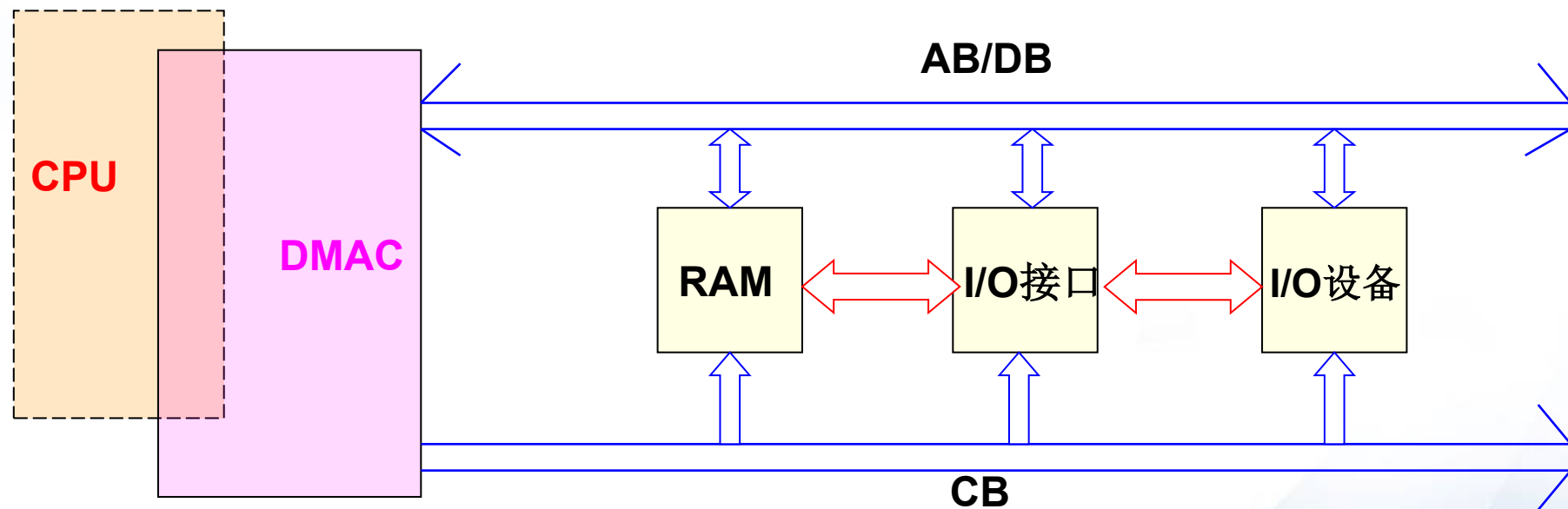
- ① I/O设备准备就绪后向CPU发出中断请求。
- ② CPU执行中断服务程序完成数据传送。占用CPU时间。

### 四、I/O与主机信息传送的控制方式

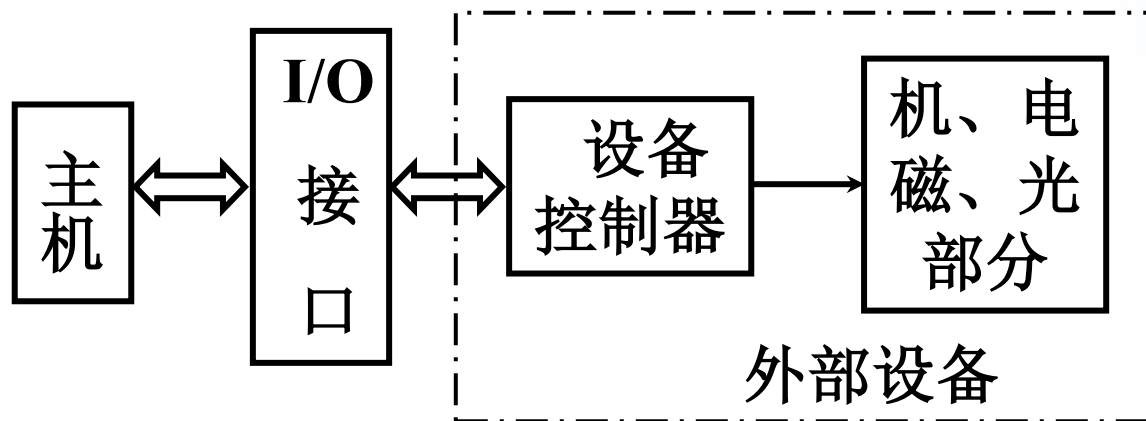
#### 3.DMA方式

**DMA (Direct Memory Access):**直接内存访问。

**CPU**暂时让出总线的控制权，由专用接口芯片**DMAC——DMA控制器**，全权控制**存储器与I/O**之间直接进行高速的数据传送。



### 一、概述



外部设备大致分三类

1. 人机交互设备                      键盘、鼠标、打印机、显示器
2. 计算机信息存储设备              磁盘、光盘、磁带
3. 机 — 机通信设备                      调制解调器等

### 二、输入设备

#### 1. 键盘

按键

判断哪个键按下

将此键翻译成 ASCII 码（编码键盘法）

#### 2. 鼠标

机械式      金属球   电位器

光电式      光电转换器

#### 3. 触摸屏

### 三、输出设备

#### 1. 显示器

(1) 字符显示      字符发生器

(2) 图形显示      主观图像

(3) 图像显示      客观图像

#### 2. 打印机

(1) 击打式      点阵式（逐字、逐行）

(2) 非击打式      激光（逐页）喷墨（逐字）

### 四、其他

1. A/D、D/A      模拟/数字（数字/模拟）转换器
2. 终端              由键盘和显示器组成  
完成显示控制与存储、键盘管理及通信控制
3. 汉字处理      汉字输入、汉字存储、汉字输出

### 五、多媒体技术

1. 什么是多媒体
2. 多媒体计算机的关键技术



## 一、接口概述

1. 接口是两个系统或两个部件之间的衔接部分。

{

软件接口  
硬件接口

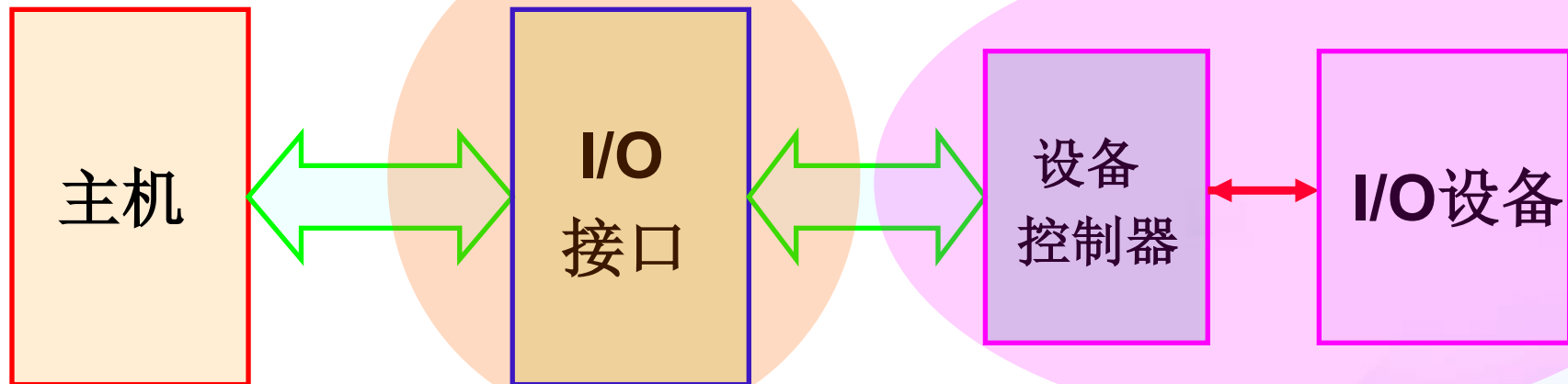
## 2. I/O接口

是连接主机与I/O设备之间的中间电路或部件，由

{

硬件电路  
及相应的控制软件

构成，是信息传送的桥梁和纽带。





**基本常识：**不同的I/O设备利用自身的设备控制器，通过接口与主机相连。

# 第5章 输入输出系统- 5.3 I/O接口

## 二、引入接口的原因


### 1. I/O外设品种繁多

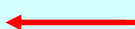
(1) 功能不同  输入设备  
输出设备

(2) 工作方式不同  机械式  
机电式  
电子式

### 2. I/O外设工作速度慢

用接口来实现I/O设备与CPU之间速度的匹配。

3. 信息格式不同  串行  
并行

由接口来完成串  并转换。

### 4. 信号类型与电平种类不同

数字/模拟、电压/电流、TTL电平/其它电平等。

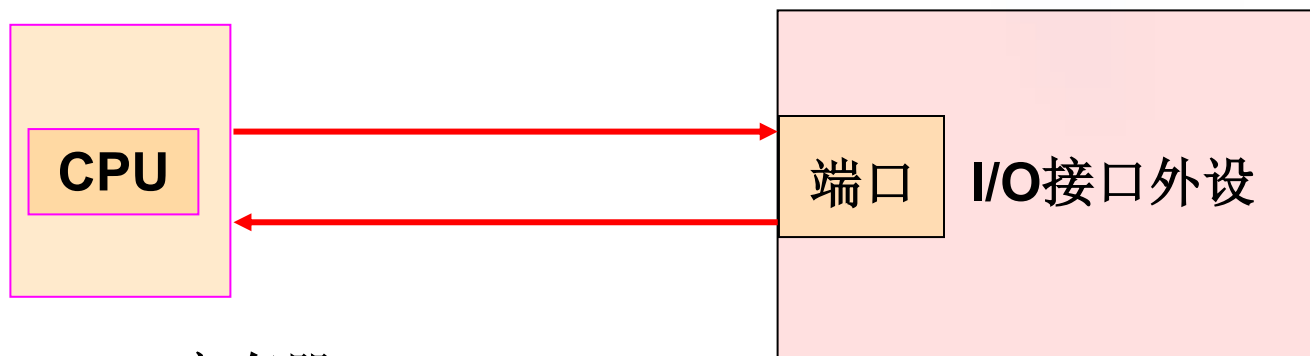
由外设的  
特点决定

### 5. 传送控制命令

### 6. 反映设备的状态 ( “忙”、 “就绪”、 “中断请求” )

### 三、接口与端口

1. 端口（Port）：I/O接口电路中可通过编程寻址并进行读/写的寄存器。



结论：

- (1) 端口  $\longleftrightarrow$  寄存器
- (2) CPU 对接口的访问基本上可以认为是对端口的读/写。

2. 接口中包含的端口

{ 数据端口  
控制端口  
状态端口

### 四、接口的功能和组成

#### 2. 接口的功能和组成

##### 1) 寻址功能:

能够对**CPU**送来的地址信息作出解释, 确定访问哪一个端口, 有**端口地址译码器**。

##### 2) 传送数据的功能

数据传送的中转站, 具有**数据端口**。(以数据缓冲器或锁存器形式存在)

##### 3) 传送命令的功能

接收**CPU**的命令信息, 经译码后产生**I/O**设备的**控制信号**。

##### 4) 反映**I/O**设备工作状态的功能

接收**I/O**设备的**状态信息**, 提供给**CPU**。

## 五、接口类型

### 1. 按数据 **传送方式** 分类

- { 并行接口          Intel 8255
- { 串行接口          Intel 8251

### 2. 按功能 **选择的灵活性** 分类

- { 可编程接口      Intel 8255、 Intel 8251
- { 不可编程接口   Intel 8212

### 3. 按 **通用性** 分类

- { 通用接口          Intel 8255、 Intel 8251
- { 专用接口          Intel 8279、 Intel 8275

### 4. 按数据传送的 **控制方式** 分类

- { 中断接口          Intel 8259
- { DMA 接口          Intel 8237

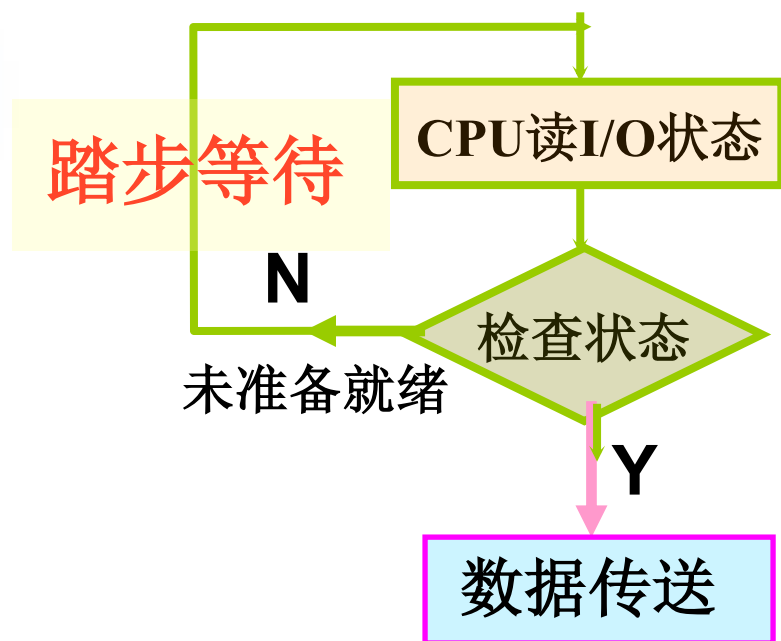
## 第5章 输入输出系统- 5.4 程序查询方式

### 一、查询方式含义

#### 1.含义

在这种方式中，数据在**CPU**与外围设备之间的传送完全靠计算机程序控制，是在**CPU**主动控制下进行的。当输入 / 输出时，**CPU**暂停执行本程序，转去执行输入 / 输出的服务程序，根据服务程序中的**I/O**指令进行数据传送。

#### 2.图示



# 单个外设

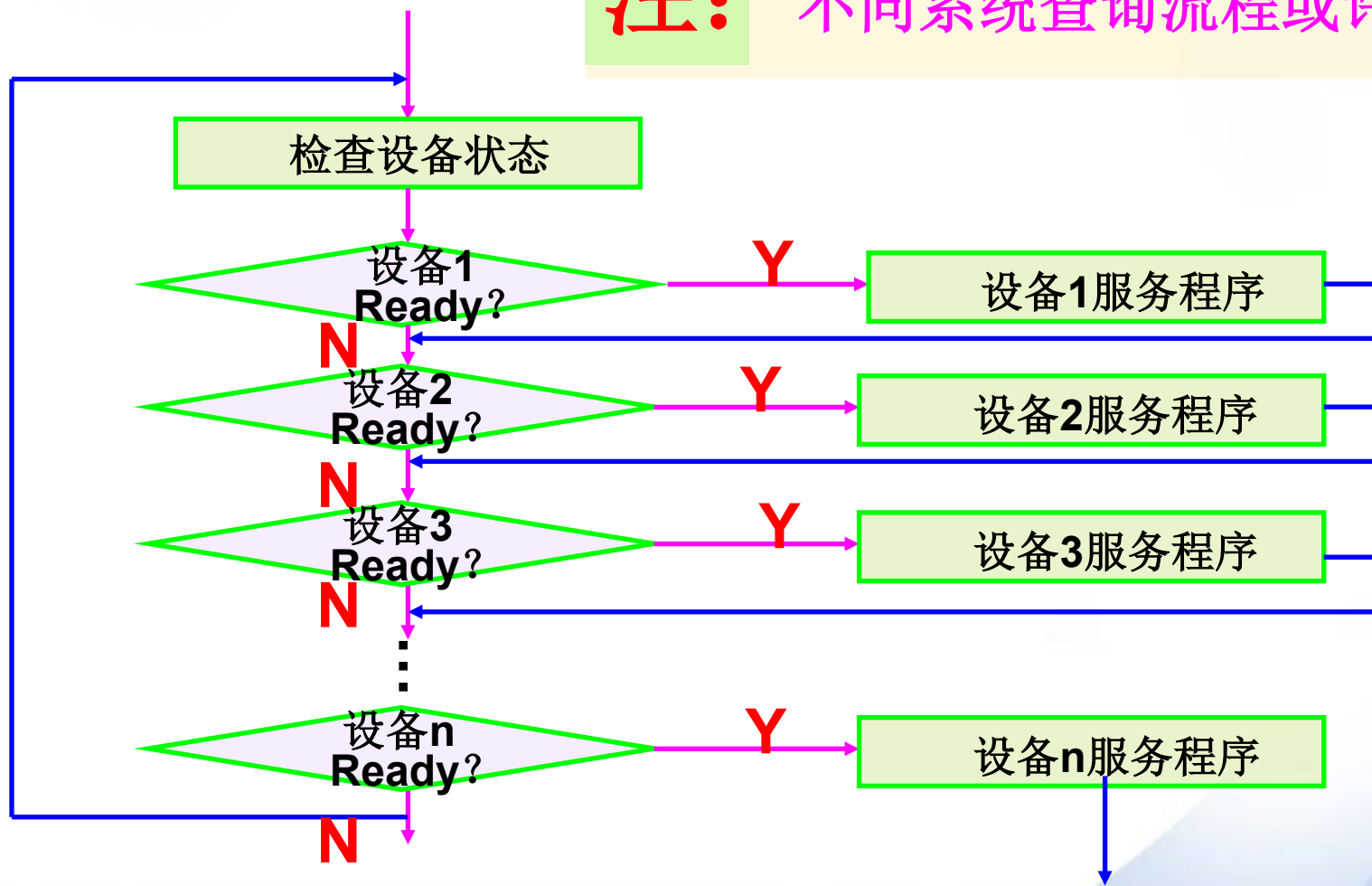
**精髓：** CPU主动去查询外设

## 第5章 输入输出系统 – 5.4 程序查询方式

### 一、查询方式含义

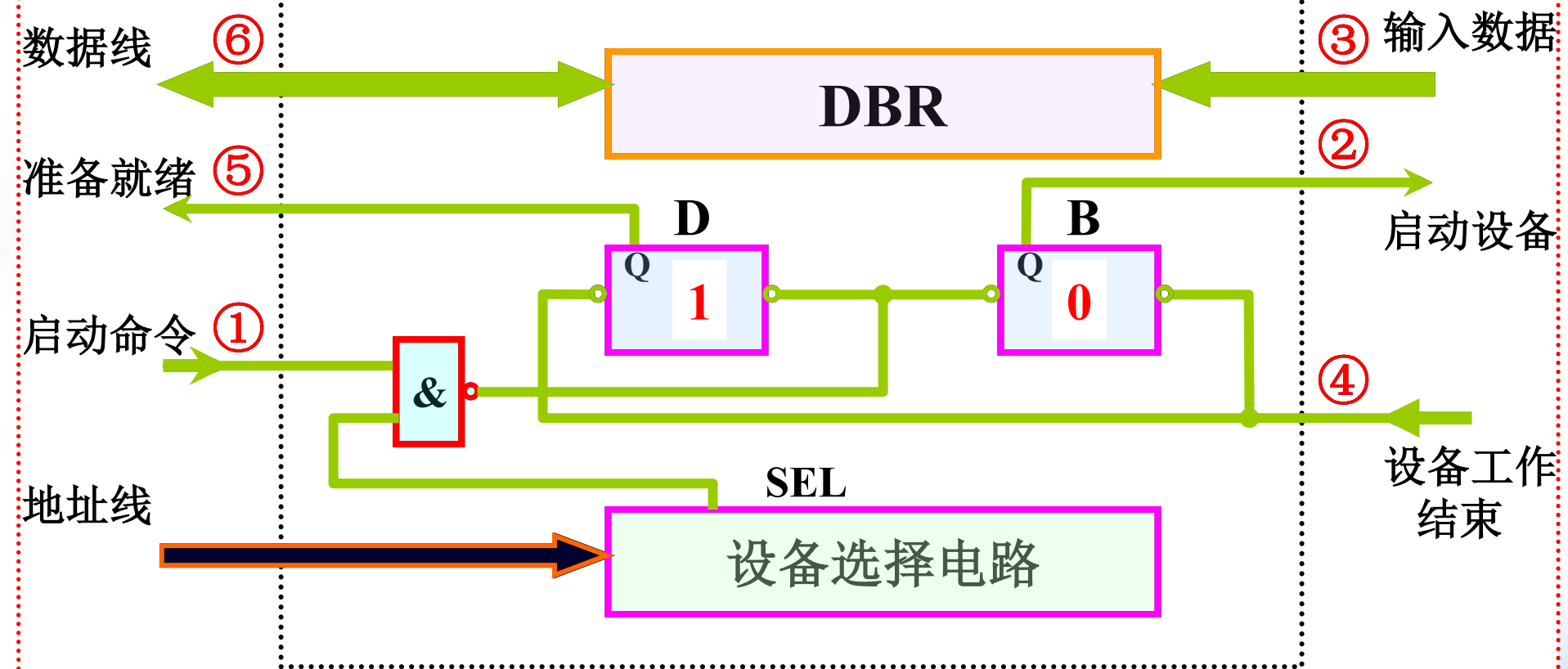
#### 3. 多个外设的查询流程

**注：** 不同系统查询流程或许不同



## 三、程序查询方式的接口电路

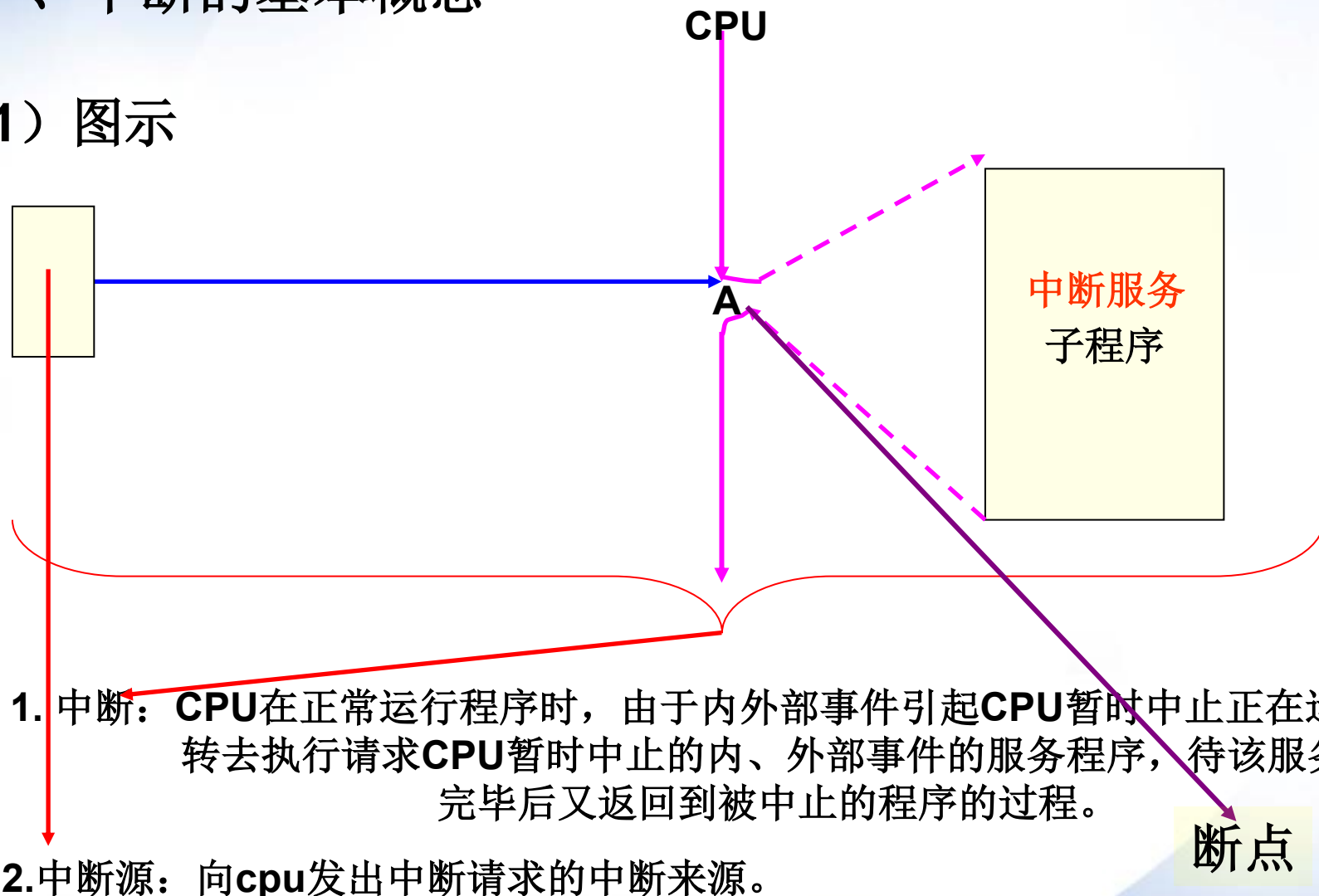
以输入为例





## 一、中断的基本概念

### (1) 图示

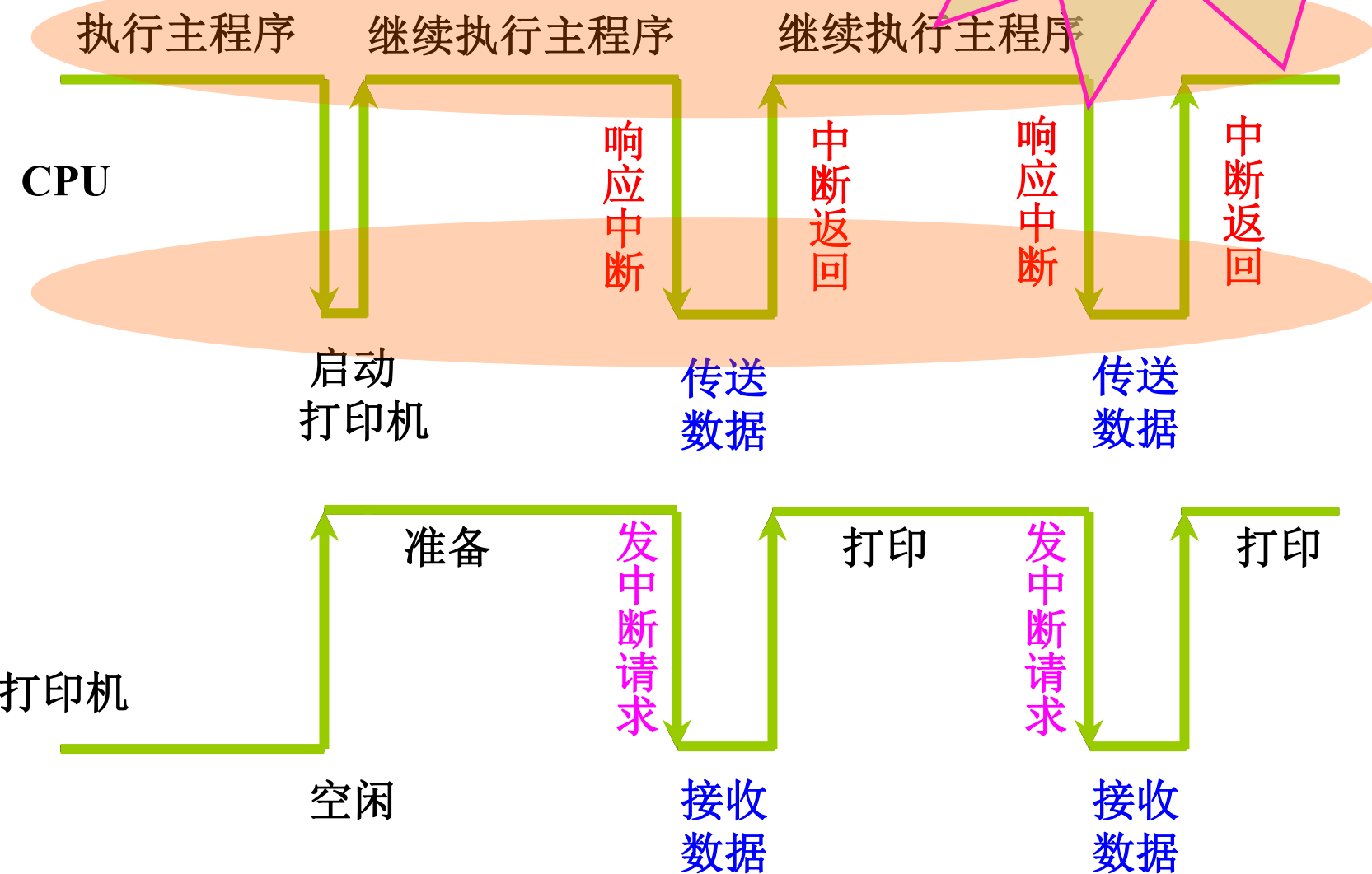


## 第5章 输入输出系统- 5.5 程序中中断方式

### 二、I/O 中断的产生及运行举例

#### 以打印机为例

**CPU 与打印机  
并行工作**



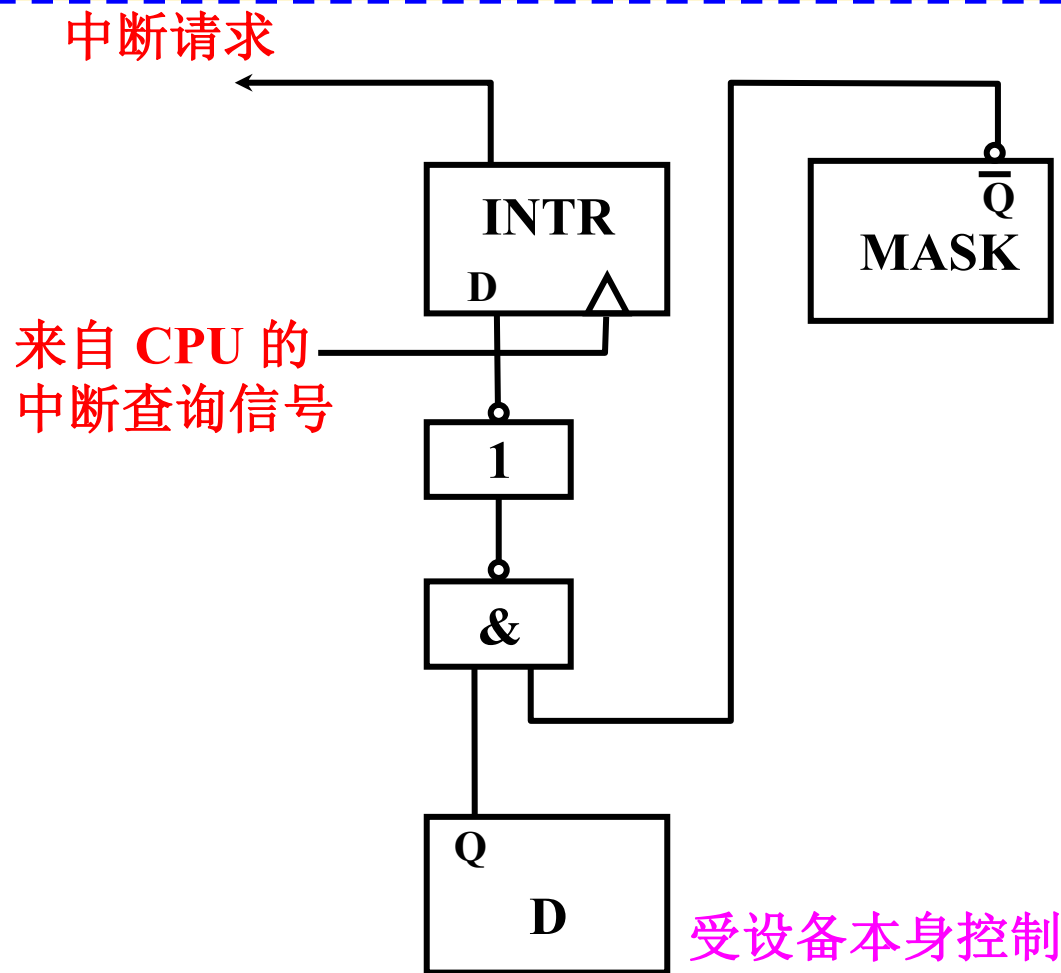
## 第5章 输入输出系统- 5.5 程序中中断方式

### 三、程序中中断方式的接口电路

#### 1. 中断源方的硬件支持-----中断请求触发器和中断屏蔽触发器

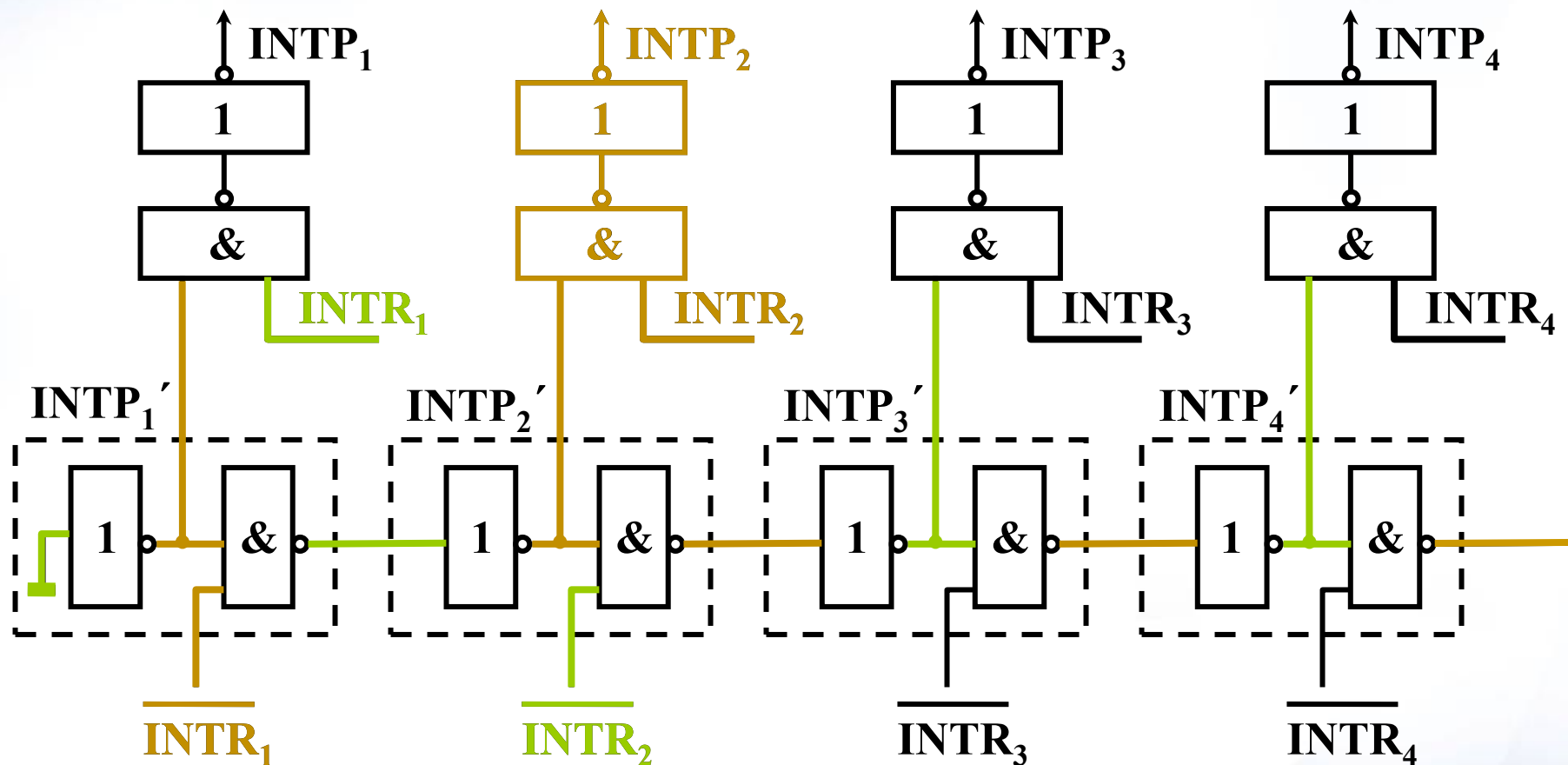
① 每台外部设备都配置有一个中断请求触发器**INTR**，当**INTR = 1**时，表示其向**CPU**发出中断请求。

② 完成触发器**D = 1**，表示外部设备已经准备就绪。



### 三、程序中断方式的接口电路

#### 2.CPU方的硬件支持-----排队器



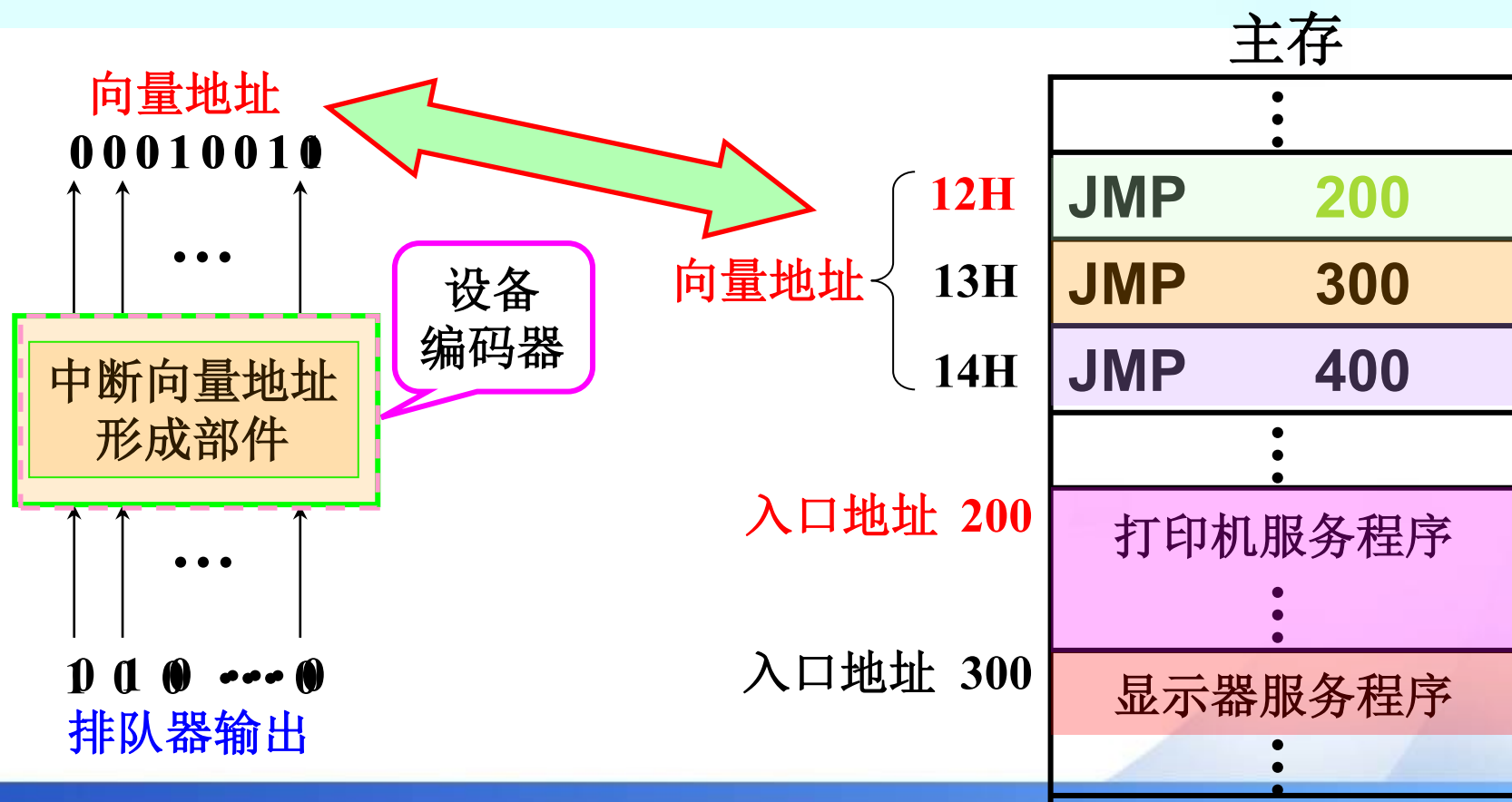
(1) 规定当各中断源均无中断请求时， $\overline{INTR_i}$ 为高电平，其 $INTP_i'$   $INTP_2$ .....均为高电平。

(2) 当某个中断源有中断请求时，迫使比其优先级的中断源的 $INTP_i'$ 为低电平，封锁其中断请求。

## 第5章 输入输出系统- 5.5 程序中断方式

### 三、程序中断方式的接口电路 → 3. 中断向量地址形成部件

入口地址 { 由软件产生  
硬件向量法：由 硬件 产生 → 向量地址 找到 → 入口地址



## 四、I/O中断处理过程

### 1. CPU 响应中断的条件和时间

#### (1) 条件

①CPU方允许中断触发器 **EINT = 1**

②接口方

注：

①用 开中断 指令置 “1” EINT

例：sti

②用 关中断 指令置 “0” EINT  
或硬件 自动复位

例：cli

当

①D = 1（即I/O设备准备就绪）

②且 中断屏蔽寄存器MASK = 0 时

t<sub>1</sub>

随机时间：外设向CPU  
发出中断申请

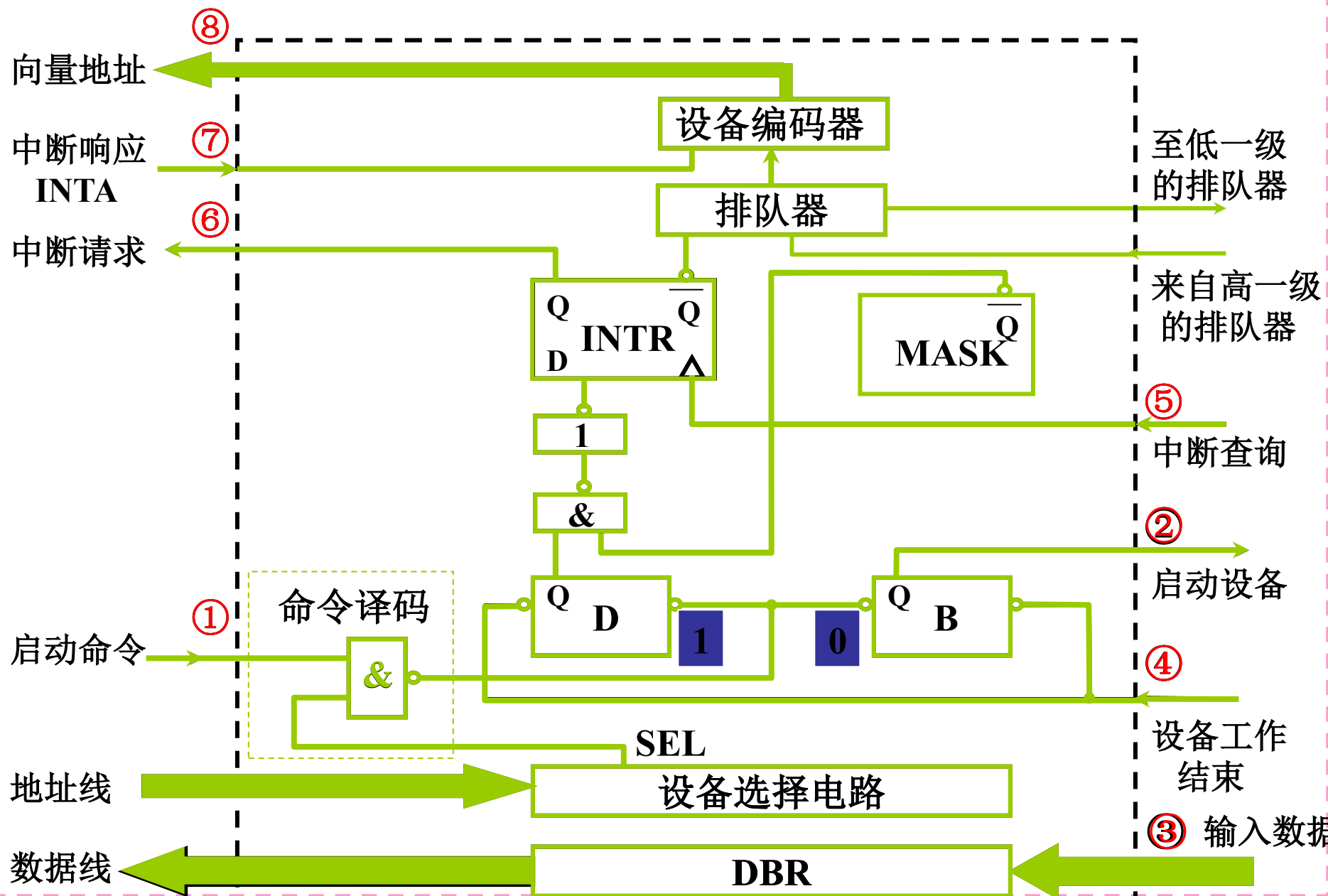
t<sub>2</sub>

固定时间：指令执行结束前，  
CPU向接口发出  
中断查询信号，  
获取I/O中断请求。  
将INTR置1

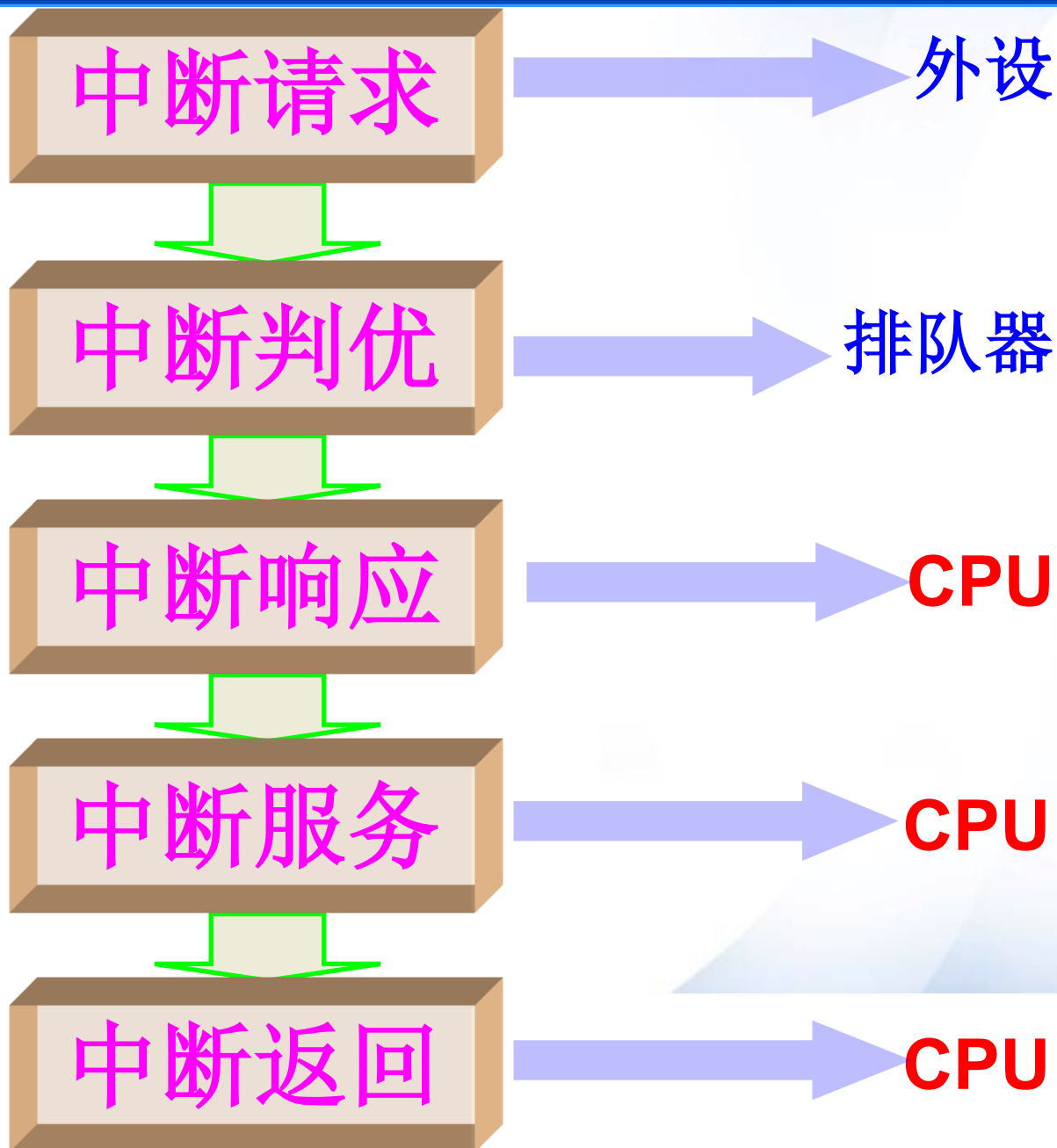
t<sub>3</sub>

在每条指令执行结束时，  
CPU去执行中断服务程序。

t



小结：中断处理过程





### 五、中断服务程序的流程

#### 1. 中断服务程序的流程

(1) 保护现场      { 程序断点的保护      中断隐指令完成  
                         { 寄存器内容的保护      进栈指令

#### (2) 中断服务

对不同的 I/O 设备具有不同内容的中断服务程序。

#### (3) 恢复现场

① 恢复原程序的中断点I

由操作系统执行中断隐指令完成  
(用户不用关心)

② 恢复CPU各寄存器内容

由用户程序执行出栈指令完成

POP BX

POP AX

.....

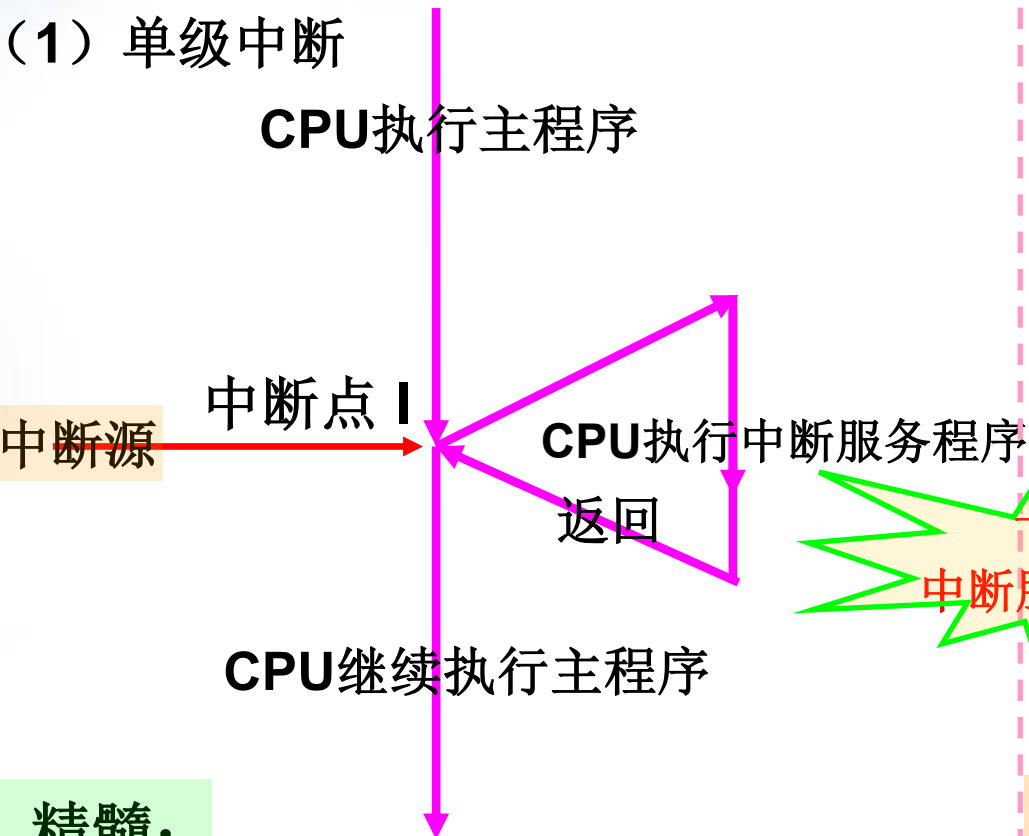
(4) 中断返回      中断服务程序的最后一条指令是一条无条件的中断返回指令。

RTN

## 五、中断服务程序的流程

## 2. 单级中断与多级中断的区别

### (1) 单级中断

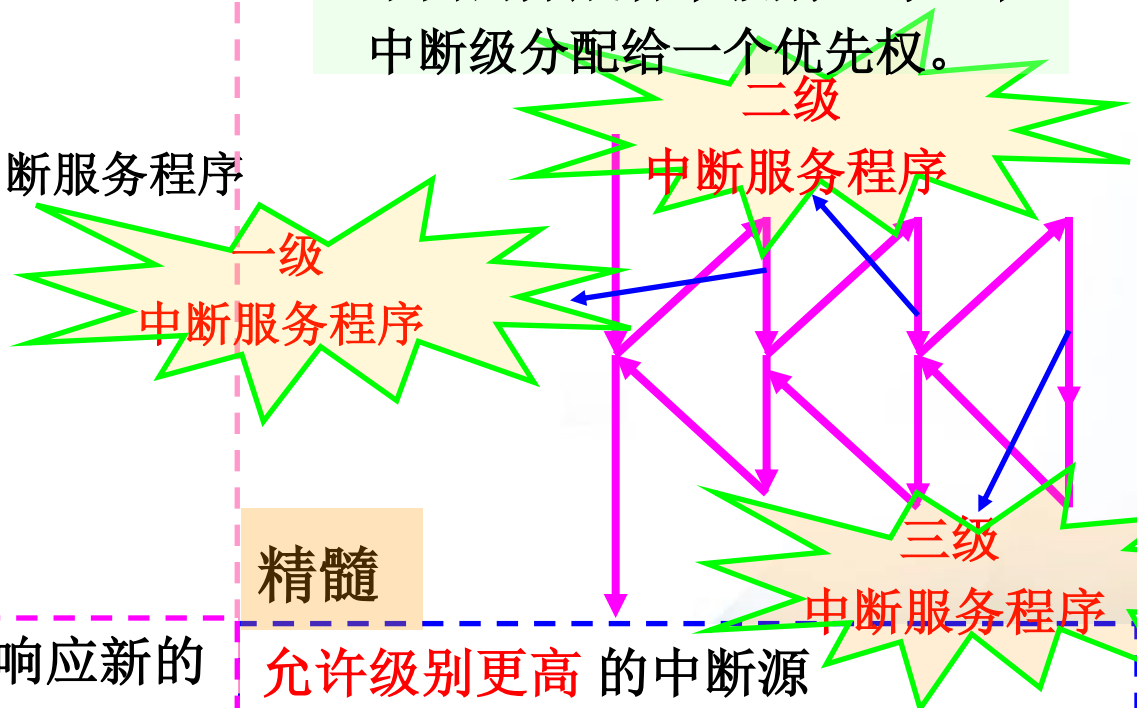


## 精髓：

**CPU**执行中断服务程序时，不响应新的中断请求即**不允许中断** 现行的 **中断服务程序**。

## (2) 多级中断

指计算机系统中有多个中断源，根据各中断事件的轻重缓急程度不同而分成若干级别，每一个中断级分配给一个优先权。



# 精髓

允许级别更高的中断源  
中断 现行的 中断服务程序

### 六、程序中断方式的特点

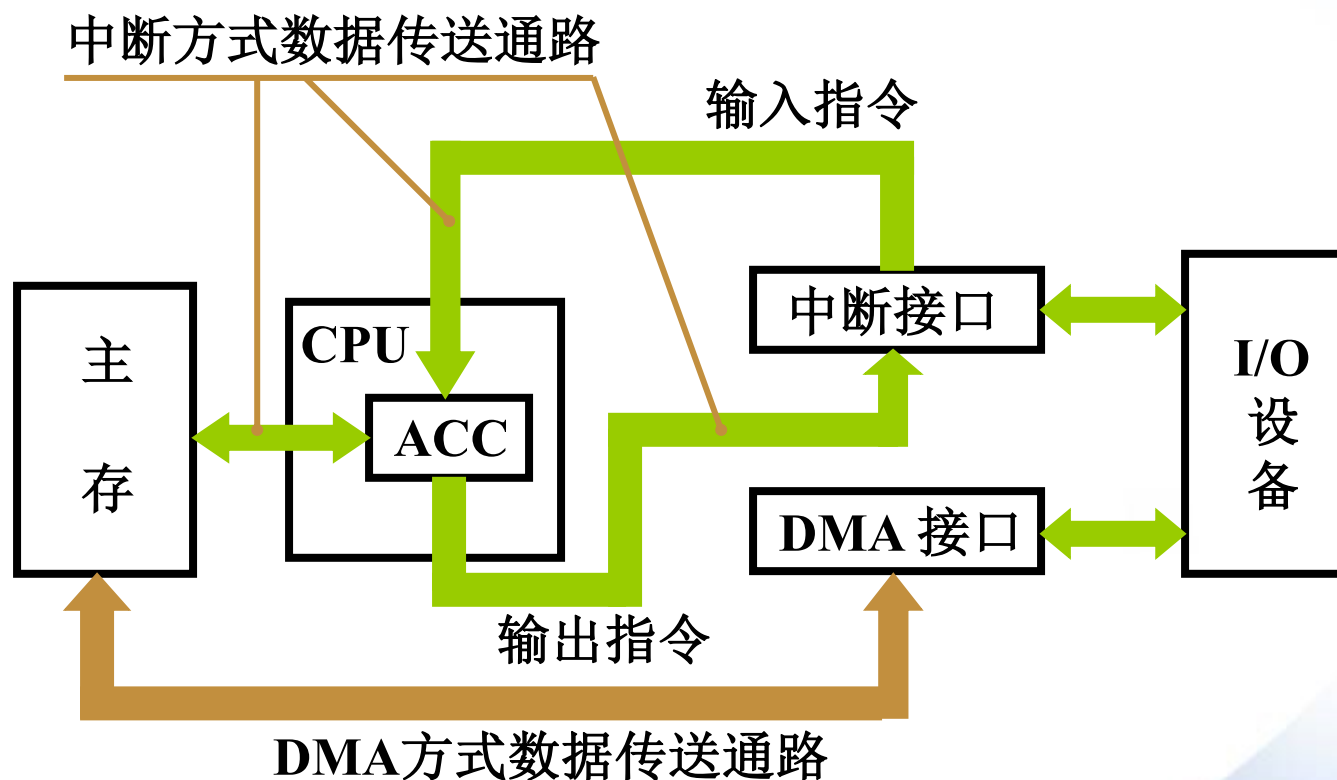
- 1.宏观上，实现了**CPU**与**I/O**的“**并行**”工作；克服了程序查询方式中的**CPU**“原地踏步”现象。
- 2.微观上，**CPU**在执行中断服务程序时，终止了原有程序的执行，**没有做到CPU 与I/O外设绝对“并行”**工做。

思考： 如何做到**CPU**与**I/O**工作的绝对并行呢？？？

**DMA**

## 一、DMA 方式的特点

### 1. DMA 和程序中断两种方式的数据通路



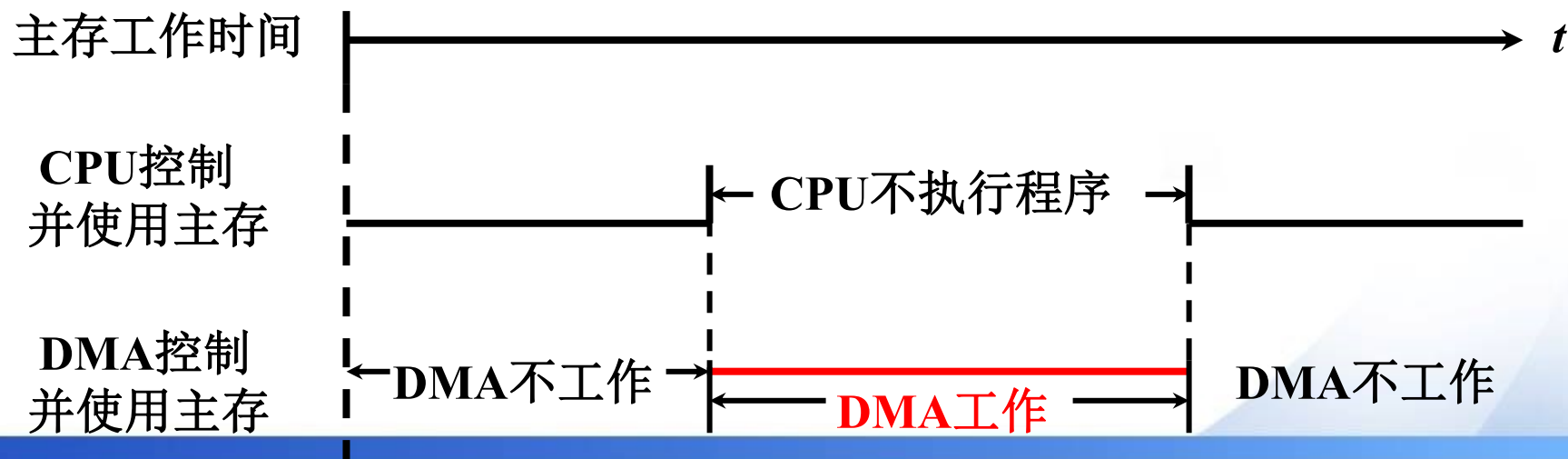
### 2. DMA 与主存交换数据的三种方式

#### (1) 停止 CPU 访问主存

控制简单

CPU 处于不工作状态或保持状态

未充分发挥 CPU 对主存的利用率



### (2) 周期挪用（或周期窃取）

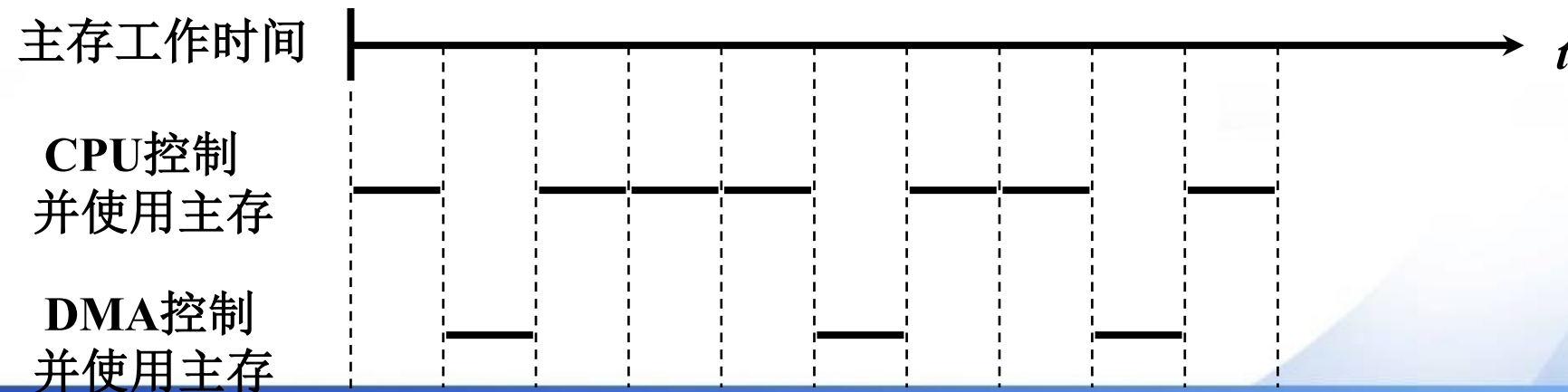
DMA 访问主存有三种可能

CPU 此时不访存

CPU 正在访存

CPU 与 DMA 同时请求访存

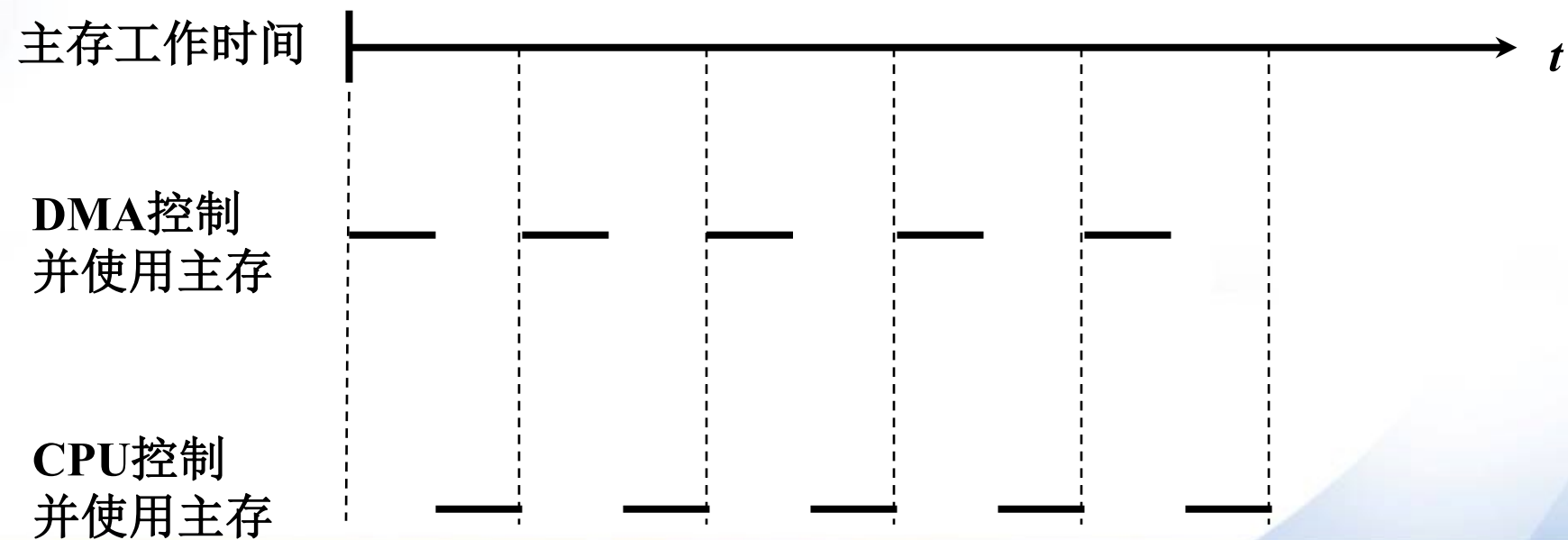
此时 CPU 将总线控制权让给 DMA



### (3) DMA 与 CPU 交替访问

CPU 工作周期  $\begin{cases} C_1 \text{ 专供 DMA 访存} \\ C_2 \text{ 专供 CPU 访存} \end{cases}$

所有指令执行过程中的一个基准时间



不需要 申请建立和归还 总线的使用权

## 第5章 输入输出系统– 5.6 DMA方式

### 二、DMA 接口的功能和组成

#### 1. DMA 接口功能

**DMA接口**又叫做**DMA控制器**

##### (1) 具有总线控制功能

由**DMA控制器**来完成上述功能

① 传送前向**CPU**发出总线请求

② **CPU**响应后能控制总线，发出各种**DMA**控制信号

③ **DMA**传送结束后，能释放总线

(2) 能够提供交换数据的地址，包括源地址和目的地址。

(3) 能够修正传送中的数据地址和控制数据块的长度。

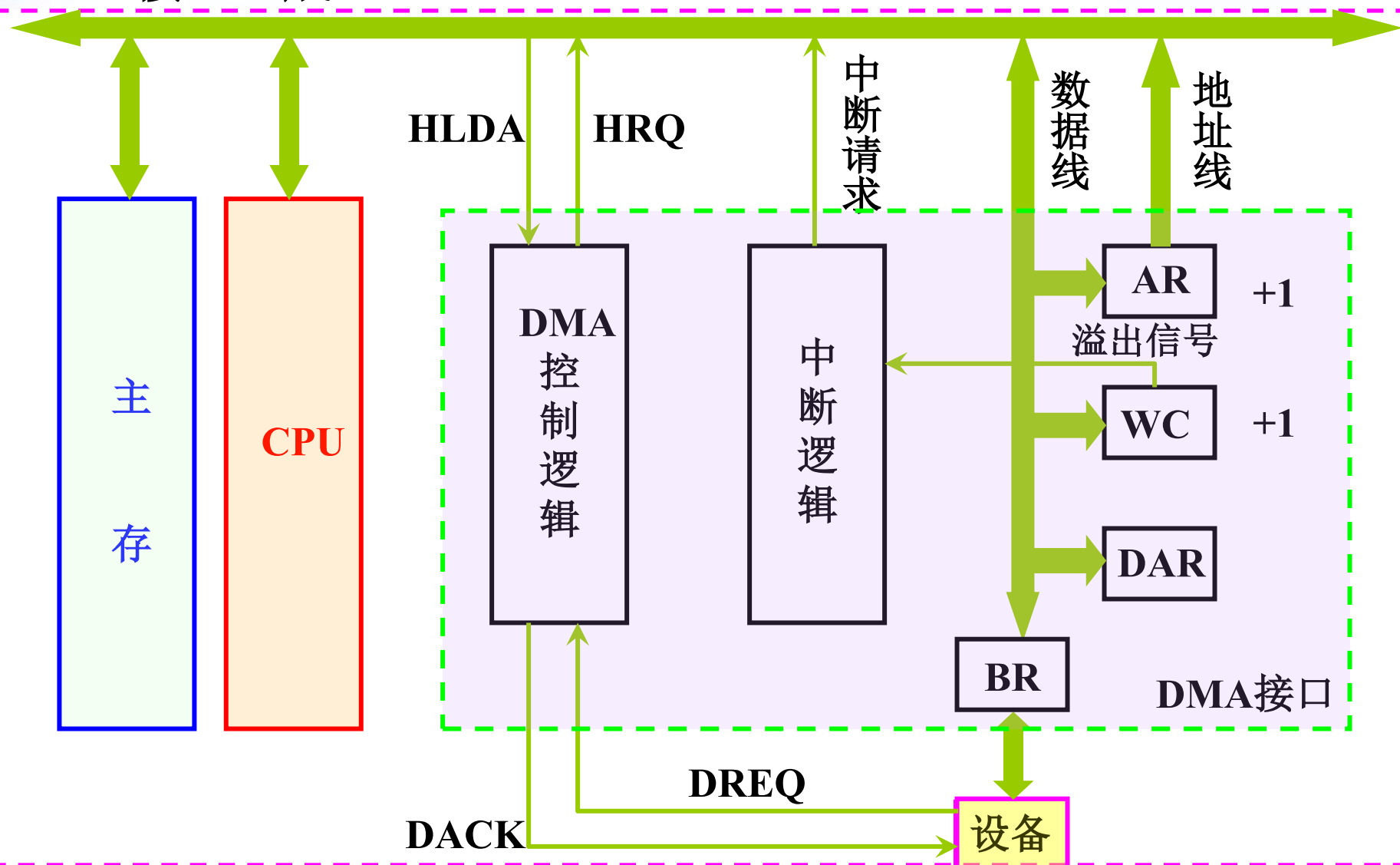
(4) 具有中断请求的功能



# 第5章 输入输出系统- 5.6 DMA方式

## 二、DMA 接口的功能和组成

### 1. DMA 接口组成



# 第5章 输入输出系统- 5.6 DMA方式

## 二、DMA 接口的功能和组成

### 1. DMA 接口组成

#### (1) DMA控制逻辑

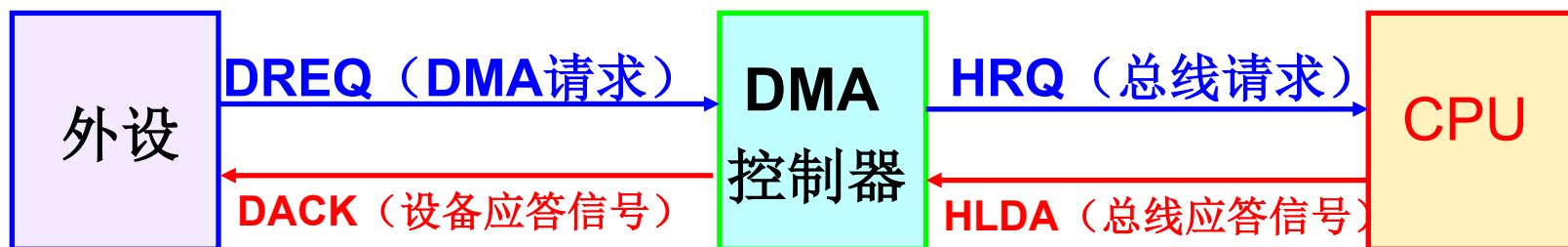
**功能:**

是DMA控制器的**核心**，是最复杂的部分。用于管理和控制DMA控制器内的各种功能部件，控制管理DMA的整个传送过程。

**提供**

数据传送所需的控制信号

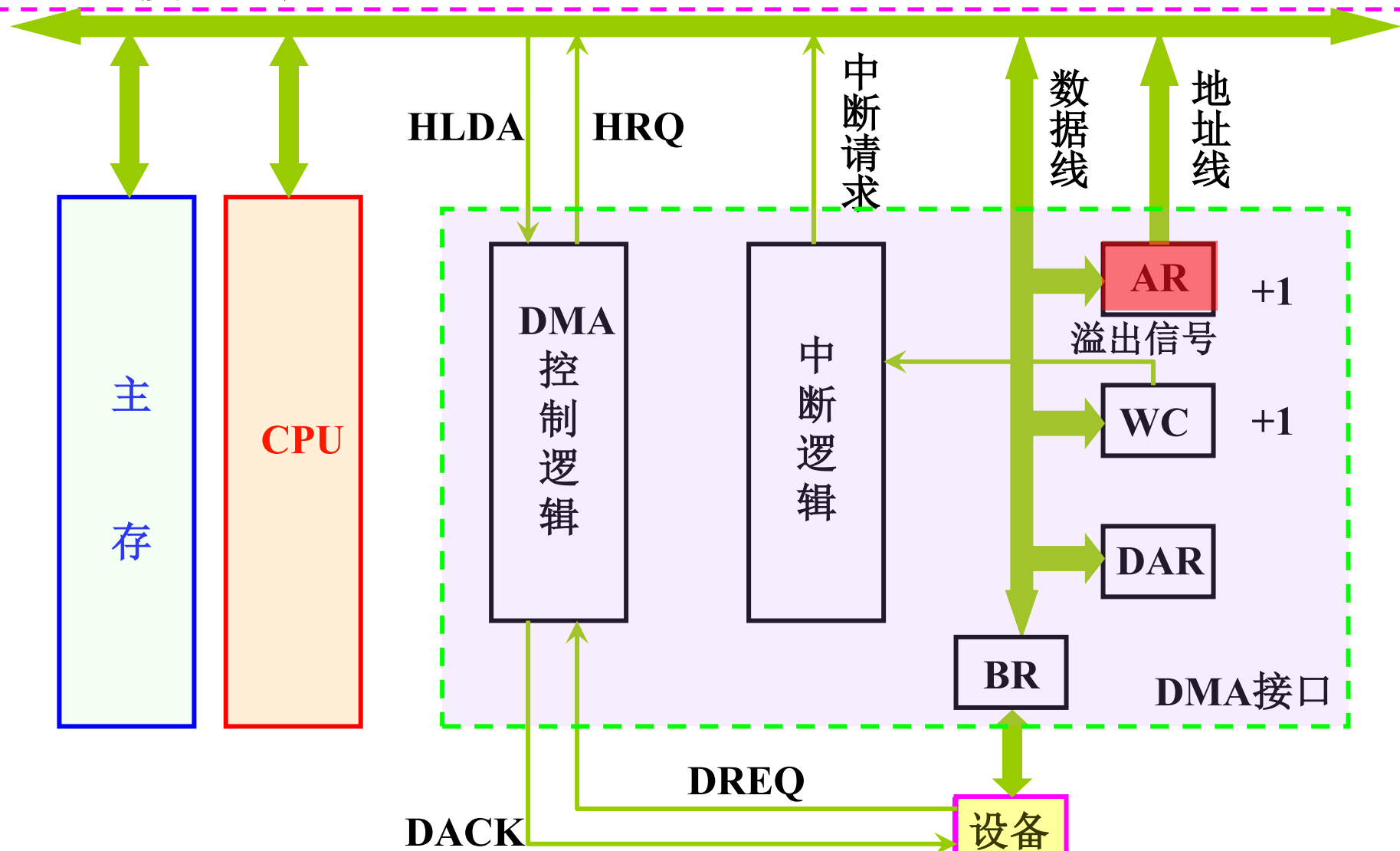
- ①接收I/O设备的DMA请求 (DREQ)
- ②向CPU提出总线请求 (HRQ)
- ③接收总线响应 (HLDA)
- ④发出对I/O设备的应答 (DACK)。



## 第5章 输入输出系统- 5.6 DMA方式

### 二、DMA 接口的功能和组成

#### 1. DMA 接口组成



## 第5章 输入输出系统– 5.6 DMA方式

### 二、DMA 接口的功能和组成

#### 1. DMA 接口组成

##### (2) 主存地址寄存器AR

**功能：**存放用于数据交换的存储单元的地址

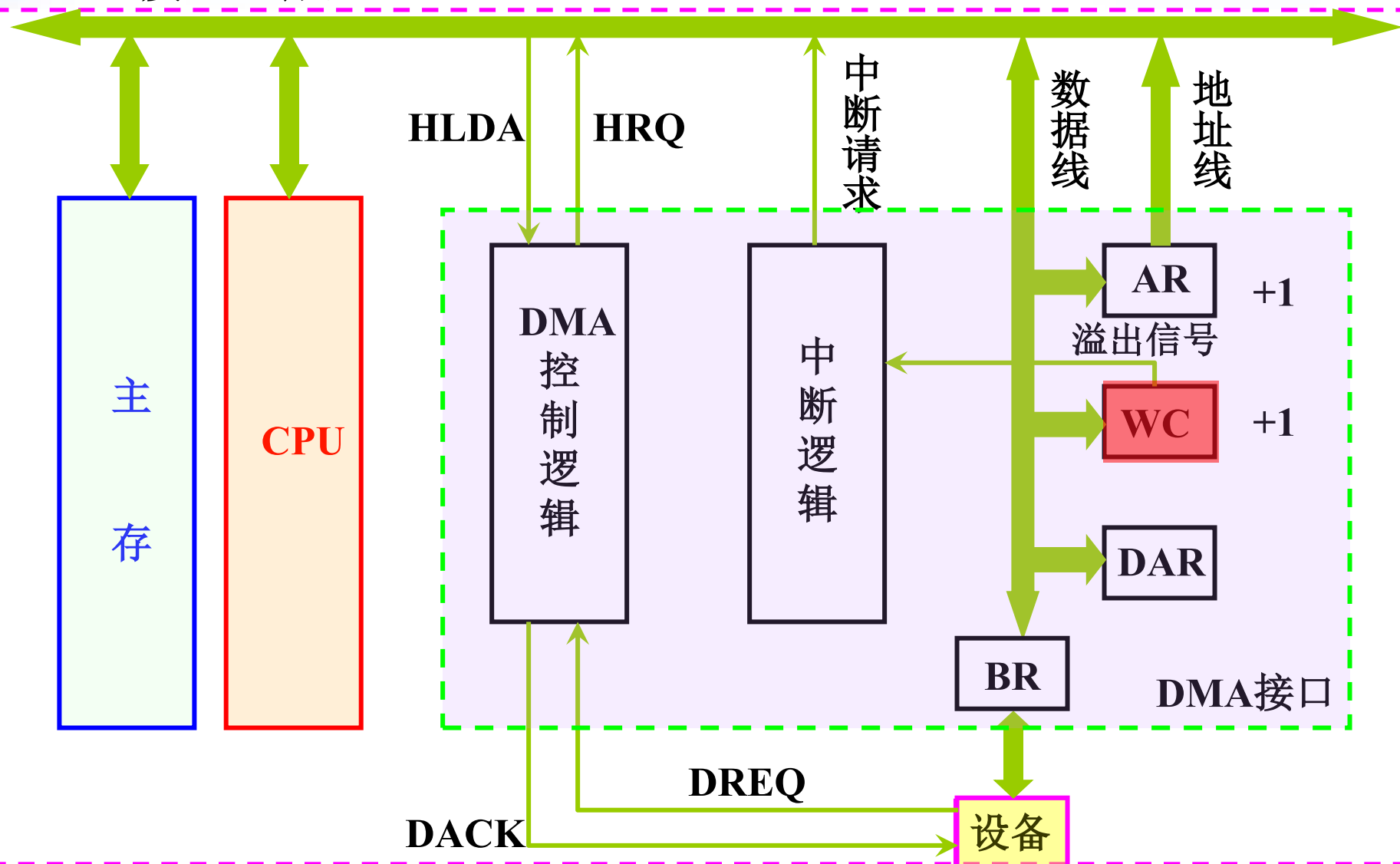
**需要** 在DMA传送之前，应通过程序将数据在内存中的首地址送到AR中。

**特性：**在DMA传送过程中，每交换一次数据，AR中的内容将自动加1，直至一批数据传送结束。

# 第5章 输入输出系统- 5.6 DMA方式

## 二、DMA 接口的功能和组成

### 1. DMA 接口组成



### 二、DMA 接口的功能和组成

#### 1. DMA 接口组成

##### (3) 字计数器WC

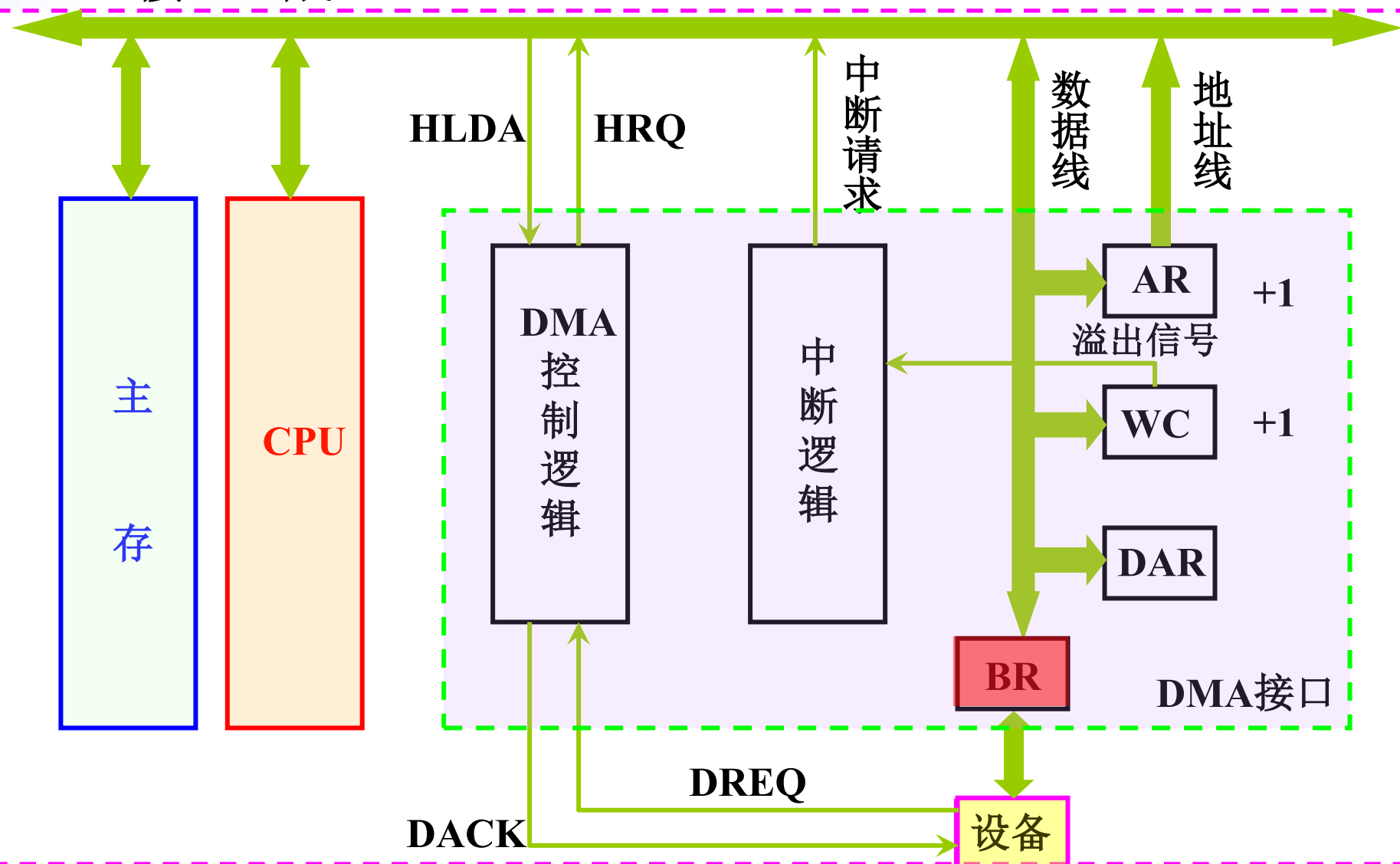
**功能：**用于记录数据传送的总字数。

**需要** 在DMA传送之前，应通过程序将总字数送到WC中。

**特性：**在DMA传送过程中，每交换一次数据，WC中的内容将自动加1，直至计数器为0。

## 二、DMA 接口的功能和组成

### 1. DMA 接口组成



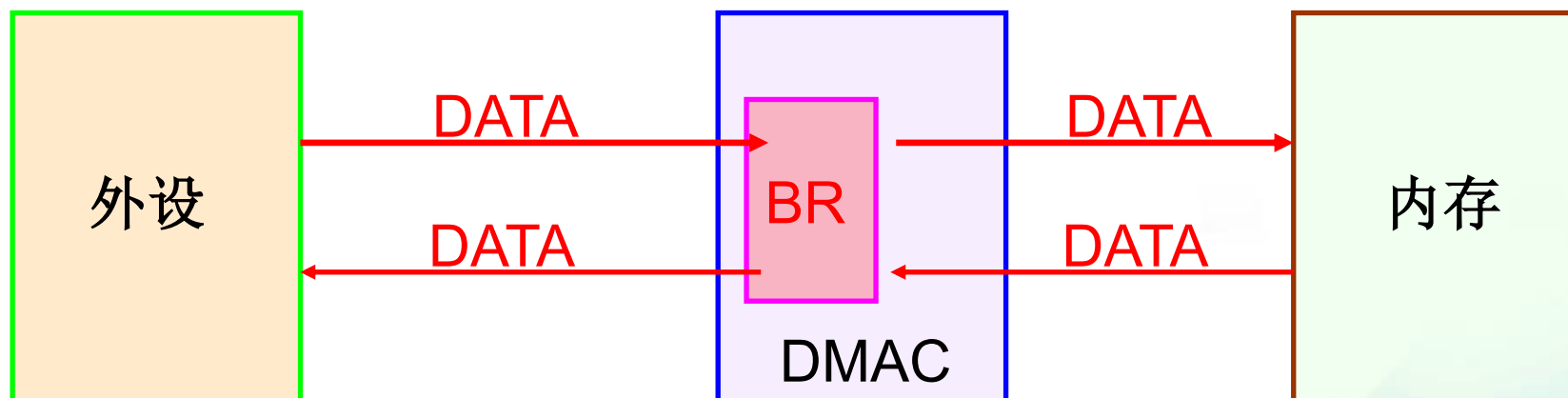
## 第5章 输入输出系统– 5.6 DMA方式

### 二、DMA 接口的功能和组成

#### 1. DMA 接口组成

##### (4) 数据缓冲寄存器BR

功能：用于暂时存放每次传送的数据。

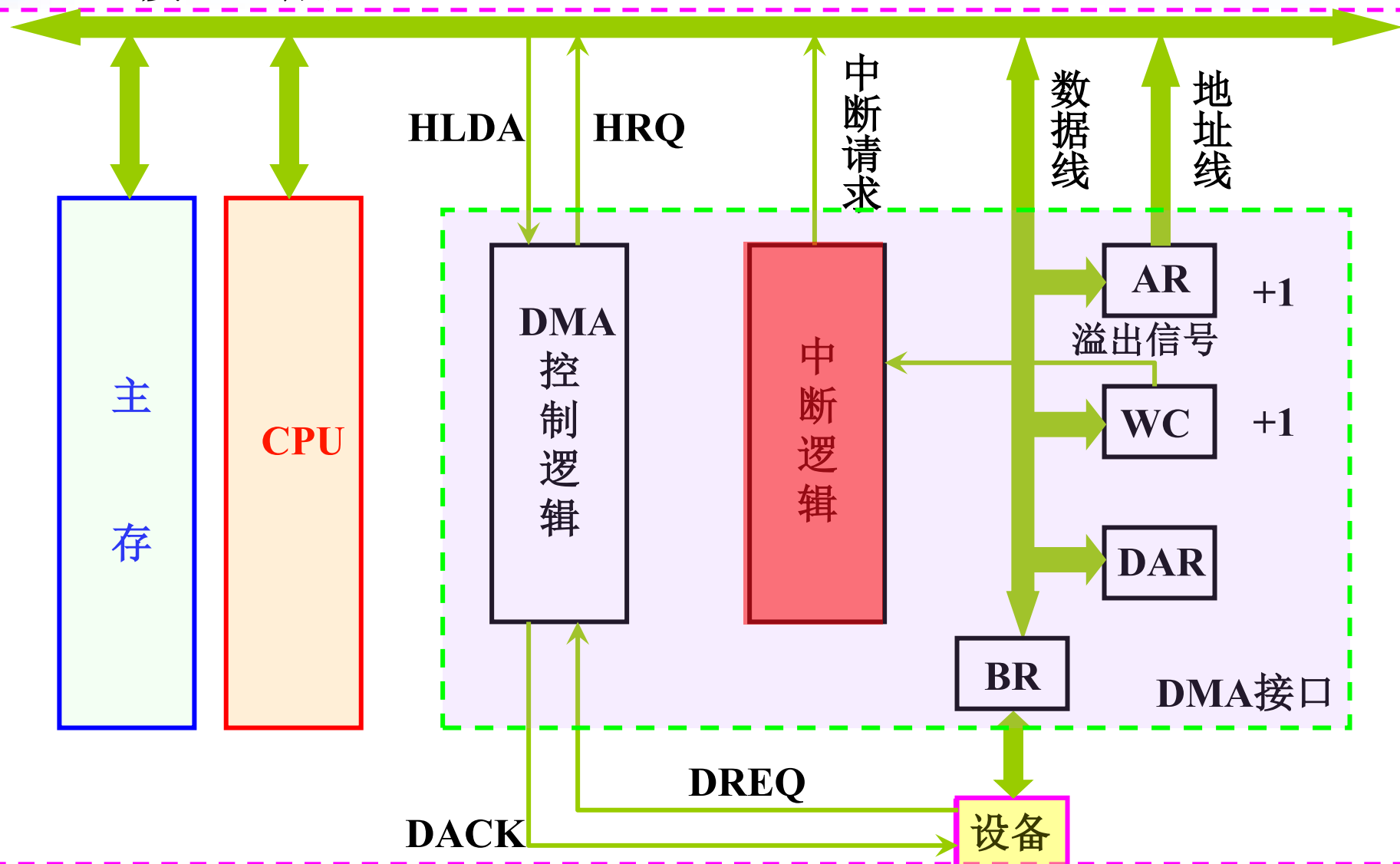




# 第5章 输入输出系统- 5.6 DMA方式

## 二、DMA 接口的功能和组成

### 1. DMA 接口组成



## 第5章 输入输出系统– 5.6 DMA方式

### 二、DMA 接口的功能和组成

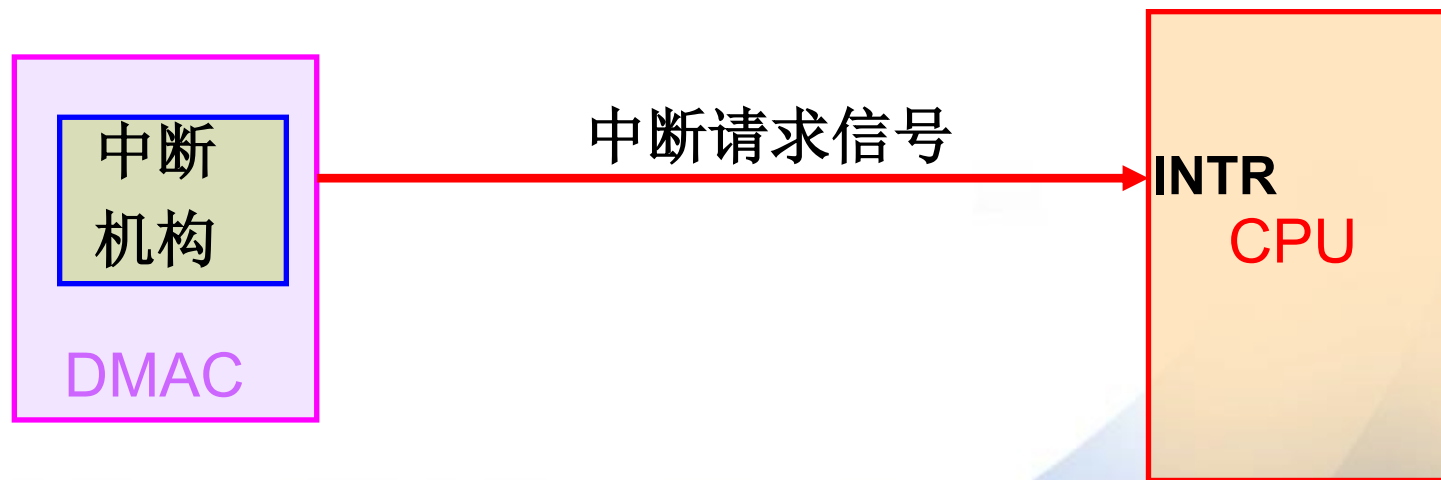
#### 1. DMA 接口组成

##### (5) 中断机构

**功能：** 数据传送结束时，用于向**CPU**发出中断请求

**特性：** 当字计数器为**0**时，表示数据传送结束，此时中断机构向**CPU**发出中断申请信号。

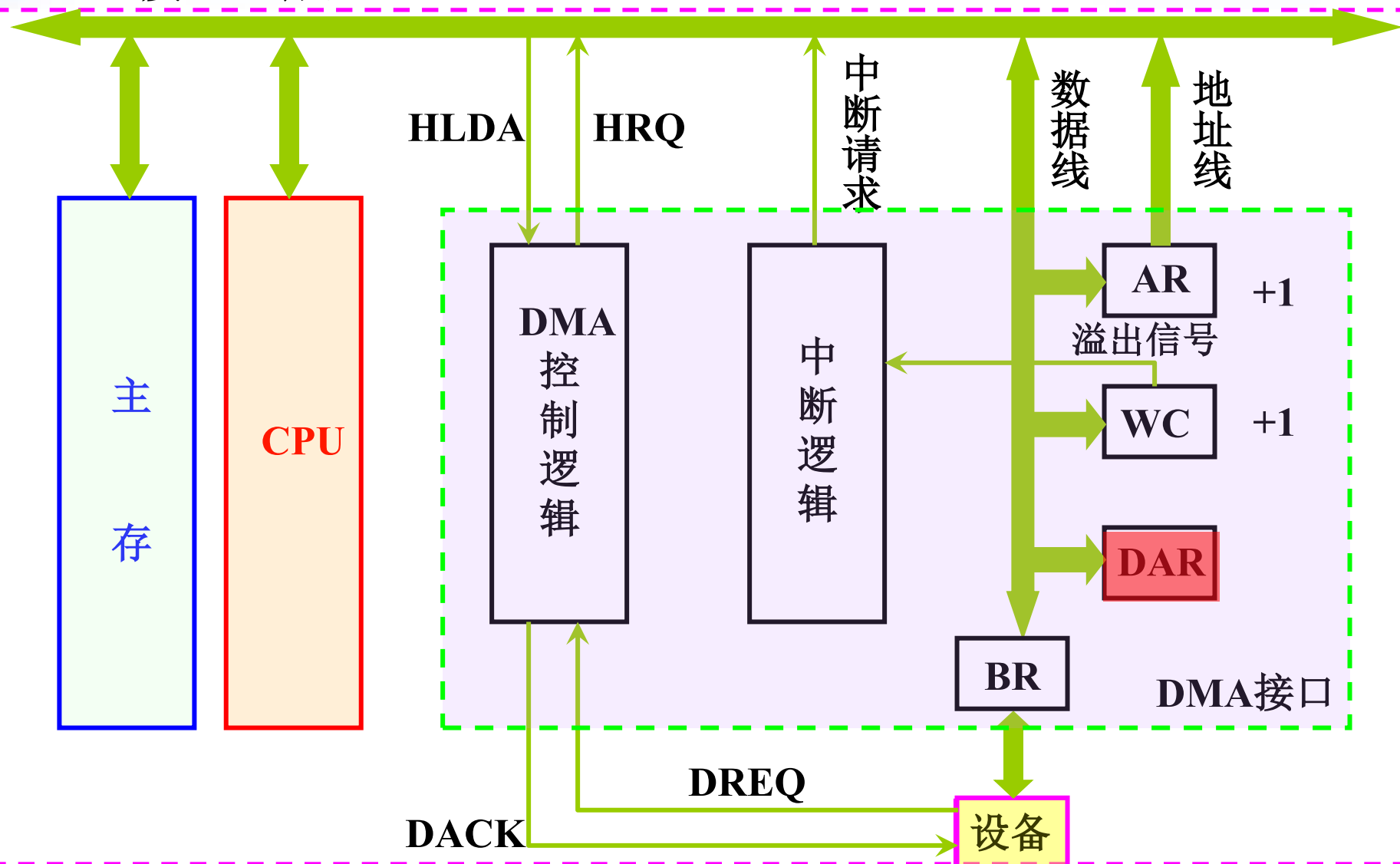
**图示：**



# 第5章 输入输出系统- 5.6 DMA方式

## 二、DMA 接口的功能和组成

### 1. DMA 接口组成



## 第5章 输入输出系统– 5.6 DMA方式

### 二、DMA 接口的功能和组成

#### 1. DMA 接口组成

##### (6) 设备地址寄存器DAR

功能：用于存放I/O设备的地址号或地址信息。

### 三、DMA 与主存交换数据的三种方式

外设在DMAC的支持下  
下同内存交换数据。

CPU执行（非访存）程序

并行工作

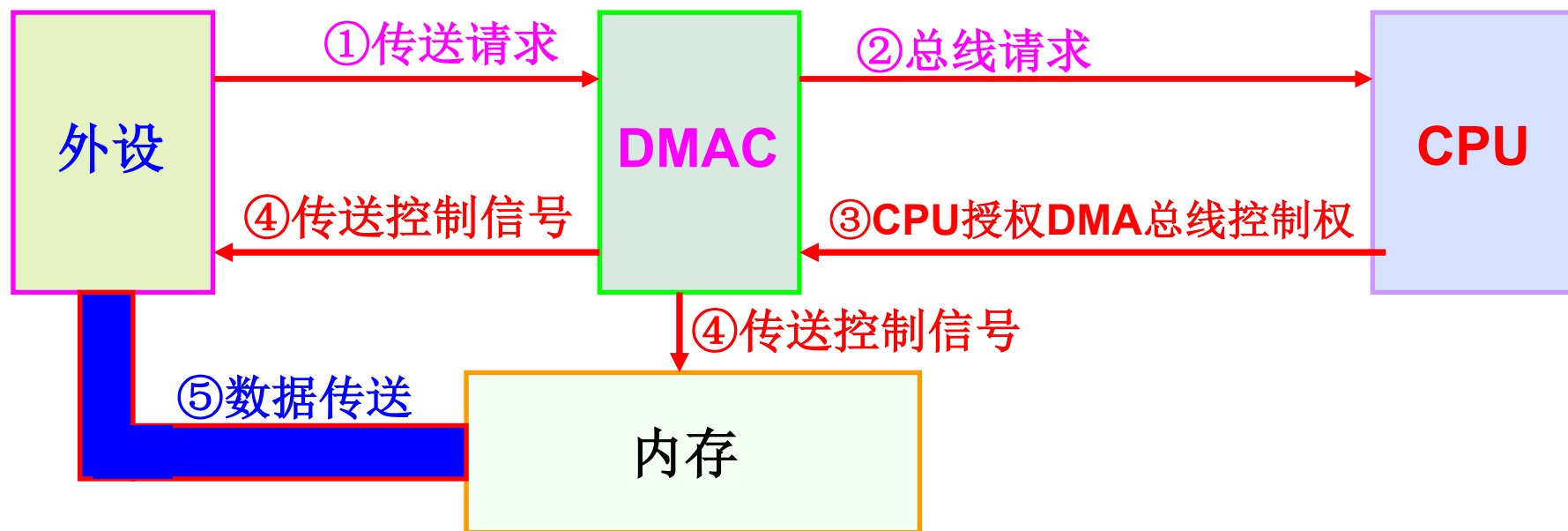
思考：当DMA控制器和CPU同时访问内存时，这种冲突如何解决呢？

## 第5章 输入输出系统– 5.6 DMA方式

### 三、DMA 与主存交换数据的三种方式

#### 1. 停止 CPU 访问主存

- (1) 当外围设备要求传送一批数据时，由**DMA控制器**向**CPU**发出**总线请求**信号，要求**CPU**放弃对**系统总线**的使用。
- (2) **CPU**收到**DMA**请求后，无条件**放弃总线控制权**。**DMA控制器**获得总线的控制权之后，开始进行**数据传送**。在一批数据传送完毕之后，**DMA**控制器通知**CPU**可以使用内存，并把**总线的控制权**移交给**CPU**。



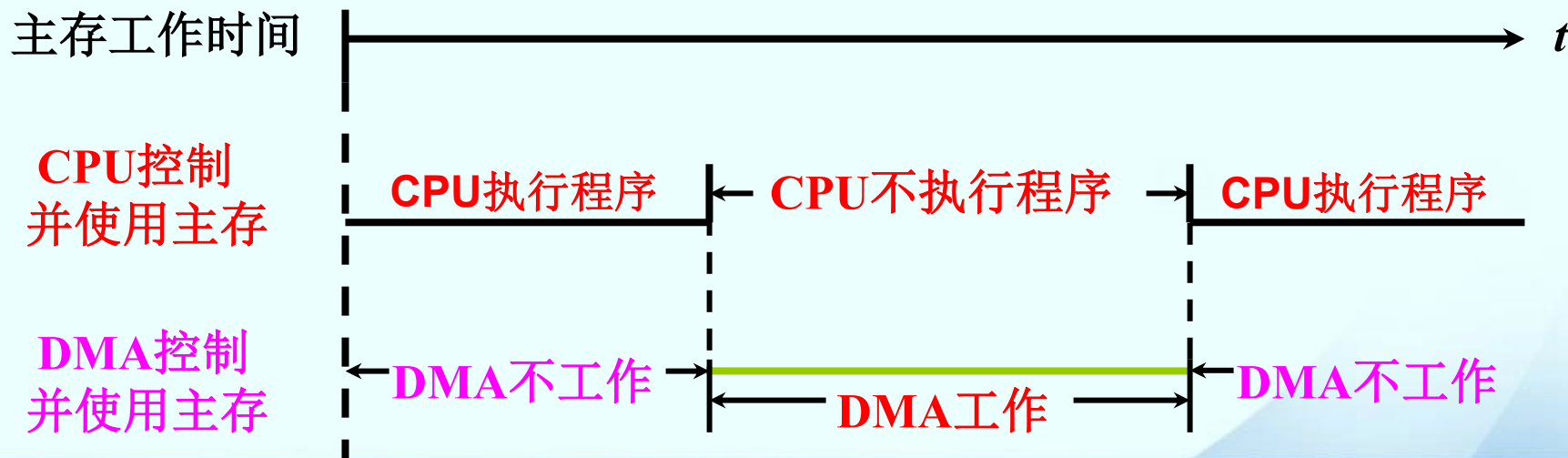
## 第5章 输入输出系统– 5.6 DMA方式

### 三、DMA 与主存交换数据的三种方式

#### 1. 停止 CPU 访问主存

特点:

- (1) **控制方式简单**。适用于高速I/O成批数据传送。
- (2) **CPU**工作会受到明显的**延误**（DMA传送过程中，**CPU**基本上处于不工作状态。）



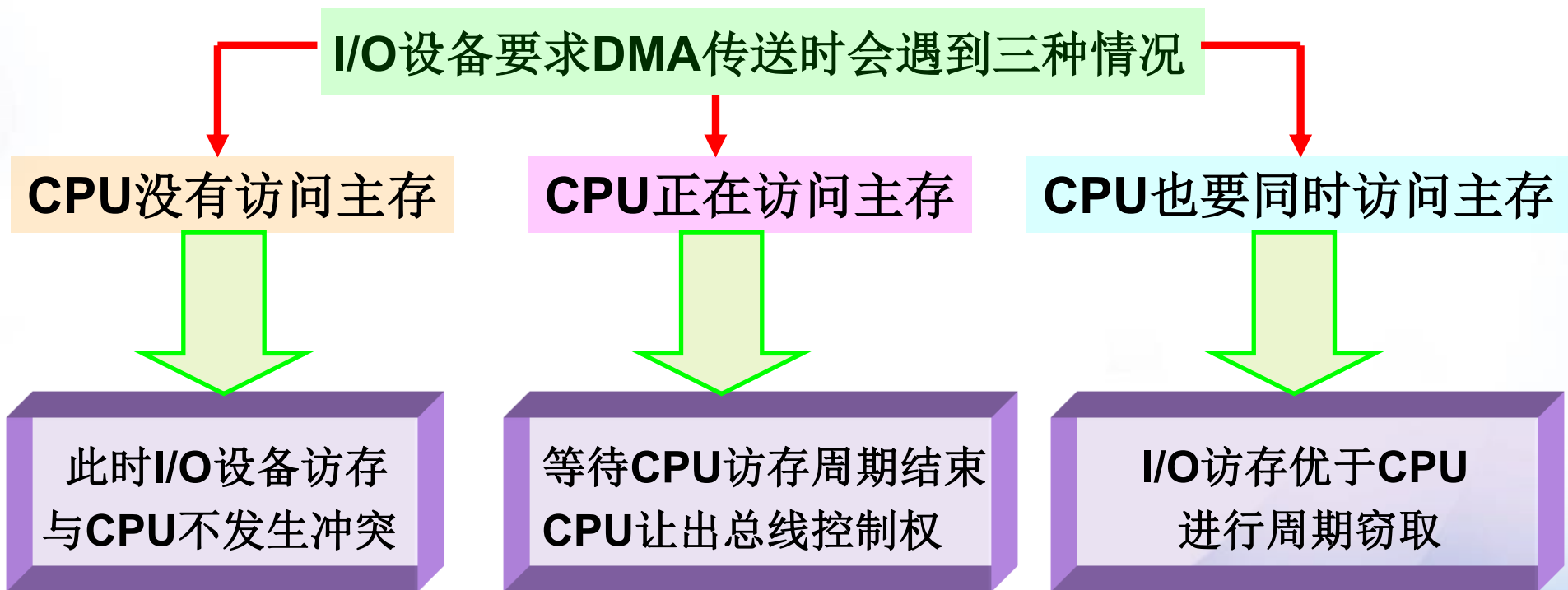
## 第5章 输入输出系统– 5.6 DMA方式

### 三、DMA 与主存交换数据的三种方式

#### 2.周期挪用（或周期窃取）

含义：

每当I/O设备发出DMA请求时，I/O设备便挪用或窃取总线占用权一个或几个主存周期，而DMA不请求时，CPU仍继续访问主存。



## 第5章 输入输出系统– 5.6 DMA方式

### 三、DMA 与主存交换数据的三种方式

#### 2.周期挪用（或周期窃取）

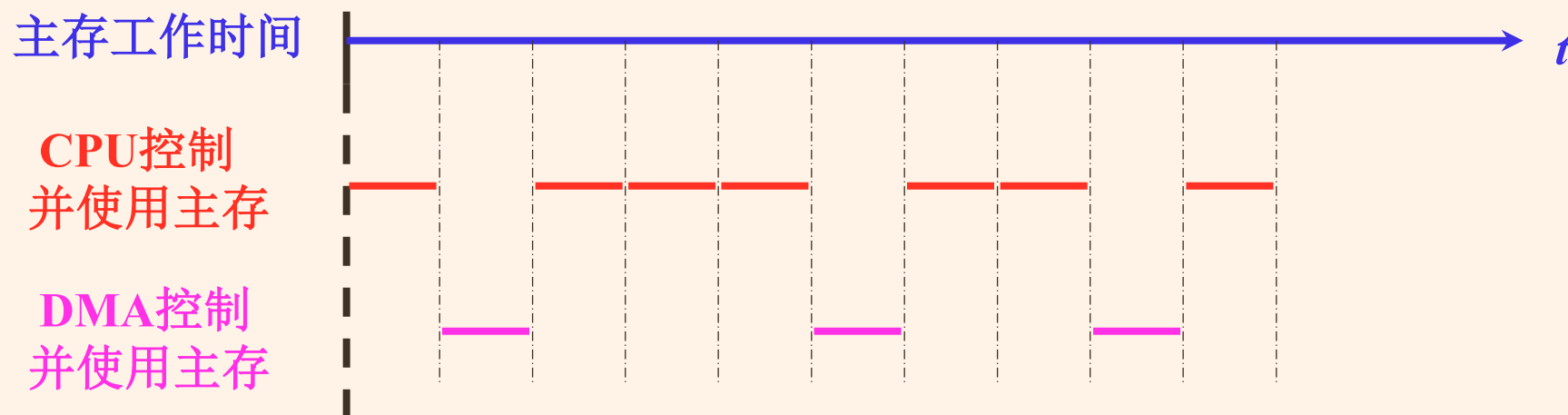
##### 特点：

(1) 很好的实现了I/O数据传送，又较好的发挥了主存与CPU的效率。

(2) I/O设备每挪用了一个主存周期，需要经历

申请总线控制权  $\Rightarrow$  建立总线控制权 .....  $\Rightarrow$  归还总线控制权

这些需要花费2~5个主存周期，因此适合I/O设备的读写周期大于主存周期的情况。



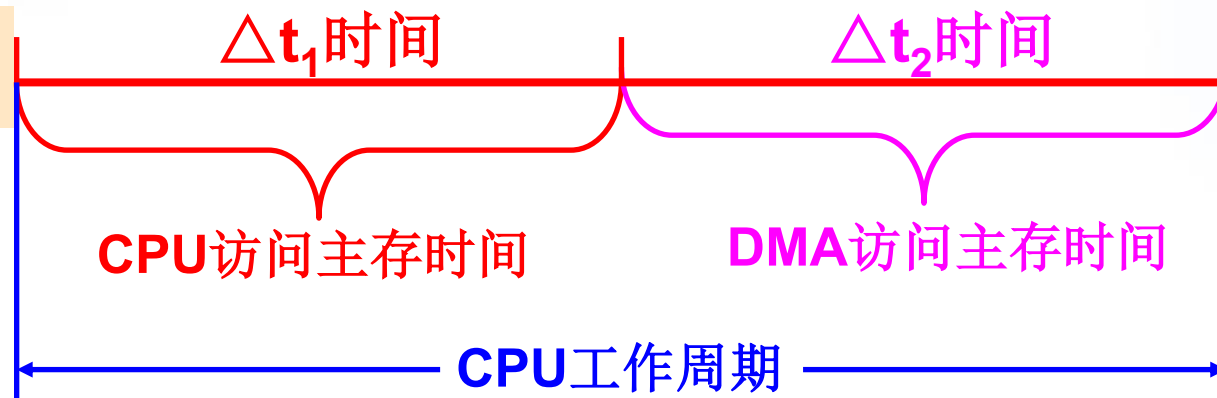


## 第5章 输入输出系统- 5.6 DMA方式

### 三、DMA 与主存交换数据的三种方式

#### 3. DMA 与 CPU 交替访问

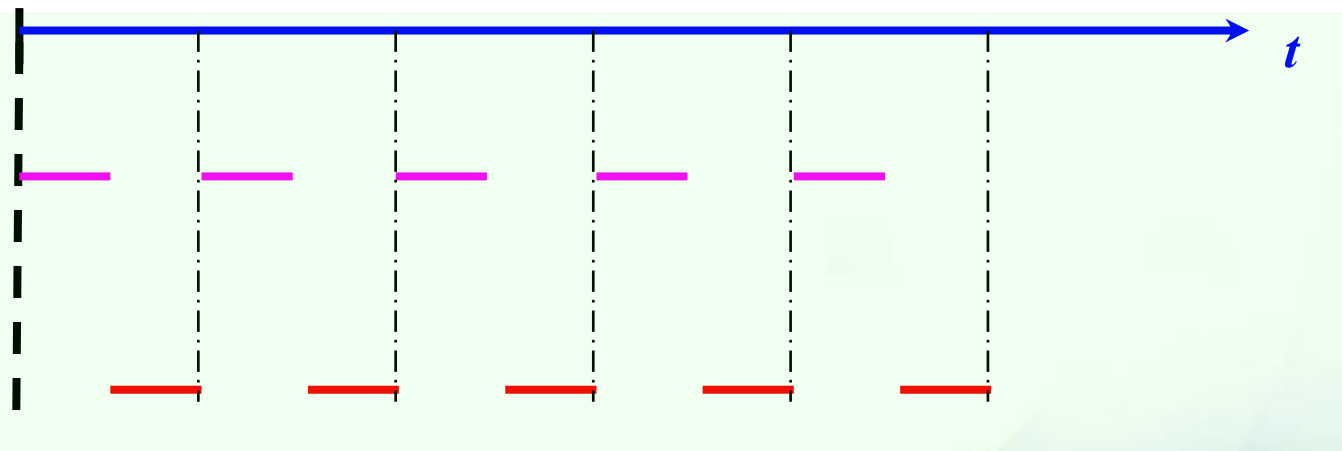
原理:



主存工作时间

DMA控制  
并使用主存

CPU控制  
并使用主存



特点:

- ① DMA传送效率非常高。
- ② 需要强大的硬件支持。

### 三、DMA 的工作过程



**(1) 预处理** 通过几条输入输出指令预置如下信息：

- 通知 DMA 控制逻辑传送方向（入/出）
- 设备地址 → DMA 的 DAR
- 主存地址 → DMA 的 AR
- 传送字数 → DMA 的 WC

初始化

### CPU

#### 预处理:

主存起始地址 → DMA  
设备地址 → DMA  
传送数据个数 → DMA  
启动设备

#### 数据传送:

继续执行主程序  
同时完成一批数据传送

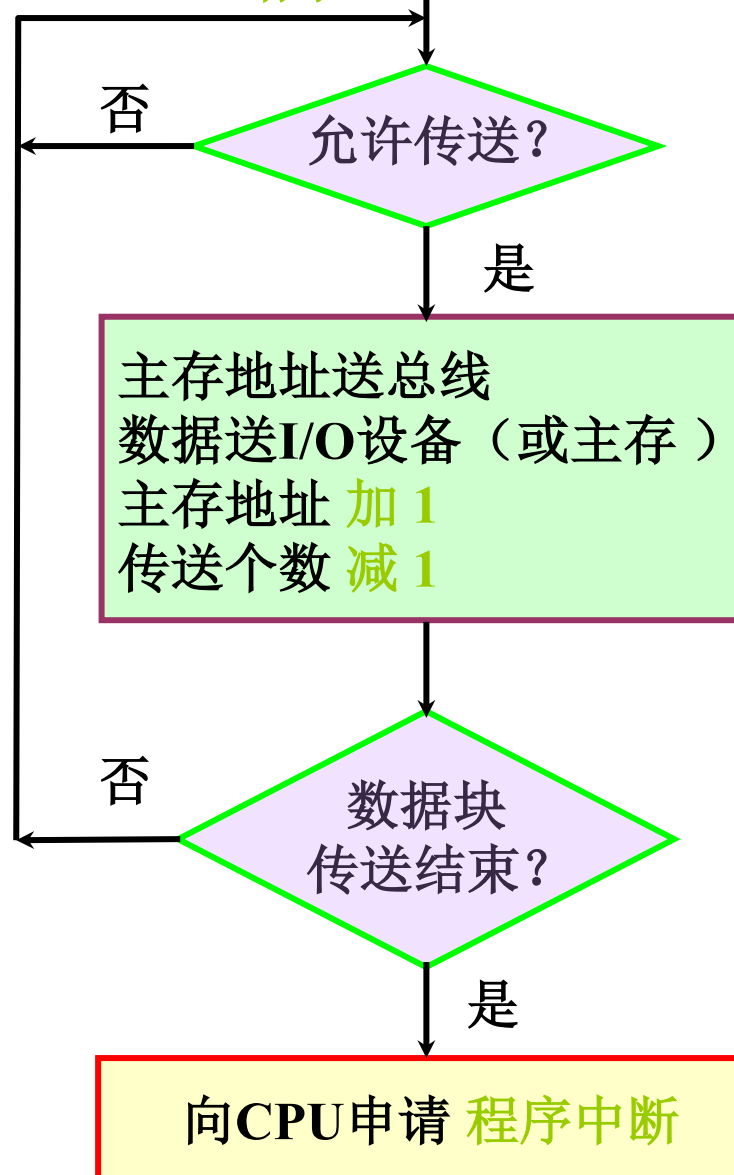
#### 后处理:

中断服务程序  
做 DMA 结束处理

继续执行主程序

### 数据传送

#### DMA请求



### (5) 后处理

- (1) 校验送入主存的数是否正确
- (2) 是否继续用 DMA
- (3) 测试传送过程是否正确，错则转诊断程序  
(由中断服务程序完成)

## 五、DMA方式的特点与应用场合

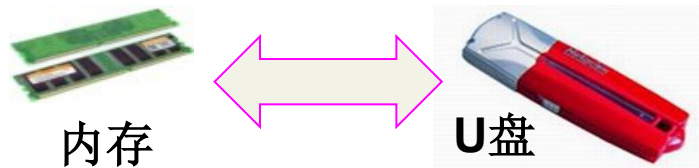
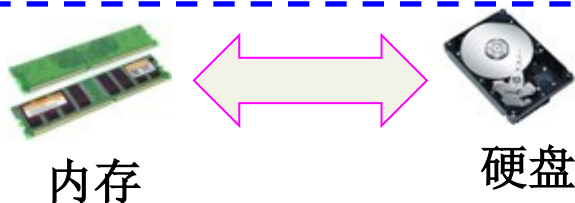
### 1. 特点:

- (1) **DMA**靠硬件传送
- (2) 不需保护现场
- (3) 没有处理异常事件的能力, 只能数据传送
- (4) 优先级高, 响应速度快。

### 2. 应用场合

高速数据传送的场合:

- (1) 硬盘和软盘的I/O接口
- (2) 通信信通的I/O接口
- (3) 多处理机多任务系统
- (4) **CRT**扫描
- (5) 快速数据采集



## 第5章 输入输出系统– 5.6 DMA方式

### 六、DMA 方式与程序中断方式的比较

比较点	中断方式	DMA 方式
(1) 数据传送	程序	硬件
(2) 响应时间	指令执行结束	存取周期结束
(3) 处理异常情况	能	不能
(4) 中断请求	传送数据	后处理
(5) 优先级	低	高

- 课堂练习
- 实验安排
  - 4月7日（原周五课程）上午
  - 1-2节： 1-2班
  - 3-4节： 3-4班
  - 地点： 计算机学院401室

此题未设置答案，请点击右侧设置按钮

1、主机与设备传送数据时，采用（），主机与设备是串行工作的。

- ☐ A 程序查询方式
- ☐ B 程序中断方式
- ☐ C DMA方式

提交



此题未设置答案，请点击右侧设置按钮

2、中断向量地址是（）。

- ☐ A 子程序入口地址
- ☐ B 中断服务程序入口地址
- ☐ C 中断服务程序入口地址的地址

提交

此题未设置答案，请点击右侧设置按钮

3、DMA方式中，周期挪用是窃取一个（）。

- ☐ A 存取周期
- ☐ B 指令周期
- ☐ C CPU周期
- ☐ D 总线周期

提交

4、I/O与主机交换信息的方式中，[填空1] 和 [填空2] 都需要通过程序实现数据传送，其中 [填空3] 体现CPU与设备是串行工作的。

5、多重中断和单重中断的主要区别在于“开中断”的设置时间不同，多重中断“开中断”设置在 [填空1] ，单重中断设置在 [填空2] 。