

数字系统设计基础

第六次作业参考答案

1. 什么是 RISC? 简述它的主要特点。

答:

RISC 即精简指令系统计算机 (Reduced Instruction Set Computer), 与其对应的是 CISC, 即复杂指令系统计算机 (Complex Instruction Set Computer)。人们从 80-20 规律中得到启示; 仅用最常用的 20% 的简单指令, 重新组合不常用的 80% 的指令功能, 这便引发出 RISC 技术。所以, RISC 指令系统就是通过简化指令, 复杂指令的功能由执行频度高的简单指令组合来实现。

RISC 的主要特点:

- (1) 选取使用频度较高的一些简单指令以及一些很有用但又不复杂的指令, 让复杂指令的功能由频度高的简单指令的组合来实现;
- (2) 指令长度固定, 指令格式种类少, 寻址方式种类少;
- (3) 只有取数/存数 (LOAD\ STORE) 指令访问存储器, 其余指令的操作都在寄存器内完成;
- (4) CPU 中有多个通用寄存器;
- (5) 采用流水线技术, 大部分指令在一个时钟周期内完成。采用超标量和超流水线技术, 可使每条指令的平均执行时间小于一个时钟周期;
- (6) 控制器采用组合逻辑控制, 不用微程序控制。
- (7) 采用优化的编译程序。

2. RISC 机中指令简单, 有些常用的指令未被选用, 它用什么方式来实现这些常用指令的功能? 试举例说明。

答:

RISC 机不仅精简了指令系统, 采用超标量和超流水线结构; 它们的指令数目只有几十条, 却大大增强了并行处理能力。

RISC 机中指令简单, 有些常用的指令未被选用, 它选取使用频度较高的一些功能简单、能在一个节拍内执行完成的指令来实现这些常用指令的功能, 而把较复杂的功能用频度高的简单指令组成一段子程序来实现。

比如 RISC II 共有 39 条指令, 分为以下 4 类:

- (1) 寄存器—寄存器操作: 移位、逻辑、算术 (整数) 运算等 12 条。
- (2) 取/存数指令, 取存字节、半字、字等 16 条。
- (3) 控制转移指令: 条件转移、调用/返回等 6 条。
- (4) 其他: 存取程序状态字 PSW 和程序计数器等 5 条。

一些常用指令未被选中, 但用这些指令并在硬件系统的辅助下, 足以实现其他一些指令的功能。例如: 该机约定 R_0 寄存器的内容恒为 0,

这样加法指令可替代寄存器间的传递指令。即 $(R_1) + (R_0) \rightarrow R_4$ 替代了 $R_1 \rightarrow R_4$

加法指令还可以替代清楚寄存器指令, 即 $(R_1) + (R_0) \rightarrow R_4$ 替代了 $0 \rightarrow R_4$

减法指令可替代取负数指令, 即 $(R_1) - (R_0) \rightarrow R_4$ 替代了 R_4 寄存器内容取负

3. 比较 RISC 和 CISC 的异同之处。

答:

CISC 体系结构的设计策略是使用大量的指令, 包括复杂指令, 每一项简单或复杂的任务都有一条对应的指令, 程序员不需要写一大堆指令去完成一项复杂的任务。复杂的指令被转化为一系列简单操作然后由 CPU 执行。RISC 体系结构的设计策略是使用少量的指令完成最少的简单操作, 复杂指令用简单指令子集模拟, 在 RISC 中进行程序设计比在其他设计中更难更费时, 因为复杂指令都用简单指令来模拟。

4. 设指令字长为 16 位，采用扩展操作码技术，每个操作码的地址为 6 位。如果定义了 13 条二地址指令，试问还可安排多少条一地址指令？

答：

二地址指令格式如下：

OP(4位)	A_1 (6位)	A_2 (6位)
--------	------------	------------

设二地址指令格式为该指令系统的基本格式，4位操作码共有16种编码，其中13种用来定义二地址指令，还剩3种可用作扩展标志。如不考虑地址指令，该指令系统最多还能安排：

$$\text{一地址指令条数} = 3 * 2^6 = 192 \text{条}$$

5. 某机指令字长 16 位，每个操作数的地址码为 6 位，设操作码长度固定，指令分为零地址、一地址和二地址三种格式，若零地址指令有 M 种，一地址指令有 N 种，则二地址指令最多有几种？若操作码位数可变，则二地址指令最多允许几种？

答：

(1)采用定长操作码时，二地址指令格式如下：

OP (4位)	A_1 (6位)	A_2 (6位)
---------	------------	------------

此时，无论指令中有几个地址，指令格式都不变。

设二地址指令有K种，则：

$$K = 2^4 - M - N$$

当M=1（最小值），N=1（最小值）时，二地址指令最多有：

$$M_{max} = 16 - 1 - 1 = 14 \text{种}$$

(2)若采用变长操作码时，二地址指令格式仍为如(1)所示，但操作码长度可随地址码的个数而变。此时，

$$K = 2^4 - (N/2^6 + M/2^{12});$$

当 $(N/2^6 + M/2^{12}) \leq 1$ 时 $(N/2^6 + M/2^{12})$ 向上取整)，K最大，则二地址指令最多有：

$$K_{max} = 16 - 1 = 15 \text{种（只留一种编码扩展标志用。）}$$

讨论：

此时，一地址码条数为：

$$N = (2^4 - K) * 2^6 - M/2^6; (N/2^6 \text{向上取整})$$

零地址码条数为：

$$M = 2^{16} - 2^{12}K - 2^6N;$$

当K最大（K=15），一地址指令最多有：

$$N_{max} = 64 - 1 = 63 \text{种}$$

零地址指令最多有：

$$M_{max} = 64 \text{种}$$

6. 某指令系统字长为 16 位，地址码取 4 位，试提出一种方案，使指令系统有 8 条三地址指令、16 条二地址指令、100 条一地址指令。

答：

三地址码格式如下：

OP(4位)	A_1 (4位)	A_2 (4位)	A_3 (4位)
--------	------------	------------	------------

采用扩展操作码技术进行设计，指令操作码分配方案如下：

$$\left. \begin{array}{l} 0000, \\ \dots, \\ 0111, \end{array} \right\} A_1, A_2, A_3; 8 \text{ 条三地址指令}$$

1

$$\left. \begin{array}{l} 1000, 0000, \\ \dots, \dots, \\ 1000, 1111, \end{array} \right\} A_2, A_3; 16 \text{ 条二地址指令}$$

$$\left. \begin{array}{l} 1001, 0000, 0000, \\ \dots, \dots, \dots, \\ 1001, 0110, 0011, \end{array} \right\} A_3; 100 \text{ 条一地址指令}$$

$$\left. \begin{array}{l} 1001, 0110, 0100, \\ \dots, \dots, \dots, \\ 1001, 1111, 1111, \end{array} \right\} \text{ 冗余编码, 可用来扩充一、零地址指令}$$

$$\left. \begin{array}{l} 1010, \\ \dots, \\ 1111, \end{array} \right\} \text{ 冗余编码, 可用来扩充三、二、一、零地址指令}$$

7. 举例说明哪几种寻址方式在指令的执行阶段不访问存储器，哪几种寻址方式在指令的执行阶段只需访问一次存储器？完成什么样的指令，包括取指令在内共访问存储器 4 次？

答：

举例如下：一地址指令在执行阶段不访存的寻址方式有：寄存器寻址、立即寻址；

一地址指令在执行阶段只访存一次的寻址方式有：寄存器间接寻址、直接寻址、基址寻址、变址寻址、相对寻址、页面寻址。

包括取指在内共访存四次的指令有：二重间址的一地址指令：一重间址的二地址指令，当另一操作数采用直接、基址、变址、相对、页面、寄存器间接寻址时

8. 设相对寻址的转移指令占两个字节，第一个字节是操作码，第二个字节是相对位移量，用补码表示。假设当前转移指令第一字节所在的地址为 2000H，且 CPU 每取出一个字节便自动完成 $(PC)+1 \rightarrow PC$ 的操作。试问当执行“ $\text{JMP } *+8$ ”和“ $\text{JMP } *-9$ ”指令时，转移指令第二字节的内容各为多少？

答：据题意，相对寻址的转移指令格式如下：

2000H	OP
2001H	A
2002H	

当执行 JMP 指令时，指令第二字节的内容不变，PC 的内容变为 2002H。

此时转移指令第二字节内容各为：

$$\begin{aligned} A_1 &= +8 - 2 = 0000 & 0110 &= 06H \\ A_2 &= -9 - 2 = 1111 & 1001 &= F5H \end{aligned}$$

9. 假定某计算机中有一条转移指令，采用相对寻址方式，共占两个字节，第一字节是操作码，第二字节是相对位移量（用补码表示），CPU 每次从内存只能取一个字节。假设执行到某转移指令时 PC 的内容为 200，执行该转移指令后要求转移到 100 开始的一段程序执行，则该转移指令第二字节的内容应该是多少？

答：

因为执行到该转移指令时 PC 为 200,所以说明该转移指令存放在 200 单元开始的两个字节中。因为 CPU 每次从内存只能取一个字节，所以每次取一个字节后 PC 应该加 1。该转移指令的执行过程为：取 200 单元中的指令操作码并译码→PC+1→取 201 单元的相对位移量→PC+1→计算转移目标地址。假设该转移指令第二字节为 Offset,则 $100=200+2+Offset$,即 $Offset=100-202=-102=10011010B$

(注：没有说定长指令字，所以不一定是每条指令占 2 个字节。)

10. 假设地址为 1200H 的内存单元中的内容为 12FCH，地址为 12FCH 的内存单元的内容为 38B8H，而 38B8H 单元的内容为 88F9H。说明以下各情况下操作数的有效地址和操作数各是多少？

(1) 操作数采用变址寻址，变址寄存器的内容为 12，指令中给出的形式地址为 1200H。

(2) 操作数采用一次间接寻址，指令中给出的地址码为 1200H。

(3) 操作数采用寄存器间接寻址，指令中给出的寄存器编号为 8,8 号寄存器的内容为 1200H。

答：

(1) 有效地址 $EA=000CH+1200H=120CH$ ，操作数未知。

(2) 有效地址 $EA=(1200H)=12FCH$ ，操作数为 38B8H。

(3) 有效地址 $EA=1200H$ ，操作数为 12FCH。

11. 在 5 个功能段的指令流水线中，假设每段的执行时间分别是 10ns、8ns、10ns、10ns 和 7ns。对于完成 12 条指令的流水线而言，其加速比为多少？该流水线的实际吞吐率为多少？

答：

加速比：流水线时钟周期至少为 10ns。

流水线完成 12 条指令所需时间 $(12-1) \times 10 + 5 \times 10 = 160ns$ 。非流水线完成 12 条指令所需时间 $12 \times (10+8+10+10+7) = 540ns$ 。流水线加速比为 $540/160=3.375$ 。

实际吞吐率是指流水线完成 n 条指令的实际吞吐率。该流水线的实际吞吐率为

$12/[(12-1) \times \Delta t + 5 \times \Delta t]$ 又因为 $\Delta t=10ns$,所以实际吞吐率为：0.075 条/ns

12. CPU 在处理中断过程中，有几种方法找到中断服务程序的入口地址？举例说明。

答：

CPU 在处理中断过程中有两种方法找到中断服务程序的入口地址。

(1)硬件向量法是由硬件电路产生对应某中断源的向量地址，在向量地址内可设一条无条件转移指令，转向中断服务程序的入口地址。只需在中断响应周期将向量地址送至 PC，在 CPU 进入下一取指周期时，就可取出无条件转移指令，执行该指令即可转至中断服务程序。可以在向量地址内直接存放服务程序的入口地址，通过访问向量地址的存储单元，采用间址的方法找到服务程序的入口地址。

(2)软件查询法是在主存中存有一段中断识别程序，它通过程序判断是哪个中断源提出请求，并转至相应的入口地址。只要在中断响应周期将中断识别程序的首地址送至 PC，在 CPU 进入下一取指周期时，就可取出中断识别程序的第一条指令，逐条执行指令，便可找到相应的服务程序入口地址。

13. 在中断处理过程中，“保护现场”需要完成哪些任务？如何实现？

答：

中断处理过程中，保护现场包括以下操作：

(1) 将程序断点保存起来，可用中断隐指令完成

(2) 将各通用寄存器及状态寄存器的内容保存起来，可在中断服务程序中用机器指令编程完成

14. 设某机主频为 8MHZ，每个机器周期平均含 2 个时钟周期，每条指令平均有 2.5 个机器周期，试问该机的平均指令执行速度为多少 MIPS？若机器主频不变，但每个机器周期平均含 4 个时钟周期，每条指令平均有 5 个机器周期，则该机的平均指令执行速度又是多少 MIPS？由此可得出什么结论？

解：先通过主频求出时钟周期，再求出机器周期和平均指令周期，最后通过平均指令周期的倒数求出平均指令执行速度。计算如下：

时钟周期 = $1/8\text{MHz} = 0.125 \times 10^{-6} = 125\text{ns}$ 机器周期 = $125\text{ns} \times 2 = 250\text{ns}$

平均指令周期 = $250\text{ns} \times 2.5 = 625\text{ns}$

平均指令执行速度 = $1/625\text{ns} = 1.6\text{MIPS}$

当参数改变后：机器周期 = $125\text{ns} \times 4 = 500\text{ns} = 0.5\mu\text{s}$ 平均指令周期 = $0.5\mu\text{s} \times 5 = 2.5\mu\text{s}$

平均指令执行速度 = $1/2.5\mu\text{s} = 0.4\text{MIPS}$

结论：两个主频相同的机器，执行速度不一定一样。