## 数字系统设计基础 第五次作业

提交邮箱: fdsd2023.nju@gmail.com 截止时间: 2023 年 5 月 21 日, 23: 59.

- 1. 利用原码定点一位乘法计算 $X \times Y$ ,其中: X = 0.1011, Y = -0.0110。
- 2. 利用补码定点一位乘法计算 $X \times Y$ ,其中: X = 1.0111, Y = 0.1011。
- 3. 已知X = 0.10100, Y = -0.10001,用原码不恢复余数除法(加减交替法)计算X/Y。
- 4. 已知X = -0.1001, Y = 0.1101,用原码不恢复余数除法(加减交替法)求X/Y的商及余数。
- 5. 已知X = -0.1010, Y = 0.1101,用补码不恢复余数除法(加减交替法)计算X/Y。
- 6. 设 $[x]_{ih} = x_0.x_1x_2...x_n$ ,求证:

$$[x]_{\nmid h} = x_0. x_1 x_2 ... x_n = -x_0 + \sum_{i=1}^n x_i 2^{-i}.$$

7. 设 $[x]_{*} = x_0.x_1x_2...x_n$ ,求证:

$$\left[\frac{x}{2}\right]_{x_0} = x_0. x_0 x_1 x_2 \dots x_n.$$

- 8. 全加器可由异或门及进位逻辑电路组成,根据 $A \oplus B = \bar{A} \oplus \bar{B}$ ,可以设计利用原变量或反变量进行运算的加法器。进而可以推测,对已设计好的加法器,用原变量运算和反变量运算都是一样的。这种说法对不对?为什么?
- 9. 某加法器进位链小组信号为 $C_4C_3C_2C_1$ ,低位来的进位信号为 $C_0$ ,请分别按下述两种方式写出 $C_4C_3C_2C_1$ 的逻辑表达式:
  - (1) 串行进位方式;
  - (2) 并行进位方式。
- 10. 已知 $X = 0.a_1a_2a_3a_4a_5a_6$  ( $a_i$ 为0或1), 讨论下列几种情况时 $a_i$ 各取何值:

(1) 
$$X > \frac{1}{2}$$
; (2)  $X \ge \frac{1}{8}$ ; (3)  $\frac{1}{4} \ge X > \frac{1}{16}$ °

- 11. 设机器字长为16位(含1位符号位),若一次移位需 $1\mu s$ ,一次加法需 $1\mu s$ ,试问原码一位乘、补码一位乘、原码加减交替除和补码加减交替除法最多各需多少时间?
- 12. 画出实现 Booth 算法的运算器框图。

13. 在三进制数系统中有三个数字: 0、1和2。下图定义了一个三进制半加法器。试设计一个电路,用二进制编码的信号来实现这个半加法器,例如可以将每个三进制数用2个比特表示。设 $A=a_1a_0,B=b_1b_0$ ,Sum $=s_1s_0$ ,注意进位 Carry 只是一个二进制信号。使用以下编码方式:  $00=(0)_3$ , $01=(1)_3$ , $10=(2)_3$ 。你需要最小化电路的成本。

AB	Carry	Sum
0 0	0	0
0 1	0	1
0 2	0	2
10	0	1
1 1	0	2
1 2	1	0
2 0	0	2
2 1	1	0
2 2	1	1

14. 试用上题中描述的方法设计一个三进制全加法器电路。