

Proposta de Projeto de Circuito Controlador de Semáforos

Experimento #9

PCS3335 - Laboratório Digital A 09/06/2022

Natanael Magalhães Cardoso, 8914122 Renato Naves Fleury, 11805269

Professor: Glauber de Bona

Turma: 10

Bancada: B3



Universidade de São Paulo

Escola Politécnica

Departamento de Eng. de Computação e Sistemas Digitais



UNIVERSIDADE DE SÃO PAULO ESCOLA POLITÉCNICA



Departamento de Eng. de Computação e Sistemas Digitais

Proposta de Projeto de Circuito Controlador de Semáforos

Natanael Magalhães Cardoso, Renato Naves Fleury

1. INTRODUÇÃO

Uma FPGA é um circuito integrado criado para ser configurado por um projetista após sua fabricação com uma linguagem de descrição de hardware. Neste projeto, será usada uma FPGA na implementação da unidade de controle de um circuito digital controlador de semáforos. Já o fluxo de dados será implementado utilizando circuitos integrados não programáveis.

2. OBJETIVOS

O objetivo deste projeto é construir um circuito digital para controle de dois semáforos em um cruzamento de duas vias de trânsito com a possibilidade de se ajustar os tempos de cada mudança de sinal.

3. DESCRIÇÃO FUNCIONAL

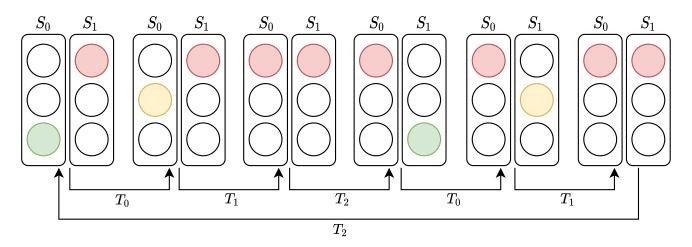
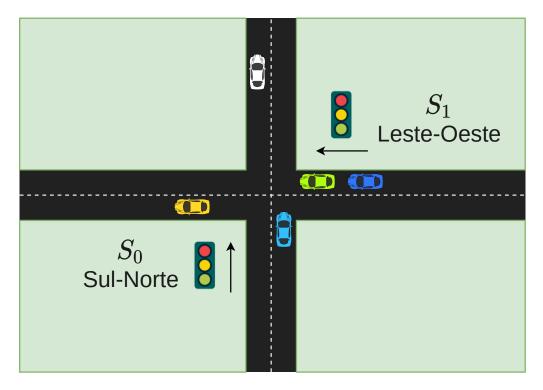


Figura 1: Transição de luzes dos semáforos S_0 e S_1 com seus respectivos tempos de transição

A Fig. 1 mostra a transição de todos os estados dos semáforos S_0 e S_1 com os respectivos tempos de transição entre cada estado, T_0 , T_1 e T_2 que podem ser programados pelo usuário final. Em que T_0 é a duração do sinal verde/vermelho, T_1 é a duração do sinal amarelo/vermelho e T_2 é a duração do sinal vermelho/vermelho.

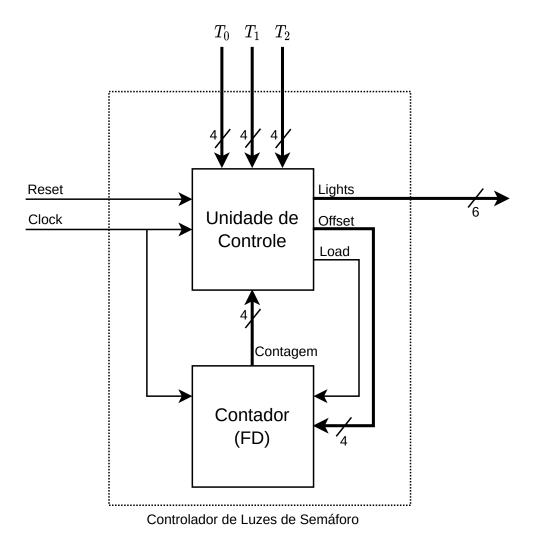


■ Figura 2: Esboço da disposição dos semáforos no cruzamento indicando a orientação do fluxo de veículos controlado por cada semáforo

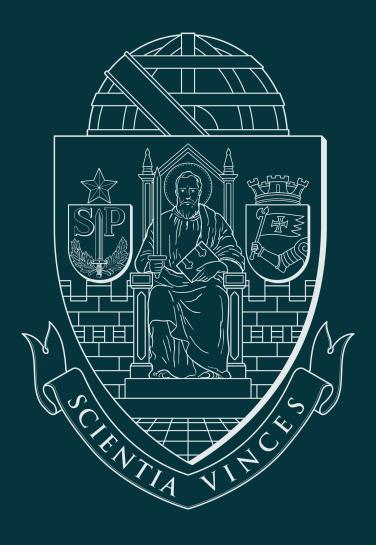
A Fig. 2 apresenta um esquema da disposição dos semáforos na via, indicando que o semáforo S_0 controla o fluxo Sul-Norte e o semáforo S_1 controla o fluxo Leste-Oeste.

4. DIAGRAMA DE BLOCOS

A Fig. 3 mostra o diagrama de blocos do circuito controlador de semáforos. O cirucito recebe os sinais de clock, reset e dos tempos de cada sinal e obtêm como saída um sinal de ativação para cada lâmpada dos dois semáforos. O Fluxo de Dados é composto por apenas um contador de 4 bits 74163 e a Unidade de Controle controla esse contador a partir do sinal load e os sinais de dados.



■ Figura 3: Diagrama de blocos do circuito controlador de semáforo



Universidade de São Paulo

Escola Politécnica

Departamento de Eng. de Computação e Sistemas Digitais