Circuitos Combinatórios

Versão 2022

INTRODUÇÃO

Esta experiência visa apresentar ao aluno circuitos combinatórios mais elaborados. Esses circuitos podem ser implementados de diversas maneiras. Uma delas é especificar uma função booleana e, em seguida, implementar o circuito usando portas lógicas básicas. Esse circuito pode ser também melhorado usando a técnica de Mapa de Karnaugh para síntese de circuitos.

OBJETIVO

O objetivo dessa experiência é estudar a técnica de Mapa de Karnaugh para síntese de circuitos lógicos digitais.

Ao final da experiência, espera-se que o aluno tenha aprendido:

• Sintetizar circuitos lógicos digitais usando a técnica de Mapa de Karnaugh.

1. PARTE EXPERIMENTAL

É dado um diagrama de blocos de um circuito representado por um único bloco (neste exemplo) chamado Circuito, conforme a Figura 1. O Circuito possui entradas A e B de dois bits cada e uma saída Z de um bit. A Tabela Verdade da saída Z correspondente é fornecida na Tabela 1.

OBS: Complete a saída Z indicada na cor cinza da Tabela 1 com o número binário correspondente à dezena e à unidade do N.USP de um dos membros do grupo.

Figura 1 - Diagrama de Blocos do Circuito.

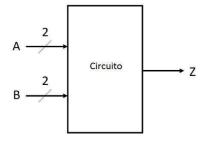


Tabela 1 - Tabela Verdade do Circuito.

A1	A0	B1	В0	Z
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	?
1	0	0	1	?
1	0	1	0	?
1	0	1	1	?
1	1	0	0	?
1	1	0	1	?
1	1	1	0	?
1	1	1	1	1

1.1. Projeto do circuito com CIs TTL

- a) Determine a equação lógica da saída Z em função das entradas A e B. Use a técnica de síntese de Mapa de Karnaugh. Insira a síntese no Planejamento.
- b) Procure no datasheet os componentes TTL que permitam implementar o circuito. Em seguida, elabore um Diagrama Lógico completo do circuito na ferramenta Quartus. Não esqueça dos carimbos de identificação do diagrama. Insira o diagrama lógico no Planejamento.
- Realize a simulação do circuito usando a ferramenta Quartus. Defina sinais intermediários relevantes do circuito. Apresente a Carta de Tempos no Planejamento.
- d) Elabore uma Tabela de Testes adotando uma estratégia de montagem gradual do circuito. Insira a Tabela de Testes no Planejamento.
- e) Gere um arquivo de planejamento com a seguinte estrutura: PCS33352022_Txx_Byy_Ezz_Plan (onde, T Turma, B Bancada, E Experiência, Plan Planejamento, xx, yy e zz são números de dois dígitos).

[Siga o modelo de Relatório Planejado (RP) fornecido para planejar o projeto]

1.2. Implementação do circuito

a) Monte o circuito no Painel de Montagens e realize testes.

Dica: Integre cada componente testado isoladamente aos outros já testados.

b) Realize um teste completo do circuito. Use a Tabela de Testes elaborada no Planejamento e anote os resultados. Caso algum resultado obtido seja diferente do resultado esperado, proceda à depuração do circuito. Caso tenha corrigido o defeito, repita todos os testes.

1.3. Desafio (Opcional)

O professor irá propor um desafio para esta experiência.

2. BIBLIOGRAFIA

- FREGNI, E.; SARAIVA, A. M. Engenharia do Projeto Lógico Digital: Conceitos e Prática.
 Editora Edgard Blücher, 1995.
- TEXAS INSTRUMENTS. The TTL Logic Data Book, 1994.
- TOCCI, R. J.; WIDMER, N.S.; MOSS, G.L. **Sistemas Digitais: Princípios e Aplicações**. Prentice-Hall, 11ª ed., 2011.
- WAKERLY, John F. Digital Design Principles & Practices. 4th edition, Prentice Hall, 2006.
- ALMEIDA, F. V.; SATO, L.; MIDORIKAWA, E. Tutorial Esquemático Quartus Prime 16.1, versão 1.0, 2017.

3. RECURSOS NECESSÁRIOS

- √ 1 Computador pessoal.
- ✓ 1 Painel de Montagens de circuitos digitais.
- √ 1 Fonte de 5 volts
- √ 1 Multímetro
- √ 1 ferramenta Quartus Prime 16.1
- ✓ 1 Link de Internet.
- ✓ Portas básicas TTL.

✓ Cabos, fios e jumpers.

Histórico de Revisões

Prof. Edson T. Midorikawa - versão 2019

Profs. Kechi Hirama, Jorge Rady de Almeida, Sérgio Roberto de Mello Canovas – versão 2020

Profs. Kechi Hirama, Glauber de Bona, Pedro L C Pizzigatti - versão 2021

Prof. Kechi Hirama, Madeleine L B Puente de la Vega, Tereza C M B Carvalho - versão 2022