



计算机接口技术实验指导书

基于 PROTEUS8.6



杨习伟

2020-11-1

湖北工业大学计算机学院

目 录

1 总线.....	1
2 无条件输入输出接口实验.....	2
2.1 译码器.....	2
2.2 输入.....	2
2.3 输出.....	3
2.4 总电路图.....	3
2.5 实验要求.....	4
3 8253 定时计数器.....	9
3.1 译码器输出网络命名.....	9
3.2 8253 电路.....	9
3.3 程序片段.....	9
3.4 仿真结果.....	10
3.5 设计.....	10
4 8255 并行口.....	11
4.1 电路图.....	11
4.2 程序片段.....	11
4.3 运行结果.....	12
4.4 设计.....	12
5 存储器接口电路.....	13
5.1 存储器电路.....	13
5.2 设计译码器.....	13
5.3 编写存储器写入程序.....	13

1 总线

本课程的实验是基于 8086 系统总线的，8086 是一个 16 位 CPU，地址总线为 A[0..19]，来源于 CPU 的 AD[0..19]，由 3 片 373 锁存，锁存信号为 ALE，由于是最小系统，373 的 *OE 接低电平，锁存器直接输出到 A[0..19]，也就是 CPU 一直占用总线。数据线直接用 AD[0..15] 即可。如果是最大系统，数据线应该用 74LS245 双向三态门隔离(但我用 245，仿真时数据貌似传不过去)，好在是最小系统，直接用 AD[0..16] 作为数据线没有问题。控制线用到 *RD、*WR、M/*IO 三根线。如图 1.1 所示。

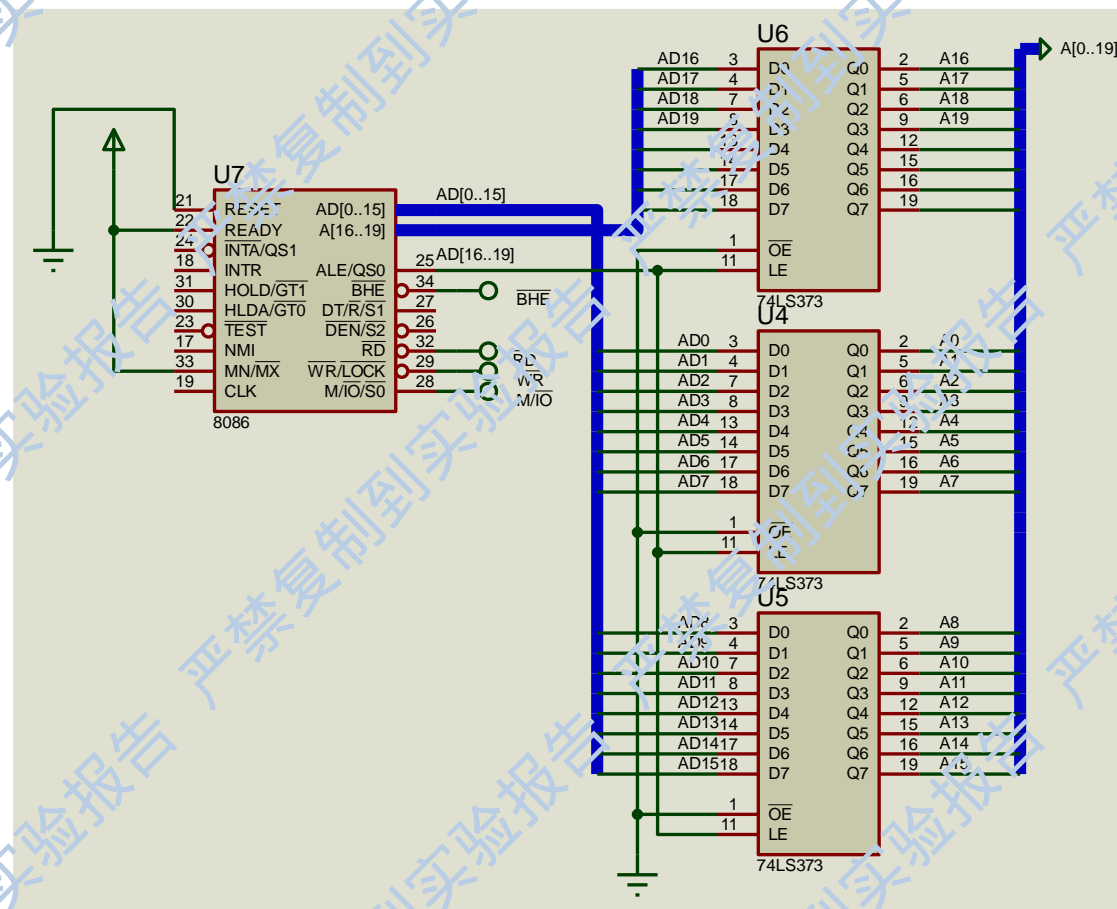


图 1.1 8086 最小系统总线

2 无条件输入输出接口实验

2.1 译码器

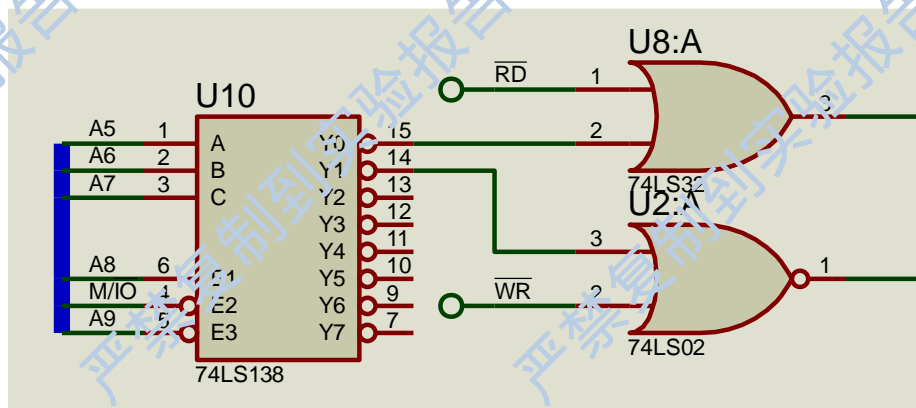


图 2.1 IO 译码器

请分析 Y0 和 Y1 地址范围，由于是 16 为总线，芯片的地址线与系统地址线要错一位相连，低 8 位数据线对应偶地址，高 8 位数据线对应奇地址。

2.2 输入

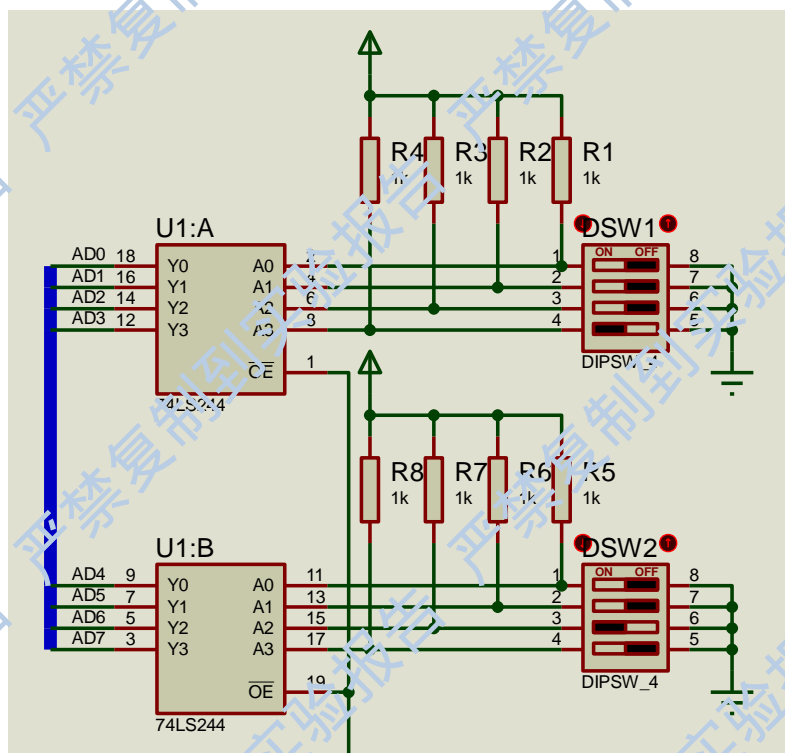


图 2.2 输入接口图

2.3 输出

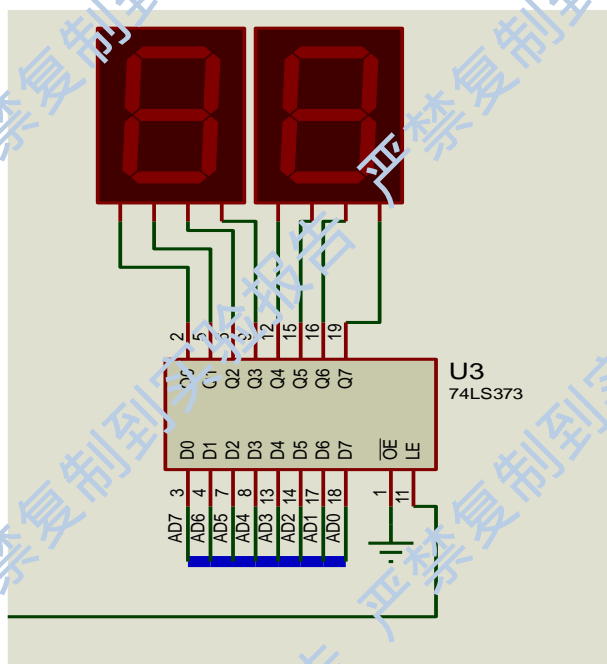


图 2.3 输出接口图

2.4 总电路图

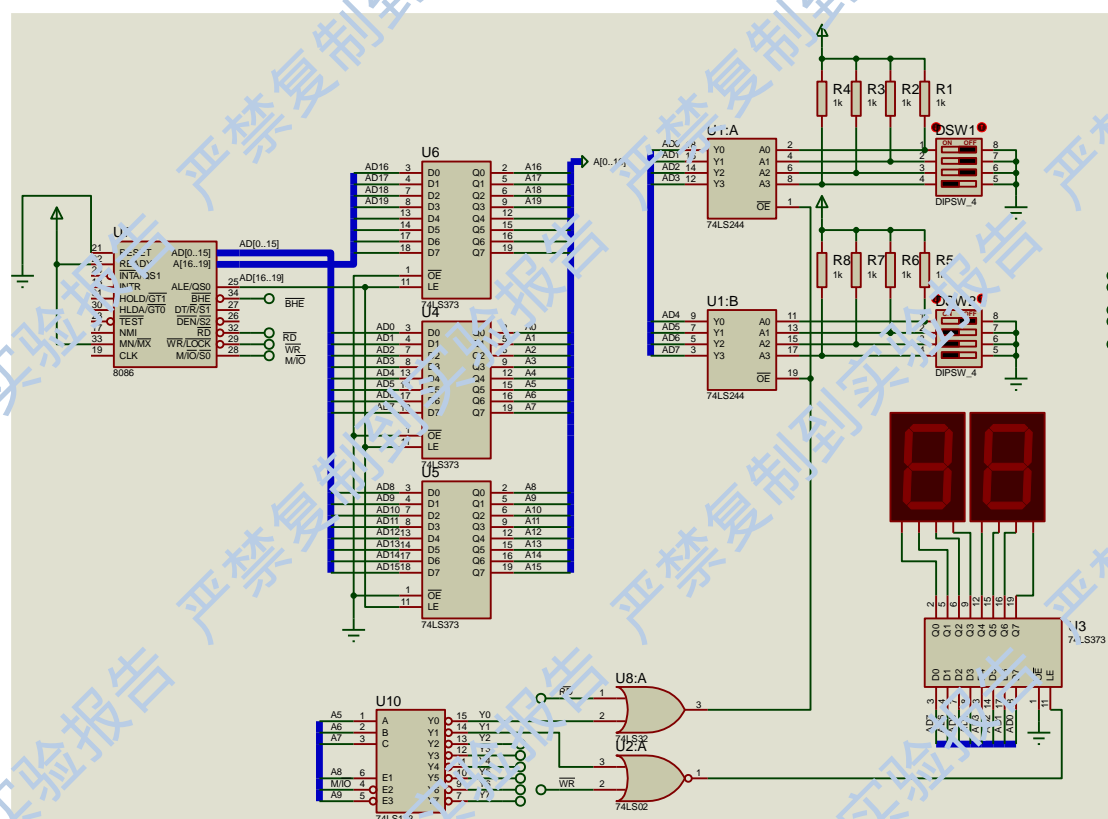


图 2.4 无条件输入输出完整图

2.5 实验要求

在 PROTEUS8.6 下, 选 8086 创建工程, 编译器选 MASM32, 要联网下载。编辑如上电路图。

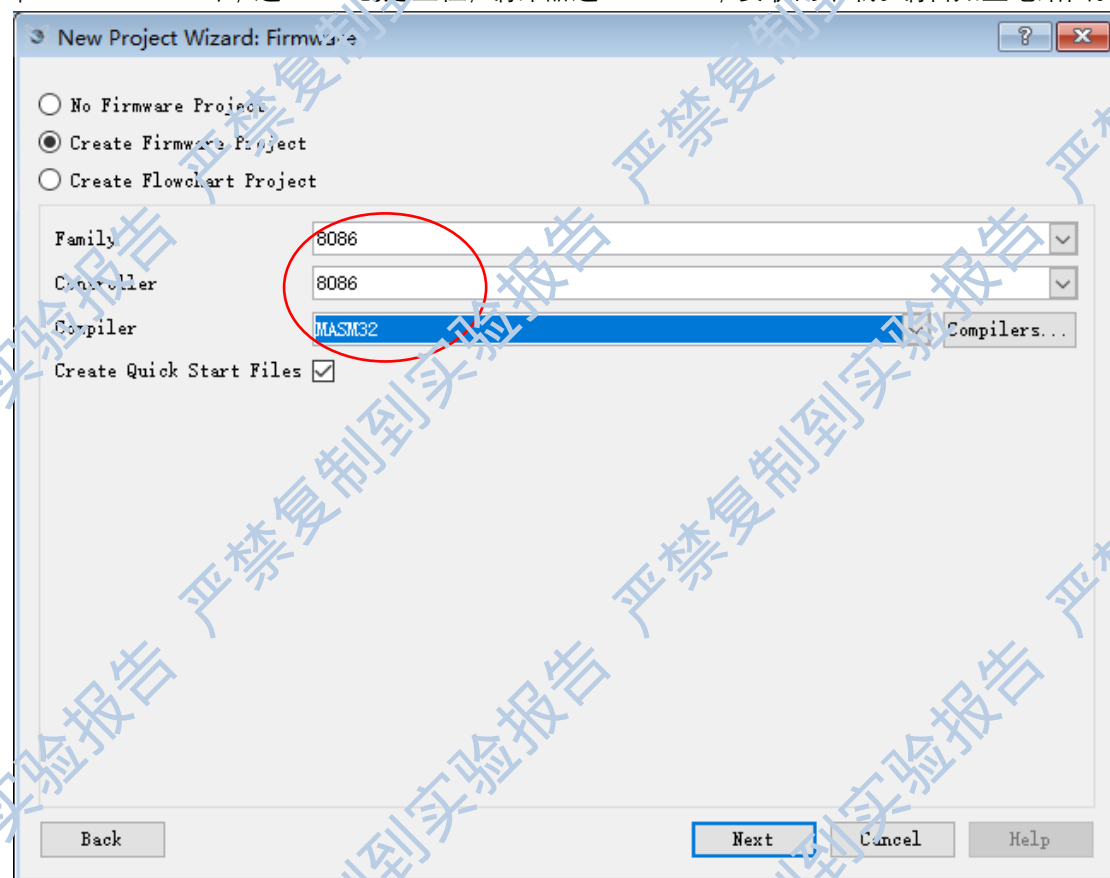


图 2.6 CPU 及编译器选择图

编译器下载:

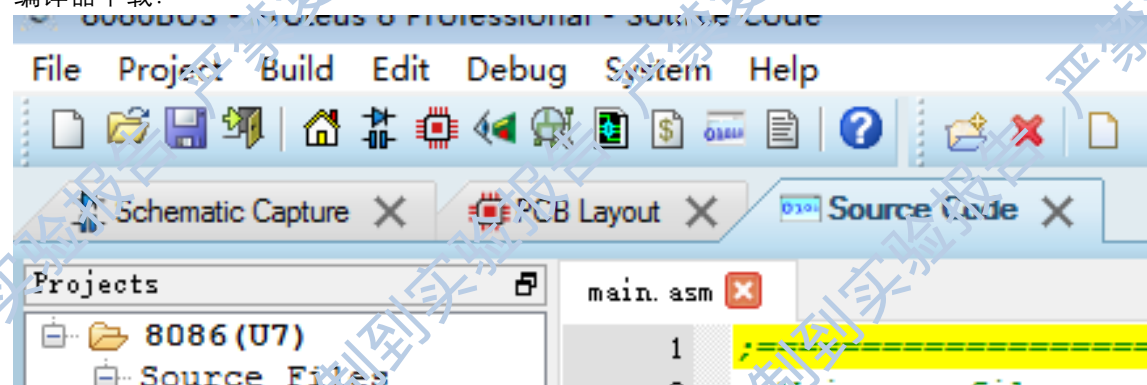


图 2.7 编译器安装图

在上图中, 选 SYSTEM
COMPILERS CONFIGURATION:

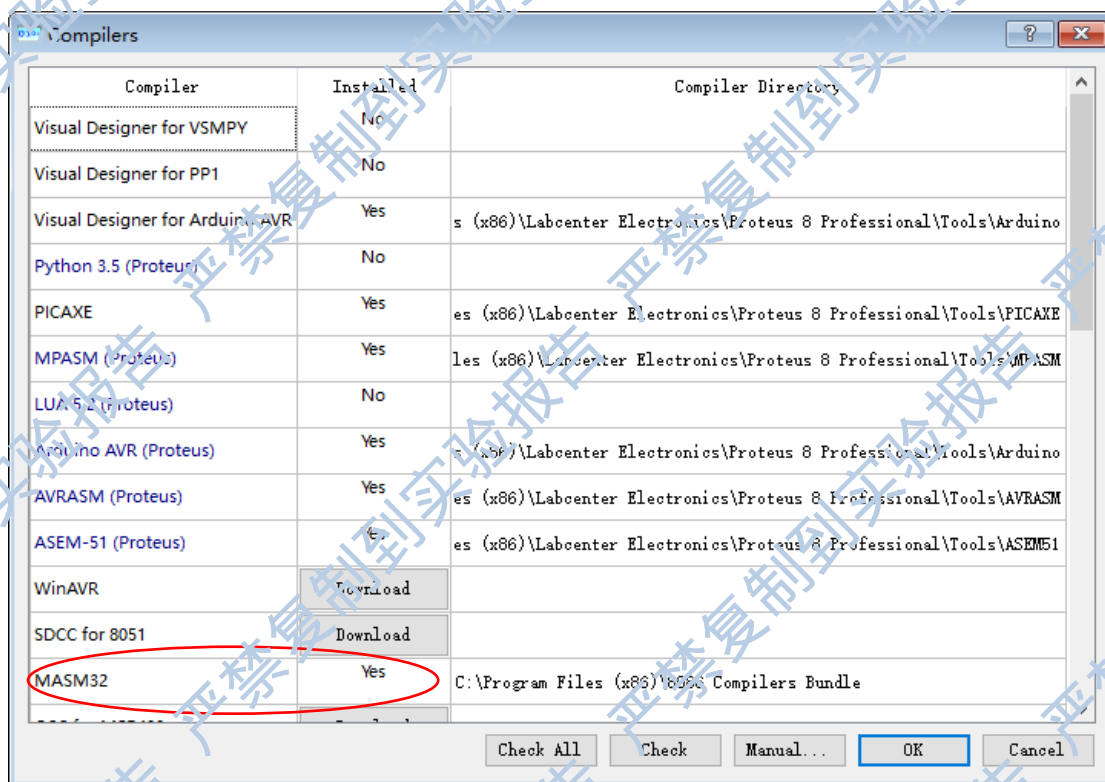


图 2.8 MASM32 编译器下载图

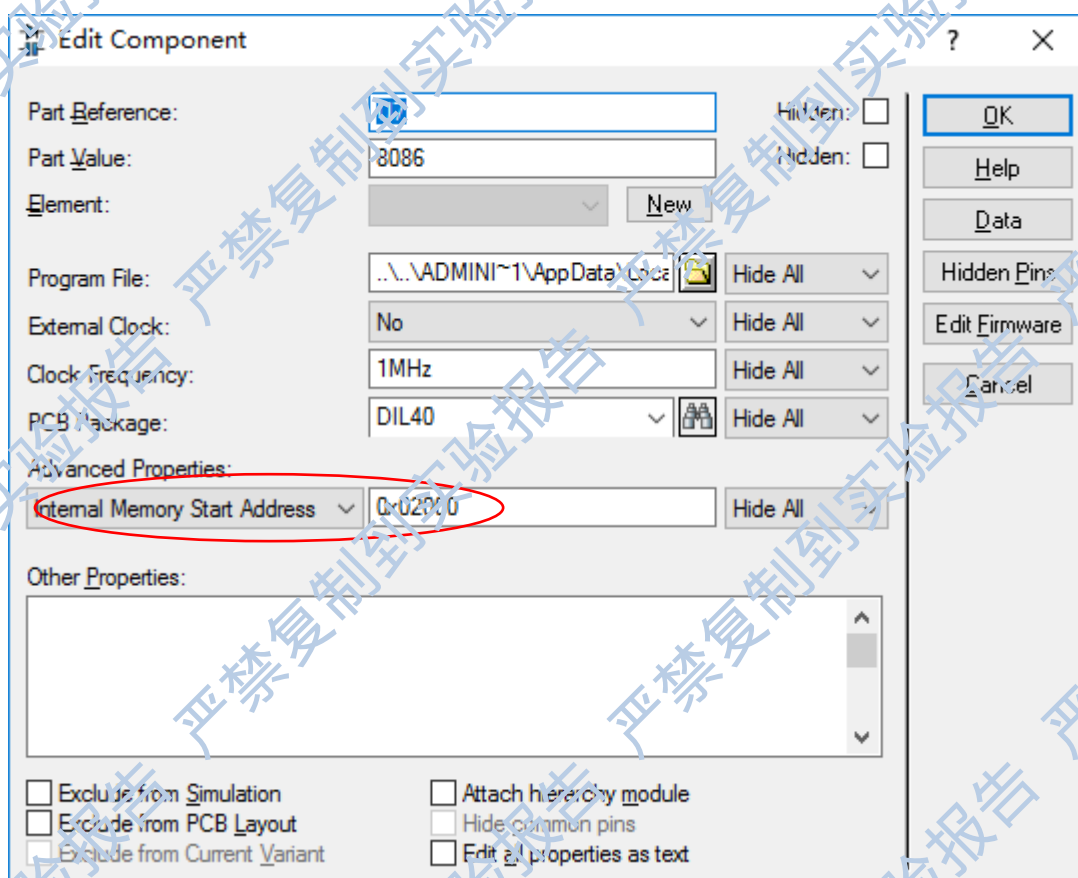


图 2.9 8086CPU 内部存储器首地址配置

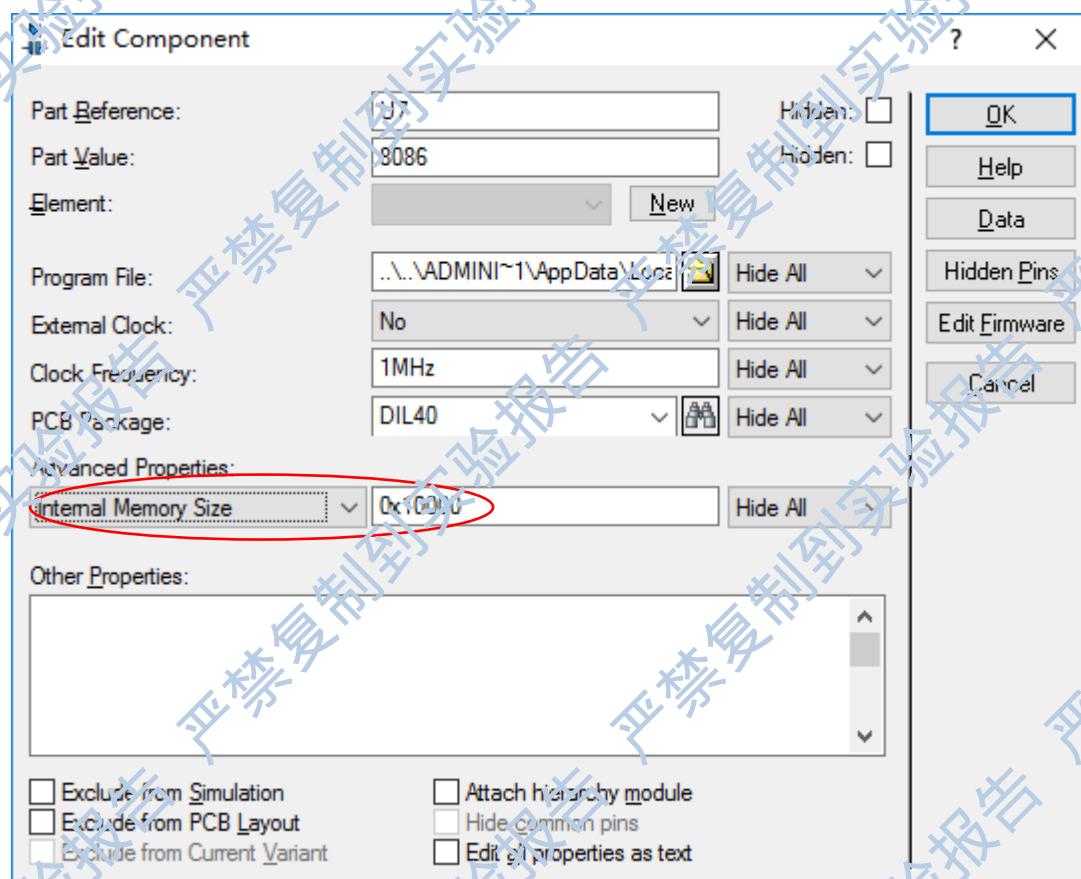


图 2.10 8086CPU 内部存储器空间大小配置

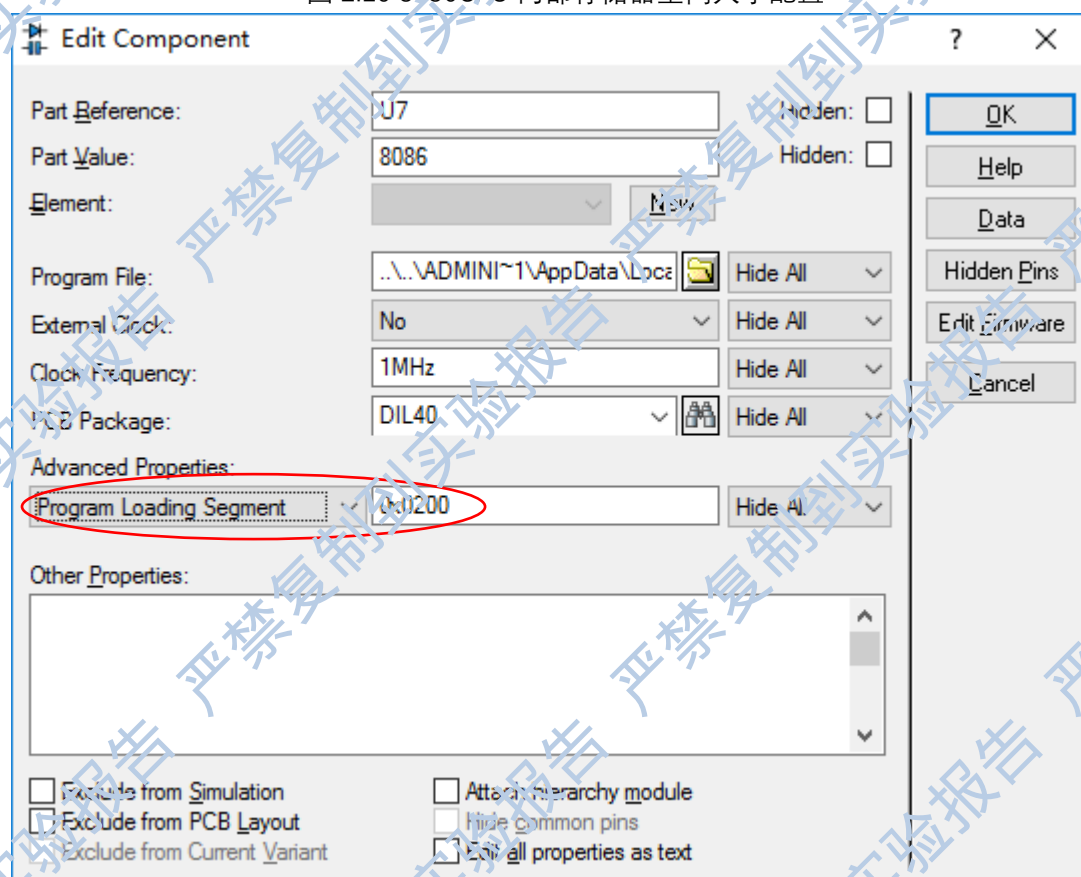


图 2.11 8086CPU 代码段寄存器配置

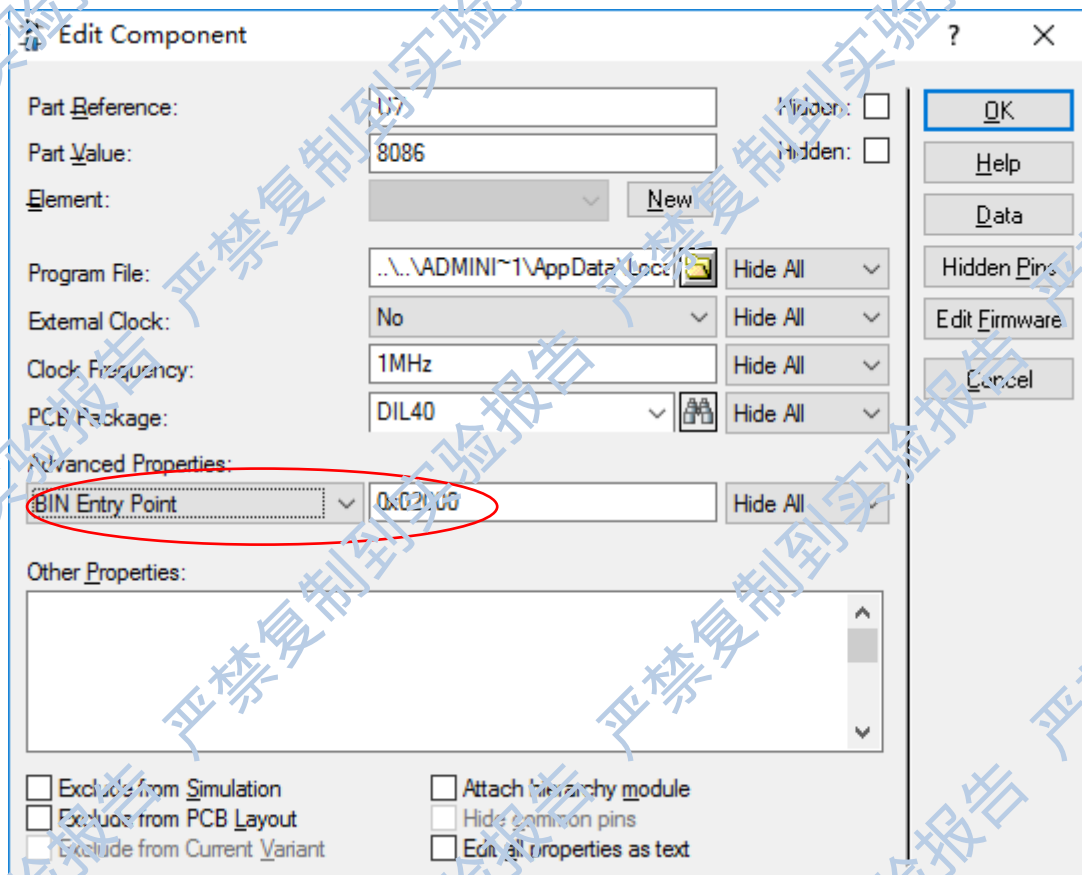


图 2.12 8086CPU 入口地址配置

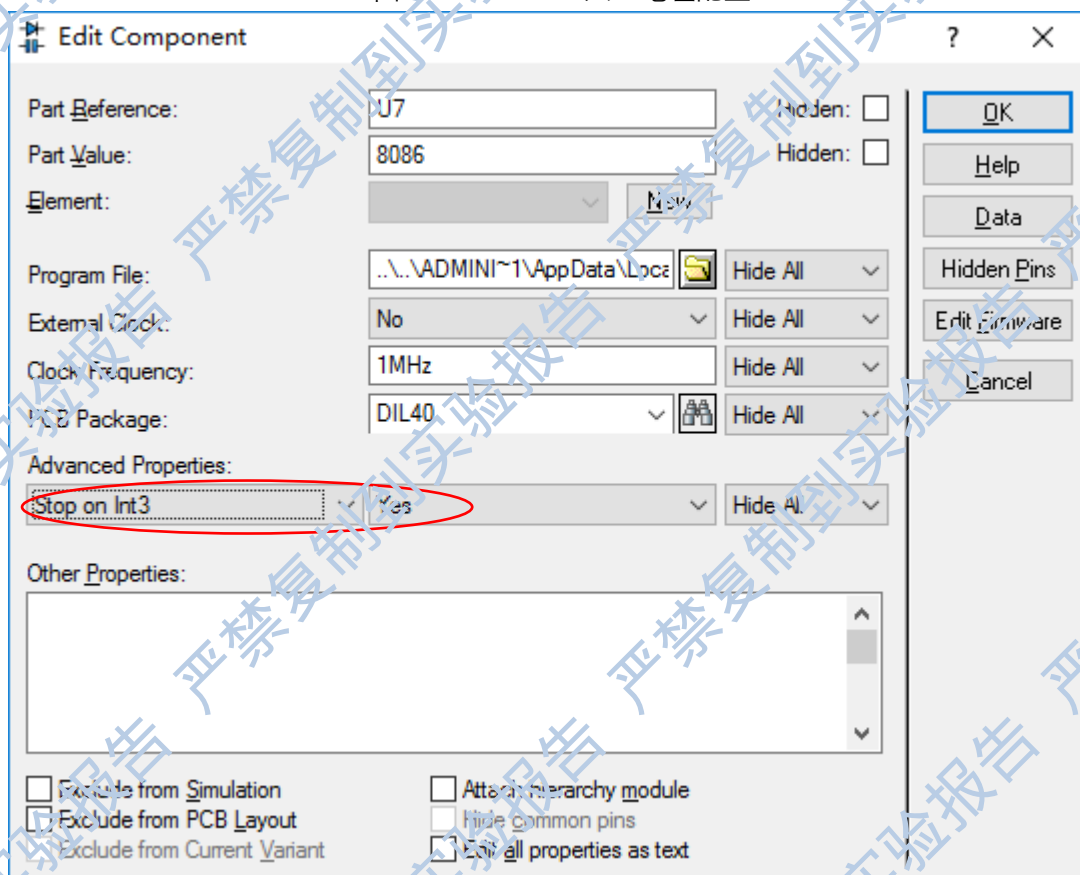


图 2.13 8086CPU 参数配置

分析译码器的地址，编写程序，读取开关状态，将结果写入到 U3 中，在数码管上显示出来。



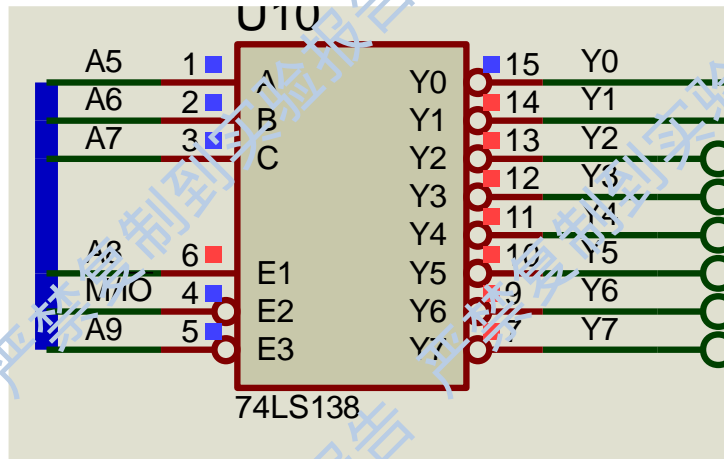
```
main.asm
1 ;=====
2 ; Main.asm file generated by New Project wizard
3 ;
4 ; Created: 2017/11/16
5 ; Processor: 8086
6 ; Compiler: MASM32
7 ;
8 ; Before starting simulation set Internal Memory Size
9 ; in the 8086 model properties to 0x10000
10 ;=====
11
12 CODE SEGMENT PUBLIC 'CODE'
13 ASSUME CS:CODE
14
15 ORG 0H
16 START:
17 ; Write your code here
```

图 2.14 程序添加位置

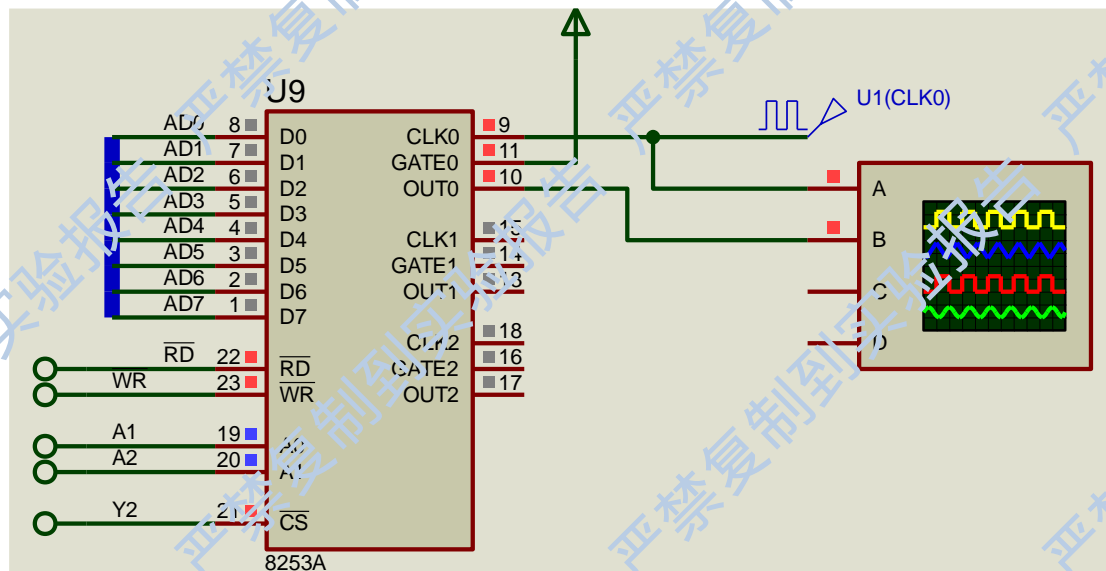
3 8253 定时计数器

在实验 1 的基础上，扩充 8253

3.1 译码器输出网络命名



3.2 8253 电路



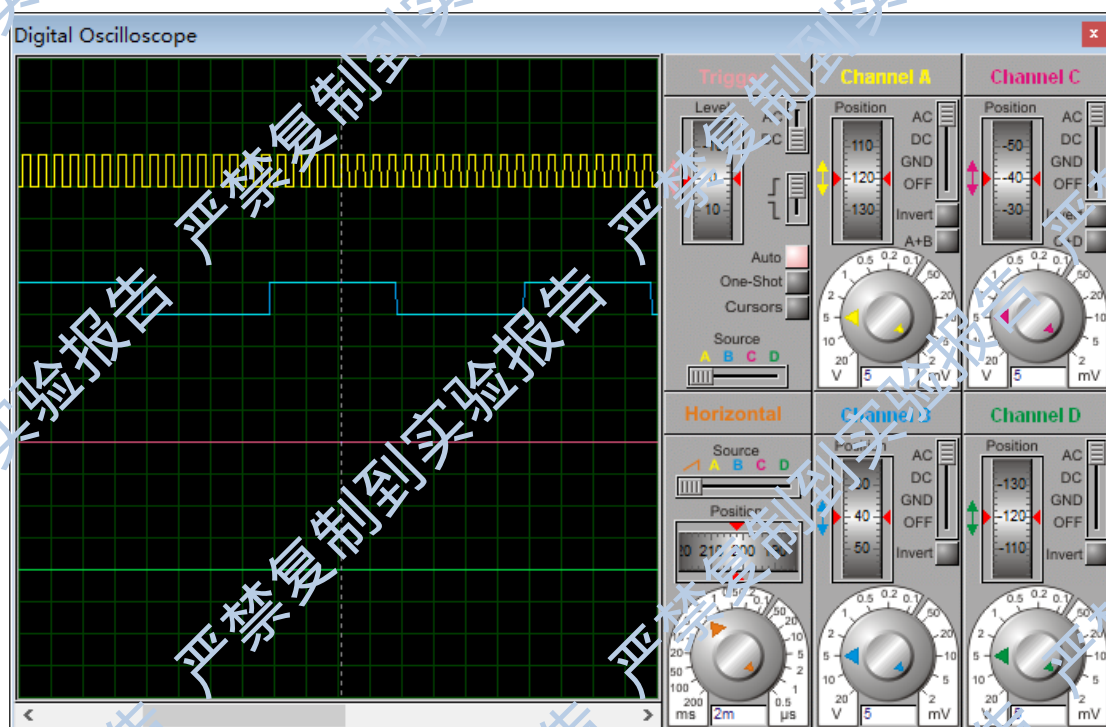
3.3 程序片段

```

MOV DX,8253 控制寄存器
MOV AL,36H
OUT DX,AL
MOV DX,8253 计数器1
MOV AL,10H
OUT DX,AL
MOV AL,0
OUT DX,AL

```

3.4 仿真结果



从图上可以看出，输出信号是 16 分频。

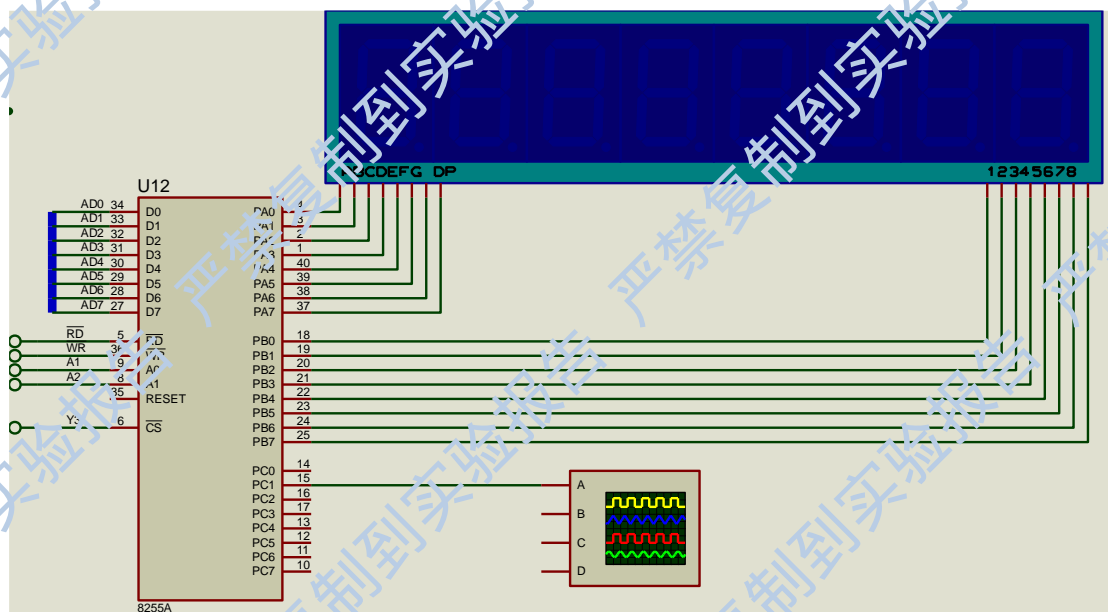
3.5 设计

设计分频器电路及程序，使得输入为 1MHz 在，输出为 1Hz，并输出 led 发光二极管，观察实验结果。

4 8255 并行口

在实验 3 的基础上, 扩充 8255.

4.1 电路图



4.2 程序片段

L8255: MOV DX,8255 控制口

MOV AL,80H

OUT DX,AL

MOV DX,PA □

MOV AL,0

OUT DX,AL

MOV DX,PB

MOV AL,07FH

OUT DX,AL

MOV DX, 8255 控制口 ;PC1 输出方法

L1: MOV AL,2

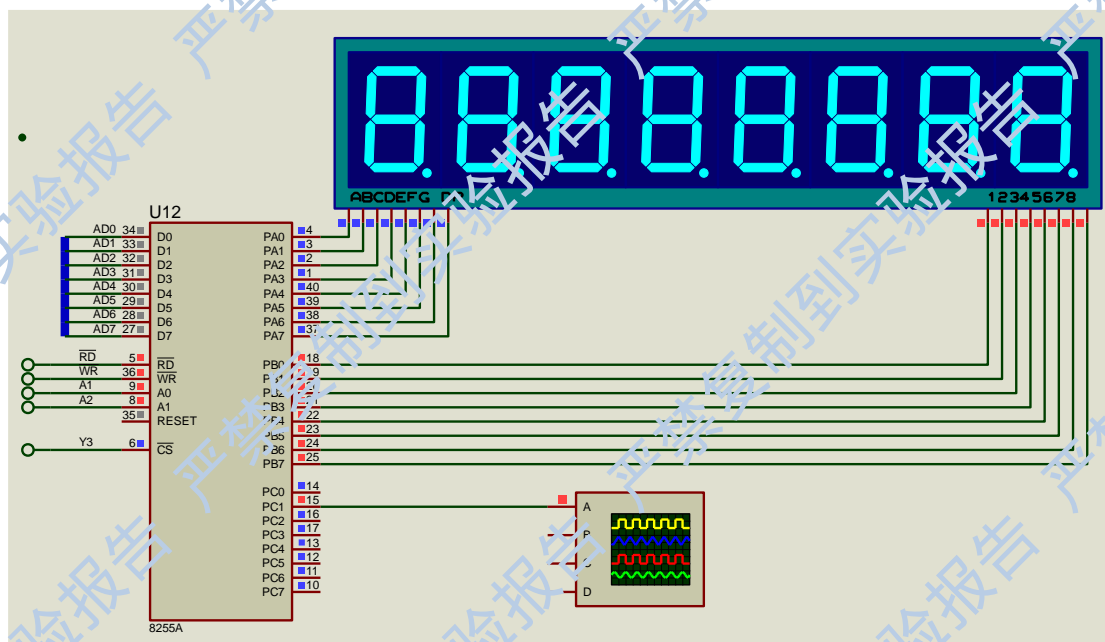
OUT DX,AL

MOV AL,3

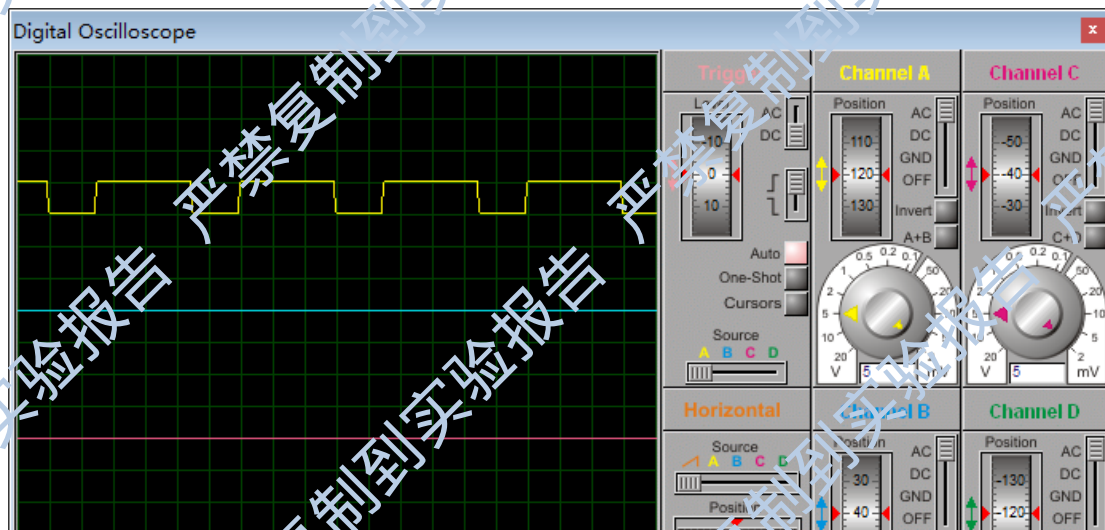
OUT DX,AL

JMP L1

4.3 运行结果



上图为 8 为数码管显示图，8 个数码管同时发光。



上图为 PC1 输出波形图，与控制端口实现而非 PC 口实现。

4.4 设计

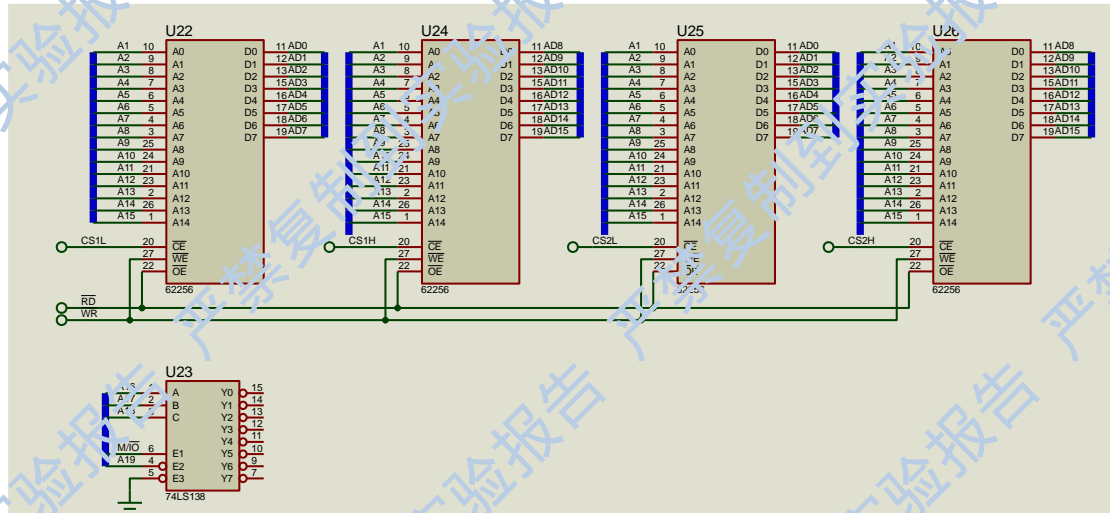
在完成上面电路及仿真后，编写程序，将自己学号的后 8 位显示出来。

5 存储器接口电路

在以上电路基础上，设计存储器接口电路

5.1 存储器电路

参见下图，选择 4 片 62256 (32K*8) 的 RAM，构成 16 位数据总线的存储电路。



5.2 设计译码器

采用 74LS138 全译码，产生片选，要求地址从 0x20000 开始 (0x20000 以下仿真写不进去，可能被程序区，中断表等占用了)，采用 138 译码器。系统采用 16 位总线，注意地址线接法；U22 和 U25 数据线接低 8 位数据总线，为偶地址，其片选应该与 A0 相关联；U24 和 U26 为奇地址，接高 8 位数据总线，其片选应该与 BHE 相关联。

5.3 编写存储器写入程序

编写程序，写入 4 片存储器中，每次写一个字，为了节约时间，每个芯片可以写前面 1K 字节。反复写入自己姓名拼音学号的 ASCII 码字符串。

