

Normes de design PCB

Les règles de l'art du PCB

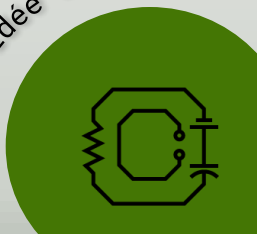
Groupe technique C3I

Présentation par : Miriam Caisse – version automne 2025

Objectif de la présentation

Le but de cette présentation est d'introduire les bonnes pratiques (règles de l'art) de la conception PCB.

- Comment placer ses composants
- Comment utiliser des plans d'alimentation
- Comment faire un design pour un manufacturier
- Comment faire un design pour tester



Déroulement de la présentation

1

Placement des
composants

2

Utilisation des
plans de masse/
alimentation

3

*Design for
manufacturability*
(DFM)

4

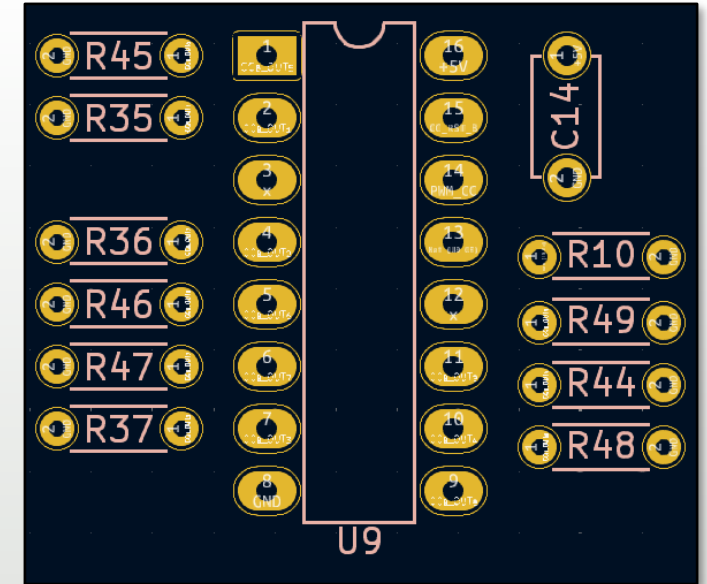
Testabilité

5

Période de
questions

Placement des composants – regroupement

- Regroupement des composants en fonction des *modules*
- Condensateurs : près des composants qui en ont besoin
 - Régulateurs de tension
 - Circuits intégrés
 - MCU
 - Filtres



Les condensateurs agissent comme des « batteries d'urgence »
-> si un composant nécessite soudainement plus de courant, cela peut engendrer une chute de tension sur la ligne. Un condensateur mitige le problème en fournissant (à court terme) une compensation de charge pour garder la tension stable.



Placement – clearance

- Gardez-vous de l'espace pour travailler!
 - Soudure au fer à souder? Plaque chauffante? Fusil à air chaud?
- Laissez de l'espace près des gros composants pour avoir l'espace pour dessouder/faire des réparations, au besoin
 - Condensateurs électrolytiques
 - Connecteurs blocs
- Assurez-vous de ne pas avoir d'*overlap* de composants
 - Est-ce que le condensateur est couché sur le PCB pour rentrer dans un boîtier?
 - Est-ce qu'un écran est superposé sur des composants? Si oui, peut-il être retiré pour travailler en dessous? (ex. utiliser des headers femelles)



Placement – Accessibilité

Quel est la présentation finale de votre PCB?

- PCB lousse?
- Dans un boîtier?

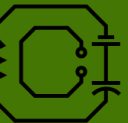
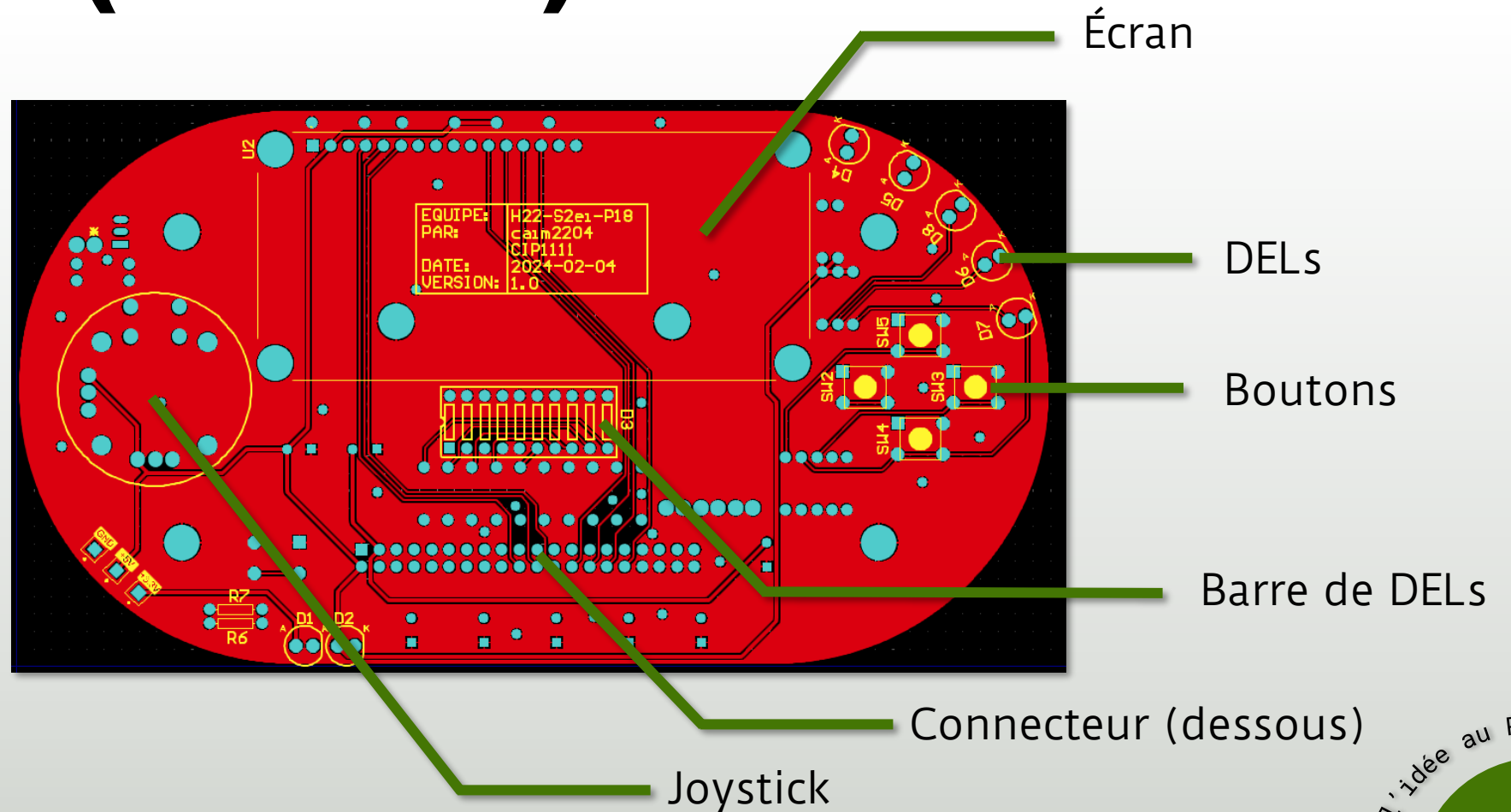
Comment le projet doit-il être utilisé? UI:

- L'interface utilisable (boutons, interrupteurs, etc.) est-il intuitif/facile à utiliser?
- Les afficheurs font-ils du sens par rapport à l'interface?
- Le(s) câble(s) (alimentation ou connecteurs) sont-ils dans le chemin?

➡ Ça dépend de votre application!



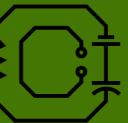
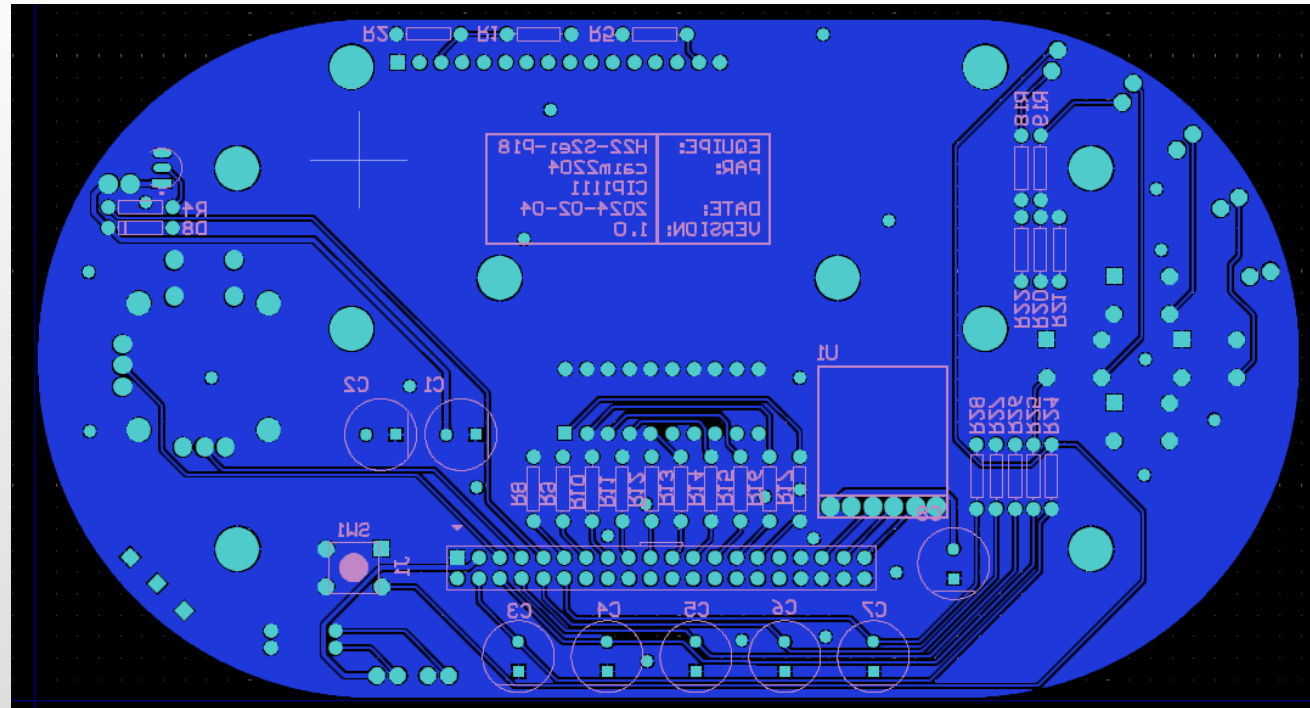
Interface utilisateur : Exemple (manette)



Interface utilisateur : Exemple (manette)

Dessous :

- Composants passifs
- Capteur non-interactif (gyroscope)
- Connecteur
- Bouton RESET



Déroulement de la présentation

1

Placement des
composants

2

Utilisation des
plans de masse/
alimentation

3

*Design for
manufacturability*
(DFM)

4

Testabilité

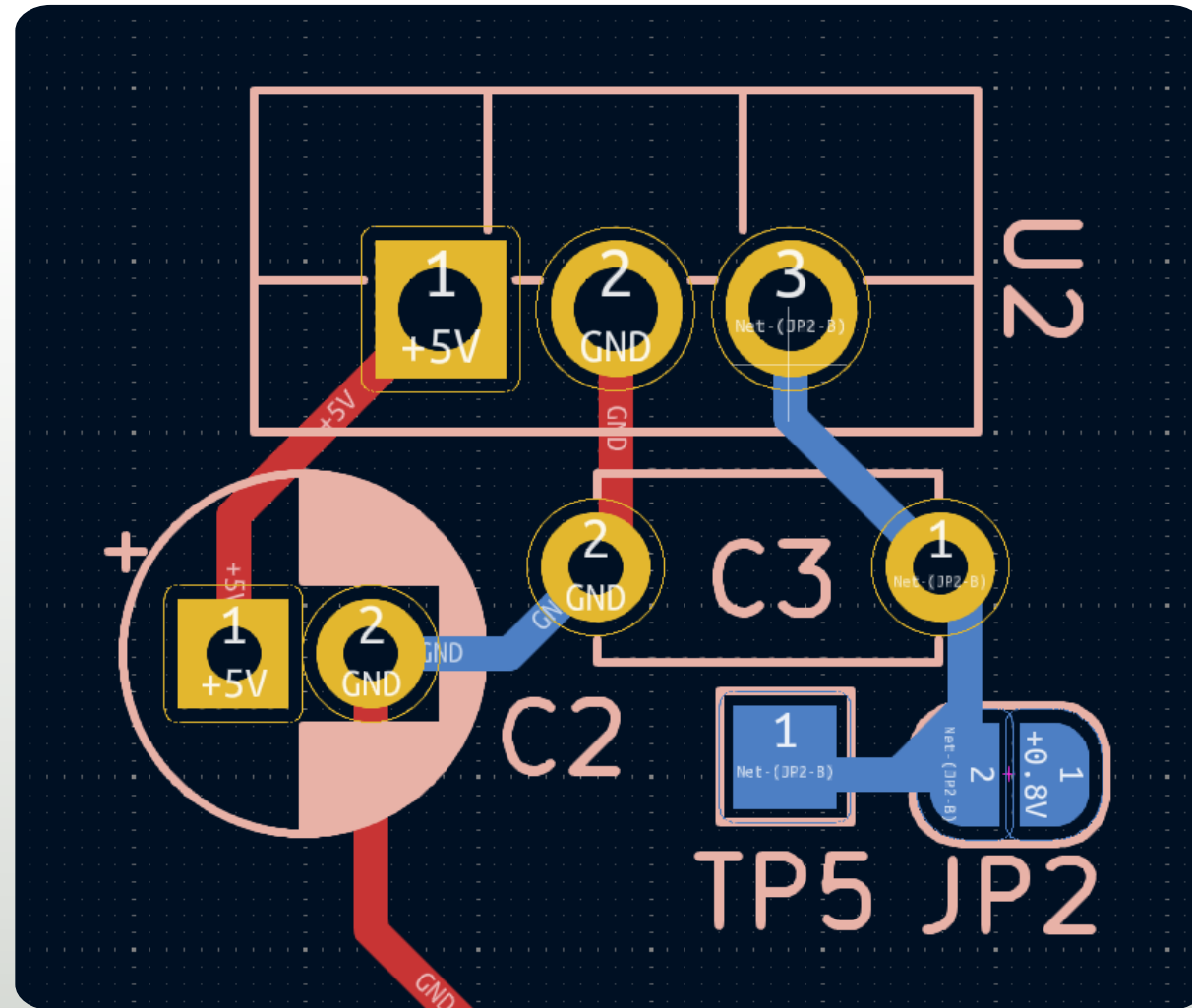
5

Période de
questions

Quelle est l'erreur ?

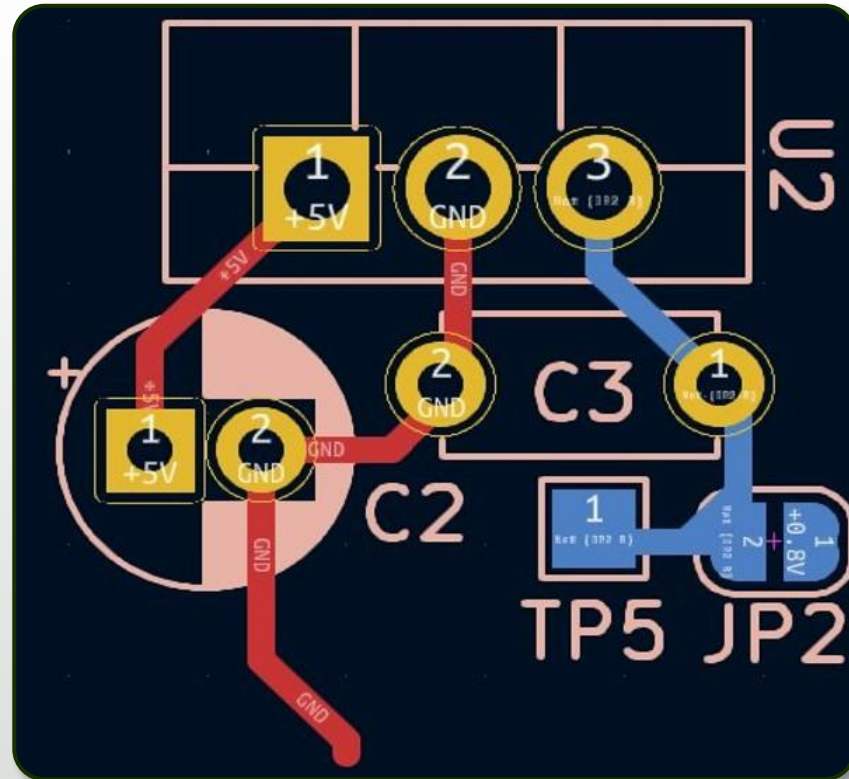
On veut toujours avoir un lien aussi direct que possible avec le GND.

1. Éviter de changer de côté en série: crée de l'impédance
2. Idéalement avoir un plan de masse

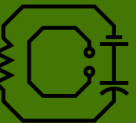
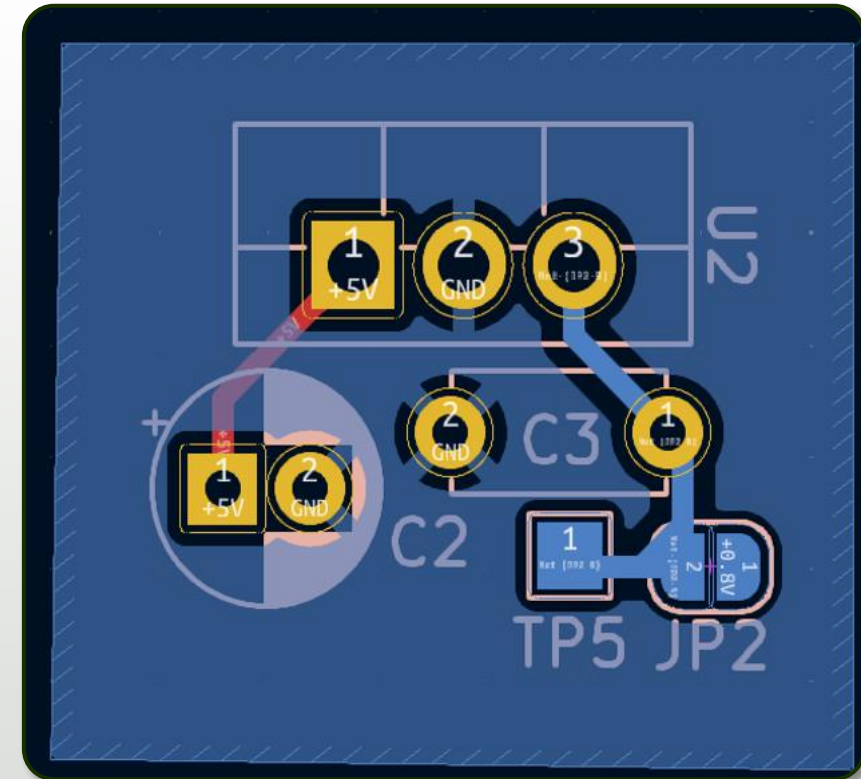


Comment faire mieux?

Mieux



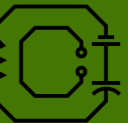
Idéal



Plans de masse et d'alimentation

Avantages :

- Les chemins d'alimentation devraient toujours être le plus direct possible (VCC et GND)
- Plus grande capacité de courant
- Meilleure dissipation thermique
- Amélioration du découplage -> Réduction du bruit



Plans de masse

Types de Grounds :

- Signal
- Châssis : Boîtier métallique
- Sécurité (*safety*) : le neutre d'un circuit AC triphasé, si applicable
- Terre : Mise à la terre réelle



Utilisation des plans

Le choix de disposition des plans dépend :

- Du nombre de couches
- Du courant du circuit
- Du nombre de tensions différentes

Nombre de couches	Suggestion	
	No de couche	Utilisation suggérée
2	1	Signal + GND
	2	Signal + GND/VCC
4	1	Signal + GND
	2	GND uniquement
	3	GND/VCC uniquement
	4	Signal + GND



Déroulement de la présentation

1

Placement des
composants

2

Utilisation des
Plans de masse/
alimentation

3

*Design for
manufacturability*
(DFM)

4

Testabilité

5

Période de
questions

En quoi consiste le DFM?

Il s'agit de respecter les limitations de fabrication du manufacturier.

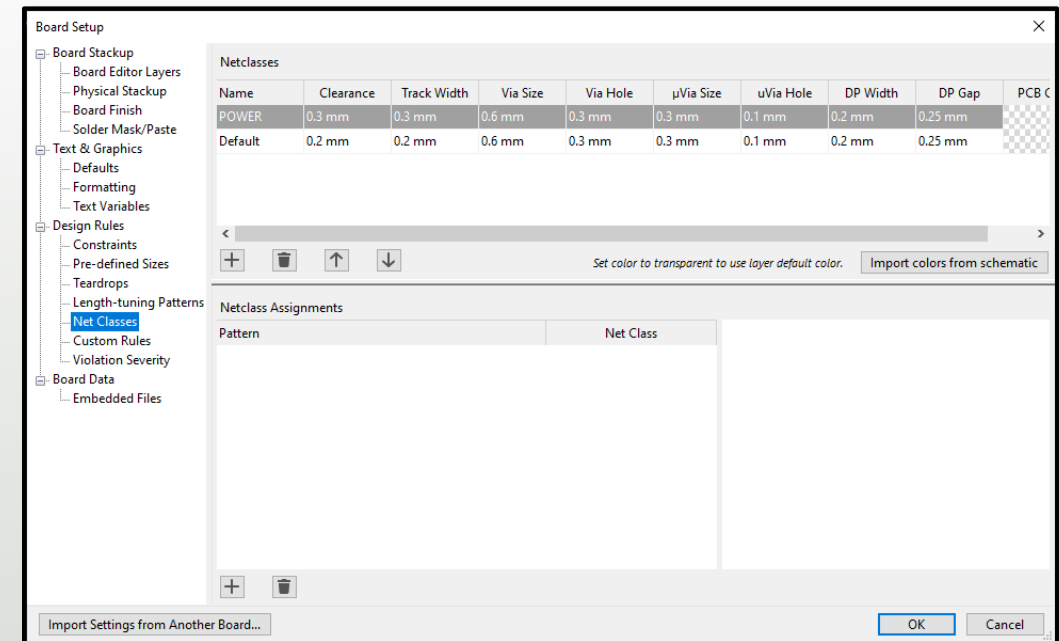
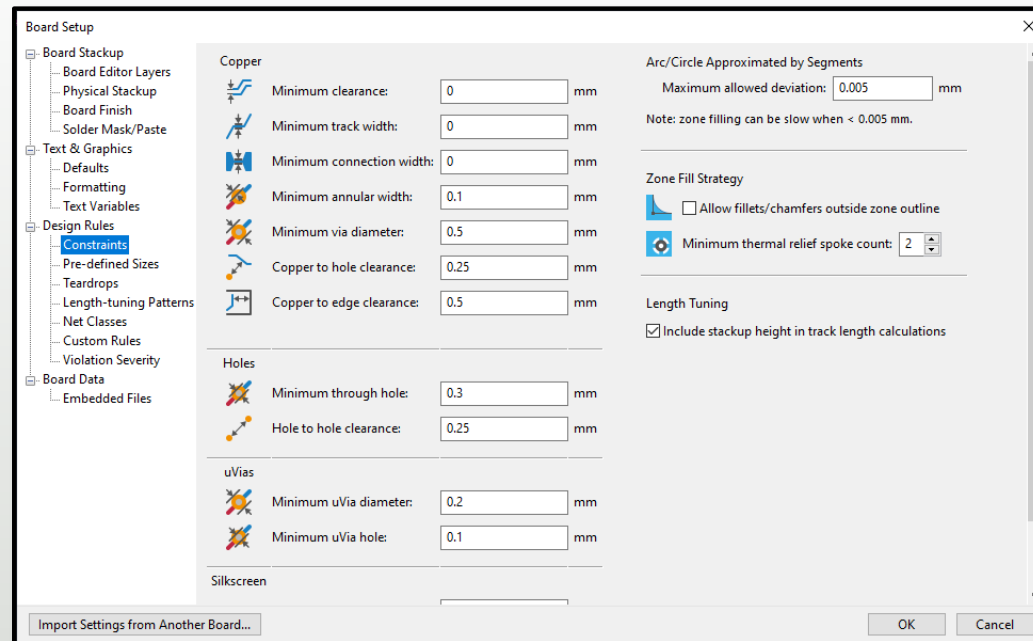
- Spécifications PCB
 - Dimensions du PCB (minimum, maximum)
 - Tolérance des coupures (bordures du PCB)
 - Tolérance des épaisseurs
- Spécifications des vias/trous (drilling)
 - Diamètre des trous (minimum/maximum)
 - Diamètre des vias par rapport aux trous
 - Distance minimale entre les trous
- Spécifications des traces
 - Distance minimale entre les traces
 - Largeur minimale des traces

Ex. JLCPCB : <https://jlcpcb.com/capabilities/pcb-capabilities>



Outils KiCad de DFM

Board Setup > Design Rules



L'atelier intermédiaire sur KiCad présentera un outil qui simplifie l'assignation des Netclasses



Information sur les traces – Largeur des traces et clearance

1/2 – Traces

La largeur des traces dépend :

- Des limites du manufacturier
- Du courant qui les traverse
- De l'impédance* souhaitée (ex. USB)
- De l'espace disponible sur le PCB



La distance entre les traces dépend :

- Des limites du manufacturier
- De l'impédance* (surtout en cas de paire différentielle, ie distance entre les traces de la paire + distance avec autres nets)
- De la tension de la trace
- De l'espace disponible sur le PCB

**Logiciel gratuit pour calculer l'impédance des traces : Saturn PCB Toolkit*

Calculator Tools

File Preferences Help

General system design
- Regulators
- Resistor Calculator
Power, current and isolation
- Electrical Spacing
- Via Size
- Track Width
- Fusing Current
- Cable Size
High Speed
- Wavelength
- RF Attenuators
- Transmission Lines
Memo
- E-Series
- Color Code
- Board Classes
- Galvanic Corrosion

Parameters

Current (I): 0.1 A
Temperature rise (ΔT): 25 °C
Conductor length: 40 mm
Copper resistivity: 1.72e-08 Ω·m

If you specify the maximum current, then the trace widths will be calculated to suit.

If you specify one of the trace widths, the maximum current it can handle will be calculated. The width for the other trace to also handle this current will then be calculated.

The controlling value is shown in bold.

The calculations are valid for currents up to 35 A (external) or 17.5 A (internal), temperature rises up to 100 °C, and widths of up to 400 mils (10 mm).

The formula, from IPC 2221, is

$$I = K \cdot \Delta T^{0.44} \cdot (W \cdot H)^{0.725}$$

where:

- I is maximum current in A
- ΔT is temperature rise above ambient in °C
- W is width in mils
- H is thickness (height) in mils
- K is 0.024 for internal traces or 0.048 for external traces

External Layer Traces

Trace width (W): 0.0071922 mm
Trace thickness (H): 35 μm
Cross-section area: 0.000251727 mm²
Resistance: 2.73312 Ω
Voltage drop: 0.273312 V
Power loss: 0.0273312 W

Internal Layer Traces

Trace width (W): 0.0187101 mm
Trace thickness (H): 35 μm
Cross-section area: 0.000654853 mm²
Resistance: 1.05062 Ω
Voltage drop: 0.105062 V
Power loss: 0.0105062 W

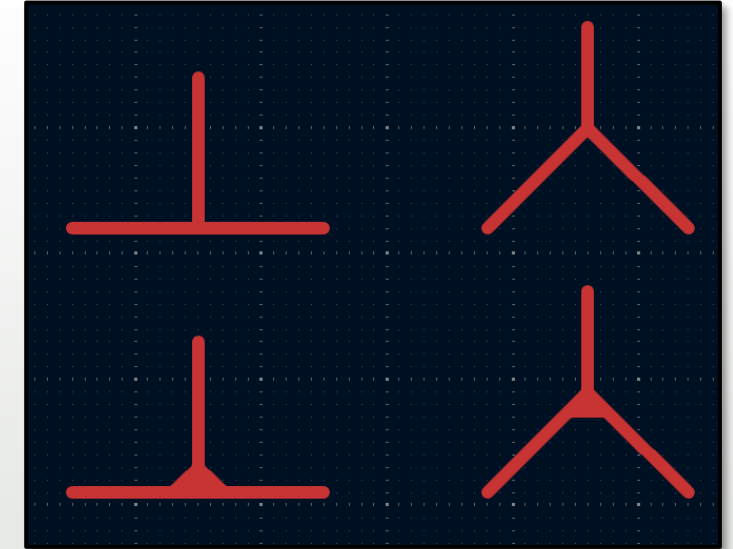
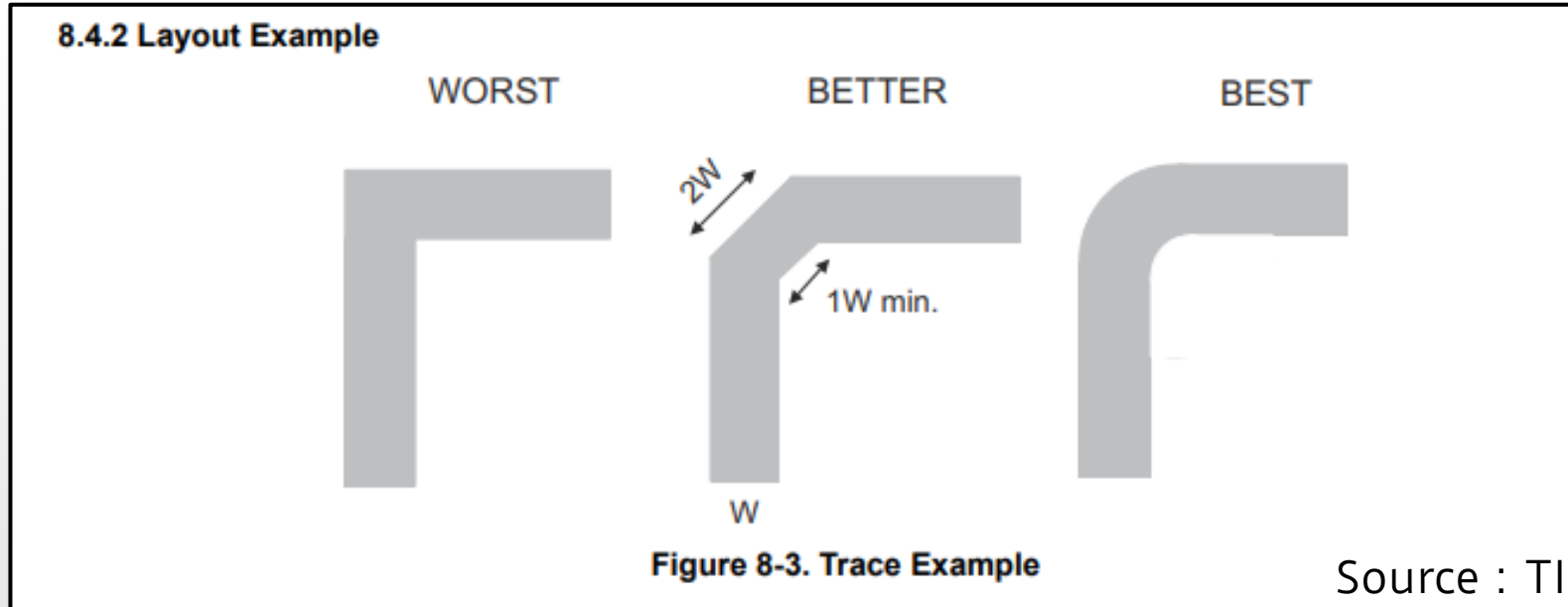
Reset to Defaults

Outil intégré dans KiCad



Information sur les traces

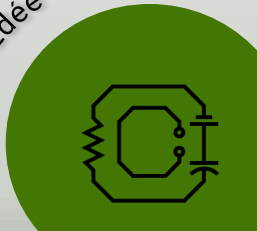
Design des traces



Pourquoi ?

Par convention (et esthétique du design).

- Les coins de 90° n'affectent pas les circuits (EMI) à une vitesse inférieure à 100 GHz.
- La discontinuité des traces affecte plus l'impédance que des angles de 90° . Mieux vaut se concentrer sur une géométrie consistante.
- Les méthodes de fabrication modernes ne posent pas de risque de bris comme par le passé.



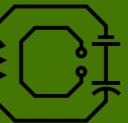
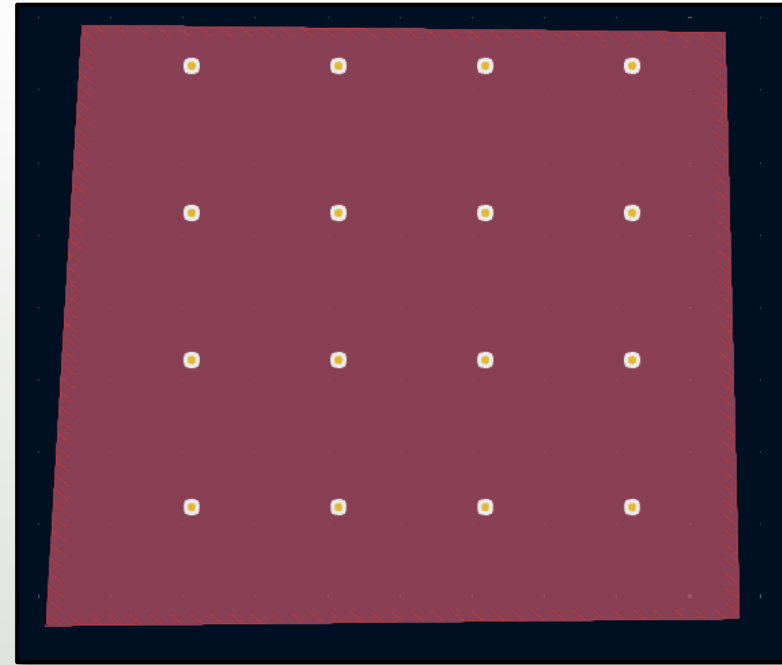
Information sur les vias

Via stitching

Pour connecter des plans de masse sur plusieurs couches, il est recommandé d'utiliser des *stitching* vias afin de réduire l'impédance entre les plans.

Notes :

- Avoir une densité de vias raisonnable (pas trop!)
- Utiliser une bonne grosseur de via



Vias : Choix du trou et du beigne

Ressources :

- <https://resources.pcb.cadence.com/blog/2021-the-best-pcb-via-size-guidelines-for-your-design>
- <https://resources.altium.com/p/vias-101-part-1>

Standard

(bon pour la majorité des applications) :

- Grand : 0.7 mm pad, 0.3 mm drill
- Moyen : 0.6 mm pad, 0.25 mm drill
- Petit: 0.5 mm pad, 0.2 mm

- Adhere to IPC-2222 standards for minimum hole sizes
Once your component density classification has been determined, you should use the following equations to comply with the [IPC-2222 Standard](#) for minimum hole size.

Level A Minimum Hole Size = maximum lead diameter + 0.25 mm (1)

Level B Minimum Hole Size = maximum lead diameter + 0.20 mm (2)

Level C Minimum Hole Size = maximum lead diameter + 0.15 mm (3)

- Determine the pad sizes based on IPC-2221
After determining minimum hole size, Eqs. (4 - 6) from the [IPC-2221 Standard](#) should be used to determine pad diameter.

Level A Pad Diameter = minimum hole size + 0.1 mm + 0.60 mm (4)

Level B Pad Diameter = minimum hole size + 0.1 mm + 0.50 mm (5)

Level C Pad Diameter = minimum hole size + 0.1 mm + 0.40 mm (6)

Normes IPC-2221 et IPC-2222

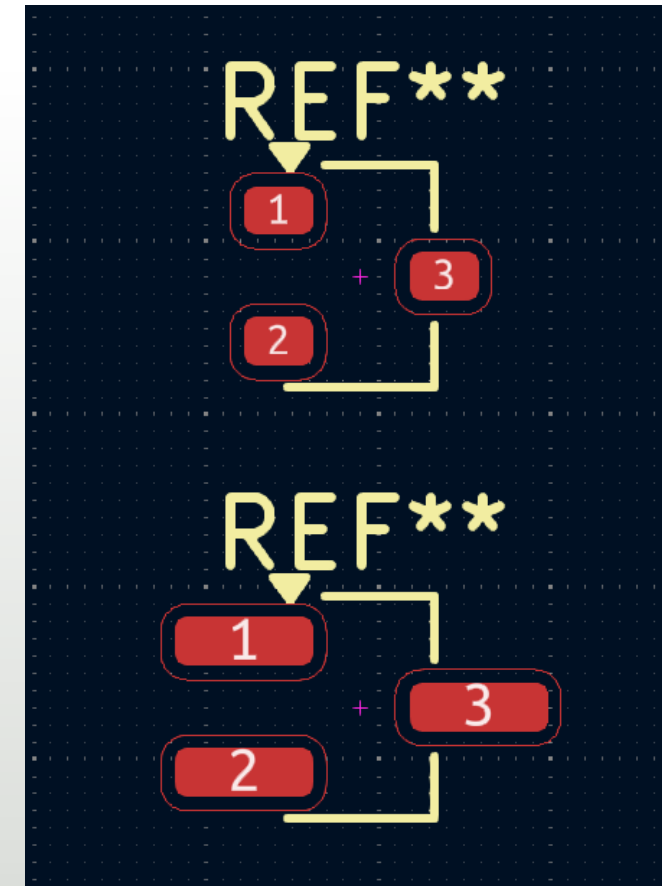


Choix des beignes (pads) Grosseurs appropriées

Le choix de la largeur de vos beignes doit être approprié :

- Application (courant)
- Méthode s'assemblage (soudure à la main, au four ou assemblé à l'extérieur)

Validez toujours les designs des pièces téléchargées (ex. Digikey)!



Déroulement de la présentation

1

Placement des
composants

2

Utilisation des
Plans de masse/
alimentation

3

*Design for
manufacturability*
(DFM)

4

Testabilité

5

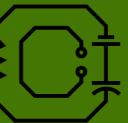
Période de
questions

Design for testing (DFT)

En quoi consiste un design pour tester ?

Se rendre la vie plus simple plus tard -> être capable de :

- Mesurer
- Débugger
- Réparer



Les points de tests

Permettent de mesurer :

- Des tensions DC ou analogiques (+5V, +3.3V, +12V, -5V, variables)
- Des signaux (onde carrée, sinusoïde, filtrages)
- Des données (protocoles de communication)



TP SMD



TP THT

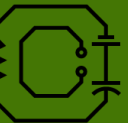
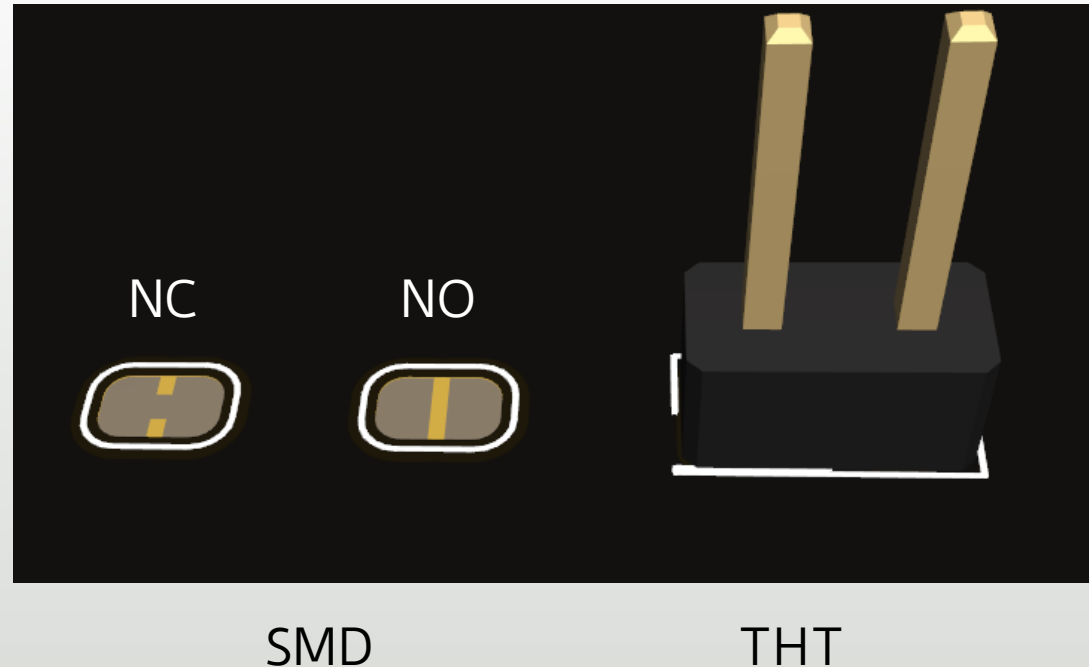


Composants TP



Les jumpers

Permettent d'isoler différentes sections du circuit (valider le fonctionnement indépendant)



Déroulement de la présentation

1

Placement des
composants

2

Utilisation des
Plans de masse/
alimentation

3

*Design for
manufacturability*
(DFM)

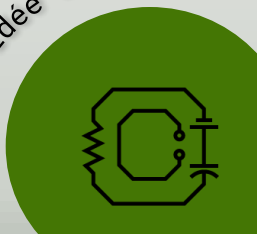
4

Testabilité

5

Période de
questions

Période de questions



Sources

P. 19 :

- <https://www.nwengineeringllc.com/article/right-angle-pcb-traces-its-time-to-kill-the-myths.php>
- <https://resources.altium.com/p/pcb-routing-angle-myths-45-degree-angle-versus-90-degree-angle>
- [https://ksoehein.weebly.com/uploads/2/5/9/7/25977945/right the first time vol 1 09-15-08.pdf](https://ksoehein.weebly.com/uploads/2/5/9/7/25977945/right%20the%20first%20time%20vol%201%2009-15-08.pdf), p.91

