

Design of Multi-Level NAND- and NOR-Gate Circuits

1. BIẾN ĐỔI BIỂU THỨC BẰNG DE-MORGAN

VD1: Triển khai hàm sau chỉ sử dụng cổng NAND 2 đầu vào

$$\begin{aligned}
 F &= ABC + ABD + A'C'D + A'B'C \\
 &= [(ABC + ABD + A'C'D + A'B'C)']' \\
 &= [(ABC)' \cdot (ABD)' \cdot (A'C'D)' \cdot (A'B'C)']' \\
 &= \{ [(AB)''] \cdot C' \cdot [(AB)''] \cdot D' \cdot [(A'C')''] \cdot D' \cdot [(A'B')''] \cdot C' \}' \\
 &= \{ [[(AB)''] \cdot C' \cdot [(AB)''] \cdot D']'' \cdot [[(A'C')''] \cdot D' \cdot [(A'B')''] \cdot C']'' \}' (*)
 \end{aligned}$$

⇒ Đã đưa tất cả về cổng NAND 2 đầu vào, tiếp theo là vẽ hình sử dụng (*)

⇒ Tương tự cho cổng NOR

2. BIẾN ĐỔI TRỰC TIẾP TRÊN HÌNH

a) Biến đổi thông thường (Trái sang phải)

Một số cách biến đổi trực tiếp cổng NOT, OR, AND sang NAND, NOR:

+ NOT:

$$\begin{aligned}
 X' &= (X \cdot X)' = (X + X)' \\
 X \rightarrow \text{NOT} &= \text{NAND} = \text{NOR}
 \end{aligned}$$

Hình 1. Convert NOT to NAND and NOR

+ OR:

$$\begin{aligned}
 X + Y &= (X' \cdot Y')' = (X + Y)'' \\
 X \text{ OR } Y &= \text{NAND} = \text{NOR}
 \end{aligned}$$

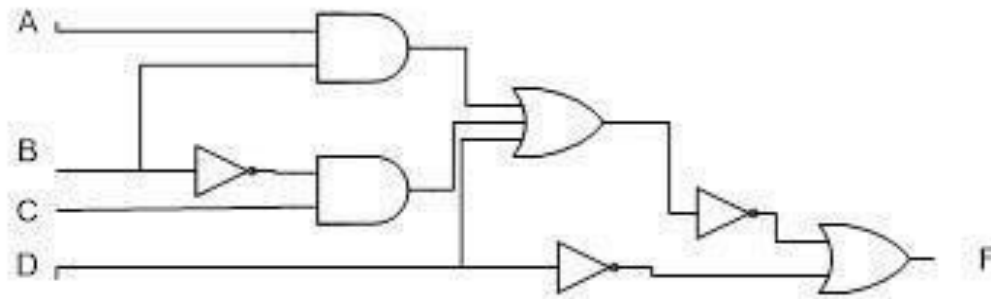
Hình 2. Convert OR to NAND and NOR

+ AND:

$$\begin{aligned}
 X \cdot Y &= (X' + Y')' = (X \cdot Y)'' \\
 X \text{ AND } Y &= \text{NAND} = \text{NOR}
 \end{aligned}$$

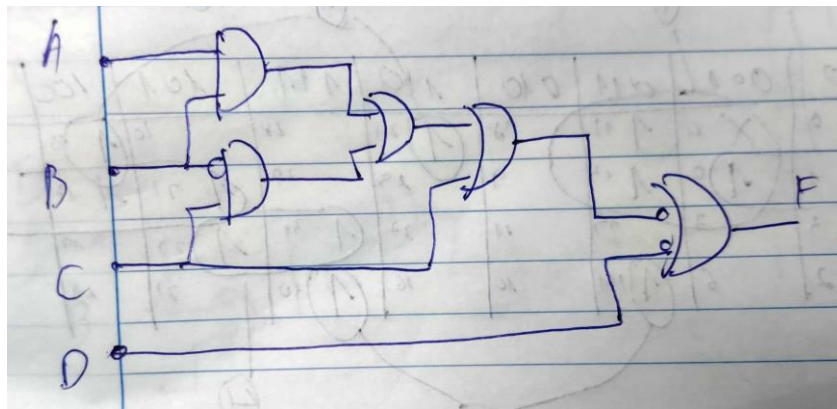
Hình 3. Convert AND to NAND and NOR

VD2: Cho mạch như Hình 4, thiết kế mạch với chỉ cổng NAND hai đầu vào và chỉ cổng NOR hai đầu vào



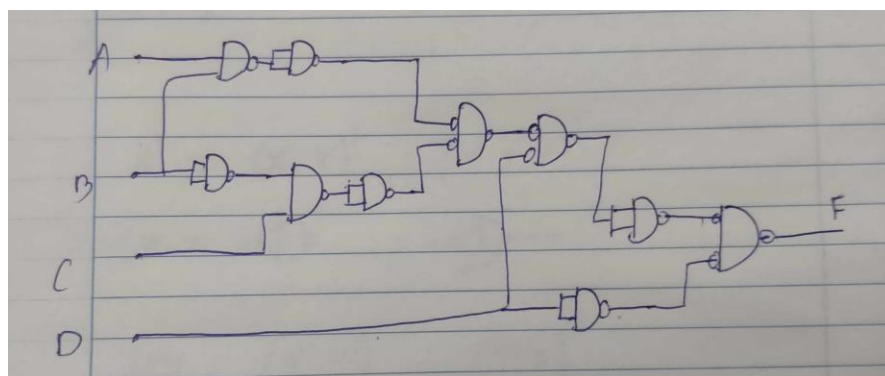
Hình 4

Biến đổi các cổng về AND, OR 2 đầu vào:



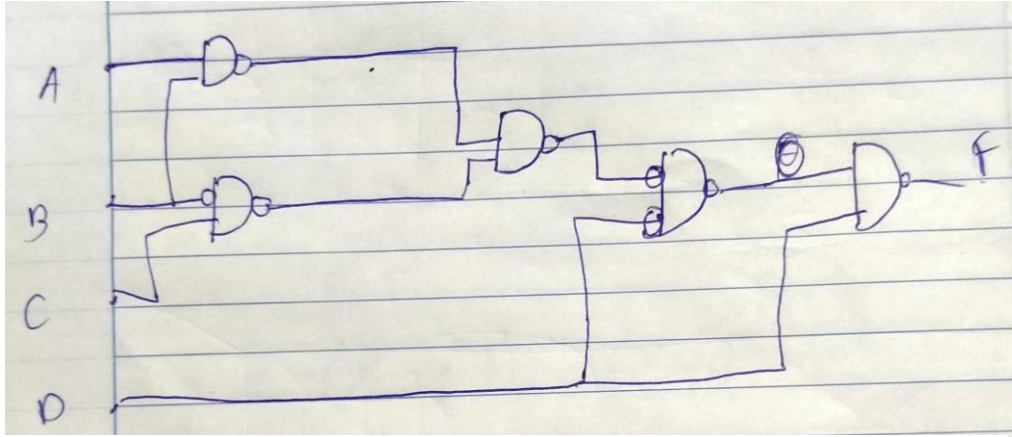
Hình 5

- Thay đổi từ trái sang phải các cổng logic AND, OR thành NAND:



Hình 6

- Rút gọn các cổng phủ định:



Hình 7

⇒ Làm tương tự với cổng NOR

b) Biến đổi nhanh (Phải sang trái)

Quy trình sau có thể sử dụng để thiết kế multi-level NAND-gate circuits:

1. Tối giản hàm cần thiết kế - *Simplify the switching function to be realized*
2. Thiết kế một mạch multi-level sử dụng các cổng AND và OR, theo quy tắc sau:
 - Cổng output phải là cổng OR.
 - Đầu ra của cổng AND không được sử dụng làm đầu vào của cổng AND
 - Đầu ra cổng OR không được sử dụng làm đầu vào cổng OR.

[Design a multi-level circuit of AND and OR gates. The output gate must be OR. AND gate outputs cannot be used as AND-gate inputs; OR-gate outputs can not be used as OR-gate inputs.]

3. Đánh số level bắt đầu từ cổng đầu ra (level 1). Các bước biến đổi như sau:

- Thay đổi tất cả các cổng AND, OR bằng cổng NAND
- Giữ các kết nối giữa các cổng không thay đổi.
- Giữ các đầu vào của các level 2,4,6,.. không thay đổi.
- Đảo bất kỳ đầu vào LẺ (một input gốc) của các level 1,3,5,...

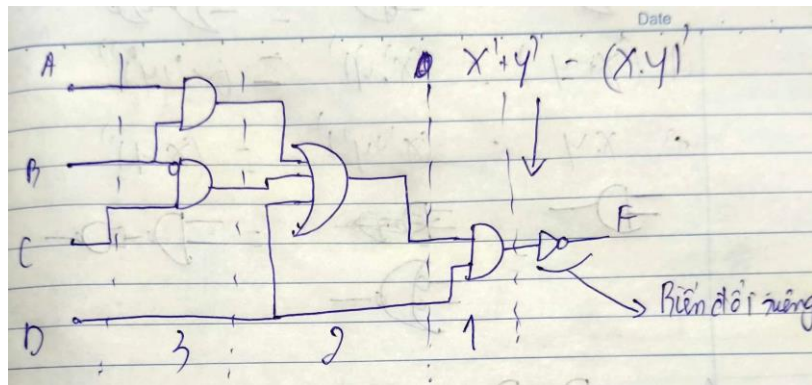
- Number the levels starting with the output gate as level 1. Replace all gates with NAND gates, leaving all interconnections between gates unchanged. Leave the inputs to levels 2, 4, 6,... unchanged. Invert any literals which appear as inputs to levels 1, 3, 5,....

⇒ Quy trình cho multi-level NOR-gate circuits tương tự, ngoại trừ cổng đầu ra của mạch AND/OR phải là cổng AND và tất cả các cổng được thay bằng cổng OR (*The procedure for the design of multi-level NOR-gate circuits is exactly the same as for NAND-gate*

circuits except the output gate of the circuit of AND and OR gates must be an AND gate, and all gates are replaced with NOR gates)

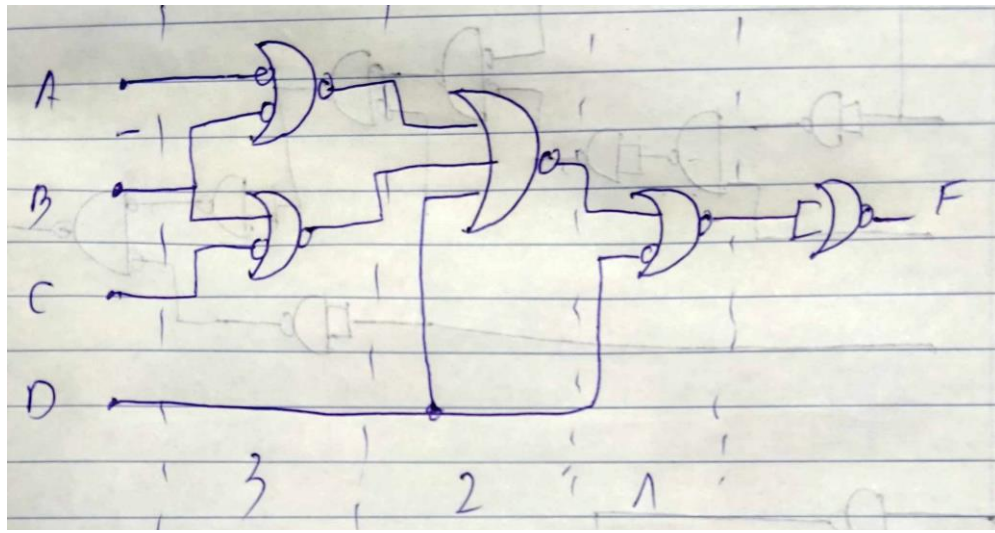
VD: Cho mạch như Hình 4, thiết kế mạch với chỉ cổng NOR hai đầu vào:

1. Biến đổi mạch về mạch chỉ sử dụng 2 cổng AND, OR và chia level, đầu ra chuyển thành cổng AND



Hình 8

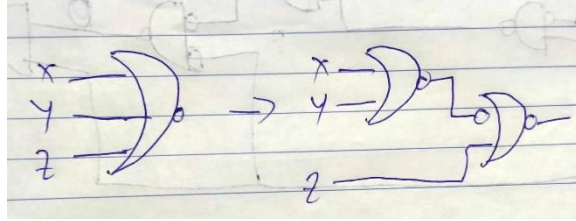
2. Chuyển đổi tất cả các cổng sang NOR, giữ nguyên các đường nối, giữ nguyên đầu vào của level 2, phủ định các đầu vào LỄ của level 1 và 3, ta có kết quả như sau:



Hình 9

3. Chuyển cổng NOR 3 đầu vào thành 2 cổng NOR 2 đầu vào theo công thức:

$$(X + Y + Z)' = [(X+Y)'' + Z]'$$



Hình 10