

トランシーバ内蔵 CAN コントローラ

全般的な特長

- CAN トランシーバと SPI (Serial Peripheral Interface) を内蔵したスタンドアロン CAN 2.0B コントローラ
- 最高 1 Mb/s の動作速度
- 超低スタンバイ電流 (10 μ A typ.)
- 最高 10 MHz の SPI クロック速度
- 2.7 ~ 5.5 V の I/O を備えたマイクロコントローラと直接連携
- 28 ピン SSOP および 28 ピン 6x6 QFN パッケージで提供
- 温度レンジ
 - 拡張温度レンジ (E): -40 ~ +125 °C

CAN コントローラ部の特長

- VDD: 2.7 ~ 5.5 V
- CAN 2.0B (ISO11898-1) を実装
- 送信中止機能を備えた優先順位付きの 3 個の送信バッファ
- 2 個の受信バッファ
- 6 個のフィルタと 2 個のマスク (先頭の 2 データバイトに対するフィルタ適用も可能)
- SPI モード「0,0」および「1,1」をサポート
- SPI オーバーヘッドを低減する専用 SPI 命令
- バッファフルピンと送信要求ピンを汎用 I/O として設定可能
- 1 つの割り込み出力ピン

CAN トランシーバ部の特長

- VDDA: 4.5 ~ 5.5 V
- ISO-11898-2 および ISO-11898-5 規格の物理層要件を実装
- デバイス電源遮断時の CAN バスピンの切り離し
 - ノードへの電源供給停止またはブラウンアウスイベントが発生しても CAN バスに負荷がかからない
- グランドフォルトの検出
 - TXD のドミナント固着を検出
 - バスのドミナント固着を検出
- VDDA ピンのパワーオン リセットおよび電圧ブラウンアウト保護
- 短絡条件 (バッテリー正電圧または負電圧) による損傷から保護
- 車載環境における高電圧の過渡現象から保護
- 自動サーマル シャットダウン保護
- 12 V および 24 V システムに適合
- 『Hardware Requirements for LIN, CAN and FlexRay Interfaces in Automotive Applications』バージョン 1.3 (2012 年 5 月) 等、車載設計に関する厳しい要件をクリア
- 差動バス実装による高いノイズ耐性
- CANH と CANL に対する高電圧 ESD 保護 (IEC61000-4-2 に準拠、最大 ± 8 kV)

概要

MCP25625 は、SPI インターフェイスを備えたマイクロコントローラに簡単に追加できる対費用効果の高いコンパクトな CAN ソリューションです。

MCP25625 は動作電圧 2.7 ~ 5.5 V のマイクロコントローラと直接連携するため、外付けのレベルシフタは不要です。さらに、MCP25625 は物理的 CAN バスに直接接続し、CAN 高速トランシーバに対する全ての要求をサポートします。

MCP25625 は高速動作 (最大 1Mb/s)、低静止電流、電磁適合性 (EMC)、静電気放電 (ESD) に関する車載グレードの要件を満たしています。

1.0 デバイスの概要

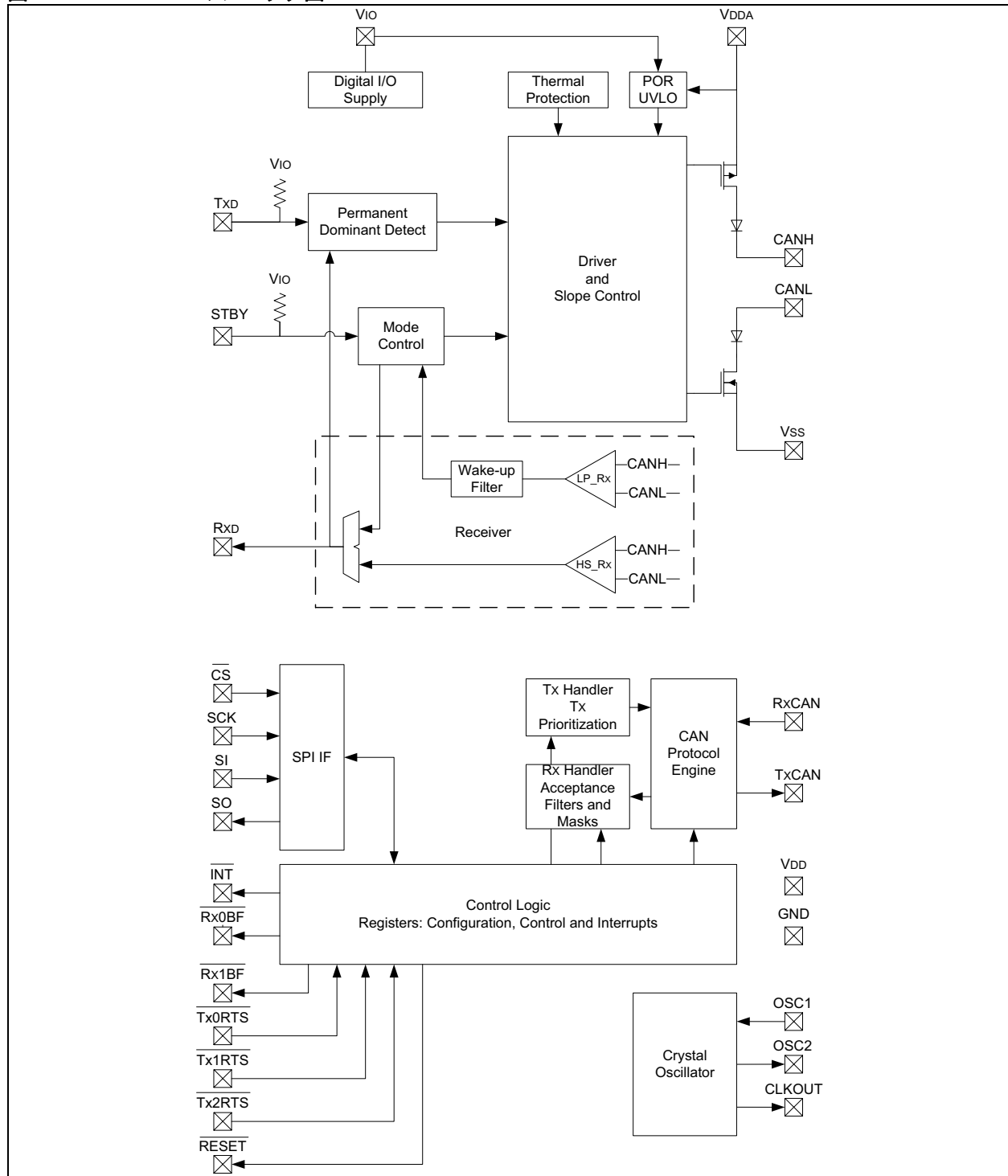
一般的な CAN ソリューションは、CAN プロトコルを実装する CAN コントローラと物理的 CAN バスへのインターフェイスとして機能する CAN トランシーバで構成されます。CAN コントローラと CAN トランシーバを一体化した MCP25625 は、SPI インターフェイスを備えたマイクロコントローラに簡単に追加可能な完全な CAN ソリューションを提供します。

1.1 ブロック図

図 1-1 に、MCP25625 のブロック図を示します。上側のブロック図は CAN トランシーバです。CAN トランシーバの詳細は 6.0 「CAN トランシーバ」に記載しています。

下側のブロック図は CAN コントローラです。CAN コントローラの詳細は 3.0 「CAN コントローラ」に記載しています。

図 1-1: MCP25625 のブロック図



MCP25625

1.2 ピンの説明

ピンの機能を表 1-2 に示します。

表 1-2: MCP25625 ピンの説明

ピン名	6x6 QFN	SSOP	ブロック (Note 1)	ピンタイプ	概要
Vio	11	1	CAN トランシーバ	P	CAN トランシーバ向けデジタル I/O 電源ピン
NC	14	2	—	—	未接続
CANL	12	3	CAN トランシーバ	HV I/O	CAN LOW レベル電圧 I/O
CANH	13	4	CAN トランシーバ	HV I/O	CAN HIGH レベル電圧 I/O
STBY	15	5	CAN トランシーバ	I	スタンバイモード入力
$\overline{\text{Tx1RTS}}$	8	6	CAN コントローラ	I	TXB1 送信要求
$\overline{\text{Tx2RTS}}$	9	7	CAN コントローラ	I	TXB2 送信要求
OSC2	20	8	CAN コントローラ	O	外部オシレータ出力
OSC1	21	9	CAN コントローラ	I	外部オシレータ入力
GND	22	10	CAN コントローラ	P	GND
$\overline{\text{Rx1BF}}$	23	11	CAN コントローラ	O	RxB1 割り込み
$\overline{\text{Rx0BF}}$	24	12	CAN コントローラ	O	RxB0 割り込み
$\overline{\text{INT}}$	25	13	CAN コントローラ	O	割り込み出力
SCK	26	14	CAN コントローラ	I	SPI クロック入力
SI	27	15	CAN コントローラ	I	SPI データ入力
SO	28	16	CAN コントローラ	O	SPI データ出力
$\overline{\text{CS}}$	1	17	CAN コントローラ	I	SPI チップセレクト入力
$\overline{\text{RESET}}$	2	18	CAN コントローラ	I	リセット入力
VDD	3	19	CAN コントローラ	P	CAN コントローラ向け電源
TxCAN	4	20	CAN コントローラ	O	CAN トランシーバへの送信出力
RxCAN	5	21	CAN コントローラ	I	CAN トランシーバからの受信入力
CLKOUT	6	22	CAN コントローラ	O	クロック出力 /SOF
$\overline{\text{Tx0RTS}}$	7	23	CAN コントローラ	I	TXB0 送信要求
TXD	16	24	CAN トランシーバ	I	CAN コントローラからの送信データ入力
NC	17	25	—	—	未接続
VSS	18	26	CAN トランシーバ	P	GND
VDDA	19	27	CAN トランシーバ	P	CAN トランシーバ向け電源
RXD	10	28	CAN トランシーバ	O	CAN コントローラへの受信データ出力
EP	29	—	—	—	露出サーマルパッド

凡例: P = 電源、I = 入力、O = 出力、HV = 高電圧

Note 1: 詳細は 3.0 「CAN コントローラ」と 6.0 「CAN トランシーバ」を参照してください。

MCP25625

NOTE:

2.0 動作モード

2.1 CAN コントローラの動作モード

CAN コントローラは以下の5種類の動作モードを備えています。

- コンフィグレーション モード
- 通常動作モード
- スリープモード
- リッスンオンリー モード
- ループバック モード

動作モードはCANCTRL レジスタのREQOP ビットを使って選択します ([レジスタ 4-34](#) 参照)。

保留中の送信メッセージが存在する場合、REQOP ビットを変更してもそれらの送信が全て完了するまで動作モードは切り換わりません。要求した動作モードへ切り換わった事を確認するために、CANSTAT レジスタ ([レジスタ 4-35](#) 参照) のOPMOD ビットを読み出す必要があります。

2.2 CAN トランシーバの動作モード

CAN トランシーバは以下の2種類の動作モードを備えています。

- 通常動作モード
- スタンバイモード

STBY ピンに LOW レベルの電圧を印加すると通常動作モードが選択されます。このモードでは、ドライバブロックを動作させてバスピンを駆動できます。CANH および CANL 上の出力信号のスロープは、電磁放射 (EME) が最小となるように最適化されています。このモードでは高速差動レシーバが動作します。

STBY ピンに HIGH レベルの電圧を印加するとスタンバイモードが選択されます。スタンバイモードではレシーバの高速動作部とトランスミッタが OFF になり、消費電力は最小限に抑えられます。このモードでは、低消費電力レシーバと復帰フィルタが動作してバスのアクティビティを監視します。レシーバピン (RxD) は CAN バスの状態を出力します (この出力には復帰フィルタによる遅延が伴います)。

2.3 コンフィグレーション モード

MCP25625 は動作前に初期化する必要があります。初期化はコンフィグレーション モード中にのみ可能です。コンフィグレーション モードは電源投入後またはリセット後に自動的に選択されます。また、CANCTRL レジスタの REQOP ビットをセットする事で、他の全てのモードからコンフィグレーション モードに移行できます。コンフィグレーション モードに移行すると、全てのエラーカウンタがクリアされます。以下のレジスタはコンフィグレーション モード中にのみ変更できます。

- CNF1、CNF2、CNF3
- TXRTSCTRL
- アクセプタンス フィルタレジスタ

2.4 通常動作モード

通常動作モードは MCP25625 の標準動作モードです。このモードでは、MCP25625 は全てのバスメッセージを監視し、肯定応答 (ACK) ビットやエラーフレーム等を生成します。MCP25625 は、このモード中にのみ CAN バス経由でメッセージを送信します。

このモードでは、CAN コントローラと CAN トランスミッタの両方が通常動作モードである事が必要です。

2.5 スリープ/スタンバイ モード

CAN コントローラは内部スリープモードを備えています。このモードではデバイスの消費電流を最小限に抑える事ができます。MCP25625 がスリープモード中であっても、SPI インターフェイスは読み出し用に動作を続けるため、全てのレジスタにアクセスできます。

スリープモードはCANCTRL レジスタのREQOP ビットを使って選択します。CANSTAT レジスタのOPMOD ビットは現在の動作モードを示します。REQOP ビットを変更してスリープへの移行を要求した後は、OPMOD ビットを読み出す必要があります。これらのビットがスリープモード中である事を示さない限り、MCP25625はまだスリープに移行しておらずアクティブなままです。

スリープモードに移行すると、MCP25625 は内部オシレータを停止します。バス アクティビティが発生した時点またはマイクロコントローラがSPI 経由で復帰割り込みフラグ (CANINTF レジスタのWAKIF ビット) をセットした時点で、MCP25625 は復帰します (復帰割り込みを生成するには、CANINTE レジスタのWAKIE ビットもセットしておく必要があります)。

CAN トランシーバの低スタンバイ電流特性を生かすには、トランシーバをスタンバイモードに移行させる必要があります。CAN コントローラの復帰後に、マイクロコントローラはSTBY ピンを使ってトランシーバを通常動作モードに復帰させる必要があります。

2.5.1 復帰機能

CAN トランシーバは CAN バスのアクティビティを監視します。ノイズによる誤った復帰を防ぐため、トランシーバ内部の復帰フィルタを使います。CAN バスでアクティビティが発生すると、RXD ピンが LOW に遷移します。CAN バス復帰機能が正しく動作するには、CAN トランシーバの 2 つの電源電圧 (VDDA と VIO) が有効レンジ内である必要があります。

CAN コントローラは RXCAN ピンの立ち下がりエッジを検出し、復帰割り込みが有効であればマイクロコントローラに割り込みます。

スリープモード中は内部オシレータが停止するため、オシレータが起動してデバイスによるメッセージの受信が可能になるまでに一定の時間を要します。このため 128 Tosc のオシレータ起動タイマ (OST) が定義されています。

デバイスは、スリープモードからの復帰をトリガしたメッセージと復帰プロセス中に発生したメッセージを全て無視します。デバイスはリッスンオンリー モードで復帰します。

マイクロコントローラが CAN コントローラと CAN トランシーバの両方を通常動作モードに設定するまで MCP25625 はバス上で通信できません。

2.6 リッスンオンリー モード

リッスンオンリー モードでは、エラーが発生したメッセージを含む全てのメッセージを MCP25625 で受信できます。このモードは、バスモニタ アプリケーションや、「ホットプラグ」状態での baud レート検出に使用します。

baud レート自動検出機能を実行するには、互いに通信するノードが 2 つ以上必要です。baud レートは、有効メッセージが受信できるまで各種の値を試す事で検出できます。

リッスンオンリー モードは、メッセージ (エラーフラグや ACK 信号を含む) を一切送信しないサイレントモードです。リッスンオンリー モード中は、フィルタとマスクまたは RXBxCTRL レジスタの RXM ビットのモード設定に関係なく、有効メッセージも無効メッセージも受信します。この状態では、エラーカウンタはリセットされ無効です。リッスンオンリー モードは、CANCTRL レジスタの REQOP ビットを設定する事で有効にできます。

2.7 ループバック モード

ループバック モードでは、CAN バス上にメッセージを送信する事なく、デバイス内部で送信バッファから受信バッファへメッセージを転送できます。このモードはシステムの開発および試験用に使えます。

このモードでは ACK ビットは無視され、デバイスは自分自身が送信したメッセージを別のノードからのメッセージであるかのように受信します。ループバック モードは、メッセージ (エラーフラグや ACK 信号も含む) を一切バスに送信しないサイレントモードです。TxCAN ピンはリセッショ状態です。

フィルタとマスクを使って特定のメッセージだけを受信レジスタに転送する事ができます。マスクを全て「0」に設定すると全てのメッセージを受け入れます。ループバック モードは、CANCTRL レジスタの REQOP ビットを設定する事で有効にできます。

3.0 CAN コントローラ

本 CAN コントローラは CAN プロトコル バージョン 2.0B を実装し、ISO 11898-1 規格に準拠しています。

図 3-1 に、CAN コントローラのブロック図を示します。CAN コントローラは以下の主要ブロックで構成されます。

- CAN プロトコル エンジン
- TX ハンドラ
- RX ハンドラ
- SPI インターフェイス
- 制御ロジック (レジスタと割り込みロジックを含む)
- I/O ピン
- 水晶振動子

3.1 CAN モジュール

CAN プロトコル エンジンは TX および RX ハンドラと連携して、CAN バス上でメッセージを送受信するために必要な全ての機能を提供します。メッセージは、最初に適切なメッセージ バッファと制御レジスタに書き込む事によって送信されます。送信の開始には、SPI インターフェイス経由で制御レジスタを使うか、送信要求ピンを使います。ステータスとエラーは適切なレジスタを読み出す事で確認できます。CAN バス上で検出した各メッセージに対してエラーチェックとユーザ定義フィルタとの照合を行う事で、そのメッセージを 2 つある受信バッファの 1 つに転送すべきかどうかを判断します。

3.2 制御ロジック

制御ロジックブロックはレジスタを備え、MCP25625 のセットアップと動作を制御します。

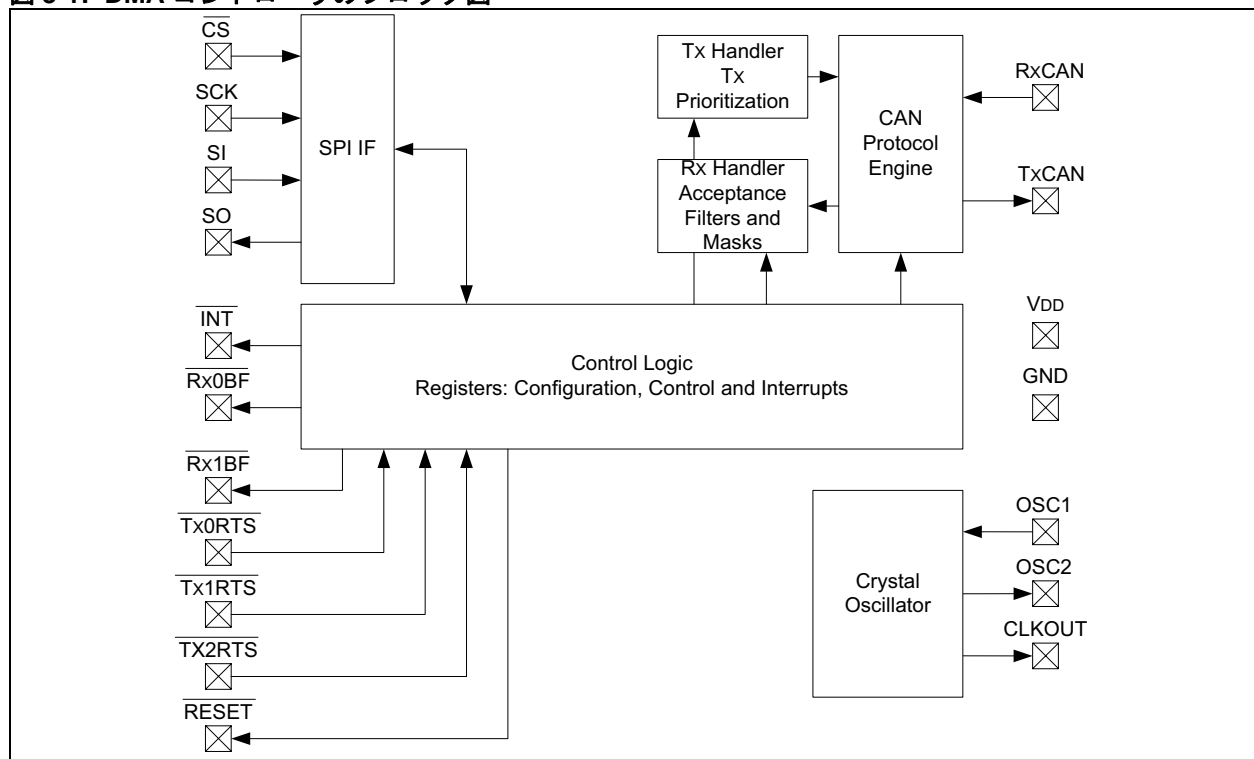
また、システムの柔軟性を高める割り込みピンも備えています。1 本の汎用割り込みピンは、2 つの受信バッファの 1 つに有効メッセージが書き込まれた事を示すために使えます。各受信レジスタは別々の専用割り込みピンも備えています。専用割り込みピンは必要に応じて使えます。汎用割り込みピンとステータス レジスタ (SPI インターフェイス経由でアクセス) を使う事で、有効メッセージの受信を検出できます。

さらに、各送信レジスタに書き込まれたメッセージの送信を直ちに開始するよう要求するためのピンが 3 本 (3 つの送信レジスタに 1 本ずつ) あります。これら 3 本のピンを使わずに、SPI インターフェイス経由で制御レジスタを使う事によってメッセージの送信を開始する事もできます。

3.3 SPI プロトコル ブロック

マイクロコントローラは SPI インターフェイス経由で MCP25625 と連携します。MCP25625 のレジスタには SPI の Read および Write 命令を使ってアクセスできます。SPI オーバーヘッドを削減する特殊な SPI 命令も用意されています。

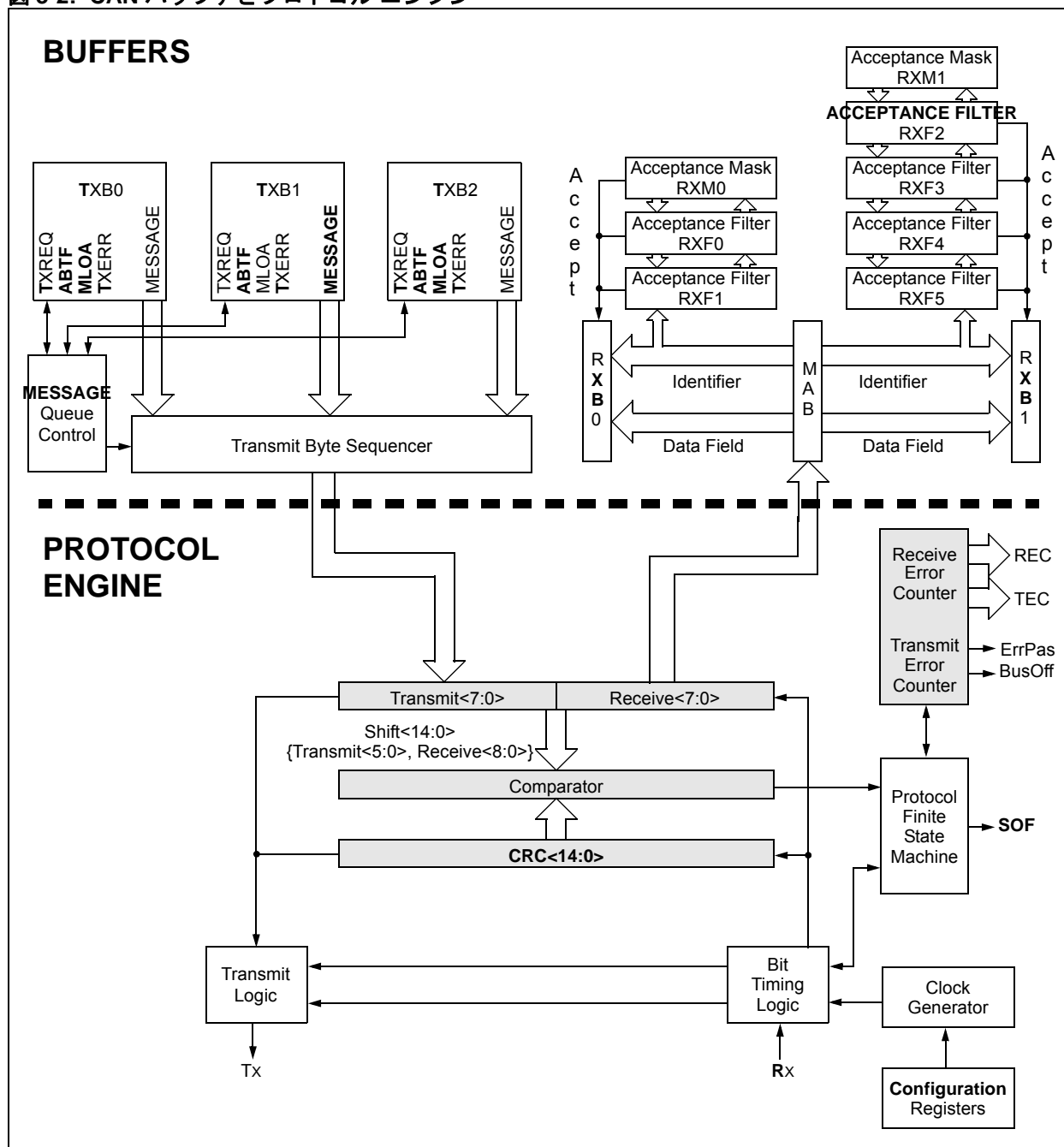
図 3-1: DMA コントローラのブロック図



3.4 CAN バッファとフィルタ

図 3-2 に CAN バッファとフィルタの詳細を示します。
MCP25625 は 3 個の送信バッファ、2 個の受信バッファ、2 個のアクセプタンス マスク (各受信バッファに 1 個ずつ)、6 個のアクセプタンス フィルタを備えます。

図 3-2: CAN バッファとプロトコルエンジン



3.5 CAN プロトコル エンジン

図 3-3 に示すように、CAN プロトコル エンジンは複数の機能ブロックで構成されます。以下では各ブロックについて説明します。

3.5.1 プロトコル有限ステートマシン

このエンジンの中心となるのが有限ステートマシン (FSM) です。FSM は TX/RX シフトレジスタ、CRC レジスタ、バスライン間のシーケンシャル データストリームを制御するシーケンサです。FSM は TX/RX シフトレジスタ - バッファ間のパラレル データストリームとエラー管理ロジック (EML) も制御します。FSM により、受信 / 調停 / 送信 / エラー信号の処理が CAN プロトコルに従って実行されます。FSM はバスライン上のメッセージ自動再送信も処理します。

3.5.2 巡回冗長検査

巡回冗長検査レジスタは巡回冗長検査 (CRC) コードを生成します。このコードは制御フィールド (データが 0 バイトのメッセージ) またはデータフィールドの後に送信され、受信メッセージの CRC フィールドを検査するために使われます。

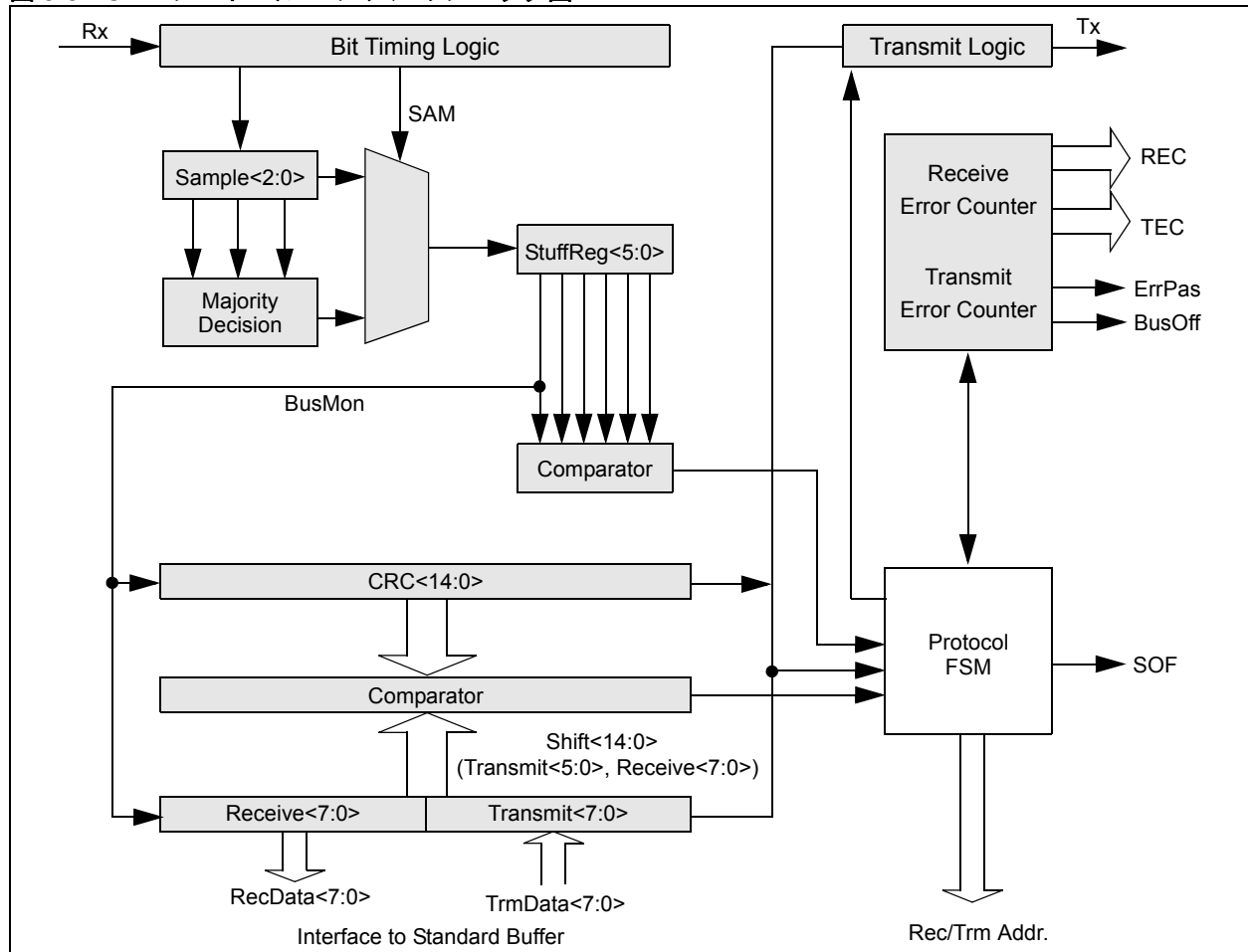
3.5.3 エラー管理ロジック

エラー管理ロジック (EML) は、CAN デバイスの障害隔離を行います。EML の 2 つのカウンタ (受信エラーカウンタ (REC) と送信エラーカウンタ (TEC)) は、ビットストリーム プロセッサからの命令によってインクリメント / デクリメントします。これらのエラーカウンタ値に基づき、CAN コントローラはエラーアクティブ、エラーパッシブ、パス OFF 状態のいずれかに設定されます。

3.5.4 ビットタイミング ロジック

ビットタイミング ロジック (BTL) はバスライン入力を監視し、CAN プロトコルに従ってバス関連のビットタイミングを処理します。BTL は、SOF (Start-of-Frame) でのバスのリセツブ→ドミナント遷移に同期します (ハード同期)。また、CAN コントローラ自身がドミナントビットを送信しない場合、後続の全てのリセツブ→ドミナントバスライン遷移に同期します (再同期)。BTL は、伝播遅延時間 (位相シフト) を補償し、ビット時間内でサンプルポイントの位置を定義するために、設定可能な時間セグメントも提供します。BTL の設定は、baud レートと外部の物理的遅延時間によって決まります。

図 3-3: CAN プロトコル エンジンのブロック図



3.6 メッセージの送信

送信レジスタについては、4.1「メッセージ送信レジスタ」で説明します。

3.6.1 送信バッファ

MCP25625 は 3 個の送信バッファを備えます。各バッファは SRAM 内で 14 バイトを占有し、デバイス メモリマップ内に配置されます。

最初のバイト (TXBnCTRL) はメッセージバッファ向けの制御レジスタです。このレジスタの内容はメッセージを送信する際の条件を定義すると共に、メッセージ送信のステータスを示します (レジスタ 4-1 参照)。

次の 5 バイトは標準および拡張 ID と、その他のメッセージ調停情報を格納します (レジスタ 4-3 ~ 4-7 参照)。最後の 8 バイトは送信メッセージのデータバイトを格納します (レジスタ 4-8 参照)。

少なくとも TXBnSIDH、TXBnSIDL、TXBnDLC レジスタには値を書き込む必要があります。メッセージがデータバイトを含む場合、TXBnDm レジスタにも書き込む必要があります。メッセージが拡張 ID を使う場合、TXBnEIDm レジスタにも値を書き込むと共に、TXBnSIDL レジスタの EXIDE ビットをセットする必要があります。

メッセージを送信する前に、マイクロコントローラは CANINTE レジスタの TXnIE ビットを初期化 (メッセージ送信時の割り込み生成を有効化または無効化) する必要があります。

Note: 送信バッファに書き込むには、TXBnCTRL レジスタの TXREQ ビットがクリアされている (送信バッファが送信を保留中ではない) 必要があります。

3.6.2 送信の優先度

送信優先度は、保留中の送信メッセージに割り当てられる CAN コントローラ内部での優先度です。この優先度は、CAN プロトコルに組み込まれているメッセージ調停スキーム内の暗黙的な優先順位とは無関係であり、必ずしも関連しません。

SOF を送信する前に送信待ちの全てのバッファの優先度を比較し、優先度が最も高い送信メッセージバッファを最初に送信します。例えば、送信バッファ 0 の優先度設定が送信バッファ 1 よりも高い場合、最初にバッファ 0 を送信します。

2 つのバッファの優先度設定が同じである場合、番号が大きい方のバッファを最初に送信します。例えば、送信バッファ 1 と送信バッファ 0 の優先度設定が同じである場合、最初にバッファ 1 を送信します。

TXBnCTRL レジスタ (レジスタ 4-1 参照) の TXP<1:0> ビットを使うと、各送信バッファの送信優先度を設定できます。TXP ビットは「11」(最高優先度) ~ 「00」(最低優先度) の範囲で 4 通りに設定できます。

3.6.3 送信の開始

送信を開始するには、送信するバッファに対応する TXBnCTRL レジスタの TXREQ ビットをセットする必要があります。これは以下の 3 通りの方法で行えます。

- SPI Write 命令を使ってレジスタに書き込む
- SPI RTS 命令を送信する
- 送信バッファに対応する TXnRTS ピンを LOW に設定する

SPI インターフェイス経由で送信を開始する場合、TXREQ ビットは TXP 優先度ビットと同時に設定できます。

TXREQ ビットをセットすると、TXBnCTRL レジスタの ABTF、MLOA、TXERR ビットが自動的にクリアされます。

Note: TXBnCTRL レジスタの TXREQ ビットをセットした事によって直ちに送信が始まるわけではありません。このビットは、メッセージバッファの送信準備が完了した事を示すフラグとして機能するに過ぎません。送信は、バスが利用可能である事をデバイスが検出した時点で始まります。

送信が正常に完了すると TXREQ ビットがクリアされます。また、CANINTF レジスタの TXnIF ビットがセットされ、CANINTE レジスタの TXnIE ビットがセットされていれば割り込みが生成されます。

メッセージ送信に失敗した場合、TXREQ ビットはセットされたままです。これは送信メッセージがまだ保留中である事を示し、以下の条件フラグの 1 つがセットされます。

- メッセージの送信を開始した後にエラー条件に遭遇した場合、TXBnCTRL レジスタの TXERR ビットと CANINTF レジスタの MERRF ビットがセットされ、CANINTE レジスタの MERRE ビットがセットされていれば INT ピンで割り込みが生成される。
- 調停に敗れた場合、TXBnCTRL レジスタの MLOA ビットがセットされる。

Note: CANCTRL レジスタの OSM ビットでワンショットモードを有効にしている場合も上記の条件は同じです。しかし TXREQ ビットはクリアされ、メッセージは再送信されません。

3.6.4 ワンショットモード

ワンショットモードでは、メッセージの送信を 1 回だけ試みます。通常モードでは、CAN メッセージが調停に敗れるかエラーフレームによって破棄された場合、そのメッセージは再送信されます。ワンショットモードでは送信を 1 度だけ試み、調停に敗れてもエラーフレームが発生しても再送信しません。

ワンショットモードは、TTCAN 等の決定論的システムでタイムスロットを維持するために必要です。

3.6.5 TxnRTS ピン

TxnRTS ピンは入力ピンとして以下のどちらかに設定できます。

- 送信要求入力：SPI インターフェイスを介さずに任意の送信バッファからのメッセージ送信を開始できます。
- 標準デジタル入力

これらのピンの設定と制御にはTXRTSCTRLレジスタ ([レジスタ 4-2](#) 参照) を使います。TXRTSCTRL レジスタは、CAN コントローラがコンフィグレーションモード中 ([2.0「動作モード」](#) 参照) である場合にのみ変更できます。送信要求ピンとして設定したピンは、送信バッファに対応する TXBnCTRL レジスタの TXREQ ビットに割り当てられます。TXREQ ビットは、TxnRTS ピンの立ち下がリエッジによってラッチされます。TxnRTS ピンは RxnBF ピンに直接接続できます。これにより、RxnBF ピンの状態が LOW に遷移した時に自動的にメッセージ送信を開始できます。

TxnRTS ピンは 100 k Ω (公称値) の内部プルアップ抵抗を備えています。

3.6.6 送信の中止

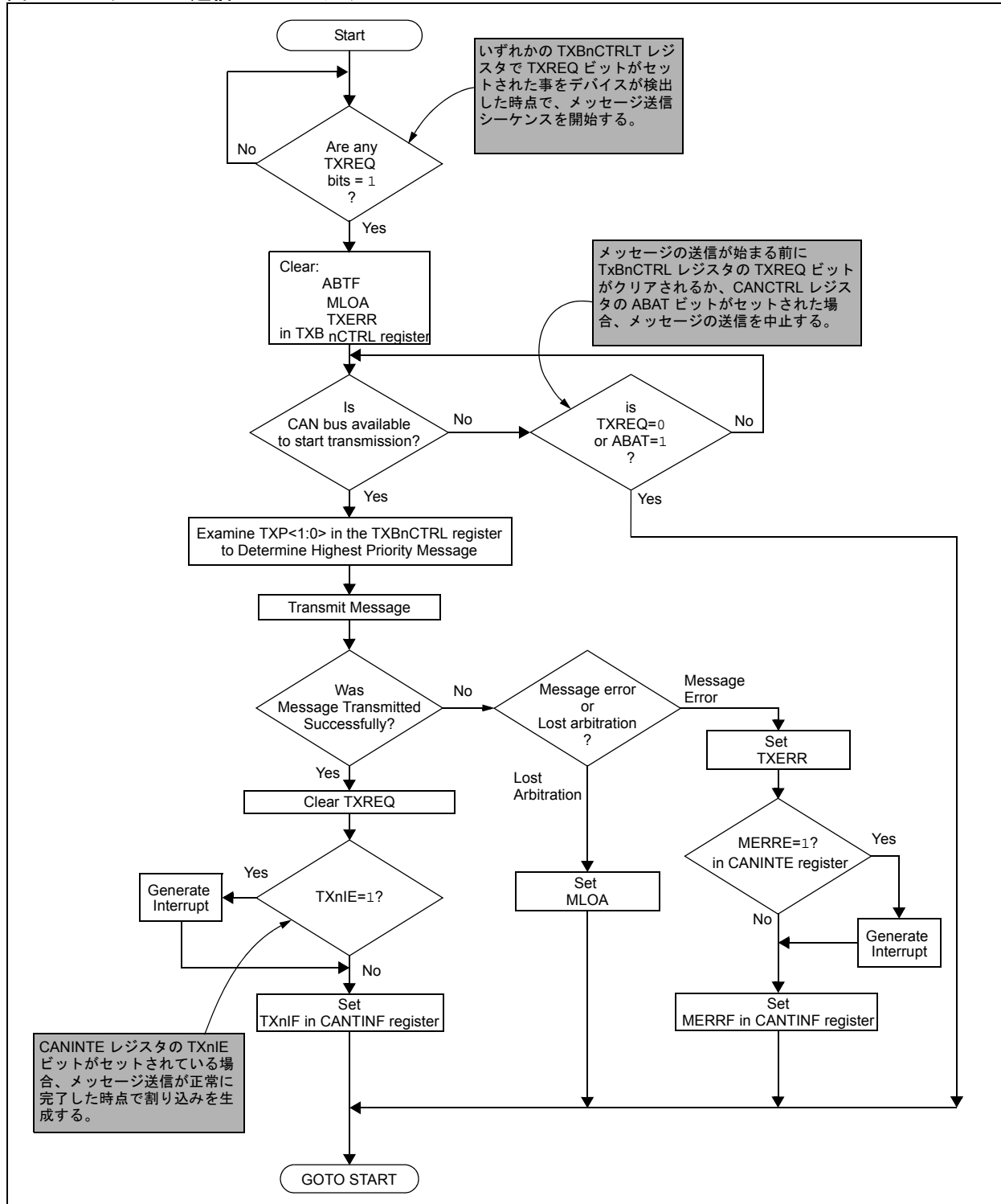
MCU は、対応する TXREQ ビットをクリアする事で、特定送信バッファ内のメッセージの送信中止を要求できます。

加えて、CANCTRL レジスタの ABAT ビットをセットする事で、全ての保留中メッセージの送信中止を要求できます。メッセージの送信を再開するには、このビットをクリアする必要があります (通常、TXREQ ビットがクリアされている事を確認した後にクリア)。TXBnCTRL レジスタの ABTF フラグは、CANCTRL レジスタの ABAT ビットを使って送信中止を要求した場合にのみセットされます。TXREQ ビットのクリアによってメッセージ送信を中止した場合、ABTF ビットはセットされません。

Note 1: 中止を要求した時に送信中であったメッセージは送信を続行します。このメッセージの送信が調停に敗れるかエラーフレームによって正常に完了しなかった場合、送信は中止されます。

2: ワンショット モードを有効にしている場合、調停に敗れるかエラーフレームによってメッセージ送信が中断した時点で、TXBnCTRL レジスタの ABTF ビットがセットされます。

図 3-4: メッセージ送信のフローチャート



3.7 メッセージの受信

メッセージの受信に使うレジスタについては4.2「メッセージ受信レジスタ」で説明します。

3.7.1 受信メッセージのバッファリング

MCP25625 は 2 個の受信バッファを内蔵し、各バッファは複数のアクセプタンス フィルタを備えています。また、メッセージ アセンブリ バッファ (MAB) が第 3 の受信バッファとして機能します (図 3-6 参照)。

3.7.1.1 メッセージ アセンブリ バッファ

MAB は常にバスから次のメッセージを受信し、全ての受信メッセージをアセンブルします。これらのメッセージは、アクセプタンス フィルタの条件を満たす場合にのみ RXBn バッファ (レジスタ 4-12 ~ 4-17 参照) に転送されます。

3.7.1.2 RXB0 と RXB1

2 個の受信バッファ (RXB0 と RXB1) は、MAB を介してプロトコル エンジンから完全なメッセージを受け取ります。MCU は一方のバッファにアクセスでき、その間に他方のバッファでメッセージを受信するか、前に受信したメッセージを保持できます。

Note: メッセージが承認されると、MAB の内容が全て受信バッファに転送されます。つまり、ID のタイプ (標準または拡張) と受信したデータバイトの数に関係なく、受信バッファ全体が MAB の内容で上書きされます。従って、どのようなメッセージであれ、受信時はバッファ内の全てのレジスタの内容が変更されたと見なす必要があります。

3.7.1.3 受信フラグ / 割り込み

メッセージがどちらかの受信バッファに転送されると、CANINTF レジスタの対応する RXnIF ビットがセットされます。MCU がこのビットをクリアするまで、このバッファで新しいメッセージを受信する事はできません。このビットは、MCU がメッセージの処理を完了する前に CAN コントローラが後続のメッセージを受信バッファに転送する事を防ぐためのロック機構を提供します。

CANINTE レジスタの RXnIE ビットがセットされている場合、有効メッセージを受信すると INT ピンで割り込みが生成されます。加えて、対応する RxnBF ピンが LOW に駆動されます (このピンを受信バッファフルピンとして設定した場合)。詳細は 3.7.4「RX0BF および RX1BF ピン」を参照してください。

3.7.2 受信の優先度

RXB0 は RXB1 よりも高い優先度を持ち、1 個のマスクと 2 個のメッセージ アクセプタンス フィルタを備えます。受信メッセージには最初に RXB0 のマスクとフィルタが適用されます。

RXB1 は RXB0 よりも低い優先度を持ち、1 個のマスクと 4 個のアクセプタンス フィルタを備えます。

メッセージには最初に RXB0 用のマスク / フィルタが適用され、番号が若いアクセプタンス フィルタほど RXB0 に対してより限定的な一致条件とより高い優先度を持ちます。

メッセージを受信すると、RXBnCTRL レジスタのビット <3:0> は受信を承認したアクセプタンス フィルタの番号と、受信メッセージがリモートフレームかどうかを示します。

3.7.2.1 ロールオーバー

RXB0CTRL レジスタを設定する事で、メッセージを格納中の RXB0 向けに新しい有効メッセージを受信した時に、そのメッセージを RXB1 に転送する事ができます。この際、オーバーフローは発生せず、RXB1 向けのアクセプタンス条件は無視されます。

3.7.2.2 RXM ビット

RXBnCTRL レジスタの RXM ビットでは特殊な受信モードを設定できます。通常は、これらのビットを「00」にクリアしておく事で、アクセプタンス フィルタの定義に従う全ての有効メッセージを受信します。この場合、標準または拡張メッセージのどちらを受信するかは、RFXnSIDL アクセプタンス フィルタレジスタの EXIDE ビットによって決まります。

RXBnCTRL レジスタの RXM ビットを「01」に設定するとレシーバは標準 ID 付きメッセージのみを受け入れ、「10」に設定すると拡張 ID 付きメッセージのみを受け入れます。RXBnCTR レジスタの EXIDE ビットの設定が RXM モードと一致しないアクセプタンス フィルタには何の効果もありません。RXM ビットのこれらの 2 モードは、バス上に標準メッセージまたは拡張メッセージのどちらかしか存在しない事が分かっているシステムで使えます。

RXM ビットを「11」に設定すると、バッファはアクセプタンス フィルタの値に関係なく全てのメッセージを受信します。EOF よりも前でメッセージにエラーがあった場合も、エラーフレームの前に MAB でアセンブルされたメッセージ部分はバッファに転送されます。このモードは、CAN システムをデバッグする際に役立ちますが、実際のシステム環境では使いません。

3.7.3 SOF (Start of Frame) 信号

SOF 信号を有効にしている場合、RxCAN ピンで検出された各 CAN メッセージの開始時に SOF ピンで SOF 信号が生成されます。

RxCAN ピンはアイドル中のバスを監視し、リセッショからドミナントへの遷移を検出します。サンプルポイントまでドミナント状態が続いた場合、MCP25625 はこれを SOF と見なし SFO パルスを生成します。サンプルポイントまでドミナント状態が続かなかった場合、MCP25625 はこれをバス上のグリッチと見なし SOF 信号を生成しません。図 3-5 に、SOF 信号を生成する状況と、グリッチとしてフィルタリングする状況を示します。

ワンショットモードと同様に、SOF 信号は TTCAN 型システム向けに使用します。加えて、MCU で RxCAN ピンと SOF ピンの両方を監視して小さなグリッチを CAN 通信に影響する前に検出する事で、物理バス上の問題を早期に防ぐ事ができます。

3.7.4 RX0BF および RX1BF ピン

INT ピンを使うと、各種の条件で MCU に対して割り込み信号を生成できます。受信バッファフルピン(RX0BF または RX1BF)を使うと、それぞれ RXB0 または RXB1 に有効メッセージが転送された事を示す事ができます。受信バッファフルピンは以下の 3 通りに設定できます(表 3-2 参照)。

1. 無効
2. バッファフル割り込み
3. デジタル出力

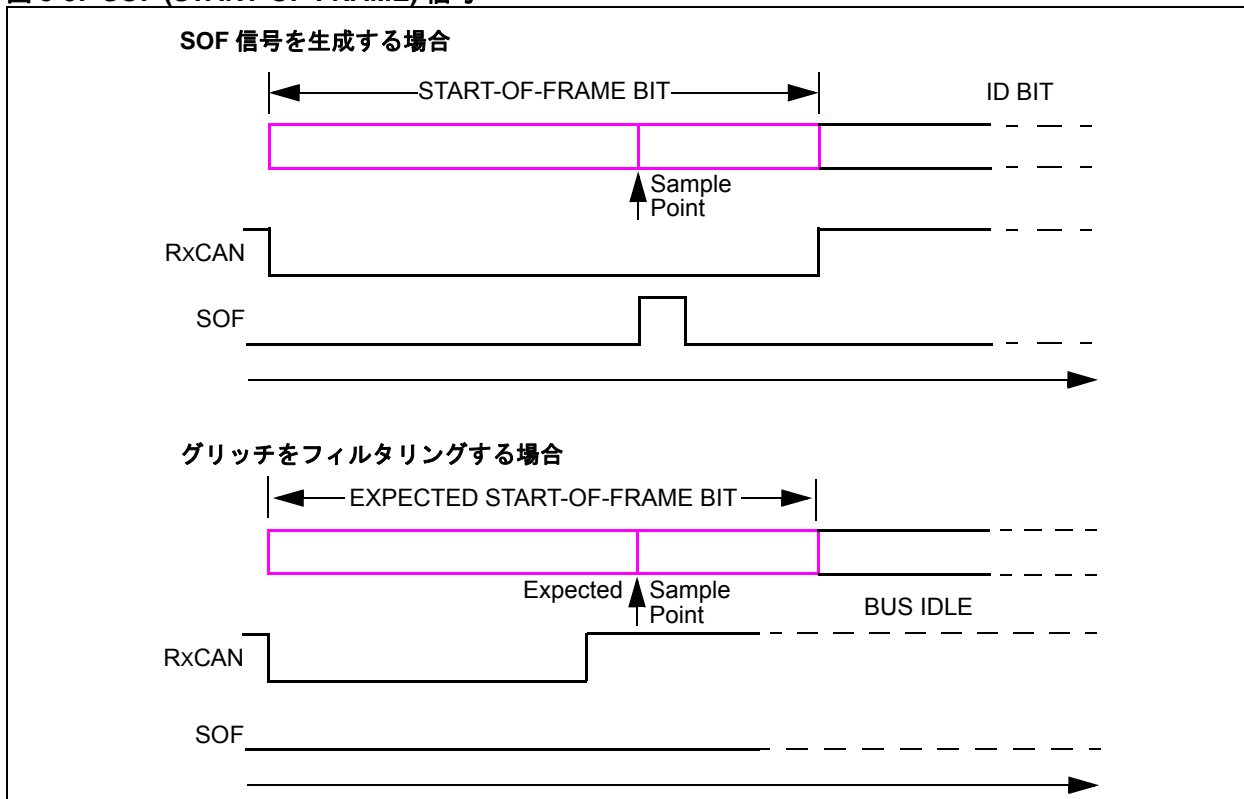
3.7.4.1 無効に設定する

BFPCTRL レジスタの BnBFE ビットをクリアする事により、RxBnBF ピンを無効(ハイインピーダンス状態)にできます。

3.7.4.2 バッファフルピンとして設定する

RxBnBF ピンは、バッファフル割り込みピンまたは標準デジタル出力ピンとして設定できます。これらのピンの設定とステータスは BFPCTRL レジスタ(レジスタ 4-11 参照)によって示されます。これらのピンを割り込み動作モードに設定(BFPCTRL レジスタの BxBFE および BxBFM ビットをセット)した場合、これらのピンはアクティブ LOW で動作し、CANINTF レジスタ内で各受信バッファに対応する RXnIF ビットに割り当てられます。どちらかの受信バッファのこのビットが HIGH (有効メッセージがそのバッファに転送された事を示す)に遷移すると、対応する RxBnBF ピンは LOW に遷移します。MCU が RXnIF ビットをクリアすると、対応する割り込みピンは論理 HIGH 状態に遷移し、次のメッセージが受信バッファに転送されるまで HIGH を保持します。

図 3-5: SOF (START-OF-FRAME) 信号



3.7.4.3 デジタル出力として設定する

RXnBN ピンをデジタル出力として使う場合、BFPCTRL レジスタ内のピンに対応する BxBFM ビットをクリアし、BnBFE ビットをセットする必要があります。このモードでは、同じ BFPCTRL レジスタ内の BnBFS ビットを使ってピンの状態を制御します。BnBFS ビットに「1」を書き込むと、対応するバッファフルピンは HIGH に駆動され、「0」を書き込むと LOW に駆動されます。このモードでピンを使う場合、バッファフルピンでグリッチが発生する事を防ぐため、必ず Bit Modify SPI 命令を使ってピンの状態を変更する必要があります。

表 3-2: RXNBF ピンの設定

BnBFE	BnBFM	BnBFS	ピンのステータス
0	X	X	無効 (ハイインピーダンス)
1	1	X	受信バッファ割り込み
1	0	0	デジタル出力 = 0
1	0	1	デジタル出力 = 1

図 3-6: 受信バッファのブロック図

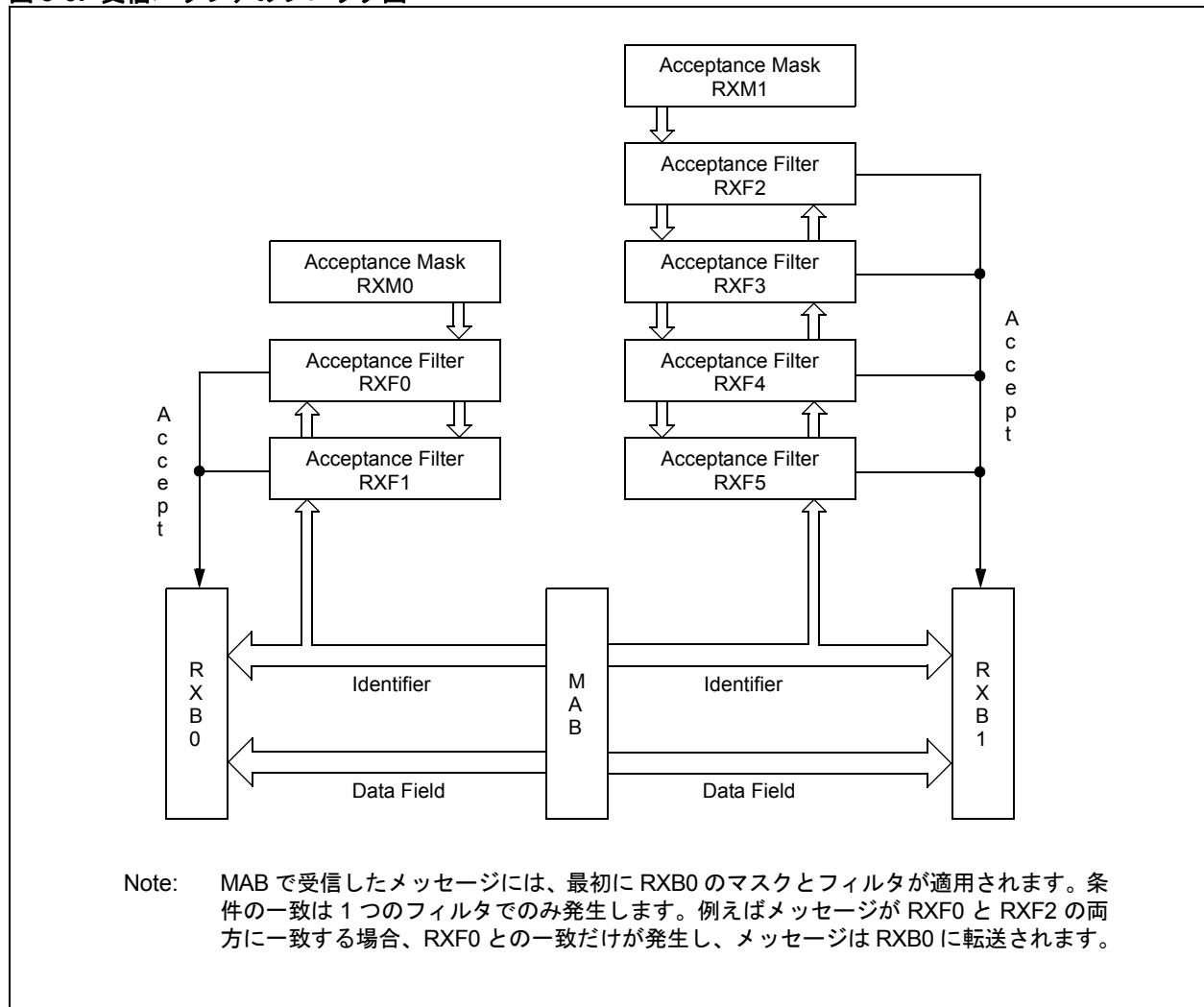
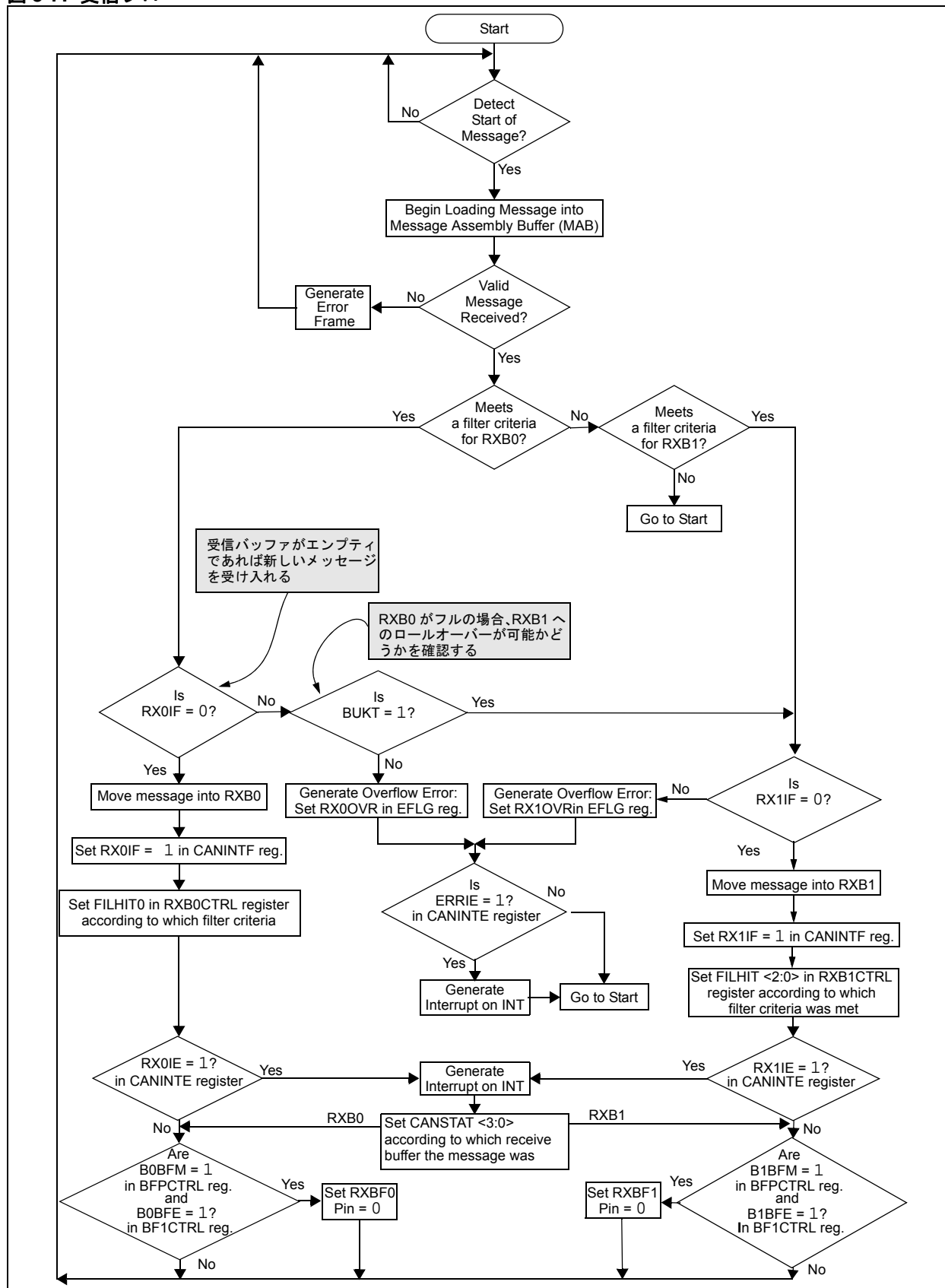


図 3-7: 受信フロー



3.7.5 メッセージ アクセプタンス フィルタとマスク

メッセージ アクセプタンス フィルタとマスクは、メッセージ アセンブリ バッファ (MBA) 内のメッセージを受信バッファ (2 つのどちらか) に転送すべきかどうかを判断するために使います (図 3-9 参照)。MAB に有効メッセージを受信すると、メッセージの ID フィールドとフィルタ値が比較されます。一致した場合、そのメッセージは適切な受信バッファに転送されます。

メッセージのフィルタ処理に使うレジスタについては 4.3 「アクセプタンス フィルタレジスタ」で説明します。

3.7.5.1 データバイトのフィルタ処理

標準データフレーム (11 ビット ID) を受信すると、MCP25625 は自動的にマスク / フィルタの 16 ビット (通常は拡張 ID に適用される部分) をデータフィールドの先頭の 16 ビット (データバイト 0 および 1) に適用します。図 3-8 に、拡張フレームと標準データフレームに対するマスク / フィルタの適用方法を示します。

先頭データバイトにフィルタを適用する HLP (Higher Layer Protocol) を実装する場合 (DeviceNet™ 等)、データバイト フィルタリングによって MCU の負荷が低減します。

3.7.5.2 フィルター一致

フィルタマスク (レジスタ 4-22 ~ 4-25 参照) は、ID 内のどのビットをフィルタと比較するのか指定します。表 3-2 の真理値表に、ID 内の各ビットとマスク / フィルタを比較してメッセージを受信バッファに転送すべきかどうかを判断する方法を示します。マスクはアクセプタンス フィルタを適用するビットを指定します。マスクビットを「0」に設定すると、対応するビットはフィルタビット値とは無関係に自動的に承認されます。

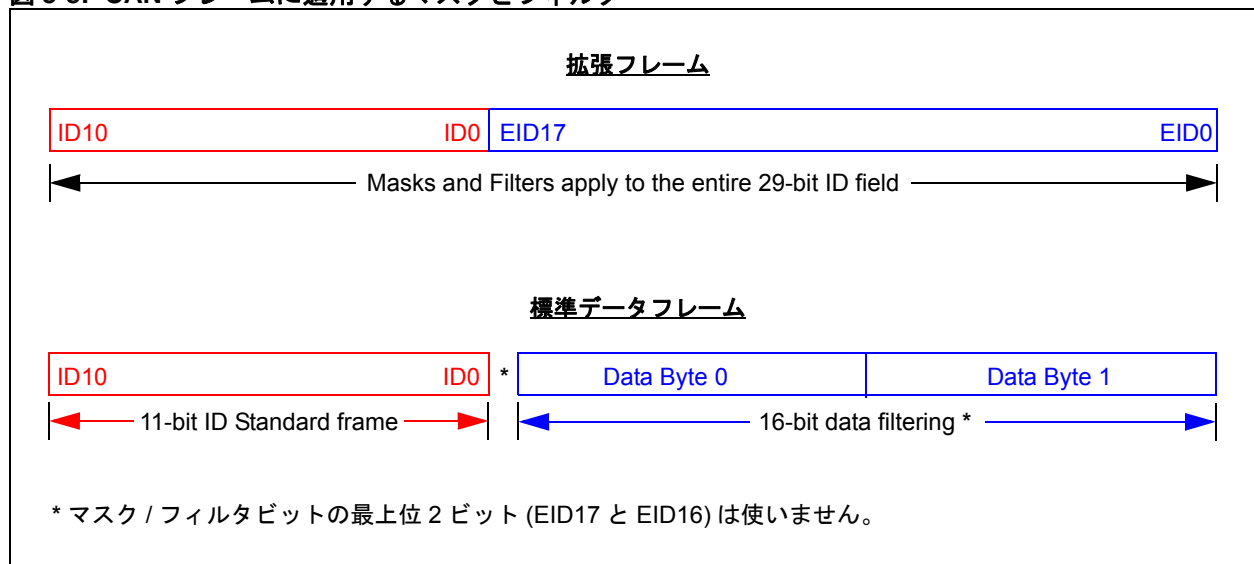
表 3-2: フィルタ / マスクの真理値表

マスク ビット n	フィルタ ビット n	メッセージ ID ビット	承認 / 拒否
0	x	x	承認
1	0	0	承認
1	0	1	拒否
1	1	0	拒否
1	1	1	承認

Note 1: x = ドントケア

受信バッファのブロック図 (図 3-6) が示すように、アクセプタンス フィルタ RXF0/RXF1 とフィルタマスク RXM0 は RXB0 に割り当てられ、フィルタ RXF2/RXF3/RXF4/RXF5 とマスク RXM1 は RXB1 に割り当てられます。

図 3-8: CAN フレームに適用するマスクとフィルタ



MCP25625

3.7.5.3 FILHIT ビット

受信メッセージがどのアクセプタンス フィルタに一致したかは、対応する RXBnCTRL レジスタの FILHIT ビットを使って判別できます。バッファ 0 には RXB0CTRL レジスタの FILHIT0 ビットを使い、バッファ 1 には RXB1CTRL レジスタの FILHIT<2:0> ビットを使います。

受信バッファ 1 (RXB1) 用の FILHIT ビットは以下のよう設定されます。

- 101 = アクセプタンス フィルタ 5 (RXF5)
- 100 = アクセプタンス フィルタ 4 (RXF4)
- 011 = アクセプタンス フィルタ 3 (RXF3)
- 010 = アクセプタンス フィルタ 2 (RXF2)
- 001 = アクセプタンス フィルタ 1 (RXF1)
- 000 = アクセプタンス フィルタ 0 (RXF0)

Note: 000 と 001 は、RXB0CTRL レジスタの BUKT ビットを「1」(RXB0 メッセージは RXB1 ヘロールオーバー可能)に設定した場合にのみ発生します。

RXB0CTRL レジスタには、BUKT ビットのコピー (BUKT1 ビット) と、FILHIT<0> ビットのコピー (FILHIT0 ビット) が含まれています。

BUKT ビットをセットした場合、メッセージが RXF0 と RXF1 のどちらのフィルタに一致したかと、RXB1 ヘロールオーバーしたかどうかは、RXB1CTRL レジスタの FILHIT ビットを使って以下のように判別できます。

- 111 = アクセプタンス フィルタ 1 (RXB1にロールオーバー)
- 110 = アクセプタンス フィルタ 0 (RXB1にロールオーバー)
- 001 = アクセプタンス フィルタ 1 (RXB0に格納)
- 000 = アクセプタンス フィルタ 0 (RXB0に格納)

BUKT ビットをクリアした場合の FILHIT ビットのコードは 6 通りです (6 個のフィルタに対応)。BUKT ビットをセットした場合、この 6 通りに 2 通りのコード (RXF0 に一致して RXB1 ヘロールオーバー、RXF1 に一致して RXB1 ヘロールオーバー) が加わります。

3.7.5.4 複数フィルタが一致する場合

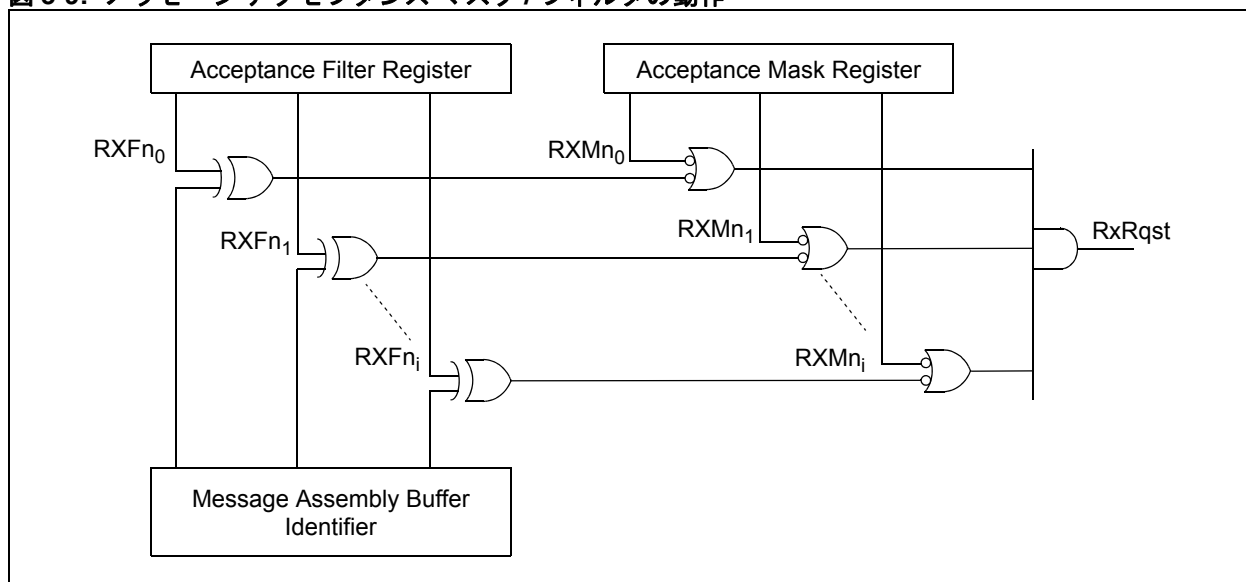
複数のアクセプタンス フィルタが一致する場合、FILHIT ビットは一致するフィルタの中で最も番号の小さいフィルタのバイナリ値を示します。例えば、フィルタ RXF2 と RXF4 が一致する場合、FILHIT には値 2 (010) が書き込まれます。これにより、原則的に番号が小さい方のアクセプタンス フィルタにより高い優先度が与えられます。番号の小さい (優先度の高い) フィルタから順番に比較されるため、メッセージは必ず 1 つの受信バッファにだけ保存されます。つまり、番号の小さいフィルタ (0 と 1) が割り当てられている RXB0 の方が、RXB1 よりも高い優先度を持つという事です。

3.7.5.5 マスクとフィルタの設定

マスク / フィルタ レジスタは、MCP25625 がコンフィグレーション モード中である場合にのみ変更できます (2.0「動作モード」参照)。

Note: コンフィグレーション モード以外でのマスク / フィルタ レジスタの読み値は常に「0」です。

図 3-9: メッセージ アクセプタンス マスク / フィルタの動作



3.8 CAN ビット時間

公称ビットレート (NBR) は、CAN バス上で送信される 1 秒あたりのビット数です (式 3-1 参照)。

式 3-1: 公称ビットレート / 時間

$$NBR = \frac{1}{NBT}$$

公称ビット時間 (NBT) は、互いにオーバーラップしない 4 つのセグメントから成ります。これらの各セグメントの長さは時間単位 (TQ) の整数倍です。

1 つの時間単位の長さはオシレータ周期 (T_{OSC}) に基づきます。式 3-2 に、baud レート プリスケアラ (BRP) を使った時間単位の設定方法を示します。

式 3-2: 時間単位

$$TQ = 2 \times (BRP + 1) \times T_{OSC} = \frac{2 \times (BRP + 1)}{F_{OSC}}$$

図 3-10 に、公称ビット時間 (NBT) を構成する 4 つのセグメントを示します。

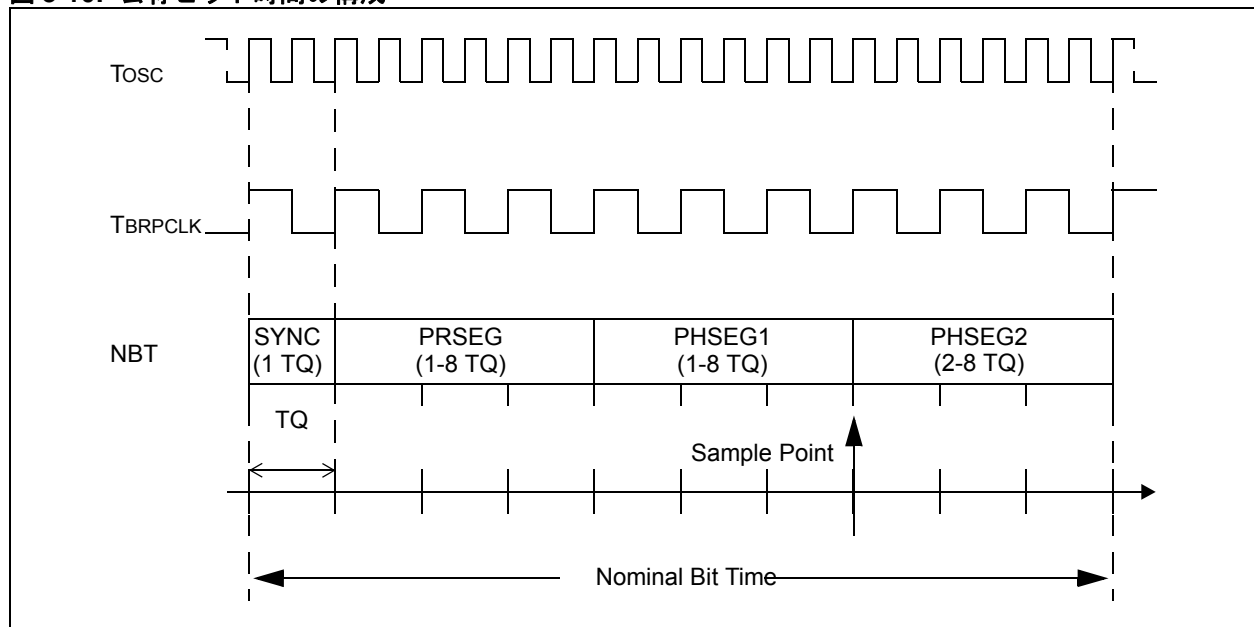
- **同期セグメント (SYNC)** - CAN バスに接続している各ノードを同期させます。CAN コントローラは、同期セグメント中にビットエッジが発生する事を期待します。CAN プロトコルに基づき、同期セグメントは 1TQ です。同期の詳細は 3.8.3 「同期」を参照してください。
- **伝播セグメント (PRSEG)** - バス上の伝播遅延を修正します。このセグメントは 1 ~ 8TQ に設定できます。
- **位相セグメント 1 (PHSEG1)** - エッジの位相シフトによって生じる誤差を修正します。位相シフトを修正するため、このセグメントは再同期中に自動的に延長可能です。このセグメントは 1 ~ 8TQ に設定できます。
- **位相セグメント 2 (PHSEG2)** - エッジの位相シフトによって生じる誤差を修正します。位相シフトを修正するため、このセグメントは再同期中に自動的に短縮可能です。このセグメントは 2 ~ 8TQ に設定できます。

公称ビット時間内の時間単位 (TQ) の総数は式 3-3 により求められます。

式 3-3: NBT あたりの TQ

$$\frac{NBT}{TQ} = SYNC + PRSEG + PHSEG1 + PHSEG2$$

図 3-10: 公称ビット時間の構成



3.8.1 サンプルポイント

サンプルポイントは、公称ビット時間内で論理レベルを読み出して割り込みを生成するタイミングです。CAN バスのサンプリングは、CNF2 レジスタの SAM ビットの設定に従って 1 回または 3 回実行できます。

- SAM = 0: PHSEG1 と PHSEG2 の間に位置するサンプルポイントで 1 回サンプリングする。
- SAM = 1: 上記のサンプルポイントに加えて PHSEG1 の終了前に 1/2TQ 間隔で 2 回サンプリングし、ビット値は多数決で決定する。

NBT 内のサンプルポイントの位置 (ビット時間に対する百分率値) は式 3-4 を使って求められます。

式 3-4: サンプルポイント

$$SP = \frac{PRSEG + PHSEG1}{\frac{NBT}{TQ}} \times 100$$

3.8.2 情報処理時間

情報処理時間 (IPT) は、サンプリングしたビットのビットレベルを CAN コントローラが判別するために必要な時間です。MCP25625 の IPT は 2TQ です。従って、PHSEG2 には 2TQ 以上が必要です。

3.8.3 同期

バス上ノード間のオシレータ周波数偏差によって生じる位相シフトを修正するため、各 CAN コントローラは受信信号の対応するエッジに同期できる必要があります。

CAN コントローラは、同期セグメント中に受信信号でエッジが発生する事を期待します。リセッспからドミナントへのエッジだけが同期用に使われます。

同期には以下の 2 通りの方式があります。

- **ハード同期** - リセッспからドミナントへのエッジが発生した時点を同期セグメントとして認識します。ビット時間カウンタは、その同期セグメントからカウントを再開します。
- **再同期** - リセッспからドミナントへのエッジが同期セグメントの外で発生した場合、PHSEG1 と PHSEG2 の長さを調整します。

CAN の同期に関する詳細は、Microchip 社のアプリケーション ノート『AN754 - Understanding Microchip's CAN Module Bit Timing』(DS00754) と ISO11898-1 を参照してください。

3.8.4 同期ジャンプ幅

同期ジャンプ幅 (SJW) は、再同期中に許容する PHSEG1 と PHSEG2 の最大調整幅です。SJW は 1 ~ 4TQ に設定できます。

3.8.5 オシレータ許容誤差

CAN 仕様のビットタイミング要件に従うと、大雑把に言って送信レートが 125 kbps 以下であれば、アプリケーションでセラミック振動子を使う事ができます。CAN プロトコルのバス速度レンジを最大限に使う場合、水晶振動子が必要です。ノード間のオシレータ周波数の偏差は 1.58% まで許容されます。

オシレータ周波数の許容レンジは、オシレータ許容誤差 (df) と公称周波数 (fnom) を使って式 3-5 のように定義されます。

式 3-6 と式 3-7 に、オシレータ最大許容誤差の条件を示します。

式 3-5: オシレータ許容誤差

$$(1 - df) \times (fnom \leq F_{OSC} \leq (1 + df) \times fnom)$$

式 3-6: 条件 1

$$df \leq \frac{SJW}{2 \times 10 \times \frac{NBT}{TQ}}$$

式 3-7: 条件 2

$$df \leq \frac{\min(PHSEG1, PHSEG2)}{2 \times \left(13 \times \frac{NBT}{TQ} - PHSEG2\right)}$$

3.8.6 伝播遅延

図 3-11 に、CAN バス上の 2 つのノード間の伝播遅延を示します。以下では、ノード A が CAN メッセージを送信中であると想定します。送信ビットは、CAN ノード A から送信側 CAN トランシーバ、CAN バス、受信側 CAN トランシーバを経て CAN ノード B に伝播します。

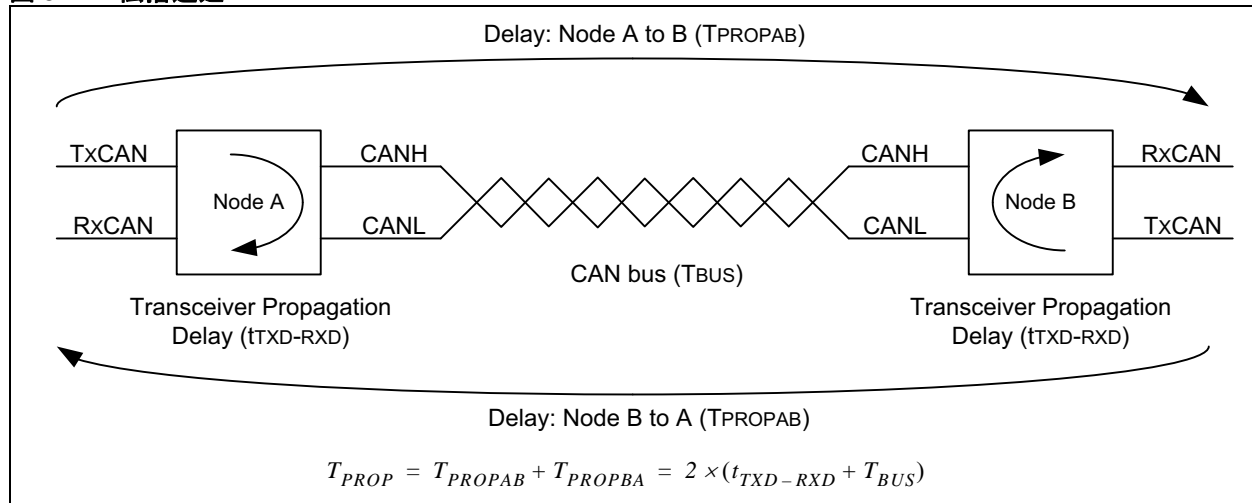
トランスミッタは CAN メッセージの調停フェイズ中にバスをサンプリングし、送信ビットと受信ビットが一致するかどうかを確認します。送信ノードは、サンプルポイントを最大伝播遅延より後に配置する必要があります。

式 3-8 に、最大伝播遅延の式を示します。式中の $t_{TXD-RXD}$ はトランシーバの伝播遅延 (MCP25625 では 235 ns)、 T_{BUS} は CAN バスでの遅延 (約 5 ns/m) です。係数の 2 は、最悪条件 (ノード A からからのビットがノード B に到達すると同時にノード B が送信を開始) に基づきます。

式 3-8: 最大伝搬遅延

$$T_{PROP} = 2 \times (t_{TXD-RXD} + T_{BUS})$$

図 3-11: 伝播遅延



3.8.7 ビット時間の設定例

以下では、CAN ビット時間レジスタの設定例を示します。ここでは、以下のパラメータを持つ車載 CAN ネットワークを想定します。

- 公称ビットレート (NBR): 500 kbps
- サンプルポイント: 公称ビット時間(NBT)の60～80%
- 最小バス長: 40 m

表 3-3 に、ビット時間パラメータの求め方を示します。パラメータは各種の制約と計算式によって決まり、試算を繰り返す必要があるため、スプレッドシートの使用を推奨します。

ビット時間コンフィグレーション レジスタの詳細は 4.4 「ビット時間コンフィグレーション レジスタ」で説明します。

表 3-3: レジスタの設定手順例

パラメータ	レジスタ	制約	値	単位	計算式と概要
NBT	—	NBT ≥ 1 μs	2	μs	式 3-1
FOSC	—	FOSC < 25 MHz	16	MHz	オシレータ周波数を選択します(通常は16 MHz か 20 MHz)。
TQ/Bit	—	5 ~ 25	16		4 つのセグメントの TQ の合計は 5 ~ 25 の範囲内である必要があります。ビットあたり 16TQ から試算を始める事を推奨します。
TQ	—	NBT、FOSC	125	ns	式 3-3
BRP	CNF1	0 ~ 63	0		式 3-2
SYNC	—	固定	1	TQ	ISO 11898-1 の定義に従う。
PRSEG	CNF2	1 ~ 8TQ PRSEG > TPROP	7	TQ	式 3-8: TPROP = 870 ns、 最小 PRSEG = TPROP/TQ = 6.96 TQ7 を選択した場合、バス長は 40 m まで許容。
PHSEG1	CNF2	1 ~ 8TQ PHSEG1 ≥ SJW	4	TQ	PHSEG1 + PHSEG2 には 8TQ が残されています。SJW を最大にするため、残りの TQ を 2 等分します。
PHSEG2	CNF3	2 ~ 8TQ PHSEG2 ≥ SJW	4	TQ	PHSEG2 には 4TQ が残されています。
SJW	CNF1	1 ~ 4TQ SJW ≤ min(PHSEG1, PHSEG2)	4	TQ	SJW を最大にする事で、オシレータ許容誤差の要件が緩和されます。
サンプルポイント	—	通常は 60 ~ 80%	69	%	式 3-4 を使ってサンプルポイントの値を再確認します。
オシレータ許容誤差 条件 1	—	再確認	1.25	%	式 3-6
オシレータ許容誤差 条件 2	—	再確認	0.98	%	式 3-7 に基づき、許容誤差 1% 未満の水晶振動子が必要です。

3.9 エラー検出

CAN プロトコルは高度なエラー検出機能を備え、以下で説明するエラー検出が可能です。

エラー検出に使うレジスタについては 4.5「エラー検出レジスタ」で説明します。

3.9.1 CRC エラー

巡回冗長検査 (CRC) のために、トランスミッタはフレームの先頭からデータフィールドの最後までビットシーケンスに対応する特殊な検査ビットを計算します。この CRC シーケンスは CRC フィールド内で送信されます。受信ノードも同じ式を使って CRC シーケンスを計算し、受信した CRC シーケンスと比較します。これらが一致しない場合、CRC エラーが発生してエラーフレームが生成されます。そのメッセージは再送信されます。

3.9.2 肯定応答 (ACK) エラー

トランスミッタは、メッセージの ACK フィールド内で ACK スロット (先にリセツビットとして送信) がドミナントビットを格納しているかどうか確認します。ドミナントビットを格納していない場合、フレームを正常に受信したノードが存在しない事を意味します。ACK エラーが発生するとエラーフレームが生成され、メッセージを再送信する必要があります。

3.9.3 フォームエラー

ノードが 4 つのセグメント (EOF、フレーム間スペース、ACK デリミタ、CRC デリミタ) のどれかでドミナントビットを検出するとフォームエラーが発生し、エラーフレームが生成されます。メッセージは再送信されます。

3.9.4 ビットエラー

トランスミッタが、自分が送信したのとは逆のビットレベルを検出した場合 (ドミナントを送信したのにリセツを受信、またはその逆)、ビットエラーが発生します。

例外: 調停フィールドと ACK スロット中は、トランスミッタがリセツビットを送信してドミナントビットを検出してもビットエラーは発生しません。なぜなら、それは正常な調停が発生している事を意味するからです。

3.9.5 スタッフィング エラー

SOF と CRC デリミタの間で同じ極性のビットを 6 個続けて検出した場合、ビット スタッフィング規則に対する違反 (ビット スタッフィング エラー) が発生し、エラーフレームが生成されます。メッセージは再送信されます。

3.9.6 エラーステート

検出されたエラーは、エラーフレームを介して他の全てのノードに知らされます。エラーが発生したメッセージ送信は中止され、そのフレームは可能な限り速やかに再送信されます。また、各 CAN ノードの状態は、内部エラーカウンタの値に応じて以下のいずれかとなります。

1. エラーアクティブ
2. エラーパッシブ
3. バス OFF (トランスミッタのみ)

エラーアクティブ状態は通常の状態であり、ノードはメッセージとアクティブエラーフレーム (ドミナントビットで構成) を一切の制約なく送信できます。

エラーパッシブ状態の場合、ノードはメッセージとパッシブエラーフレーム (リセツビットで構成) を送信できます。

バス OFF 状態の場合、ノードは一時的にバス通信に参加できなくなります。この状態中は、メッセージの受信も送信もできません。トランスミッタだけがバス OFF 状態に移行できます。

3.10 エラーモードとエラーカウンタ

MCP25625 は 2 個のエラーカウンタ (受信エラーカウンタ (REC: レジスタ 4-30 参照) と送信エラーカウンタ (TEC: レジスタ 4-29 参照)) を備えています。どちらのカウンタも MCU から読み出す事ができます。これらのカウンタは CAN バス仕様に従ってインクリメント/デクリメントします。

両方のエラーカウンタがエラーパッシブ リミット (128) 未満である場合、MCP25625 はエラーアクティブです。

少なくとも 1 つのカウンタが 128 以上である場合、MCP25625 はエラーパッシブです。

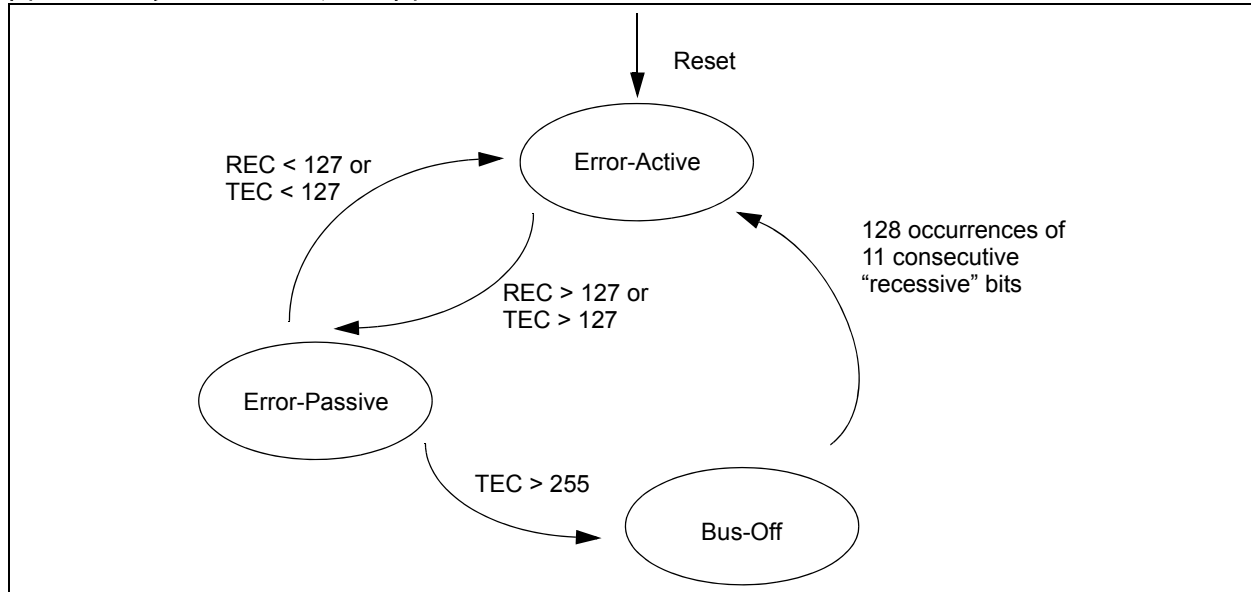
TEC がバス OFF リミット (255) を超えると MCP25625 はバス OFF に移行します。バス OFF リカバリ シーケンスを受信するまで MCP25625 はバス OFF のままです。バス OFF リカバリ シーケンスは、11 個の連続したリセツビットが 128 回発生する事で構成されます (図 3-12 参照)。

Note: バス OFF に移行した MCP25625 は、バスが 128x11 ビット時間の間アイドル状態を維持すると、MCU からの介入なしでエラーアクティブに復帰します。これが望ましくない場合、エラー割り込みサービスルーチンで対応する必要があります。

MCU は EFLG レジスタ (レジスタ 4-31 参照) から MCP25625 の現在のエラーモードを読み出せます。

EFLG レジスタには、エラーステート警告フラグビット (EWARN ビット) も含まれています。このビットは、少なくとも 1 つのエラーカウンタがエラー警告リミット (96) 以上の場合にセットされます。EWARN は、両方のエラーカウンタがエラー警告リミットを下回るとリセットされます。

図 3-12: エラーモード ステート図



3.11 割り込み

MCP25625 は 8 個の割り込み要因を備えています。各割り込み要因の割り込みイネーブルビットは CANINTE レジスタ内にあります。各割り込み要因に対応する割り込みフラグビットは CANINTF レジスタ内にあります。いずれかの割り込みが発生すると、MCP25625 は INT ピンを LOW に駆動します。MCU が割り込みをクリアするまで、このピンは LOW のままです。対応する割り込み条件が成立している間は、割り込みをクリアする事はできません。

CANINTF レジスタ内のフラグビットは、通常の書き込み動作ではなく Bit Modify 命令を使ってリセットする事を推奨します。これは、Write 命令の実行中に変化したフラグを誤って書き換えてしまう (結果として割り込みの発生を検出し損なう) 事を防ぐためです。

CANINTF フラグは読み書き可能であり、マイクロコントローラからこれらのビットをセットする事によって割り込みを生成できます (対応する CANINTE ビットがセットされている場合)。

割り込みレジスタについては 4.6「割り込みレジスタ」で説明します。

3.11.1 割り込みコードビット

保留中の割り込み要因は、CANSTAT レジスタ (レジスタ 4-35 参照) の ICOD (割り込みコード) ビットで示されます。複数の割り込みが発生した場合、MCU が全ての割り込みをリセットするまで INT ピンは LOW のままです。ICODE ビットは、現在保留中の割り込みの中で優先度が最も高い割り込みに対応するコードを示します。割り込み要因は内部で優先順位付けされており、ICODE 値が低い割り込みほど高い優先度を有します。最高優先度の割り込み条件がクリアされると、ICODE ビットは次に優先度が高い保留中割り込みのコードを示します (表 3-4 参照)。ICODE ビットは、対応する CANINTE ビットがセットされている割り込み要因だけを反映します。

表 3-4: ICODE<2:0> コード

ICODE<2:0>	論理式
000	$\overline{\text{ERR}} \cdot \text{WAK} \cdot \text{TX0} \cdot \text{TX1} \cdot \text{TX2} \cdot \text{RX0} \cdot \text{RX1}$
001	ERR
010	$\overline{\text{ERR}} \cdot \text{WAK}$
011	$\overline{\text{ERR}} \cdot \text{WAK} \cdot \text{TX0}$
100	$\overline{\text{ERR}} \cdot \text{WAK} \cdot \text{TX0} \cdot \text{TX1}$
101	$\overline{\text{ERR}} \cdot \text{WAK} \cdot \text{TX0} \cdot \text{TX1} \cdot \text{TX2}$
110	$\overline{\text{ERR}} \cdot \text{WAK} \cdot \text{TX0} \cdot \text{TX1} \cdot \text{TX2} \cdot \text{RX0}$
111	$\overline{\text{ERR}} \cdot \text{WAK} \cdot \text{TX0} \cdot \text{TX1} \cdot \text{TX2} \cdot \text{RX0} \cdot \text{RX1}$

Note: $\overline{\text{ERR}}$ は CANINTE レジスタの ERRIE ビットに対応します。

3.11.2 送信割り込み

送信割り込みを有効 (CANINTE レジスタ内の TXnIE ビット = 1) にしている場合、対応する送信バッファがエンプティ (新しいメッセージが書き込み可能) になると、INT ピンで割り込みが生成されます。すると CANINTF レジスタの TXnIF ビットがセットされて、割り込みの要因が示されます。TXnIF ビットをクリアすると対応する割り込みはクリアされます。

3.11.3 受信割り込み

受信割り込みを有効 (CANINTE レジスタ内の RXnIE ビット = 1) にしている場合、正常に受信されたメッセージが対応する受信バッファに転送されると INT ピンで割り込みが生成されます。この割り込みは EOF フィールドを受信した直後にアクティブになります。すると CANINTF レジスタの RXnIF ビットがセットされて、割り込みの要因が示されます。RXnIF ビットをクリアすると対応する割り込みはクリアされます。

3.12 メッセージエラー割り込み

メッセージの送受信中にエラーが発生するとメッセージエラーフラグ (CANINTF レジスタの MERRF ビット) がセットされ、CANINTE レジスタの MERRE ビットがセットされていれば、INT ピンで割り込みが生成されます。この割り込みは、リッスンオンリーモードと組み合わせて baud レートを容易に判別するために用意されています。

3.12.1 バス アクティビティ復帰割り込み

バス アクティビティ復帰割り込みを有効 (CANINTE レジスタの WAKIE ビット = 1) にしている場合、スリープモード中の CAN コントローラが CAN バス上でアクティビティを検出すると、INT ピンでバス アクティビティ復帰割り込みが生成され、CANINTF レジスタの WAKIF ビットがセットされます。この割り込みによって CAN コントローラはスリープモードを終了します。WAKIF ビットをクリアすると、この割り込みはクリアされます。

Note: CAN コントローラはリッスンオンリーモードで復帰します。

3.12.2 エラー割り込み

エラー割り込みを有効 (CANINTF レジスタの EERRIE ビット = 1) にしている場合、オーバーフロー条件が発生するか、トランスミッタまたはレシーバのエラーステータスフラグ (EFLG) レジスタは次の条件のいずれかを示します。

3.12.2.1 レシーバオーバーフロー

MAB がアセンブルした受信メッセージがアクセプタンスフィルタの条件を満たした時に、そのフィルタに対応する受信バッファが新しいメッセージを書き込める状態ではなかった場合、オーバーフロー条件が発生します。すると EFLG レジスタ内の対応する RXnOVR ビットがセットされ、オーバーフロー条件が発生した事を示します。このビットはマイクロコントローラによってクリアする必要があります。

3.12.2.2 レシーバ警告

REC が MCU 警告リミット (96) に達すると、レシーバ警告条件が発生します。

3.12.2.3 トランスミッタ警告

TEC が MCU 警告リミット (96) に達すると、トランスミッタ警告条件が発生します。

3.12.2.4 レシーバエラーパッシブ

REC がエラーパッシブリミット (127) を超えると、デバイスはエラーパッシブ状態に移行します。

3.12.2.5 トランスミッタエラーパッシブ

TEC がエラーパッシブリミット (127) を超えると、デバイスはエラーパッシブ状態に移行します。

3.12.2.6 バス OFF

TEC が 255 を超えると、デバイスはバス OFF 状態に移行します。

3.12.3 割り込み応答

割り込みは CANINTF レジスタ内の 1 つまたは複数のステータスフラグに直接反映されます。フラグが 1 つでもセットされている間は、割り込みは保留中です。MCP25625 によってセットされた割り込みフラグは、割り込み条件が取り除かれるまで MCU からリセットできません。

3.13 オシレータ

MCP25625 は、OSC1 および OSC2 ピンに接続した水晶またはセラミック振動子を使って動作するよう設計されています。MCP25625 のオシレータ回路にはパラレルカット水晶振動子を使う必要があります。シリーズカット水晶振動子を使うと、振動子メーカーの仕様レンジ外の周波数が生成される可能性があります。代表的なオシレータ回路を図 3-13 に示します。OSC1 ピンに接続した外部クロック源を使って MCP25625 を駆動することもできます (図 3-14 と図 3-15 参照)。

3.13.1 オシレータ起動タイマ

オシレータが確実に安定してから内部ステートマシンの動作を始めるよう、MCP25625 はオシレータ起動タイマ (OST) を使ってリセット状態を一定時間保持します。電源投入またはスリープからの復帰が発生した後 128 OSC1 クロックサイクルが経過するまで、OST は MCP25625 をリセット状態に保持します。全ての SPI プロトコル動作は、この OST 遅延期間が終了した後に行う必要があります。

3.13.2 CLKOUT ピン

CLKOUT ピンからのクロックは、メイン システム クロックまたはシステム内の他のデバイス向けのクロック入力として使えます。CLKOUT は内部プリスケアラを備え、Fosc を 1/2/4/8 分周できます。CLKOUT 機能の有効化とプリスケアラの選択には CANCECTRL レジスタを使います ([レジスタ 4-34](#) 参照)。

Note: CLKOUT の仕様上の最大周波数は 25 MHz です ([表 7-5](#) 参照)。

CLKOUT ピンはシステムリセット時にアクティブになり、MCU クロックとして使えるよう最低速 (8 分周) に設定されます。

スリープモードへの移行が要求されると、CAN コントローラは CLKOUT ピンで 16 クロックサイクルを生成した後にスリープモードに移行します。スリープモード中の CLKOUT ピンのアイドル状態は LOW です。CLKOUT 機能を無効 (CANCECTRL レジスタ内の CLKEN ビット = 0) にすると、CLKOUT ピンはハイインピーダンス状態になります。

CLKOUT ピン機能の有効化/無効化時またはプリスケアラ値の変更時もピンの tHCLKOUT / tLCLKOUT (HIGH/LOW 保持時間) は維持されます。

図 3-13: 水晶 / セラミック振動子の動作

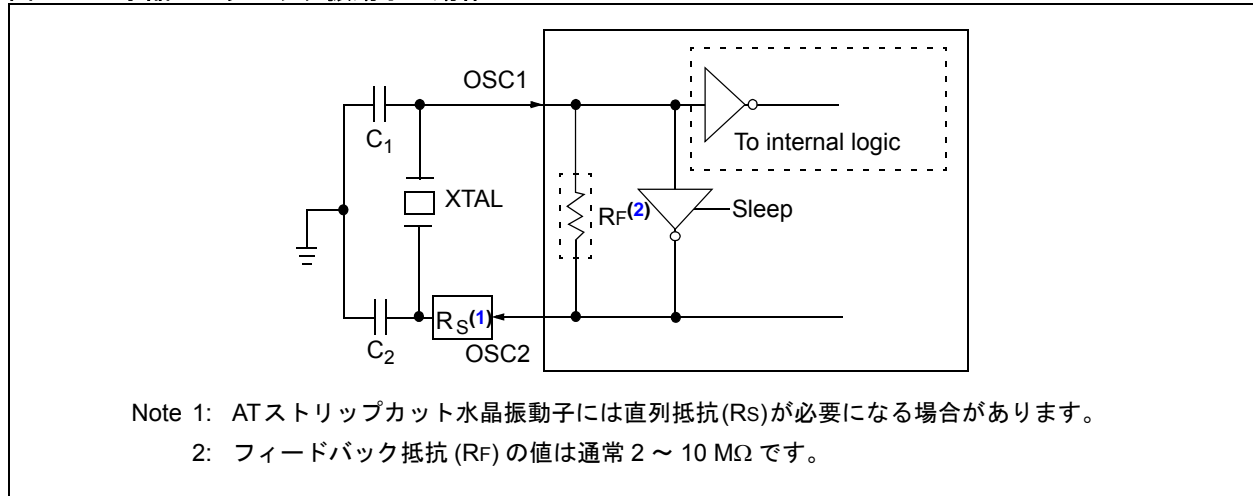
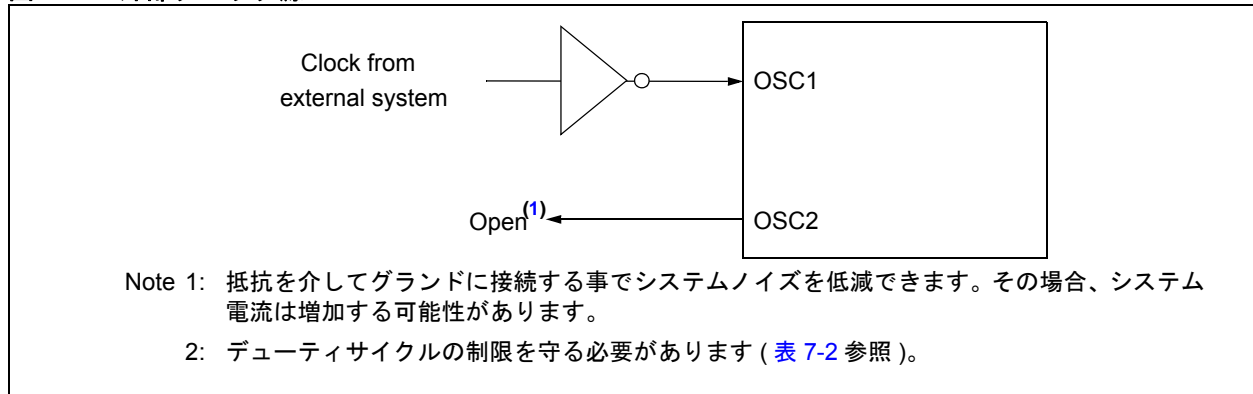


図 3-14: 外部クロック源



MCP25625

図 3-15: 外付けの直列共振水晶振動子回路

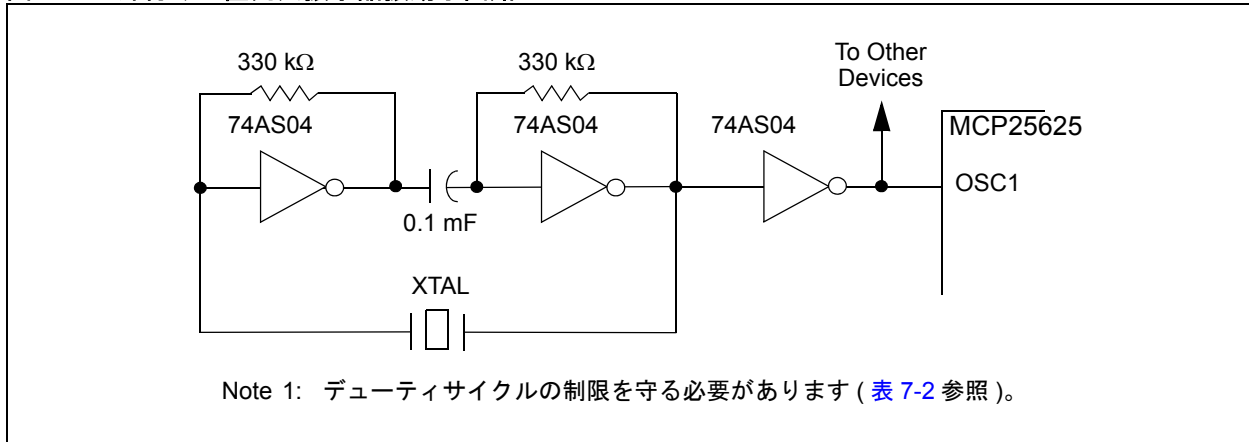


表 3-5: セラミック振動子向けコンデンサ容量の選定

検証したコンデンサ容量 (typ.)			
モード	周波数	OSC1	OSC2
HS	8.0 MHz	27 pF	27 pF
	16.0 MHz	22 pF	22 pF

ここに示すコンデンサの値は設計上の目安に過ぎません。
これらのコンデンサと下の振動子の組み合わせで起動および動作を検証しました。これらの値は最適値ではありません。
許容可能なオシレータ動作を得るために、コンデンサの値を上記から変更する必要があるかも知れません。アプリケーションで予測される全範囲の Vdd/ 温度条件でオシレータの性能を検証してください。
詳細は表 3-6 の下の Note を参照してください。

検証に使った振動子
4.0 MHz
8.0 MHz
16.0 MHz

表 3-6: 水晶振動子向けコンデンサ容量の選定

オシレータ タイプ (1)(4)	水晶振動子 周波数 (2)	検証したコンデンサ 容量 (typ.)	
		C1	C2
HS	4 MHz	27 pF	27 pF
	8 MHz	22 pF	22 pF
	20 MHz	15 pF	15 pF

ここに示すコンデンサの値は設計上の目安に過ぎません。
これらのコンデンサと下の水晶振動子の組み合わせで起動および動作を検証しました。これらの値は最適値ではありません。
許容可能なオシレータ動作を得るために、コンデンサの値を上記から変更する必要があるかも知れません。アプリケーションで予測される全範囲の Vdd/ 温度条件でオシレータの性能を検証してください。
詳細はこの表の下の Note を参照してください。

検証に使った水晶振動子 (3)
4.0 MHz
8.0 MHz
20.0 MHz

Note 1: コンデンサの容量を大きくするとオシレータの安定性は向上しますが、起動時間が長くなります。
2: 振動子は製品ごとに固有の特性を持つため、外付け部品の適正值については振動子メーカーに問い合わせてください。
3: 駆動レベルの低い水晶振動子のオーバードライブを予防するためにRsが必要になる場合があります。
4: アプリケーションで予測される全範囲の VDD/ 温度条件でオシレータの性能を検証してください。

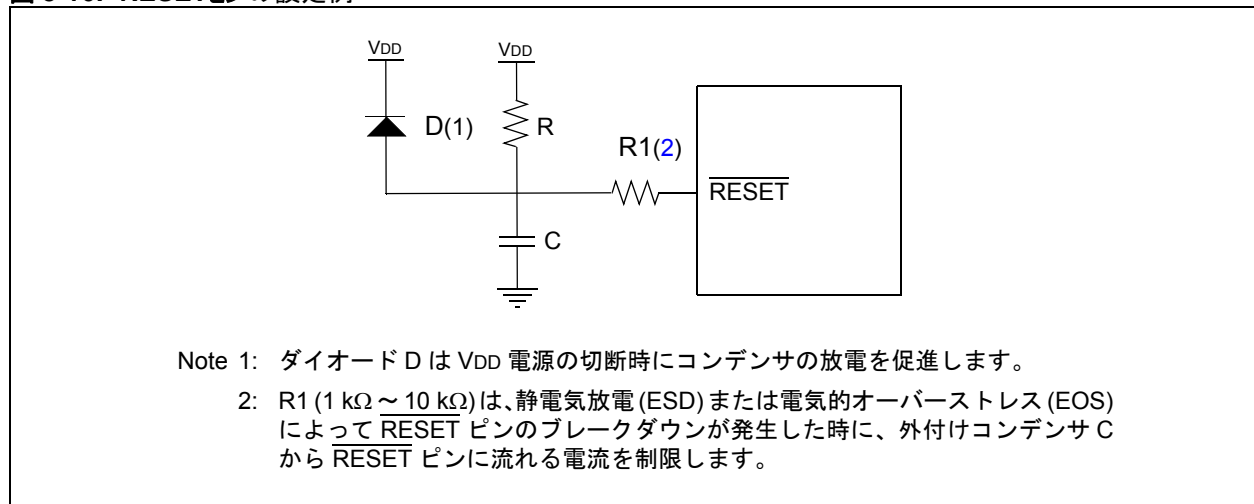
3.14 リセット

MCP25625 は以下の 2 通りの方法でリセットできます。

1. ハードウェア リセット - RESET ピンの LOW 駆動によるリセット
2. SPI リセット - SPI 命令によるリセット

どちらのリセットも機能的には同じです。デバイス起動後は、どちらかのリセットを実行してロジックとレジスタを確実に既定値状態に設定する事が重要です。ハードウェア リセットは、RESET ピンに RC 回路を接続する事で自動的に実行できます (図 3-16 参照)。Vdd が動作電圧に達した後にデバイスが少なくとも 2 μ s 間 (電氣的仕様値 tRL に従う) リセット状態に保持されるように RC 値を選定する必要があります。

図 3-16: RESET ピンの設定例



MCP25625

NOTE:

4.0 レジスタマップ

MCP25625 のレジスタマップを表 4-1 に示します。各レジスタのアドレスは、表の列 (上位 4 ビット) と行 (下位 4 ビット) の値から読み取れます。これらのレジスタは、データのシーケンシャル読み書きを最適化するように配置されています。一部の制御レジスタとス

テータス レジスタでは、SPI の Bit Modify 命令を使って個々のビットを変更できます。この命令は表 4-1 内で網掛けしたレジスタに対して使う事ができます。MCP25625 の制御レジスタを表 4-2 にまとめて示します。

表 4-1: CAN コントローラ関連のレジスタマップ (Note 1)

下位 アドレス ビット	上位アドレスビット							
	0000 xxxx	0001 xxxx	0010 xxxx	0011 xxxx	0100 xxxx	0101 xxxx	0110 xxxx	0111 xxxx
0000	RXF0SIDH	RXF3SIDH	RXM0SIDH	TXB0CTRL	TXB1CTRL	TXB2CTRL	RXB0CTRL	RXB1CTRL
0001	RXF0SIDL	RXF3SIDL	RXM0SIDL	TXB0SIDH	TXB1SIDH	TXB2SIDH	RXB0SIDH	RXB1SIDH
0010	RXF0EID8	RXF3EID8	RXM0EID8	TXB0SIDL	TXB1SIDL	TXB2SIDL	RXB0SIDL	RXB1SIDL
0011	RXF0EID0	RXF3EID0	RXM0EID0	TXB0EID8	TXB1EID8	TXB2EID8	RXB0EID8	RXB1EID8
0100	RXF1SIDH	RXF4SIDH	RXM1SIDH	TXB0EID0	TXB1EID0	TXB2EID0	RXB0EID0	RXB1EID0
0101	RXF1SIDL	RXF4SIDL	RXM1SIDL	TXB0DLC	TXB1DLC	TXB2DLC	RXB0DLC	RXB1DLC
0110	RXF1EID8	RXF4EID8	RXM1EID8	TXB0D0	TXB1D0	TXB2D0	RXB0D0	RXB1D0
0111	RXF1EID0	RXF4EID0	RXM1EID0	TXB0D1	TXB1D1	TXB2D1	RXB0D1	RXB1D1
1000	RXF2SIDH	RXF5SIDH	CNF3	TXB0D2	TXB1D2	TXB2D2	RXB0D2	RXB1D2
1001	RXF2SIDL	RXF5SIDL	CNF2	TXB0D3	TXB1D3	TXB2D3	RXB0D3	RXB1D3
1010	RXF2EID8	RXF5EID8	CNF1	TXB0D4	TXB1D4	TXB2D4	RXB0D4	RXB1D4
1011	RXF2EID0	RXF5EID0	CANINTE	TXB0D5	TXB1D5	TXB2D5	RXB0D5	RXB1D5
1100	BFPCTRL	TEC	CANINTF	TXB0D6	TXB1D6	TXB2D6	RXB0D6	RXB1D6
1101	TXRTSCTRL	REC	EFLG	TXB0D7	TXB1D7	TXB2D7	RXB0D7	RXB1D7
1110	CANSTAT	CANSTAT	CANSTAT	CANSTAT	CANSTAT	CANSTAT	CANSTAT	CANSTAT
1111	CANCTRL	CANCTRL	CANCTRL	CANCTRL	CANCTRL	CANCTRL	CANCTRL	CANCTRL

Note 1: 網掛けしたレジスタでは、Bit Modify 命令を使って個々のビットを操作できます。

表 4-2: 制御レジスタのまとめ

レジスタ 名	アドレス (Hex)	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/RST 値
BFPCTRL	0C	—	—	B1BFS	B0BFS	B1BFE	B0BFE	B1BFM	B0BFM	--00 0000
TXRTSCTRL	0D	—	—	B2RTS	B1RTS	B0RTS	B2RTSM	B1RTSM	B0RTSM	--xx x000
CANSTAT	xE	OPMOD2	OPMOD1	OPMOD0	—	ICOD2	ICOD1	ICOD0	—	100- 000-
CANCTRL	xF	REQOP2	REQOP1	REQOP0	ABAT	OSM	CLKEN	CLKPRE1	CLKPRE0	1110 0111
TEC	1C	送信エラーカウンタ (TEC)								0000 0000
REC	1D	受信エラーカウンタ (REC)								0000 0000
CNF3	28	SOF	WAKFIL	—	—	—	PHSEG22	PHSEG21	PHSEG20	00-- -000
CNF2	29	BTLMODE	SAM	PHSEG12	PHSEG11	PHSEG10	PRSEG2	PRSEG1	PRSEG0	0000 0000
CNF1	2A	SJW1	SJW0	BRP5	BRP4	BRP3	BRP2	BRP1	BRP0	0000 0000
CANINTE	2B	MERRE	WAKIE	ERRIE	TX2IE	TX1IE	TX0IE	RX1IE	RX0IE	0000 0000
CANINTF	2C	MERRF	WAKIF	ERRIF	TX2IF	TX1IF	TX0IF	RX1IF	RX0IF	0000 0000
EFLG	2D	RX1OVR	RX0OVR	TXBO	TXEP	RXEP	TXWAR	RXWAR	EWARN	0000 0000
TXB0CTRL	30	—	ABTF	MLOA	TXERR	TXREQ	—	TXP1	TXP0	-000 0-00
TXB1CTRL	40	—	ABTF	MLOA	TXERR	TXREQ	—	TXP1	TXP0	-000 0-00
TXB2CTRL	50	—	ABTF	MLOA	TXERR	TXREQ	—	TXP1	TXP0	-000 0-00
RXB0CTRL	60	—	RXM1	RXM0	—	RXRTR	BUKT	BUKT1	FILHIT0	-00- 0000
RXB1CTRL	70	—	RXM1	RXM0	—	RXRTR	FILHIT2	FILHIT1	FILHIT0	-00- 0000

MCP25625

4.1 メッセージ送信レジスタ

レジスタ 4-1: TXBnCTRL - 送信バッファ n 制御レジスタ (アドレス : 30h、40h、50h)

U-0	R-0	R-0	R-0	R/W-0	U-0	R/W-0	R/W-0
-	ABTF	MLOA	TXERR	TXREQ	—	TXP1	TXP0
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
-n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

- bit 7 **未実装** : 「0」として読み出し
- bit 6 **ABTF**: メッセージ中止フラグビット
1 = メッセージ送信は中止された
0 = メッセージ送信は正常に完了した
- bit 5 **MLOA**: メッセージ調停失敗ビット
1 = メッセージは送信中に調停に敗れた
0 = メッセージは送信中に調停に敗れなかった
- bit 4 **TXERR**: 送信エラー検出ビット
1 = メッセージ送信中にバスエラーが発生した
0 = メッセージ送信中にバスエラーは発生していない
- bit 3 **TXREQ**: メッセージ送信要求ビット
1 = バッファは送信を保留中 (MCU はこのビットをセットする事でメッセージの送信を要求する) -
このビットはメッセージ送信時に自動的にクリアされる
0 = バッファは送信を保留中ではない (MCU はこのビットをクリアする事でメッセージの送信中止
を要求できる)
- bit 2 **未実装** : 「0」として読み出し
- bit 1-0 **TXP<1:0>**: 送信バッファ優先度ビット
11 = 最上位のメッセージ優先度
10 = 第 2 位のメッセージ優先度
01 = 第 3 位のメッセージ優先度
00 = 最下位のメッセージ優先度

レジスタ 4-2: TXRTSCTRL – TXnRTS ピン制御 / ステータス レジスタ (アドレス : 0Dh)

U-0	U-0	R-x	R-x	R-x	R/W-0	R/W-0	R/W-0
-	—	B2RTS	B1RTS	B0RTS	B2RTSM	B1RTSM	B0RTSM
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

- bit 7-6 **未実装** : 「0」として読み出し
- bit 5 **B2RTS**: $\overline{\text{Tx2RTS}}$ ピン状態ビット
 - ピンがデジタル入力モード中の場合、 $\overline{\text{Tx2RTS}}$ ピンの状態を示す
 - ピンが「送信要求」モード中の場合、「0」として読み出し
- bit 4 **B1RTS**: $\overline{\text{Tx1RTS}}$ ピン状態ビット
 - ピンがデジタル入力モード中の場合、 $\overline{\text{Tx1RTS}}$ ピンの状態を示す
 - ピンが「送信要求」モード中の場合、「0」として読み出し
- bit 3 **B0RTS**: $\overline{\text{Tx0RTS}}$ ピン状態ビット
 - ピンがデジタル入力モード中の場合、 $\overline{\text{Tx0RTS}}$ ピンの状態を示す
 - ピンが「送信要求」モード中の場合、「0」として読み出し
- bit 2 **B2RTSM**: $\overline{\text{Tx2RTS}}$ ピンモードビット
 1 = ピンの立ち下がりエッジで TXB2 バッファのメッセージ送信を要求する
 0 = デジタル入力
- bit 1 **B1RTSM**: $\overline{\text{Tx1RTS}}$ ピンモードビット
 1 = ピンの立ち下がりエッジで TXB1 バッファのメッセージ送信を要求する
 0 = デジタル入力
- bit 0 **B0RTSM**: $\overline{\text{Tx0RTS}}$ ピンモードビット
 1 = ピンの立ち下がりエッジで TXB0 バッファのメッセージ送信を要求する
 0 = デジタル入力

レジスタ 4-3: TXBnSIDH - 送信バッファ n 標準 ID 上位レジスタ (アドレス : 31h、41h、51h)

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
SID10	SID9	SID8	SID7	SID6	SID5	SID4	SID3
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

- bit 7-0 **SID<10:3>**: 標準 ID ビット

MCP25625

レジスタ 4-4: TXBnSIDL - 送信バッファ n 標準 ID 下位レジスタ (アドレス : 32h、42h、52h)

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
SID2	SID1	SID0	—	EXIDE	—	EID17	EID16
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
-n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7-5 **SID<2:0>**: 標準 ID ビット
bit 4 **未実装**: 「0」として読み出し
bit 3 **EXIDE**: 拡張 ID イネーブルビット
 1 = メッセージは拡張 ID を送信する
 0 = メッセージは標準 ID を送信する
bit 2 **未実装**: 「0」として読み出し
bit 1-0 **EID<17:16>**: 拡張 ID ビット

レジスタ 4-5: TXBnEID8 - 送信バッファ n 拡張 ID 上位レジスタ (アドレス : 33h、43h、53h)

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
EID15	EID14	EID13	EID12	EID11	EID10	EID9	EID8
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
-n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7-0 **EID<15:8>**: 拡張 ID ビット

レジスタ 4-6: TXBnEID0 - 送信バッファ n 拡張 ID 下位レジスタ (アドレス : 34h、44h、54h)

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
EID7	EID6	EID5	EID4	EID3	EID2	EID1	EID0
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
-n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7-0 **EID<7:0>**: 拡張 ID ビット

レジスタ 4-7: TXBnDLC - 送信バッファ n データ長コード レジスタ (アドレス : 35h、45h、55h)

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
—	RTR	—	—	DLC3	DLC2	DLC1	DLC0
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7 **未実装** : 「0」として読み出し
 bit 6 **RTR**: リモート送信要求ビット
 1 = 送信メッセージをリモート送信要求にする
 0 = 送信メッセージをデータフレームにする
 bit 5-4 **未実装** : 「0」として読み出し
 bit 3-0 **DLC<3:0>**: データ長コードビット
 送信するデータのバイト長 (0 ~ 8 バイト) を設定します ⁽¹⁾。

Note 1: DLC ビットは 8 よりも大きな値に設定できますが、8 バイトだけが送信されます。

レジスタ 4-8: TXBnDm - 送信バッファ n データバイト m レジスタ (アドレス : 36h ~ 3Dh、46h ~ 4Dh、56h ~ 5Dh)

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
TXBnDm7	TXBnDm6	TXBnDm5	TXBnDm4	TXBnDm3	TXBnDm2	TXBnDm1	TXBnDm0
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7-0 **TXBnDm<7:0>**: 送信バッファ n データフィールド バイト m

MCP25625

4.2 メッセージ受信レジスタ

レジスタ 4-9: RXB0CTRL - 受信バッファ 0 制御レジスタ (アドレス : 60h)

U-0	R/W-0	R/W-0	U-0	R-0	R/W-0	R-0	R-0
-	RXM1	RXM0	—	RXRTR	BUKT	BUKT1	FILHIT0
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し

-n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7 **未実装** : 「0」として読み出し

bit 6-5 **RXM<1:0>**: 受信バッファ動作モードビット

11 = マスク / フィルタを OFF にして全てのメッセージを受信する

10 = フィルタ条件を満たす拡張 ID 付きの有効メッセージだけを受信する

01 = フィルタ条件を満たす標準 ID 付きの有効メッセージだけを受信する (拡張 ID フィルタレジスタ RXFnEID8 および RXFnEID0 を標準 ID 付きメッセージに対して適用しない)

00 = フィルタ条件を満たす標準 ID または拡張 ID を使った全ての有効メッセージを受信する (拡張 ID フィルタレジスタ RXFnEID8 および RXFnEID0 を標準 ID 付きメッセージの最初の 2 バイトのデータに対して適用する)

bit 4 **未実装** : 「0」として読み出し

bit 3 **RXRTR**: リモート送信要求受信ビット

1 = リモート送信要求を受信した

0 = リモート送信要求は受信していない

bit 2 **BUKT**: ロールオーバー イネーブルビット

1 = ロールオーバーを有効にする (RXB0 がフルの場合、RXB0 向けメッセージを RXB1 に書き込む)

0 = ロールオーバーを無効にする

bit 1 **BUKT1**: BUKT ビットの読み出し専用コピー (MCP25625 が内部で使用)

bit 0 **FILHIT0**: フィルター致ビット - メッセージの受信を承認したアクセプタンス フィルタを示す ⁽¹⁾

1 = アクセプタンス フィルタ 1 (RXF1)

0 = アクセプタンス フィルタ 0 (RXF0)

Note 1: RXB0 から RXB1 へのロールオーバーが発生した場合、FILHIT0 ビットはロールオーバーしたメッセージを承認したフィルタを示します。

レジスタ 4-10: RXB1CTRL - 受信バッファ 1 制御レジスタ (アドレス : 70h)

U-0	R/W-0	R/W-0	U-0	R-0	R-0	R-0	R-0
-	RXM1	RXM0	—	RXRTR	FILHIT2	FILHIT1	FILHIT0
bit 7							bit 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7 **未実装:** 「0」として読み出しbit 6-5 **RXM<1:0>:** 受信バッファ動作モードビット

11 = マスク / フィルタを OFF にして全てのメッセージを受信する
 10 = フィルタ条件を満たす拡張 ID 付きの有効メッセージだけを受信する
 01 = フィルタ条件を満たす標準 ID 付きの有効メッセージだけを受信する
 00 = フィルタ条件を満たす標準 ID または拡張 ID 付きの全ての有効メッセージを受信する

bit 4 **未実装:** 「0」として読み出しbit 3 **RXRTR:** リモート送信要求受信ビット

1 = リモート送信要求を受信した
 0 = リモート送信要求は受信していない

bit 2-0 **FILHIT<2:0>:** フィルター一致ビット - メッセージの受信を承認したアクセプタンス フィルタを示す

101 = アクセプタンス フィルタ 5 (RXF5)
 100 = アクセプタンス フィルタ 4 (RXF4)
 011 = アクセプタンス フィルタ 3 (RXF3)
 010 = アクセプタンス フィルタ 2 (RXF2)
 001 = アクセプタンス フィルタ 1 (RXF1) (RXB0CTRL レジスタの BUKT ビットがセットされている場合のみ)
 000 = アクセプタンス フィルタ 0 (RXF0) (RXB0CTRL レジスタの BUKT ビットがセットされている場合のみ)

MCP25625

レジスタ 4-11: BFPCTRL - RXnBF ピン制御 / ステータス レジスタ (アドレス : 0Ch)

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
-	—	B1BFS	B0BFS	B1BFE	B0BFE	B1BFM	B0BFM
bit 7							bit 0

凡例 :

R = 読み出し可能ビット	W = 書き込み可能ビット	U = 未実装ビット、「0」として読み出し
-n = POR 時の値	1 = ビットはセット	0 = ビットはクリア x = ビットは未知

- bit 7-6 **未実装** : 「0」として読み出し
- bit 5 **B1BFS**: $\overline{\text{Rx1BF}}$ ピン状態ビット (デジタル出力モード専用)
- Rx1BF を割り込みピンとして設定した場合、「0」として読み出し
- bit 4 **B0BFS**: $\overline{\text{Rx0BF}}$ ピン状態ビット (デジタル出力モード専用)
- Rx0BF を割り込みピンとして設定した場合、「0」として読み出し
- bit 3 **B1BFE**: $\overline{\text{Rx1BF}}$ ピン機能イネーブルビット
1 = ピン機能を有効にする (動作モードは B1BFM ビットで指定)
0 = ピン機能を無効 (ハイインピーダンス状態) にする
- bit 2 **B0BFE**: $\overline{\text{Rx0BF}}$ ピン機能イネーブルビット
1 = ピン機能を有効にする (動作モードは B0BFM ビットで指定)
0 = ピン機能を無効 (ハイインピーダンス状態) にする
- bit 1 **B1BFM**: $\overline{\text{Rx1BF}}$ ピン動作モードビット
1 = RXB1 に有効メッセージが転送された時に割り込みピンとして使う
0 = デジタル出力モード
- bit 0 **B0BFM**: $\overline{\text{Rx0BF}}$ ピン動作モードビット
1 = RXB0 に有効メッセージが転送された時に割り込みピンとして使う
0 = デジタル出力モード

レジスタ 4-12: RXBnSIDH - 受信バッファ n 標準 ID 上位レジスタ (アドレス : 61h、71h)

R-x	R-x	R-x	R-x	R-x	R-x	R-x	R-x
SID10	SID9	SID8	SID7	SID6	SID5	SID4	SID3
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7-0

SID<10:3>: 標準 ID ビット

これらのビットは受信メッセージの標準 ID の上位 8 ビットを格納します。

レジスタ 4-13: RXBnSIDL - 受信バッファ n 標準 ID 下位レジスタ (アドレス : 62h、72h)

R-x	R-x	R-x	R-x	R-x	U-0	R-x	R-x
SID2	SID1	SID0	SRR	IDE	—	EID17	EID16
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7-5

SID<2:0>: 標準 ID ビット

これらのビットは受信メッセージの標準 ID の下位 3 ビットを格納します。

bit 4

SRR: 標準フレーム リモート送信要求ビット (IDE ビット = 「0」の場合にのみ有効)

1 = 標準フレームのリモート送信要求を受信した

0 = 標準データフレームを受信した

bit 3

IDE: 拡張 ID フラグビット

このビットは、受信メッセージが標準または拡張フレームのどちらであったかを示します。

1 = 受信したメッセージは拡張フレーム

0 = 受信したメッセージは標準フレーム

bit 2

未実装: 「0」として読み出し

bit 1-0

EID<17:16>: 拡張 ID ビット

これらのビットは受信メッセージの拡張 ID の上位 2 ビットを格納します。

MCP25625

レジスタ 4-14: RXBnEID8 - 受信バッファ n 拡張 ID 上位レジスタ (アドレス : 63h、73h)

R-x	R-x	R-x	R-x	R-x	R-x	R-x	R-x
EID15	EID14	EID13	EID12	EID11	EID10	EID9	EID8
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
-n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7-0 **EID<15:8>**: 拡張 ID ビット
これらのビットは受信メッセージの拡張 ID の bit 15-8 を格納します。

レジスタ 4-15: RXBnEID0 - 受信バッファ n 拡張 ID 下位レジスタ (アドレス : 64h、74h)

R-x	R-x	R-x	R-x	R-x	R-x	R-x	R-x
EID7	EID6	EID5	EID4	EID3	EID2	EID1	EID0
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
-n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7-0 **EID<7:0>**: 拡張 ID ビット
これらのビットは受信メッセージの拡張 ID の下位 8 ビットを格納します。

レジスタ 4-16: RXBnDLC - 受信バッファ n データ長コード レジスタ (アドレス : 65h、75h)

R-x	R-x	R-x	R-x	R-x	R-x	R-x	R-x
—	RTR	RB1	RB0	DLC3	DLC2	DLC1	DLC0
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
-n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7 **未実装**: 「0」として読み出し
bit 6 **RTR**: 拡張フレーム リモート送信要求ビット (RXBnSID レジスタの IDE ビットが「1」の場合のみ有効)
 1 = 拡張フレームのリモート送信要求を受信した
 0 = 拡張データフレームを受信した
bit 5 **RB1**: 予約済みビット 1
bit 4 **RB0**: 予約済みビット 0
bit 3-0 **DLC<3:0>**: データ長コードビット
 受信したデータバイトの数を示します。

レジスタ 4-17: RXBnDm - 受信バッファ n データバイト m レジスタ (アドレス : 66h ~ 6Dh、76h ~ 7Dh)

R-x	R-x	R-x	R-x	R-x	R-x	R-x	R-x
RBnD7	RBnD6	RBnD5	RBnD4	RBnD3	RBnD2	RBnD1	RBnD0
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7-0 **RBnD<7:0>**: 受信バッファ n データフィールド バイト m
 受信メッセージの 8 バイトのデータを格納します。

4.3 アクセプタンス フィルタレジスタ

レジスタ 4-18: RXFnSIDH - フィルタ n 標準 ID 上位レジスタ (アドレス : 00h、04h、08h、10h、14h、18h) (Note 1)

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
SID10	SID9	SID8	SID7	SID6	SID5	SID4	SID3
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7-0 **SID<10:3>**: 標準 ID フィルタビット
 これらのビットは受信メッセージの標準 ID 部の bit <10:3> に適用するフィルタビットを保持します。

Note 1: コンフィグレーション モード以外のモードでは、マスクおよびフィルタ レジスタは「0」として読み出されます。

MCP25625

レジスタ 4-19: RXFnSIDL - フィルタ n 標準 ID 下位レジスタ (アドレス : 01h、05h、09h、11h、15h、19h) (Note 1)

R/W-x	R/W-x	R/W-x	U-0	R/W-x	U-0	R/W-x	R/W-x
SID2	SID1	SID0	—	EXIDE	—	EID17	EID16
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
-n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

- bit 7-5 **SID<2:0>**: 標準 ID フィルタビット
これらのビットは受信メッセージの標準 ID の bit <2:0> に適用するフィルタビットを保持します。
- bit 4 **未実装**: 「0」として読み出し
- bit 3 **EXIDE**: 拡張 ID イネーブルビット
1 = 拡張フレームにのみフィルタを適用する
0 = 標準フレームにのみフィルタを適用する
- bit 2 **未実装**: 「0」として読み出し
- bit 1-0 **EID<17:16>**: 拡張 ID フィルタビット
これらのビットは受信メッセージの拡張 ID 部の bit <17:16> に適用するフィルタビットを保持します。

Note 1: コンフィグレーション モード以外のモードでは、マスクおよびフィルタ レジスタは「0」として読み出されます。

レジスタ 4-20: RXFnEID8 - フィルタ n 拡張 ID 上位レジスタ (アドレス : 02h、06h、0Ah、12h、16h、1Ah) (Note 1)

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
EID15	EID14	EID13	EID12	EID11	EID10	EID9	EID8
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
-n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

- bit 7-0 **EID<15:8>**: 拡張 ID ビット
これらのビットは受信メッセージの拡張 ID 部の bit <15:8> に適用するフィルタビットを保持します。
対応する RXM ビットが「00」かつ EXIDE ビットが「0」の場合、これらのフィルタビットは受信データのバイト 0 に適用されます。

Note 1: コンフィグレーション モード以外のモードでは、マスクおよびフィルタ レジスタは「0」として読み出されます。

レジスタ 4-21: RXFnEID0 - フィルタ n 拡張 ID 下位レジスタ (アドレス : 03h、07h、0Bh、13h、17h、1Bh) (Note 1)

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
EID7	EID6	EID5	EID4	EID3	EID2	EID1	EID0
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7-0 **EID<7:0>**: 拡張 ID ビット

これらのビットは受信メッセージの拡張 ID 部の bit <7:0> に適用するフィルタビットを保持します。
 対応する RXM ビットが「00」かつ EXIDE ビットが「0」の場合、これらのフィルタビットは受信データのバイト 1 に適用されます。

Note 1: コンフィグレーション モード以外のモードでは、マスクおよびフィルタ レジスタは「0」として読み出されます。

レジスタ 4-22: RXMnSIDH - マスク n 標準 ID 上位レジスタ (アドレス : 20h、24h)(Note 1)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
SID10	SID9	SID8	SID7	SID6	SID5	SID4	SID3
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7-0 **SID<10:3>**: 標準 ID マスクビット

これらのビットは受信メッセージの標準 ID 部の bit <10:3> に適用するマスクビットを保持します。

Note 1: コンフィグレーション モード以外のモードでは、マスクおよびフィルタ レジスタは「0」として読み出されます。

MCP25625

レジスタ 4-23: RXMnSIDL – マスク n 標準 ID 下位レジスタ (アドレス : 21h、25h)(Note 1)

R/W-0	R/W-0	R/W-0	U-0	U-0	U-0	R/W-0	R/W-0
SID2	SID1	SID0	—	—	—	EID17	EID16
bit 7						bit 0	

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」 として読み出し
-n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7-5 **SID<2:0>**: 標準 ID マスクビット

これらのビットは受信メッセージの標準 ID 部の bit <2:0> に適用するマスクビットを保持します。

bit 4-2 **未実装**: 「0」 として読み出し

bit 1-0 **EID<17:16>**: 拡張 ID マスクビット

これらのビットは受信メッセージの拡張 ID 部の bit <17:16> に適用するマスクビットを保持します。

Note 1: コンフィグレーション モード以外のモードでは、マスクおよびフィルタ レジスタは「0」 として読み出されます。

レジスタ 4-24: RXMnEID8 – マスク n 拡張上位レジスタ (アドレス : 22h、26h)(Note 1)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EID15	EID14	EID13	EID12	EID11	EID10	EID9	EID8
bit 7						bit 0	

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」 として読み出し
-n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7-0 **EID<15:8>**: 拡張 ID ビット

これらのビットは受信メッセージの拡張 ID 部の bit <15:8> に適用するマスクビットを保持します。
対応する RXM ビットが「00」 かつ EXIDE ビットが「0」 の場合、これらのビットは受信データの
バイト 0 に適用されます。

Note 1: コンフィグレーション モード以外のモードでは、マスクおよびフィルタ レジスタは「0」 として読み出されます。

レジスタ 4-25: RXMnEID0 - マスク n 拡張 ID 下位レジスタ (アドレス : 23h、27h)(Note 1)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EID7	EID6	EID5	EID4	EID3	EID2	EID1	EID0
bit 7							bit 0

凡例:

R = 読み出し可能ビット

W = 書き込み可能ビット

U = 未実装ビット、「0」として読み出し

-n = POR 時の値

1 = ビットはセット

0 = ビットはクリア

x = ビットは未知

bit 7-0

EID<7:0>: 拡張 ID マスクビット

これらのビットは受信メッセージの拡張 ID 部の bit <7:0> に適用するマスクビットを保持します。対応する RXM ビットが「00」かつ EXIDE ビットが「0」である場合、これらのビットは受信データのバイト 1 に適用されます。

Note 1: コンフィグレーション モード以外のモードでは、マスクおよびフィルタ レジスタは「0」として読み出されます。

4.4 ビット時間コンフィグレーション レジスタ

レジスタ 4-26: CNF1 - コンフィグレーション 1 レジスタ (アドレス : 2Ah)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
SJW1	SJW0	BRP5	BRP4	BRP3	BRP2	BRP1	BRP0
bit 7							bit 0

凡例:

R = 読み出し可能ビット

W = 書き込み可能ビット

U = 未実装ビット、「0」として読み出し

-n = POR 時の値

1 = ビットはセット

0 = ビットはクリア

x = ビットは未知

bit 7-6

SJW<1:0>: 同期ジャンプ幅ビット11 = ジャンプ幅を 4 x T_Q に設定する10 = ジャンプ幅を 3 x T_Q に設定する01 = ジャンプ幅を 2 x T_Q に設定する00 = ジャンプ幅を 1 x T_Q に設定する

bit 5-0

BRP<5:0>: baud レート プリスケアラ ビット $T_Q = 2 \times (BRP + 1) / F_{osc}$

MCP25625

レジスタ 4-27: CNF2 - コンフィグレーション 2 レジスタ (アドレス : 29h)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
BTLMODE	SAM	PHSEG12	PHSEG11	PHSEG10	PRSEG2	PRSEG1	PRSEG0
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
-n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

- bit 7 **BTLMODE:** PS2 ビット時間長ビット
1 = PS2 セグメント長は CNF3 レジスタの PHSEG2<2:0> ビットで定義する
0 = PS1 と IPT (2 T_Q) の大きい方を PS2 セグメント長とする
- bit 6 **SAM:** サンプルポイント コンフィグレーション ビット
1 = サンプルポイントでバスラインを 3 回サンプリングする
0 = サンプルポイントでバスラインを 1 回サンプリングする
- bit 5-3 **PHSEG1<2:0>:** PS1 セグメント長ビット
(PHSEG1 + 1) x T_Q
- bit 2-0 **PRSEG<2:0>:** 伝播セグメント長ビット
(PRSEG + 1) x T_Q

レジスタ 4-28: CNF3 - コンフィグレーション 3 レジスタ (アドレス : 28h)

R/W-0	R/W-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0
SOF	WAKFIL	—	—	—	PHSEG22	PHSEG21	PHSEG20
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
-n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

- bit 7 **SOF:** SOF (Start of Frame) 信号ビット
CANCTRL レジスタの CLKEN ビット = 1 の場合 :
1 = CLKOUT ピンを SOF 信号用に使う
0 = CLKOUT ピンをクロック出力用に使う
CANCTRL レジスタの CLKEN ビットが「0」の場合、このビットはドントケアです。
- bit 6 **WAKFIL:** 復帰フィルタビット
1 = 復帰フィルタを有効にする
0 = 復帰フィルタを無効にする
- bit 5-3 **未実装:** 「0」として読み出し
- bit 2-0 **PHSEG2<2:0>:** PS2 セグメント長ビット
(PHSEG2 + 1) x T_Q
PS2 セグメントの最小有効長は 2 T_Q です。

4.5 エラー検出レジスタ

レジスタ 4-29: TEC - 送信エラーカウンタ レジスタ (アドレス : 1Ch)

R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
TEC7	TEC6	TEC5	TEC4	TEC3	TEC2	TEC1	TEC0
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7-0 **TEC<7:0>**: 送信エラーカウンタ ビット

レジスタ 4-30: REC - 受信エラーカウンタ レジスタ (アドレス : 1Dh)

R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
REC7	REC6	REC5	REC4	REC3	REC2	REC1	REC0
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 7-0 **REC<7:0>**: 受信エラーカウンタ ビット

MCP25625

レジスタ 4-31: EFLG - エラーフラグ レジスタ (アドレス : 2Dh)

R/W-0	R/W-0	R-0	R-0	R-0	R-0	R-0	R-0
RX1OVR	RX0OVR	TXBO	TXEP	RXEP	TXWAR	RXWAR	EWARN
bit 7							bit 0

凡例 :

R = 読み出し可能ビット

W = 書き込み可能ビット

U = 未実装ビット、「0」として読み出し

-n = POR 時の値

1 = ビットはセット

0 = ビットはクリア

x = ビットは未知

- bit 7 **RX1OVR:** 受信バッファ 1 オーバーフロー フラグビット
- このビットは、CANINTF レジスタの RX1IF ビットが「1」の時に RXB1 向けの有効メッセージを受信した場合にセットされます。
 - このビットは MCU によってリセットする必要があります。
- bit 6 **RX0OVR:** 受信バッファ 0 オーバーフロー フラグビット
- このビットは、CANINTF レジスタの RX0IF ビットが「1」の時に RXB0 向けの有効メッセージを受信した場合にセットされます。
 - このビットは MCU によってリセットする必要があります。
- bit 5 **TXBO:** バス OFF エラー フラグビット
- このビットは TEC が 255 に達するとセットされます。
 - このビットはバスリカバリ シーケンスに成功するとクリアされます。
- bit 4 **TXEP:** 送信エラーパッシブ フラグビット
- このビットは TEC が 128 以上の場合にセットされます。
 - このビットは TEC が 128 を下回るとリセットされます。
- bit 3 **RXEP:** 受信エラーパッシブ フラグビット
- このビットは REC が 128 以上の場合にセットされます。
 - このビットは REC が 128 を下回るとリセットされます。
- bit 2 **TXWAR:** 送信エラー警告フラグビット
- このビットは TEC が 96 以上の場合にセットされます。
 - このビットは TEC が 96 を下回るとリセットされます。
- bit 1 **RXWAR:** 受信エラー警告フラグビット
- このビットは REC が 96 以上の場合にセットされます。
 - このビットは REC が 96 を下回るとリセットされます。
- bit 0 **EWARN:** エラー警告フラグビット
- このビットは TEC または REC が 96 以上 (TXWAR または RXWAR ビットが「1」) の場合にセットされます。
 - このビットは REC と TEC の両方が 96 を下回るとリセットされます。

4.6 割り込みレジスタ

レジスタ 4-32: CANINTE - 割り込みイネーブル レジスタ (アドレス : 2Bh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
MERRE	WAKIE	ERRIE	TX2IE	TX1IE	TX0IE	RX1IE	RX0IE
bit 7							bit 0

凡例 :

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

- bit 7 **MERRE:** メッセージエラー割り込みイネーブルビット
 1 = メッセージ送受信中のエラー発生時に割り込む
 0 = この割り込みを無効にする
- bit 6 **WAKIE:** 復帰割り込みイネーブルビット
 1 = CAN バス アクティビティ検出時に割り込む
 0 = この割り込みを無効にする
- bit 5 **ERRIE:** エラー割り込みイネーブルビット (EFLG レジスタ内の複数エラー要因を反映)
 1 = EFLG エラー条件が変化した時に割り込む
 0 = この割り込みを無効にする
- bit 4 **TX2IE:** 送信バッファ 2 エンプティ割り込みイネーブルビット
 1 = TXB2 がエンプティになった時に割り込む
 0 = この割り込みを無効にする
- bit 3 **TX1IE:** 送信バッファ 1 エンプティ割り込みイネーブルビット
 1 = TXB1 がエンプティになった時に割り込む
 0 = この割り込みを無効にする
- bit 2 **TX0IE:** 送信バッファ 0 エンプティ割り込みイネーブルビット
 1 = TXB0 がエンプティになった時に割り込む
 0 = この割り込みを無効にする
- bit 1 **RX1IE:** 受信バッファ 1 フル割り込みイネーブルビット
 1 = RXB1 にメッセージを受信した時に割り込む
 0 = この割り込みを無効にする
- bit 0 **RX0IE:** 受信バッファ 0 フル割り込みイネーブルビット
 1 = RXB0 にメッセージを受信した時に割り込む
 0 = この割り込みを無効にする

MCP25625

レジスタ 4-33: CANINTF - 割り込みフラグ レジスタ (アドレス : 2Ch)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
MERRF	WAKIF	ERRIF	TX2IF	TX1IF	TX0IF	RX1IF	RX0IF
bit 7							bit 0

凡例 :

R = 読み出し可能ビット	W = 書き込み可能ビット	U = 未実装ビット、「0」として読み出し
-n = POR 時の値	1 = ビットはセット	0 = ビットはクリア x = ビットは未知

- bit 7 **MERRF:** メッセージエラー割り込みフラグビット
1 = この割り込みが保留中(割り込み条件をリセットするには、MCUによってこのビットをクリアする必要があります)
0 = この割り込みは保留中ではない
- bit 6 **WAKIF:** 復帰割り込みフラグビット
1 = この割り込みが保留中(割り込み条件をリセットするには、MCUによってこのビットをクリアする必要があります)
0 = この割り込みは保留中ではない
- bit 5 **ERRIF:** エラー割り込みフラグビット (EFLG レジスタ内の複数エラー要因を反映)
1 = この割り込みが保留中(割り込み条件をリセットするには、MCUによってこのビットをクリアする必要があります)
0 = この割り込みは保留中ではない
- bit 4 **TX2IF:** 送信バッファ 2 エンプティ割り込みフラグビット
1 = この割り込みが保留中(割り込み条件をリセットするには、MCUによってこのビットをクリアする必要があります)
0 = この割り込みは保留中ではない
- bit 3 **TX1IF:** 送信バッファ 1 エンプティ割り込みフラグビット
1 = この割り込みが保留中(割り込み条件をリセットするには、MCUによってこのビットをクリアする必要があります)
0 = この割り込みは保留中ではない
- bit 2 **TX0IF:** 送信バッファ 0 エンプティ割り込みフラグビット
1 = この割り込みが保留中(割り込み条件をリセットするには、MCUによってこのビットをクリアする必要があります)
0 = この割り込みは保留中ではない
- bit 1 **RX1IF:** 受信バッファ 1 フル割り込みフラグビット
1 = この割り込みが保留中(割り込み条件をリセットするには、MCUによってこのビットをクリアする必要があります)
0 = この割り込みは保留中ではない
- bit 0 **RX0IF:** 受信バッファ 0 フル割り込みフラグビット
1 = この割り込みが保留中(割り込み条件をリセットするには、MCUによってこのビットをクリアする必要があります)
0 = この割り込みは保留中ではない

4.7 CAN 制御レジスタ

レジスタ 4-34: CANCTRL - CAN 制御レジスタ (アドレス: XFh)

R/W-1	R/W-0	R/W-0	R/W-0	R/W-0	R/W-1	R/W-1	R/W-1
REQOP2	REQOP1	REQOP0	ABAT	OSM	CLKEN	CLKPRE1	CLKPRE0
bit 7							bit 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

- bit 7-5 **REQOP<2:0>:** 動作モード要求ビット
 000 = 通常動作モードに設定する
 001 = スリープモードに設定する
 010 = ループバック モードに設定する
 011 = リッスンオンリー モードに設定する
 100 = コンフィグレーション モードに設定する
 上記以外の値は全て無効です。電源投入時の REQOP は「111」です。
- bit 4 **ABAT:** 保留中の全送信中止ビット
 1 = 全ての保留中送信バッファの送信中止を要求する
 0 = この要求を無効にする
- bit 3 **OSM:** ワンショット モードビット
 1 = ワンショット モードを有効にする (メッセージ送信を 1 回だけ試行する)
 0 = ワンショット モードを無効にする (必要に応じてメッセージ送信を再試行する)
- bit 2 **CLKEN:** CLKOUT ピン イネーブルビット
 1 = CLKOUT ピンを有効にする
 0 = CLKOUT ピンを無効 (ハイインピーダンス状態) にする
- bit 1-0 **CLKPRE<1:0>:** CLKOUT ピン プリスケアラ ビット
 00 = FCLKOUT = システムクロック /1
 01 = FCLKOUT = システムクロック /2
 10 = FCLKOUT = システムクロック /4
 11 = FCLKOUT = システムクロック /8

MCP25625

レジスタ 4-35: CANSTAT - CAN ステータス レジスタ (アドレス : XEh)

R-1	R-0	R-0	U-0	R-0	R-0	R-0	U-0
OPMOD2	OPMOD1	OPMOD0	—	ICOD2	ICOD1	ICOD0	—
bit 7							bit 0

凡例 :

R = 読み出し可能ビット

W = 書き込み可能ビット

U = 未実装ビット、「0」として読み出し

-n = POR 時の値

1 = ビットはセット

0 = ビットはクリア

x = ビットは未知

bit 7-5

OPMOD<2:0>: 動作モードビット

000 = デバイスは通常動作モード中

001 = デバイスはスリープモード中

010 = デバイスはループバック モード中

011 = デバイスはリッスンオンリー モード中

100 = デバイスはコンフィグレーション モード中

bit 4

未実装: 「0」として読み出し

bit 3-1

ICOD<2:0>: 割り込みフラグコード ビット

000 = 割り込みは発生していない

001 = エラー割り込み

010 = 復帰割り込み

011 = TXB0 割り込み

100 = TXB1 割り込み

101 = TXB2 割り込み

110 = RXB0 割り込み

111 = RXB1 割り込み

bit 0

未実装: 「0」として読み出し

5.0 SPI インターフェイス

MCP25625 は、多くのマイクロコントローラが備える SPI (Serial Peripheral Interface) ポートと直接連携し、モード「0,0」とモード「1,1」をサポートします。

命令とデータは SI ピンを介して MCP25625 に入力します。データは SCK の立ち上がりエッジに同期して入力されます。MCP25625 は SCK の立ち上がりエッジに同期して SO ライン上でデータを駆動します。全ての動作の実行中は、CS ピンを LOW に保持する必要があります。

表 5-1 に、各動作の命令バイトを示します。モード「0,0」および「1,1」動作の詳細な入出力タイミングについては、図 5-10 と図 5-11 を参照してください。

Note 1: MCP25625 は、CS が LOW に遷移した後の最初のバイトが命令バイトである事を期待します。従って次の命令を呼び出すには、CS を一度 HIGH にした後に LOW にする必要があります。

表 5-1: SPI 命令セット

名称	書式	概要
RESET	1100 0000	内部レジスタを既定値状態にし、コンフィグレーションモードに設定します。
READ	0000 0011	選択したアドレスを起点としてレジスタからデータを読み出します。
READ RX BUFFER	1001 0nm0	受信バッファを読み出します。「n,m」によってアドレスポインタの位置を指定 (4 つのアドレスから 1 つを選択) する事で、Read 命令のオーバーヘッドを削減します。(Note 1)。
WRITE	0000 0010	選択したアドレスを起点としてレジスタにデータを書き込みます。
LOAD TX BUFFER	0100 0abc	送信バッファに書き込みます。「a,b,c」によってアドレスポインタの位置を指定 (6 つのアドレスから 1 つを選択) する事で、Write 命令のオーバーヘッドを削減します。
RTS (メッセージ 送信要求)	1000 0nnn	送信バッファからの送信シーケンスを開始するようコントローラに要求します。 <div style="text-align: center;"> <p>1000 0nnn</p> <p>TXB2 に対する送信要求 TXB0 に対する送信要求</p> <p>TXB1 に対する送信要求</p> </div>
READ STATUS	1010 0000	送受信機能に関する複数のステータスビットを一度に読み出す一括ポーリング命令です。
RX STATUS	1011 0000	受信メッセージの一致フィルタとメッセージタイプ (標準 / 拡張、データ / リモート) を一度に読み出す一括ポーリング命令です。
BIT MODIFY	0000 0101	特定レジスタ内の個々のビットをセットまたはクリアします (Note 2)。

Note 1: CS が HIGH に遷移すると、対応する RX フラグビット (CANINTF レジスタの RXnIF ビット) はクリアされます。

2: BIT MODIFY 命令は一部のレジスタに対してのみ使えます。非対応レジスタに対してこの命令を実行すると、マスクは FFh に設定されます。特定のレジスタに対してこの命令が使えるかどうかは、4.0「レジスタマップ」内のレジスタマップを参照してください。

5.1 RESET 命令

RESET 命令を使うと、MCP25625 の内部レジスタを再初期化してコンフィグレーションモードに設定できます。この命令は RESET ピンと同じ機能を SPI インターフェイス経由で提供します。

RESET 命令は 1 バイト命令であるため、CS を LOW に駆動する事によってデバイスを選択 → 命令バイトを送信 → CS を HIGH に戻すといった手順が必要です。RESET 命令の送信 (または RESET ピンの LOW への駆動) は、起動時初期化シーケンスの一部として実行する事を強く推奨します。

5.2 READ 命令

CS ピンを LOW に駆動した後に、MCP25625 へ READ 命令と 8 ビットアドレス (A7 ~ A0) を送信します。すると、指定アドレス位置のレジスタ内のデータが SO ピン上でシフトアウトされます。

1 バイトのデータをシフトアウトするたびに、内部アドレスポインタは自動的に次のアドレスへインクリメントします。従って、クロックパルスを供給し続ける事で、次のレジスタアドレスを読み出す事ができます。この方式により、任意数の連続したレジスタアドレスを順番に読み出す事ができます。読み出し動作は、CS ピンの HIGH への遷移によって終了します (図 5-2 参照)。

5.3 READ RX BUFFER 命令

READ RX BUFFER 命令(図 5-3)を使うと、受信バッファのアドレスを素早く指定して読み出す事ができます。この命令は 1 バイト分(アドレスバイト分)の SPI オーバーヘッドを削減します。アドレスポインタ位置を指す 4 通りの値を命令バイトの中で指定できます。命令バイトを送信すると、コントローラは指定アドレス位置のデータをクロックに同期して出力します。READ 命令と同様に、連続したアドレスを順番に読み出す事も可能です。CS が HIGH に遷移して命令の実行が終了すると、対応する受信フラグ(CANINTF レジスタの RXnIF ビット)が自動的にクリアされます。これにより、SPI オーバーヘッドはさらに減少します。

5.4 WRITE 命令

CS ピンを LOW に駆動した後に、WRITE 命令とアドレスバイトに続いて少なくとも 1 バイトのデータを MCP25625 に送信します。

CS が LOW である間は、データバイトをクロックに同期して送信し続ける事で、後続のレジスタに順番に書き込む事ができます。1 バイトのデータは、D0 ビットの SCK 立ち上がりエッジで、指定されたアドレスへ実際に書き込まれます。8 個のビットが書き込まれる前に CS ラインが HIGH に遷移した場合、そのデータバイトの書き込みは中止されますが、命令内でこれよりも前のデータバイトは正常に書き込まれます。バイト書き込みシーケンスの詳細については、図 5-4 のタイミング図を参照してください。

5.5 LOAD TX BUFFER 命令

WRITE 命令とは異なり、LOAD TX BUFFER 命令には 8 ビットアドレスは不要です(図 5-5 参照)。この 8 ビット命令を使うと、アドレスポインタを 6 つのアドレス(3 つの送信バッファの「ID」または「データ」アドレス)の 1 つに設定して素早く送信バッファに書き込めます。

5.6 RTS (送信要求) 命令

RTS 命令を使うと、1 つまたは複数の送信バッファからのメッセージ送信を開始できます。

CS ピンを LOW に駆動する事によって MCP25625 を選択した後に、RTS 命令バイトを送信します。図 5-6 に示すように、この命令の最後の 3 ビットを使って送信バッファを指定します。

この命令は、各バッファに対応する TxBnCTRLT レジスタの TXREQ ビットをセットします。最後の 3 ビットの一部または全てを 1 命令でセットできます。nnn = 000 で RTS 命令を送信した場合、命令は無視されます。

5.7 READ STATUS 命令

READ STATUS 命令を使うと、メッセージの送受信でよく使われる複数個のステータスビットに 1 命令でアクセスできます。

CS ピンを LOW に駆動する事で MCP25625 を選択した後に、READ STATUS 命令バイトを MCP25625 へ送信します(図 5-8 参照)。命令バイトを送信すると、MCP25625 はステータスを格納した 8 ビットデータを返します。

その後も CS ピンを LOW に保持したまま SCK 上でクロックの供給を続ける限り、MCP25625 はステータスビットを出力し続けます。

この命令によって返される各ステータスビットは、READ 命令と適切なレジスタアドレスを使って読み出す事もできます。

5.8 RX STATUS 命令

RX STATUS 命令(図 5-9)を使うと、メッセージに一致したフィルタとメッセージのタイプ(標準、拡張、リモート)を素早く判別できます。命令バイトを送信すると、コントローラはステータスデータを格納した 8 ビットデータを返します。その後も CS ピンを LOW に保持したままクロックの供給を続ける限り、コントローラは同じステータスビットを出力し続けます。

5.9 BIT MODIFY 命令

BIT MODIFY 命令を使うと、一部のステータスおよび制御レジスタ内の個々のビットをセットまたはクリアできます。この命令は一部のレジスタに対してのみ使えます。各レジスタに対するこの命令の使用の可否については、4.0「レジスタマップ」を参照してください。

Note: 非対応のレジスタに対して BIT MODIFY 命令を使うと、マスクは FFh に設定されます。これはレジスタに対するバイト書き込みを許可しますが、ビット変更は許可しません。

CS ピンを LOW に駆動する事でデバイスを選択した後に、BIT MODIFY 命令を MCP25625 に送信します。命令に続いてレジスタのアドレス、マスクバイト、データバイトを送信します。

マスクバイトはレジスタ内で変更を許可するビットを指定します。マスクバイト内のビットを「1」にセットする事でレジスタ内の対応するビットの変更を許可し、「0」にクリアする事で変更を禁止します(図 5-1 参照)。

データバイトは、レジスタ内の変更を許可したビットに書き込む値を指定します。データバイト内で「1」のビットはレジスタ内の対応するビットをセットし、「0」のビットは対応するビットをクリアします(マスクバイト内の対応するビットが「1」にセットされている場合)(図 5-7 参照)。

図 5-1: BIT MODIFY 命令

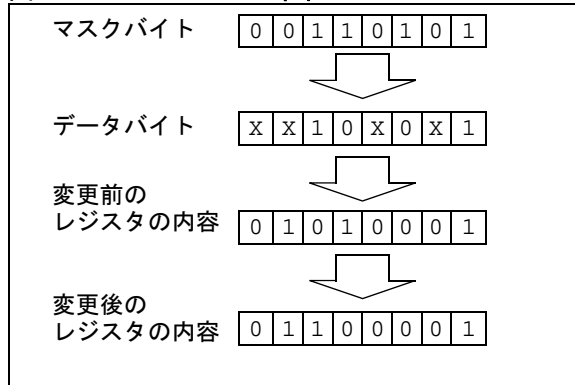


図 5-2: READ 命令

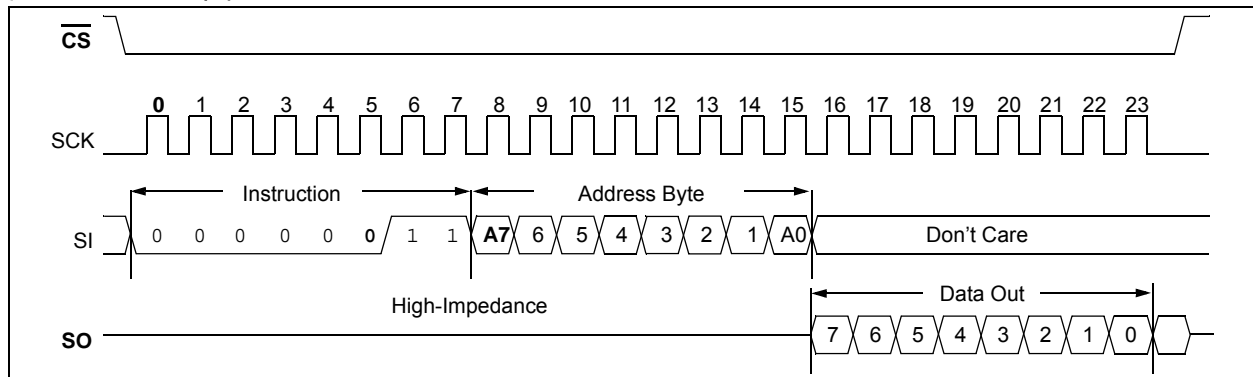


図 5-3: READ RX BUFFER 命令

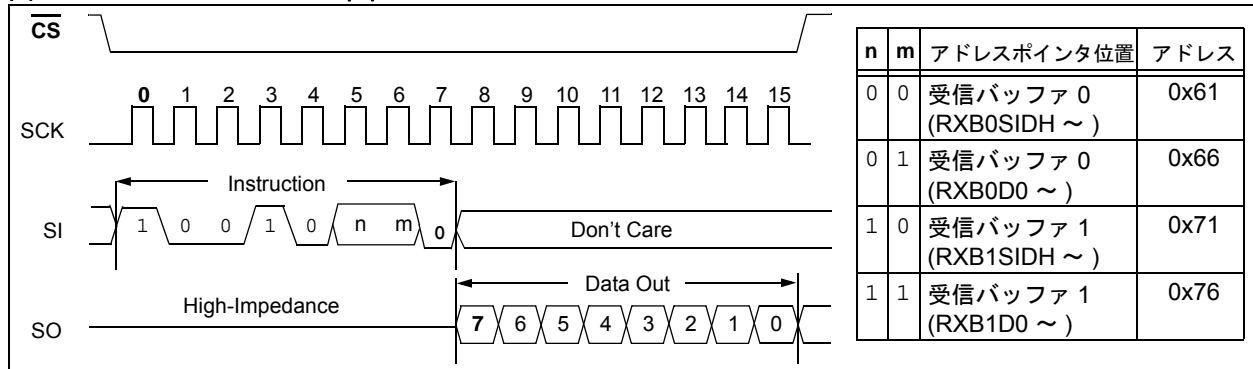
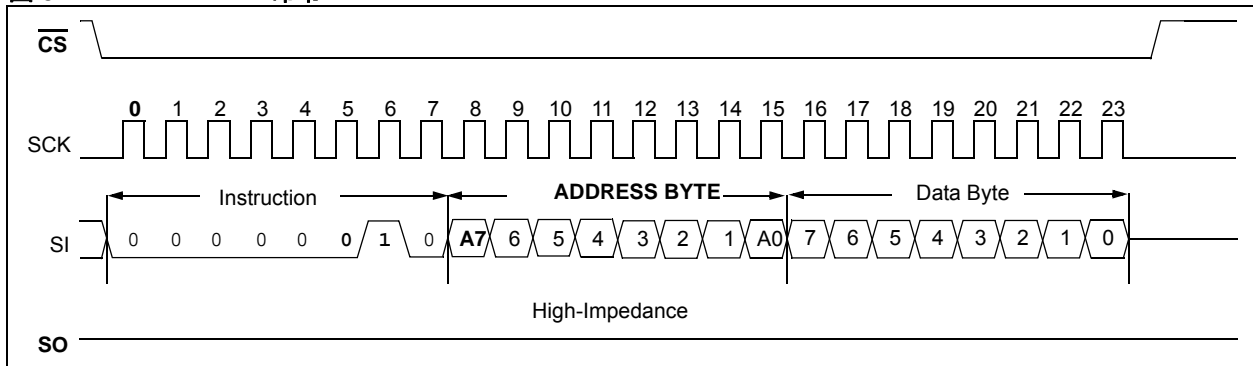


図 5-4: BYTE WRITE 命令



MCP25625

図 5-5: LOAD TX BUFFER 命令

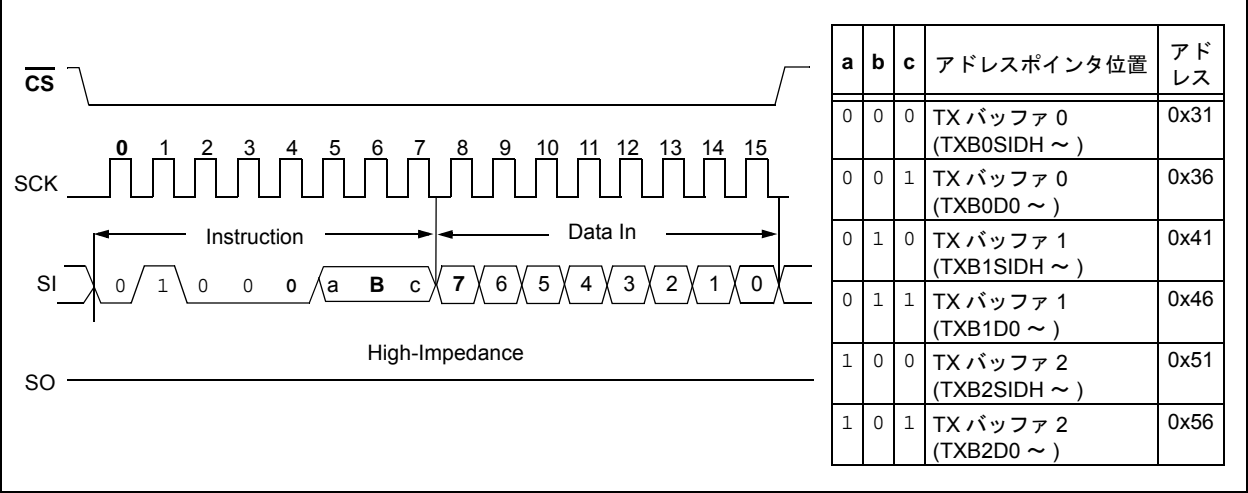


図 5-6: RTS (送信要求) 命令

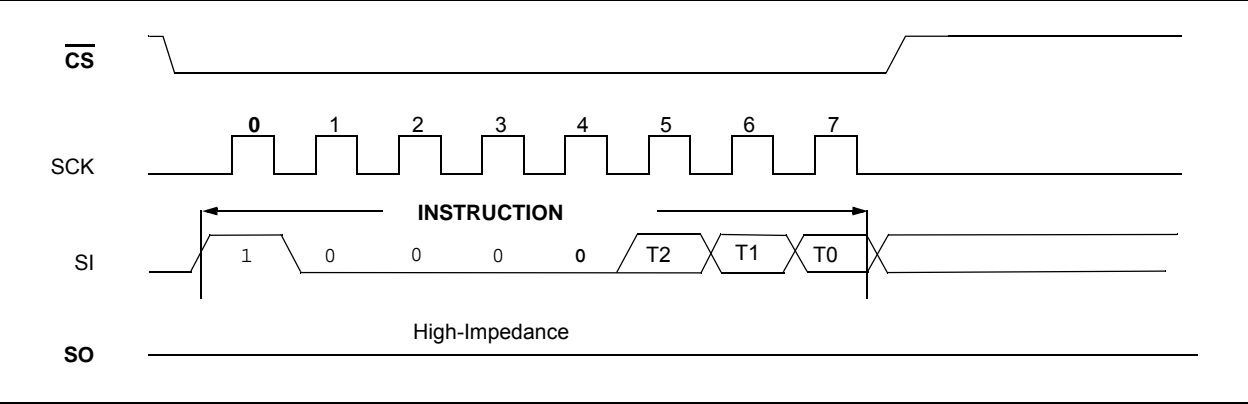


図 5-7: BIT MODIFY 命令

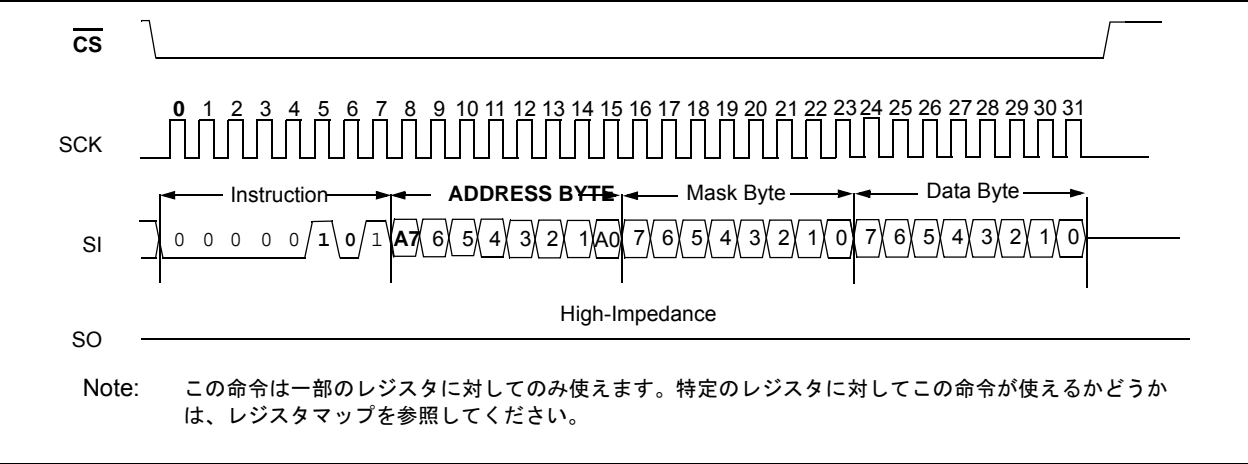


図-8: READ STATUS命令

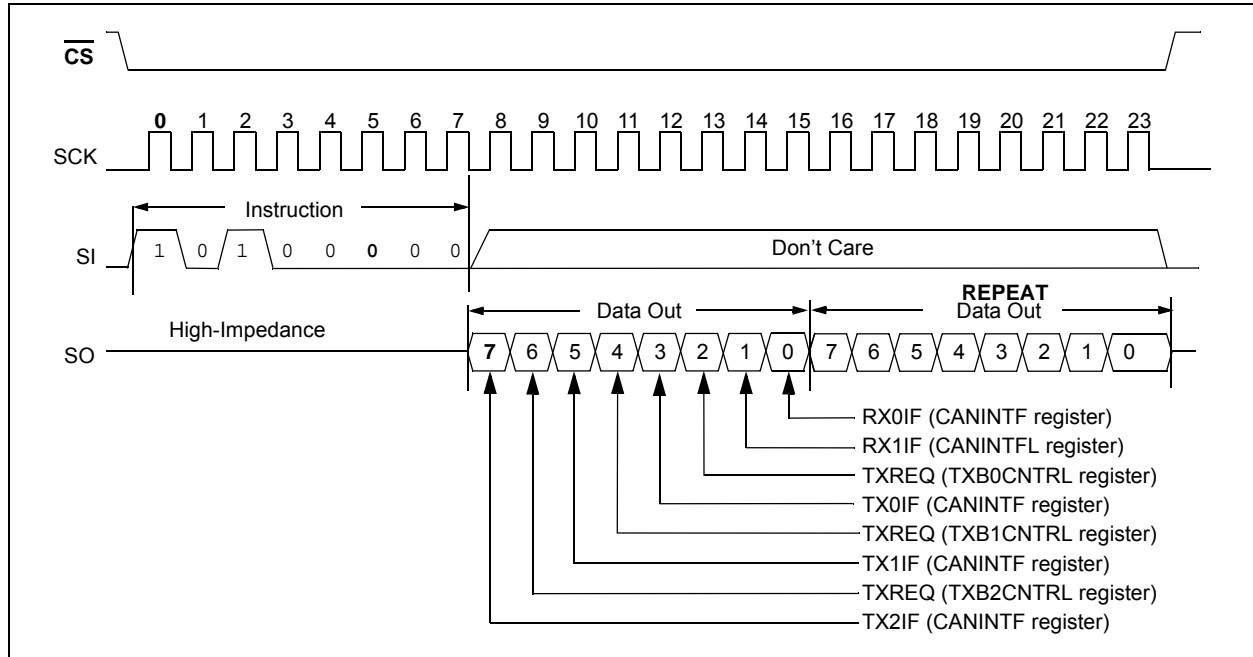


図 5-9: RX STATUS 命令

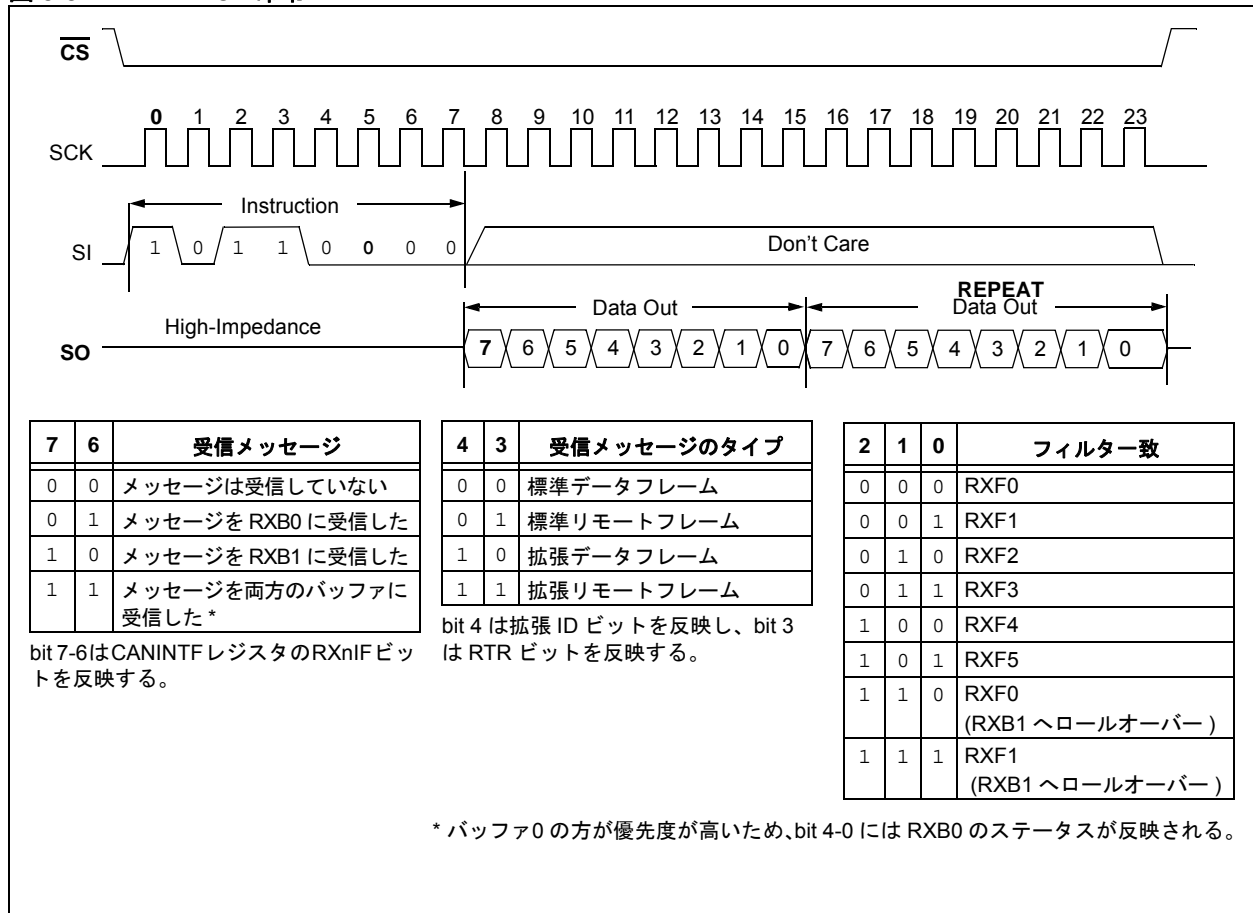


図 5-10: SPI 入力タイミング

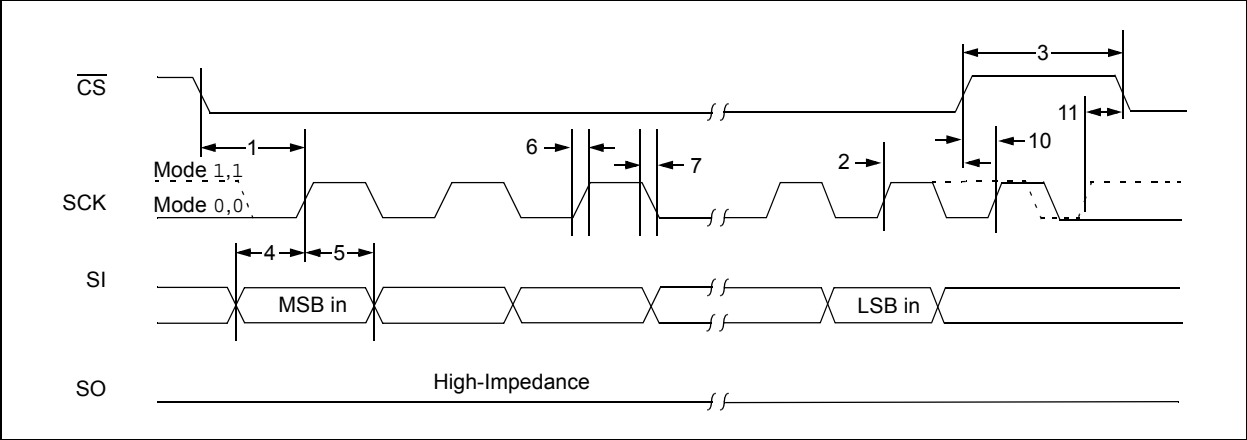
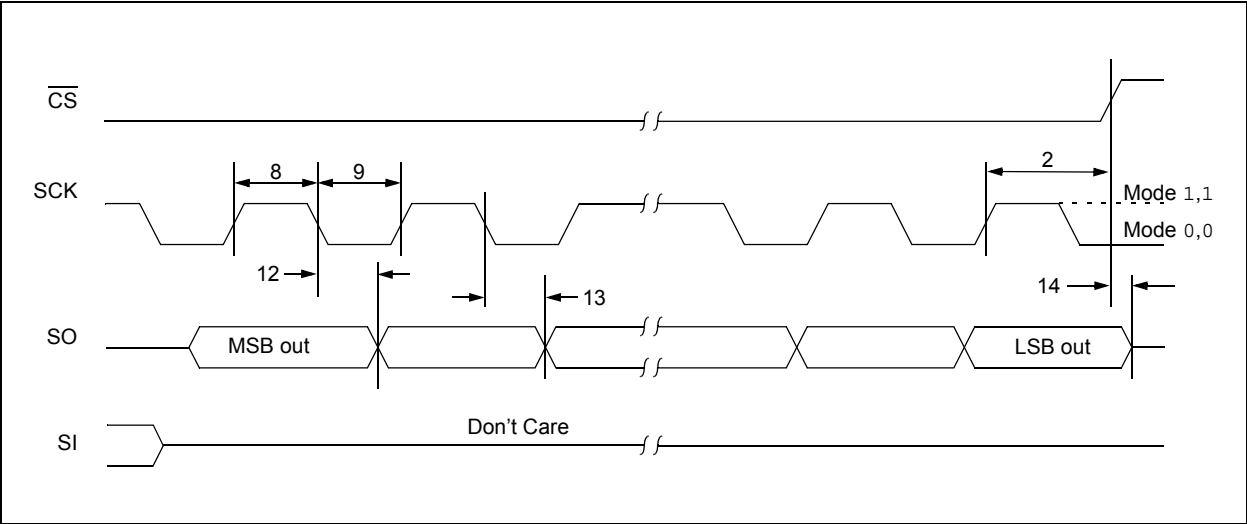


図 5-11: SPI 出力タイミング



6.0 CAN トランシーバ

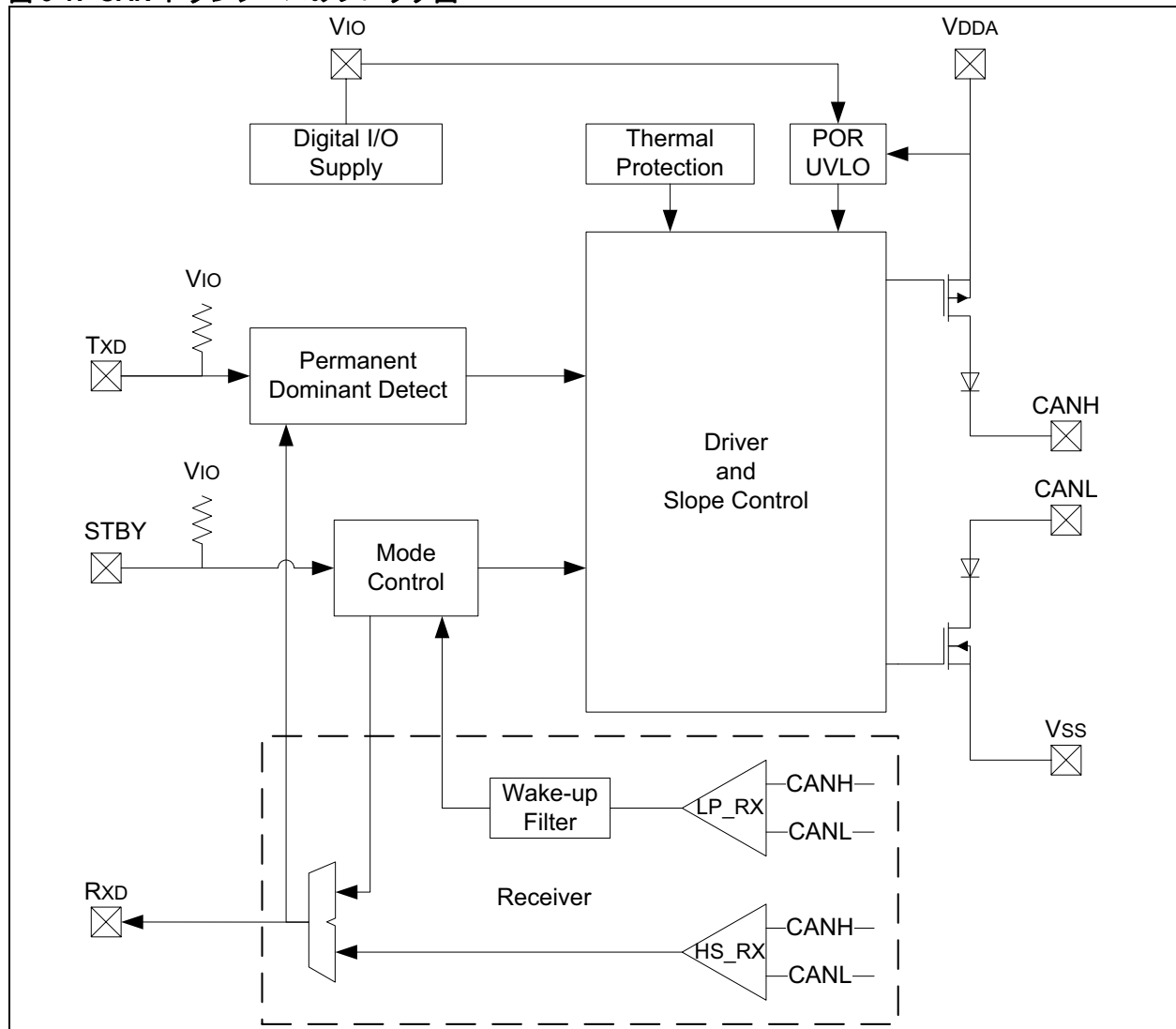
本 CAN トランシーバは CAN 物理バス向けの差動型フォルトトレラント高速インターフェイスであり、ISO-11898-2 および ISO-11898-5 規格に完全に準拠しています。このトランシーバは最大 1 Mb/s で動作します。

CAN トランシーバは、CAN コントローラが生成する TxCAN デジタル信号を物理 CAN バスを介する伝送に適した信号（差動出力）に変換すると共に、差動 CAN バス電圧を CAN コントローラの RxCAN 入力信号へ変換します。

本 CAN トランシーバは厳しい車載 EMC および ESD 要件を満たしています。

図 6-1 に、CAN トランシーバのブロック図を示します。

図 6-1: CAN トランシーバのブロック図



6.1 トランスミッタ機能

CANバスにはドミナントとリセッシブという2つの状態があります。ドミナント状態は、CANHとCANL間の差動電圧が $V_{DIFF(D)}(I)$ を上回る場合に発生します。リセッシブ状態は、この差動電圧が $V_{DIFF(R)}(I)$ を下回る場合に発生します。ドミナント状態とリセッシブ状態は、それぞれ TxD 入力ピンの LOW 状態と HIGH 状態に対応します。しかし、別の CAN ノードがドミナント状態を開始すると、このノードがリセッシブであっても CAN バス上ではドミナントが優先されます。

6.2 レシーバ機能

通常動作モードでは、 RxD 出力ピンは CANH と CANL 間の差動バス電圧を反映します。 RxD 出力ピンの LOW および HIGH 状態は、それぞれ CAN バスのドミナントおよびリセッシブ状態に対応します。

6.3 内部保護

CANH と CANL は、CAN バス上で発生する恐れのあるバッテリー短絡および電氣的過渡現象に対して保護されています。この機能は、これらのフォルト条件に起因するトランスミッタ出力段の破損を防ぎます。

デバイスはサーマル シャットダウン回路によって過電流からも保護されています。この回路は、接合部温度が 175°C を超えた時に出力ドライバを無効にします。チップ上の他の回路は全て動作し続けますが、トランスミッタ出力での消費電力が減少するため、チップ温度は低下します。この機能は、バスラインの短絡に起因する損傷からデバイスを保護するために重要です。

6.4 ドミナント固着検出

CAN トランシーバは以下の2つの状態を防ぎます。

- TxD のドミナント固着
- バスのドミナント固着

通常動作モードの場合、CAN トランシーバは TxD 入力での LOW 状態への固着（決められた時間を超える状態持続）を検出すると CANH および CANL 出力ドライバを無効にして、CAN バス上のデータ破損を防ぎます。これらのドライバは、 TxD が HIGH になるまで無効のままです。

スタンバイモードの場合、CAN トランシーバはバス上でドミナント状態への固着を検出すると RxD ピンをリセッシブ状態にします。これにより、コントローラはドミナント固着が解消するまで低消費電力モードに移行できます。バス上でリセッシブ状態が検出されて復帰機能が再び有効になるまで、 RxD は HIGH にラッチされます。

どちらの条件も 1.25ms (typ.) のタイムアウトが設定されています。つまり、最大ビット時間が $69.44\ \mu\text{s}$ ($14.4\ \text{kHz}$) の場合、バス上で最大 18 個までドミナントビットが続く事を許容します。

6.5 パワーオン リセット (POR) と低電圧検出

MCP25625 は電源ピン (V_{DDA} と V_{IO}) に低電圧検出機能を備えています。低電圧検出のしきい値は、 V_{IO} に対して $1.2\ \text{V}$ (typ.)、 V_{DDA} に対して $4\ \text{V}$ (typ.) です。

デバイスに電源を投入後、 V_{DDA} と V_{IO} の両方がそれぞれの低電圧しきい値を超えるまで CANH と CANL はハイインピーダンス状態を維持します。さらに、両方が低電圧しきい値を超えても TxD が LOW なら、CANH と CANL はハイインピーダンス状態のままです。CANH と CANL は、 TxD が HIGH にアサートされて初めてアクティブになります。電源投入後に V_{DDA} の電圧レベルが低電圧しきい値を下回ると CANH と CANL はハイインピーダンス状態になり、通常動作中の電圧ブラウンアウト保護機能を提供します。

通常動作モードでは、 V_{DDA} が低電圧条件である間、レシーバ出力は強制的にリセッシブ状態になります。スタンバイモードでは、 V_{DDA} と V_{IO} の両方で電源電圧がそれぞれの低電圧しきい値を超えた場合にのみ、低消費電力レシーバが有効になります。これにより、低消費電力レシーバは POR コンパレータによる制御を受けなくなり、 V_{DDA} 電源が約 $2.5\ \text{V}$ に低下するまで動作を継続します。CAN トランシーバは、 V_{IO} 電源が $1\ \text{V}$ に低下するまで RxD ピンにデータを転送し続けます。

6.6 ピンの説明

6.6.1 トランスミッタ データ 入力ピン (TxD)

CAN トランシーバは、 TxD に基づいて差動出力ピン (CANH と CANL) を駆動します。トランシーバの TxD ピンは CAN コントローラの $TXCAN$ ピンに接続する必要があります。 TxD が LOW の場合、CANH と CANL はドミナント状態です。 TxD が HIGH の場合、CANH と CANL はリセッシブ状態です（ただし別の CAN ノードが CAN バスをドミナント状態に駆動している場合を除く）。 TxD は、内部プルアップ抵抗（公称値 $33\ \text{k}\Omega$ ）を介して V_{IO} に接続されています。

6.6.2 グランドピン (V_{SS})

グランドピンです。

6.6.3 電源電圧ピン (V_{DDA})

正電源電圧ピンです。復帰レシーバを含むトランスミッタとレシーバに給電します。

6.6.4 レシーバデータ出力ピン (RXD)

RXD は、CANH および CANL ピンの差動信号に基づいて HIGH または LOW を駆動する CMOS 互換出力であり、通常は CAN コントローラ デバイスのレシーバデータ入力に接続します。RXD は、CAN バスがリセッティング状態の場合に HIGH で、ドミナント状態の場合に LOW です。RXD は V_{IO} によって給電されます。

6.6.5 V_{IO} ピン

CAN トランシーバのデジタル I/O ピンに給電します。

6.6.6 CAN LOW ピン (CANL)

CANL 出力は CAN 差動バスの LOW 側を駆動します。このピンは内部で受信入力コンパレータにも接続されています。V_{DDA} 電源が OFF の場合、CANL はバスから切り離されます。

6.6.7 CAN HIGH ピン (CANH)

CANH 出力は CAN 差動バスの HIGH 側を駆動します。このピンは内部で受信入力コンパレータにも接続されています。V_{DDA} 電源が OFF の場合、CANH はバスから切り離されます。

6.6.8 スタンバイモード入力ピン (STBY)

このピンは、CAN トランシーバを通常動作モードとスタンバイモードの間で切り換えます。スタンバイモードではトランスミッタと高速レシーバが OFF になり、低消費電力レシーバと復帰フィルタのみがアクティブです。STBY ピンは内部 MOS プルアップ抵抗を介して V_{IO} に接続されます。MOS プルアップ抵抗の値は電源電圧で決まります。電源電圧が 5 V の場合は 660k Ω (typ.)、3.3 V の場合は 1.1M Ω (typ.)、1.8 V の場合は 4.4M Ω (typ.) です。

6.6.9 露出サーマルパッド (EP)

電磁環境耐性 (EMI) と熱抵抗の向上のため、このパッドを V_{SS} に接続する事を推奨します。

MCP25625

NOTE:

7.0 電気的特性

7.1 絶対最大定格 †

V _{DD}	7.0 V
V _{DDA}	7.0 V
V _{IO}	7.0 V
CANH/CANL での DC 電圧.....	-58 ~ +58 V
TxD/RxD/STBY での DC 電圧 (V _{SS} 基準).....	-0.3 V ~ V _{IO} + 0.3 V
他の I/O での DC 電圧 (GND 基準).....	-0.3 V ~ V _{DD} + 0.3 V
CANH/CANL に対する過渡電圧 (ISO-7637) (図 7-5).....	-150 ~ +100 V
保管温度.....	-55 ~ +150 °C
動作時周囲温度.....	-40 ~ +125 °C
仮想接合部温度 T _{VJ} (IEC60747-1).....	-40 ~ +150 °C
ピンのはんだ付け温度 (10 秒間).....	+300 °C
CANH/CANL ピンの ESD 保護 (IEC 61000-4-2).....	±8 kV
CANH/CANL ピンの ESD 保護 (IEC 801、HBM 法).....	±8 kV
その他のピンの ESD 保護 (IEC 801、HBM 法).....	±4 kV
全ピンの ESD 保護 (IEC 801、MM 法).....	±300 V
全ピンの ESD 保護 (IEC 801、CDM 法).....	±750 V

† 注意：上記の「最大定格」を超える条件は、デバイスに恒久的な損傷を生じる可能性があります。これはストレス定格です。本仕様書の動作表に示す条件外でのデバイス運用は想定していません。長期間にわたる最大定格条件での動作や保管は、デバイスの信頼性に影響する可能性があります。

MCP25625

7.2 CAN コントローラの特徴

表 7-1: DC 特性

電氣的特性		拡張温度レンジ (E): T _{AMB} = -40 ~ +125 °C (V _{DD} = 2.7 ~ 5.5 V)			
記号	特性	Min.	Max.	単位	条件
V _{DD}	電源電圧	2.7	5.5	V	
V _{RET}	レジスタ保持電圧	2.4	—	V	
HIGH レベル入力電圧					
V _{IH}	RxCAN	2	V _{DD} + 1	V	
	SCK/CS/SI/TxnRTS ピン	0.7 V _{DD}	V _{DD} + 1	V	
	OSC1	0.85 V _{DD}	V _{DD}	V	
	RESET	0.85 V _{DD}	V _{DD}	V	
LOW レベル入力電圧					
V _{IL}	RxCAN/TxnRTS ピン	-0.3	0.15 V _{DD}	V	
	SCK、CS、SI	-0.3	0.4 V _{DD}	V	
	OSC1	V _{SS}	0.3 V _{DD}	V	
	RESET	V _{SS}	0.15 V _{DD}	V	
LOW レベル出力電圧					
V _{OL}	TxCAN	—	0.6	V	I _{OL} = +6.0 mA、V _{DD} = 4.5 V
	RxnBF ピン	—	0.6	V	I _{OL} = +8.5 mA、V _{DD} = 4.5 V
	SO、CLKOUT	—	0.6	V	I _{OL} = +2.1 mA、V _{DD} = 4.5 V
	INT	—	0.6	V	I _{OL} = +1.6 mA、V _{DD} = 4.5 V
HIGH レベル出力電圧					
V _{OH}	TxCAN/RxnBF ピン	V _{DD} - 0.7	—	V	I _{OH} = -3.0 mA、V _{DD} = 4.5 V
	SO、CLKOUT	V _{DD} - 0.5	—	V	I _{OH} = -400 μA、V _{DD} = 4.5 V
	INT	V _{DD} - 0.7	—	V	I _{OH} = -1.0 mA、V _{DD} = 4.5 V
入力リーク電流					
I _{LI}	OSC1 および TxnRTS ピンを除く全 I/O	-1	+1	μA	CS = RESET = V _{DD} 、 V _{IN} = V _{SS} ~ V _{DD}
	OSC1 ピン	-5	+5	μA	
C _{INT}	内部静電容量 (全入出力)	—	7	pF	T _{AMB} = +25 °C、f _C = 1.0 MHz、 V _{DD} = 0 V (Note 1)
I _{DD}	消費電流	—	10	mA	V _{DD} = 5.5 V、F _{OSC} = 25 MHz、 F _{CLK} = 1 MHz、SO = オープン
I _{DDS}	スタンバイ電流 (スリープモード)	—	8	μA	CS、TxnRTS = V _{DD} 、入力を V _{DD} または V _{SS} に接続、-40 ~ +125 °C

Note 1: 特性評価結果です。全数試験は実施していません。

表 7-2: オシレータのタイミング特性

オシレータのタイミング特性 (Note 1)		拡張温度レンジ (E): T _{AMB} = -40 ~ +125 °C (V _{DD} = 2.7 ~ 5.5 V)			
記号	特性	Min.	Max.	単位	条件
F _{OSC}	クロック入力周波数	1	25	MHz	
T _{OSC}	クロック入力周期	40	1000	ns	
t _{DUTY}	デューティサイクル(外部クロック入力)	0.45	0.55	—	TOSH/(TOSH + TOSL)

Note 1: 特性評価結果です。全数試験は実施していません。

表 7-3: CAN インターフェイスの AC 特性

CAN インターフェイスの AC 特性		拡張温度レンジ (E): TAMB = -40 ~ +125 °C (VDD = 2.7 ~ 5.5 V)			
記号	特性	Min.	Max.	単位	条件
tWF	復帰ノイズフィルタ	100	—	ns	

表 7-4: RESET ピンの AC 特性

RESET ピンの AC 特性		拡張温度レンジ (E): TAMB = -40 ~ +125 °C (VDD = 2.7 ~ 5.5 V)			
記号	特性	Min.	Max.	単位	条件
tRL	RESET ピン LOW 時間	2	—	μs	

表 7-5: CLKOUT ピンの AC 特性

CLKOUT ピンの AC/DC 特性			拡張温度レンジ (E): TAMB = -40 ~ +125 °C (VDD = 2.7 ~ 5.5 V)			
パラメータ No.	記号	特性	Min.	Max.	単位	条件
	tHCLKOUT	CLKOUT ピン HIGH 時間	10	—	ns	TOSC = 40 ns (Note 1)
	tLCLKOUT	CLKOUT ピン LOW 時間	10	—	ns	TOSC = 40 ns (Note 1)
	tRCLKOUT	CLKOUT ピン立ち上がり時間	—	10	ns	0.3 VDD ~ 0.7 VDD で計測 (Note 1)
	tFCLKOUT	CLKOUT ピン立ち下がり時間	—	10	ns	0.7 VDD ~ 0.3 VDD で計測 (Note 1)
	tDCLKOUT	CLOCKOUT 伝播遅延	—	100	ns	(Note 1)
15	tHSOF	SOF (Start-Of-Frame) HIGH 時間	—	2 TOSC	ns	(Note 1)
16	tDSOF	SOF 伝播遅延	—	2 TOSC + 0.5 TQ	ns	CAN ビット サンプルポイントで計測。デバイスはレシーバとして動作。CNF1 レジスタの BRP<5:0> = 0 (Note 2)

Note 1: CLKOUT モードの機能と出力周波数は全てデバイスの周波数限界で試験していますが、CLKOUT プリスケールは 1 分周に設定しています。特性評価結果です。全数試験は実施していません。

2: 特性評価結果です。全数試験は実施していません。

表 7-6: SPI インターフェイスの AC 特性

SPI インターフェイスの AC 特性			拡張温度レンジ (E): TAMB = -40 ~ +125 °C (VDD = 2.7 ~ 5.5 V)			
パラメータ No.	記号	特性	Min.	Max.	単位	条件
	FCLK	クロック周波数	—	10	MHz	
1	tCSS	\overline{CS} セットアップ時間	50	—	ns	
2	tCSH	\overline{CS} ホールド時間	50	—	ns	
3	tCSD	\overline{CS} 無効時間	50	—	ns	
4	tSU	データ セットアップ時間	10	—	ns	
5	tHD	データホールド時間	10	—	ns	
6	tR	CLK 立ち上がり時間	—	2	μs	
7		CLK 立ち下がり時間	—	2	μs	
8	tHI	クロック HIGH 時間	45	—	ns	
9	tLO	クロック LOW 時間	45	—	ns	
10	tCLD	クロック遅延時間	50	—	ns	
11	tCLE	クロック有効時間	50	—	ns	

Note 1: 特性評価結果です。全数試験は実施していません。

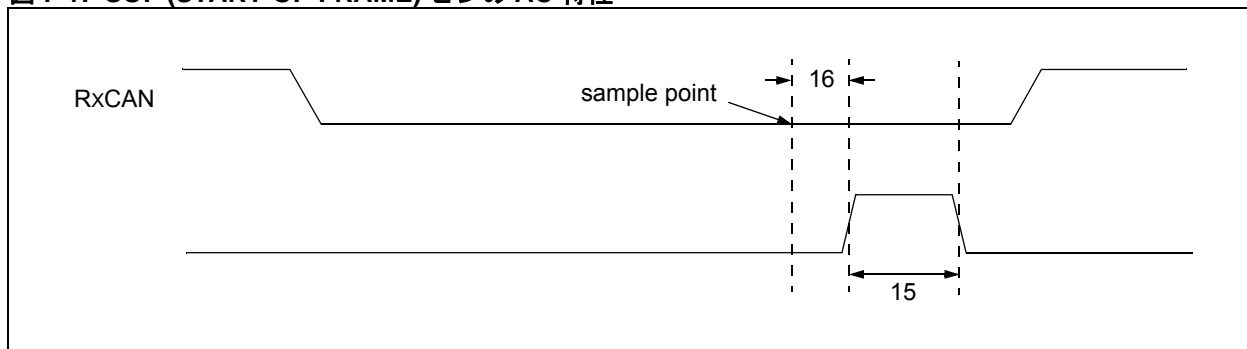
MCP25625

表 7-6: SPI インターフェイスの AC 特性 (続き)

SPI インターフェイスの AC 特性			拡張温度レンジ (E): TAMB = -40 ~ +125 °C (VDD = 2.7 ~ 5.5 V)			
パラメータ No.	記号	特性	Min.	Max.	単位	条件
12	tv	クロック LOW から出力有効までの時間	—	45	ns	
13	tHO	出力ホールド時間	0	—	ns	
14	tDIS	出力無効時間	—	100	ns	

Note 1: 特性評価結果です。全数試験は実施していません。

図 7-1: SOF (START-OF-FRAME) ピンの AC 特性



7.3 CAN トランシーバの特性

7.3.1 DC 特性

電气的特性: 拡張温度レンジ (E): TAMB = -40 ~ +125 °C、VDDA = 4.5 ~ 5.5 V、VIO = 2.7 ~ 5.5 V、RL = 60Ω (明記のない場合)						
特性	記号	Min.	Typ.	Max.	単位	条件
電源						
VDDA ピン						
電圧レンジ	VDDA	4.5	—	5.5		
消費電流	IDD	—	5	10	mA	リセッブ: VTXD = VDDA
		—	45	70		ドミナント: VTXD = 0 V
スタンバイ電流	IDDS	—	5	15	μA	IIO を含む
PORコンパレータのHIGHレベル	VPORH	3.8	—	4.3	V	
PORコンパレータのLOWレベル	VPORL	3.4	—	4.0	V	
PORコンパレータのヒステリシス	VPORD	0.3	—	0.8	V	
VIO ピン						
デジタル電源電圧レンジ	VIO	2.7	—	5.5	V	
VIO の消費電流	IIO	—	4	30	μA	リセッブ: VTXD = VIO
		—	85	500		ドミナント: VTXD = 0 V
スタンバイ電流	IDDS	—	0.3	1	μA	(Note 1)
VIO の低電圧検出	VUVD(IIO)	—	1.2	—	V	(Note 1)

Note 1: 特性評価結果です。全数試験は実施していません。

2: -12 ~ +12 V は特性評価で確認しました。試験は -2 ~ +7 V で実施しています。

7.3.1 DC 特性 (続き)

電気的特性：

拡張温度レンジ (E): TAMB = -40 ~ +125 °C、VDDA = 4.5 ~ 5.5 V、VIO = 2.7 ~ 5.5 V、RL = 60Ω (明記のない場合)

特性	記号	Min.	Typ.	Max.	単位	条件
バスライン (CANH/CANL) トランスミッタ						
CANH、CANL: リセッشبバス出力電圧	Vo(R)	2.0	0.5VDDA	3.0	V	VTXD = VDDA、無負荷
CANH、CANL: スタンバイ中のバス出力電圧	Vo(S)	-0.1	0.0	+0.1	V	STBY = VTXD = VDDA、無負荷
リセッشب出力電流	Io(R)	-5	—	+5	mA	-24 V < VCAN < +24 V
CANH: ドミナント 出力電圧	Vo(D)	2.75	3.50	4.50	V	TXD = 0、RL = 50 ~ 65Ω
CANL: ドミナント出力電圧		0.50	1.50	2.25		RL = 50 ~ 65Ω
ドミナント出力電圧の対称性 (VDD - VCANH - VCANL)	Vo(D)(M)	-400	0	+400	mV	VTXD = VSS (Note 1)
ドミナント：差動出力電圧	Vo(DIFF)	1.5	2.0	3.0	V	VTXD = VSS、RL = 50 から 65 Ω 図 7-2、図 7-4
リセッشب：差動出力電圧		-120	0	12	mV	VTXD = VDDA 図 7-2、図 7-4
		-500	0	50	mV	VTXD = VDDA、無負荷 図 7-2、図 7-4
CANH: 短絡出力電流	Io(SC)	-120	85	—	mA	VTXD = VSS、VCANH = 0 V、 CANL: フローティング
		-100	—	—	mA	上記と同じ。ただし、 VDDA = 5 V、TAMB = +25 °C (Note 1)
CANL: 短絡出力電流		—	75	+120	mA	VTXD = VSS、VCANL = 18 V、 CANH: フローティング
		—	—	+100	mA	上記と同じ。ただし、 VDD=5 V、TAMB = +25 °C (Note 1)
バスライン (CANH/CANL) レシーバ						
リセッشب差動入力電圧	VDIFF(R)(I)	-1.0	—	+0.5	V	通常動作モード、 -12 V < V(CANH, CANL) < +12 V、 図 7-6 参照 (Note 2)
		-1.0	—	+0.4		スタンバイモード、 -12 V < V(CANH, CANL) < +12 V、 図 7-6 参照 (Note 2)
ドミナント差動入力電圧	VDIFF(D)(I)	0.9	—	VDDA	V	通常動作モード、 -12 V < V(CANH, CANL) < +12 V、 図 7-6 参照 (Note 2)
		1.0	—	VDDA		スタンバイモード、 -12 V < V(CANH, CANL) < +12 V、 図 7-6 参照 (Note 2)

Note 1: 特性評価結果です。全数試験は実施していません。

2: $-12 \sim +12\text{ V}$ は特性評価で確認しました。試験は $-2 \sim +7\text{ V}$ で実施しています。

MCP25625

7.3.1 DC 特性 (続き)

電気的特性 : 拡張温度レンジ (E): $T_{AMB} = -40 \sim +125^{\circ}\text{C}$ 、 $V_{DDA} = 4.5 \sim 5.5\text{ V}$ 、 $V_{IO} = 2.7 \sim 5.5\text{ V}$ 、 $R_L = 60\Omega$ (明記のない場合)						
特性	記号	Min.	Typ.	Max.	単位	条件
差動レシーバしきい値	$V_{TH}(\text{DIFF})$	0.5	0.7	0.9	V	通常動作モード、 $-12\text{ V} < V(\text{CANH}, \text{CANL}) < +12\text{ V}$ 、 図 7-6 参照 (Note 2)
		0.4	—	1.15		スタンバイモード、 $-12\text{ V} < V(\text{CANH}, \text{CANL}) < +12\text{ V}$ 、 図 7-6 参照 (Note 2)
差動入力ヒステリシス	$V_{HYS}(\text{DIFF})$	50	—	200	mV	通常動作モード、図 7-6 参照、 (Note 1)
コモンモード入力抵抗	R_{IN}	10	—	30	k Ω	(Note 1)
コモンモード抵抗マッチング	$R_{IN}(\text{M})$	-1	0	+1	%	$V_{CANH} = V_{CANL}$ 、(Note 1)
差動入力抵抗	$R_{IN}(\text{DIFF})$	10	—	100	k Ω	(Note 1)
コモンモード入力静電容量	$C_{IN}(\text{CM})$	—	—	20	pF	$V_{TXD} = V_{DDA}$ (Note 1)
差動入力静電容量	$C_{IN}(\text{DIFF})$	—	—	10		$V_{TXD} = V_{DDA}$ (Note 1)
CANH、CANL: 入力リーク	I_{LI}	-5	—	+5	μA	$V_{DDA} = V_{TXD} = V_{STBY} = 0\text{ V}$ $V_{IO} = 0\text{ V}$ 、 $V_{CANH} = V_{CANL} = 5\text{ V}$
デジタル入力ピン (TXD、STBY)						
HIGH レベル入力電圧	V_{IH}	$0.7 V_{IO}$	—	$V_{IO} + 0.3$	V	
LOW レベル入力電圧	V_{IL}	-0.3	—	$0.3 V_{IO}$	V	
HIGH レベル入力電流	I_{IH}	-1	—	+1	μA	
TXD: LOW レベル入力電流	$I_{IL}(\text{TXD})$	-270	-150	-30	μA	
STBY: LOW レベル入力電流	$I_{IL}(\text{STBY})$	-30	—	-1	μA	
レシーバデータ (RXD) 出力						
HIGH レベル出力電圧	V_{OH}	$V_{IO} - 0.4$	—	—	V	$I_{OH} = -1\text{ mA}$ 、 -2 mA (typ.)
LOW レベル出力電圧	V_{OL}	—	—	0.4	V	$I_{OL} = 4\text{ mA}$ 、 8 mA (typ.)
サーマル シャットダウン						
シャットダウン 接合部温度	$T_J(\text{SD})$	165	175	185	$^{\circ}\text{C}$	$-12\text{ V} < V(\text{CANH}, \text{CANL}) < +12\text{ V}$ 、 (Note 1)
シャットダウン 温度ヒステリシス	$T_J(\text{HYST})$	20	—	30	$^{\circ}\text{C}$	$-12\text{ V} < V(\text{CANH}, \text{CANL}) < +12\text{ V}$ 、 (Note 1)

Note 1: 特性評価結果です。全数試験は実施していません。

2: $-12 \sim +12\text{ V}$ は特性評価で確認しました。試験は $-2 \sim +7\text{ V}$ で実施しています。

7.3.2 AC 特性

電气的特性：

拡張温度レンジ (E): $T_{AMB} = -40 \sim +125\text{ }^{\circ}\text{C}$ 、 $V_{DDA} = 4.5 \sim 5.5\text{ V}$ 、 $V_{IO} = 2.7 \sim 5.5\text{ V}$ 、 $R_L = 60\Omega$ (明記のない場合)

パラメータ No.	記号	内容	Min	Typ	Max	単位	条件
1	tBIT	ビット時間	1	—	69.44	μs	
2	fBIT	ビット周波数	14.4	—	1000	kHz	
3	tTXD-BUSON	TXD LOW からバスドミナントまでの遅延	—	—	70	ns	
4	tTXD-BUSOFF	TXD HIGH からバスリセッショまでの遅延	—	—	125	ns	
5	tBUSON-RXD	バスドミナントからRXDまでの遅延	—	—	70	ns	
6	tBUSOFF-RXD	バスリセッショからRXDまでの遅延	—	—	110	ns	
7	tTXD - RXD	TXD から RXD までの伝搬遅延	—	—	125	ns	TXD 立ち下がりエッジの場合
8			—	—	235		TXD 立ち上がりエッジの場合
9	tFLTR(WAKE)	バスドミナントからRXDまでの遅延 (スタンバイモード)	0.5	1	4	μs	スタンバイモード
10	tWAKE	スタンバイから通常モードへの遅延	5	25	40	μs	STBY 立ち下がりエッジから
11	tPDT	ドミナント固着検出時間	—	1.25	—	ms	TXD = 0 V
12	tPDTR	ドミナント固着タイマリセット	—	100	—	ns	ドミナント固着タイマをリセットするために必要な TXD または CAN バス上の最小リセッショパルス幅

図 7-2: 物理的ビット表現と簡略化したバイアス実装

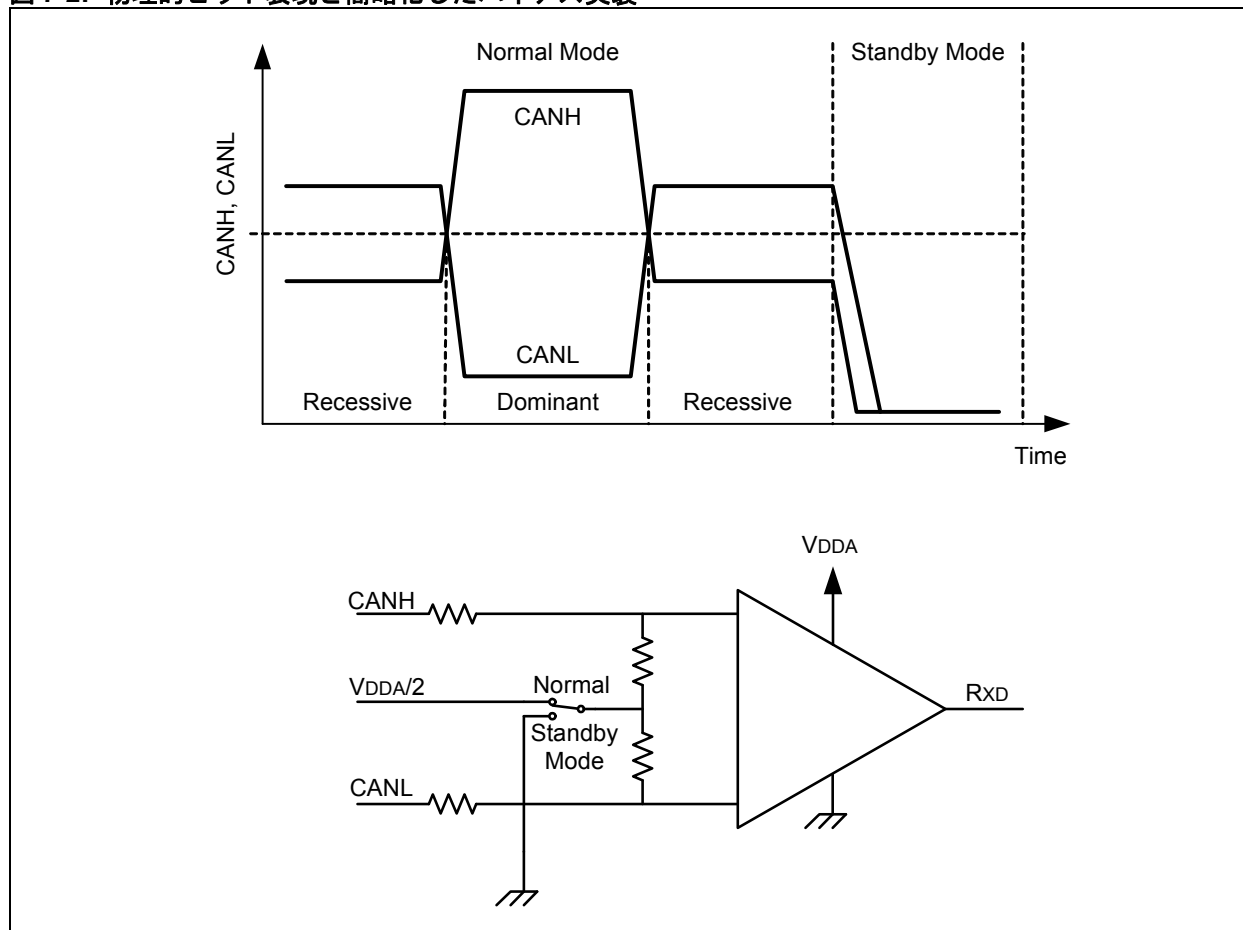


図 7-3: 試験負荷条件

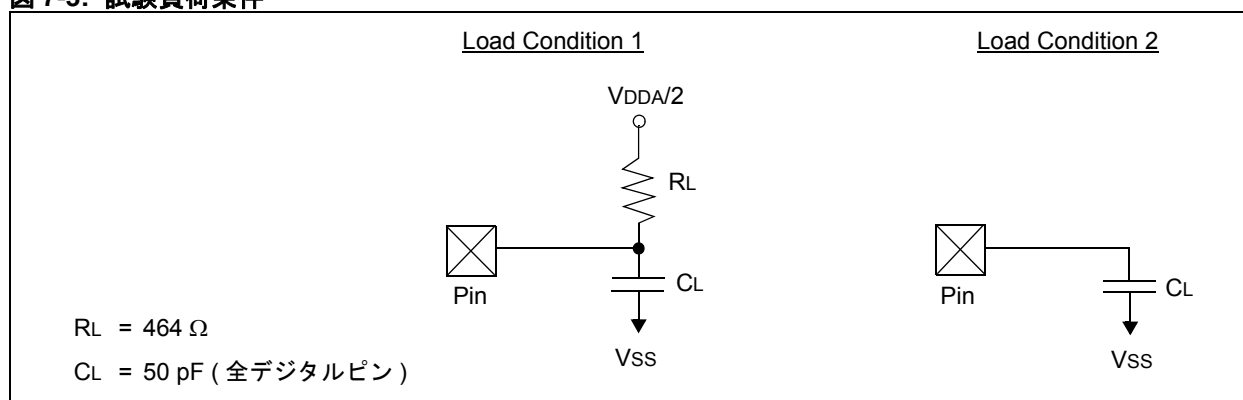


図 7-4: 電気的特性の試験回路

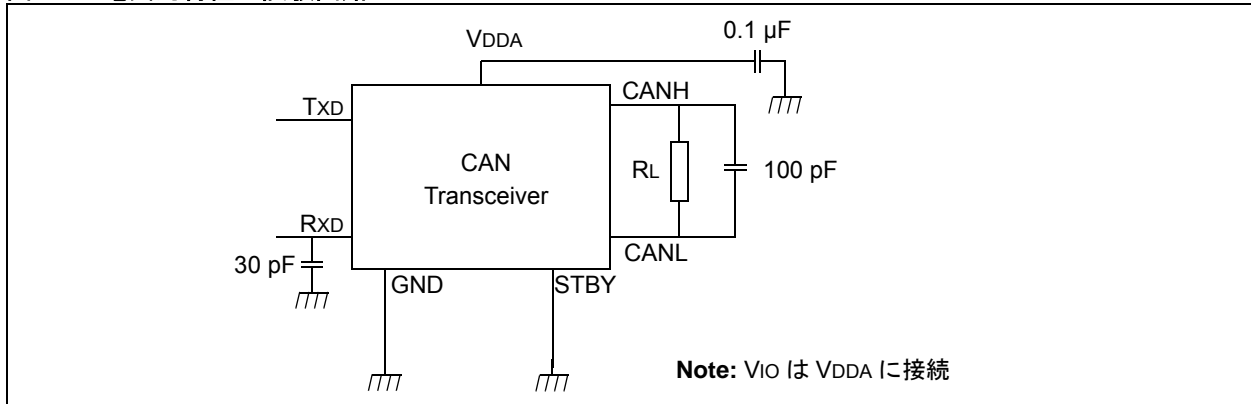


図 7-5: 車載環境における過渡現象の試験回路

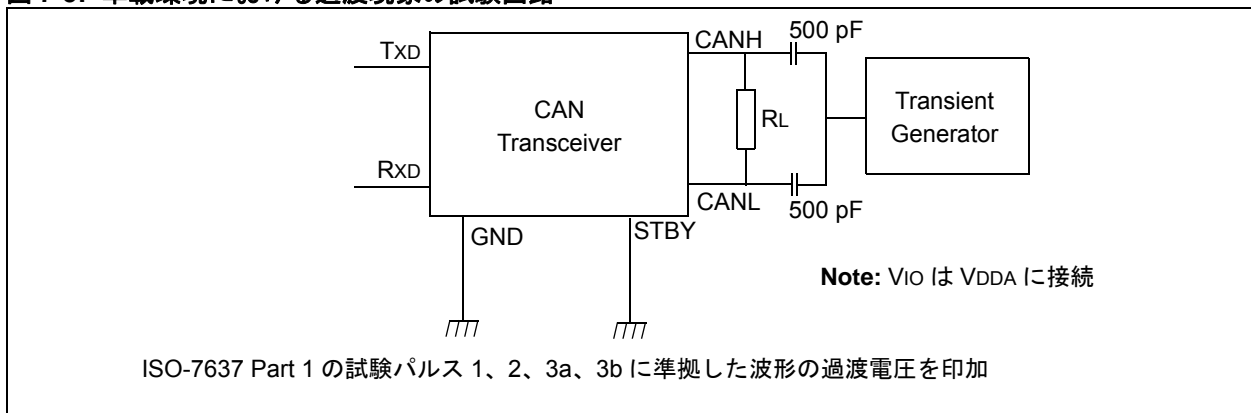


図 7-6: レシーバのヒステリシス

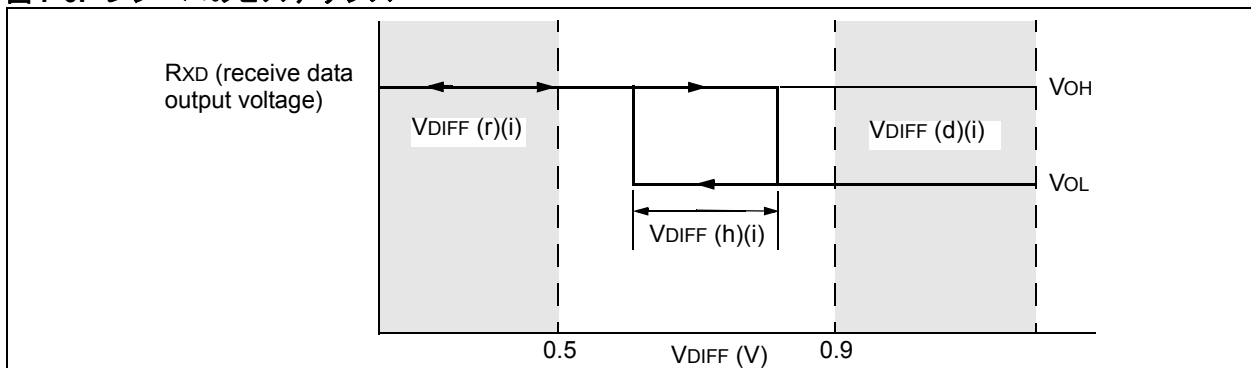


図 7-7: AC 特性のタイミング図

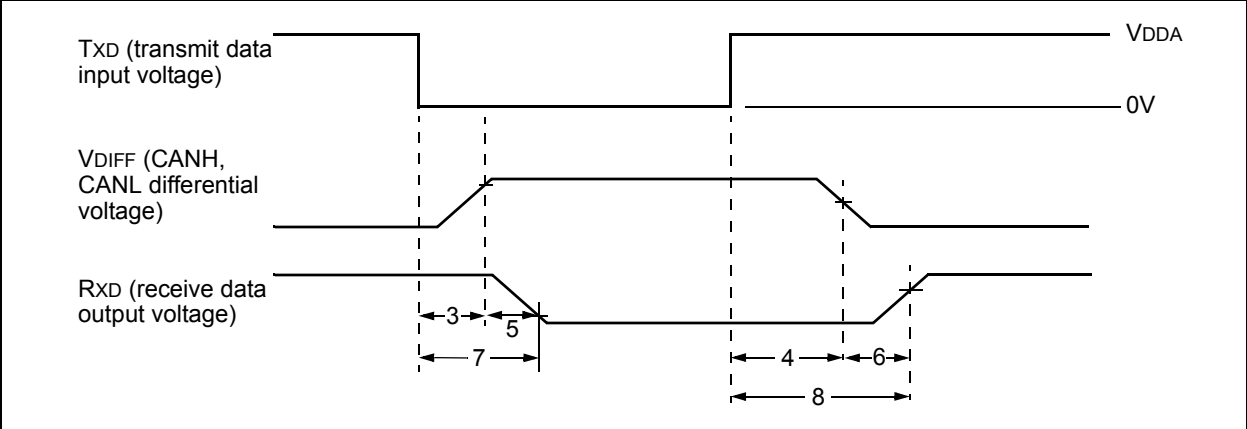


図 7-8: スタンバイからの復帰に関するタイミング図

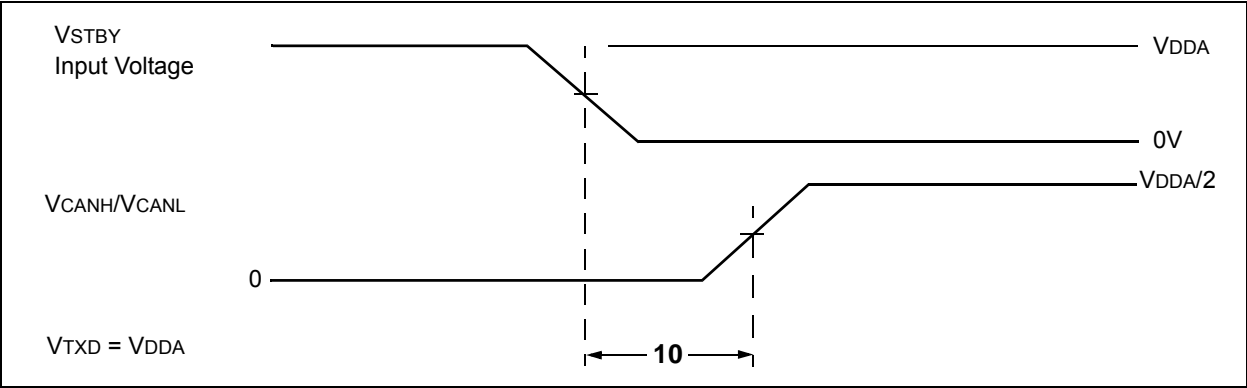
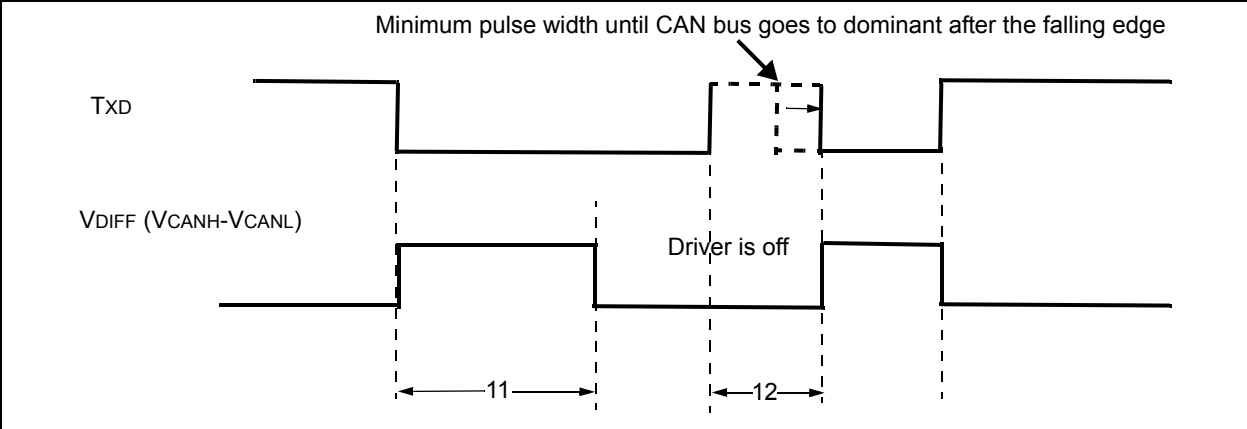


図 7-9: ドミナント固着タイマリセット検出



7.4 温度仕様

パラメータ	記号	Min.	Typ.	Max.	単位	試験条件
温度レンジ						
仕様温度レンジ	TA	-40	—	+125	°C	
動作温度レンジ	TA	-40	—	+125	°C	
保管温度レンジ	TA	-65	—	+150	°C	
パッケージ熱抵抗						
熱抵抗、28L-QFN 6x6	θ_{JA}	—	32.8	—	°C /W	
熱抵抗、28L-SSOP	θ_{JA}	—	80	—	°C /W	

7.5 用語と定義

ISO-11898 では、CAN トランシーバ デバイスの電気的特性を記述するための用語が多数定義されています。以下に、これらの用語と定義についてまとめます。

7.5.1 バス電圧

個々の CAN ノードのグラウンドを基準にしたバスラインワイヤ CANL および CANH の電圧を、それぞれ V_{CANL} 、 V_{canh} と表します。

7.5.2 コモンモードバス電圧レンジ

バスに最大数の CAN ノードを接続した状態で正しい動作が保証される V_{CANL} と V_{canh} の限界電圧レベルです (グラウンド基準)。

7.5.3 CAN ノードの差動内部静電容量 (C_{DIFF})

リセッショ状態で CAN ノードをバスから切断した時の CANL と CANH の間の静電容量です (図 7-10 参照)。

7.5.4 CAN ノードの差動内部抵抗 (R_{DIFF})

リセッショ状態で CAN ノードをバスから切断した時の CANL と CANH の間の抵抗です (図 7-10 参照)。

7.5.5 CAN ノードの差動電圧 (V_{DIFF})

2 線式 CAN バスの差動電圧 ($V_{DIFF} = V_{CANH} - V_{CANL}$) です。

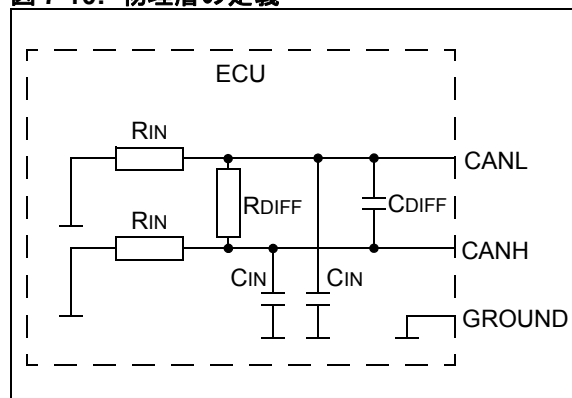
7.5.6 CAN ノードの内部静電容量 (C_{IN})

リセッショ状態で CAN ノードをバスから切断した時の CANL (または CANH) とグラウンド間の静電容量です (図 7-10 参照)。

7.5.7 CAN ノードの内部抵抗 (R_{IN})

リセッショ状態で CAN ノードをバスから切断した時の CANL (または CANH) とグラウンド間の抵抗です (図 7-10 参照)。

図 7-10: 物理層の定義



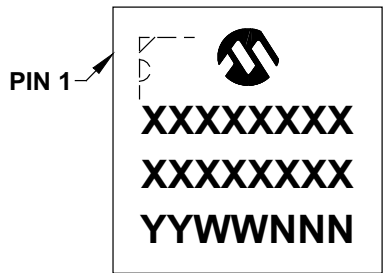
NOTE:

MCP25625

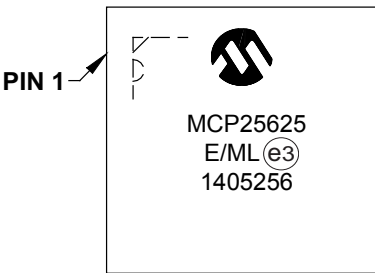
8.0 パッケージ情報

8.1 パッケージのマーキング情報

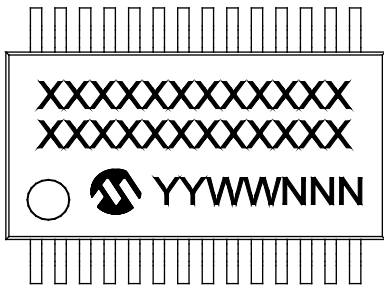
28 ピン QFN (6x6 mm)



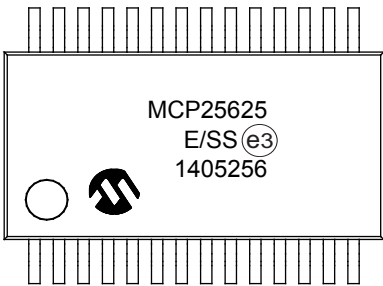
例



28 ピン SSOP (5.30 mm)



例

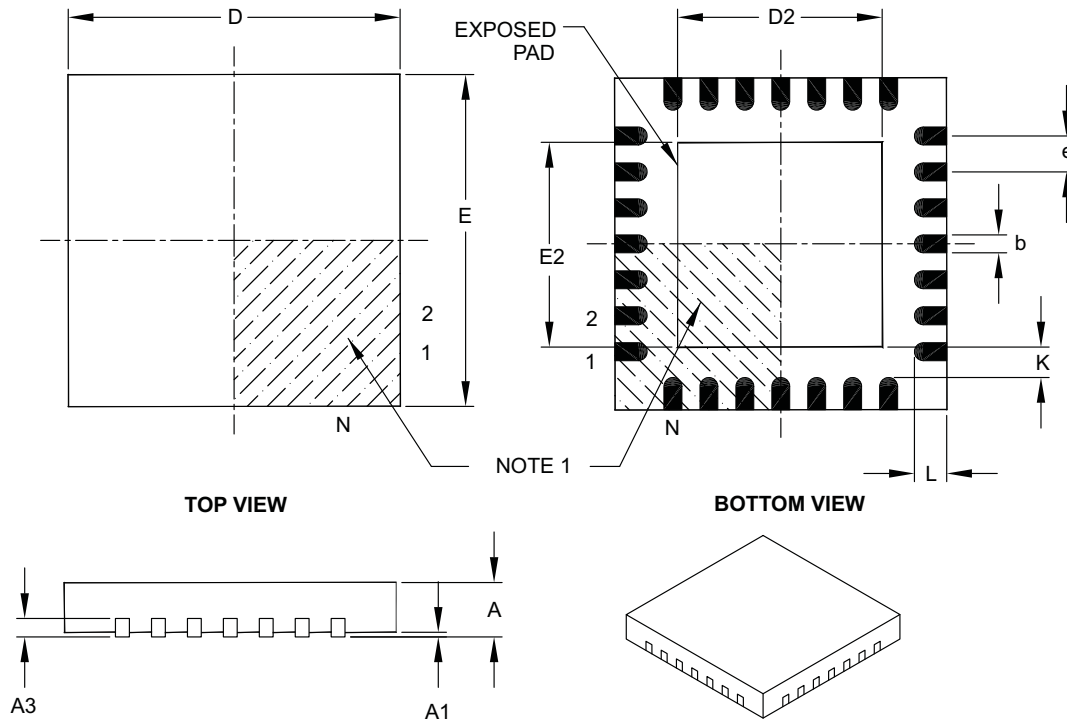


凡例：	XX...X	お客様固有情報
	Y	年コード (西暦の下 1 桁)
	YY	年コード (西暦の下 2 桁)
	WW	週コード (1 月の第 1 週を「01」とする)
	NNN	英数字のトレーサビリティコード
	(e3)	つや消し錫 (Sn) の使用を示す鉛フリーの JEDEC® マーク
	*	このパッケージは鉛フリーです。鉛フリー JEDEC マーク (e3) は外箱に表記しています。

Note: Microchip 社の製品番号が 1 行に収まりきらない場合、複数行を使います。この場合、お客様固有情報に使える文字数が制限されます。

28-Lead Plastic Quad Flat, No Lead Package (ML) – 6x6 mm Body [QFN] with 0.55 mm Contact Length

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	28		
Pitch	e	0.65 BSC		
Overall Height	A	0.80	0.90	1.00
Standoff	A1	0.00	0.02	0.05
Contact Thickness	A3	0.20 REF		
Overall Width	E	6.00 BSC		
Exposed Pad Width	E2	3.65	3.70	4.20
Overall Length	D	6.00 BSC		
Exposed Pad Length	D2	3.65	3.70	4.20
Contact Width	b	0.23	0.30	0.35
Contact Length	L	0.50	0.55	0.70
Contact-to-Exposed Pad	K	0.20	–	–

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Package is saw singulated.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

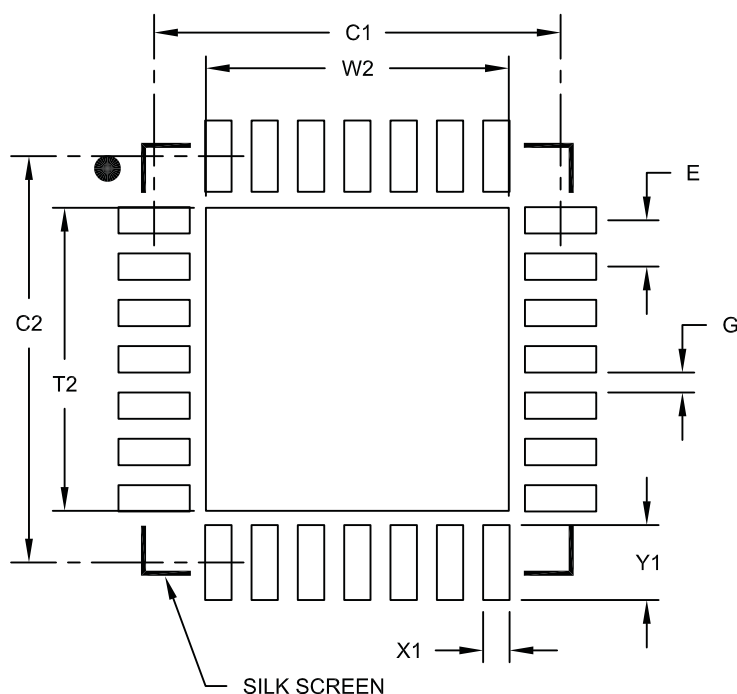
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-105B

MCP25625

28-Lead Plastic Quad Flat, No Lead Package (ML) – 6x6 mm Body [QFN] with 0.55 mm Contact Length

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Contact Pitch	E	0.65 BSC		
Optional Center Pad Width	W2			4.25
Optional Center Pad Length	T2			4.25
Contact Pad Spacing	C1		5.70	
Contact Pad Spacing	C2		5.70	
Contact Pad Width (X28)	X1			0.37
Contact Pad Length (X28)	Y1			1.00
Distance Between Pads	G	0.20		

Notes:

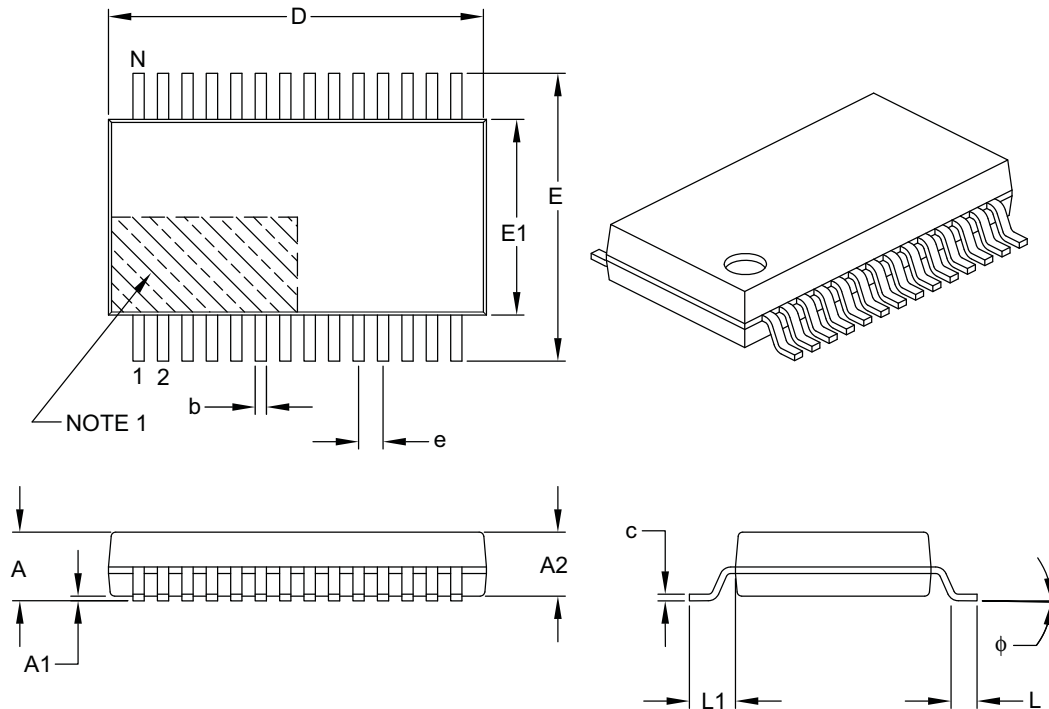
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2105A

28-Lead Plastic Shrink Small Outline (SS) – 5.30 mm Body [SSOP]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	28		
Pitch	e	0.65 BSC		
Overall Height	A	–	–	2.00
Molded Package Thickness	A2	1.65	1.75	1.85
Standoff	A1	0.05	–	–
Overall Width	E	7.40	7.80	8.20
Molded Package Width	E1	5.00	5.30	5.60
Overall Length	D	9.90	10.20	10.50
Foot Length	L	0.55	0.75	0.95
Footprint	L1	1.25 REF		
Lead Thickness	c	0.09	–	0.25
Foot Angle	φ	0°	4°	8°
Lead Width	b	0.22	–	0.38

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.20 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

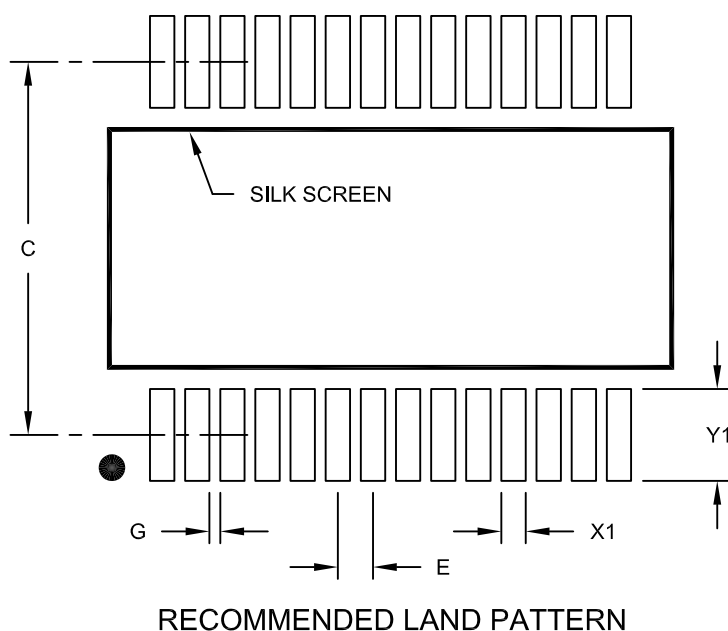
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-073B

MCP25625

28-Lead Plastic Shrink Small Outline (SS) - 5.30 mm Body [SSOP]

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	0.65 BSC		
Contact Pad Spacing	C		7.20	
Contact Pad Width (X28)	X1			0.45
Contact Pad Length (X28)	Y1			1.75
Distance Between Pads	G	0.20		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2073A

補遺 A: 改訂履歴

リビジョン A (2014 年 3 月)

- 本書は初版です。

MCP25625

NOTE:

製品識別システム

ご注文や製品の価格 / 納期に関するお問い合わせは、弊社または販売代理店までお問い合わせください。

製品番号	-X	/XX
デバイス	温度レンジ	パッケージ
デバイス: MCP25625: トランシーバ内蔵 CAN コントローラ MCP25625T: トランシーバ内蔵 CAN コントローラ		
温度レンジ: E = -40 ~ +125 °C (拡張温度レンジ)		
パッケージ: ML = Plastic Quad-Flat No-Lead パッケージ - 6x6 mm ボディ、端子長 0.55 mm、28 ピン ST = Plastic Shrink Small Outline - 5.30 mm ボディ、 28 ピン		
例: a) MCP25625-E/ML: 拡張温度レンジ、 28 ピン、 6x6 QFN パッケージ b) MCP25625T-E/ML: テープ & リール、 拡張温度レンジ、 28 ピン、 6x6 QFN パッケージ c) MCP25625-E/SS: 拡張温度レンジ、 28 ピン、 SSOP パッケージ		

MCP25625

NOTE:

Microchip 社製デバイスのコード保護機能に関して次の点にご注意ください。

- Microchip 社製品は、該当する Microchip 社データシートに記載の仕様を満たしています。
- Microchip 社では、通常の条件ならびに仕様に従って使用した場合、Microchip 社製品のセキュリティ レベルは、現在市場に流通している同種製品の中でも最も高度であると考えています。
- しかし、コード保護機能を解除するための不正かつ違法な方法が存在する事もまた事実です。弊社の理解ではこうした手法は、Microchip 社データシートにある動作仕様書以外の方法で Microchip 社製品を使用する事になります。このような行為は知的財産権の侵害に該当する可能性が非常に高いと言えます。
- Microchip 社は、コードの保全性に懸念を抱くお客様と連携し、対応策に取り組んでいきます。
- Microchip 社を含む全ての半導体メーカーで、自社のコードのセキュリティを完全に保証できる企業はありません。コード保護機能とは、Microchip 社が製品を「解読不能」として保証するものではありません。

コード保護機能は常に進歩しています。Microchip 社では、常に製品のコード保護機能の改善に取り組んでいます。Microchip 社のコード保護機能の侵害は、デジタル ミレニアム著作権法に違反します。そのような行為によってソフトウェアまたはその他の著

本書に記載されているデバイス アプリケーション等に関する情報は、ユーザの便宜のためにのみ提供されているものであり、更新によって無効とされる事があります。お客様のアプリケーションが仕様を満たす事を保証する責任は、お客様にあります。Microchip 社は、明示的、暗黙的、書面、口頭、法定のいずれであるかを問わず、本書に記載されている情報に関して、状態、品質、性能、商品性、特定目的への適合性をはじめとする、いかなる類の表明も保証も行いません。Microchip 社は、本書の情報およびその使用に起因する一切の責任を否認します。Microchip 社の明示的な書面による承認なしに、生命維持装置あるいは生命安全用途に Microchip 社の製品を使用する事は全て購入者のリスクとし、また購入者はこれによって発生したあらゆる損害、クレーム、訴訟、費用に関して、Microchip 社は擁護され、免責され、損害をうけない事に同意するものとします。暗黙的あるいは明示的を問わず、Microchip 社が知的財産権を保有しているライセンスは一切譲渡されません。

商標

Microchip 社の名称と Microchip ロゴ、dsPIC、FlashFlex、KEELOQ、KEELOQ ロゴ、MPLAB、PIC、PICmicro、PICSTART、PIC³² ロゴ、rfPIC、SST、SST ロゴ、SuperFlash、UNI/O は、米国およびその他の国における Microchip Technology Incorporated の登録商標です。

FilterLab、Hampshire、HI-TECH C、Linear Active Thermistor、MTP、SEEVAL、Embedded Control Solutions Company は、米国における Microchip Technology Incorporated の登録商標です。

Silicon Storage Technology は、その他の国における Microchip Technology Incorporated の登録商標です。

Analog-for-the-Digital Age、Application Maestro、BodyCom、chipKIT、chipKIT ロゴ、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、HI-TIDE、In-Circuit Serial Programming、ICSP、Mindi、MiWi、MPASM、MPF、MPLAB 認証ロゴ、MPLIB、MPLINK、mTouch、Omniscient Code Generation、PICC、PICC-18、PICDEM、PICDEM.net、PICkit、PICtail、REAL ICE、rfLAB、Select Mode、SQL、Serial Quad I/O、Total Endurance、TSHARC、UniWinDriver、WiperLock、ZENA、Z-Scale は、米国およびその他の国における Microchip Technology Incorporated の登録商標です。

SQTP は、米国における Microchip Technology Incorporated のサービスマークです。

GestIC と ULPP は、その他の国における Microchip Technology Germany II GmbH & Co. & KG (Microchip Technology Incorporated の子会社) の登録商標です。

その他、本書に記載されている商標は各社に帰属します。

©2013, Microchip Technology Incorporated, Printed in the U.S.A., All Rights Reserved.

ISBN: 978-1-63276-655-7

**QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
= ISO/TS 16949 =**

Microchip 社では、Chandler および Tempe (アリゾナ州)、Gresham (オレゴン州) の本部、設計部およびウェハー製造工場そしてカリフォルニア州とインドのデザインセンターが ISO/TS-16949:2009 認証を取得しています。Microchip 社の品質システム プロセスおよび手順は、PIC® MCU および dsPIC® DSC、KEELOQ® コードホッピングデバイス、シリアル EEPROM、マイクロペリフェラル、不揮発性メモリ、アナログ製品に採用されています。さらに、開発システムの設計と製造に関する Microchip 社の品質システムは ISO 9001:2000 認証を取得しています。

各国の営業所とサービス

北米

本社
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel:480-792-7200
Fax:480-792-7277
技術サポート：
<http://www.microchip.com/support>
URL:
www.microchip.com

アトランタ
Duluth, GA
Tel:678-957-9614
Fax:678-957-1455

オースティン (TX)
Tel:512-257-3370

ボストン
Westborough, MA
Tel:774-760-0087
Fax:774-760-0088

シカゴ
Itasca, IL
Tel:630-285-0071
Fax:630-285-0075

クリーブランド
Independence, OH
Tel:216-447-0464
Fax:216-447-0643

ダラス
Addison, TX
Tel:972-818-7423
Fax:972-818-2924

デトロイト
Novi, MI
Tel:248-848-4000

ヒューストン (TX)
Tel:281-894-5983

インディアナポリス
Noblesville, IN
Tel:317-773-8323
Fax:317-773-5453

ロサンゼルス
Mission Viejo, CA
Tel:949-462-9523
Fax:949-462-9608

ニューヨーク (NY)
Tel:631-435-6000

サンノゼ (CA)
Tel:408-735-9110

カナダ - トロント
Tel:905-673-0699
Fax:905-673-6509

アジア / 太平洋

アジア太平洋支社
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel:852-2943-5100
Fax:852-2401-3431

オーストラリア - シドニー
Tel:61-2-9868-6733
Fax:61-2-9868-6755

中国 - 北京
Tel:86-10-8569-7000
Fax:86-10-8528-2104

中国 - 成都
Tel:86-28-8665-5511
Fax:86-28-8665-7889

中国 - 重慶
Tel:86-23-8980-9588
Fax:86-23-8980-9500

中国 - 杭州
Tel:86-571-8792-8115
Fax:86-571-8792-8116

中国 - 香港 SAR
Tel:852-2943-5100
Fax:852-2401-3431

中国 - 南京
Tel:86-25-8473-2460
Fax:86-25-8473-2470

中国 - 青島
Tel:86-532-8502-7355
Fax:86-532-8502-7205

中国 - 上海
Tel:86-21-5407-5533
Fax:86-21-5407-5066

中国 - 瀋陽
Tel:86-24-2334-2829
Fax:86-24-2334-2393

中国 - 深圳
Tel:86-755-8864-2200
Fax:86-755-8203-1760

中国 - 武漢
Tel:86-27-5980-5300
Fax:86-27-5980-5118

中国 - 西安
Tel:86-29-8833-7252
Fax:86-29-8833-7256

中国 - 厦門
Tel:86-592-2388138
Fax:86-592-2388130

中国 - 珠海
Tel:86-756-3210040
Fax:86-756-3210049

アジア / 太平洋

インド - バンガロール
Tel:91-80-3090-4444
Fax:91-80-3090-4123

インド - ニューデリー
Tel:91-11-4160-8631
Fax:91-11-4160-8632

インド - プネ
Tel:91-20-3019-1500

日本 - 大阪
Tel:81-6-6152-7160
Fax:81-6-6152-9310

日本 - 東京
Tel:81-3-6880-3770
Fax:81-3-6880-3771

韓国 - 大邱
Tel:82-53-744-4301
Fax:82-53-744-4302

韓国 - ソウル
Tel:82-2-554-7200
Fax:82-2-558-5932 または
82-2-558-5934

マレーシア - クアラルンプール
Tel:60-3-6201-9857
Fax:60-3-6201-9859

マレーシア - ペナン
Tel:60-4-227-8870
Fax:60-4-227-4068

フィリピン - マニラ
Tel:63-2-634-9065
Fax:63-2-634-9069

シンガポール
Tel:65-6334-8870
Fax:65-6334-8850

台湾 - 新竹
Tel:886-3-5778-366
Fax:886-3-5770-955

台湾 - 高雄
Tel:886-7-213-7830

台湾 - 台北
Tel:886-2-2508-8600
Fax:886-2-2508-0102

タイ - バンコク
Tel:66-2-694-1351
Fax:66-2-694-1350

ヨーロッパ

オーストリア - ヴェルス
Tel:43-7242-2244-39
Fax:43-7242-2244-393

デンマーク - コペンハーゲン
Tel:45-4450-2828
Fax:45-4485-2829

フランス - パリ
Tel:33-1-69-53-63-20
Fax:33-1-69-30-90-79

ドイツ - デュッセルドルフ
Tel:49-2129-3766400

ドイツ - ミュンヘン
Tel:49-89-627-144-0
Fax:49-89-627-144-44

ドイツ - プフォルツハイム
Tel:49-7231-424750

イタリア - ミラノ
Tel:39-0331-742611
Fax:39-0331-466781

イタリア - ベニス
Tel:39-049-7625286

オランダ - ドリューネン
Tel:31-416-690399
Fax:31-416-690340

ポーランド - ワルシャワ
Tel:48-22-3325737

スペイン - マドリード
Tel:34-91-708-08-90
Fax:34-91-708-08-91

スウェーデン - ストックホルム
Tel:46-8-5090-4654

イギリス - ウォーキンガム
Tel:44-118-921-5800
Fax:44-118-921-5820