

Estructuras de los Computadores (34010)

Tema 2. Unidad Aritmético-Lógica

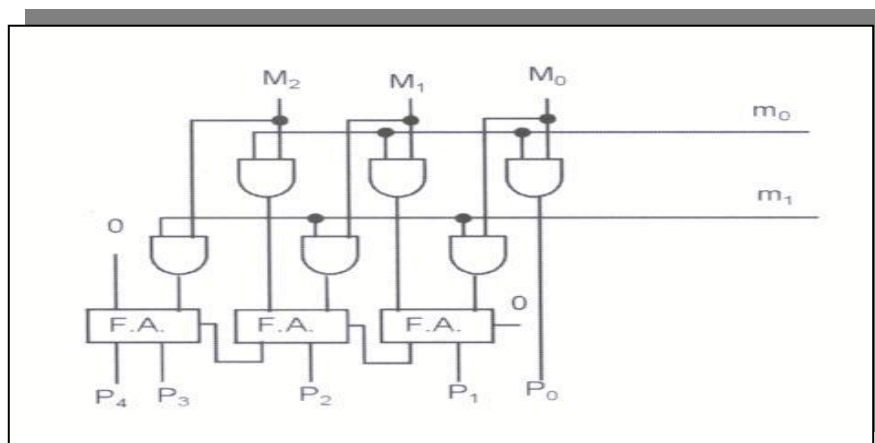
Soluciones de Problemas

Solución problema 1

Supongamos el Multiplicando de 3 bits y el Multiplicador de 2 bits. Tendremos que diseñar un circuito que realice la siguiente multiplicación:

		M ₂	M ₁	M ₀
		x	m ₁	m ₀
		P ₀₂	P ₀₁	P ₀₀
	P ₁₂	P ₁₁	P ₁₀	
P ₄	P ₃	P ₂	P ₁	P ₀

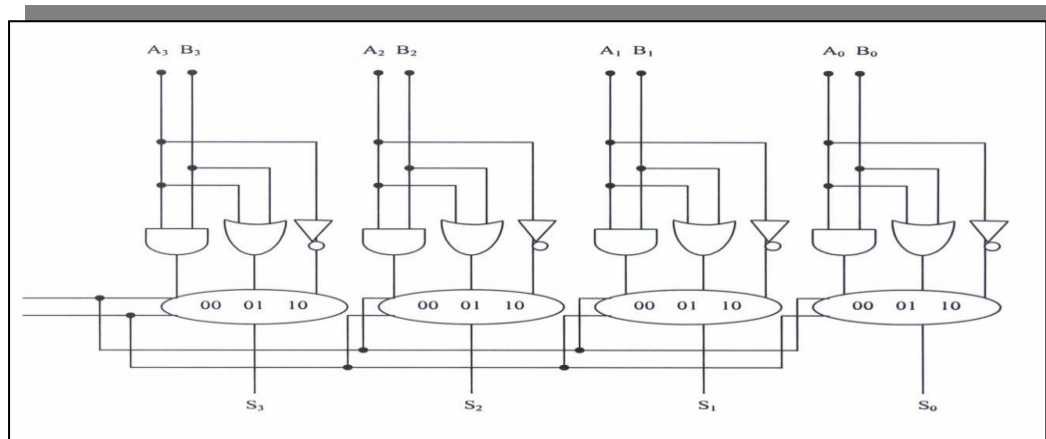
Los bits de los productos parciales: P₀₀, P₀₁, P₀₂, P₁₀, P₁₁, P₁₂ los obtendremos utilizando las puertas AND. Los bits del resultado: P₀, P₁, P₂, P₃ y P₄ los obtendremos a partir de los sumadores completos, tal y como se muestra en la figura.



Estructura del circuito multiplicador 3x2.

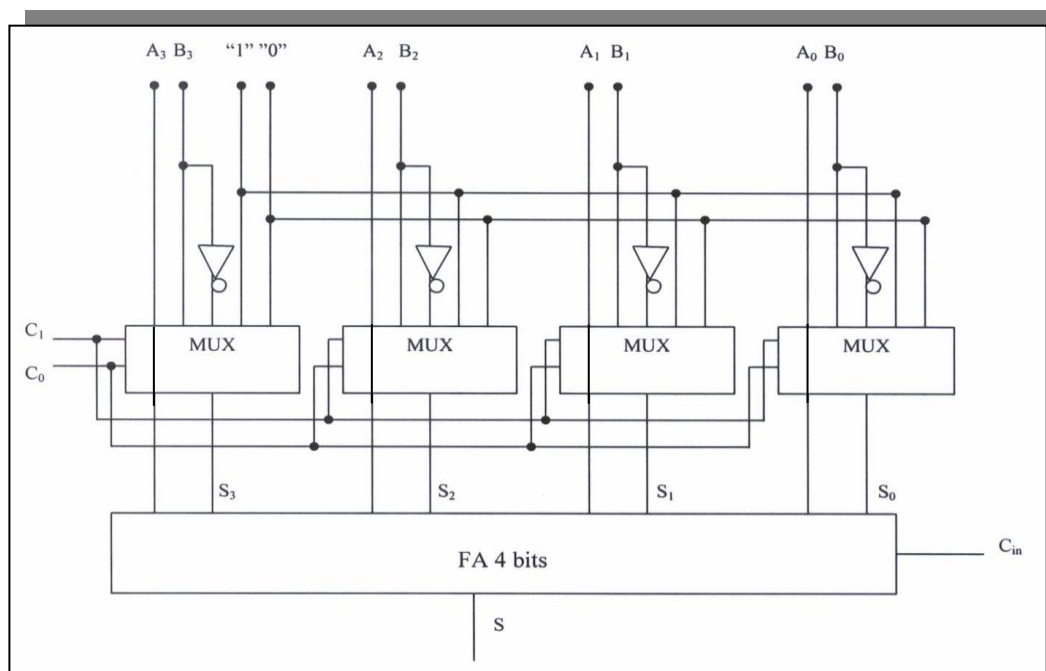
Solución problema 2

Operación	Descripción
$R = A \text{ and } B$	And ($A * B$)
$R = A \text{ or } B$	Or ($A + B$)
$R = C1(A)$	Complemento a 1 de A (\bar{A})

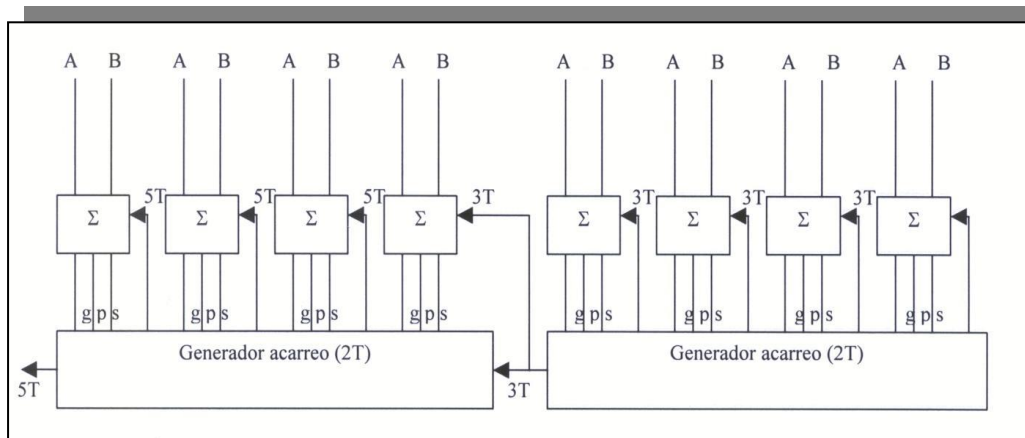


ALU que realiza las operaciones lógicas AND, OR y C1(A).

Solución problema 3



Solución problema 4



Sumador con anticipación de acarreo de 8 bits.

Suma = 6 T

Acarreo = 5 T

Sumador con propagación de acarreo = $(2n + 1) T = (2 * 8) + 1 = 16 + 1 = 17 T \rightarrow$ Suma = 16 T

Acarreo = 17 T

Solución problema 5

Producto	Multiplicando	Acción	I
00000 01111	01100	Valores iniciales	0
01100 01111	01100	Sumar	1
00110 00111	01100	Desplazar 1 bit a la derecha	1
10010 00111	01100	Sumar	2
01001 00011	01100	Desplazar 1 bit a la derecha	2
10101 00011	01100	Sumar	3
01010 10001	01100	Desplazar 1 bit a la derecha	3
10110 10001	01100	Sumar	4
01011 01000	01100	Desplazar 1 bit a la derecha	4
00101 10100	01100	Desplazar 1 bit a la derecha	5



Solución problema 6

15 = 01111

13 = 01101 → -13 = 01101

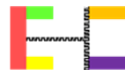
Multiplicando	Producto		q ₋₁	Acción	I
01111	00000	00011	0	Valores iniciales	0
01111	10001	01101	0	10 → Resta	1
01111	11000	10110	1	Desplazamiento dcha.	1
01111	00111	10110	1	01 → Suma	2
01111	00011	11011	0	Desplazamiento dcha.	2
01111	10100	11011	0	10 → Resta	3
01111	11010	01101	1	Desplazamiento dcha.	3
01111	11010	01101	1	11 → Nada	4
01111	11101	00110	1	Desplazamiento dcha.	4
01111	01100	00110	1	01 → Suma	5
01111	00110	00011	0	Desplazamiento dcha.	5

011000011 (+195) → 100111100 + 1 = **100111101 (-195)**

Solución problema 7

a) 0000 0111 por 0010

Dividendo		Divisor	Acción	Iteració n
00000000	00000111	0010	Valores iniciales	0
11111110	00000111	0010	Restar	0
11111100	0000111-	0010	Desplazar un bit a izquierda	1
11111110	0000111-	0010	Dividendo _h + Divisor	1
11111110	0000111 0	0010	Dividendo _h < 0 → q ₀ =0	1
11111100	0001110-	0010	Desplazar un bit a izquierda	2
11111110	0001110-	0010	Dividendo _h + Divisor	2
11111110	0001110 0	0010	Dividendo _h < 0 → q ₀ =0	2
11111100	0011100-	0010	Desplazar un bit a izquierda	3
11111110	0011100-	0010	Dividendo _h + Divisor	3
11111110	0011100 0	0010	Dividendo _h < 0 → q ₀ =0	3
11111100	0111000-	0010	Desplazar un bit a izquierda	4
11111110	0111000-	0010	Dividendo _h + Divisor	4
11111110	0111000 0	0010	Dividendo _h < 0 → q ₀ =0	4



11111100	1110000-	0010	Desplazar un bit a izquierda	5
11111110	1110000-	0010	Dividendo _h + Divisor	5
11111110	11100000	0010	Dividendo _h < 0 → q ₀ =0	5
11111101	1100000-	0010	Desplazar un bit a izquierda	6
11111111	1100000-	0010	Dividendo _h + Divisor	6
11111111	11000000	0010	Dividendo _h < 0 → q ₀ =0	6
11111111	1000000-	0010	Desplazar un bit a izquierda	7
00000001	1000000-	0010	Dividendo _h + Divisor	7
00000001	10000001	0010	Dividendo _h > 0 → q ₀ =1	7
00000011	0000001-	0010	Desplazar un bit a izquierda	8
00000000	0000001-	0010	Dividendo _h - Divisor	8
00000001	00000011	0010	Dividendo _h > 0 → q ₀ =1	8



Resto



Cociente

b) 0001 0011 por 1001

Dividendo		Divisor	Acción	Iteració n
00000000	00010011	1001	Valores iniciales	0
11110111	00010011	1001	Restar	0
11101110	0010011-	1001	Desplazar un bit a izquierda	1
11110111	0010011-	1001	Dividendo _h + Divisor	1
11110111	00100110	1001	Dividendo _h < 0 → q ₀ =0	1
11101110	0100110-	1001	Desplazar un bit a izquierda	2
11110111	0100110-	1001	Dividendo _h + Divisor	2
11110111	01001100	1001	Dividendo _h < 0 → q ₀ =0	2
11101110	1001100-	1001	Desplazar un bit a izquierda	3
11110111	1001100-	1001	Dividendo _h + Divisor	3
11110111	10011000	1001	Dividendo _h < 0 → q ₀ =0	3
11101111	0011000-	1001	Desplazar un bit a izquierda	4
11111000	0011000-	1001	Dividendo _h - Divisor	4
11111000	00110000	1001	Dividendo _h < 0 → q ₀ =0	4
11110000	0110000-	1001	Desplazar un bit a izquierda	5
11111001	0110000-	1001	Dividendo _h + Divisor	5
11111001	01100000	1001	Dividendo _h < 0 → q ₀ =0	5
11110010	1100000-	1001	Desplazar un bit a izquierda	6
11111011	1100000-	1001	Dividendo _h + Divisor	6



11111011	11000000	1001	Dividendo _h <0 → q ₀ =0	6
11110111	1000000-	1001	Desplazar un bit a izquierda	7
00000000	1000000-	1001	Dividendo _h + Divisor	7
00000000	10000001	1001	Dividendo _h >0 → q ₀ =1	7
00000001	0000001-	1001	Desplazar un bit a izquierda	8
11111000	0000001-	1001	Dividendo _h - Divisor	8
11111000	00000010	1001	Dividendo _h <0 → q ₀ =0	8



Resto



Cociente