



Estructuras de Computadores – (9166)

Examen (25 de Febrero de 2008)

Pregunta 1.

(2.5 puntos)

Sea un procesador que trabaja a 3.2 GHz. Dispone de un sistema de entrada/salida que permite trabajar con varios dispositivos:

- Una tableta digitalizadora debe ser escrutado 500 veces por segundo para su correcto funcionamiento. Obtener el porcentaje de tiempo de CPU consumido en la operación de escrutinio de E/S controlada por programa sabiendo que en cada operación de escrutinio se necesitan 2000 ciclos de reloj.
- Un disco formado por 2048 sectores/pista, 64 pistas/superficie, 240 superficies con una velocidad de 5400 rpm. La CPU lee un sector del disco utilizando entrada/salida controlada por interrupciones. Se produce una interrupción cada vez que se transmite un byte. Si tarda 3 microsegundos en procesar cada interrupción y despreciando el tiempo de arranque y el de búsqueda, ¿qué porcentaje máximo del tiempo estará la CPU ocupada en la operación de E/S, es decir, en la transferencia de 1 byte?. Hay que tener en cuenta que el tiempo que se tarda en transferir un sector es el tiempo que emplea la cabeza lectora en pasar sobre él.

¿Y si se empleara entrada/salida mediante DMA con una interrupción por sector?

Pregunta 2.

(1 punto)

Responde brevemente a las siguientes cuestiones:

- ¿Qué son los puertos en un computador?. En MANOTAS, ¿Cuántos puertos hay y cómo se lee y escribe en ellos?
- ¿Qué es el principio de localidad de referencia?

Pregunta 3.

(1.5 puntos)

Se desea implementar el sistema de memoria de MANOTAS con la siguiente distribución: los 4Kb primeros corresponden a una ROM/BIOS, después hay un HUECO de 4K posiciones, luego hay 8Kb de memoria RAM VIDEO, después viene 32Kb de RAM convencional y el resto es NO DIRECCIONABLE.

Consideraciones a tener en cuenta:

- Se dispone de EPROM 2Kx4 y DRAM 8Kx8.
- Emplear el menor número de módulos de memoria y de componentes electrónicos.
- Facilidad en posibles ampliaciones futuras de memoria.
- Conexiones EPROM (bus de direcciones, el bus de datos, \overline{CE} , \overline{OE})
- Conexiones DRAM (bus de direcciones, el bus de datos, \overline{CS} , \overline{OE} , \overline{WE})
- La activación de los codificadores, decodificadores, multiplexores, demultiplexores es mediante la señal \overline{CS} .

Se pide:

- Mapa de memoria especificando los bits de dirección, las direcciones de inicio y final en hexadecimal de cada bloque, su capacidad y tipo de memoria. (0.5 puntos)
- Diseño, con el menor número posible de chips, de las conexiones entre el procesador y las memorias, incluyendo todas las conexiones. (1 punto)

Pregunta 4.

(1 punto)

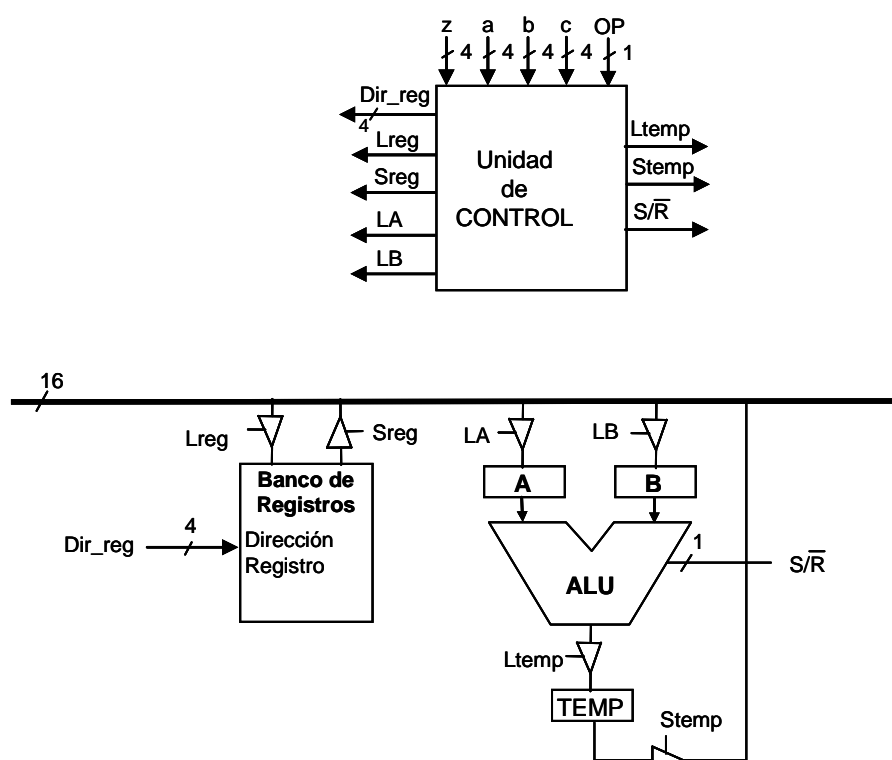
Obtener el resultado de la operación $A+B$ y $A \times B$ en el formato IEEE 754 de los siguientes números representados en este formato: Para obtener el resultado especificar los pasos seguidos utilizando el algoritmo de multiplicación y suma estudiado para números representados en el IEEE 754.

$A = 41DC0000$ y $B = BF280000$

Pregunta 5.

(2 puntos)

4. (2 puntos) La ruta de datos de figura consta únicamente de un banco de registros con 16 registros y una ALU capaz de sumar o restar dependiendo del valor de la señal de control S/\bar{R} (Si $S/\bar{R} = 1 \Rightarrow A + B$, si $S/\bar{R} = 0 \Rightarrow A - B$). La Unidad de Control tiene 5 entradas, z , a , b y c de cuatro bits (que serán los registros con los que se va a operar) y OP de 1 bit.



En función del valor de la entrada OP , la ruta de datos debe hacer:

Si $OP = 0 \rightarrow z = 2a - b$

Si $OP = 1 \rightarrow z = 2a - c$

- Dibujar el diagrama de estados para la Unidad de Control con el menor número de estados posibles. (0.5 puntos)
- Dibujar una tabla donde aparezca el estado, la acción que se realiza y las señales de control que se deben activar. (0.5 puntos)
- Se quiere implementar la unidad de control microprogramada con direccionamiento implícito mediante la optimización del sumador. ¿Cómo quedaría la memoria de control?. Suponiendo que el microprograma comienza en la posición 0 y utilizando una memoria con el **menor** tamaño posible, rellenar una tabla con el siguiente encabezamiento: (0.5 puntos)

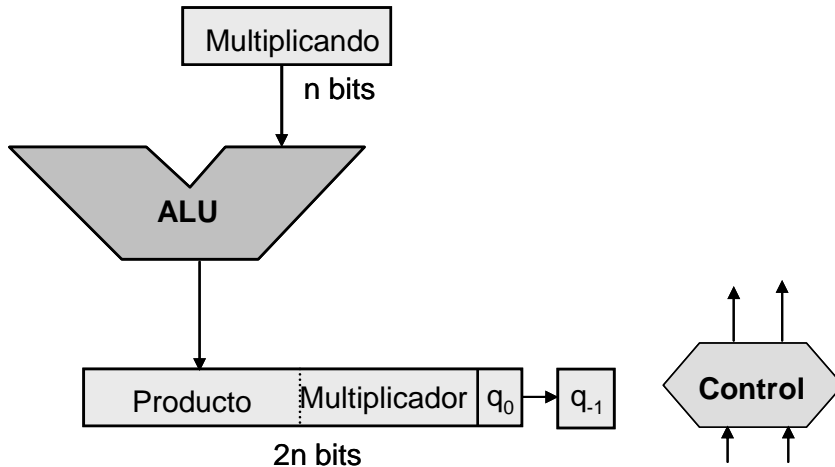
Dirección memoria	Microinstrucción	Tipo

- Resolver los correspondientes micros saltos y calcular el tamaño de la memoria que se ha usado. (0.5 puntos)

Pregunta 6:

(1 punto)

- a) Completar el dibujo con las conexiones necesarias, dar nombre a las señales de control y escribir el algoritmo necesario para que el circuito realice la multiplicación de dos números de n bits mediante el algoritmo de Booth (0.5 puntos).



- b) Probar que funciona para la multiplicación de $-6x-2$. (0.5 puntos).

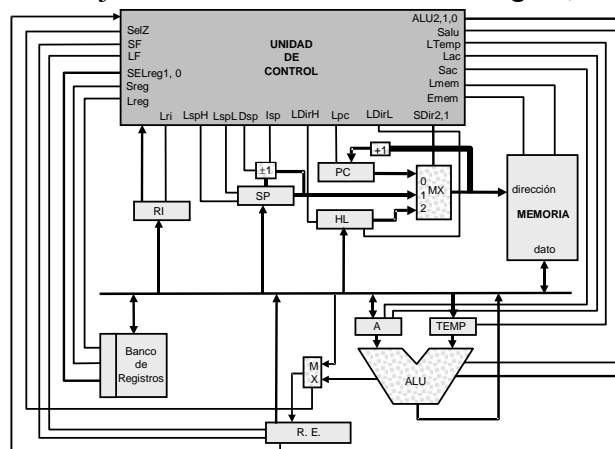
Pregunta 7.

(1 punto)

El siguiente programa en ensamblador se ejecuta en el MANOTAS de la figura, el cual trabaja a 50MHz.

Inicio: LDA 0500h
MOV A, B
LDA 0501h
ADD B
STA 0500h
CPI 10
JZ FIN
JMP Inicio

FIN:



Se pide:

- a) Suponiendo que las posiciones de memoria 500h y 501h contienen inicialmente los valores decimales 4 y 3 respectivamente, rellenar la siguiente tabla: (0.5 puntos)

Instrucción	Nº de ciclos de ejecución	Nº de veces que se ejecuta en el programa
LDA		
MOV	4	
ADD		
STA		
CPI	4	
JZ no efectivo		
JZ efectivo		
JMP		

- b) ¿Cuánto tiempo se tardará en ejecutar el programa?. Ser explícitos en vuestra respuesta. (0.5 puntos)