El circuito de la figura representa un circuito capaz de realizar el producto $M(m_7m_6m_5m_4m_3m_2m_1m_0)$ de dos números $A(a_3a_2a_1a_0)$, y $B(b_3b_2b_1b_0)$ de 4 bits.

- c) Sabiendo que los circuitos sumadores están construidos mediante semisumadores y que todas las puertas introducen un retardo de 1T, ¿cuánto tiempo trascurrirá hasta que obtengamos el resultado de la multiplicación?
- d) La última etapa de sumadores constituye un sumador de acarreo propagado de 5 bits. Si habilitamos en los sumadores completos que lo componen las salidas g_i y p_i y añadimos un anticipador de acarreo ¿cuál será el nuevo tiempo de respuesta?

