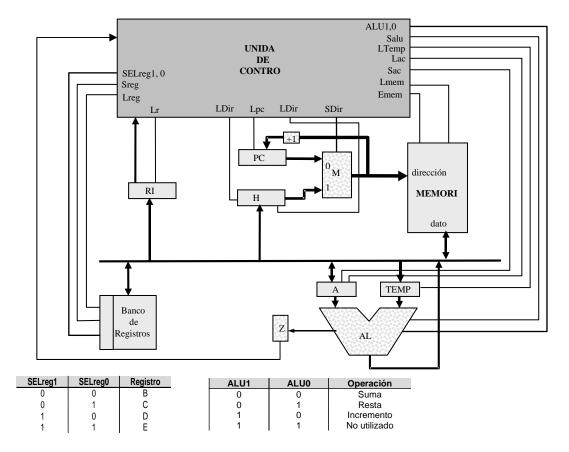
Estructuras de Computadores – (9166)

Examen (17 de Septiembre de 2007)

Pregunta 1. (2 puntos)

Sea una versión simplificada de la ruta de datos del MANOTAS estudiada en clase de teoría capaz de ejecutar el subconjunto de instrucciones: ADD C, ADI, LDA, STA, JMP Y JZ. El registro Z contendrá el indicador de resultado cero de la operación efectuada en la ALU.



Se pide:

- A) (0,5 puntos) Organigrama de las fases de ejecución de las instrucciones con lenguaje de transferencia de registros (ej: PC ←PC+1). Suponer que cada fase se ejecuta en un ciclo de reloj.
- B) (0,5 puntos) Obtener la función de salida rellenando la tabla que se adjunta. (Indicar en el organigrama anterior el número del estado).
- C) (0,5 puntos) Si se quisiera implementar la unidad de control microprogramada con direccionamiento implícito mediante bitoring y con la optimización de la señal FIN. ¿Cómo quedaría la memoria de control?. Suponiendo 4 bits para la dirección de memoria, rellena la memoria con el siguiente encabezamiento:

Dirección memoria	Microinstrucción

D) (0,5 puntos) Resuelve los correspondientes microsaltos

Pregunta 2. (1 punto)

Obtener el resultado de la operación AxB y A+B en el formato IEEE 754 de los siguientes números representados en el formato IEEE 754: Para obtener el resultado especificar los pasos seguidos utilizando el algoritmo de multiplicación y suma estudiado para números representados en el IEEE 754.

A = 425C0000B = DFA80000

Pregunta 3. (2.5 puntos)

El diseño de un sistema de entretenimiento para el hogar digital requiere rediseñar, de la mejor forma posible, la memoria del Pentium 4. En la especificación se ha establecido que: necesitamos ubicar una ROM de 256MB; el interfaz de video está mapeado en memoria con acceso a través de RAM-VIDEO de 512 MB; el acceso a los dispositivos de E/S comparten el espacio de direcciones con la memoria (se contemplan, aproximadamente, hasta 256 millones de dispositivos diferentes); y, por último, el resto de memoria se utilizará para datos e instrucciones.

Se pide:

- a) Mapas de memoria y de entrada/salida especificando los bits de dirección, las direcciones de cada bloque, su capacidad y tipo (1).
- b) Diseño, con el menor número posible de chips, de las conexiones entre el procesador y las memorias incluyendo todas las conexiones. (1'5 punto)

Nota: El tamaño de la palabra para datos y direcciones es de 32 bits. La memoria para datos, instrucciones y video se realiza con una DRAM 256Mx16 y la memoria ROM utiliza bloques de 128Mx8. Las conexiones deben contemplar el bus de direcciones, el bus de datos y la lógica \overline{CS} , \overline{OE} y \overline{WE} .

Pregunta 4. (2 puntos)

Dado un computador de 32 bits que trabaja a 100 MHz y en el que en promedio una instrucción emplea 4 ciclos máquina y cada operación de lectura o escritura en memoria tarda 2 ciclos máquina. Determinar la máxima velocidad de transferencia, en bytes por segundo, para los siguientes casos:

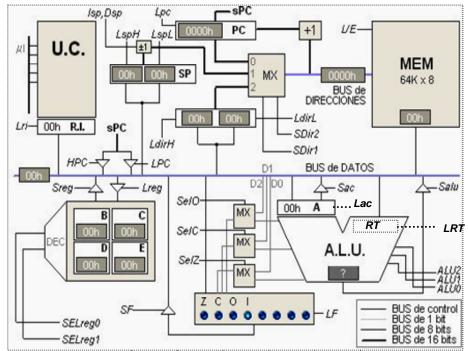
- a) Entrada/Salida controlada por programa y empleando 5 instrucciones en transferir cada palabra.
- b) Un sistema de DMA con estrategia de transferencia por ráfagas.
- c) Un sistema de DMA con estrategia de transferencia por robo de ciclos.
- d) Un sistema de DMA con estrategia de transferencia transparente y suponiendo que en cada instrucción en promedio hay 1 ciclo en el cual la CPU no emplea el bus.

Pregunta 5. (0.5 puntos)

Dividir los números 11 entre 5, representados con 4 bits en complemento a 2, empleando el algoritmo de división sin restauración.

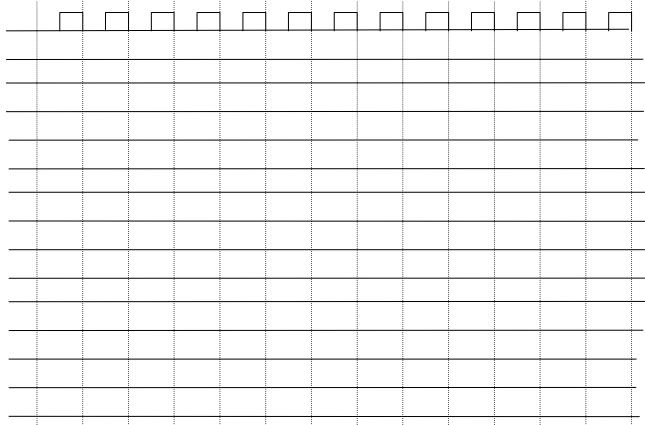
Pregunta 6. (2 puntos)

En un instante determinado el PC de MaNoTaS vale 5 y está apuntando a JO 3042.



Se pide:

- a) Fases de la instrucción, mediante lenguaje de transferencia entre registros.(0.5 ptos)
- b) Cronograma, con el menor número posible de periodos, de la instrucción indicando también el bus de datos y de direcciones.(1.5 ptos)



Ap. Correus 99 -:- E-03080 ALACANT -:- Tel. 96 / 590 36 81 -:- Fax 96 / 590 96 43