

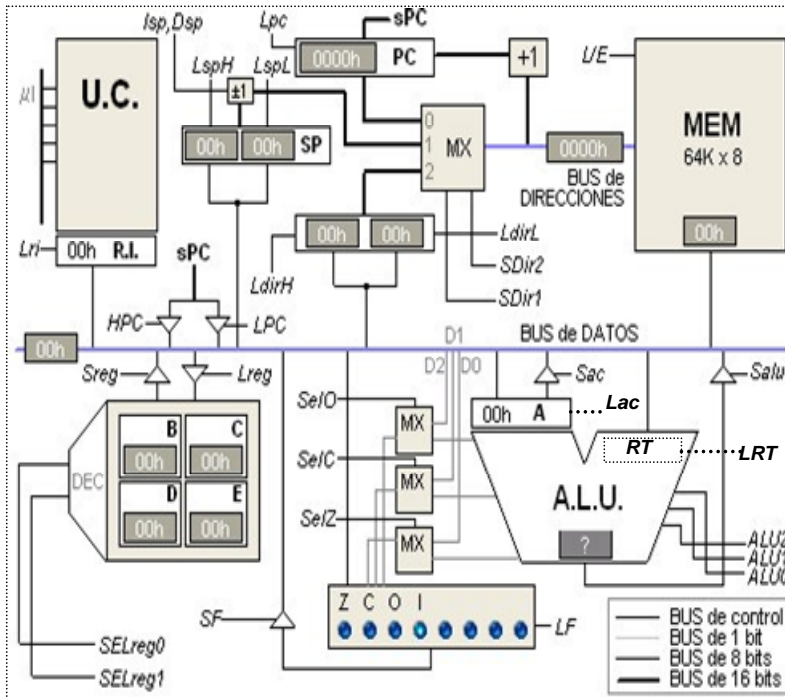
Estructuras de Computadores – (9166)

Examen (16 de Septiembre de 2006)

Pregunta 1.

(2 puntos)

Disponemos del procesador MaNoTaS, y queremos que se pueda ejecutar la instrucción CalIXP. Llama a la subrutina que se encuentra en la dirección dada por la pareja de registros D&E, es decir D y E se encadenan para formar una dirección de 16 bits. Se pide:



a) Fases de la instrucción y señales asociadas cada fase. (0.5 puntos)

b) Cronograma, con el menor número posible de periodos, de la instrucción. (1.25 puntos)

c) Si la frecuencia del reloj es de 10GHz. Calcular, en ps (picosegundos), cuanto tiempo tarda en ejecutarse la instrucción. (0.25 puntos)

Pregunta 2.

(2.5 puntos)

Disponemos de una memoria del tipo CYM1846 (512Kx32), cuyas características y tabla de funcionamiento se muestra en la figura. Si el procesador al que debemos conectarla posee una línea de lectura/escritura R/\overline{W} .

Se pide:

a) El procesador tiene 20 líneas de direcciones. Escribir la tabla de verdad y esquema eléctrico (con todas las líneas y mediante decodificadores), para diseñar una memoria de 512Kx32, cuya **última dirección** sea la 7FFFFH. (1 punto)

b) El procesador tiene 21 líneas de direcciones. Escribir la tabla y esquema eléctrico (con todas las líneas y mediante decodificadores), para diseñar un mapa de memoria de 2Mx16. (1 punto).

c) El procesador tiene 20 líneas de direcciones. Escribir la tabla de verdad y esquema eléctrico (con todas las líneas y mediante decodificadores), para diseñar una memoria de 128Kx32, cuya **última dirección** sea la BFFFFH. (0.5 puntos)

CYM1846 (512KX32)

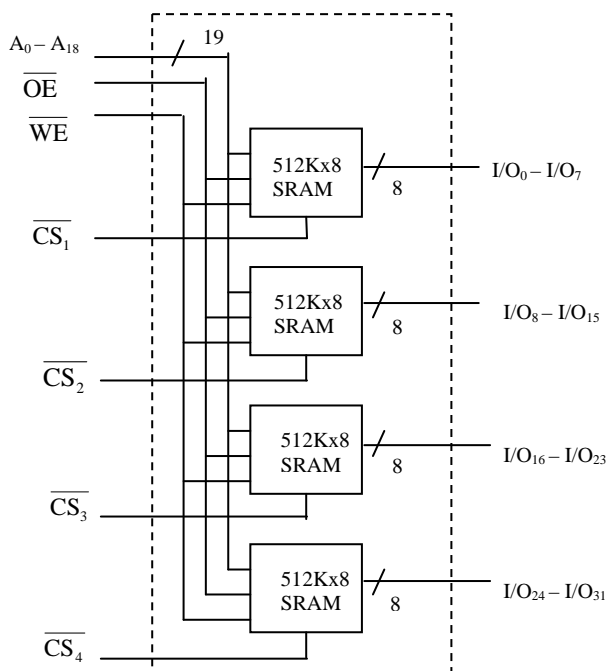


TABLA DE FUNCIONAMIENTO

\overline{CS}	\overline{WE}	\overline{OE}	E/S	Modo
H	X	X	Alta impedancia	Deshabilitada / Power-Down
L	H	L	Salida	Lectura
L	L	X	Entrada	Escritura
L	H	H	Alta impedancia	Deshabilitada



Pregunta 3.

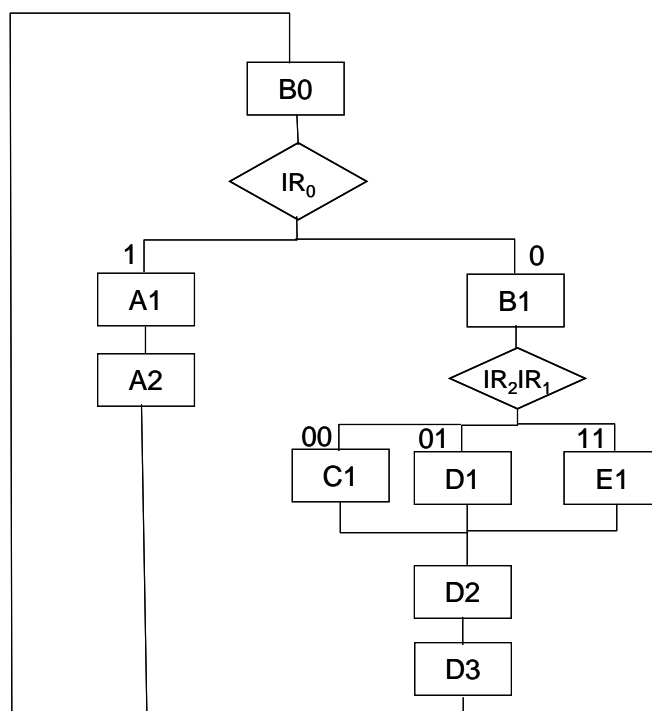
(2.5 puntos)

- (a) Diseñar una UAL de 4 bits que realice las siguientes operaciones: Desplazamientos aritméticos a la derecha (0, 1, 2 y 3), OR-EXCLUSIVA, NAND, NOR, NOT (1.75 puntos).
- (b) Modificar la UAL anterior para que proporcione también el flag cero, el flag negativo, el flag de paridad impar y el flag de resultado impar. (0.75 puntos)

Pregunta 4.

(3 puntos)

Se pretende diseñar la unidad de control microprogramada para el organigrama de la figura, el cual contiene tres micros saltos, dos de ellos se realizan en función de bits del registro de instrucción y uno es un microsalto incondicional. Suponer que las direcciones octales en la memoria de control de las microinstrucciones A1 y B1 son 10, y 14 respectivamente y las direcciones octales de C1, D1 y E1 son 20, 22 y 26 respectivamente. Suponer que la memoria de control comienza en la dirección 0.



- A) Suponiendo bitoring y suponiendo además la optimización con la señal FIN, diseñar la unidad de control con direccionamiento implícito.

A1) (0.5 puntos) Rellena la memoria de control con el siguiente encabezamiento:

Dirección memoria (en binario)	Microinstrucción

A2) (0.4 puntos) Resuelve los correspondientes circuitos de Bitoring.

A3) (0.3 puntos) Describe los distintos campos de las microinstrucciones de salto y especifica como quedarían las microinstrucciones de salto anteriores.

- B) Suponer que ahora se implementa la unidad de control microprogramada mediante la optimización del sumador.

B1) (0.4 puntos) Rellena la memoria de control con el siguiente encabezamiento:

Dirección memoria (en binario)	Microinstrucción	Tipo

B2) (0.4 puntos) Muestra la estructura hardware de la lógica de selección de direcciones.

B3) (0.4 puntos) Resuelve los correspondientes micros saltos.

B4) (0.3 puntos) Muestra como quedaría cada una de las microinstrucciones de salto.

- C) Muestra como quedaría la memoria de control si se implementara la unidad de control microprogramada con direccionamiento explícito. (0.3 puntos)