Junio 2019 - Pregunta (2.5 puntos)

Un computador posee una CPU de 20 bits de bus de direcciones y de 16 bits de longitud de palabra y señal de lectura/escritura: R/\overline{W} . Se desea conectar esta CPU a una memoria con las siguientes características:

- 256K x 16 de memoria ROM comenzando en la dirección 20000 H.
- 256K x 16 de memoria RAM comenzando en la dirección C0000 H.

Se dispone de los siguientes tipos de chips de memoria para elegir:

RAM	ROM
64K x 16	64K x 8
128K x 8	128K x 16
256K x 8	256K x 1
256Kx1	
Selección chip RAM: CS Señal de Lectura RAM: \overline{OE} Señal de Escritura: \overline{WE}	Selección chip ROM: \overline{CS} Señal de Lectura ROM: OE

Se pide:

- a) Diseñar el mapa de memoria descrito utilizando el menor número de chips posible de entre los tipos que aparecen en el cuadro anterior e indicando claramente las direcciones de comienzo y final de cada chip, así como señalando en el mapa cuáles son los bits de selección y cuáles los de direccionamiento. (1,25 ptos.)
- b) Realizar el diagrama de conexiones completo entre la CPU y la memoria según las especificaciones del enunciado, utilizando para la **selección** de chips **un solo decodificador** y las puertas lógicas que se necesiten (1,25 ptos.)

Julio 2019 - Pregunta (2.5 puntos)

Un computador que posee una CPU que puede direccionar un máximo de 512K palabras de 16 bits y una señal de lectura/escritura: \overline{R}/W , necesita conectarse a una memoria con las siguientes características:

- 128K x 16 de memoria ROM en las primeras posiciones (direcciones más bajas) de la memoria del computador.
- 256K x 16 de memoria RAM en las últimas posiciones (posiciones más altas) de la memoria del computador.

Se dispone de los siguientes tipos de chips de memoria:

RAM	ROM
128k x 4	32k x 16
512k x 1	128k x 1
64K x 16	64k x 4
Selección chip RAM: $CS1$, $\overline{CS2}$	Selección chip ROM: $\overline{\mathit{CS}}$
Señal de Lectura: OE	Señal de Lectura: OE
Señal de Escritura: \overline{WE}	

Se pide:

- a) Diseñar el mapa de memoria correspondiente utilizando el menor número de chips posible de entre los tipos que aparecen en el cuadro anterior e indicando claramente las direcciones de comienzo y final de cada fila de chips, así como señalando en el mapa cuáles son los bits de selección de chip y cuáles los de direccionamiento de cada tipo de chip. (1,25 ptos.)
- Realizar el diagrama de conexiones completo entre la CPU y la memoria según las especificaciones del enunciado, utilizando para la selección de chips exclusivamente un decodificador y el menor número de puertas lógicas (1,25 ptos.)