



Estructuras de Computadores – (9166)

Examen (20 de Enero de 2010)

Pregunta 1.

(1 punto)

Utilizando el algoritmo de la división sin restauración, realiza la operación $(11/5)$ 00001011:0101. Utiliza un registro de 8 bits para el dividendo.

Pregunta 2.

(2.5 puntos)

Se desea diseñar la unidad de memoria de un sistema de biomédico. En la especificación se ha establecido que: necesitamos ubicar en orden creciente: una ROM de 256MBytes; el interfaz de video está mapeado en memoria con acceso a través de RAM-VIDEO de 512 MBytes; el acceso a los dispositivos de E/S comparten el espacio de direcciones con la memoria, por tanto, habrá, de aproximadamente, una hueco 256 millones de dispositivos diferentes; y, por último, el resto de memoria se utilizará para datos e instrucciones.

Se pide:

- Mapa de memoria especificando los bits de dirección, las direcciones de inicio y fin en hexadecimal de cada bloque, su capacidad y tipo (1).
- Diseño, con el menor número posible de chips, de las conexiones entre el procesador y las memorias incluyendo todas las conexiones. (1'5 punto)

Nota: El tamaño de la palabra para datos y direcciones es de 32 bits. La memoria para datos, instrucciones y video se realiza con una DRAM 256Mx16 y la memoria ROM utiliza bloques de 128Mx8. Las conexiones deben contemplar el bus de direcciones, el bus de datos y la lógica \overline{CS} , \overline{OE} y \overline{WE} .

Pregunta 3.

(1.5 puntos)

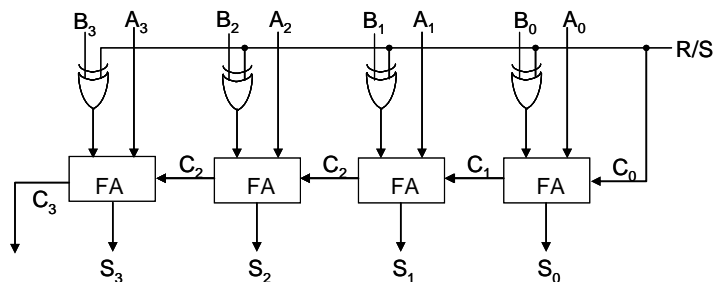
Dada una memoria SRAM de 64KBytes cuya organización interna es 2D1/2. Se pide:

- Indica las entradas y salidas del chip de memoria SRAM.
- Dibuja su estructura interna.

Pregunta 4.

(1.25 puntos)

Dado el circuito sumador-restador de la figura basado en un CPA, obtener el tiempo necesario para que realice la suma si los sumadores completos (FA) se construyen con semisumadores. Suponer que las puertas XOR tienen un retardo de 3T y el resto de puertas 1T. Indicar los retardos para cada bit de suma y de acarreo.



Pregunta 5.

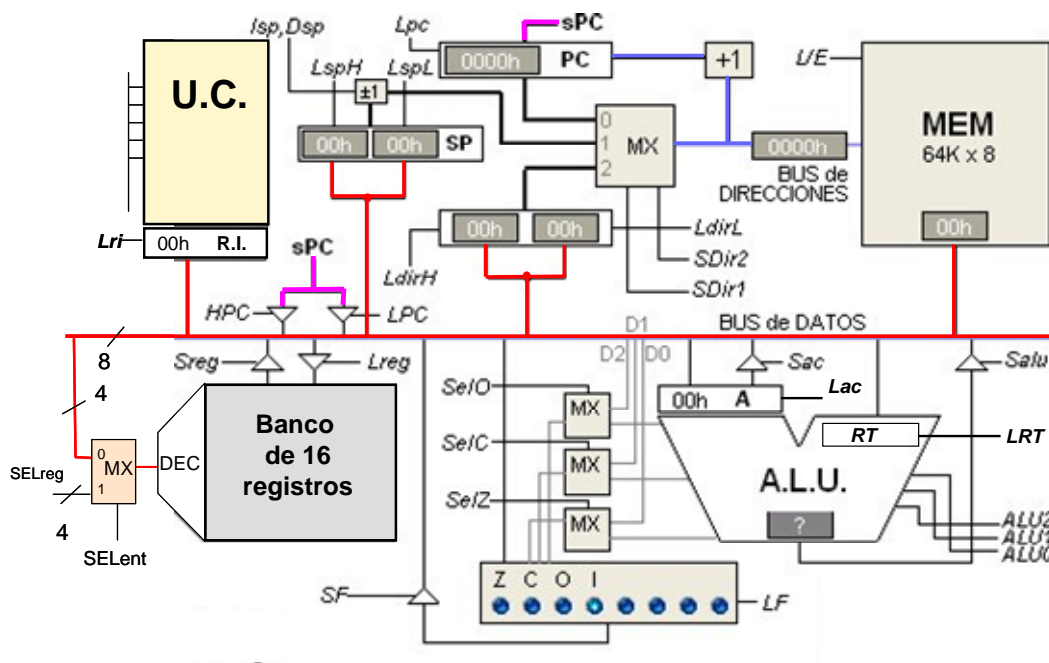
(1.5 puntos)

Sea la versión modificada de la ruta de datos del MANOTAS estudiada en clase de teoría capaz de ejecutar el mismo conjunto de instrucciones. La diferencia estriba en que esta ruta de datos dispone de un Banco de Registros de 16 registros seleccionables mediante los 4 bits inferiores del bus de datos o mediante una señal de 4 bits procedente de la U. C. (SELreg). Por ello las instrucciones aritmético-lógicas con modo de direccionamiento Directo a Registro tendrán ahora un formato de instrucción de 2 bytes. En el primer byte estará el código de operación y en el segundo, en los cuatro bits inferiores, el número de registro, el resto de bits están a cero:

Nuevo Formato Instrucción

COP	0000	Reg
8 bits	8 bits	

Además el registro 0 y el 1 del Banco de Registros siempre contienen un 00₁₆ y un 01₁₆ respectivamente, y las funciones de los registros D y E las realizan ahora los registros 2 y 3 respectivamente.



Se pide:

- (0,75 puntos) Describir las acciones y las señales de control que se activan en cada fase de ejecución de las nuevas instrucciones ADD r1, LDAX, STA dir y JMP, suponiendo que la duración de cada fase de ejecución es de un ciclo de reloj.
- (0,75 puntos) Se pretende que una nueva instrucción llamada CMOV r1 se ejecute en esta ruta de datos, su descripción es la siguiente:

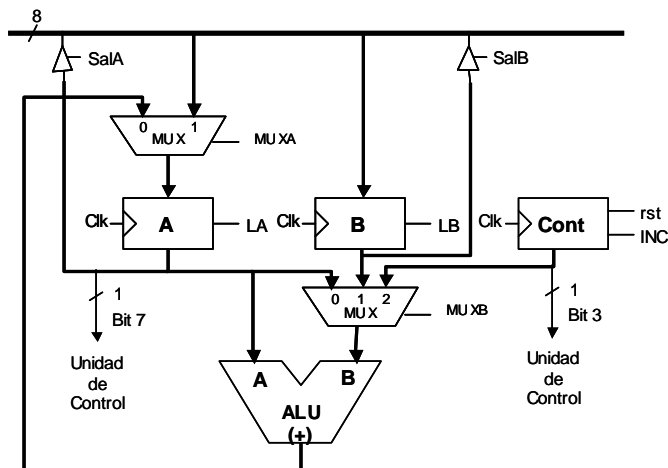
CMOV r1 Si A=0 entonces BR[r1] ← BR [3]

Indicar como será el formato de la instrucción y describir las acciones y señales de control en cada ciclo de reloj.

Pregunta 6.

(1.25 puntos)

La siguiente ruta de datos de la figura 1 se ha diseñado para que realice un sencillo algoritmo para lo cual se ha diseñado una unidad de control microprogramada que lo implementa. La unidad de control está basada en un sumador y tiene el aspecto de la figura 2. La codificación de las microinstrucciones es horizontal según el formato de la figura 3 y el microprograma se puede ver en la figura 4.



MUXA	LA	MUXB	LB	rst	INC	SalA	SalB	TIPO
------	----	------	----	-----	-----	------	------	------

Figura 3

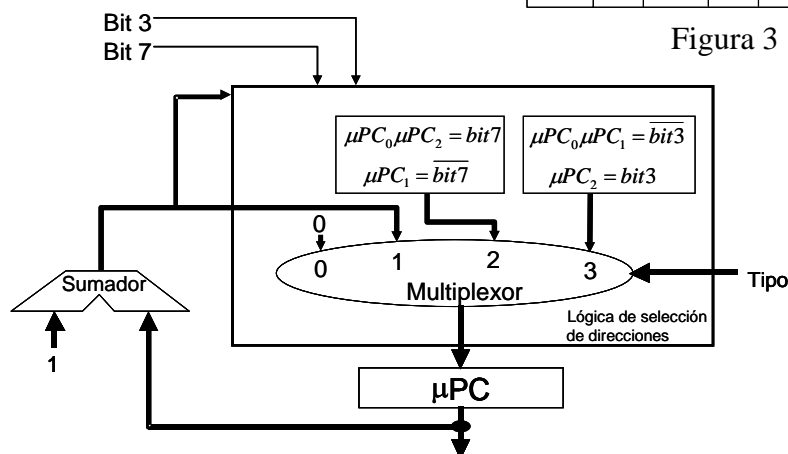


Figura 2

Dirección de Memoria (Hex)	μInstrucción
0 _h	C01 _h
1 _h	0C2 _h
2 _h	503 _h
3 _h	401 _h
4 _h	622 _h
5 _h	009 _h
6 _h	010 _h

Figura 4

Se pide:

- (0, 75 puntos) Obtener el grafo de estados o diagrama de fase que implementa la Unidad de Control microprogramada detallando las acciones que se realizan en cada una de ellas.
- (0,5 puntos) Describe el algoritmo que implementa la Unidad de Control.

Pregunta 7.

(1 punto)

Obtener el resultado de la operación A+B y AxB en el formato IEEE 754 de los siguientes números representados en este formato. Para obtener el resultado especificar los pasos seguidos utilizando el algoritmo de suma y multiplicación estudiado para números representados en el IEEE 754. Expresar el resultado en hexadecimal.

A= C35C0000

B= 3FA80000