



Estructuras de Computadores – (9166)

Examen (10 de Febrero de 2006)

Pregunta 1.

(2.5 puntos)

Disponemos de una memoria del tipo CYM1846 (512Kx32), cuyas características y tabla de funcionamiento se muestra en la figura. Si el procesador al que debemos conectarla posee 20 líneas para generar las direcciones y una línea de lectura/escritura R/W. Se pide:

- Tabla de verdad y esquema eléctrico (con todas las líneas y mediante decodificadores), para diseñar una memoria de 512Kx32, cuya primera dirección sea la 80000H. (0.5ptos)
- Tabla de verdad y esquema eléctrico (con todas las líneas y mediante decodificadores), para diseñar una memoria de 1Mx16, cuya primera dirección sea la 00000H. (0.5ptos)
- Tabla de verdad y esquema eléctrico (con todas las líneas y mediante decodificadores), para diseñar una memoria de 256Kx32, cuya primera dirección sea la 40000H. (1pto)
- Tabla de verdad y esquema eléctrico (con todas las líneas y mediante decodificadores), para diseñar una memoria de 1Mx32, cuya primera dirección sea la 00000H. (0.5ptos)

CYM1846 (512KX32)

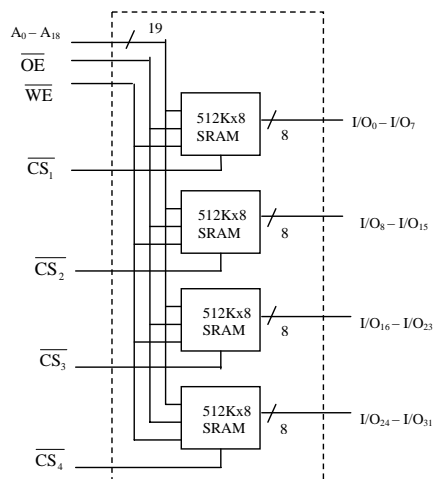


TABLA DE FUNCIONAMIENTO					
CS	WE	OE	E/S	Modo	
H	X	X	Alta impedancia	Deshabilitada / Power-Down	
L	H	L	Salida	Lectura	
L	L	X	Entrada	Escritura	
L	H	H	Alta impedancia	Deshabilitada	

Pregunta 2.

(2.5 puntos)

En un computador de 16 bits, la CPU realiza 7×10^6 peticiones por segundo a un sistema de memoria con un tiempo de acceso de 200 picosegundos. Se disponen de discos cuya velocidad de transferencia es de 500 Mbytes/seg. Calcular cuántos discos se pueden conectar al sistema sin afectar el rendimiento de la CPU en más de un 10%.

Pregunta 3.

(2 puntos)

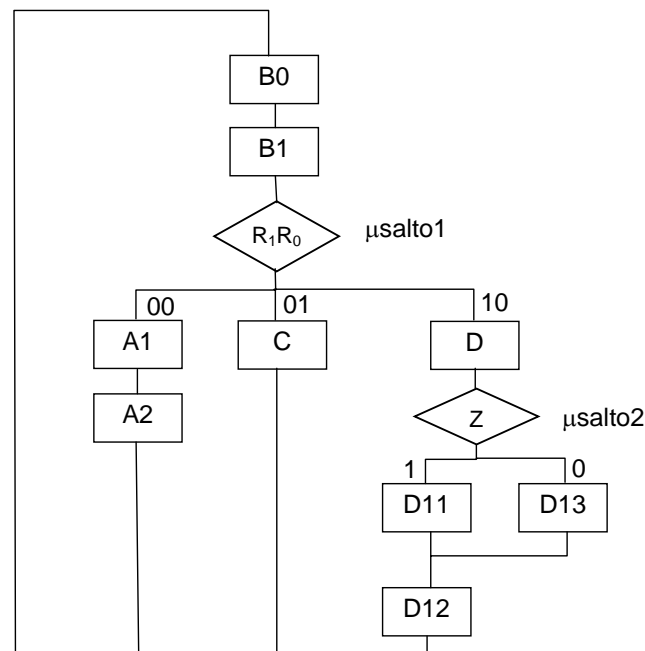
- Diseñar una unidad aritmética de 4 bits que realice operaciones de desplazamiento circulares a la derecha. Indicar las entradas junto con la operación que realiza.
- Empleando el algoritmo de división sin restauración realizar la división 19/9 teniendo en cuenta que los números se representan con 5 bits.



Pregunta 4.

(3 puntos)

En el organigrama de la figura, el micros salto múltiple 1 se realiza en función de bits 0 y 1 del registro de instrucción. El micros salto 2 en función del indicador de condición Z. Se pretende diseñar la unidad de control microprogramada con direccionamiento implícito para este organigrama. Suponer que las direcciones octales en la memoria de control de las microinstrucciones A1, C y D son 10, 20 y 30 respectivamente y las direcciones octales de D11 y D13 son 32 y 34 respectivamente. Suponer que la memoria de control comienza en la dirección 0.



A) Suponiendo bitoring y suponiendo además la optimización con la señal FIN.

A1) Rellena la memoria de control con el siguiente encabezamiento (0.5 puntos):

Dirección memoria	Microinstrucción

A2) Resuelve los correspondientes circuitos de Bitoring (0.5 puntos).

A3) Describe los distintos campos de las microinstrucciones de salto y especifica como quedarían las microinstrucciones de salto anteriores (0.5 puntos).

B) Suponer que ahora se implementa la unidad de control microprogramada mediante la optimización del sumador. (1.5 puntos)

B1) Rellena la memoria de control con el siguiente encabezamiento (0.4 puntos):

Dirección memoria	Microinstrucción	Tipo

B2) Muestra la estructura hardware de la lógica de selección de direcciones (0.4 puntos).

B3) Resuelve los correspondientes micros saltos (0.4 puntos).

B4) Muestra como quedaría cada una de las microinstrucciones de salto (0.3 puntos).