

与 接口拨木。

等7章 串并行接口技术

主编: 王让定 朱莹

宁波大学信息学院









本章主要内容录



02 • • • •





可编程定时 器计数器 8253/8254 并行通信技术以及可编程并行接口芯片8255A

串行通信基础

串行通信技术以 及可编程的串行 接口芯片8251A

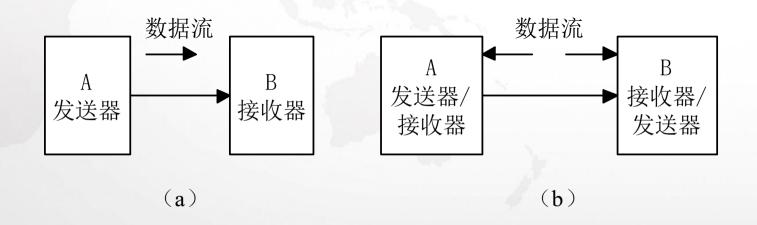


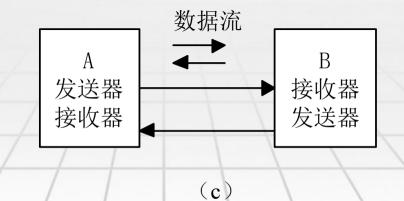
串行通信基础

PART 03

1. 串行通信中的数据传送模式

单工、半双工、全双工的数据传送模式





波特率(Baud rate):表示串行数据传送速度,它表示每秒钟传送的二进制位数,单位为bit/s(bps)。每一位的传输时间 T_a 就是波特率的倒数

例: 若设备每秒传送120帧信息(字符),每帧信息包含:1个起始位,7个数据位,1个奇偶校验位,1个停止位,这是其传送的波特率为多少?

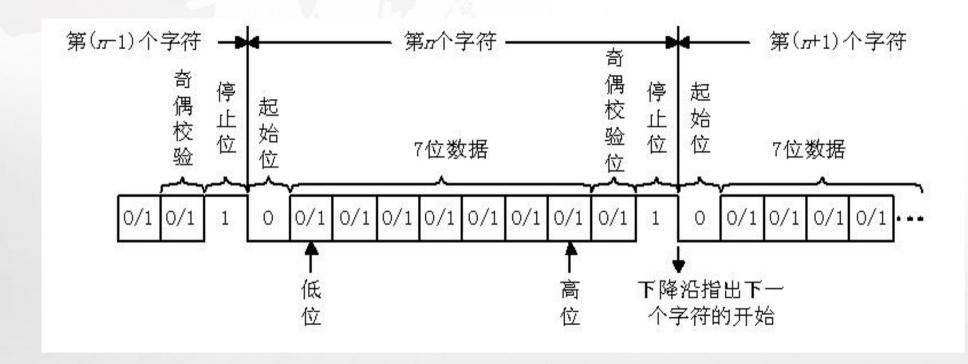
解: 10位/帧×120帧/秒=1200位/秒=1200波特

国际上规定了一个标准波特率系列,即110、300、600、1200、1800、2400、4800、9600和19 200波特。串行接口的打印机通常采用110波特,也有采用150波特和300波特。当使用调制解调器在公共电话线上进行远程数据通信时常使用1200波特,线路质量好的城市和地区可达2400波特。

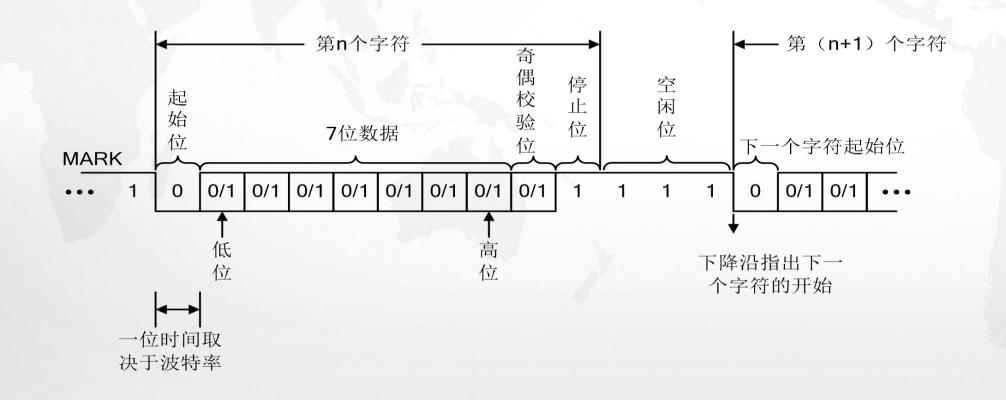
- 2. 异步通信、同步通信
- (1) 异步通信的数据:链路控制是面向字符的,即传送的每一组数据构成一个字符。异步通信是字符内的同步,字符间的异步。
- (2) 异步通信规程规定:数据流中传送的每个字符必须由起始位 (1位低电平)开始,而以停止位结束(1位或),称为一帧。 起始位和停止位称为帧位。

(3) 异步传送格式(如下图)

- 1> 起始位: 是连续一位的低电平(逻辑0)
- 2>数据位:在起始位之后,即发送数据位。数据位通常有4种配置情况,即5、6、7、8位(从低向高传送)
- 3> 奇偶校验位: 异步通信采用一位奇偶校验位检测错误停止位: 表示一个字符发送结束。



(a) 天空闲位



(b) 有空闲位

• 同步通信方式

- (1) 在同步通信中,要求发送端在正是发送数据之前,先发送一个同步字符去通知接收端,接收端在收到同步字符后, 便开始按照双方约定的格式和速率接收数据
- (2) 同步传送时,由于同步字符的不同,可有不同信息格式, 一般分为:
 - 1> 单同步: 只有一个同步字符
 - 2> 双同步: 有两个同步字符
 - 3> 外同步: 没有同步字符, 靠外部时钟同步

- (3) 同步通讯格式包括同步字符、数据、CRC校验:
- 1> 同步字符: 一种同步标志,指示传送数据的开始。同步字符 的选择依据是: 其位模式要与传送的数据字符有着明显的差别
- 2>数据:指连续传送的信息,每个字符可选择为5、6、7、8位,传送的内容可以是数据信息,也可以是命令信息。
- 3> CRC校验:循环荣誉校验,用于数据传送的检错。不同在于, 奇偶校验对一个字符校验,适于异步通信,而CRC对数据块进 行校验,适用于同步通信,

行校验,适用于同步通信同步字符 数据1 数据2 数据n 校验

异步通信与同步通信的主要区别

(1) 时钟要求

同步通信: 发送与接受时钟频率精确相等

异步通信: 发送与接受时钟频率基本相等即可

(2) 控制信息

同步通信:要求对整个数据块附加帧信息,用于高速数据

链路

异步通信:要求对每个数据字符均附加帧信息,用于低速设

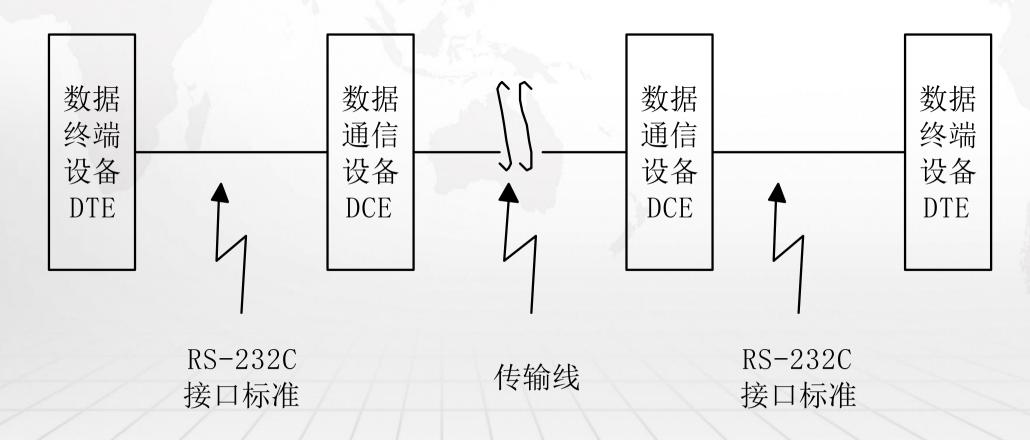
备,低速传送

(3) 校验方式

同步通信:采用16位循环荣誉校验码,可靠性高

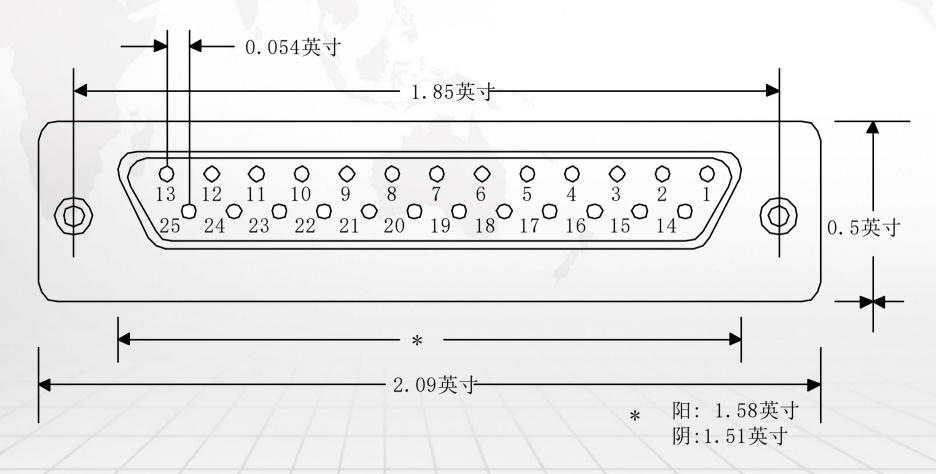
异步通信:采用1位奇偶校验,可靠性相对较低

串行总线标准——RS-232C



RS-232C接口环境

1. 接口特性

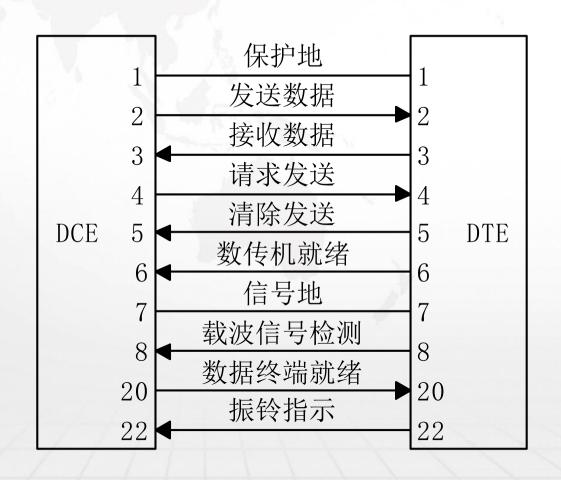


RS-232C连接器引脚功能定义

引脚号	功能	功能缩写符号	信号方向
7124		切 化 细 与 何 与	同与カ門
1	保护地		
2	发送数据	TXD	DTE-DCE
3	接收数据	RXD	DCE→DCE
4	请求发送	RTS	DTE→DCE
5	允许发送	CTS	DCE-DTE
6	数据通信设备 DCE 准备好	DSR	DCE→DTE
7	信号地	GND	,
8	数据载波信号检测	DCD	DCE-DTE
9	留作数据通信设备测试	d	*
10	留作数据通信设备测试		
11	未定义		
12	第二信道数据载波信号检测	DCD(第二信道)	DCE→DTE
13	第二信道允许发送	CTS(第二信道)	DCE→DTE
14	第二信道发送数据	TXD(第二信道) DTE→DCE	
15	发送时钟(DCE 为源)		DCE→DTE
16	第二信道接收数据	RXD(第二信道)	DCE-DTE
17	接收时钟		

续表

引脚号	功能	功能缩写符号	信号方向
18	未定义		
19	第二信道请求发送	RTS(第二信道)	DTE→DCE
20	数据终端准备好	DTR	DTE→DCE
21	信号质量检测		DCE→DTE
22	振铃指示	RI	DCE→DTE
23	数据信号速率选择		DTE→DCE
			(或 DCE→DTE)
24	发送时钟(DTE 为源)		DTE→DCE
25	未定义		



RS-232C常用引牌

2. 电气信号特性 ■

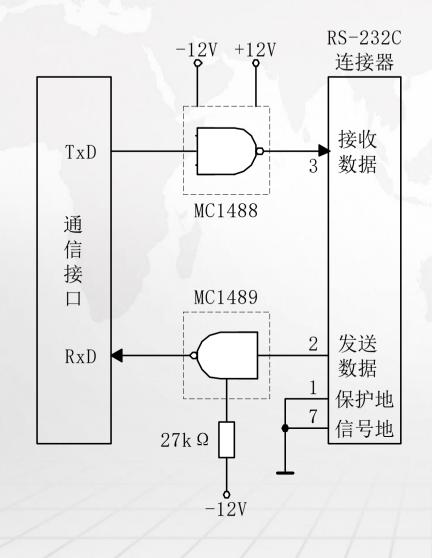
RS-232C采用负逻辑电平。 规定: ■

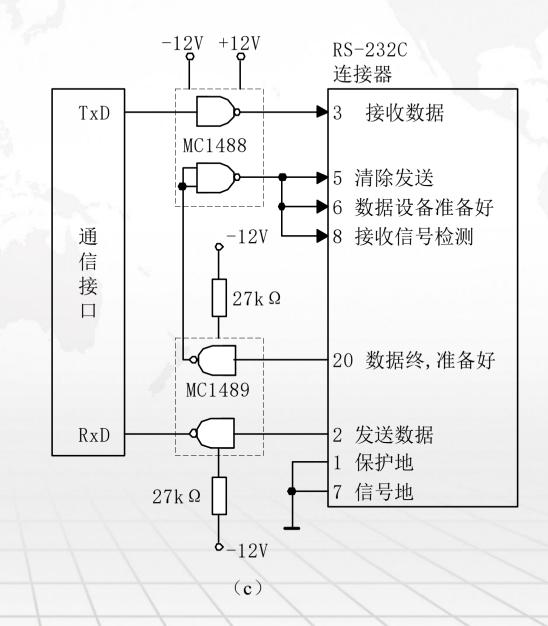
- (1) MARK "传号" (逻辑1)控制线的断开状态规定为-3 V~-15 V
- (2) SPACK "空号"(逻辑0), 及控制线的接通状态规定为+3 V~+15 V; ■
- (3) 噪声容限为±(3~5)V; ■
- (4) 当输入恰好为±3 V时, 分别确定为空号和传号; 当输入端开路时, 终端定为传号。

RS-232C总线接收器和发送器的连接方法 ■

- (a) RS-232发送器、接收器;
- (b) 全双工通信转换电路;







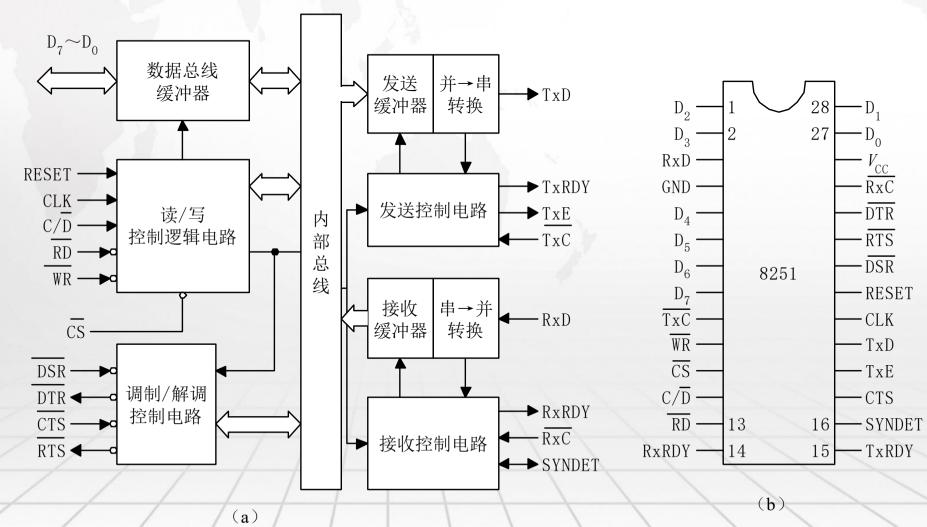


串行通信芯片 8251A

PART 04



8251A的内部结构和外部引脚



8251A的结构框图与引脚图 ■

1. 8251A的内部结构

(1) 接收器:

包括接收缓冲器、串并转换逻辑和接收控制电路三个部分

- 复位后寻找启动位。
- 消除假启动干扰。
- 对接收到的信息进行奇偶校验。
- 检测停止位。

(2) 发送器:

包括发送缓冲器、并串转换逻辑和发送控制电路三个部分。 将并行数据加上相应的控制位,变成串行数据,从引脚发 送出去具体作用如下:

- •在异步方式下,为数据加上起始位、校验位和停止位;
- •在同步方式下,插入同步字符,在数据中插入校验位

- (3)数据总线缓冲器。它用来与CPU的数据总线 $D_0^{\alpha}D_7$ 相连。其中含有3个缓冲器:
- ① 状态字缓冲器。它用来存放8251A内部的工作状态,供 CPU查询、测试之用;
- ② 接收数据缓冲器。用来存放接收器已经装配完毕的字符, 准备CPU来读取;
- ③ 发送数据/命令缓冲器。 用来寄存CPU送入8251A的数据或命令。

(4) 读/写控制逻辑电路。用以实现对CPU输出的控制信号 译码,以控制实现如下表所示的读/写功能。

8251读/写控制功能表

C/D̄	$\overline{ ext{RD}}$	WR	读/写功能说明
0	0	1	CPU 从 8251A 中读取数据
o	1	0	CPU 向 8251A 写入数据
1	0	1	CPU 从 8251A 中读取状态
1	1	0	CPU 向 8251A 中写入控制命令

2. 8251A的外部引脚定义

根据8251A的内部结构,可以将它的外部引脚信号分成两大部分,一是和CPU相连的信号,二是和外设相连接的信号。

(1)与CPU的连接信号

- CS#: 片选信号, 低电平有效, 由M/10#和地址信号经过译码得到。
- $D_0 \sim D_7$: 8位数据信号。
- RD#:读信号:低电平有效,当它为低时,表明CPU从8251A读取数据或者状态信息。
- WR#: 写信号, 低电平有效, 当它为低时, 表明CPU向 8251A写入数据或者控制信息。
- C/D#: 控制/数据选择信号,用来区分当前读/写的是数据还是控制或者状态信息。

(2) 与外设之间的连接信号

- DTR#: 数据终端准备好信号,由8251A送往外设,表示CPU就绪。
- DSR#: 数据设备准备好信号,由外设送给8251A,表示外设准备好。
- RTS#: 请求发送信号,由8251A送往外设,表示CPU已准备好发送。
- CTS#: 清除请求发送信号,由外设送给8251A,表示可以往外设发送数据。
- TXD:数据输出端,CPU送到8251A的并行数据变为串行数据后,由送往外设。
- RXD:数据接收端,接收外设输入的串行数据,数据进入8251A以后,变为并行方式。

- CLK:产生8251A的内部时序,要求CLK的频率在同步 方式下大于接收/发送数据波特率的30倍,在异步方 式下大于数据波特率的4.5倍。
- TXC: 发送器时钟,输入,控制字符的发送速度,在同步方式下等于字符传送波特率,在异步方式下可以是字符传送波特率的1、16倍、64倍,具体倍数由8251A编程时指定的波特率因子决定。
- RXC:接收器时钟,控制字符的接收速度,和TXC类似。

8251A的工作方式

8251A可用于串行的异步或同步两种通信方式,主要性能如下:

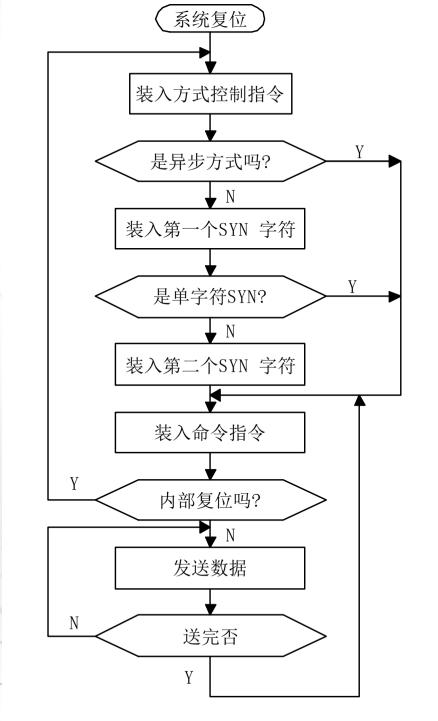
- (1) 可用于同步和异步接收和发送。 ■
- (2) 同步传送(5⁸)位/字符; 可选择内部或外部同步; 可自 动插入同步字符。 ■
- (3) 异步传送(5~8)位/字符; 时钟速率为通信波特率的1、 16 或64倍; 可产生中止字符(Break Character); 可产生1、 1.5或2位的停止位; 可检查假启动位; 自动检测和处理中止字符。
- (4) 波特率: DC-19.2 bit/s(异步); DC-64 bit/s(同步)。

- (5) 全双工、 双缓冲发送和接收器。 ■
- (6) 出错检测: 具有奇偶、溢出和帧错误等检测电路。
- (7) 全部输入输出与TTL电平兼容;单一的+5 V电源;单一的TTL电平, 28脚双列直插式封装。 ■
- (8) 与Intel 8080、 8085、 8086、 8088 CPU接口兼容。

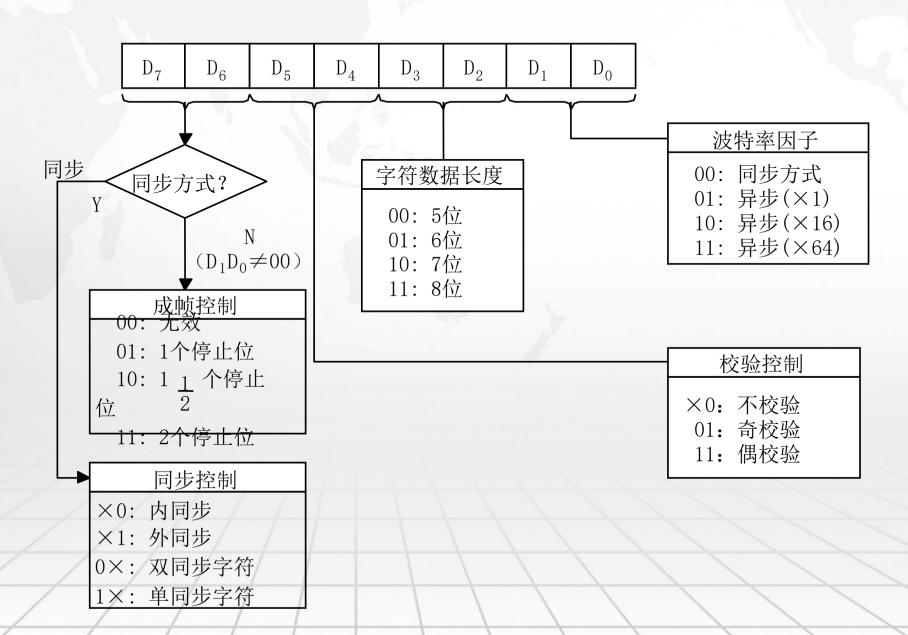


8251A的初始化编程

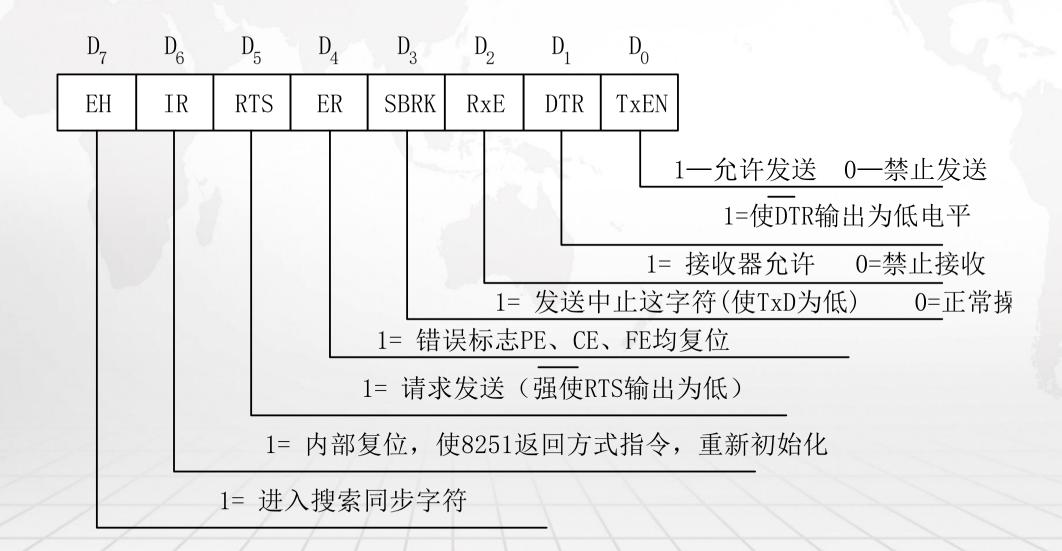
1、初始化流程



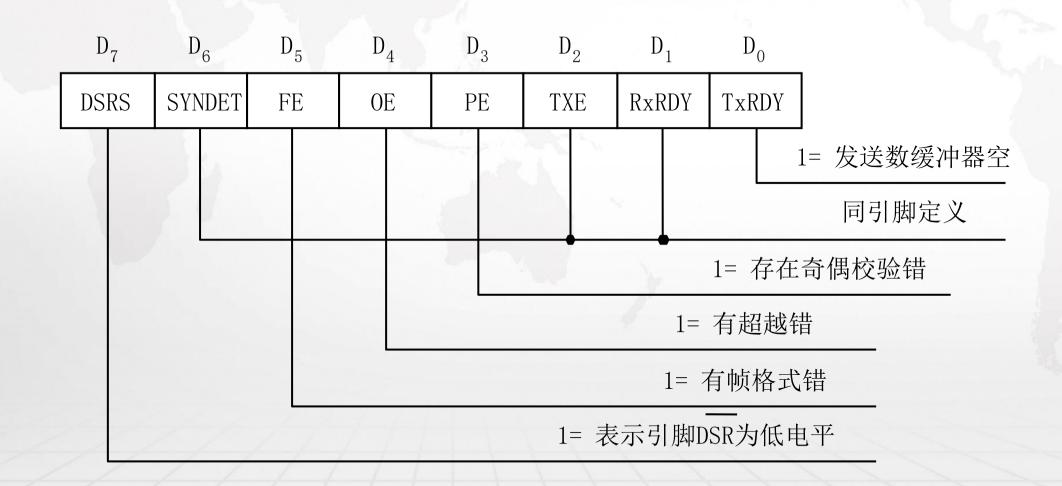
2、 工作模式字



3. 命令控制字格式



4、 状态字格式



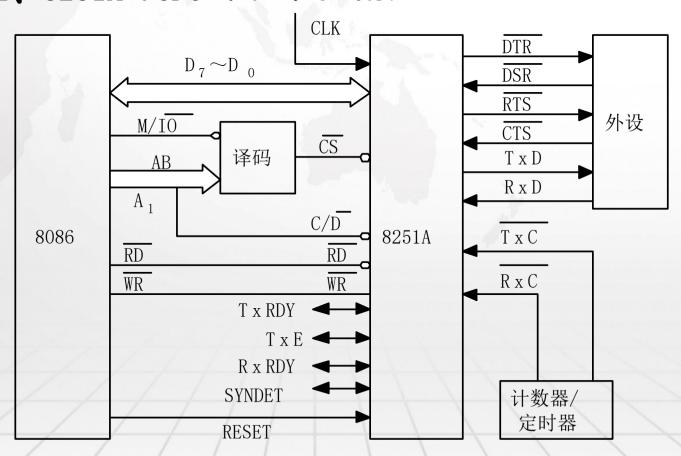
- **例7**. 7 假设8251A工作在异步方式下, 奇端口地址 (即控制和状态端口)为52H, 字符数7位、偶校验、 2个停止位,波特率因子为16,请写出初始化程序段。
- 解:根据题意,模式字为11 11 10 10 =0FAH,控制字为0011 0111=37H,也就是发送允许、接收允许、发送启动、接收启动、出错标志复位。程序段如下:
- MOV AL, OFAH
- OUT 52H, AL
- MOV AL, 37H
- 0UT52H, AL

- **例7**. **8** 假设8251A工作在同步方式下奇端口地址为52H,2个同步字符,内同步,奇校验,7位数据位,同步字为16H,请写出初始化程序段。
- 解: 根据题意,模式字为00 01 10 00 = 18H;控制字为: 1001 0111=97H,程序段如下:
- MOVAL, 18H
- OUT 52H, AL
- MOV AL, 16H
- 0UT52H, AL
- OUT52H, AL
- MOVAL, 97H
- OUT52H, AL



8251A的应用实例

1、8251A与CPU及外设的连接



8251A与CPU及外设的连接

```
8251A的初始化程序段
                  : AX 清零
INIT: XOR AX. AX
MOV CX . 0003
                       ; DX寄存器中为控制端口
MOV DX , OODAH
地址
OUT1: CALL KKK
L00P
                       ;向8251A的控制端口送3
       OUT1
个0
MOV AL, 40H
        KKK ; 向8251A的控制端口送1个40H, 使它复位
CALL
MOV AL, 4EH;设置模式字,异步模式;波特率因子为16
         ; 8 位数据, 1位停止位
CALL KKK
MOV AL , 27; 设置命令字, 使发送器和接收器启动
CALL
      KKK
```

KKK:;下面是输出子程序,将AL中的数据输出到DX指定端口 OUT DX, AL PUSH CX CX, 0002 MOV

;等待输出动作完 L00P ABC: ABC

- 控制程序段:
- CHAROUT:
- MOV DX , ODAH ; 从状态端口DAH输入状态字
- STATE:
- IN AL, DX

TEST AL , 01; 测试状态位T_xRDY 是否为1

; 如不是, 则再测试

JZ STATE

MOVDX, OD8H ; DX寄存器中为数据端口号

POP AX ; AX中为要输出的字符

OUT DX , AL; 向端口中输出一个字符