

ĐIỆN TỬ CHO CÔNG NGHỆ THÔNG TIN

MỤC LỤC

CHƯƠNG 0: GIỚI THIỆU MÔN HỌC	3
Chương 1: RLC và ứng dụng	10
I.Điện trở:	11
Khái niệm:.....	11
Phân loại điện trở:.....	11
Công dụng của điện trở:.....	12
Cách đọc giá trị điện trở:.....	12
II.Tụ điện:.....	12
Khái niệm:.....	12
Nguyên lý hoạt động:	13
Phân loại tụ điện:	18
Công dụng của tụ điện:	18
Cách đọc giá trị của tụ điện:.....	19
III. Cuộn cảm.....	19
1. Khái niệm.....	19
2. Ký hiệu	19
3. Cách đọc trị số cuộn cảm	20
4. Phân loại cuộn cảm	20
5. Nguyên lý hoạt động	21
6. Công dụng.....	26
IV. Ứng dụng RLC.....	27
V. Nhắc lại kiến thức.....	28
1. Định luật Ohm	28
2. Định luật Kirchhoff	29
3. Cách đo điện áp – điện thế	29
4. Khái niệm GND trong mạch điện.....	30
Chương 2: DIODE.....	30
2.1 Khái niệm	31

2.2 Đặc tính Volt-Ampere.....	33
2.3 Mô hình và phân tích một chiều	34
2.4 Mô hình và phân tích xoay chiều	41
2.5. Ứng dụng của diode	45
2.6. Phương pháp giải mạch nhiều diode	54
Chương 3: Transistor và ứng dụng.....	90
3.1. Cấu tạo và phân loại	91
3.2. Chế độ hoạt động:.....	93
3.3. Phân tích một chiều	98
Tổng kết các chế độ hoạt động của transistor BJT.....	103
Phương pháp phân tích một chiều	104
Đặc tính truyền điện áp.....	104
Vai trò của đặc tính truyền điện áp: Phân cực transistor	105
Định lý Thevenin.....	109
3.4. Ứng dụng của Transistor	154
Chương 4: Khuếch đại thuật toán và ứng dụng	166
4.1. Khuếch đại thuật toán Op amp	166
4.2. Một số mạch khuếch đại thuật toán cơ bản	170
4.2.1. Mạch khuếch đại	170
4.2.1.1. Mạch khuếch đại đảo	170
4.2.1.2. Khuếch đại không đảo.....	172
4.2.3. Mạch cộng (Mạch khuếch đại cộng)	176
4.2.4. Bộ so sánh	189
4.2.4.1. Bộ so sánh phát hiện mức không.....	190
4.2.4.2. Bộ so sánh phát hiện mức khác không	190
4.2.5. Mạch khuếch đại vi sai	193
4.2.5.1. Mạch op-amp xếp tầng	196
4.2.6. Tổng kết.....	199
4.3. Ứng dụng của khuếch đại thuật toán.....	201
4.3.1. Khái niệm về tín hiệu và chuyển đổi tín hiệu	201
Bộ chuyển đổi tương tự – số (ADC)	203
4.3.3 Bộ chuyển đổi số - tương tự (DAC)	210
Chương 5 : Cơ sở lý thuyết mạch số.....	220
5.1. Hệ đếm	220
5.2 PHÉP TOÁN SỐ HỌC VỚI SỐ NHỊ PHÂN CÓ DẤU.....	232
Phép Cộng	232
Phép Trừ	233
Phép Nhân	234
Phép Chia.....	235
5.3 CÁC CỔNG LOGIC CƠ BẢN.....	240
Cổng NOT (Đảo).....	240
Cổng AND (Và).....	241

Cổng OR (Hoặc)	242
Cổng NAND (Và Đảo).....	244
Cổng NOR (Hoặc Đảo)	245
Cổng XOR.....	246
Cổng XNOR	247
Chương 6: Đại số Boole.....	257
6.1. Đại số Boole.....	257
6.2. Các định lý cơ bản	260
6.2.1. Khái niệm biểu thức tương đương, bù, đổi ngẫu	260
6.2.2. Các định đê quan trọng	261
6.2.3. Các định lý cơ bản trong đại số Boole	263
6.2.4. Một số luật cơ bản trong đại số Boole	264
6.2.5. Định lý DeMorgan	270
6.3 . Các phương pháp tối thiểu hoá hàm logic	275
6.3.1.Tối thiểu hoá bằng phương pháp đại số	275
6.3.2. Phương pháp tối thiểu hoá sử dụng bảng (bìa) Karnaugh	277
Chương 7 : Mạch tổ hợp.....	294
7.1. Khái niệm.....	294
7.2. Một số hệ tổ hợp cơ bản.....	295
7.2.1. Các mạch số học cơ bản	295
7.2.3. Bộ mã hóa – Bộ giải mã	324
7.2.4. Ứng dụng bộ ghép kênh và bộ giải mã để thực hiện các hàm logic	342
Chương 8: Mạch tuần tự (Mạch dây).....	377
8.1 Khái niệm mạch tuần tự	377
8.2 Flip Flop.	377
8.3 Phân loại Flip-Flop	379
Flip-Flop RS (Reset-Set)	379
Flip-Flop JK.....	382
Flip-Flop T	386
Flip-Flop D	387
8.4 Mô hình mạch tuần tự	391
Ví dụ: Thiết kế máy bán hàng tự động	397

I. Thông tin liên hệ

- Giảng viên: Nguyễn Thị Thanh Nga
- Bộ môn Kỹ thuật Máy tính, Viện Công nghệ thông tin và Truyền thông
- Phòng làm việc: B1 802
- Mobile: 0904567424
- Email: ngantt@soict.hust.edu.vn

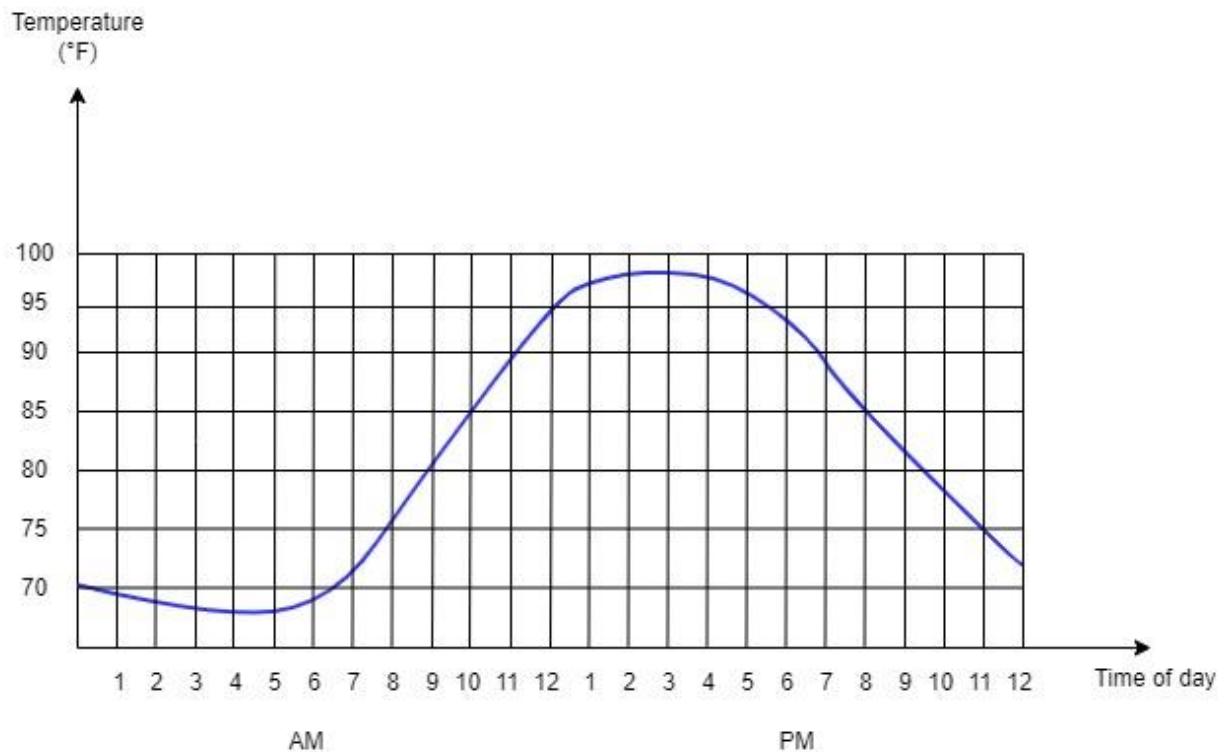
II. Thông tin chung

- Tên học phần: Điện tử cho Công nghệ thông tin
- Mã học phần: IT3420
- Khối lượng: 2(2-1-0-4)
- Lý thuyết/Bài tập : 30/15 tiết
- Đánh giá: 50% -50%
- Tài liệu học tập:
 - Bài giảng
 - Tài liệu tham khảo :
 - Điện tử tương tự :
 - Introductory Circuit Analysis, 10th edition, Boylestad
 - Electronic Device and Circuit Theory (2013), Robert L.Boylestad, Louis Nashelsky
 - Microelectronics circuit analysis and design, 4th edition, Donal A.Neamen
 - Điện tử số :
 - Digital Electronics: Principles, Devices and Application (2017), Anil K.Maini

III. Khái niệm chung về ĐT cho CNTT

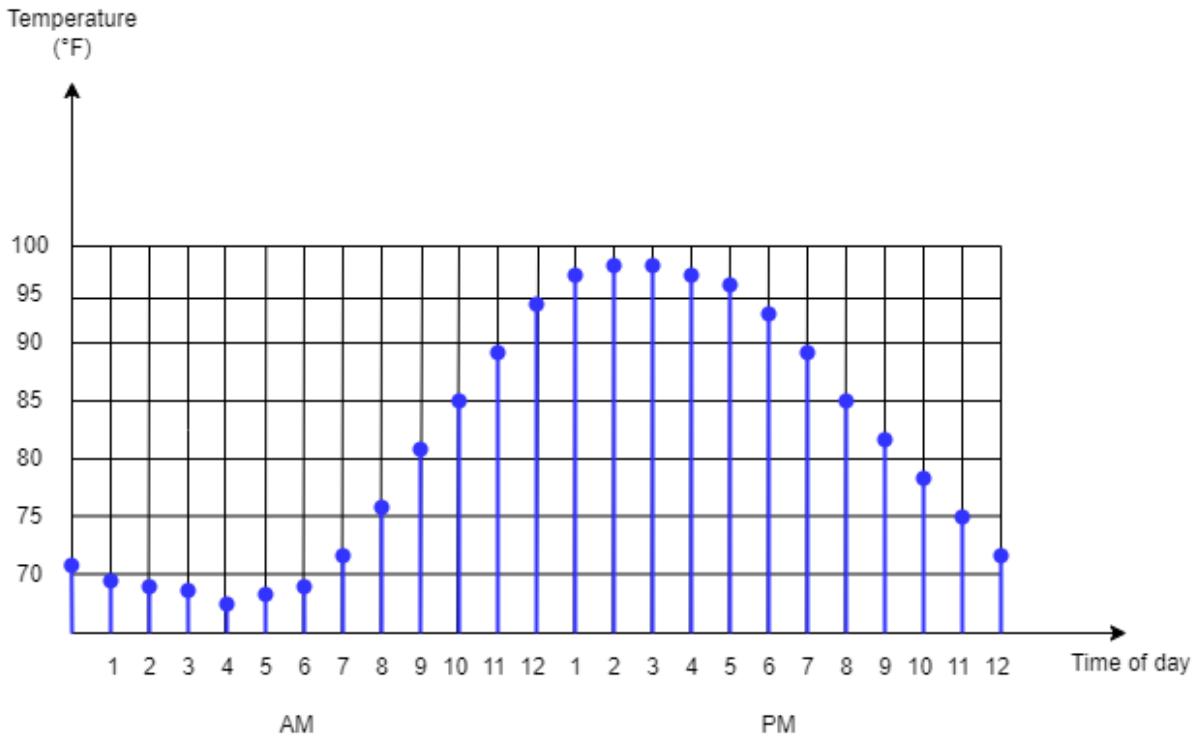
- CNTT là một nhánh ngành kỹ thuật sử dụng máy tính và phần mềm máy tính để chuyển đổi, lưu trữ, bảo vệ, truyền tải và thu thập thông tin
- Điện tử cho CNTT tìm hiểu chức năng, nguyên lý làm việc của các phần tử, mạch điện tử, hệ thống điện – điện tử, từ đó làm cơ sở phân tích, thiết kế các hệ thống điện tử theo yêu cầu.
- Chức năng của hệ thống điện tử
 - Biểu diễn, lưu trữ thông tin dưới dạng các tín hiệu vật lý (điện - dòng điện , điện áp)
 - Xử lý thông tin dựa trên việc xử lý các tín hiệu điện.
- Trong khoa học, công nghệ hay cuộc sống, chúng ta thường xuyên phải tiếp xúc với số lượng.
- Số lượng có thể được đo đạc, ghi chép, quản lý và tính toán phục vụ cho các bước xử lý phức tạp hơn.
- Có 2 cách biểu diễn số lượng:

- Dạng tương tự.
- Dạng số.
- **Dạng tương tự:** Là dạng biểu diễn với sự biến đổi liên tục của các giá trị.



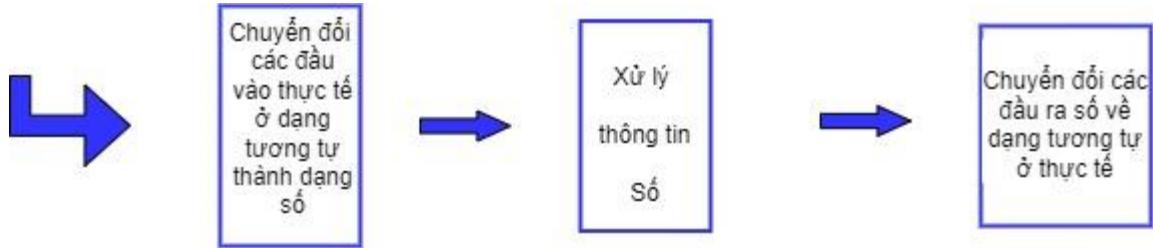
VD : Thời gian, áp suất, nhiệt độ, độ ẩm, khoảng cách, âm thanh, ánh sáng, tốc độ...

- **Dạng số :** là dạng biểu diễn trong đó các giá trị thay đổi từng nấc rời rạc.

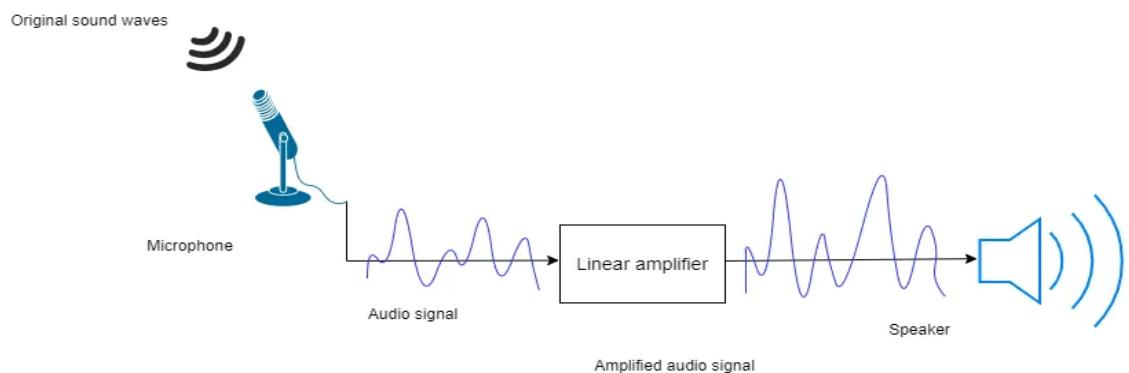


VD: Máy truyền mã morse, thời gian hiển thị trên đồng hồ điện tử,...

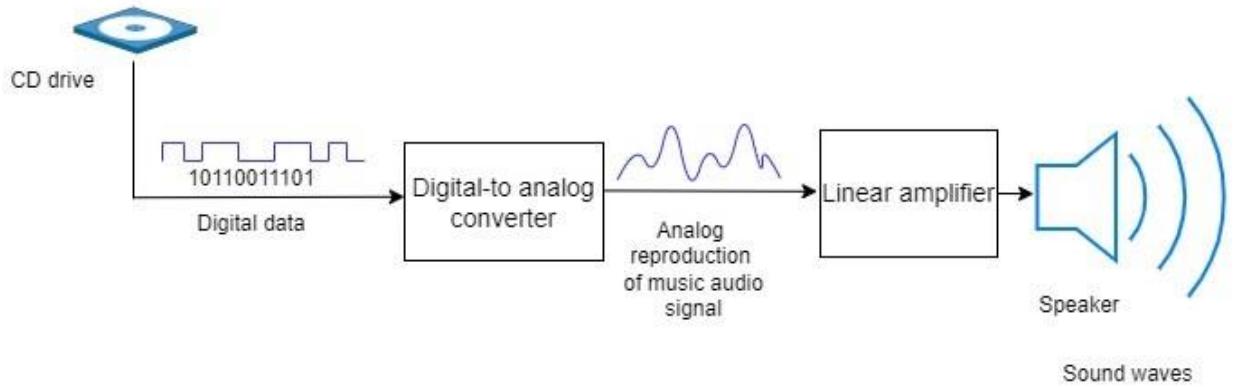
- **Hệ thống số** (Digital system):
 - Là tổ hợp các thiết bị được thiết kế để xử lý các thông tin logic hoặc các số lượng vật lý dưới dạng số như máy vi tính, máy tính, các thiết bị hình ảnh am thanh số, hệ thống điện thoại...
 - Ứng dụng: Lĩnh vực điện tử, cơ khí, từ...
- **Hệ thống tương tự** (Analog system):
 - Chứa các thiết bị cho phép xử lý các số lượng vật lý ở dạng tương tự như hệ thống âm ly, ghi băng từ...
- Ưu điểm của hệ thống số :
 - Dữ liệu số có thể được xử lý và truyền tải hiệu quả hơn.
 - Dễ thiết kế hơn : Không cần giá trị chính xác U, I, chỉ cần khoảng cách mức cao thấp.
 - Dễ lưu trữ thông tin: có các mạch chốt có thể giữ thông tin lâu tùy ý.
 - Độ chính xác cao hơn:
 - Việc nâng từ độ chính xác 3 chữ số lên 4 chữ số đơn giản chỉ cần lắp thêm mạch.
 - Ở hệ tương tự, lắp thêm mạch sẽ ảnh hưởng U, I và thêm nhiễu.
 - Có thể lập trình được, ít bị ảnh hưởng bởi nhiễu.
 - Có thể chế tạo được nhiều mạch số trong các chip.
- Thế giới thực chủ yếu là tương tự.
- Các số lượng vật lý trong thực tế, tự nhiên chủ yếu là ở dạng tương tự.
- VD: Nhiệt độ, áp suất, vị trí, vận tốc, độ rắn, tốc độ dòng chảy...



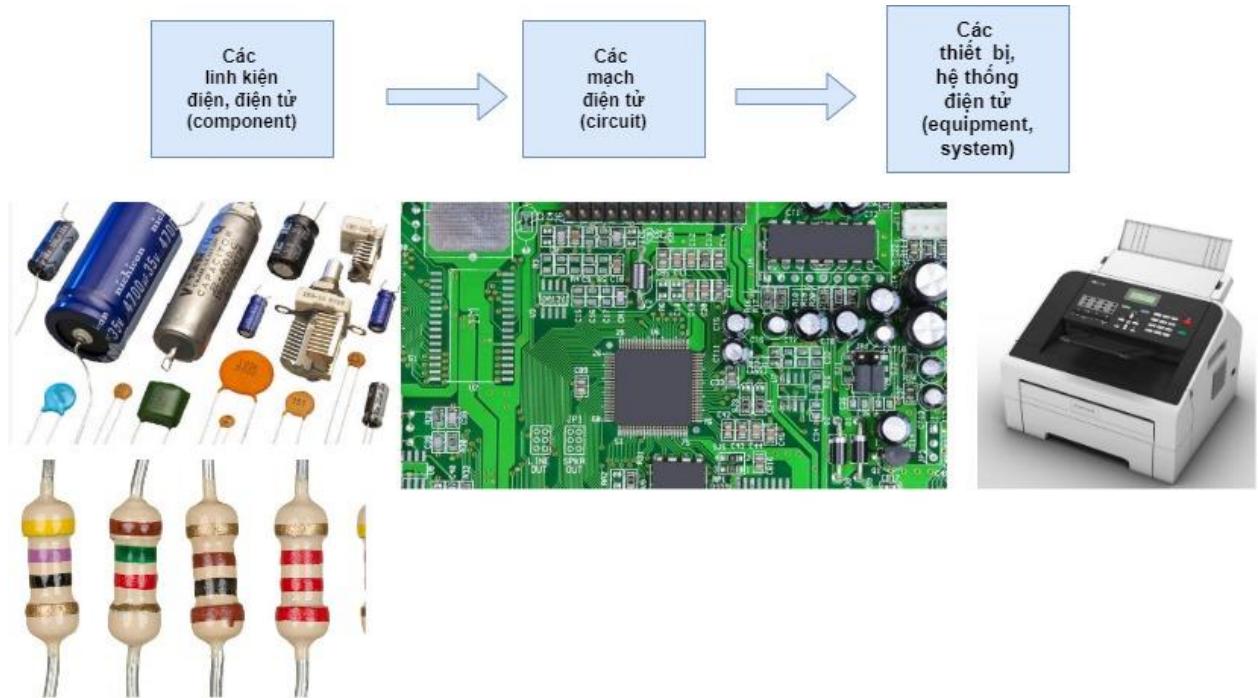
- Hệ thống truyền thanh công cộng là một ví dụ đơn giản về ứng dụng của điện tử tương tự.



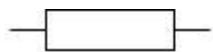
- Đầu đĩa CD là một ví dụ về hệ thống sử dụng cả mạch điện tử số và tương tự.



- **Hệ thống điện tử, thiết bị điện tử**



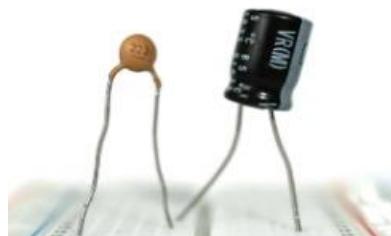
- Các hệ thống thiết bị điện, điện tử được cấu thành bởi:
 - Linh kiện điện tử thụ động (passive).
 - Linh kiện điện tử chủ động (active).
- **Linh kiện điện tử thụ động :**
Là các linh kiện điện tử hoạt động nhờ vào năng lượng đã có và không thể phát năng lượng vào trong các mạch mà chúng được kết nối, phổ biến bao gồm:
 - Điện trở.



- Cuộn cảm.



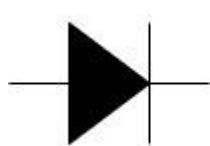
- Tụ điện



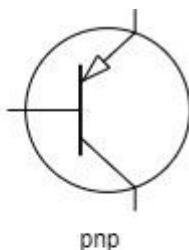
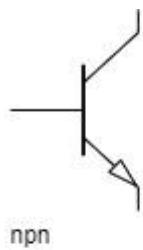
- **Linh kiện điện tử chủ động** (linh kiện bán dẫn):

Là các linh kiện điện tử thường dựa vào một nguồn năng lượng (DC) và thường có khả năng đưa năng lượng vào mạch điện (khuếch đại), phổ biến bao gồm :

- Diode.



- Transistor.



IV. Điện tử cho CNTT

- Chương 1: RLC
- Chương 2: Diode
- Chương 3: Transistor
- Chương 4: Khuếch đại thuật toán
- Chương 5: Cơ sở lý thuyết mạch số
- Chương 6: Các cổng logic cơ bản
- Chương 7: Mạch tổ hợp
- Chương 8: Mạch dây

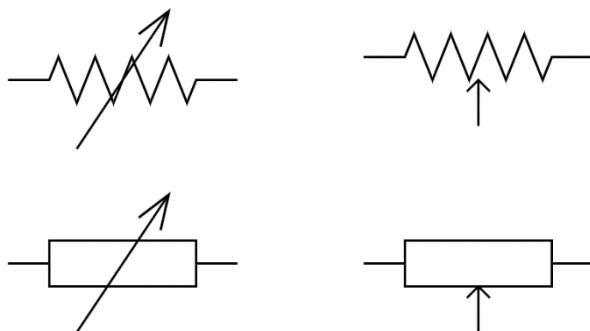
Điện trở:

Khái niệm:

- Là **đại lượng vật lý**: biểu thị đặc tính cản trở dòng điện của một vật có khả năng cho dòng điện chạy qua, chuyển đổi năng lượng điện thành một dạng năng lượng khác như nhiệt lượng.
- Là một loại **linh kiện điện tử thụ động**.
- Đơn vị: Ω (ôm).
- Kích thước thực tế của điện trở tương ứng với công suất (điện trở càng to thì công suất càng lớn).
- Ký hiệu:
 - Điện trở:



- Biến trở:



Phân loại điện trở:

- Tính dẫn điện của điện trở:
 - Điện trở tuyến tính.
 - Điện trở phi tuyến tính.
- Giá trị điện trở:
 - Điện trở cố định.
 - Biến trở (chiết áp).
- Chức năng của điện trở:
 - Điện trở chính xác.
 - Điện trở nóng chảy.
 - Điện trở nhiệt.
 - Điện trở quang điện (quang trở)
- Cấu tạo của điện trở:
 - Điện trở thường.

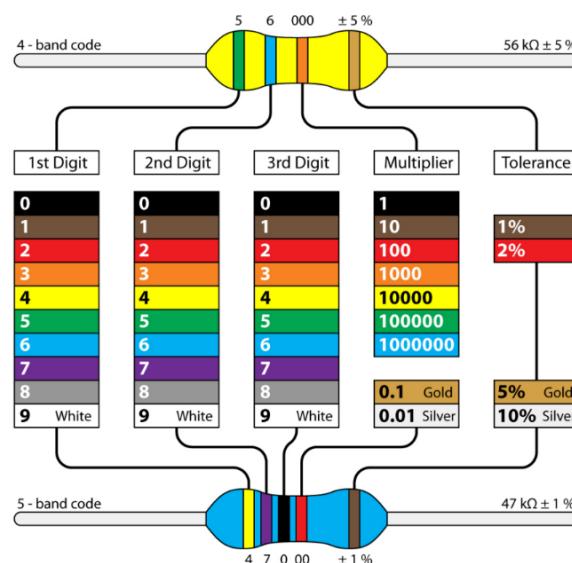
- Điện trở màng.
- Điện trở dây cuộn.

Công dụng của điện trở:

- Khống chế dòng điện qua tải cho phù hợp.
- Mắc điện trở thành cầu phân áp để có được một điện áp theo ý muốn từ một điện áp cho trước.
- Phân cực nóng cho bóng bán dẫn hoạt động.
- Tham gia vào các mạch tạo dao động R-C.
- Điều chỉnh cường độ dòng điện khi đi qua các thiết bị điện.
- Tạo ra sụt áp trên mạch khi mắc nối tiếp.
- Tạo ra nhiệt lượng trong các ứng dụng cần thiết.

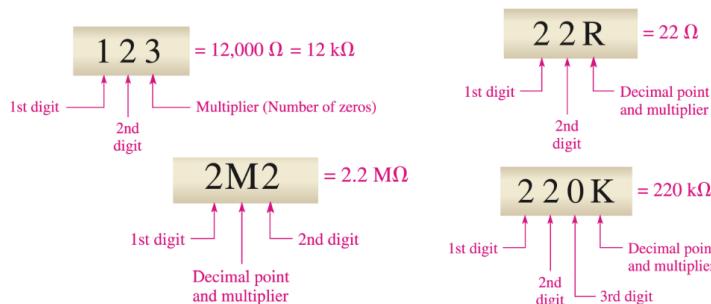
Cách đọc giá trị điện trở:

- Điện trở thường:



- Điện trở dán:

- Ký hiệu bằng số.
- Ký hiệu bởi tổ hợp số và ký tự R, K, M.
- R là nhân với 1, K là nhân với 1000, M là nhân với 1 triệu.

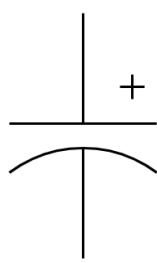


Tụ điện:

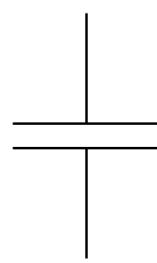
Khái niệm:

- Tụ điện là một loại linh kiện điện tử thụ động được tạo bởi hai bề mặt dẫn điện được ngăn cách bởi điện môi.
- Khi có chênh lệch điện thế tại hai mặt, tại các bề mặt sẽ xuất hiện điện tích cùng điện lượng nhưng trái dấu.
- Đơn vị: F (farad)
- Ký hiệu:

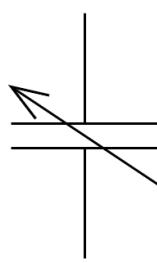
Tụ điện phân cực



Tụ điện không phân cực

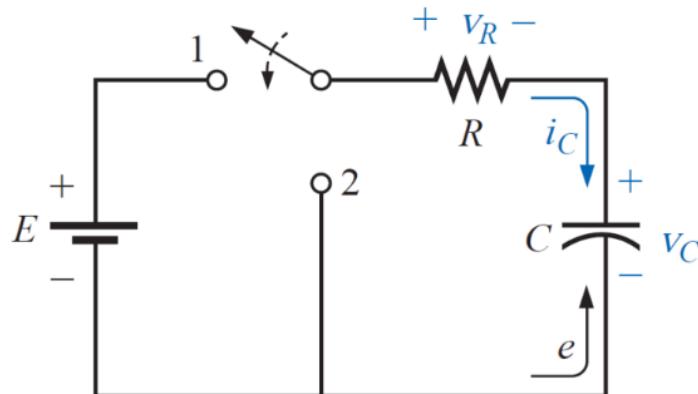


Tụ điện biến đổi

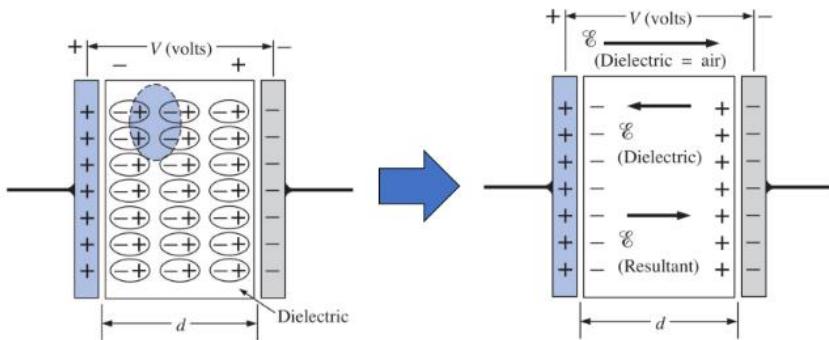


Nguyên lý hoạt động:

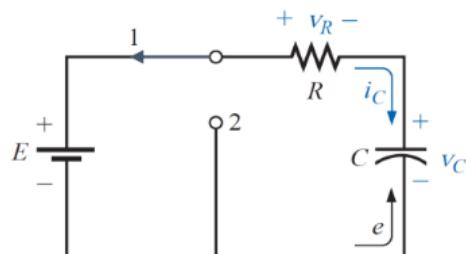
- Cấp nguồn một chiều E cho mạch điện R-C như hình vẽ:



- Thông số mạch điện bao gồm:
 - Nguồn một chiều có giá trị E .
 - Điện trở có giá trị R .
 - Tụ có điện dung C .
- Khi đặt điện áp vào hai bát cực của tụ điện, xuất hiện phân cực trong chất điện môi.
- Điện tích hai cực âm và dương cạnh nhau trung hòa.
- Điện tích ở bề mặt tiếp giáp không trung hòa.



- Cấp nguồn một chiều E cho mạch R-C như hình vẽ.



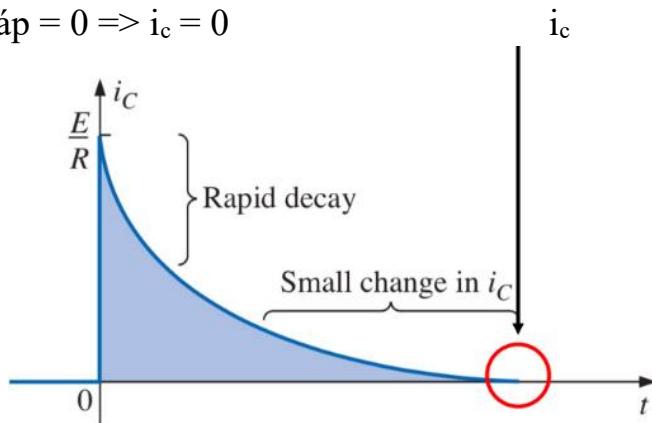
$$\Rightarrow i_c = \frac{E}{R} \text{ tại } t=0$$

- Khi đó:

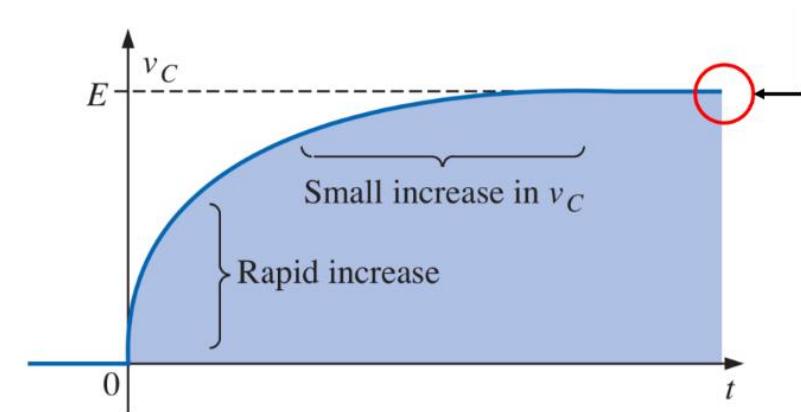
- Nguồn E không đổi.
- Điện áp giữa hai bản cực tụ điện = 0, xuất hiện chênh áp giữa cực dương của nguồn E và bản trên của tụ.
- Xuất hiện dòng i_c qua R.

- Dòng i_c giảm dần.

- Khi chênh áp = 0 $\Rightarrow i_c = 0$

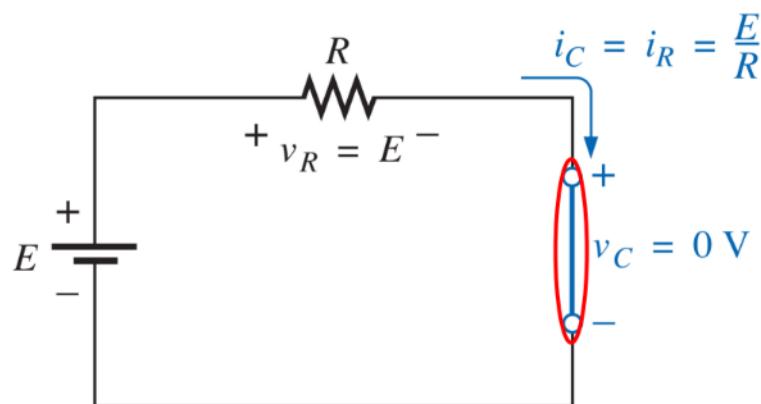


- Giá trị điện áp nạp trên tụ điện tăng dần đến ngưỡng E.

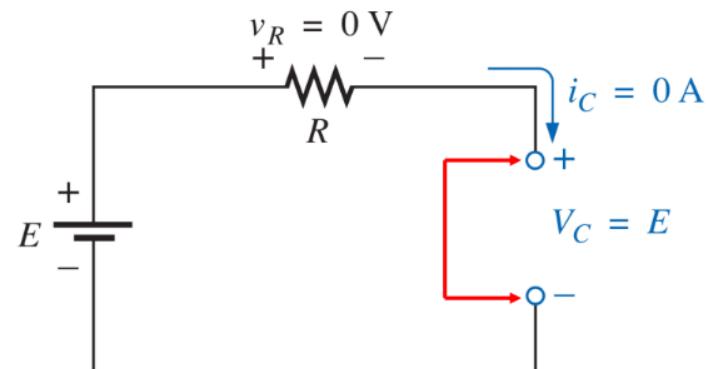


- Khi vừa được đóng mạch, tụ điện tương đương với ngắn mạch (tại thời điểm $t=0$)

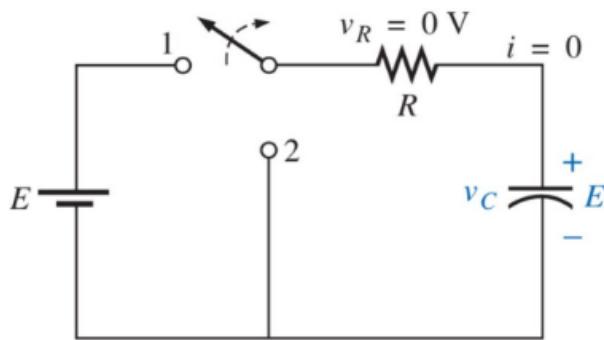
$$i_C = i_R = \frac{E}{R}$$



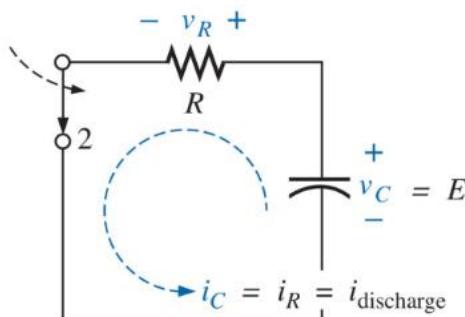
- Khi được nạp đầy, tụ điện tương đương hở mạch.



- Mở lại công tắc 1:

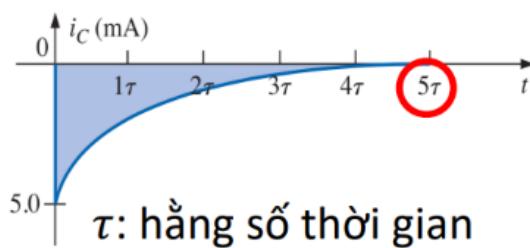
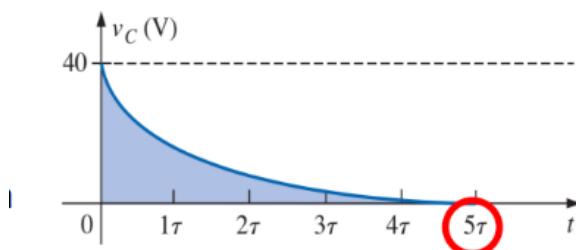


- Khi đó:
 - Tụ điện sẽ giữ nguyên điện áp đã được nạp trên bản tụ.
- Đóng vào công tắc 2:



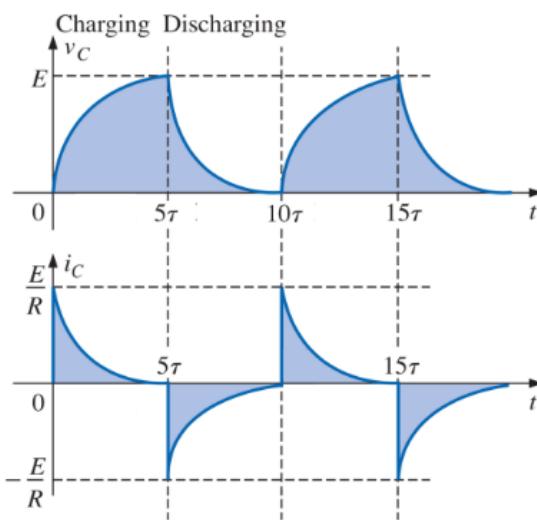
$$\rightarrow i_c = \frac{E}{R} \text{ tại } t = 0$$

- Khi đó:
 - Tụ điện đóng vai trò là nguồn điện cấp cho điện trở R .
 - Thời điểm ban đầu, $V_c = E$
- Sau đó:
 - Điện tích (+) từ cực (+) sang cực (-)
 - Điện tích (-) từ cực (-) sang cực (+)
 - Chênh áp giữa hai bản cực giảm dần
 - Dòng i_c giảm dần

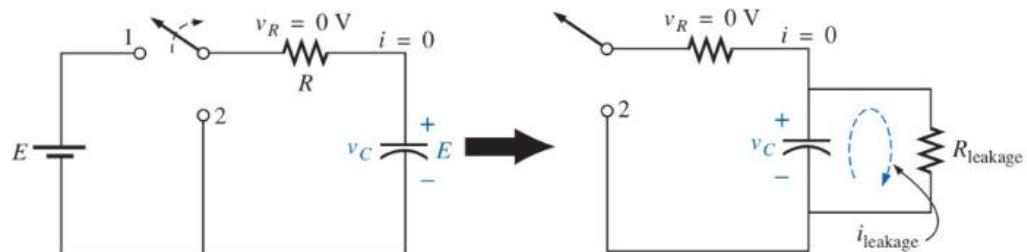


$$\boxed{\tau = RC} \quad (\text{seconds, s})$$

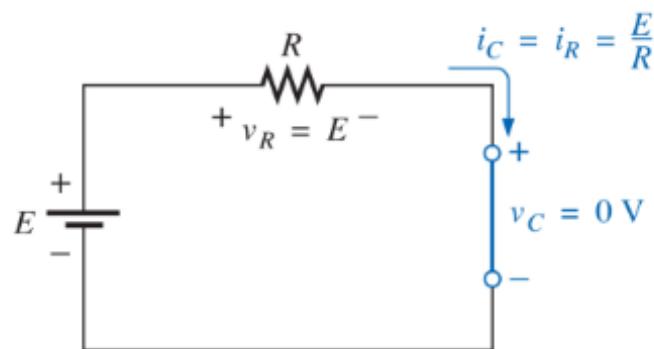
- Khi chênh áp = 0, $i_c = 0$
- Sự biến thiên của điện áp/dòng điện trên tụ điện:



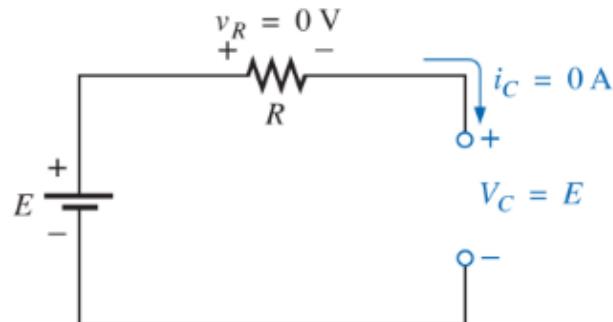
- Mở lại công tắc 1:



- Khi đó:
 - Tụ điện sẽ giữ nguyên điện áp đã được nạp trên bản tụ trong một khoảng thời gian tùy thuộc vào dòng điện rò.
 - Đối với tụ sứ, mica, dòng rò rất nhỏ, có thể lưu trữ điện áp trên tụ trong thời gian dài.
 - Để đảm bảo an toàn, cần xả hoàn toàn tụ trước khi chạm vào.
- Bắt đầu đóng mạch, chênh áp giữa hai đầu tụ = 0, tụ tương đương dây dẫn ngắn mạch.



- Sau khi đã nạp đầy, chênh áp giữa hai bản cực của tụ = E, dòng điện tiến về 0, tụ điện tương đương mạch hở



➔ **Tụ ngăn cản dòng điện một chiều**

Phân loại tụ điện:

- Tụ điện không phân cực:
 - Là tụ điện không xác định được cực âm/dương.
 - Các tụ điện có trị số điện dung nhỏ hơn $1\mu F$ thường được sử dụng trong các mạch điện tần số cao hoặc mạch lọc nhiễu.
 - Các tụ cỡ lớn, từ một vài μF đến cỡ Farad thì dùng trong điện dân dụng hay dàn tụ bù pha cho lưới điện.
- Tụ điện phân cực
 - Là tụ có cực xác định.
 - Khi đấu nối phải đúng cực âm/dương.
 - Tụ mới chưa cắt chân thì chân dài hơn sẽ là cực dương.
 - Tu đú lớn có dấu (-) trên vạch màu sáng dọc theo chân tụ
 - Các tụ cỡ nhỏ đánh dấu (+) ở cực dương.
 - Trị số của tụ phân cực vào khoảng $0,47 \mu F - 4.7 \mu F$, thường dùng trong các mạch tần số thấp, lọc nguồn.
- Tụ điện có trị số biến đổi
 - Là tụ có thể thay đổi được giá trị điện dung.
 - Thường được sử dụng trong kỹ thuật Radio để thay đổi tần số cộng hưởng khi dò kênh tần số.
 - Còn được gọi là tụ xoay (theo cấu tạo).
- Siêu tụ điện
 - Tụ có mật độ năng lượng cực cao, là tụ phân cực và dùng cho tích điện một chiều.
 - Có thể trữ điện năng cho vài tháng, cấp nguồn thay pin lưu dữ liệu trong các máy điện tử.

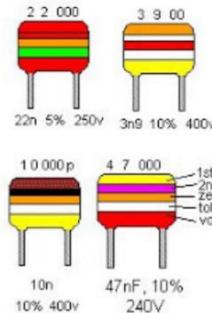
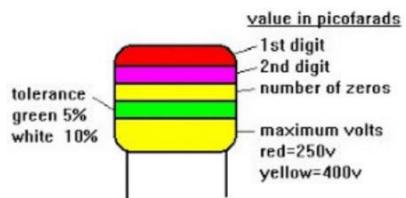
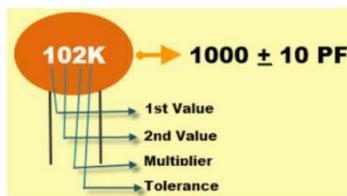
Công dụng của tụ điện:

- Có khả năng lưu trữ điện, lưu trữ điện tích hiệu quả như ác quy, không làm tiêu hao năng lượng điện.
- Cho phép điện áp xoay chiều đi qua, giúp tụ điện có thể dẫn điện như một điện trở đa năng.
- Khi tần số điện xoay chiều càng lớn thì dung kháng càng nhỏ, điện áp được lưu thông qua tụ điện.
- Khả năng nạp xả thông minh, ngăn điện áp một chiều, cho điện áp xoay chiều lưu thông giúp truyền tín hiệu giữa các tầng khuếch đại có chênh lệch điện thế.
- Tụ điện còn có vai trò lọc điện áp xoay chiều thành điện áp 1 chiều bằng cách loại bỏ pha âm.

Cách đọc giá trị của tụ điện:



Capacitor Number Coding Chart



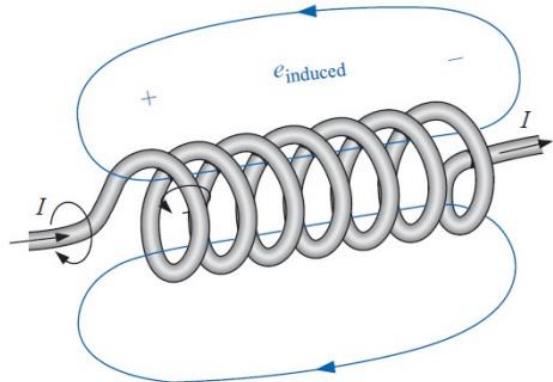
Black	0
Brown	1
Red	2
Orange	3
Yellow	4
Green	5
Blue	6
Violet	7
Grey	8
White	9

III. Cuộn cảm

1. Khái niệm

- Là một linh kiện điện tử dùng để chứa từ trường.
- Được cấu tạo từ một dây dẫn điện, quấn thành nhiều vòng, sinh ra từ trường khi có dòng điện chạy qua.
 - Từ trường sinh ra cảm ứng để hãm lại sự biến thiên của dòng điện trong cuộn dây.
 - Lõi cuộn dây có thể là không khí hoặc vật liệu từ như Ferrite hay lõi thép kỹ thuật.

2. Ký hiệu



Lõi không khí



Air-core

Lõi sắt



Iron-core

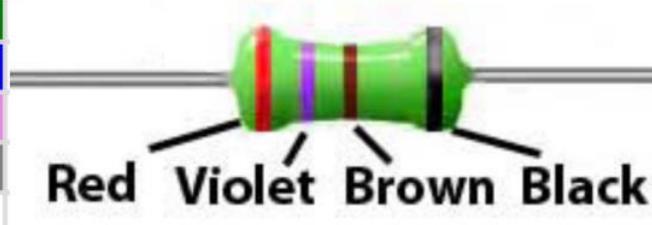
Lõi có khả năng thay đổi độ từ thẩm



Variable
(permeability-tuned)

3. Cách đọc trị số cuộn cảm

Band	1	2	3	4
Meaning	1 st Digit	2 nd Digit	Multiplier (No. of zeros)	Tolerance %
Gold			x 0.1 (divide by 10)	+/-5%
Silver			x 0.01 (divide by 100)	+/-10%
Black	0	0	x1 (No Zeros)	+/-20%
Brown	1	1	x10 (0)	
Red	2	2	x100 (00)	
Orange	3	3	x1000 (000)	
Yellow	4	4	x10000 (0,000)	
Green	5	5		
Blue	6	6		
Violet	7	7		
Grey	8	8		
White	9	9		



4. Phân loại cuộn cảm

- Dựa vào cấu tạo và phạm vi ứng dụng mà người ta phân chia cuộn cảm thành những loại chính sau: cuộn cảm âm tần, cuộn cảm trung tần và cuộn cảm cao tần.
- Cuộn cảm cao tần và âm tần bao gồm một số vòng dây quấn lại thành nhiều vòng, dây quấn được sơn emay cách điện. Lõi cuộn dây có thể là không khí, hoặc là vật liệu dẫn từ như Ferrite hay lõi thép kỹ thuật.
- Phân loại theo hình dáng ta có loại cắm và loại dán, phân loại theo cấu tạo ta có loại có lõi và loại không lõi, phân loại theo ứng dụng ta có cuộn cảm cao tần và âm tần. Tuy có nhiều loại nhưng tất cả các loại cuộn cảm đều mang tính chất chung của cuộn dây cảm ứng điện từ.

CÁC LOẠI CUỘN CẢM



Cuộn cảm lõi nhiều lớp



Cuộn cảm lõi không khí



Cuộn cảm lõi Ferrite



Cuộn cảm ống dây



Cuộn cảm lõi hình xuyến



Cuộn cảm vòng màu



Cuộn cảm dán



Cuộn cảm ghép



Cuộn cảm chip nhiều lớp

Và đây là hình ảnh của một số loại cuộn cảm phổ biến hiện nay.

5. Nguyên lý hoạt động

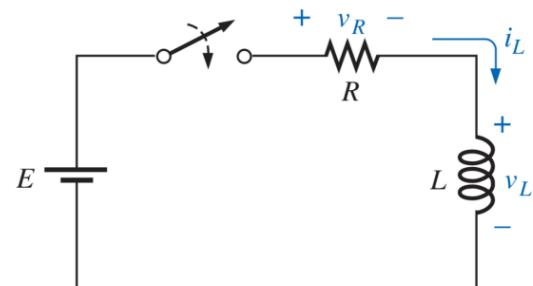
- Cấp nguồn 1 chiều E cho mạch điện $R-L$ như hình vẽ:

- Thông số mạch điện bao gồm:

Nguồn 1 chiều E

Điện trở có giá trị R

Cuộn cảm có điện cảm L (Henries, H)

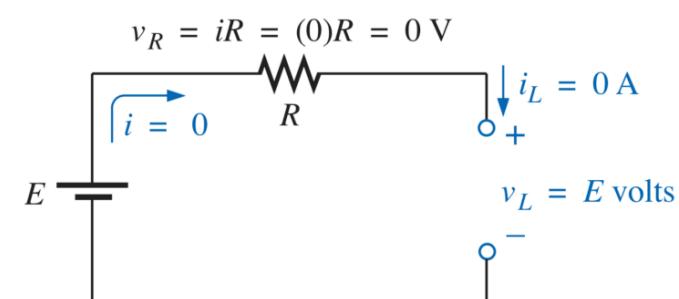


• Đóng công tắc:

Khi đó:

Nguồn E không đổi.

Điện cảm của cuộn dây chống lại sự thay đổi tức thời của dòng điện trong cuộn dây → dòng điện tức thời $i_L = 0$



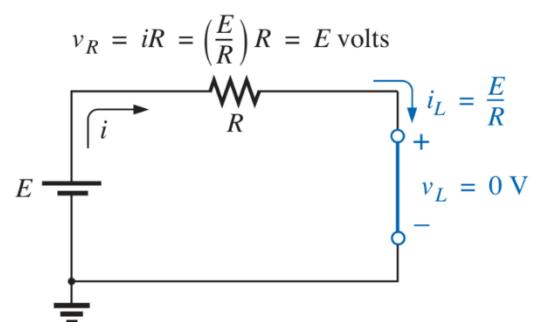
Điện áp rơi trên điện trở = 0 \rightarrow Điện áp rơi trên cuộn cảm = E \rightarrow bắt đầu trạng thái quá độ

• Sau đó:

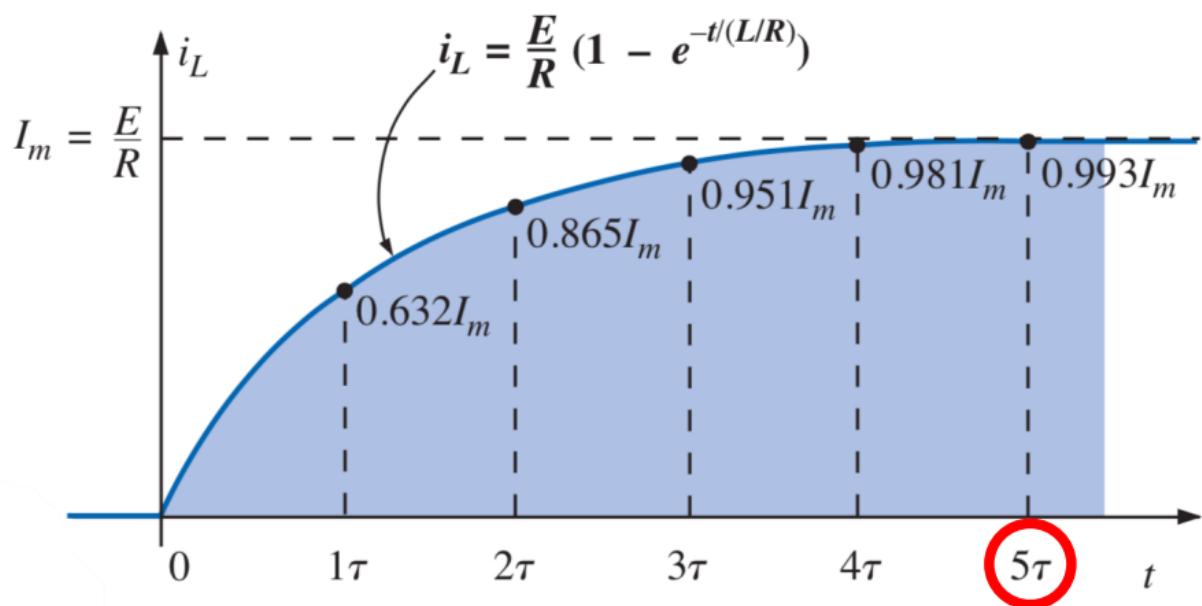
Nguồn E không đổi.

Dòng điện i_L tiếp tục tăng cho đến khi điện áp rơi trên cuộn cảm = 0 và điện áp rơi trên điện trở = E

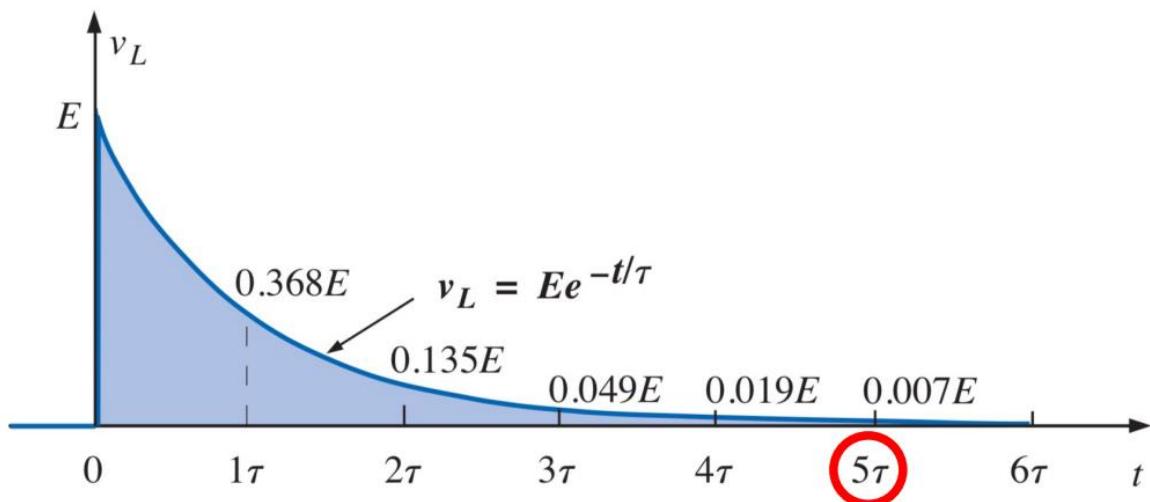
\rightarrow Đạt đến trạng thái xác lập



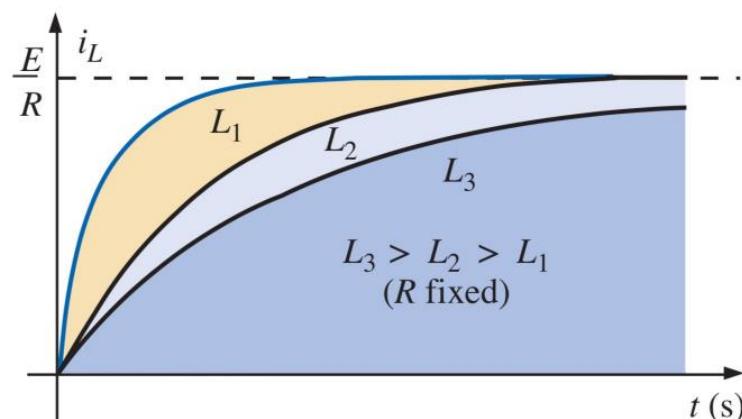
• Sự biến thiên của dòng điện qua cuộn cảm



$$\text{Hằng số thời gian: } \tau = \frac{L}{R} \text{ (second, s)}$$



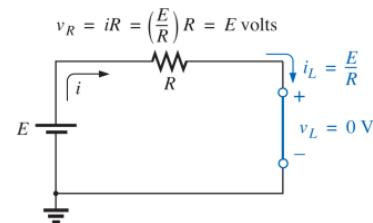
- Sau khoảng thời gian bằng 5 lần hằng số thời gian của mạch, quá trình quá độ có thể coi là kết thúc, mạch ở trạng thái xác lập, cuộn cảm coi như bị ngắn mạch ($v_L=0$).
- Điện cảm càng lớn \rightarrow hằng số thời gian càng lớn \rightarrow thời gian quá độ càng lâu.



- Bắt đầu trạng thái quá độ, chênh áp giữa hai đầu cuộn cảm = E, cuộn cảm tương đương nguồn E.

- Ở trạng thái xác lập, chênh áp giữa hai đầu cuộn cảm = 0, cuộn cảm tương đương dây dẫn.

→ **Cuộn cảm dẫn dòng điện một chiều**



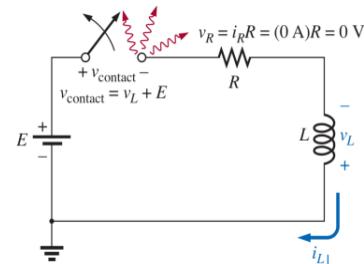
• Mở khóa

- Dòng i_L giảm đột ngột từ $E/R \rightarrow 0$ trong một khoảng thời gian cực ngắn.

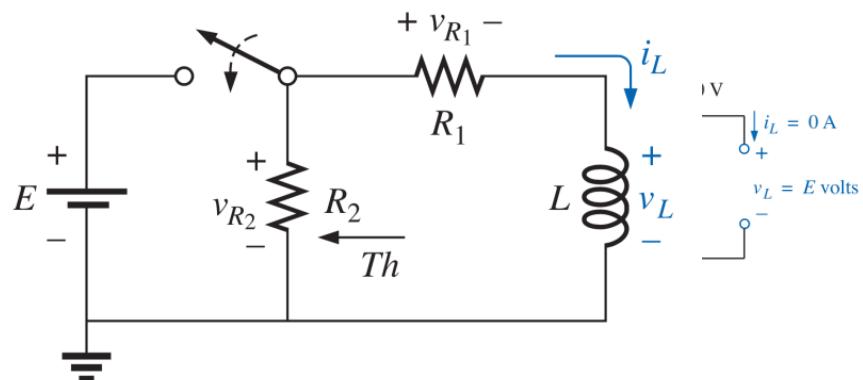
$$v_L = L \frac{di}{dt}$$

→ $v_{contact}$ có giá trị rất lớn có thể sẽ gây ra hiện tượng phóng điện giữa tiếp điểm của khoá

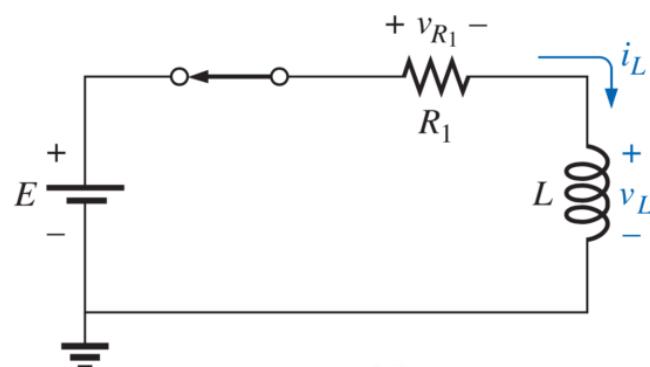
→ Phải dùng mạch khác để phân tích quá trình xả của cuộn cảm.



• Quá trình nạp tương tự như trên sau khi đóng khoá.

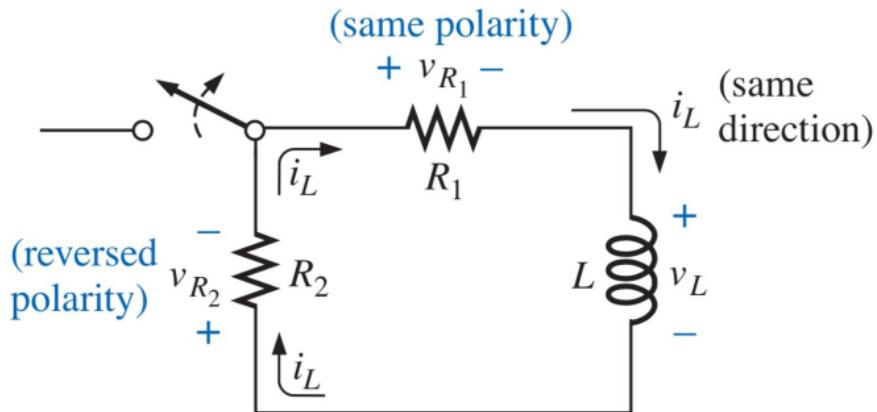


• Mạch tương đương quá trình nạp



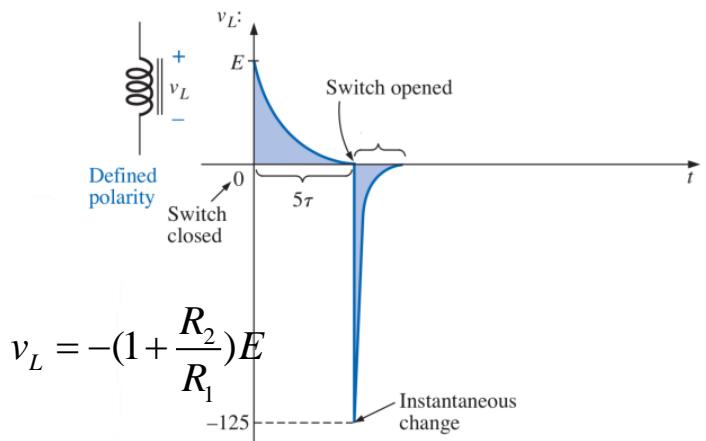
- Ở chế độ xác lập: $i_L = \frac{E}{R_1}$

- Sau khi mở khoá, mạch tương đương như sau:

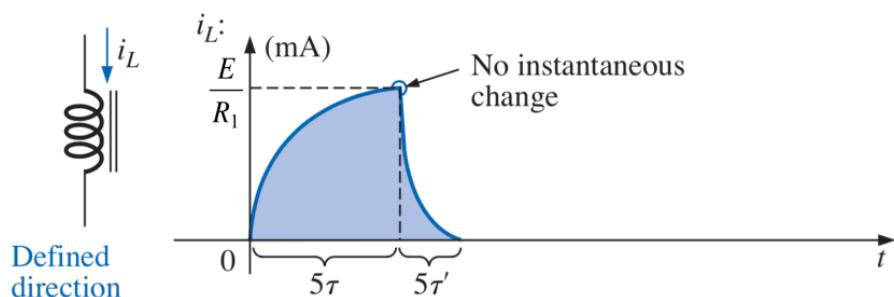


- Khi đó: Điện trở R_2 khép vòng, tạo thành đường xả cho dòng điện i_L

- Biến thiên điện áp trên cuộn cảm



- Biến thiên dòng điện chạy qua cuộn cảm



6. Công dụng

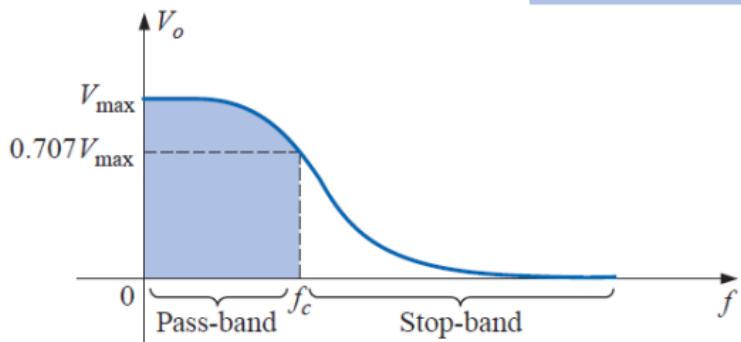
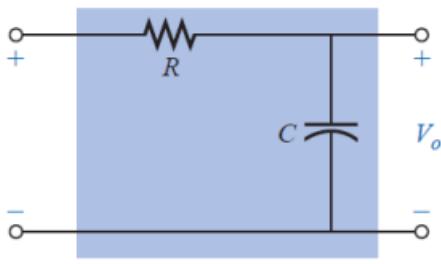
- Trong mạch điện, cuộn cảm là vật dụng dùng để dẫn dòng điện một chiều và chặn dòng điện xoay chiều.
- Được ghép nối tiếp hay ghép song song với tụ để tạo thành mạch cộng hưởng.
- Được sử dụng trong nhiều ứng dụng như: mạch lọc, loa, micro, role, biến áp...

IV. Ứng dụng RLC

1. Mạch lọc thông thấp

- Tại tần số cắt f_c : công suất giảm một nửa

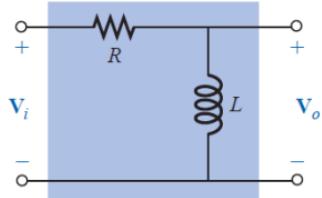
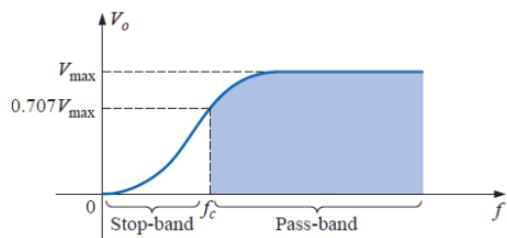
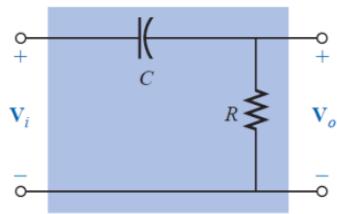
$$f_c = \frac{1}{2\pi RC}$$



2. Mạch lọc thông cao

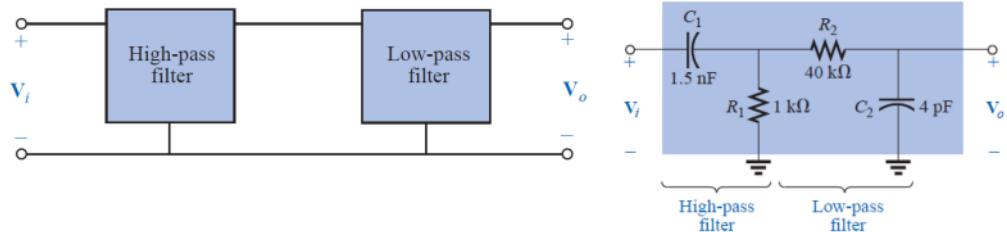
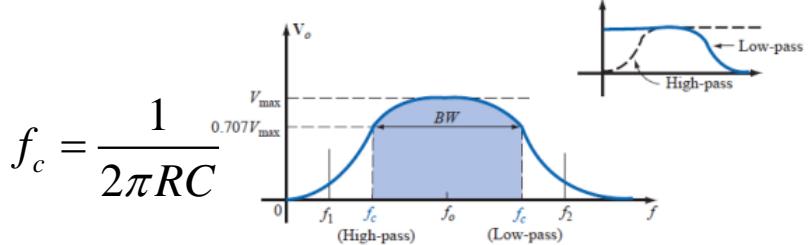
- Tần số cắt của mạch lọc thông cao

$$f_c = \frac{1}{2\pi RC}$$



3. Mạch lọc thông dài

- Tần số截止 cho các phía thông thấp và thông cao được tính như sau

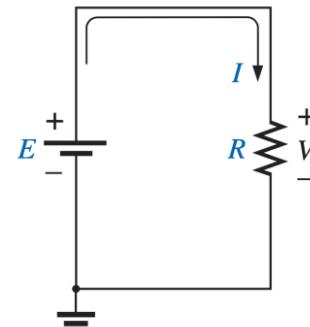


V. Nhắc lại kiến thức

1. Định luật Ohm

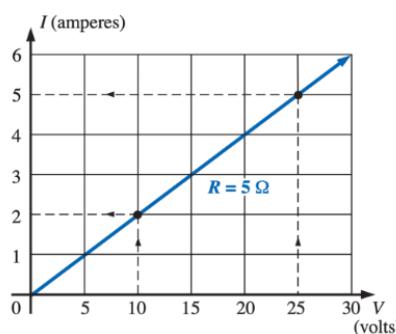
- Georg Simon Ohm (1789 – 1854)

Phát biểu: Trong một mạch kín, khi đặt một điện áp càng lớn lên điện trở cố định thì dòng điện càng lớn. Đối với cùng một điện áp, nếu điện trở càng lớn thì dòng điện càng nhỏ.



$$I = \frac{E}{R} \text{ (amperes, A)}$$

- Sự biến thiên của dòng điện qua điện trở



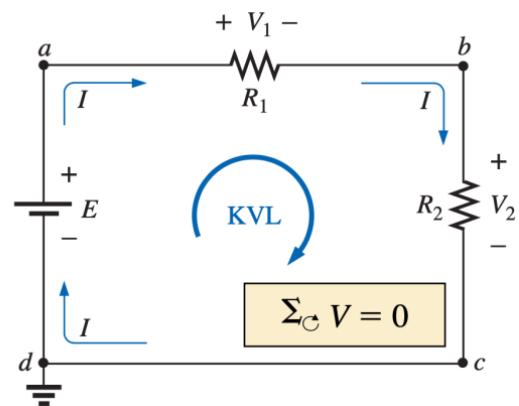
2. Định luật Kirchhoff

- Gustav Robert Kirchhoff (1824 – 1887)

- Định luật Kirchhoff về điện áp phát biểu rằng:
“Tổng giá trị điện áp đọc theo một vòng bằng 0.”

$$\sum_{k=1}^N V_k = 0$$

Trong đó, V_k là dòng điện thế của các điểm (có tính chiều). N là tổng số điện thế theo 1 vòng.



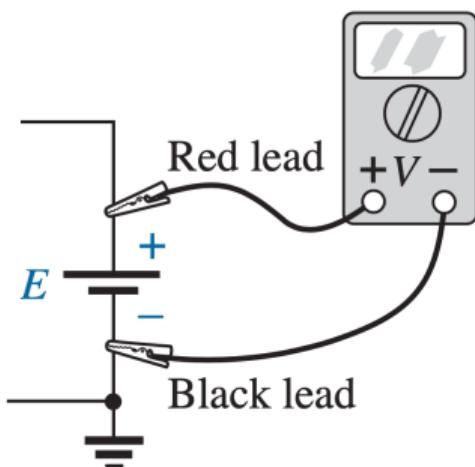
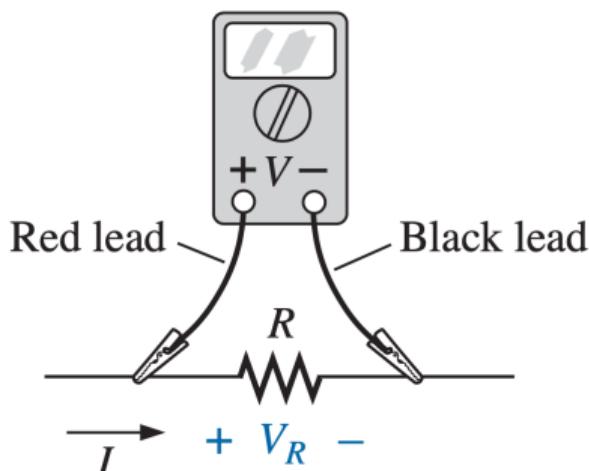
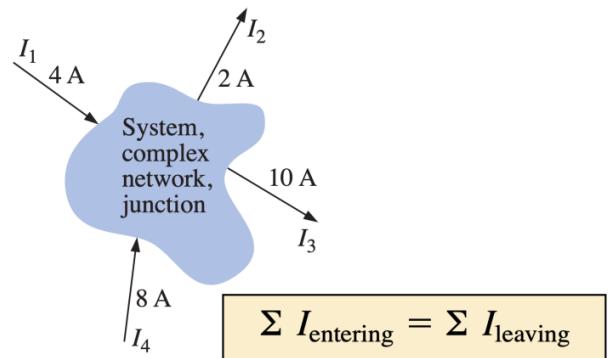
- Định luật Kirchhoff về dòng điện phát biểu rằng: “Tổng giá trị đại số của dòng điện tại một nút trong một mạch điện là bằng không.”

$$\sum_{k=1}^N i_k = 0$$

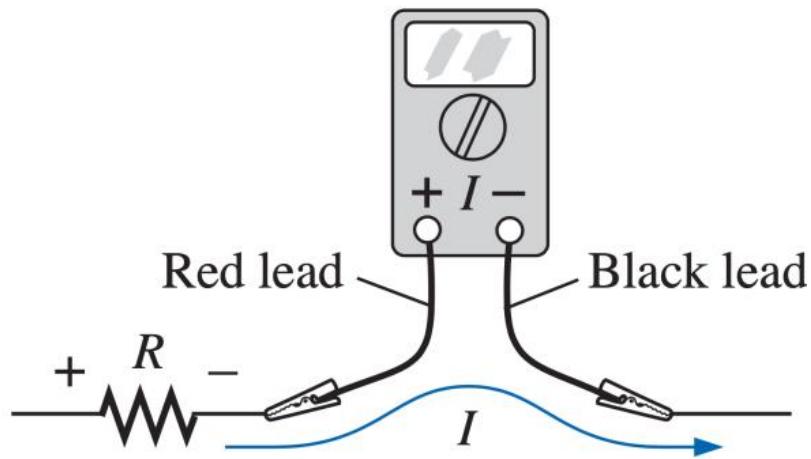
Trong đó, i_k là dòng điện đến và đi từ 1 nút (có tính chiều). N là tổng số dòng điện tại 1 nút.

3. Cách đo điện áp – điện thế

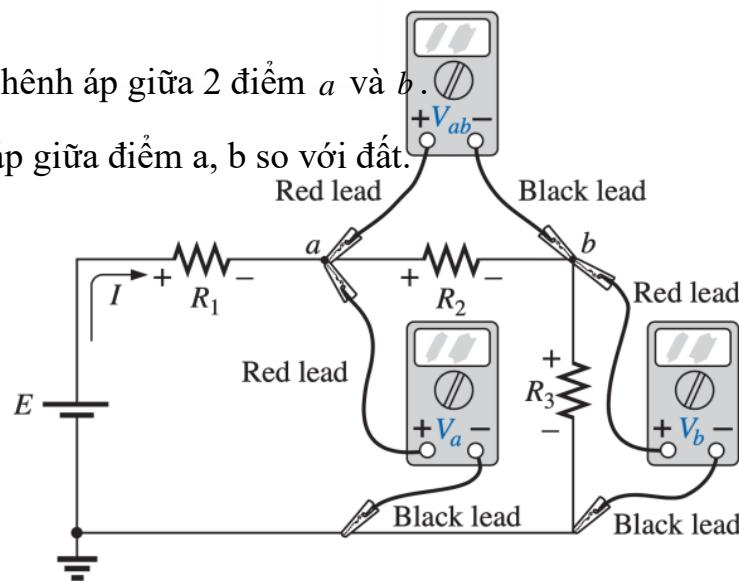
- Sử dụng Voltmeter



- Sử dụng Ammeter

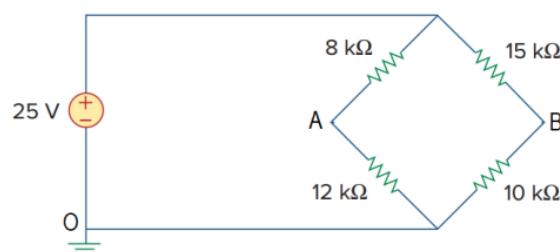


- Điện áp V_{ab} : chênh áp giữa 2 điểm a và b .
- V_a , V_b : chênh áp giữa điểm a , b so với đất.



4. Khái niệm GND trong mạch điện

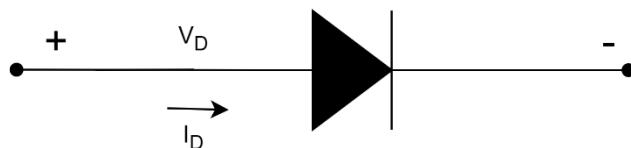
- Trong các mạch điện người ta thường quy ước một điểm tham chiếu (reference point) có giá trị 0 V, gọi là GND (ground).
- Các phép đo điện áp trong một mạch điện được so sánh với điểm tham chiếu GND.
- Ví dụ: V_A và V_B sẽ có giá trị khác nếu GND đặt tại điểm A thay vì điểm O



2.1 Khái niệm

- Diode

- Là một linh kiện bán dẫn được tạo thành bằng cách đặt 2 lớp vật liệu bán dẫn loại p và loại n tiếp giáp với nhau.
- Ký hiệu:



- Nồng độ hạt dẫn đa số

- Bán dẫn loại n:
 - electron là hạt dẫn đa số
 - lỗ trống là hạt dẫn thiểu số
- Bán dẫn loại p:
 - lỗ trống là hạt dẫn đa số
 - electron là hạt dẫn thiểu số

- Bán dẫn thuần (tinh khiết)

- Có mật độ electron tự do bằng với mật độ lỗ trống

- Bán dẫn loại n

- Là loại bán dẫn được hình thành khi thêm vào tạp chất có 5 electron hoá trị trên nền Si Bán dẫn loại p
- Ví dụ: 1 nguyên tử Sb liên kết với 4 nguyên tử Si xung quanh dẫn đến thừa 1 electron hoá trị, tạo thành 1 electron (nguyên tử cho).

- Bán dẫn loại p :

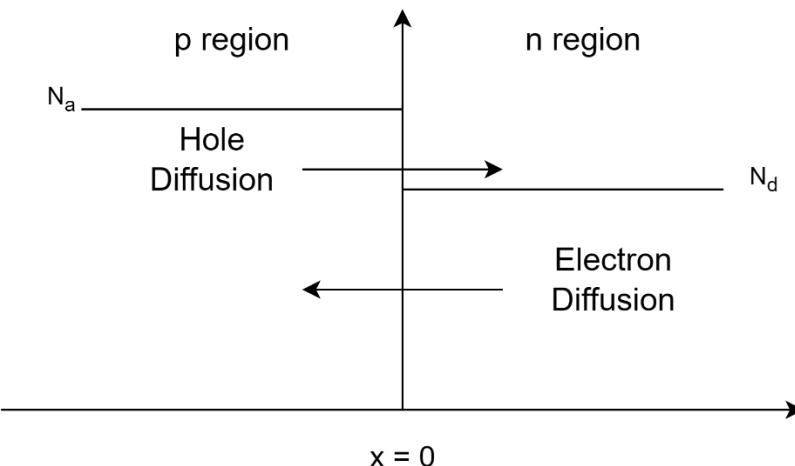
- Là loại bán dẫn được hình thành khi thêm vào tạp chất có 3 electron hoá trị trên nền Si.
- 1 nguyên tử tạp chất liên kết với 4 nguyên tử Si xung quanh dẫn đến thiếu 1 electron hoá trị, tạo thành 1 lỗ trống (nguyên tử nhận) .

-

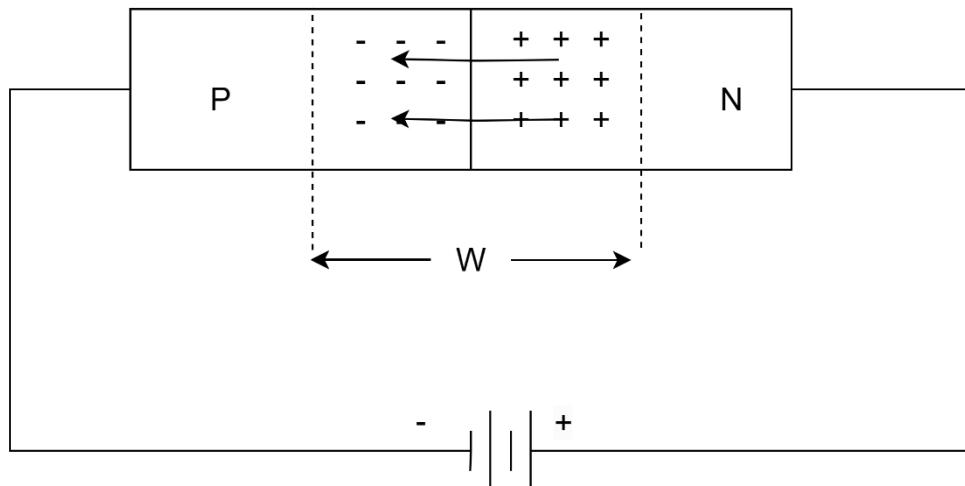
- Lớp tiếp giáp p-n

- Hai khối bán dẫn p-n tiếp xúc nhau
- Do chênh lệch nồng độ → hiện tượng khuếch tán của các hạt dẫn đa số:
 - Electron ở bên n nhiều hơn → Điện tử e có xu hướng khuếch tán từ n → p

- Lỗ trống ở bên p nhiều hơn \rightarrow Lỗ trống có xu hướng khuếch tán từ ${}^1p \rightarrow n$
- Khuếch tán tới khi nào cân bằng.



- Lớp tiếp giáp p-n cân bằng nhiệt
 - Trên đường khuếch tán, các điện tích trái dấu sẽ tái hợp với nhau (trung hòa điện tích)
 \rightarrow nồng độ hạt dẫn giảm xuống rất thấp trong vùng ở hai bên ranh giới, không còn tạo ra dòng điện.
 - Tại vùng đó, bên p hầu như chỉ còn ion nhận tích điện âm (e), bên n hầu như chỉ còn ion cho tích điện dương (hole).
 \rightarrow Vùng nghèo (nghèo nồng độ hạt dẫn)
- Lớp tiếp giáp pn phân cực ngược
 - Đặt một điện áp (+) VR vào đầu n của lớp tiếp giáp pn

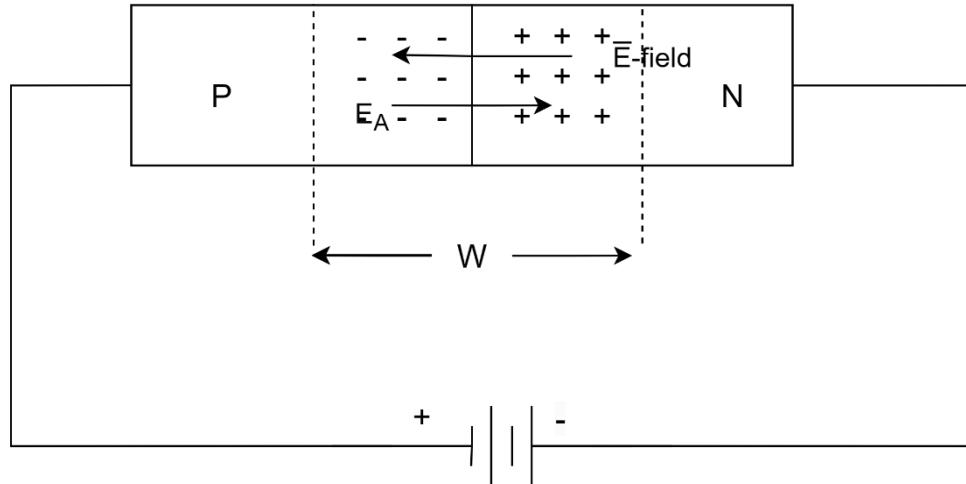


- Ở trạng thái cân bằng, lớp tiếp giáp ở đầu n chưa hole (+), p chưa electron (-)
- \rightarrow lại cho lỗ trống tiếp tục tập trung vào n, e vào p

- vùng nghèo được mở rộng (nồng độ hạt dẫn càng thấp)
- dòng điện chạy giữa 2 lớp chuyển tiếp pn còn nhỏ hơn nữa, nhanh chóng đạt trạng thái bão hòa.

- Lớp tiếp giáp pn phân cực thuận

- Đặt một điện áp (+) VD vào đầu p của lớp tiếp giáp pn



- Hàng rào điện thế giảm
 - hạt dẫn đa số tràn qua hàng rào sang miền đối diện
 - tình trạng thiếu hạt dẫn trong vùng nghèo được giảm bớt
- bề dày vùng nghèo thu hẹp
- điện trở giảm
- dòng điện tăng nhanh theo điện áp.

2.2 Đặc tính Volt-Ampere

- Điện áp rơi trên điốt và dòng điện qua điốt có dạng:

$$i_D = I_S [e^{\left(\frac{v_D}{nV_T} \right)} - 1]$$

- Trong đó:

- i_s : dòng bão hòa phản cực ngược, ($10^{-18} \rightarrow 10^{-12} A$)
- $V_T = 0.026V$ ở nhiệt độ phòng (điện áp nhiệt)
- n : hệ số lý tưởng, $1 \leq n \leq 2$

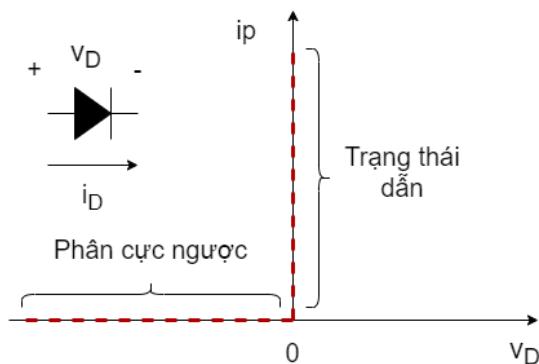
- Điện áp đánh thủng diode

- Khi tăng dần điện áp ngược đặt trên 2 đầu diode
 - đến 1 giá trị nào đó thì sẽ xảy ra hiện tượng dòng điện ngược tăng nhanh theo hệ số mũ
 - khi quá lớn sẽ đánh thủng diode.
- Tùy theo mức độ tạp chất cao / thấp → điện áp đánh thủng sẽ khác nhau
 - Lượng tạp chất thấp → Điện áp đánh thủng lớn
 - Lượng tạp chất cao → Điện áp đánh thủng nhỏ hơn.

2.3 Mô hình và phân tích một chiều

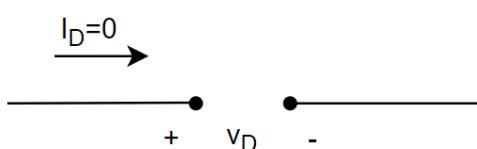
- Diode là một loại thiết bị có đặc tính dòng điện – điện áp không tuyến tính.
- Sử dụng các mối quan hệ toán học hay mô hình mô tả các đặc tính dòng điện – điện áp của diode để phân tích và thiết kế các mạch điện.
- Xem xét các đặc tính dòng điện – điện áp của lớp tiếp giáp pn để xây dựng các mô hình mạch điện khác nhau .
- Phát triển các kỹ thuật mô hình hóa và phân tích một chiều của các mạch điện diode.
- Sự khác nhau giữa mô hình tín hiệu lớn và tín hiệu nhỏ .
- Diode lý tưởng
 - + Đặc tính Volt-Ampere lý tưởng

<https://s.net.vn/dAKk>



Mạch tương đương khi phản cực ngược (mạch hở)

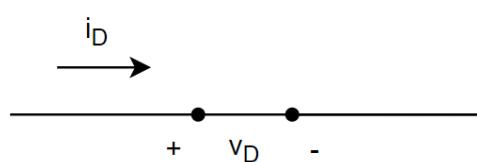
<https://s.net.vn/KtmV>



$$(v_D < 0; i_D = 0)$$

Mạch tương đương khi phản cực thuận (ngắn mạch)

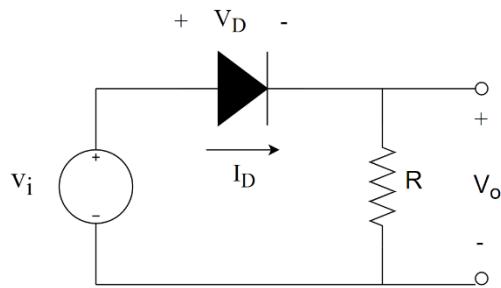
<https://s.net.vn/QOZF>



$$(i_D > 0; v_D = 0)$$

+ Xét mạch chỉnh lưu bao gồm :

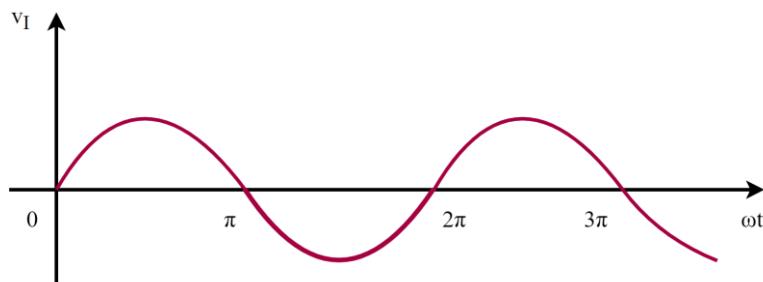
<https://s.net.vn/k6Ra>



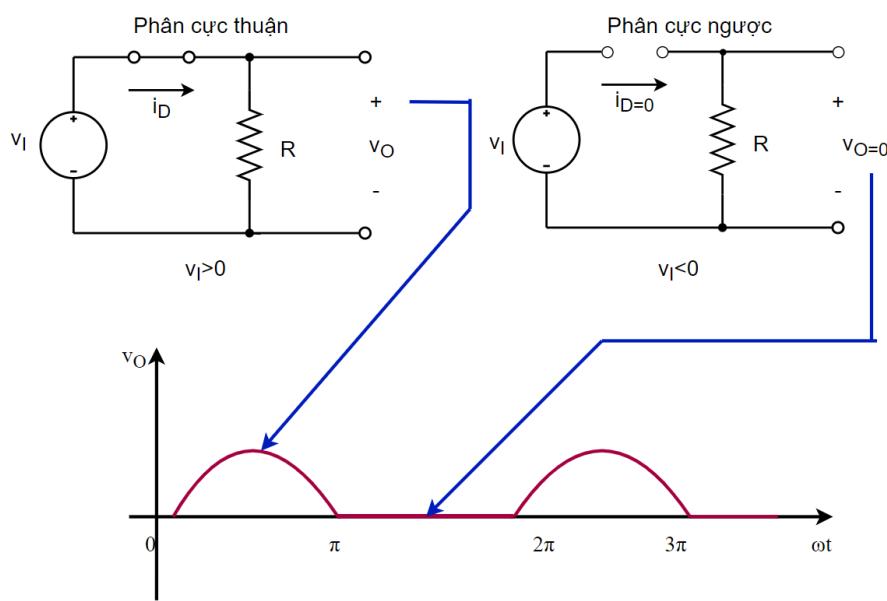
Nguồn xoay chiều v_i
Diode lý tưởng
Điện trở

Tín hiệu vào trước chỉnh lưu

<https://s.net.vn/ZplL>

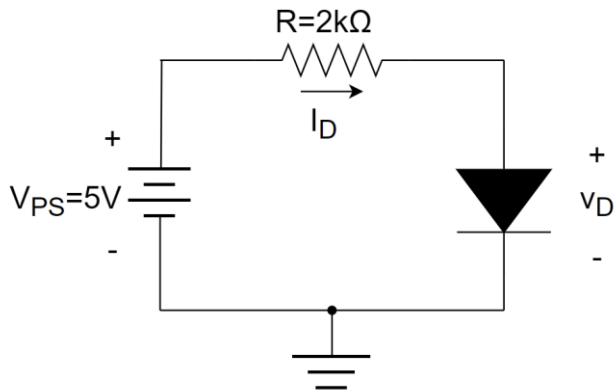


=> Mạch tương đương một chiều <https://bom.so/BC9PNW>



- Phương pháp lắp (Sử dụng Thủ và Sai để tìm ra lời giải)
- Phương pháp phân tích hình học (Vẽ hai phương trình đồng thời , giao điểm của hai phương trình là lời giải)
- Phương pháp mô hình tuyến tính từng đoạn
- Phương pháp phân tích bằng máy tính
- Xét mạch diode đơn giản

<https://s.net.vn/TmIt>



1. Phương pháp lắp và phân tích hình học

$$V_{PS} = I_D R + V_D \Rightarrow I_D = \frac{V_{PS}}{R} - \frac{V_D}{R}$$

$$\text{Mặt khác } I_D = I_S \left[e^{\frac{V_D}{V_T}} - 1 \right]$$

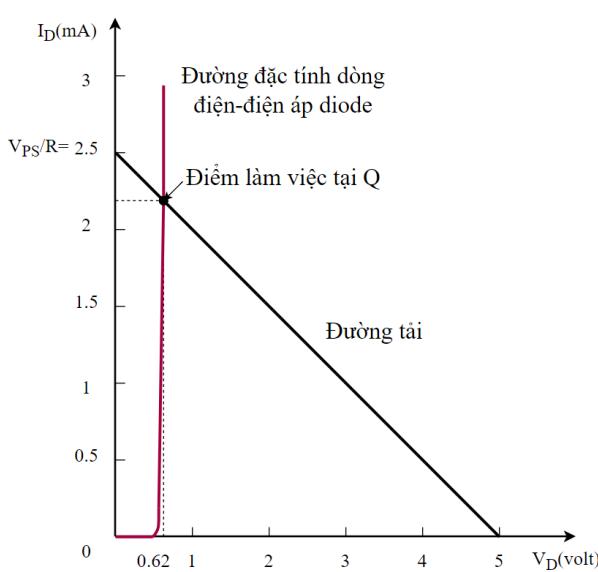
$$V_{PS} = I_S R \left[e^{\frac{V_D}{V_T}} - 1 \right] + V_D$$

$$\Rightarrow V_D = V_{PS} - I_S R \left[e^{\frac{V_D}{V_T}} - 1 \right]$$

1.1 Phương pháp lắp

$$I_D = \frac{V_{PS} - V_D}{R}$$

1.2. Phương pháp phân tích hình học <https://bom.so/VyN7j7>



- Theo Kichhoff : $V_{PS} = I_D R + V_D \Rightarrow I_D = \frac{V_{PS}}{R} - \frac{V_D}{R}$

- Theo đặc tuyến Volt-ampere : $I_D = I_S \left[e^{\frac{V_D}{V_T}} - 1 \right]$

2. Phương pháp mô hình tuyến tính từng đoạn

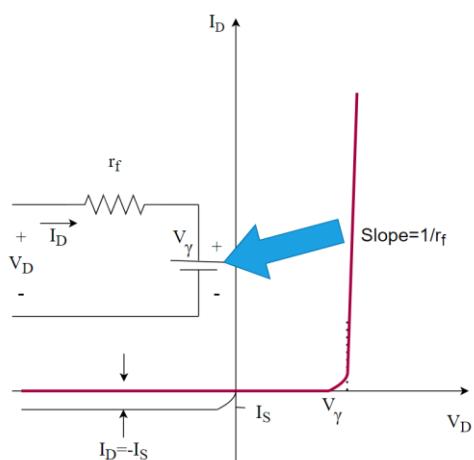
- Xấp xỉ đặc tính dòng điện – điện áp sử dụng mối quan hệ tuyến tính hoặc các đường thẳng

$+V_D > V_\gamma$: xấp xỉ bằng một đường thẳng có độ nghiêng $= \frac{1}{r_f}$

r_f : điện trở phân cực thuận

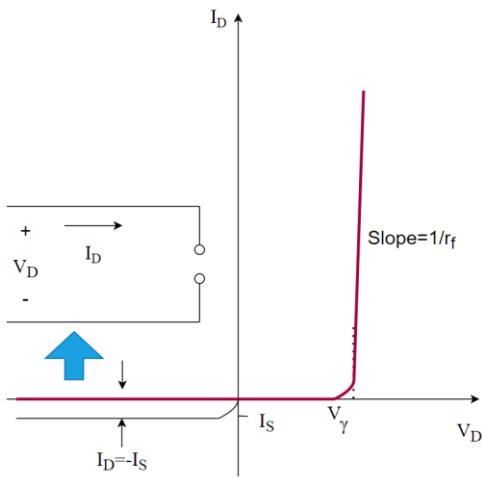
V_γ : điện áp ngưỡng

<https://bom.so/Wyhag2>



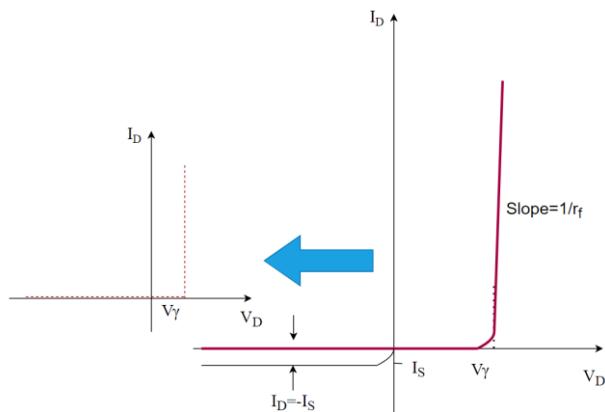
$+V_D < V_\gamma$: xấp xỉ bằng một đường song song với trục V_D ở giá trị dòng =0

<https://bom.so/A2Gapa>

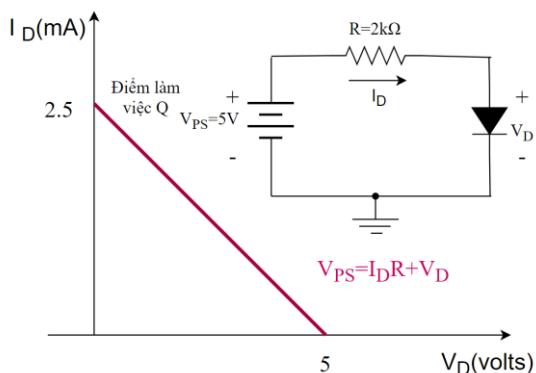


$+r_f=0$ điện áp qua diode là một hằng số có giá trị $V_D = V_\gamma$ khi diode ở trạng thái dẫn.

<https://bom.so/2nPdHd>



<https://s.net.vn/ia47>



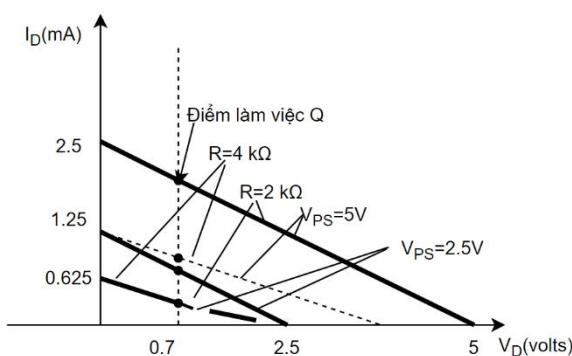
<https://s.net.vn/IGkd>

$$A: V_{PS} = 5V, R = 2k\Omega$$

$$B: V_{PS} = 5V, R = 4k\Omega$$

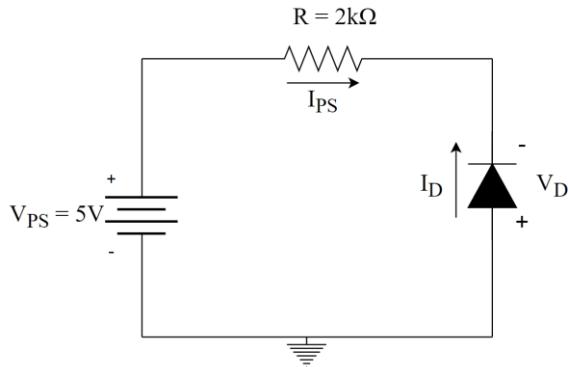
$$C: V_{PS} = 2.5V, R = 2k\Omega$$

$$D: V_{PS} = 2.5V, R = 4k\Omega$$



-Đặt điện áp ngược vào diode

<https://s.net.vn/8EfY>

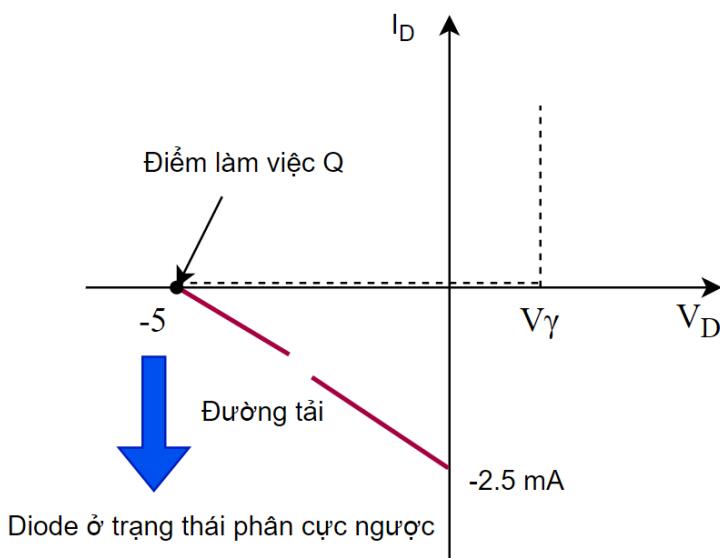


$$V_{PS} = I_{PS}R - V_D$$

$$= -I_D R - V_D$$

$$I_D = -\frac{V_{PS}}{R} - \frac{V_D}{R}$$

<https://s.net.vn/0axv>

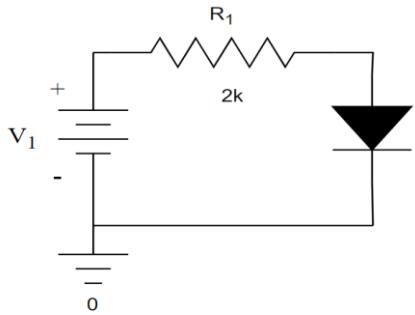


3. Phương pháp phân tích bằng máy tính

-Xác định đặc tính dòng điện – điện áp của mạch như hình sau bằng Pspice

- V_1 thay đổi từ 0-5V thu được kết quả như sau :

<https://urlvn.net/ej0j0i>



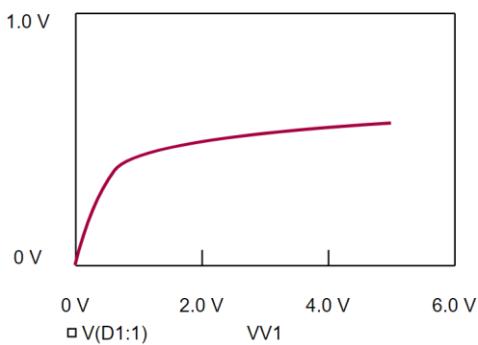
-Điện áp hạ trên diode tăng gần như tuyến tính đến 400 mv, gần như không đo được dòng điện .

-Điện áp đầu vào tăng từ 510mv trở lên thì điện áp trên diode tăng dần cho đến giá trị 610mv khi điện áp đầu vào ở mức cao nhất.

-Dòng điện qua diode cũng tăng đến giá trị lớn nhất cỡ 2,2ma khi điện áp đầu vào ở mức cao nhất

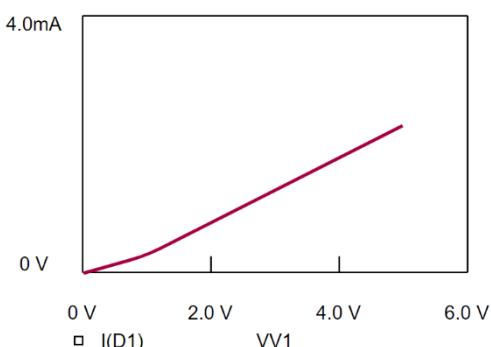
-Sử dụng phương pháp mô hình tuyến tính từng đoạn có thể dự đoán khá chính xác kết quả ứng với điện áp đầu vào ở mức cao nhất.

<https://s.net.vn/EHII>



Điện áp qua diode

<https://s.net.vn/hQTK>



Dòng điện qua diode

-Hai mô hình phân tích một chiều : phương trình diode lý tưởng và xấp xỉ tuyến tính từng đoạn

-Với phương trình diode lý tưởng , cần phải xác định dòng bão hòa phản cực ngược I_S .

-Với mô hình xấp xỉ tuyến tính phân đoạn thì cần phải xác định được giá trị điện ngưỡng V_γ và điện trở thuận r_f . Trong phần lớn trường hợp, r_f được giả thiết bằng 0 hoặc cần được cho giá trị cụ thể.

-Mỗi mô hình cụ thể được sử dụng trong những tình huống hoặc ứng dụng cụ thể để thỏa hiệp giữa độ chính xác và độ phức tạp của tính toán.

-Một số kết quả tương đương sau được sử dụng trong tính toán mạch.

-Khi cấp một điện áp phân cực thuận đủ lớn cho diode thì diode hoạt động ở chế độ phân cực thuận, tương đương ngắn mạch.

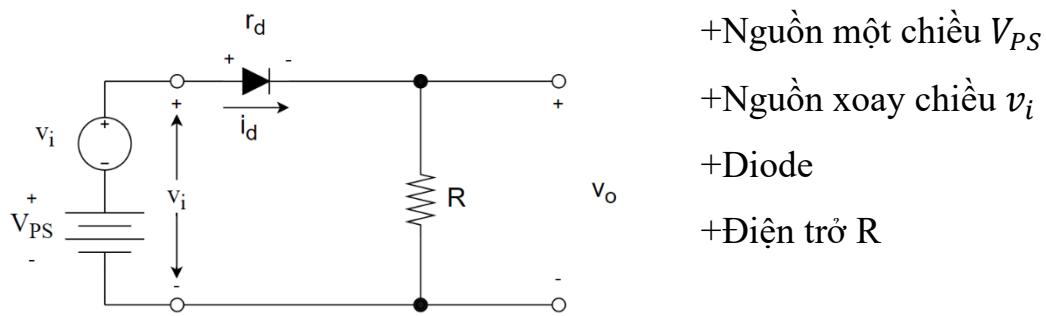
-Ở chế độ phân cực thuận, điện áp hạ trên diode tương đương V_γ được gọi là điện áp ngưỡng.

-Với điện áp đầu vào $< V_\gamma$, diode phân cực ngược, điện áp hạ trên diode = 0, dòng điện qua diode xấp xỉ OA.

2.4 Mô hình và phân tích xoay chiều

-Xét mạch điện bao gồm :

<https://urlvn.net/zpeia0>



-Mạch có 2 nguồn cấp 1 chiều và xoay chiều :

+ Thực hiện phân tích một chiều đối với nguồn cấp một chiều => Xác định điểm làm việc

+ Thực hiện phân tích xoay chiều đối với nguồn cấp xoay chiều => ??

- Đặc tính của Volt-Ampere xoay chiều :

+ Xét mạch diode có các giá trị một chiều như sau :

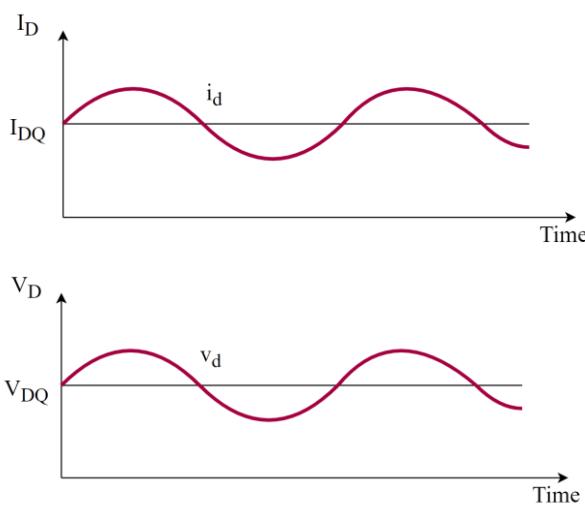
I_{DQ} : Giá trị dòng tại điểm làm việc 1 chiều của diode

V_{DQ} : Giá trị áp tại điểm làm việc 1 chiều của diode

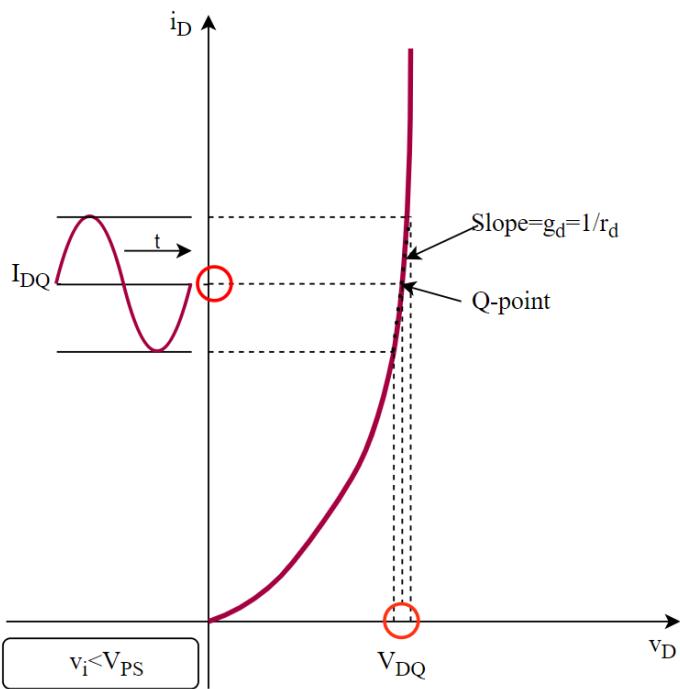
(Giả thiết nguồn xoay chiều << nguồn một chiều)

<https://s.net.vn/oEd5>

<https://s.net.vn/SSuU>



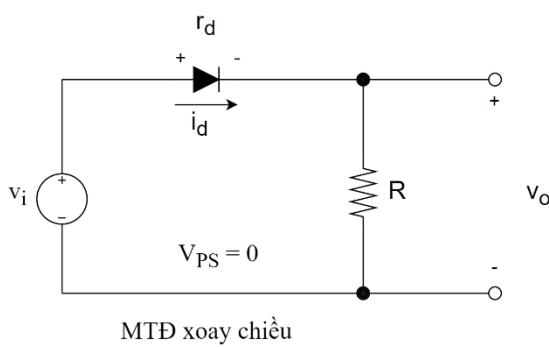
<https://urlvn.net/omjqk7>



-Mô hình và phân tích xoay chiều

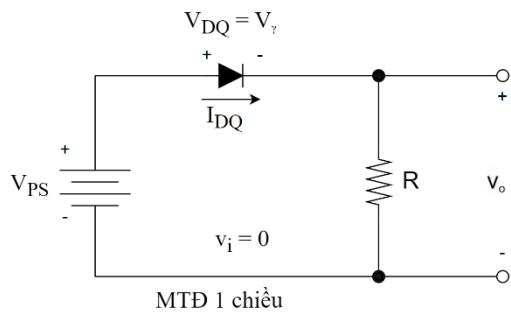
+Lần lượt phân tích 1 chiều và xoay chiều , sử dụng 2 mạch điện tương đương.

<https://bom.so/c8yp7L>



=> Phân tích chế độ làm việc (điểm làm việc)

<https://urlvn.net/zlhywm>



\Rightarrow Phân tích mạch đã được tuyến tính hóa xung quanh điểm làm việc

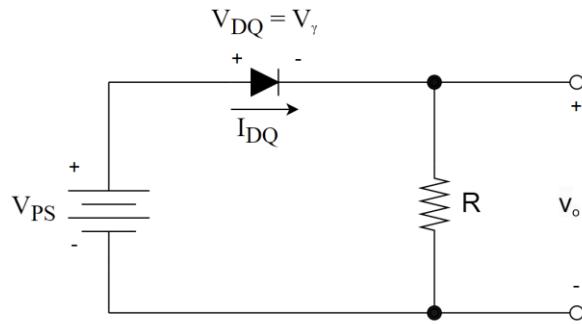
+ Mạch tương đương một chiều

_ Đặt $v_i = 0$

_ Sử dụng định luật Kirchhoff trong mạch: $I_{DQ} = \frac{V_{PS} - V_g}{R}$

_ $V_o = I_{DQ}R \Rightarrow$ Điện áp đầu ra một chiều

<https://urlvn.net/5yez6o>



+ Mạch tương đương xoay chiều

_ Đặt $V_{PS} = 0$

_ Diode tương đương điện trở khuếch tán r_d

_ Từ đặc tính Volt-ampere của diode tính được:

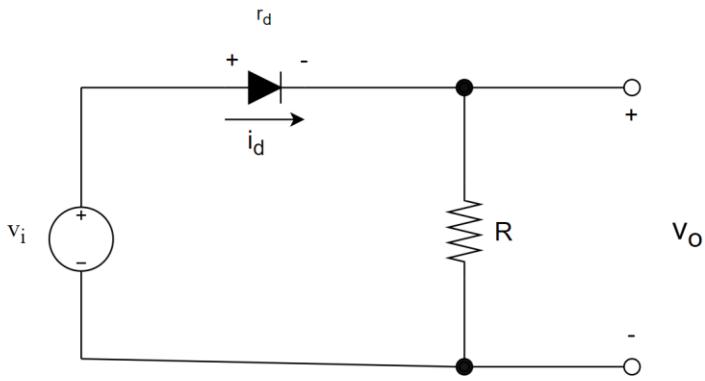
$$i_d = \left(\frac{I_{DQ}}{V_T} \right) \cdot v_d$$

$$v_d = \left(\frac{V_T}{I_{DQ}} \right) \cdot i_d$$

$$= r_d \cdot i_d$$

\Rightarrow Đầu ra xép chòng $i_D = I_{DQ} + i_d$

<https://urlvn.net/ldvaj2>



Hình 1: <https://s.net.vn/dAKk>

Hình 2: <https://s.net.vn/KtmV>

Hình 3 :<https://s.net.vn/QOZF>

Hình 4 :<https://s.net.vn/k6Ra>

Hình 5: <https://s.net.vn/ZplL>

Hình 6 : <https://bom.so/BC9PNW>

Hình 7: <https://s.net.vn/TmIt>

Hình 8: <https://bom.so/VyN7j7>

Hình 9: <https://bom.so/Wyhag2>

Hình 10: <https://bom.so/A2Gapa>

Hình 11: <https://bom.so/2nPdHd>

Hình 12: <https://s.net.vn/ia47>

Hình 13: <https://s.net.vn/IGkd>

Hình 14: <https://s.net.vn/8EfY>

Hình 15: <https://s.net.vn/0axv>

Hình 16: <https://urlvn.net/ej0j0i>

Hình 17: <https://s.net.vn/EHlI>

Hình 18: <https://s.net.vn/hQTK>

Hình 19: <https://urlvn.net/zpeia0>

Hình 20: <https://s.net.vn/oEd5>

Hình 21: <https://s.net.vn/SSuU>

Hình 22: <https://urlvn.net/omjqk7>

Hình 23: <https://bom.so/c8yp7L>

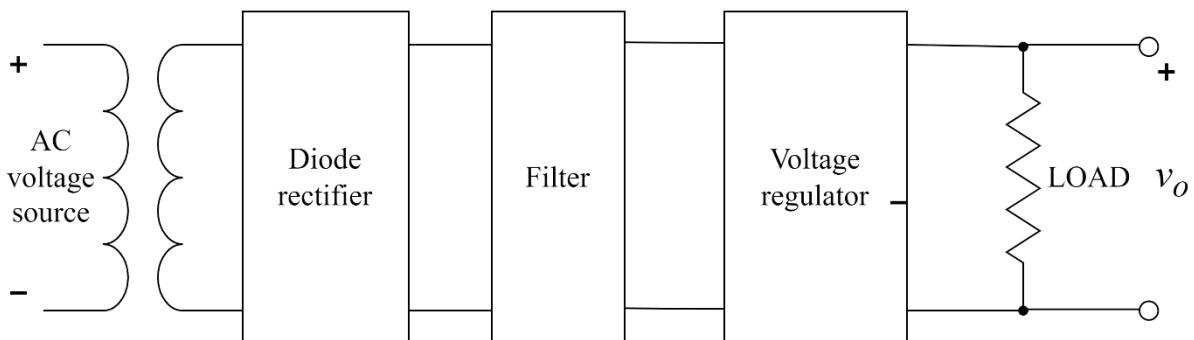
Hình 24: <https://urlvn.net/zlhywm>

Hình 25: <https://urlvn.net/5yez6o>

Hình 26: <https://urlvn.net/ldvaj2>

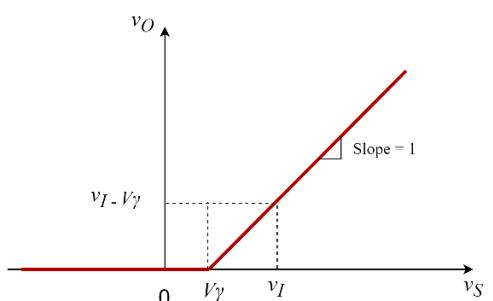
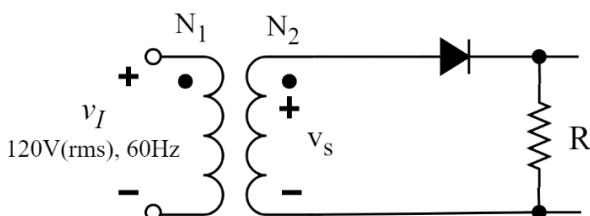
2.5. Ứng dụng của diode

1. Mạch chỉnh lưu



Hình 1: Sơ đồ nguồn cung cấp điện áp 1 chiều

- AC voltage source: Nguồn xoay chiều
- Máy biến thế gồm 2 cuộn dây số vòng là N₁ và N₂: biến điện áp xoay chiều v_I thành điện áp xoay chiều v_S với tỉ lệ $\frac{v_I}{v_S} = \frac{N_1}{N_2}$
- Diode rectifier: Mạch chỉnh lưu. Tín hiệu sau khi qua mạch chỉnh lưu là tín hiệu 1 chiều.
- Filter: Bổ sung nửa chu kỳ âm cho tín hiệu nhờ cơ chế nạp xả của tụ có trong bộ lọc.
- Voltage regulator: Làm bằng phẳng tín hiệu.
- v_o : tín hiệu đầu ra 1 chiều DC.
 - a) Mạch chỉnh lưu nửa chu kỳ
- Cho mạch điện với đặc tính truyền điện áp như sau:



- Nguồn v_I đầu vào là điện áp xoay chiều.
- N_1, N_2 là số vòng của cuộn dây sơ cấp và thứ cấp.

Điện áp đầu vào cho Diode rectifier là điện áp xoay chiều với biên độ $v_S = v_I \cdot \frac{N_2}{N_1}$

- Tìm điện áp đầu ra v_O : Sử dụng phương pháp mô hình tuyến tính phân đoạn để xác định vùng làm việc tuyến tính (dẫn hay khóa).

+ Điều kiện điện áp vào để diode dẫn? Tính toán điện áp đầu ra trong điều kiện này.

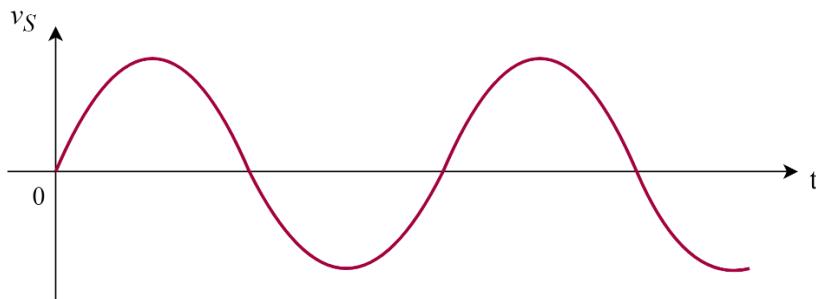
$v_S > V_\gamma$: diode dẫn $\rightarrow v_O = v_S - V_\gamma \rightarrow V_D = V_\gamma$

+ Điều kiện điện áp vào để diode khóa? Tính toán điện áp đầu ra trong điều kiện này.

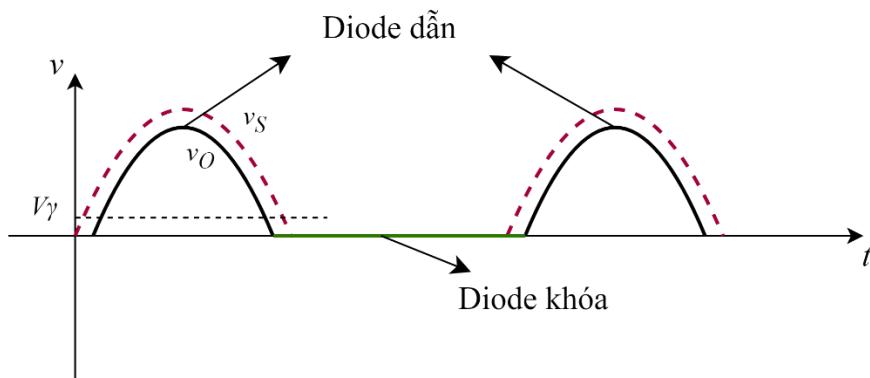
$v_S < V_\gamma$: diode khóa $\rightarrow v_O = 0 \rightarrow V_D = v_S$

- Tín hiệu đầu ra của mạch chỉnh lưu nửa chu kỳ

+ Tín hiệu đầu vào



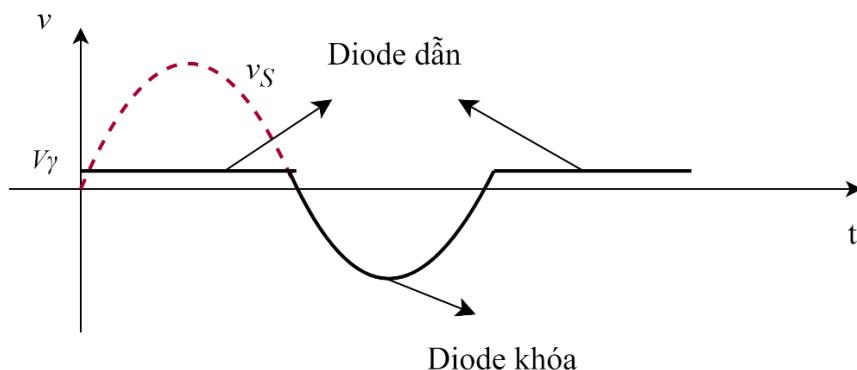
+ Tín hiệu v_O



$v_S > V_\gamma$: diode dẫn $\rightarrow v_O = v_S - V_\gamma$

$v_S < V_\gamma$: diode khóa $\rightarrow v_O = 0$

+ Tín hiệu V_D



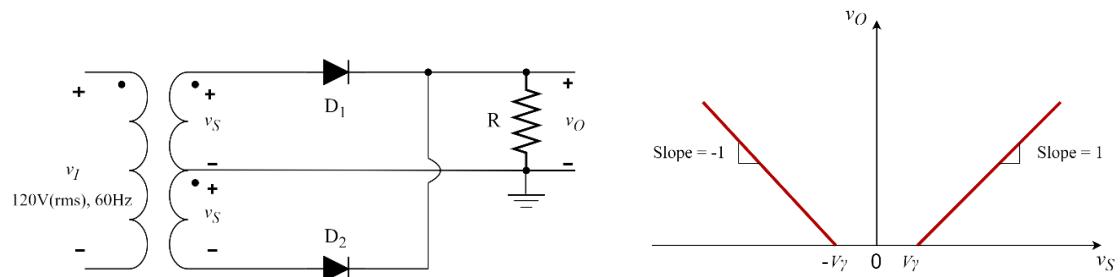
$v_s > V_\gamma$: diode dãn $\rightarrow v_o = v_s - V_\gamma \rightarrow V_D = V_\gamma$

$v_s < V_\gamma$: diode khóa $\rightarrow v_o = 0 \rightarrow V_D = v_s$

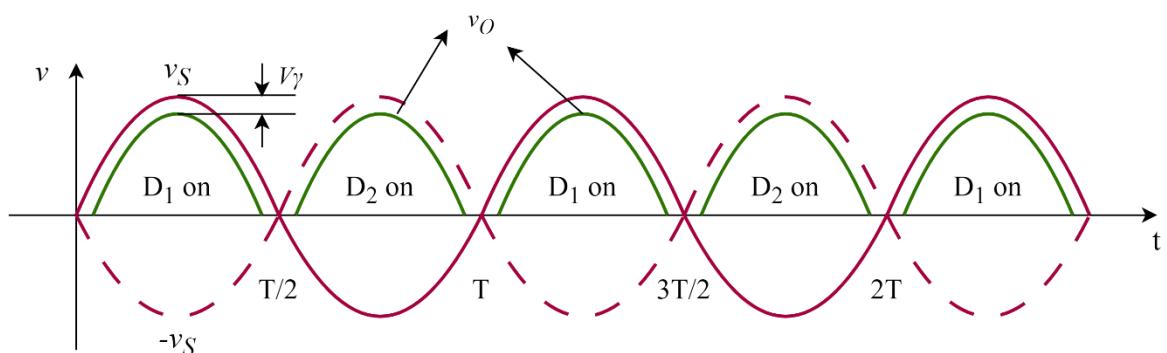
b) Mạch chỉnh lưu cả chu kỳ

- Mạch chỉnh lưu dùng 2 diode

Cho mạch điện có đặc tính truyền áp:

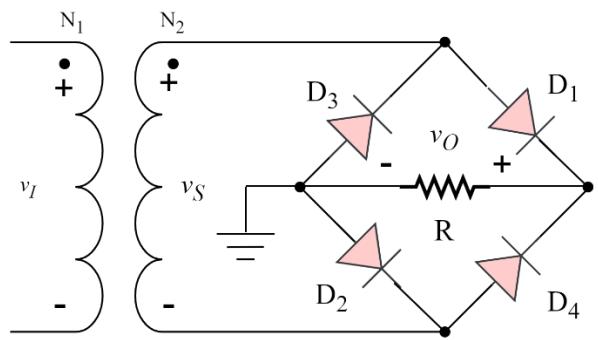


- Lắp thêm 1 diode ngược chiều diode ban đầu để lấy được chu kỳ âm cho tín hiệu đầu ra.
- Điện áp đầu ra



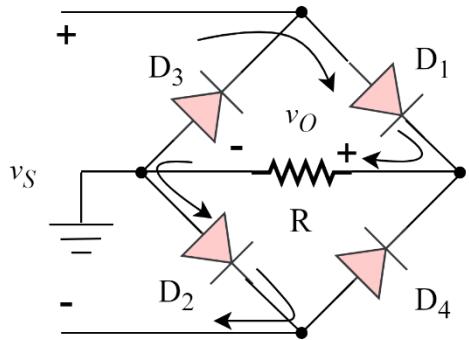
Với $v_o = v_s - V_\gamma$

- Mạch chỉnh lưu cầu 4 diode



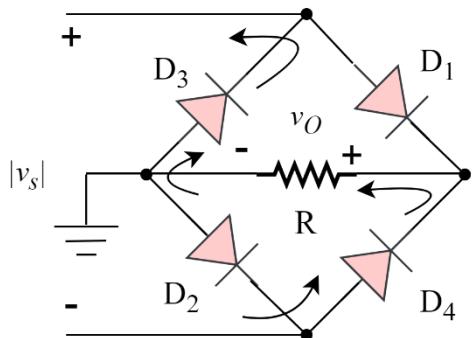
- Tìm điện áp đầu ra: là điện áp hạ trên R.

+ Nửa dương của chu kỳ



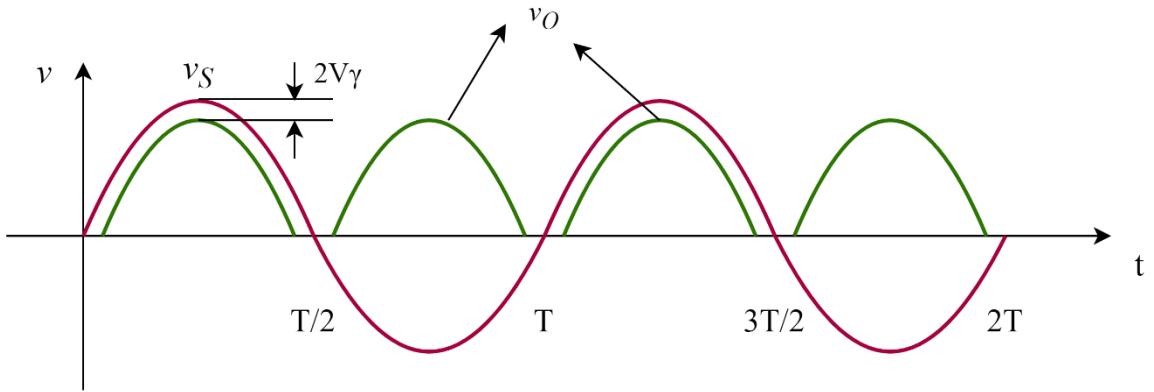
$$V_{D1} = V_{D2} = V_\gamma \rightarrow V_o = V_S - 2V_\gamma$$

+ Nửa âm của chu kỳ



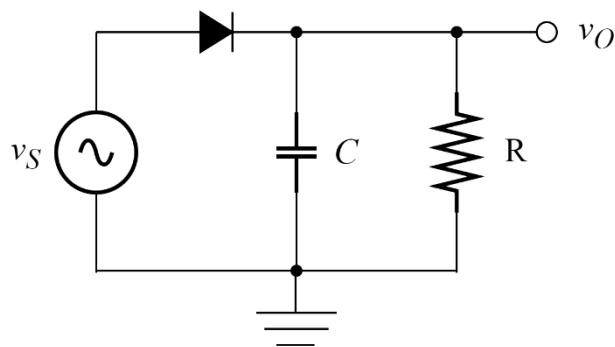
$$V_{D3} = V_{D4} = V_\gamma \rightarrow V_o = V_S - 2V_\gamma$$

+ Điện áp đầu ra: $V_o = V_S - 2V_\gamma$



2. Mạch lọc: làm bằng phẳng tín hiệu đầu ra.

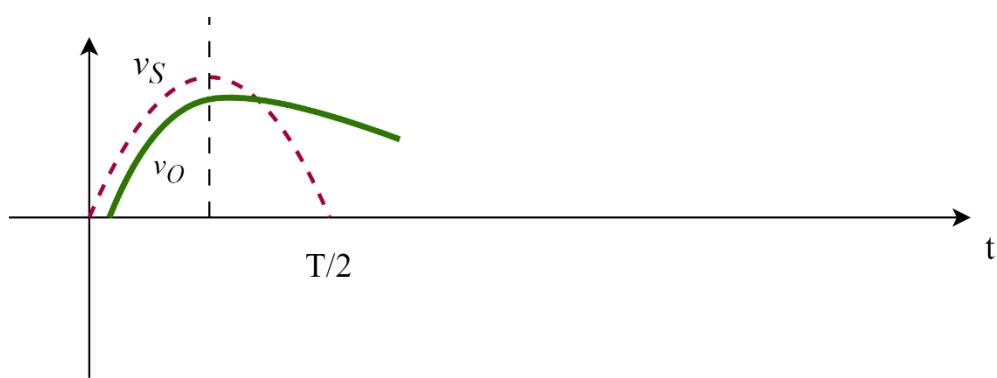
- Phân biệt với mạch lọc thông thấp và mạch lọc thông cao:
 - Mạch lọc thông thấp, thông cao cho tín hiệu có tần số thấp hoặc cao đi qua.
 - Mạch lọc xét trong phần này: làm bằng phẳng tín hiệu đầu ra.
- Cho mạch điện:



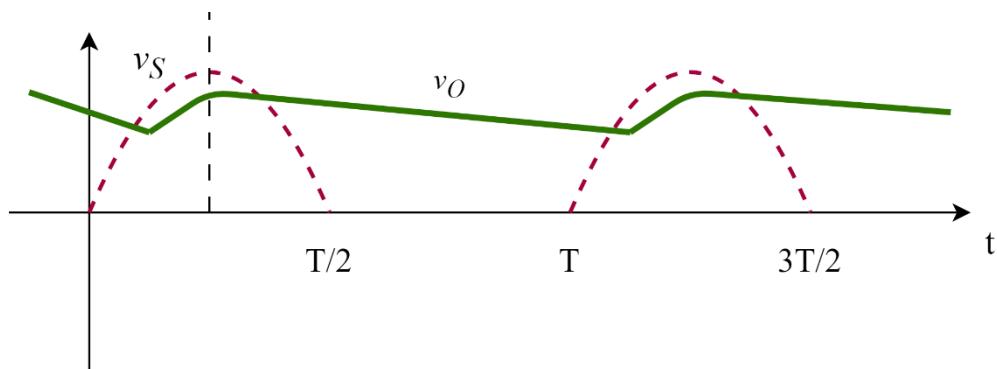
- Tìm điện áp ra:
 - $V_O = V_S - V_\gamma$, tụ nạp điện



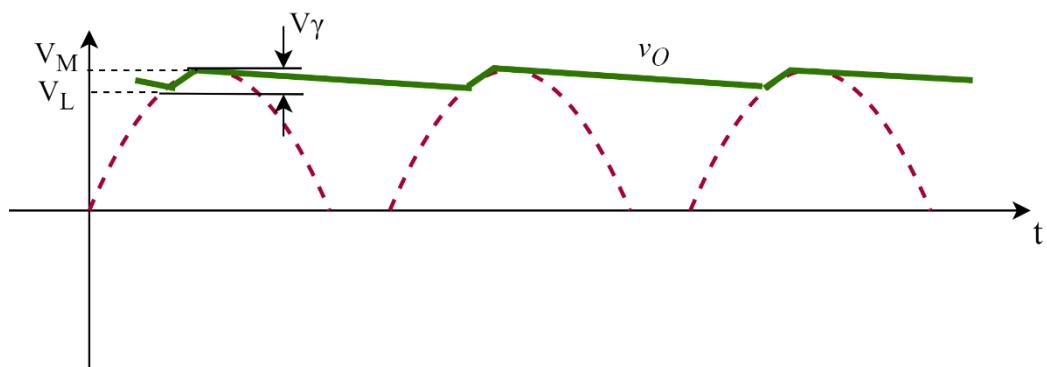
- Tụ phỏng điện đến khi V_S lớn hơn điện áp còn lại trên bản tụ.



- Tụ tiếp tục quá trình phóng nạp liên tục \rightarrow tín hiệu đầu ra V_O được làm bằng phẳng.

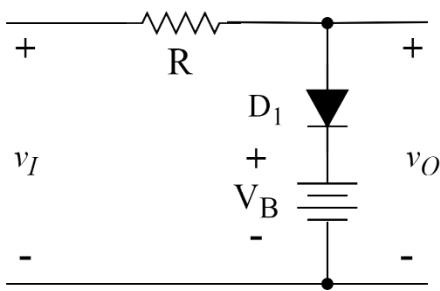


- Nhận xét: có thể kết hợp bộ lọc RC vào mạch chỉnh lưu cả chu kỳ để tạo dạng sóng đầu ra mượt mà hơn.

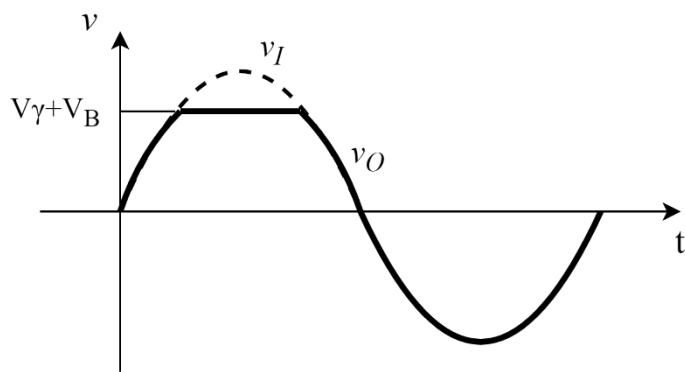


Tín hiệu đầu ra V_O có độ nhấp nhô ít hơn khi dung mạch chỉnh lưu nửa chu kỳ.

- Mạch hạn chế: hạn chế tín hiệu đầu ra ở 1 mức nào đó.
 - Mạch hạn chế nửa chu kỳ
- Cho mạch điện

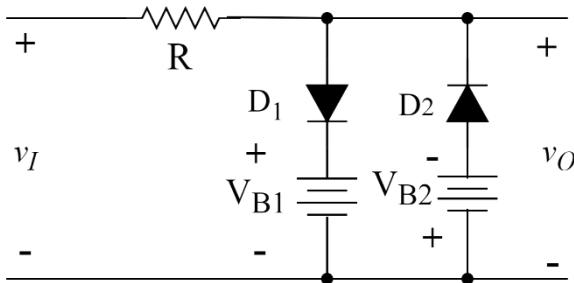


- Tìm điện áp đầu ra: Ta có: $v_O = V_B + V_{D1}$
 - Diode thông: $V_{D1} = V_\gamma \rightarrow v_O = V_B + V_\gamma$. Khi v_I tiếp tục tăng thì v_O không tăng và giữ nguyên giá trị $v_O = V_B + V_\gamma$.
 - Diode khóa: diode tương đương hở mạch nên $v_O = v_I$.

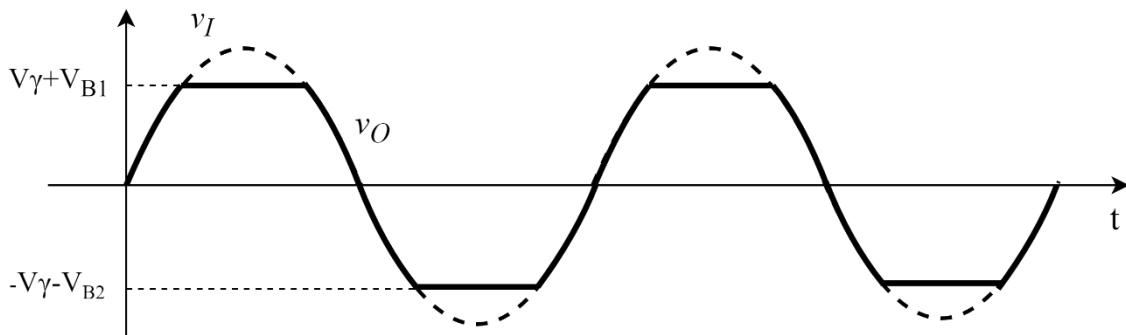


b) Mạch hạn chế 2 nửa chu kỳ

- Cho mạch điện (đặt thêm 1 diode theo chiều ngược lại)

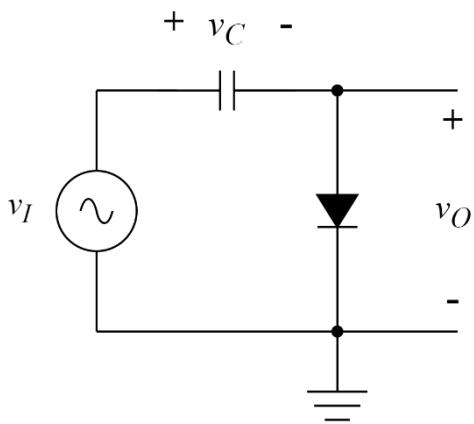


- Tìm điện áp đầu ra: bị hạn chế cả 2 nửa chu kỳ

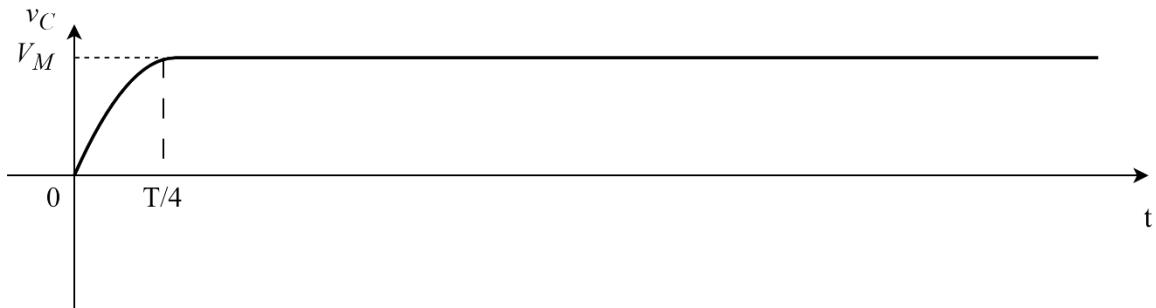


4. Mạch dịch

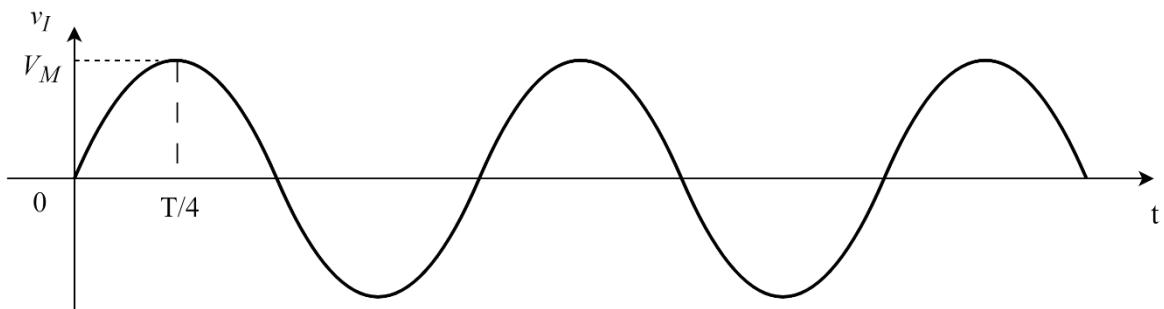
- Cho mạch điện:



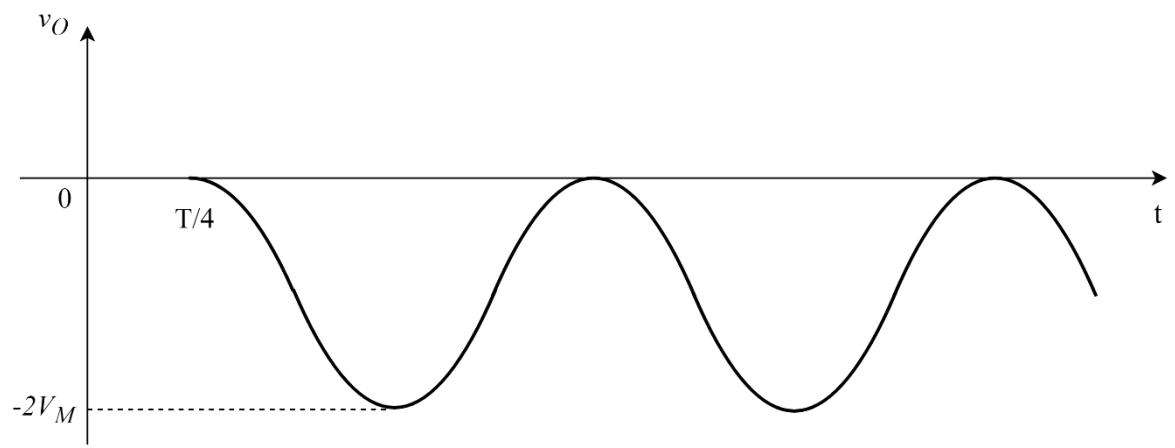
- Tìm điện áp đầu ra: $v_O = -v_C + v_I$
 - Trong $1/4$ chu kỳ đầu tụ nạp điện, sau đó điện áp tụ không đổi do không có trở tiêu thụ.



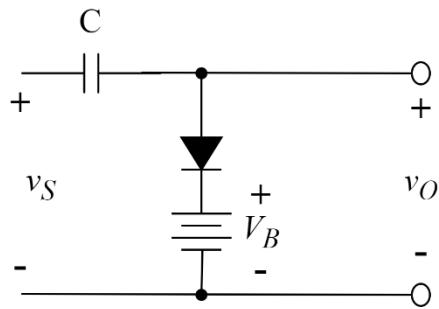
- Điện áp đầu vào v_I



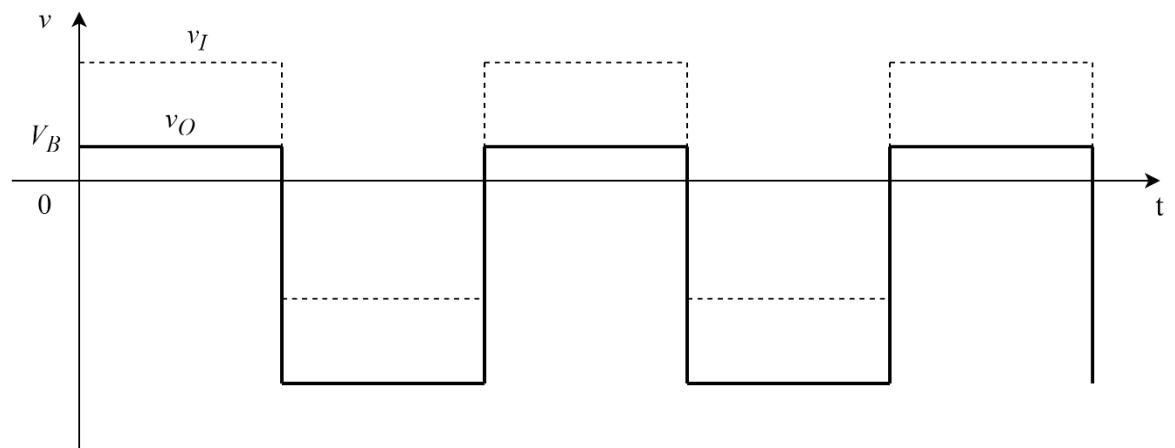
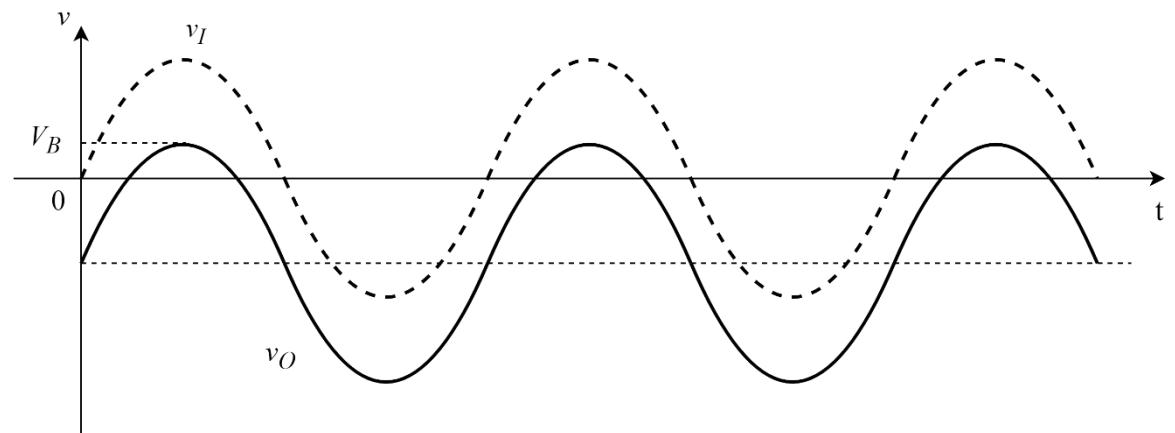
- Điện áp đầu ra $v_O = -v_C + v_I$ bị dịch xuống so với đầu vào



- Cho mạch điện



- Tìm điện áp đầu ra:

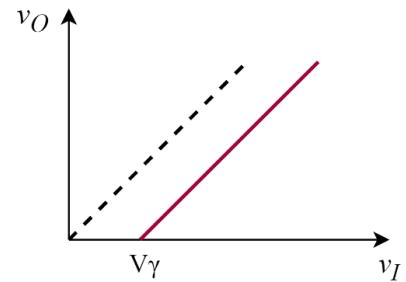
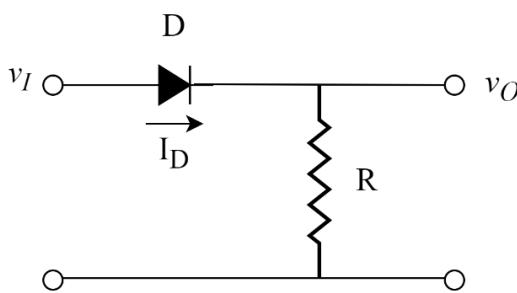


Tín hiệu vẫn được giữ nguyên biên độ cực đại V_B

2.6. Phương pháp giải mạch nhiều diode

1. Mạch nhiều diode

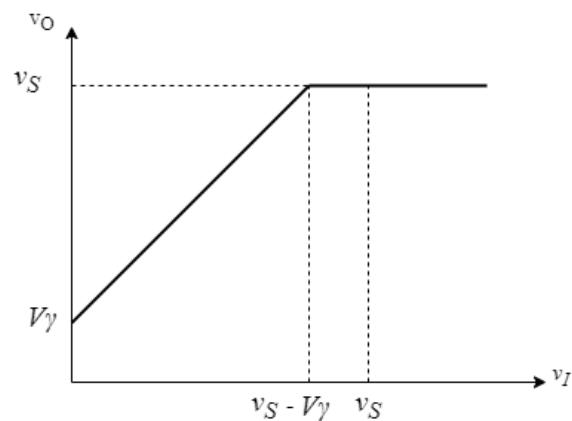
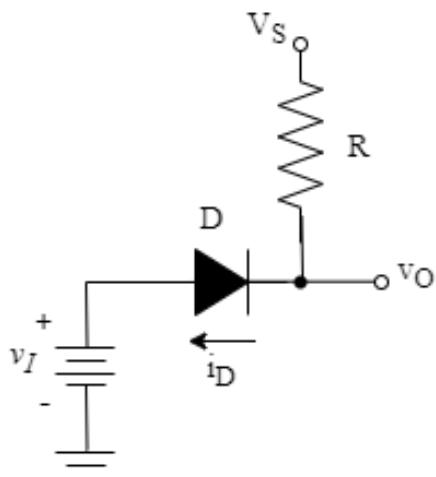
- Xét mạch có đặc tính truyền điện áp sau



• $v_I \leq V_\gamma \rightarrow v_O = 0$ (diode khóa nên tương đương hở mạch)

• $v_I > V_\gamma \rightarrow v_O = v_I - V_\gamma$ (diode dẫn nên $V_D = V_\gamma$)

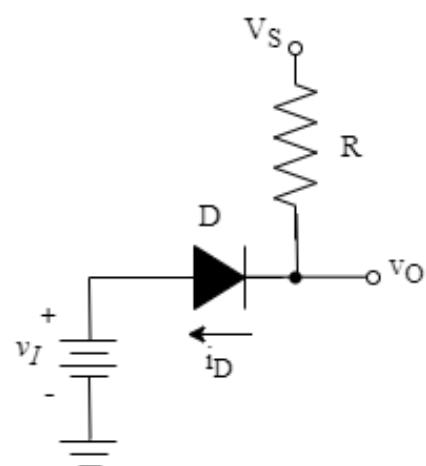
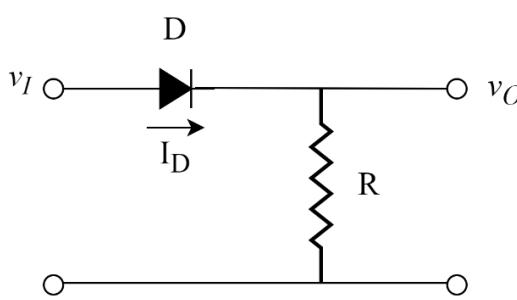
- Xét mạch có đặc tính truyền điện áp sau:



• $v_I < V_S - V_\gamma \rightarrow v_O = v_I + V_\gamma$

• $v_I > V_S - V_\gamma \rightarrow v_O = V_S$ (diode khóa)

- Đối với mạch điện có diode, điện áp đầu ra không tuyến tính với điện áp đầu vào.



Cần tìm được các điều kiện để diode thông hoặc khóa.

- Phương pháp giải mạch nhiều diode:

- Sử dụng phương pháp tuyển tính từng đoạn, thông qua đặc tính truyền điện áp để xét vùng dẫn/thông và vùng khóa/không thông của diode.
- Với mạch nhiều diode, các diode có thể ở trạng thái khóa/dẫn, có sự kết hợp trạng thái. Cần biết trạng thái hoạt động của mỗi linh kiện là dẫn hay khóa.

+ Giả thiết trạng thái của 1 diode:

Nếu dẫn: $V_D = V_\gamma$

Nếu khóa: $V_D = 0$

+ Phân tích mạch tuyển tính với các trạng thái diode đã giả thiết

+ Đánh giá trạng thái kết quả của mỗi diode

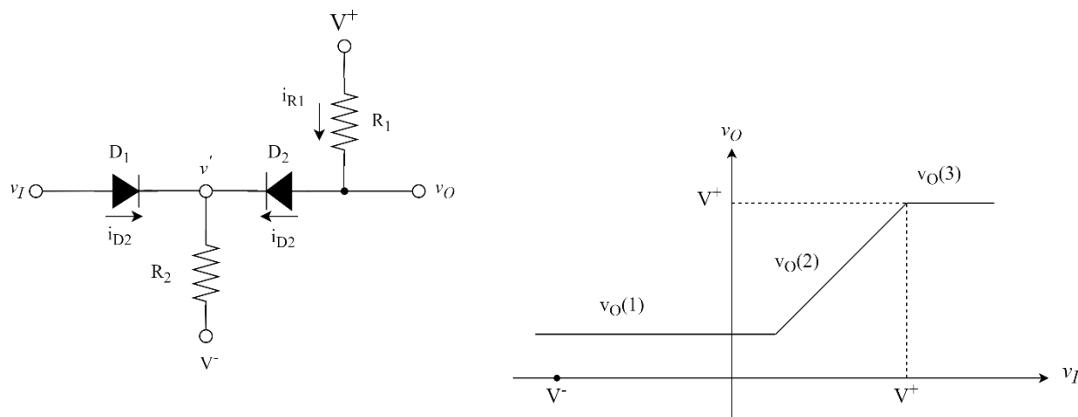
Nếu giả thiết ban đầu là khóa, và kết quả phân tích cho thấy $I_D = 0$ và $V_D \leq V_\gamma$ thì giả thiết là đúng. Ngược lại, nếu $I_D > 0$ và/hoặc $V_D > V_\gamma$ thì giả thiết là không chính xác.

Tương tự, nếu giả thiết ban đầu là dẫn, và kết quả phân tích cho thấy $I_D \geq 0$ và $V_D = V_\gamma$ thì giả thiết là đúng. Ngược lại, nếu $I_D < 0$ và/hoặc $V_D < V_\gamma$ thì giả thiết là không chính xác.

+ Nếu giả thiết không chính xác thì cần đặt giả thiết mới, phân tích mạch tuyển tính mới và lặp lại bước 3.

2. Ví dụ

- Ví dụ 2.2: Cho mạch điện có đặc tính truyền điện áp sau



Với $V^+ = +5V$, $R_1 = 5k\Omega$, $R_2 = 10k\Omega$, $V_\gamma = 0.7V$, $V^- = -5V$. Tìm v_O , i_{D1} , i_{D2} khi

a, $v_I = 0$

b, $v_I = 4V$

- Xét $v_I = 0$.

Giả thiết D_1 khóa, D_2 dẫn.

$$i_{R1} = i_{D2} = i_{R2} = \frac{V^+ - V_\gamma - V^-}{R_1 + R_2} = \frac{5 - 0.7 - (-5)}{5 + 10} = 0.62(mA)$$

Suy ra D_2 dẫn.

Điện áp ra $v_O = V^+ - i_{R1}R_1 = 5 - 0.62 \cdot 5 = 1.9V$

$v' = v_O - V_\gamma = 1.9 - 0.7 = 1.2V$ suy ra D_1 khóa $\rightarrow i_{D1} = 0$

- Xét $v_I = 4V$

Từ đặc tính truyềん điện áp: $v_O = v_I \rightarrow v_O = v_I = 4V$

Giả thiết D_1 và D_2 dẫn:

$$i_{R1} = i_{D2} = \frac{V^+ - v_O}{R_1} = \frac{5 - 4}{5} = 0.2(mA) \text{ suy ra } D_2 \text{ dẫn}$$

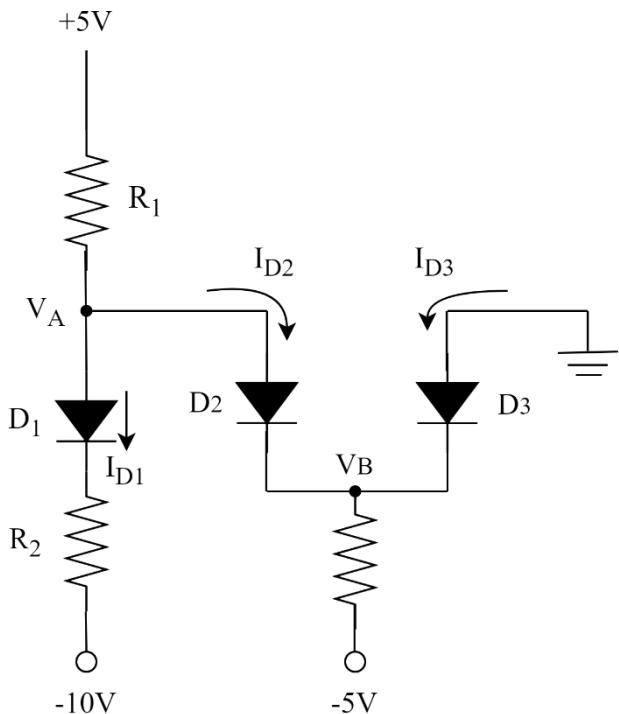
Mặt khác: $v' = v_O - V_\gamma = 4 - 0.7 = 3.3V$

$$i_{R2} = \frac{v' - V^-}{R_2} = \frac{3.3 - (-5)}{10} = 0.83(mA)$$

$$i_{D1} = i_{R2} - i_{D2} = 0.83 - 0.2 = 0.63(mA)$$

Suy ra D_1 dẫn.

- Ví dụ 2.3: Xét mạch sau



Với $R_1 = 5k\Omega$, $R_2 = 5k\Omega$, $R_3 = 5k\Omega$, $V_\gamma = 0.7V$

Tìm I_{D1} , I_{D2} , I_{D3} , V_A , V_B .

- Giả thiết: D_1, D_2, D_3 dẫn

Như vậy $V_B = -0.7V$, $V_A = 0$

Dòng điện tại nút V_A : $\frac{5 - V_A}{5} = I_{D2} + \frac{(V_A - 0.7) - (-10)}{5}$

Vì $V_A = 0 \rightarrow \frac{5}{5} = I_{D2} + \frac{9.3}{5} \rightarrow I_{D2} = -0.86(mA)$ suy ra D_2 khóa.

- Giả thiết: D_1, D_3 dẫn, D_2 khóa

Tính được:

$$I_{D1} = \frac{5-0.7-(-10)}{5+5} = 1.43(mA) \text{ suy ra } D_1 \text{ dẫn}$$

$$I_{D3} = \frac{(0-0.7)-(-5)}{5} = 0.86(mA) \text{ suy ra } D_3 \text{ dẫn}$$

$$V_B = -0.7V$$

$$V_A = 5 - 1.43.5 = -2.15V \text{ suy ra } D_2 \text{ khóa}$$

$$\rightarrow I_{D2} = 0$$

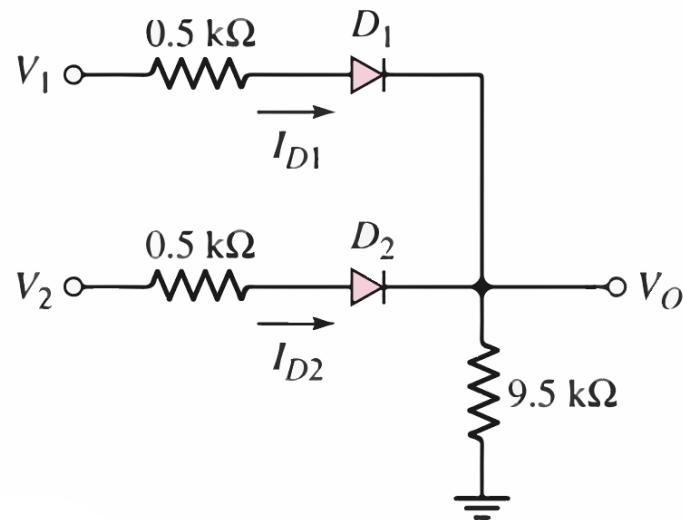
Nguồn ảnh:

- Hình 1: <https://bom.so/wnjFix>
- Hình 2: <https://bom.so/f5F38o>
- Hình 3: <https://bom.so/YBK4XV>
- Hình 4: <https://bom.so/WvvWEI>
- Hình 5: <https://bom.so/D0AhtL>
- Hình 6: <https://bom.so/DrQ23O>
- Hình 7: <https://bom.so/B31o8m>
- Hình 8: <https://bom.so/KvBaEy>
- Hình 9: <https://bom.so/md5BcX>
- Hình 10: <https://bom.so/udNGFd>
- Hình 11: <https://bom.so/AzBQ9s>
- Hình 12: <https://bom.so/5a5dvT>
- Hình 13: <https://bom.so/Vnr6xD>
- Hình 14: <https://bom.so/BEXjXV>
- Hình 15: <https://bom.so/Ccv97h>
- Hình 16: <https://bom.so/nirovo>
- Hình 17:
https://viewer.diagrams.net/?tags=%7B%7D&highlight=0000ff&edit=_blank&layers=1&nav=1&title=hinh14.drawio#R7Vpd6IwFP01PnYmAQV91NZuX9ztrp3dhX1LIYW0gbgQ%2FOiv30SCEJCqaKlO90XhJL1J7j05Se7QMa%2BD5ZcIzfwJczHtGMBddsbybjmEYwDLEn0RWKWJZVgp4EXFTCObAlLxiBQKFJsTFsVaRM0Y5memgw8IQO1zDUBSxhV7tiVG91xnycAWYOOohW0V%2FE5X6K9g07x%2B8w8fysZ2gN0pIAZZXVTGIfuWxRgMxxx7yOGOPpU7C8xlQ6L%2FNL2u62pnQzsAiHfJ8Gr%2BOf9vOEfIdDdpu8%2FJIMnn%2BPr5SVOaKJmrAaLF9lHsChO5SOFG8ORXFMrI458nlABQDFY8SS0MWyEyDe

0ubYrXg1HybcTF6wBrMA82glqixy9%2FaUy%2FyCZzMswhRxMtF
NIxVlb2Nu08M9I6JjAyhGdpUZRUEjD3QLMUsiB6tGRW%2B%2B
bQfCkh2OIg%2Fzih3xUjh0Dq1jdUDcjE8TtyxQoGmg%2BqWIw29
c6TMgyIVshDXhUm%2BUfSI6Qg5L94av2aURaLIxU8oocLjo5hH7
AVneMcwhz0AujLCiBIvlGQQAcWicDTHESdC6YaqICCuK4c0emI
hv0UBodJld5jOsaynCpREQ6jetwzBRzNZRUmyLB05STTfTCIdYya
nhjREKC2M2e0DYJsCd1Hsb5qdLUVrpKUpY6HVjLGCQ2hVqDaT
FeL68UKg92Np%2B4d4SA2edDV0m6wGjQW1CiZr3SMuuC3J3Bd
G%2BxdAmnIQmrOmZAi2rHPWlshaaz2QKiGPXshJC6y%2FiTzzjB
5IIE52BviKF%2BL3BwtQmBdqnmHAAekqXgvQUFSA%2FdlyXTV
vZHnqf90zyYB5hsTJY4ZNM0xMtWAXULIFSyeTwSXqcrzkOkV1O
VZ8LqqdgvYX54VPOJ7OUmcuxKG7shC2qXStnFflW8VR9I%2BX
h66ZHYejwpKytIwpE9SvHo2uh3LT3sXN3VSzK1Q7mNApaR7EDI
zLItQJGAHNksx9NCX6p5YrXSnimSzdg1e9YyTsWyMJS8d2icp2Ci
IOStpkfDARB8drU3UbbMhefl0OIONru6o%2FlFsgocldP5fNy%2F3
umnsSmzsn8pq575pdtu%2Fb8LDEmVvrQdQoZJZpZIF0ADa2xaGc
WNb4KwzbZuLpL5BdhvSiy7Zsdq9j8JGqYZaJTw8zlWunHvkd0Vs3
8ibZQrtGfpjE1gZVd9XUXpH8uoUTNK5ee682smHvXeqMkN77ex
U7RBrZwat3SzFJd0EOscf5TdkP5cMBTynrJX5OdNWpt0aKcRr%2F
i1Aqin5FxXm%2BB8%3D

- Hình 18: <https://bom.so/5KPdDK>
- Hình 19: <https://bom.so/eOQ2SO>
- Hình 20: <https://bom.so/qQGWLE>
- Hình 21: <https://bom.so/emZanP>
- Hình 22: <https://bom.so/F8E3Ym>
- Hình 23: <https://bom.so/zZdAgj>
- Hình 24: <https://bom.so/Do3ajw>
- Hình 25: <https://bom.so/gRjXaC>
- Hình 26: <https://bom.so/auwgQS>
- Hình 27: <https://bom.so/c58MP9>
- Hình 28: <https://bom.so/bLzD2f>
- Hình 29: <https://bom.so/DNG2Kc>
- Hình 30: <https://bom.so/K0RWv9>
- Hình 31: <https://bom.so/3BuOFY>
- Hình 32: <https://bom.so/dkliRX>
- Hình 33: <https://bom.so/M6wvhY>
- Hình 34: <https://bom.so/Ya60wZ>
- Hình 35: <https://bom.so/O79uej>
- Hình 36: <https://bom.so/BauMQj>

Bài 2.1: Giả thiết cho : $V_y \approx 0.6V$, $r_f = 0$. Cho mạch điện như hình vẽ :



Type equation here.

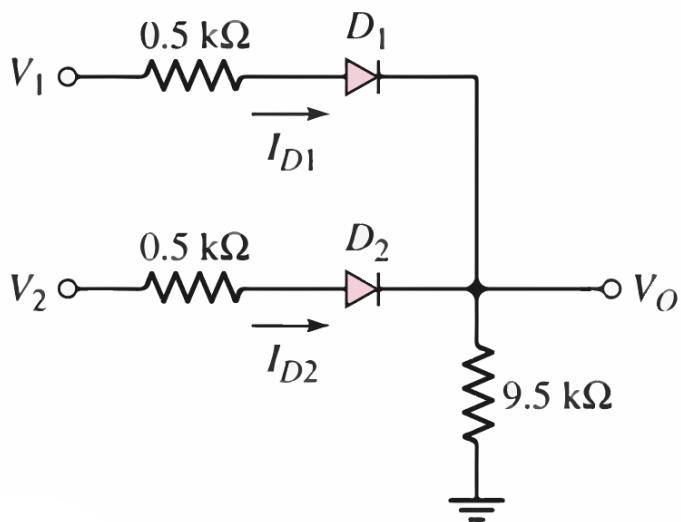
Tìm I_{D1} , I_{D2} , V_O . Trong các trường hợp sau :

a, $V_1 = 10V$, $V_2 = 0$

B, $V_1 = 5V$, $V_2 = 0$.

Bài Làm:

a, TH1: D₁ dẫn, D₂ dẫn



$$I_{D1} = \frac{V_1 - 0.6}{0.5 + 9.5} = \frac{10 - 0.6}{10} = 0.94 \text{ mA} > 0 \rightarrow D_1 \text{ dẫn (Đúng)}$$

$$I_{D2} = \frac{V_2 - 0.6}{0.5 + 9.5} = \frac{0 - 0.6}{10} = -0.06 \text{ mA} < 0 \rightarrow D_2 \text{ khóa (Sai giả thiết).}$$

TH2: D₁ khóa, D₂ khóa

Mạch sẽ trở thành :

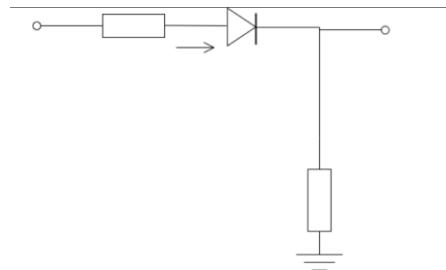


$$\rightarrow V_0 = 0(v)$$

Mà $V_0 < V_1 \rightarrow D_1$ dẫn (Sai giả thiết).

TH3: D_1 dẫn, D_2 khóa

Mạch sẽ trở thành :



Ta có:

$$I_{D1} = \frac{V1 - 0.6 - V0}{0.5} = \frac{V1 - 0.6 - 0}{10} \rightarrow \frac{10 - 0.6 - V0}{0.5} = \frac{10 - 0.6}{10}$$

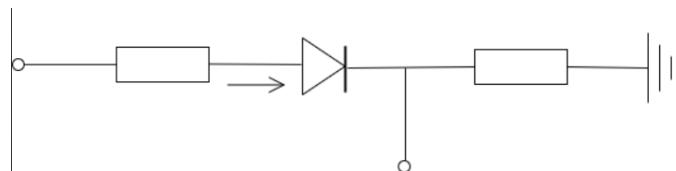
$$\rightarrow V_0 = 8.93(v)$$

Xét dòng qua D_2 : $I_2 = \frac{V2 - 0.6}{0.5} = -1.2 < 0 \rightarrow D_2$ dẫn \rightarrow Giả sử đúng

$$\rightarrow I_2 = 0; I_1 = \frac{10 - 0.6}{10} = 0.94(v)$$

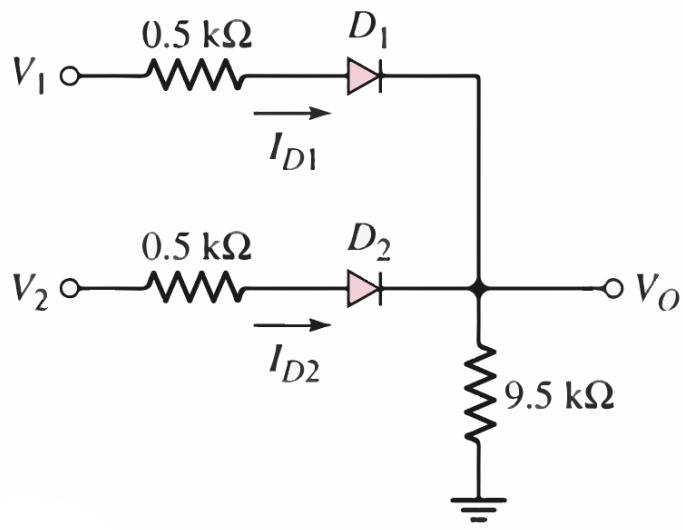
TH4: D_1 khóa, D_2 dẫn

Mạch sẽ trở thành :



$$I_{D2} = \frac{V2 - 0.6 - 0}{0.5 + 9.5} = \frac{0 - 0.6}{10} = -0.06 \text{ mA} < 0 \rightarrow D_2 \text{ dẫn (Sai giả thiết).}$$

b, TH1: D_1 dẫn, D_2 dẫn



$$I_{D1} = \frac{V_1 - 0.6}{0.5 + 9.5} = \frac{5 - 0.6}{10} = 0.44 \text{ mA} > 0 \rightarrow D_1 \text{ dẫn (Đúng)}$$

$$I_{D2} = \frac{V_2 - 0.6}{0.5 + 9.5} = \frac{0 - 0.6}{10} = -0.06 \text{ mA} < 0 \rightarrow D_2 \text{ khóa (Sai giả thiết).}$$

TH2: D₁ khóa, D₂ khóa

Mạch sẽ trở thành :

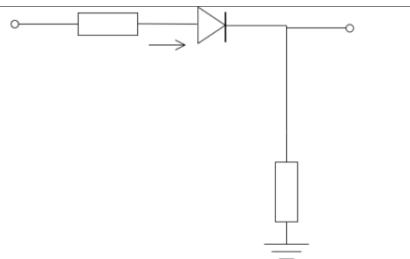


$$\rightarrow V_0 = 0(v)$$

Mà V₀ < V₁ → D₁ dẫn (Sai giả thiết).

TH3: D₁ dẫn, D₂ khóa

Mạch sẽ trở thành :



Ta có:

$$I_{D1} = \frac{V_1 - 0.6 - V_0}{0.5} = \frac{V_1 - 0.6 - 0}{10} \rightarrow \frac{5 - 0.6 - V_0}{0.5} = \frac{5 - 0.6}{10}$$

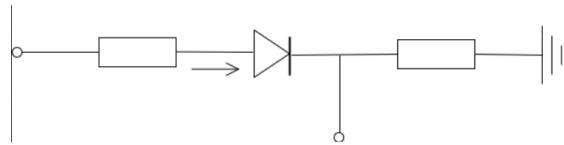
$$\rightarrow V_0 = 4.18(v)$$

Xét dòng qua D₂: I₂ = $\frac{V_2 - 0.6}{0.5} = -1,2 < 0 \rightarrow D_2 \text{ dẫn} \rightarrow \text{Giả sử đúng}$

$$\rightarrow I_2 = 0; I_1 = \frac{5 - 0.6}{10} = 0.44(v)$$

TH4: D₁ khóa, D₂ dẫn

Mạch sẽ trở thành :



$$I_{D2} = \frac{V_2 - 0.6 - 0}{0.5 + 9.5} = \frac{0 - 0.6}{10} = -0.06 \text{ mA} < 0 \rightarrow D_2 \text{ khóa (Sai giả thiết).}$$

<https://drive.google.com/drive/folders/1IWkG0OTcXfqdyV9HWiqOIpLqc28oW2VY>

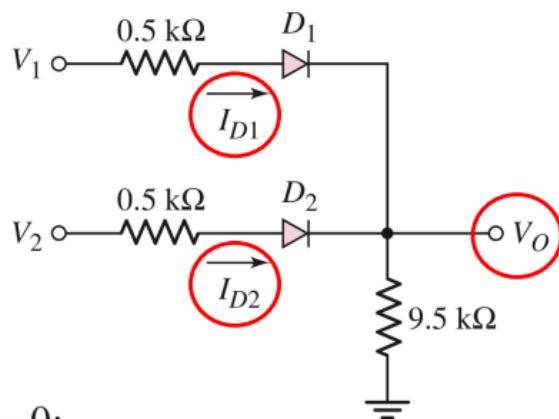
Mạch nhiều diode – Bài tập 2.1

- Cho mạch điện:
- Giả thiết: $V_\gamma = 0.6 \text{ V}$
 $r_f = 0$

- Tìm: I_{D1}, I_{D2}, V_O

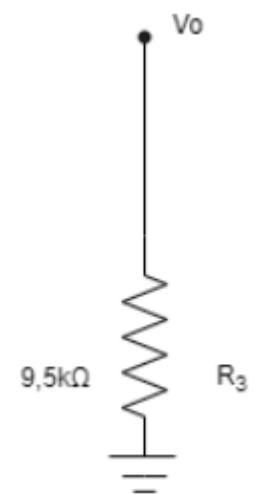
- Trong các trường hợp

- (a) $V_1 = 10 \text{ V}, V_2 = 0;$
- (b) $V_1 = 5 \text{ V}, V_2 = 0;$
- (c) $V_1 = 10 \text{ V}, V_2 = 5 \text{ V};$
- (d) $V_1 = V_2 = 10 \text{ V}$



C) $V_1 = 10 \text{ V}, V_2 = 5 \text{ V}$

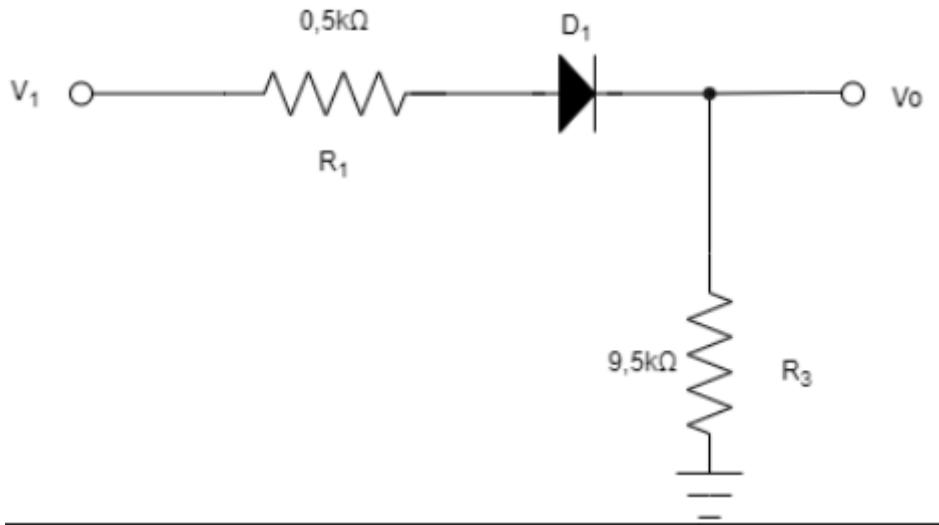
TH1 : D₁, D₂ đều khóa



$$\Rightarrow V_0 = 0 \text{ V}$$

$$\Rightarrow I_{D_1} = \frac{10-0}{0,5k} > 0 \Rightarrow D_1 \text{ dẫn} \Rightarrow \text{giả thiết sai}$$

TH2 : D₁ dẫn , D₂ khóa



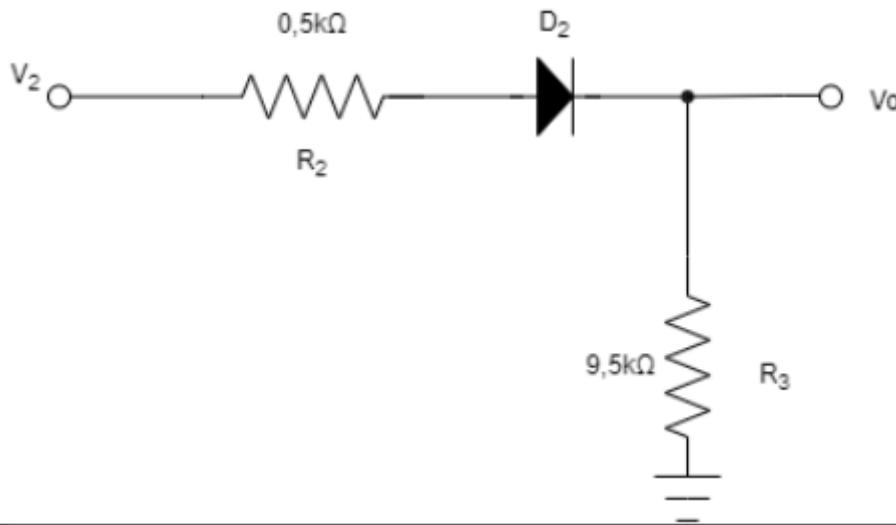
$$\text{Theo định lý Kirchhoff: } V_1 - I_{D_1} \cdot R_1 - V_\gamma - I_{D_1} \cdot R_3 = 0$$

$$\Leftrightarrow I_{D_1} = 0,94 \text{ (mA)} > 0 \Rightarrow D_1 \text{ dẫn}$$

$$\Rightarrow V_o = I_{D_1} \cdot R_3 = 8,93 \text{ V}$$

$$I_{D_2} = \frac{5-8,93-0,6}{0,5k} = -9,06 \text{ (mA)} \Rightarrow D_2 \text{ khóa} \Rightarrow I_{D_2} = 0$$

TH3 : D₁ khóa , D₂ dẫn



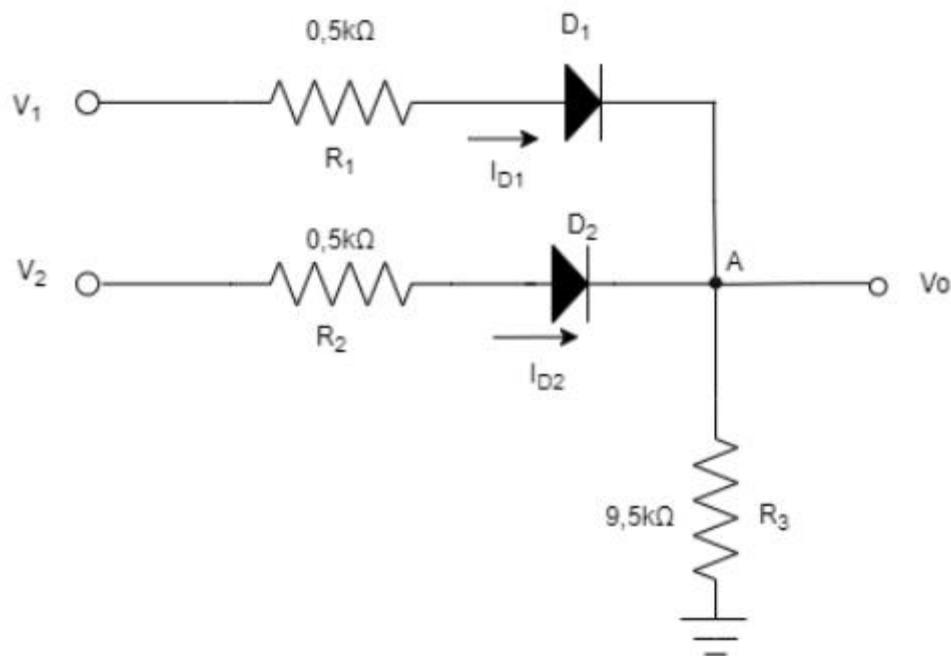
$$\text{Theo định lý Kirchhoff: } V_2 - I_{D_2} \cdot R_2 - V_\gamma - I_{D_2} \cdot R_3 = 0 \Leftrightarrow I_{D_2} = 0,44 \text{ (mA)} > 0$$

$$\Rightarrow D_2 \text{ dẫn}$$

$$\Rightarrow V_o = I_{D_2} \cdot R_3 = 4,18 \text{ V} \Rightarrow I_{D_1} = \frac{V_1 - V_\gamma - V_o}{0,5k} = 0,44 \text{ (mA)} > 0 \Rightarrow$$

D₁ dẫn

TH4 : D₁,D₂ đều dẫn



Xét tại nút A

$$\text{Theo định lý Kirchhoff: } I_{D_1} + I_{D_2} = I_{R_3} \Rightarrow \frac{V_1 - V_\gamma - V_0}{0,5} + \frac{V_2 - V_\gamma - V_0}{0,5} = \frac{V_0}{9,5}$$

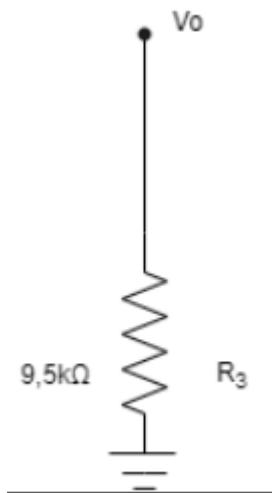
$$\Rightarrow V_0 = 6,72 \text{ V}$$

$$\Rightarrow I_{D_1} = \frac{V_1 - V_\gamma - V_0}{0,5} = 5,35 \text{ (mA)} > 0 \Rightarrow D_1 \text{ dẫn}$$

$$\text{Tương tự } I_{D_2} = \frac{V_2 - V_\gamma - V_0}{0,5} = -4,64 \text{ (mA)} < 0 \Rightarrow D_2 \text{ khóa}$$

$$d) V_1 = V_2 = 10 \text{ V}$$

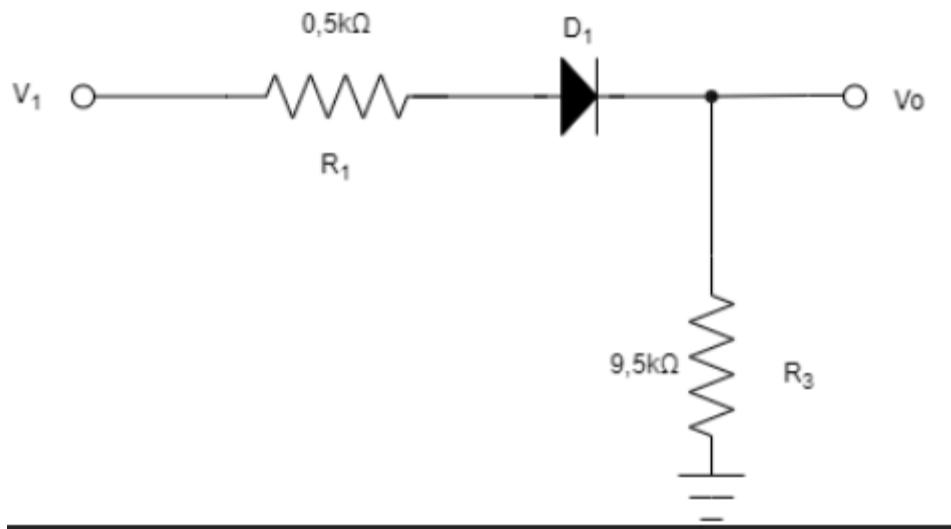
TH1 : D₁,D₂ đều khóa



$$\Rightarrow V_0 = 0 \text{ V}$$

$$\Rightarrow I_{D_1} = \frac{10-0}{0,5k} > 0 \Rightarrow D_1 \text{ dẫn} \Rightarrow \text{giả thiết sai}$$

TH2 : D₁ dẫn , D₂ khóa



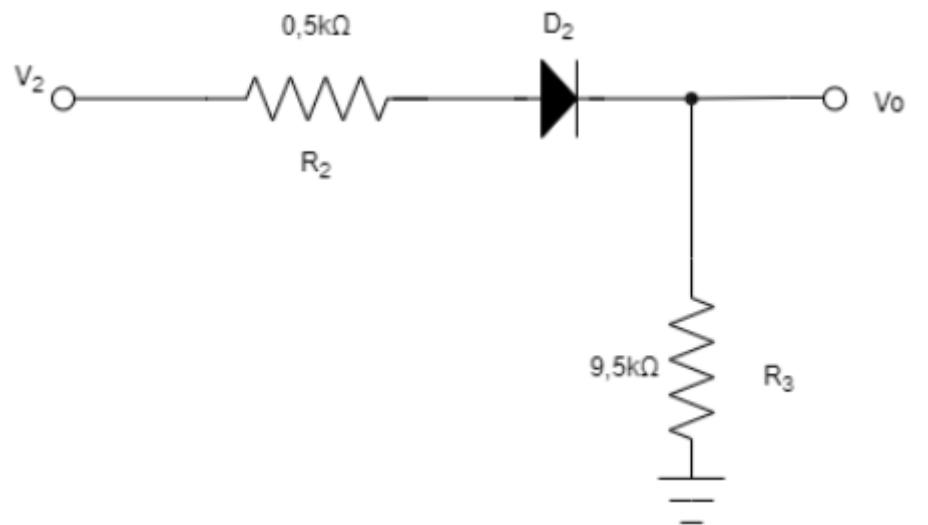
Theo định lý Kirchhoff: $V_1 - I_{D_1} \cdot R_1 - V_\gamma - I_{D_1} \cdot R_3 = 0$

$$\Leftrightarrow I_{D_1} = 0,94 \text{ (mA)} > 0 \Rightarrow D_1 \text{ dẫn}$$

$$\Rightarrow V_0 = I_{D_1} \cdot R_3 = 8,93 \text{ V}$$

$$\Rightarrow I_{D_2} = \frac{10 - 8,93 - 0,6}{0,5k} = 0,94 \text{ (mA)} \Rightarrow D_2 \text{ dẫn}$$

TH3 : D₁ khóa , D₂ dẫn

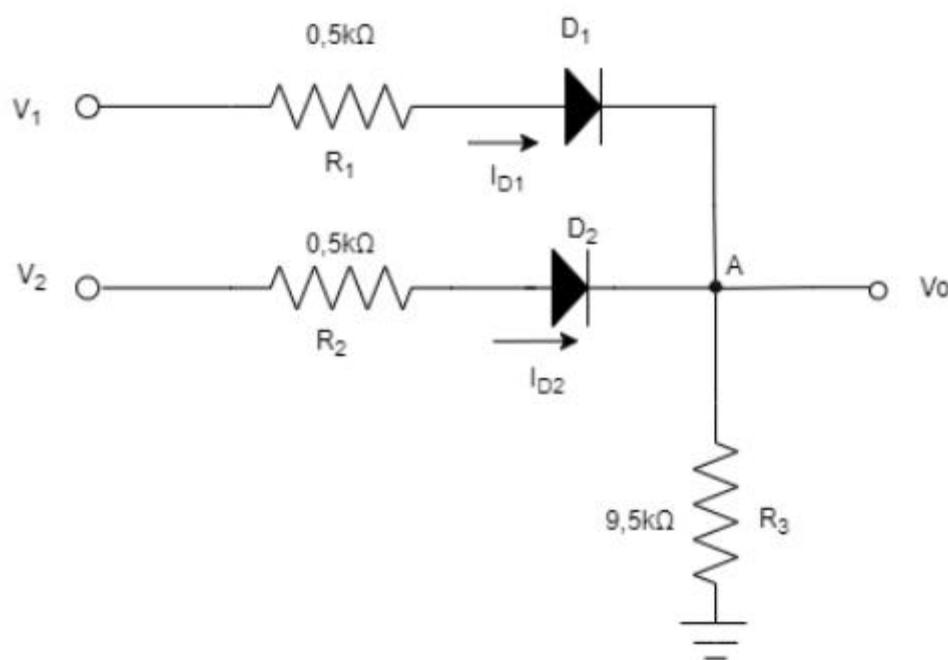


Theo định lý Kirchhoff: $V_2 - I_{D_2} \cdot R_2 - V_\gamma - I_{D_2} \cdot R_3 = 0 \Leftrightarrow I_{D_2} = 0,94 \text{ (mA)} > 0$

$$\Rightarrow D_2 \text{ dẫn}$$

$$\Rightarrow V_0 = I_{D_2} \cdot R_3 = 8,93 \text{ V} \Rightarrow I_{D_1} = \frac{V_1 - V_\gamma - V_0}{0,5k} = 0,94 \text{ (mA)} > 0 \Rightarrow D_1 \text{ dẫn}$$

TH4 : D₁,D₂ đều dẫn



Xét tại nút A

$$\text{Theo định lý Kirchhoff: } I_{D_1} + I_{D_2} = I_{R_3} \Rightarrow \frac{V_1 - V_\gamma - V_0}{0,5} + \frac{V_2 - V_\gamma - V_0}{0,5} = \frac{V_0}{9,5}$$

$$\Rightarrow V_0 = 9,16 \text{ V}$$

$$\Rightarrow I_{D_1} = \frac{V_1 - V_\gamma - V_0}{0,5} = 0,48 \text{ (mA)} > 0 \Rightarrow D_1 \text{ dẫn}$$

$$\text{Tương tự } I_{D_2} = \frac{V_2 - V_\gamma - V_0}{0,5} = 0,48 \text{ (mA)} > 0 \Rightarrow D_2 \text{ dẫn}$$

<https://drive.google.com/drive/folders/1YGWOK-Uf83iHqT8yRU8tXAmY9NxJTcqc?usp=sharing>

Bài tập 2.2

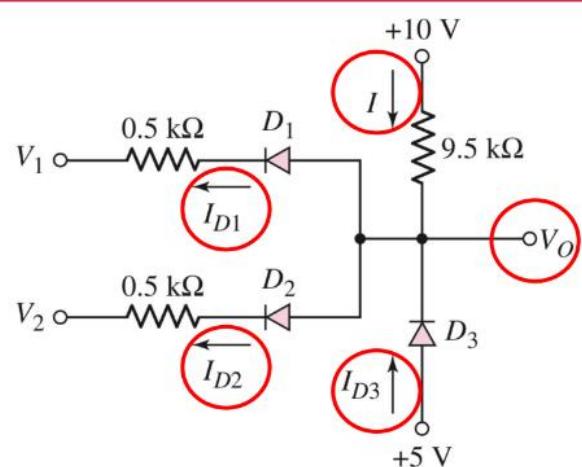
- Cho mạch điện:
- Giả thiết: $V_\gamma = 0.6 \text{ V}$
- $r_f = 0$

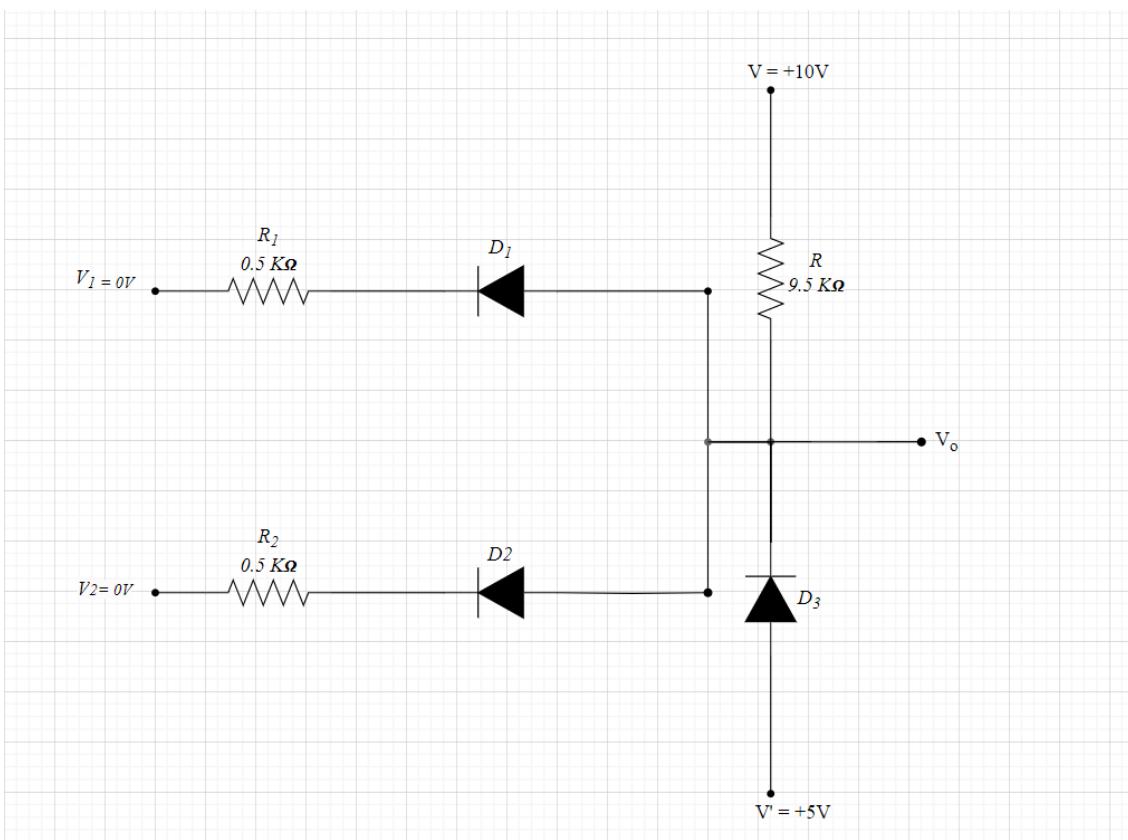
- Trong các trường hợp

- $V_1 = V_2 = 0$;
- $V_1 = V_2 = 5 \text{ V}$;
- $V_1 = 5 \text{ V}, V_2 = 0$;
- $V_1 = 5 \text{ V}, V_2 = 2 \text{ V}$

- Tìm: $V_O, I_{D1}, I_{D2}, I_{D3}, I$

Cho mạch điện:





https://drive.google.com/file/d/1Z9qIbWBm0routihVsd1AV_S0JvTQcC4P/view?usp=sharing

Giả thiết: $V_\gamma = 0.6V$

$r_f = 0$

Trong các trường hợp

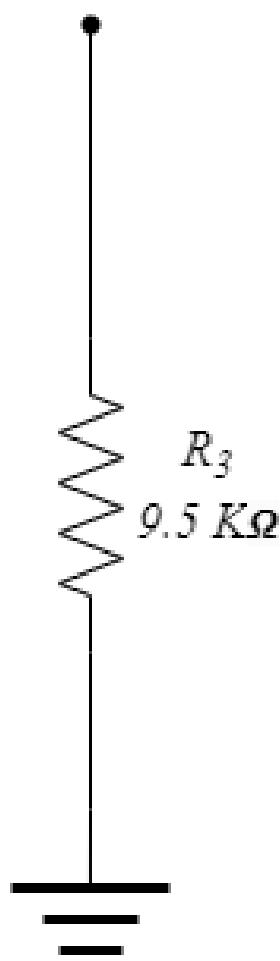
- a) $V_1 = V_2 = 0$;
- b) $V_1 = V_2 = 5V$;
- c) $V_1 = 5V, V_2 = 0$;
- d) $V_1 = 5V, V_2 = 2V$

Tìm $V_0, I_{D1}, I_{D2}, I_{D3}, I$

a) $V_1 = V_2 = 0$

Trường hợp 1: Đèn D₁, D₂, D₃ đóng

$$V = +10V$$



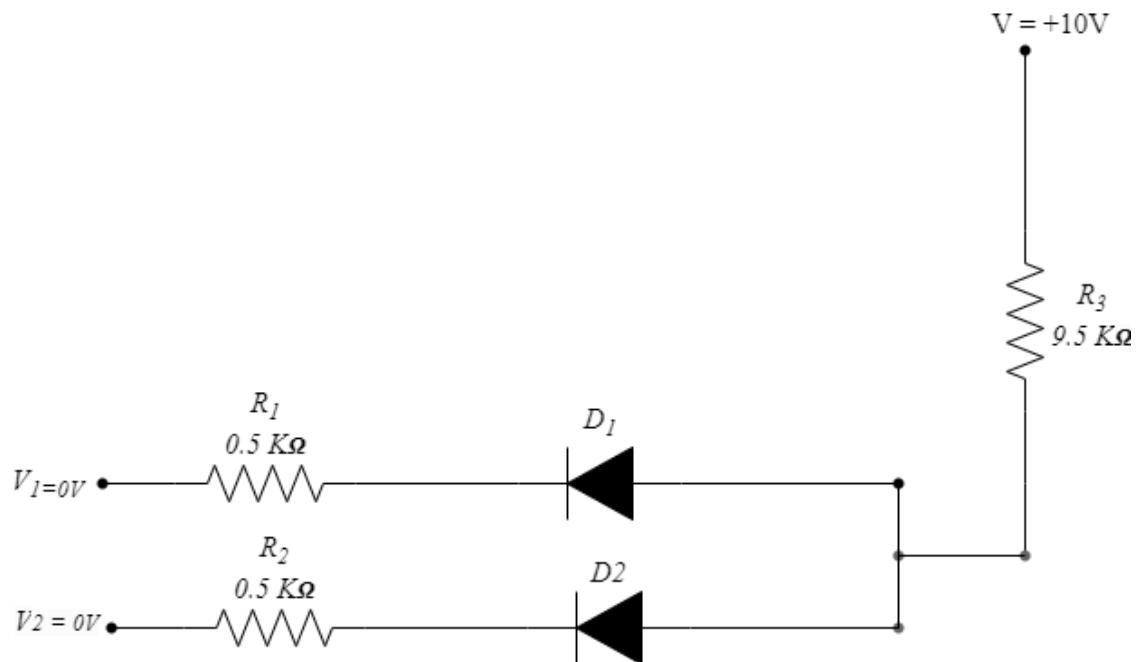
Khi đó $V_0 = 10 V$

Có: $V_0 > V_1 = 0 V$

$\Rightarrow D_1$ phải mở

\Rightarrow Giả sử D_1 đóng là sai

Trường hợp 2: Đèn D₁, D₂ mở, D₃ đóng



Áp dụng định luật kirchhoff cho nút A, có

$$I_{D1} + I_{D2} = I$$

$$\Rightarrow 2.I_{D1}=I$$

Áp dụng định luật kirchhoff cho vòng ($V R_1 D_1 R_1 V_1$), có

$$V - R \cdot I - V \cdot D_1 - R_1 \cdot I \cdot D_1 - V_1 = 0$$

$$\Rightarrow 10 - 2 \cdot I_{D1} \cdot R - 0,6 - I_{D1} \cdot R_1 = 0$$

$$\Rightarrow I_{D1} = \frac{10 - 0,6}{2,0,5 + 9,5} = 0,48 \text{ mA}$$

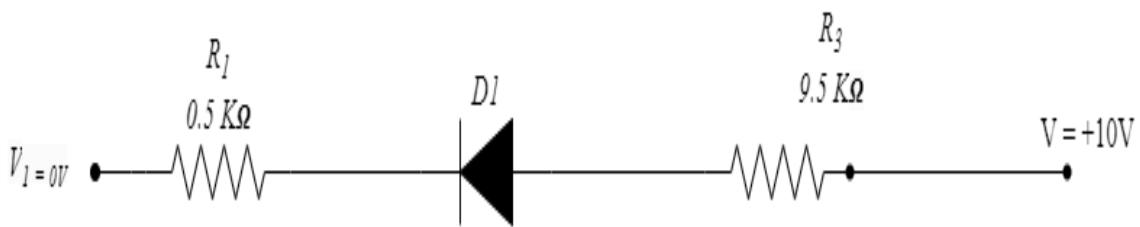
$$\Rightarrow V_0 = 10 - 2 \cdot 0,48 \cdot 9,5 = 0,88 \text{ (V)}$$

$$\Rightarrow V_0 < V' = 5 \text{ V}$$

$\Rightarrow D_3$ phải mở

\Rightarrow Giả sử D_3 đóng là sai

Trường hợp 3: Di- ôt D_1 mở, D_2, D_3 đóng



$$I_{D1}=I$$

Áp dụng định luật kirchhoff cho vòng ($V R D_1 R_1 V_1$), có

$$V - R \cdot I - V \cdot D_1 - R_1 \cdot I \cdot D_1 - V_1 = 0$$

$$I \cdot D_1 = \frac{10 - 0,6}{0,5 + 9,5} = 0,94 \text{ (mA)}$$

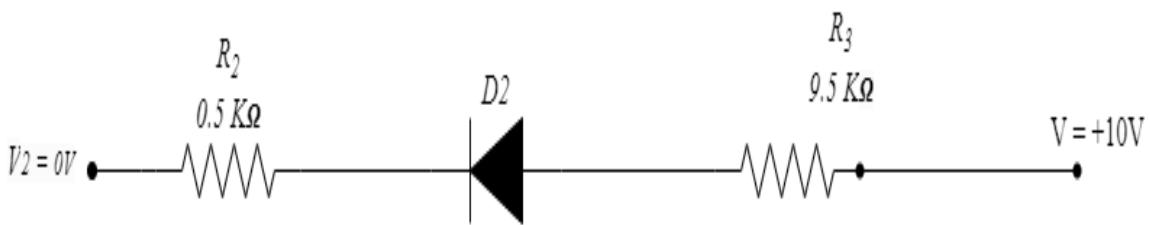
$$\Rightarrow V_0 = V - R \cdot I = 10 - 0,94 \cdot 9,5 = 1,07 \text{ (V)}$$

$$\Rightarrow V' = 5 \text{ V} > V_0$$

$\Rightarrow D_3$ phải mở

\Rightarrow Giả sử D_3 đóng là sai

Trường hợp 4: Di- ôt D_2 mở, D_1, D_3 đóng



$$I_{D2}=I$$

Áp dụng định luật kirchhoff cho vòng ($V R D_2 R_2 V_2$), có

$$V - R \cdot I - V_{D2} - R_2 \cdot I_{D2} - V_2 = 0$$

$$I_{D2} = \frac{10 - 0,6}{0,5 + 9,5} = 0,94 \text{ (mA)}$$

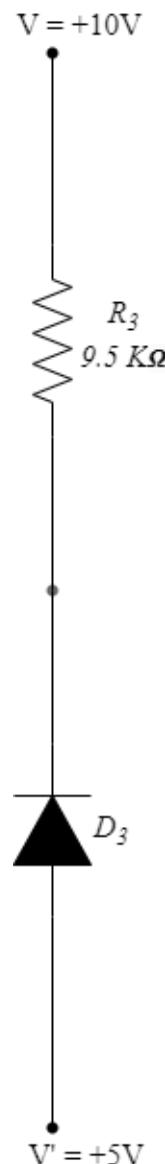
$$\Rightarrow V_0 = V - R \cdot I = 10 - 0,94 \cdot 9,5 = 1,07 \text{ (V)}$$

$$\Rightarrow V' = 5 \text{ V} > V_0$$

$\Rightarrow D_3$ phải mở

\Rightarrow Giả sử D_3 đóng là sai

Trường hợp 5: D₁,D₂ đóng, D₃ mở



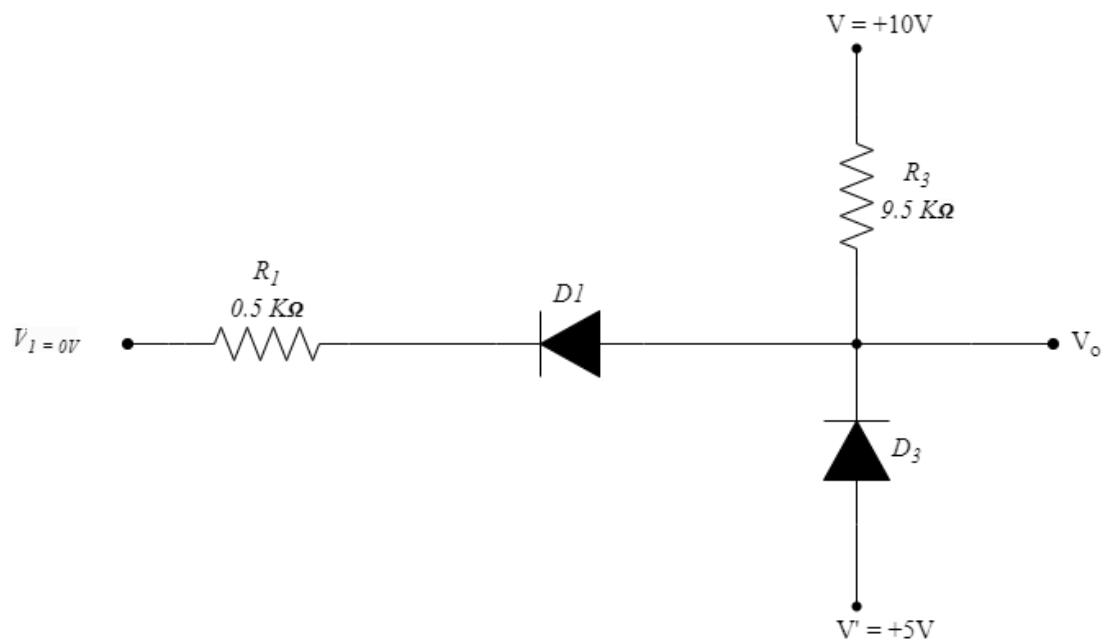
$$\Rightarrow V_0 = V' - 0.6 = 4.4 \text{ (V)}$$

$$\Rightarrow V_0 > V_1 = 0 \text{ V}$$

$\Rightarrow D_1$ phải mở

\Rightarrow Giả sử D_1 đóng là sai

Trường hợp 6: D₁, D₃ mở, D₂ đóng



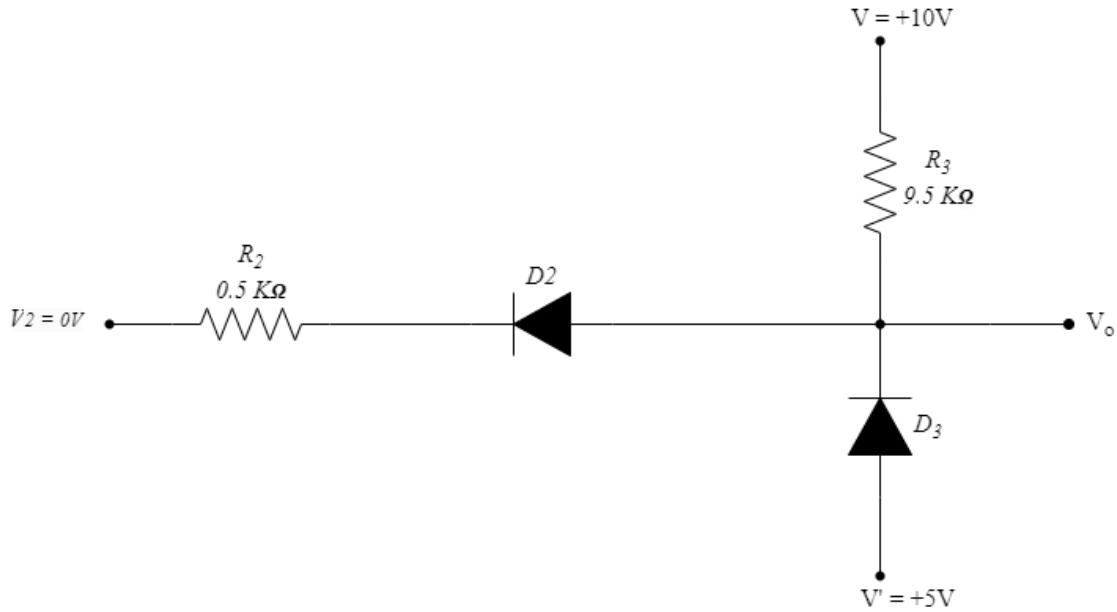
$$\Rightarrow V_0 = V' - 0,6 = 4,4 \text{ (V)}$$

$$\Rightarrow V_0 > V_2 = 0 \text{ V}$$

$\Rightarrow D_2$ phải mở

\Rightarrow Giả sử D_2 đóng là sai

Trường hợp 7: D_2, D_3 mở, D_1 đóng



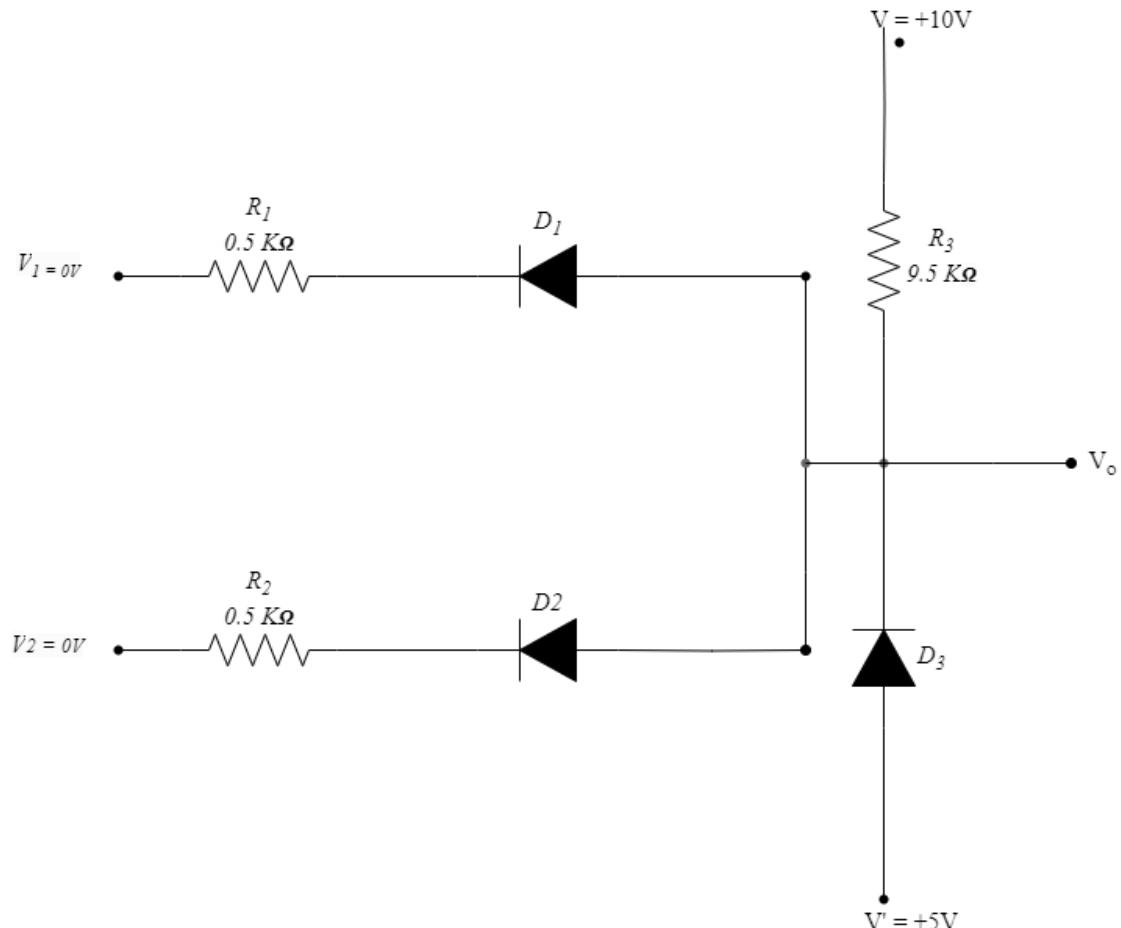
$$\Rightarrow V_0 = V' - 0,6 = 4,4 \text{ (V)}$$

$$\Rightarrow V_0 > V_1 = 0 \text{ V}$$

$\Rightarrow D_1$ phải mở

\Rightarrow Giả sử D_1 đóng là sai

Trường hợp 8: D_1, D_2, D_3 đều mở



$$\Rightarrow V_0 = V' - 0,6 = 4,4 \text{ (V)}$$

$$\text{Có: } I = \frac{V - V_0}{R} = \frac{10 - 4,4}{9,5} = 0,58 \text{ (mA)}$$

Vì D_1, D_2 đều mở, $R_1 = R_2 \Rightarrow I_{D1} = I_{D2}$

Áp dụng định luật kirchhoff cho vòng ($V - R_1 I - R_2 I - V_2 = 0$), có

$$V - R_1 I - V_2 = 0$$

$$\Rightarrow I_{D1} = \frac{4,4 - 0,6}{0,5} = 7,6 \text{ (mA)}$$

$$\Rightarrow I_{D1} = I_{D2} = 7,6 \text{ mA}$$

Áp dụng định luật kirchhoff cho nút A, có

$$I_{D3} = I_{D1} + I_{D2} - I = 2,7,6 - 0,489 = 14,6 \text{ (mA)}$$

Vậy $I_{D1} = I_{D2} = 7,6 \text{ mA}$

$V_0 = 4,4 \text{ V}$

Hình ảnh:

https://drive.google.com/file/d/1djqRAKf_BZcUsHcO2dGHNw-LbfTgvP9q/view?usp=sharing

<https://drive.google.com/file/d/1mP-8NjH9MYCdNVll21L2tsuRMOC0MHAR/view?usp=sharing>

https://drive.google.com/file/d/1cqsjC8dDftmMH_yjtSDGuq7oXl815cTR/view?usp=sharing

<https://drive.google.com/file/d/1Bk59S93IDrHnXCn8tWviZ4lv2WvSQRZ/view?usp=sharing>

<https://drive.google.com/file/d/1pCqVin9BPp2tbWFVkJFWjdESrQXnYKS/view?usp=sharing>

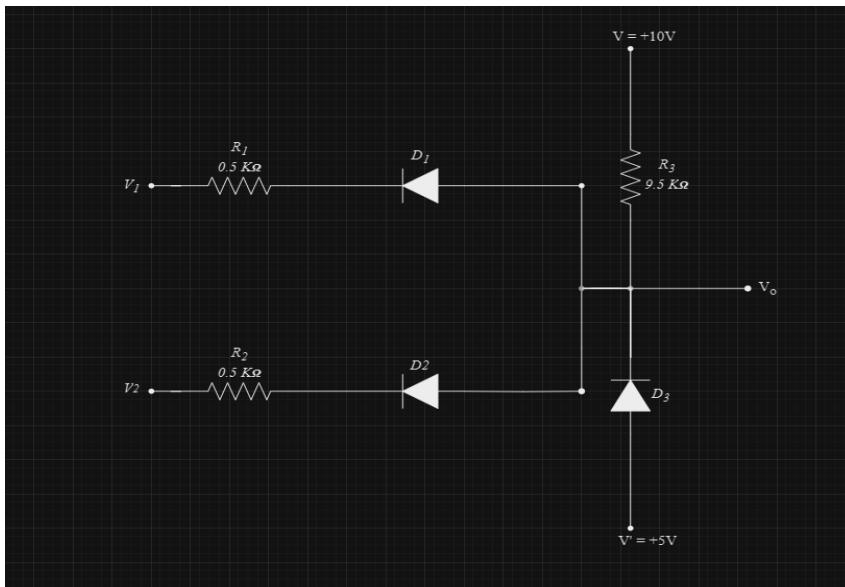
https://drive.google.com/file/d/1dFtBEK_Ew9tRzOmhGwkIrsWGFawr0xDg/view?usp=sharing

<https://drive.google.com/file/d/1qM2Ncpo7IK8P9WjocRV9-BC3nW5Unkdi/view?usp=sharing>

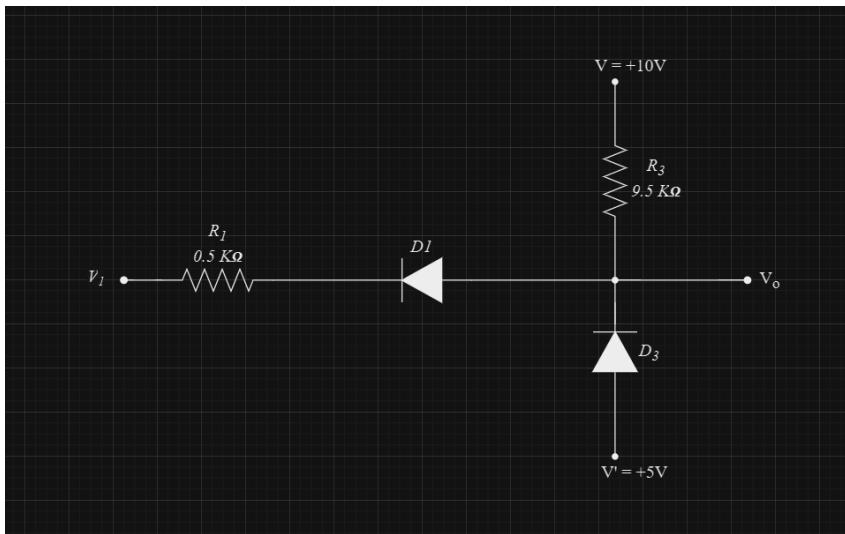
<https://drive.google.com/file/d/14oRUr6MHQVbFeSDruRQd06i99unDUmfG/view?usp=sharing>

https://drive.google.com/file/d/1ZH82UbDMelVig_cGz5uxJUXUGom7kAcI/view?usp=sharing

b) $V_1 = V_2 = 5V$



- TH1 : D₁ mở, D₂ khóa, D₃ mở



Áp dụng định luật Kirchhoff cho vòng (VR₃D₃V')

$$\text{Có } V - I.R_3 + V\gamma - V' = 0$$

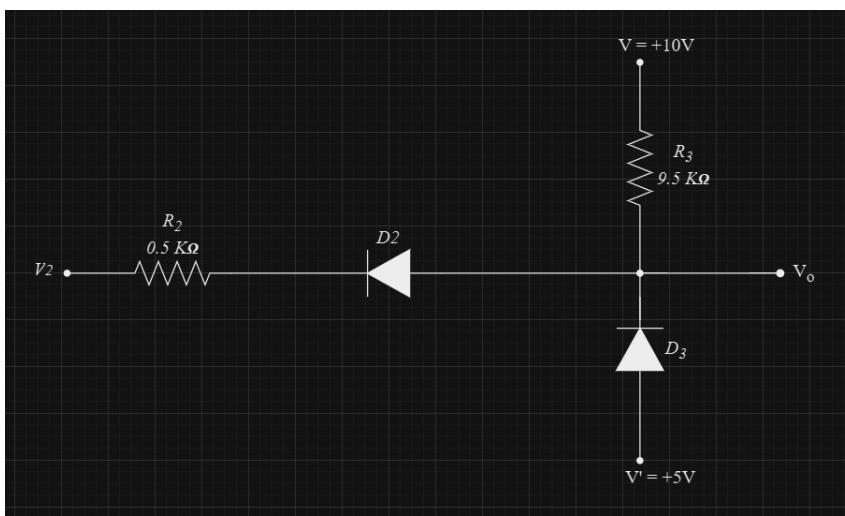
$$\Rightarrow I = \frac{V + V\gamma - V'}{R_3} = 0,59 \text{ mA}$$

$$\text{Có } V_o = V - I.R_3 = 10 - 0,59 \cdot 9,5 = 4,4 \text{ V}$$

Có V_o < V₁ \rightarrow D₁ khóa

\Rightarrow TH1 sai

- TH2 : D₁ khóa, D₂ mở, D₃ mở



Áp dụng định luật Kirchhoff cho vòng (VR_3D_3V')

$$\text{Có } V - I.R_3 + V\gamma - V' = 0$$

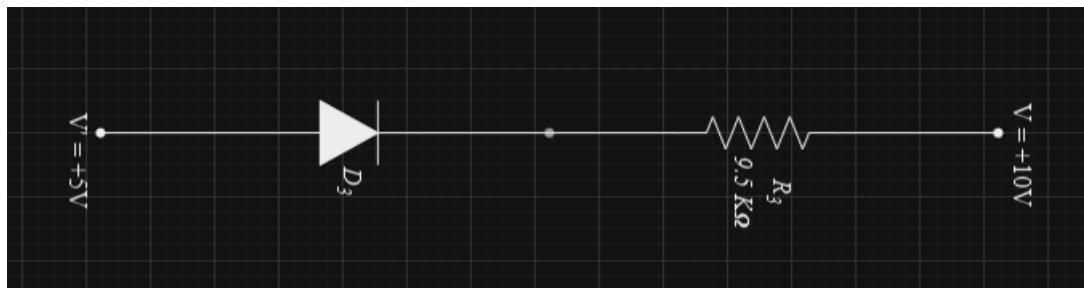
$$\Rightarrow I = \frac{V + V\gamma - V'}{R_3} = 0,59 \text{ mA}$$

$$\text{Có } V_o = V - I.R_3 = 10 - 0,59 \cdot 9,5 = 4,4 \text{ V}$$

Có $V_o < V_2 \rightarrow D_2$ khóa

\Rightarrow TH2 sai

- **TH3 : D_1 khóa, D_2 khóa, D_3 mở**



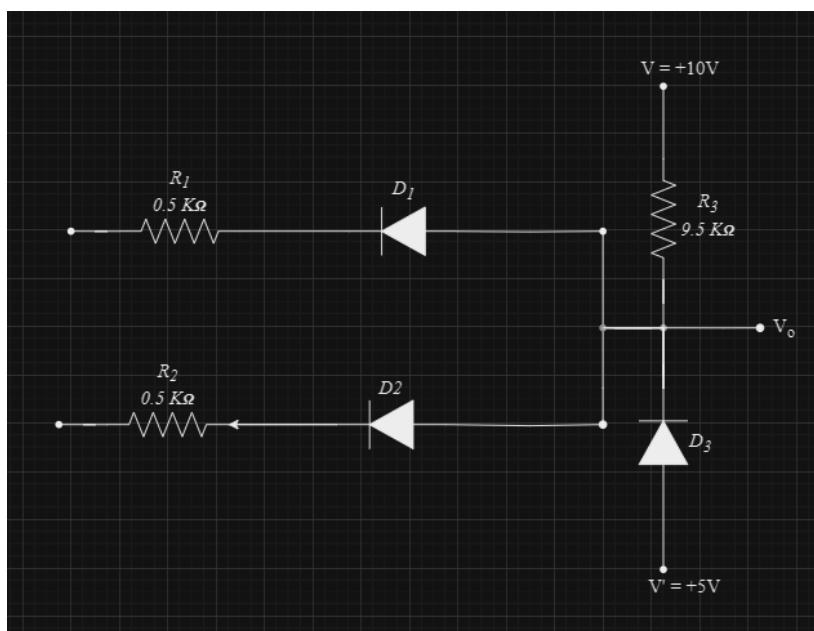
Áp dụng định luật Kirchhoff cho vòng ($V'D_3R_3V$)

$$\text{Có } V' - V\gamma - I.R_3 - V = 0$$

$$\Rightarrow I = \frac{V' - V\gamma - V}{R_3} = -0,59 \text{ mA}$$

\Rightarrow TH3 sai.

- **TH4 : D_1 mở, D_2 mở, D_3 mở**



Áp dụng định luật Kirchhoff cho vòng (VR_3D_3V')

$$\text{Có } V - I.R_3 - V\gamma - V' = 0$$

$$\delta I = \frac{V + V\gamma - V'}{R_3} = 0,59 \text{ mA}$$

$$\text{Có } V_o = V - I.R_3 = 10 - 0,59 \cdot 9,5 = 4,4 \text{ V}$$

Có $\begin{cases} V_o < V_1 & \text{è } D_1 \text{ khóa} \\ V_o < V_2 & \text{è } D_2 \text{ khóa} \end{cases}$

\Rightarrow TH4 sai.

- **TH5 : D_1 , D_2 , D_3 khóa**

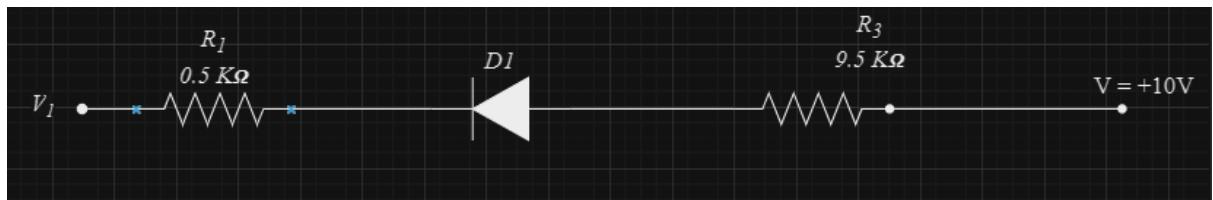


Khi đó $V_o = 10V$

Có $V_o > V_1 \rightarrow D_1$ phải mở

\Rightarrow TH5 sai.

- **TH6 : D₁ mở, D₂, D₃ khóa**



Áp dụng định luật Kirchhoff cho vòng ($VR_3D_1R_1V_1$)

Có $V - I.R_3 - V\gamma - I.R_1 - V_1 = 0$

$$\Rightarrow I = \frac{V - V\gamma - V_1}{R_1 + R_3} = 0,44 \text{ mA}$$

$$\Rightarrow V_o = V - I.R_3 = 5,82 \text{ V}$$

Có $V_o > V_2 \rightarrow D_2$ phải mở

\Rightarrow TH6 sai.

- **TH7 : D₂ mở, D₁, D₃ khóa**



Áp dụng định luật Kirchhoff cho vòng ($VR_3D_2R_2V_2$)

Có $V - I.R_3 - V\gamma - I.R_2 - V_2 = 0$

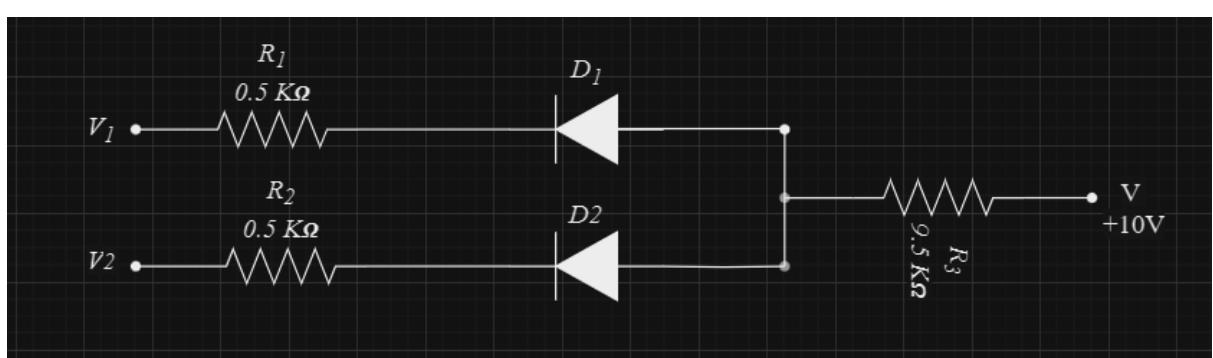
$$\Rightarrow I = \frac{V - V\gamma - V_2}{R_2 + R_3} = 0,44 \text{ mA}$$

$$\Rightarrow V_o = V - I.R_3 = 5,82 \text{ V}$$

Có $V_o > V_1 \rightarrow D_1$ phải mở

\Rightarrow TH7 sai

- **TH8 : D₁, D₂ mở, D₃ khóa**



Áp dụng định luật kirchhoff cho nút A

Có $I_{D1} + I_{D2} = I$

$$\Rightarrow 2I_{D1} = 2I_{D2} = I$$

Áp dụng định luật Kirchhoff cho vòng ($VR_3D_1R_1V_1$)

$$\text{Có } V - 2I_{D1} \cdot R_3 - V\gamma - I_{D1} \cdot R_1 - V_1 = 0$$

$$\Rightarrow I_{D1} = \frac{V - V\gamma - V_1}{R_1 + 2R_3} = 0,225 \text{ mA}$$

$$\Rightarrow I_{D2} = 0,225 \text{ mA}$$

$$\Rightarrow I = 0,45 \text{ mA}$$

$$\Rightarrow V_o = V - I \cdot R_3 = 5,725 \text{ V}$$

$$\Rightarrow \text{Vậy } I_{D1} = 0,225 \text{ mA}, I_{D2} = 0,225 \text{ mA}, I = 0,45 \text{ mA}, V_o = 5,725 \text{ V.}$$

<https://drive.google.com/drive/folders/16G7guQgaON5PfAuxffVyVFU6UVpQz85r>

c) $V_1 = 5V, V_2 = 0$

TH1: D_1 khóa, D_2 khóa, D_3 khóa

https://drive.google.com/file/d/1t9AfXFD_g1lfOe-g-GNEKCWHt0zsTQ-J/view?usp=sharing

Do D_1 khóa, D_2 khóa, D_3 khóa

$$\rightarrow V_o = 0(V) < 5(V) \rightarrow D_3 \text{ dẫn.}$$

⇒ Loại

TH2: D_1 khóa, D_2 khóa, D_3 dẫn

<https://drive.google.com/file/d/1-gzZ4g5-TvcXCIAG2CvUQggRGx0vBT1S/view?usp=sharing>

Xét chiều dòng điện từ 10(V) đến 5(V)

$$i_{R1} = i_{D3} = \frac{10 - v_{D3} - V_1}{R_0} = \frac{10 - 0.6 - 5}{9.5} = 0.463 \text{ (mA)} > 0$$

→ D_3 khóa.

⇒ Loại

TH3: D_1 khóa, D_2 dẫn, D_3 khóa

<https://drive.google.com/file/d/1sGsc3KR4X-dTDnfmribmU2cglJDx1LLN/view?usp=sharing>

$$i_{R0} = i_{D2} = i_{R2} = \frac{10 - v_{D2} - V_2}{R_0 + R_2} = \frac{10 - 0.6 - 0}{9.5 + 0.5} = 0.94(\text{mA})$$

$$\rightarrow V_o = 10 - i_{R0}R_0 = 1.07(V) < 5(V)$$

→ D_3 dẫn.

⇒ Loại

TH4: D_1 khóa, D_2 dãn, D_3 dãn

<https://drive.google.com/file/d/1clXSwr3GEOLnRBm6jQ3omZiEoK67LM8r/view?usp=sharing>

$$V_o = 5 - 0.6 = 4.4(V) < 5(V) \rightarrow D_1$$
 đóng

$$i_{D2} = \frac{V_o - V_{D2} - V_2}{R_2} = \frac{4.4 - 0.6 - 0}{0.5} = 7.6(mA) \rightarrow D_2$$
 dãn

$$I = i_{R0} = \frac{10 - V_o}{R_0} = \frac{10 - 4.4}{9.5} = 0.59(mA)$$

$$\rightarrow i_{D3} = i_{D2} - i_{R0} = 7.6 - 0.59 = 7.01(mA) \rightarrow D_3$$
 dãn.

⇒ Thỏa mãn

TH5: D_1 dãn, D_2 khóa, D_3 khóa

https://drive.google.com/file/d/1YKv31_nI_GYLQ109yuYdQEQq5UW35aiE/view?usp=sharing

$$I = i_{D1} = i_{R1} = \frac{10 - V_{D1} - V_1}{R_0 + R_1} = \frac{10 - 0.6 - 5}{9.5 + 0.5} = 0.44(mA)$$

$$V_o = 10 - i_{R0}R_0 = 5.82(V)$$

$$i_{D2} = \frac{V_o - V_{D2} - V_2}{R_2} = \frac{5.82 - 0.6 - 0}{0.5} = 10.44(mA) > 0 \rightarrow D_2$$
 dãn

⇒ Loại

TH6: D_1 dãn, D_2 khóa, D_3 dãn

<https://drive.google.com/file/d/1AHRa8dp6XzMbL1swvmM9rZt8TB8iUN6E/view?usp=sharing>

$$V_o = 5 - V_{D3} = 5 - 0.6 = 4.4(V)$$

$$\rightarrow i_{D2} = \frac{V_o - V_{D2} - V_2}{R_2} = \frac{4.4 - 0.6 - 0}{0.5} = 7.6(mA) > 0 \rightarrow D_2$$
 dãn

⇒ Loại

TH7: D_1 dãn, D_2 dãn, D_3 khóa

<https://drive.google.com/file/d/1TO0NSDjZeb5AgflXOIH7SNEtOfHTCa5-/view?usp=sharing>

$$I = i_{D2} = \frac{10 - V_{D2} - V_2}{R_0 + R_2} = \frac{10 - 0.6 - 0}{9.5 + 0.5} = 0.94(mA)$$

$$V_o = 10 - IR_o = 1.07(V)$$

$$i_{D1} = \frac{V_o - V_{D1} - V_1}{R_0 + R_1} = \frac{1.07 - 0.6 - 5}{9.5 + 0.5} = -0.453(mA) < 0$$

→ D₁ khóa

⇒ Loại

TH8: D₁ dân, D₂ dân, D₃ dân

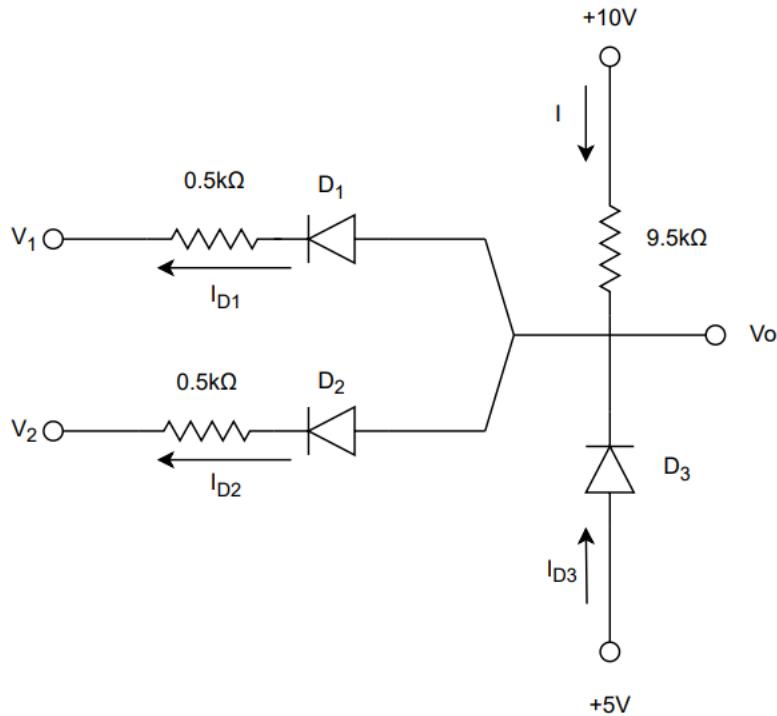
<https://drive.google.com/file/d/1MCqV2fdLrx6xmVpvyUfVt59T3laLlJw/view?usp=sharing>

$$V_o = 5 - V_{D3} = 5 - 0.6 = 4.4(V)$$

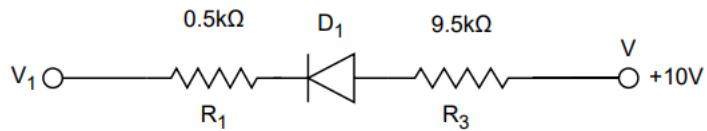
$$i_{D1} = \frac{V_o - V_{D1} - V_1}{R_1} = \frac{4.4 - 0.6 - 5}{0.5} = -2.4(mA) < 0 \rightarrow D_1 \text{ khóa.}$$

⇒ Loại

d) $TH_1: D_1, D_2, D_3$ dẫn



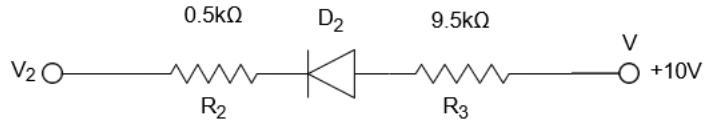
Xét vòng 1:



Áp dụng định luật Kirchhoff 2:

$$\begin{aligned} IR_3 + V_{D1} + I_{D1}R_1 + V_1 &= 10 \\ \Rightarrow 9.5I + 0.6 + 0.5I_{D1} + 5 &= 10 \\ \Rightarrow 9.5I + 0.5I_{D1} &= 4.4(1) \end{aligned}$$

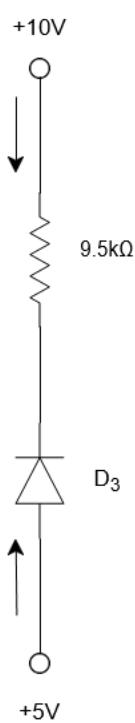
Xét vòng 2:



Áp dụng định luật Kirchhoff 2:

$$\begin{aligned} IR_3 + V_{D2} + I_{D2}R_2 + V_2 &= 10 \\ \Rightarrow 9.5I + 0.6 + 0.5I_{D2} + 2 &= 10 \\ \Rightarrow 9.5I + 0.5I_{D2} &= 7.4(2) \end{aligned}$$

Xét vòng 3:



Áp dụng định luật Kirchhoff 2:

$$\begin{aligned} I \cdot R_3 - V_{D3} + 5 - 10 &= 0 \\ \Rightarrow 9.5I - 0.6 - 5 &= 0 \\ \Rightarrow I &= 0.59(\text{mA}) \end{aligned}$$

Thay $I = 0.59 \text{ mA}$ vào phương trình (1) và (2) ta có:

$$\begin{cases} I_{D1} = -2.41(mA) \\ I_{D2} = 3.59 (mA) \end{cases}$$

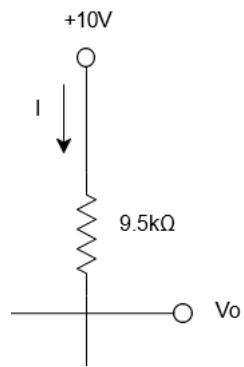
Áp dụng định luật Kirchhoff 1 cho toàn mạch ta có:

$$I + I_{D3} = I_{D1} + I_{D2}$$

$$\Rightarrow I_{D3} = 0.59 (mA)$$

Do giả sử D_1 dẫn mà $I_{D1} < 0$ nên D_1 khóa

TH₂: D_1, D_2, D_3 khóa

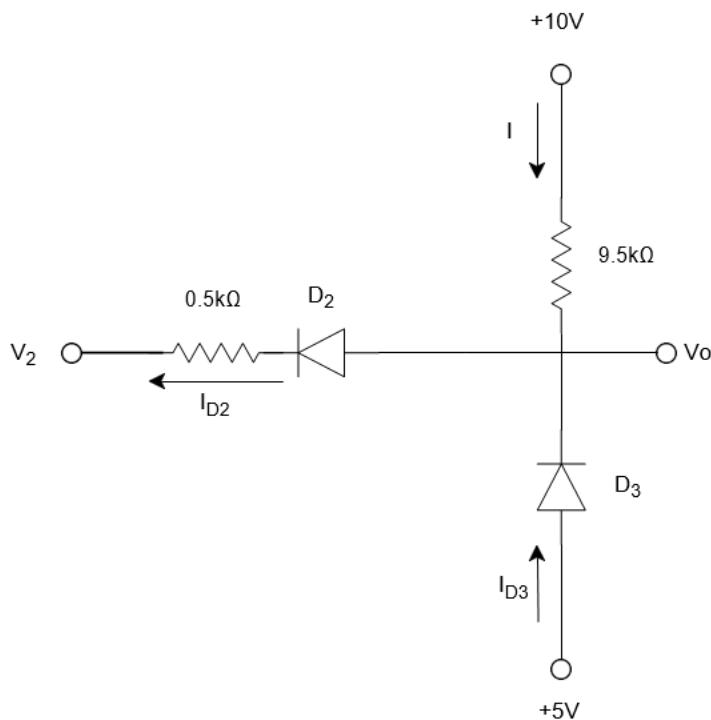


Kirchhoff 2:

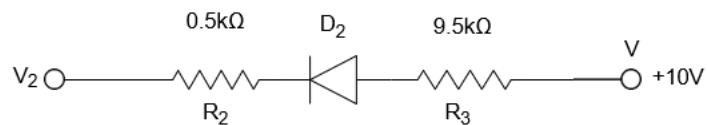
$$9.5I + V_0 - 10 = 0$$

Phương trình 2 ẩn không giải được nên TH₂ không đúng

TH₃: D_1 khóa, ; D_2, D_3 dẫn

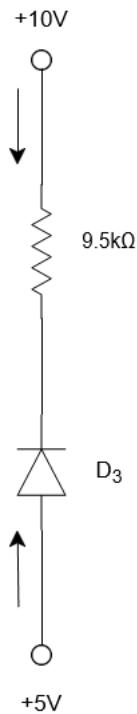


Xét vòng 2:



$$\begin{aligned}
 & IR_3 + V_{D2} + I_{D2}R_2 + V_2 = 10 \\
 \Rightarrow & 9.5I + 0.6 + 0.5I_{D2} + 2 = 10 \\
 \Rightarrow & 9.5I + 0.5I_{D2} = 7.4
 \end{aligned}$$

Xét vòng 3:



Áp dụng định luật Kirchhoff 2:

$$I \cdot R_3 - V_{D3} + 5 - 10 = 0$$

$$\Rightarrow 9.5I - 0.6 - 5 = 0$$

$$\Rightarrow I = 0.59(mA)$$

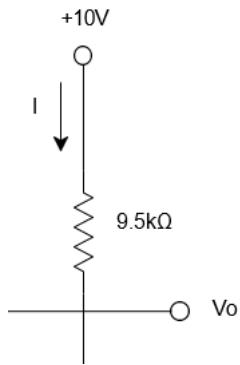
$$\Rightarrow I_{D2} = 3.59(mA)$$

Áp dụng định luật Kirchhoff 1 cho toàn mạch ta có:

$$I + I_{D3} = I_{D1} + I_{D2}$$

$$\Rightarrow I_{D3} = I_{D1} + I_{D2} - I$$

$$\Rightarrow I_{D3} = 0 + 3.59 - 0.59 = 3 (mA)$$

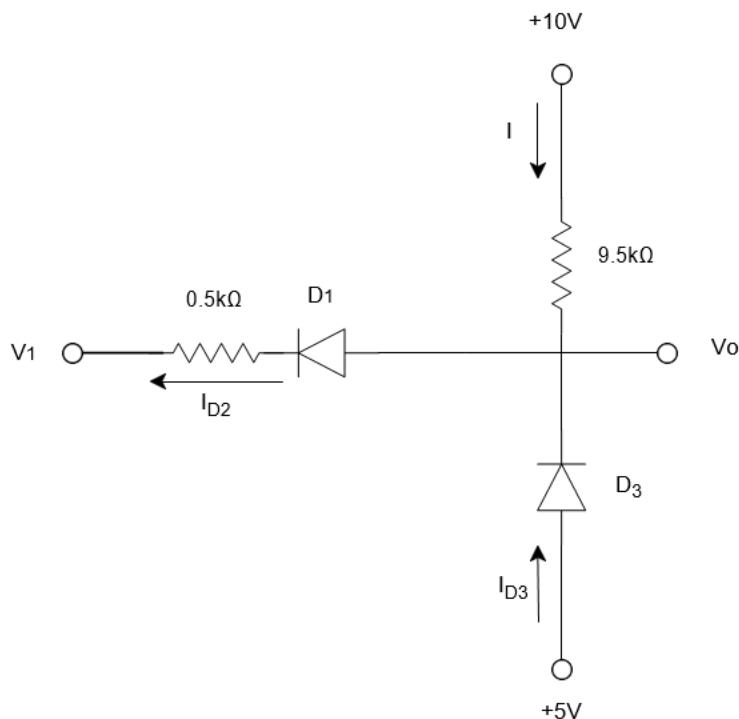


Kirchhoff 2:

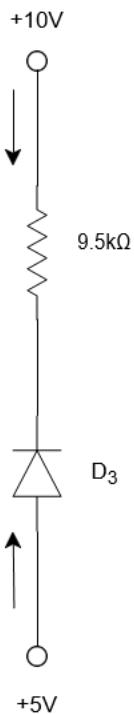
$$9.5I + V_0 - 10 = 0$$

$$\Rightarrow V_0 = 10 - 9.5 \times 0.59 = 4.395(V)$$

TH₄: D₂ khóa; D₁, D₃ dãn



Xét vòng 3:



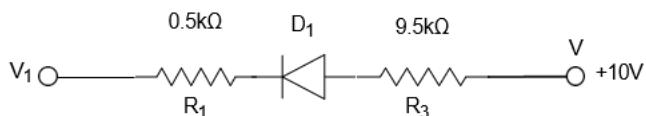
Áp dụng định luật Kirchhoff 2:

$$I \cdot R_3 - V_{D3} + 5 - 10 = 0$$

$$\Rightarrow 9.5I - 0.6 - 5 = 0$$

$$\Rightarrow I = 0.59(mA)$$

Xét vòng 1:



Áp dụng định luật Kirchhoff 2:

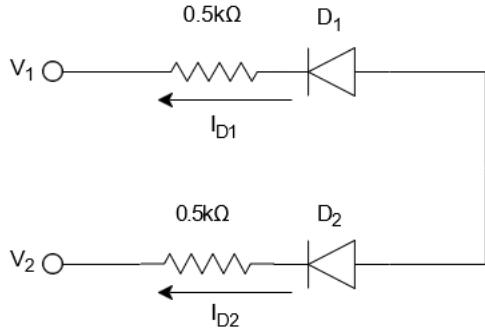
$$IR_3 + V_{D1} + ID_1 R_1 + V_1 = 10$$

$$\Rightarrow 9.5I + 0.6 + 0.5ID_1 + 5 = 10$$

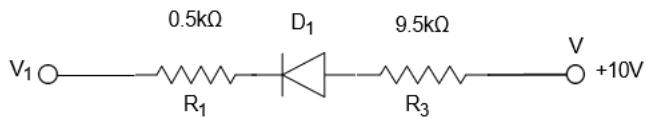
$$\Rightarrow 9.5I + 0.5ID_1 = 4.4$$

$$\Rightarrow I_{D1} = -2.41 \text{ (mA)} < 0 \Rightarrow D_1 \text{ khόa}$$

TH₅: D_3 khόa; D_1, D_2 dǎn



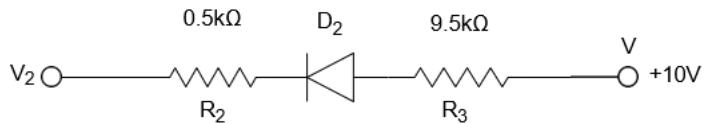
Xét vònđg 1:



Áp dụng đinh luật Kirchhoff 2:

$$\begin{aligned} IR_3 + V_{D1} + I_{D1}R_1 + V_1 &= 10 \\ \Rightarrow 9.5I + 0.6 + 0.5I_{D1} + 5 &= 10 \\ \Rightarrow 9.5I + 0.5I_{D1} &= 4.4(1) \end{aligned}$$

Xét vònđg 2:



Áp dụng đinh luật Kirchhoff 2:

$$\begin{aligned} IR_3 + V_{D2} + I_{D2}R_2 + V_2 &= 10 \\ \Rightarrow 9.5I + 0.6 + 0.5I_{D2} + 2 &= 10 \end{aligned}$$

$$\Rightarrow 9.5I + 0.5I_{D2} = 7.4(2)$$

Áp dụng định luật Kirchhoff 1 cho toàn mạch ta có:

$$I + I_{D3} = I_{D1} + I_{D2}$$

$$\Rightarrow I = I_{D1} + I_{D2}(3)$$

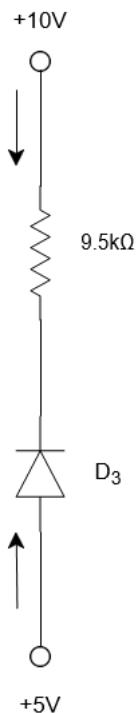
Thế phương trình (3) vào phương trình (1) và (2):

$$\Rightarrow \begin{cases} 10I_{D1} + 9.5I_{D2} = 4.4 \\ 9.5I_{D1} + 10I_{D2} = 7.4 \end{cases}$$

$$\Rightarrow \begin{cases} I_{D1} = -2.69(mA) < 0 \\ I_{D2} = 3.31(mA) \end{cases}$$

TH₆: D₁, D₂ khóa, D₃ dẫn

Xét vòng 3:



Áp dụng định luật Kirchhoff 2:

$$I \cdot R_3 - V_{D3} + 5 - 10 = 0$$

$$\Rightarrow 9.5I - 0.6 - 5 = 0$$

$$\Rightarrow I = 0.59(mA)$$

Áp dụng định luật Kirchhoff 1 cho toàn mạch ta có:

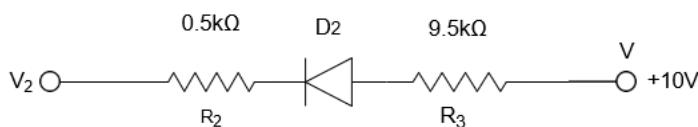
$$I + I_{D3} = I_{D1} + I_{D2}$$

$$\Rightarrow I + I_{D3} = 0$$

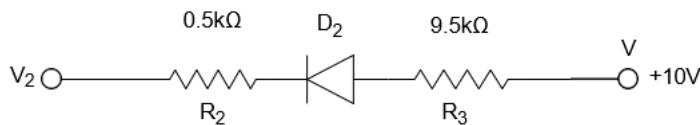
$$\Rightarrow I_{D3} = -I = -0.59(mA) < 0$$

$\Rightarrow D_3$ khóa

TH7: D_1, D_3 khóa, D_2 dẫn



Xét vòng 2:



Áp dụng định luật Kirchhoff 2:

$$IR_3 + V_{D2} + I_{D2}R_2 + V_2 = 10$$

$$\Rightarrow 9.5I + 0.6 + 0.5I_{D2} + 2 = 10$$

$$\Rightarrow 9.5I + 0.5I_{D2} = 7.4(*)$$

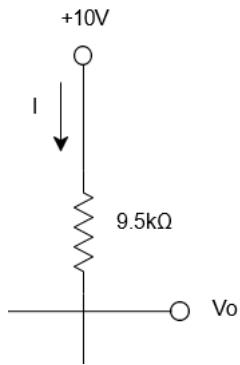
Áp dụng định luật Kirchhoff 1 cho toàn mạch ta có:

$$I + I_{D3} = I_{D1} + I_{D2}$$

$$\Rightarrow I = I_{D2}$$

Thay vào phương trình (*) ta có:

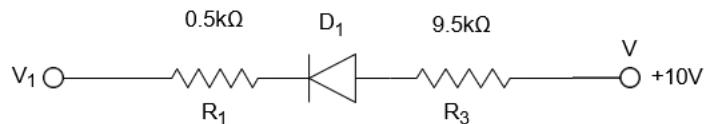
$$10I = 7.4 \Rightarrow I = I_{D2} = 0.74(mA)$$



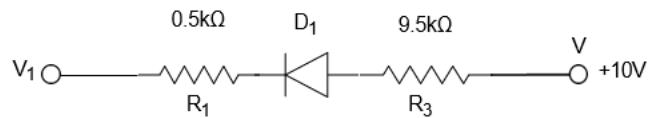
Kirchhoff 2:

$$9.5I + V_0 - 10 = 0 \\ \Rightarrow V_0 = 2.97(V)$$

TH8: D_2, D_3 khόa, D_1 dᾶn



Xét vòn g 1:

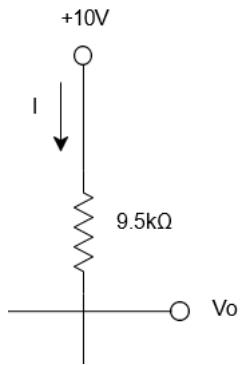


Áp dụng định luật Kirchhoff 2:

$$IR_3 + V_{D1} + I_{D1}R_1 + V_1 = 10 \\ \Rightarrow 9.5I + 0.6 + 0.5I_{D1} + 5 = 10 \\ \Rightarrow 9.5I + 0.5I_{D1} = 4.4 (**)$$

Thay vào phương trình (*) ta có:

$$10I = 4.4 \Rightarrow I = I_{D2} = 0.44(mA)$$



Kirchhoff 2:

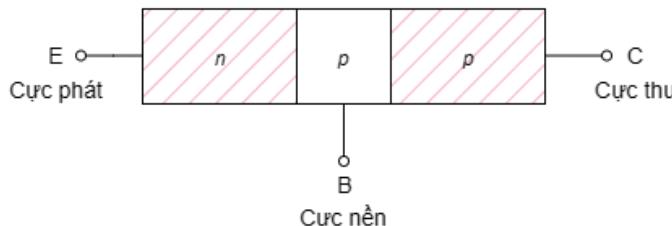
$$9.5I + V_0 - 10 = 0$$

$$\Rightarrow V_0 = 5.82(V)$$

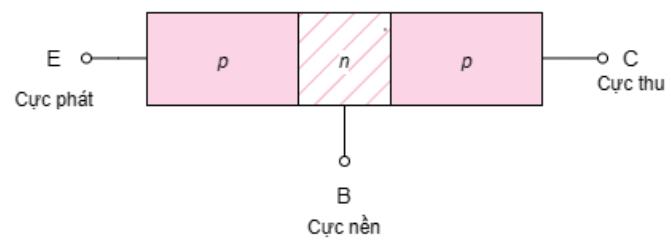
https://drive.google.com/file/d/1GZF3ngxxcAfexcyY2SoWLKbbX_fiAVMx/view?usp=drive_link

3.1. Cấu tạo và phân loại

- Transistor là một loại linh kiện bán dẫn chủ động, đóng vai trò vô cùng quan trọng trong kỹ thuật điện tử, là một trong các đơn vị cơ bản cấu thành các mạch điện của máy tính và các thiết bị điện tử khác.
- Ngoài ra, do khả năng đáp ứng nhanh và chính xác, transistor được sử dụng trong nhiều ứng dụng tương tự và số như mạch khuếch đại, đóng cắt, điều chỉnh điện áp, điều khiển tín hiệu, và tạo dao động.
- Transistor có thể được tích hợp trên một diện tích rất nhỏ để tạo thành các mạch tích hợp (IC), giúp thu nhỏ kích thước máy tính, thiết bị.
- Tùy thuộc theo công nghệ chế tạo, transistor có nhiều loại khác nhau, phổ biến nhất bao gồm:
 - Transistor lưỡng cực (BJT)
 - Transistor hiệu ứng trường (JFET, MOSFET)
- Transistor lưỡng cực BJT (Bipolar junction transistor) là một loại linh kiện bán dẫn gồm có hai tiếp xúc p-n được tạo nên bởi 3 miền bán dẫn loại p và n xếp xen kẽ nhau, có 3 cực:
 - B (base - cực nền)
 - C (collector - cực thu)
 - E (emitter - cực phát)
- Transistor BJT là một thiết bị có 3 cực, hoạt động với nguyên lý sử dụng điện áp giữa 2 cực để điều khiển dòng qua cực còn lại.
- Theo sự phân bố của các miền bán dẫn, transistor BJT được chia thành 2 loại:
 - Transistor npn
 - Transistor pnp

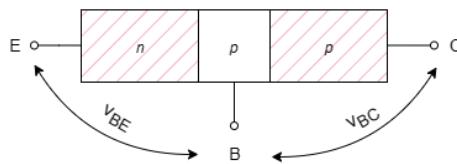


- Transistor pnp



3.2. Chế độ hoạt động:

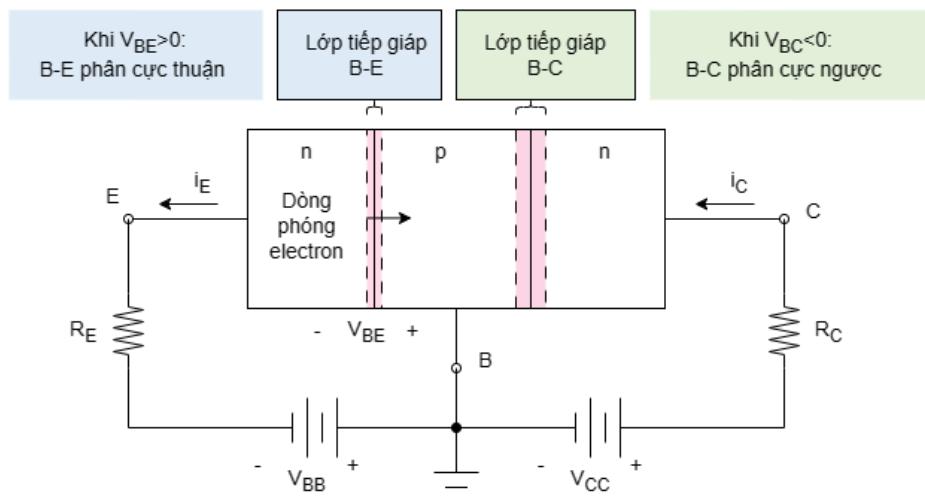
- Transistor BJT được cấu thành từ 2 lớp tiếp giáp pn, mỗi lớp có thể hoạt động ở vùng tích cực thuận/ngược tuỳ theo điện áp đặt trên 2 cực



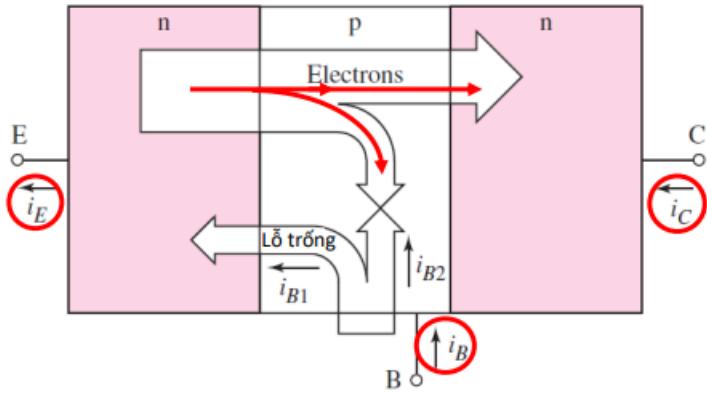
- Có 4 khả năng kết hợp phân cực \rightarrow 4 vùng hoạt động



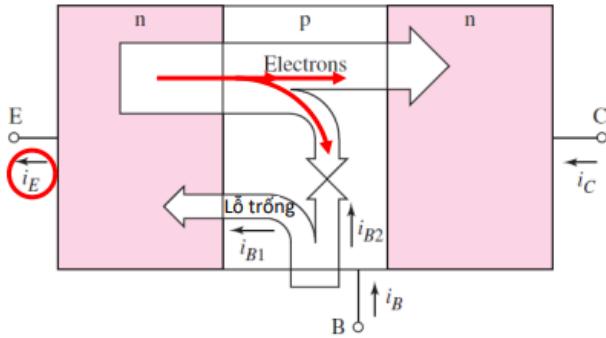
- Chế độ hoạt động tích cực thuận npn ($V_{BE} > 0$ và $V_{BC} < 0$)



- B-E phân cực thuận: dòng electron từ n phóng sang p \rightarrow mật độ hạt dãn thiểu số tăng mạnh ở p.
- B-C phân cực ngược: mật độ electron vùng tiếp giáp ≈ 0 .
- Dòng electron được phóng từ E, khuếch tán qua B, bị quét qua vùng tiếp giáp B-C, và được thu lại ở vùng C.
- Từ đó xuất hiện 3 dòng điện i_E i_B i_C .



- Dòng I_E npn



- Do lớp tiếp giáp B-E phân cực thuận → dòng qua lớp tiếp giáp B-E tỉ lệ với điện áp phân cực B-E.
- → Dòng cực phát I_E được tính theo công thức:

$$i_E = I_{EO} [e^{v_{BE}/v_T} - 1]$$

Bởi vì: $v_{BE} \gg V_T$

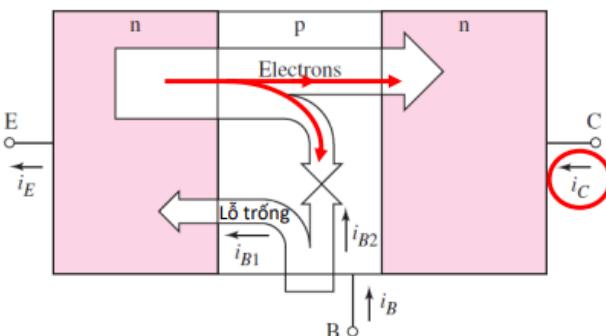
Suy ra:

$$i_E \approx I_{EO} e^{v_{BE}/V_T}$$

Với: $I_{EO} = 10^{-16} \sim 10^{-12} \text{ A}$

- → Dòng i_E được điều khiển bởi áp đặt trên 2 cực B-E (v_{BE})

- Dòng I_C npn

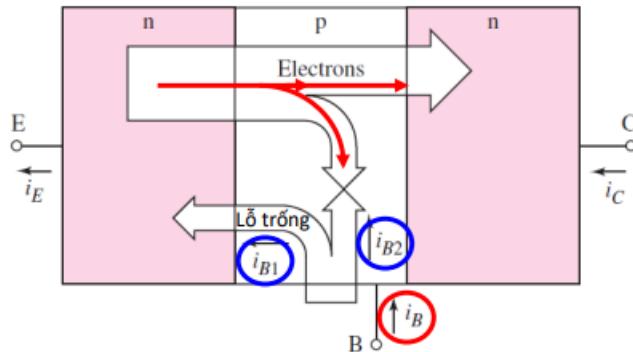


- Số lượng electron tới cực C trong 1 đơn vị thời gian tỉ lệ với số lượng electron được phóng ra cực B (tỉ lệ với điện áp phân cực đặt trên B-E)
- Dòng I_C tỉ lệ với điện áp phân cực đặt trên B-E và độc lập với điện áp phân cực đặt trên B-C như sau:

$$i_C = I_S e^{v_{BE}/V_T}$$

- → **Dòng i_C được điều khiển bởi áp đặt trên 2 cực B-E (v_{BE})**

- **Dòng I_B npn**



I_{B1} : Dòng lỗ trống từ B sang E tỉ lệ với điện áp phân cực B-E vì p-n phân cực thuận:

$$i_{B1} \sim e^{v_{BE}/V_T}$$

- I_{B2} : Dòng lỗ trống kết hợp với electron từ cực E phát sang, tỉ lệ với điện áp phân cực B-E:

$$i_{B2} \sim e^{v_{BE}/V_T}$$

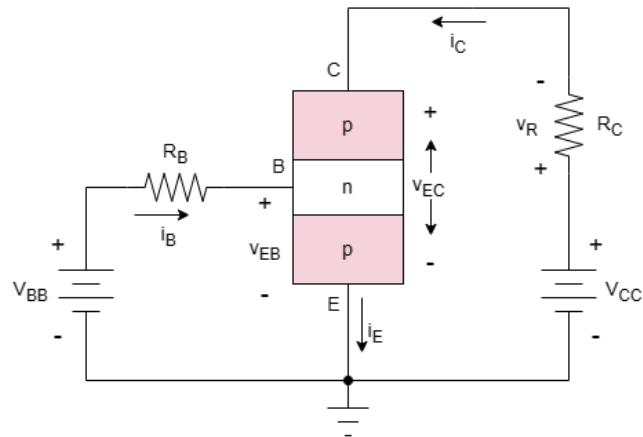
- Dòng I_B là tổng của I_{B1} và I_{B2} do đó cũng tỉ lệ với điện áp phân cực B-E:

$$\begin{aligned} i_B &= i_{B1} + i_{B2} \\ \rightarrow i_B &\sim e^{v_{BE}/V_T} \end{aligned}$$

- → **Dòng i_B được điều khiển bởi áp đặt trên 2 cực B-E (v_{BE})**

- **Mối quan hệ giữa các dòng điện ở chế độ tích cực thuận**

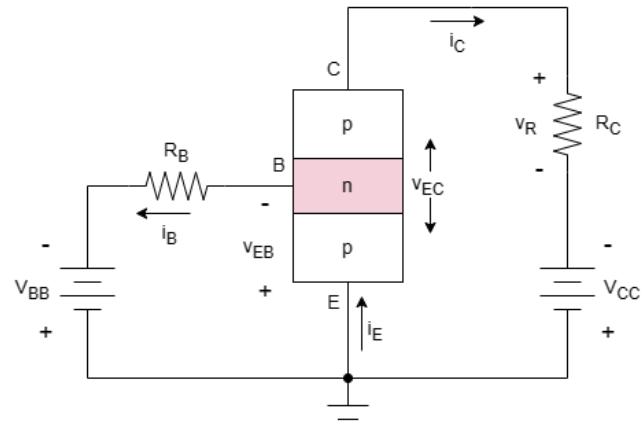
- Transistor npn:



Coi transistor là 1 nút đơn:

- Ở chế độ tích cực thuận: $i_C = \beta i_B$
- Từ đó tính được: $i_E = (1 + \beta) i_B$
- Hay: $i_C = (\frac{\beta}{1+\beta}) i_B$
- Đặt: $\alpha = (\frac{\beta}{1+\beta})$
→ $i_C = \alpha i_E$

○ Transistor pnp:

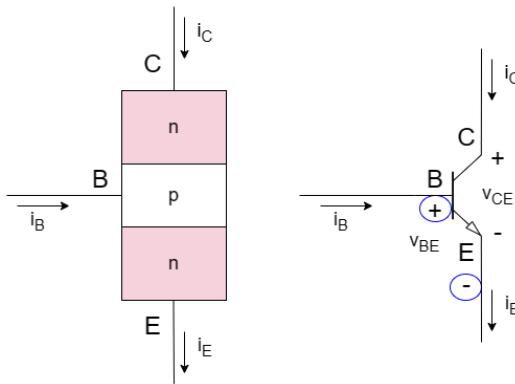


Coi transistor là một nút đơn:

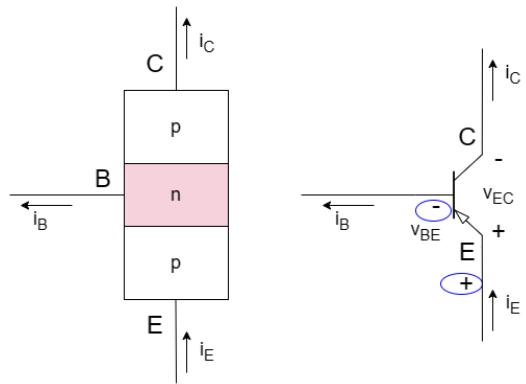
- I_E tỉ lệ với điện áp phân cực đặt trên B-E:
$$i_E = I_{EO} e^{v_{BE}/V_T}$$
- I_C tỉ lệ với điện áp phân cực đặt trên B-E, hướng ra ngoài:
$$i_C = \alpha i_E = I_S e^{v_{BE}/V_T}$$
- I_B tỉ lệ với điện áp phân cực đặt trên B-E:
$$i_B = I_{BO} e^{v_{BE}/V_T} = \frac{i_C}{\beta} = \frac{I_S}{\beta} e^{v_{BE}/V_T}$$

- Ký hiệu và quy ước

- Transistor npn



- Transistor pnp



- Transistor npn:

$$- i_C = I_S e^{v_{BE}/V_T}$$

$$- i_C = \frac{i_C}{\alpha} = \frac{I_S}{\alpha} e^{v_{BE}/V_T}$$

$$- i_B = \frac{i_C}{B} = \frac{I_S}{B} e^{v_{BE}/V_T}$$

- Transistor pnp

$$- i_C = I_S e^{v_{EB}/V_T}$$

$$- i_C = \frac{i_C}{\alpha} = \frac{I_S}{\alpha} e^{v_{EB}/V_T}$$

$$- i_B = \frac{i_C}{B} = \frac{I_S}{B} e^{v_{EB}/V_T}$$

- Cho cả hai loại transistor

$$- i_E = i_C + i_B$$

$$- i_C = (1 + \beta) i_B$$

$$- \alpha = \left(\frac{\beta}{1+\beta} \right)$$

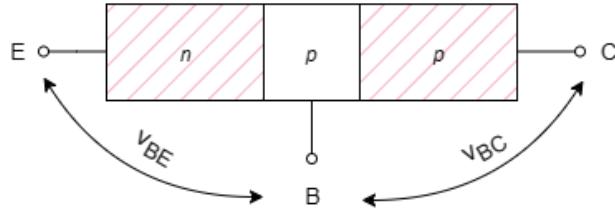
$$- i_C = \beta i_B$$

$$- i_C = \alpha i_B = \left(\frac{\beta}{1+\beta} \right) i_E$$

$$- \beta = \left(\frac{\alpha}{1-\alpha} \right)$$

- Các chế độ hoạt động của transistor BJT

Transistor BJT được cấu thành từ 2 lớp tiếp giáp pn, mỗi lớp có thể hoạt động ở vùng tích cực thuận/ngược tuỳ theo điện áp đặt trên 2 cực

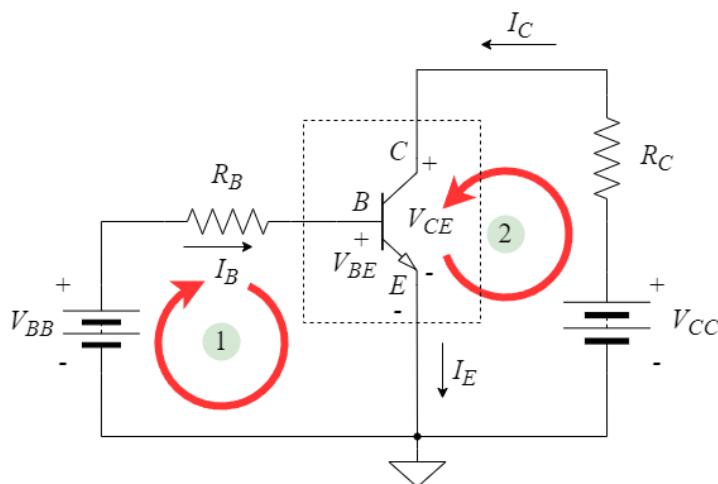


Do đó, có 4 khả năng kết hợp phân cực \rightarrow 4 vùng hoạt động



3.3. Phân tích một chiều

Xét mạch E chung npn sau:

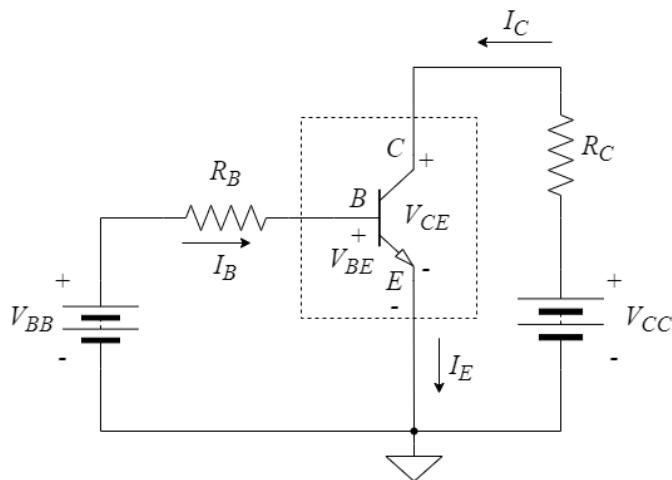


- Nếu tính được: $V_{CE} > V_{BE(on)}$

$\Rightarrow B-C$ phân cực ngược, transistor ở chế độ tích cực thuận

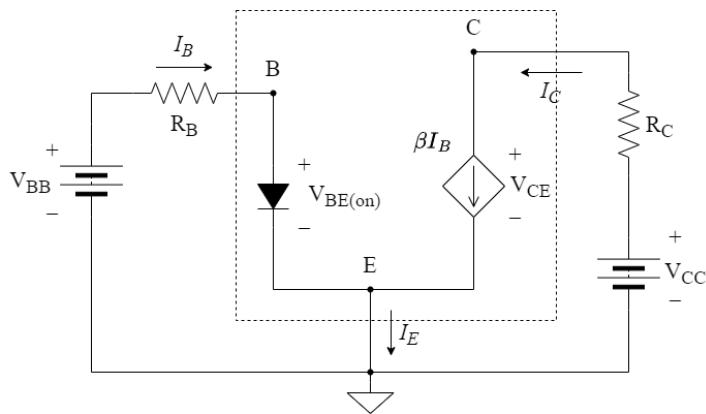
Xét mạch E chung npn:

- Giả thiết B-E phân cực thuận: $V_{BE} = V_{BE(on)}$
- Xét vòng mạch ①: (Theo định luật kirchoff)
$$I_B = \frac{V_{BB} - V_{BE(on)}}{R_B} \quad I_C = \beta I_B$$
- Xét vòng mạch ②:
$$V_{CE} = V_{CC} - I_C R_C$$



- B-E: tương đương diode phân cực thuận, điện áp hở trên B-E là $V_{BE(on)}$
- C-E: tương đương nguồn dòng có giá trị bằng βI_B

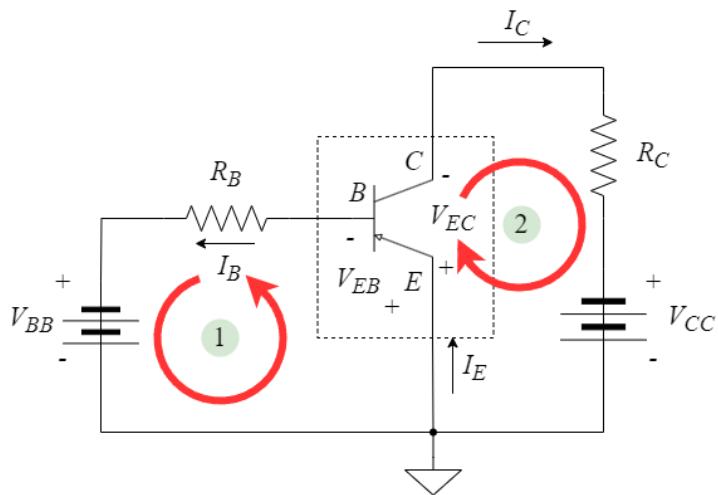
Mạch tương đương 1 chiều:



- Công suất tiêu thụ: $P_T = I_B V_{BE(on)} + I_C V_{CE} \cong I_C V_{CE}$

Do giá trị beta khá lớn lên I_C gấp rất nhiều lần I_B kèm theo $V_{BE(on)}$ chỉ khoảng 0.7V nên ta có thể bỏ qua $I_B V_{BE(on)}$

Xét mạch E chung pnp sau:



- Giả thiết B-E phân cực thuận

$$V_{EB} = V_{EB(on)}$$

- Xét vòng mạch ①:

$$I_B = \frac{V_{BB} - V_{EB(on)}}{R_B} \quad I_C = \beta I_B$$

- Xét vòng mạch ②:

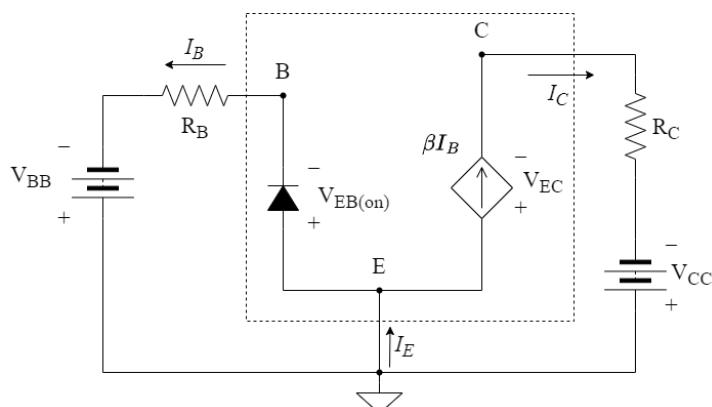
$$V_{EC} = V_{CC} - I_C R_C$$

- Nếu tính được: $V_{EC} > V_{EB(on)}$

\Rightarrow B-C phân cực ngược, transistor ở chế độ tích cực thuận

Xét mạch E chung pnp như trên

- E-B: tương đương diode phân cực thuận, điện áp hạ trên E-B là $V_{EB(on)}$
- C-E: tương đương nguồn dòng có giá trị bằng βI_B
- Mạch tương đương 1 chiều (\hat{O} vuông đứt đoạn là phạm vi của trans)



- Công suất tiêu thụ:

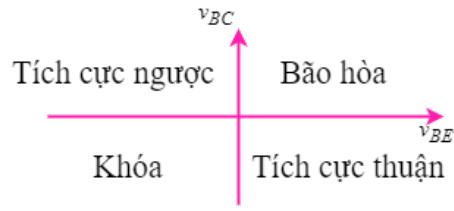
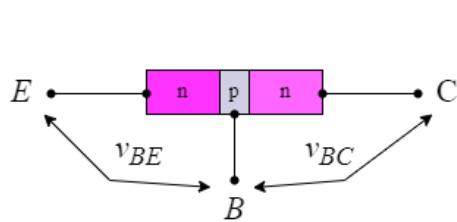
$$P_T = I_B V_{EB(on)} + I_C V_{EC} \cong I_C V_{EC}$$

• Các chế độ hoạt động của transistor BJT

Transistor BJT được cấu thành từ 2 lớp tiếp giáp pn, mỗi lớp có thể hoạt động ở vùng tích cực thuận/ngược tùy theo điện áp đặt trên 2 cực

\Rightarrow Do đó, có 4 khả năng kết hợp phân cực \rightarrow 4 vùng hoạt động

Các chế độ hoạt động khác



Sử dụng đặc tính V-A để quan sát chế độ khoá và bão hòa

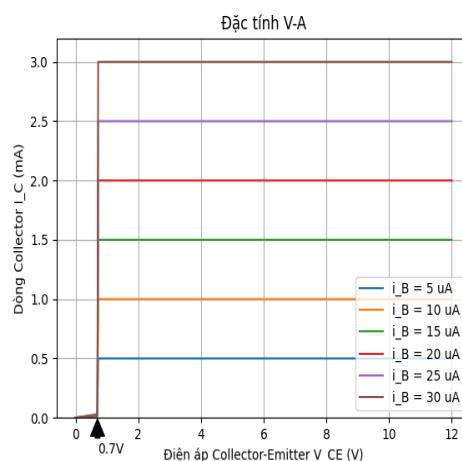
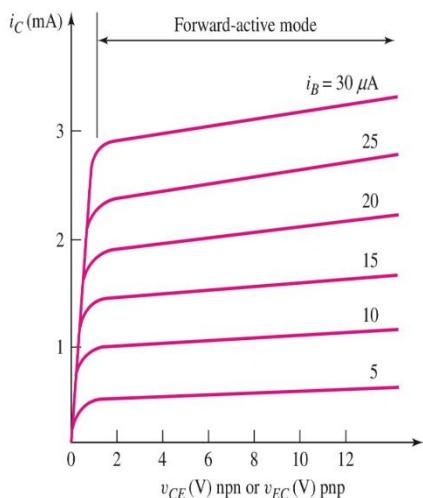
- Các chế độ hoạt động khác

Đặc tính V-A biểu diễn mối quan hệ giữa dòng i_C và điện áp V_{CE} ứng với các giá trị i_B khác nhau.

Với $V_{CE} > V_{BE(on)}$, Transistor ở chế độ tích cực thuận: $i_C = \beta i_B$

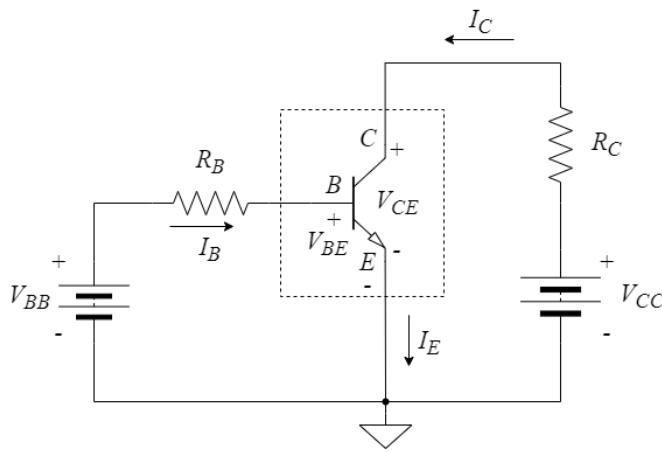
Với $V_{CE} < V_{BE(on)}$, Transistor không còn ở chế độ tích cực thuận, dòng i_C nhanh chóng giảm về 0.

Đặc tính V-A mạch E chung:



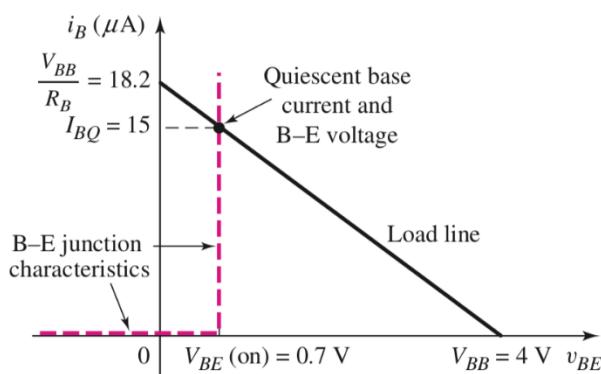
(Code: [vnquang24/so_hoa_dien_tu\(github.com\)](https://vnquang24/so_hoa_dien_tu(github.com)))

Xét transistor npn mạch E chung:



Từ phương trình dòng điện I_B : $I_B = \frac{V_{BB}}{R_B} - \frac{V_{BE}}{R_B}$

Đặc tính V-A (tuyến tính từng đoạn lớp tiếp giáp B-E)

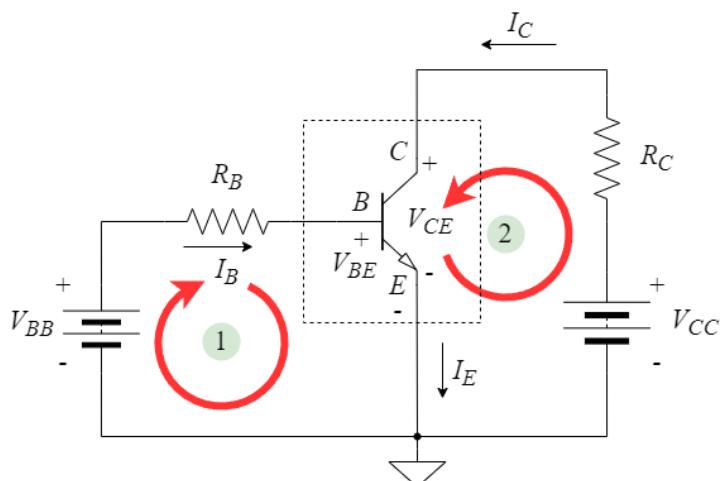


$V_{BB} < V_{BE(on)}$: B-E phân cực ngược \rightarrow

$$I_B = 0$$

$V_{BB} > V_{BE(on)}$: B-E phân cực thuận

$\rightarrow V_{BB}$ tăng $\rightarrow I_B$ tăng $\rightarrow I_C$ tăng



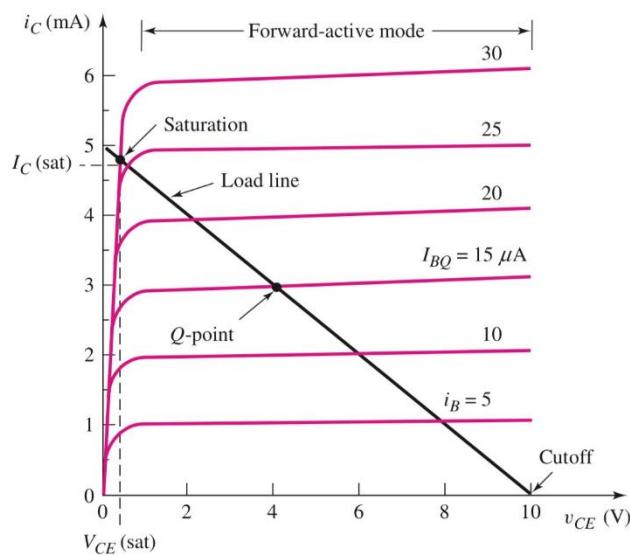
Xét vòng mạch 1: Phương trình đường tải đầu vào lớp B-E

$$I_B = \frac{V_{BB}}{R_B} - \frac{V_{BE}}{R_B}$$

Xét vòng mạch 2: Phương trình đường tải lớp C-E

$$I_C = \frac{V_{CC}}{R_C} - \frac{V_{CE}}{R_C}$$

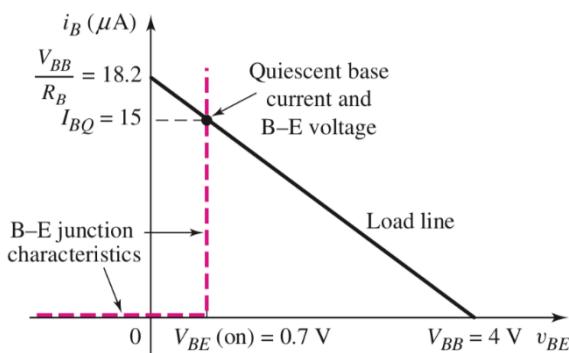
- Chế độ bão hoà



(Đường đen cắt qua kia chính là load line ở trên)

- V_{BB} tăng $\rightarrow I_B$ tăng $\rightarrow I_C$ tăng
- I_B tăng $\rightarrow I_C$ không tăng
⇒ Trạng thái bão hoà
- Vùng bão hoà: $0.1 - 0.3V$

- Chế độ khóa



$$V_{BB} < V_{BE(on)} ; I_B = I_C = 0$$

⇒ Transistor khoá

$$I_B = I_C = I_E = 0$$

$$V_{CE} = V_{CC}$$

Tổng kết các chế độ hoạt động của transistor BJT Transistor npn

- Chế độ tích cực thuận

$$V_{CE} > V_{BE(on)}$$

$$I_C = \beta I_B$$

- Chế độ bão hoà

$$V_{CE(sat)} = 0.1 - 0.3V$$

$$I_C < \beta I_B$$

- Chế độ khoá

$$V_{BB} < V_{BE(on)}$$

$$I_B = I_C = 0$$

Transistor pnp

- Chế độ tích cực thuận

$$V_{EC} > V_{EB(on)}$$

$$I_C = \beta I_B$$

- Chế độ bão hòa

$$V_{EC(sat)} = 0.1 - 0.3V$$

$$I_C < \beta I_B$$

- Chế độ khoá

$$V_{BB} < V_{EB(on)}$$

$$I_B = I_C = 0$$

Phương pháp phân tích một chiều

- Phân tích đáp ứng 1 chiều mạch transistor BJT cần biết **chế độ hoạt động** của transistor

1. Giả thiết transistor ở chế độ tích cực thuận với:

$$V_{BE} = V_{BE(on)}, I_B > 0, I_C = \beta I_B$$

2. Phân tích mạch “tuyến tính” với các giả thiết này

3. Đánh giá kết quả

- Nếu các giá trị tham số giả định ban đầu đúng và $V_{CE} > V_{CE(sat)}$, thì giả thiết ban đầu là đúng

- $I_B < 0$, transistor có thể ở trạng thái khoá

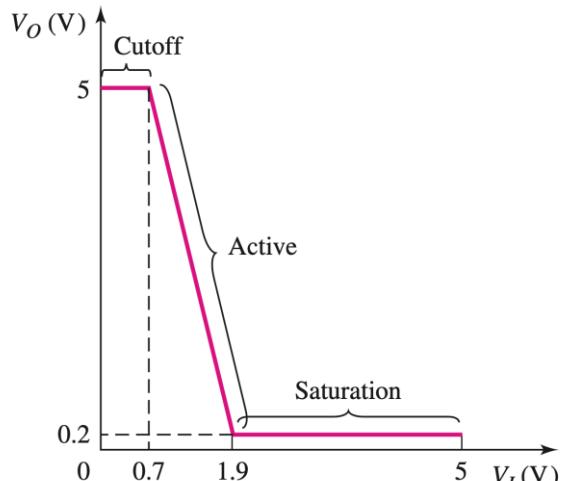
- $V_{CE} < 0$, transistor có thể ở trạng thái bão hòa

4. Nếu giả thiết ban đầu không đúng, thực hiện giả thiết mới, phân tích mạch tuyến tính mới và lặp lại từ bước 3.

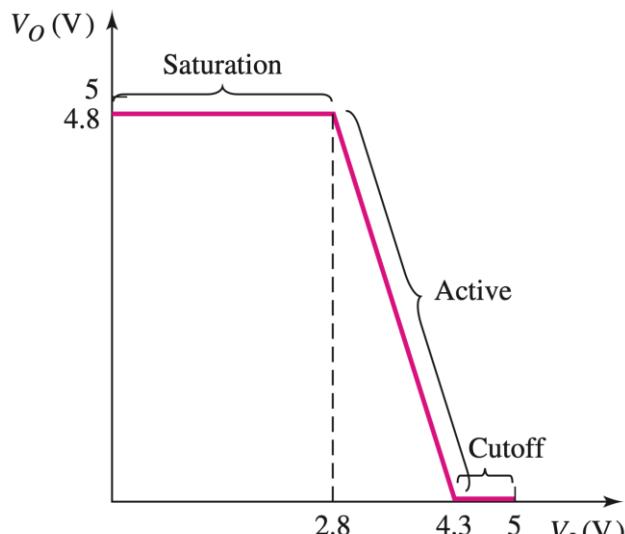
Đặc tính truyền điện áp

- Đặc tính truyền điện áp biểu diễn mối quan hệ giữa điện áp đầu ra ứng với điện áp đầu vào.

- Đặc tính truyền điện áp của transistor giúp quan sát được trạng thái hoạt động của transistor khi biết điện áp vào.
- Đặc tính truyền điện áp của transistor bao gồm:
 - Trạng thái tích cực thuận
 - Bão hòa
 - Khoá



Đặc tính truyền điện áp transistor npn



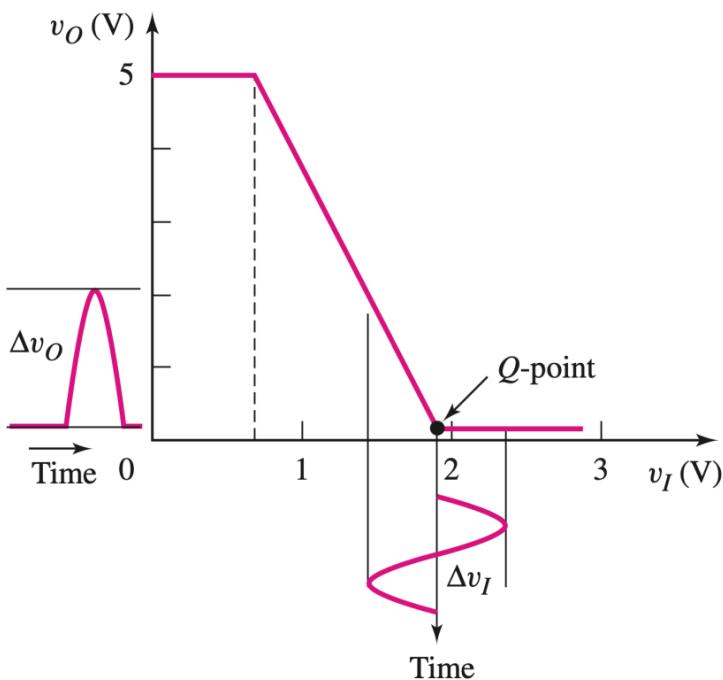
Đặc tính truyền điện áp transistor pnp

Vai trò của đặc tính truyền điện áp: Phân cực transistor

Xét phân cực transistor ở điểm bắt đầu vùng bão hòa, có điểm làm việc tại Q .

- Nửa dương của tín hiệu vào: transistor ở vùng bão hòa, điện áp đầu ra không đổi.

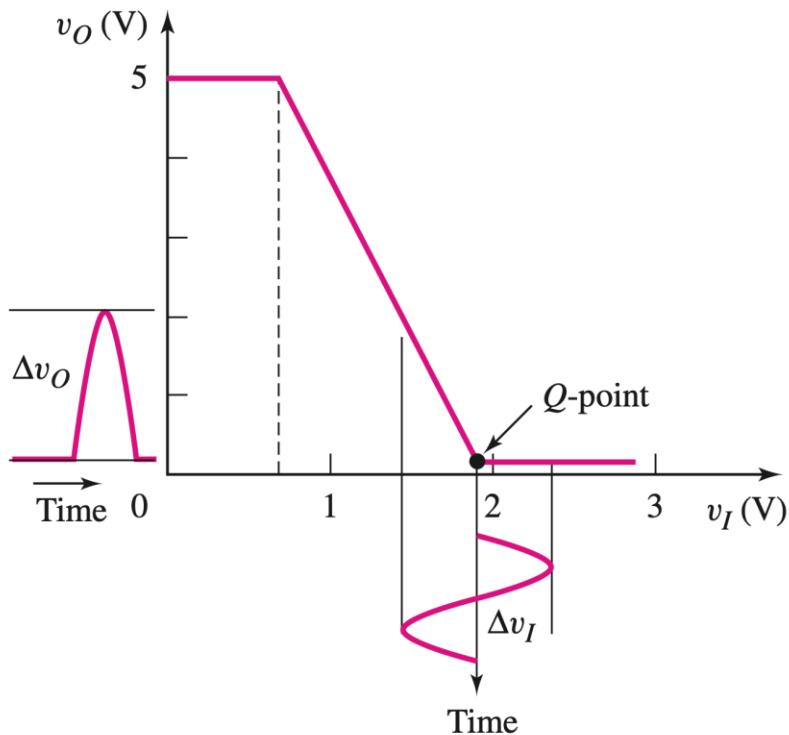
- Nửa âm của tín hiệu vào: transistor ở vùng tích cực, đáp ứng điện áp đầu ra xuất hiện.



Đặc tính truyền điện áp

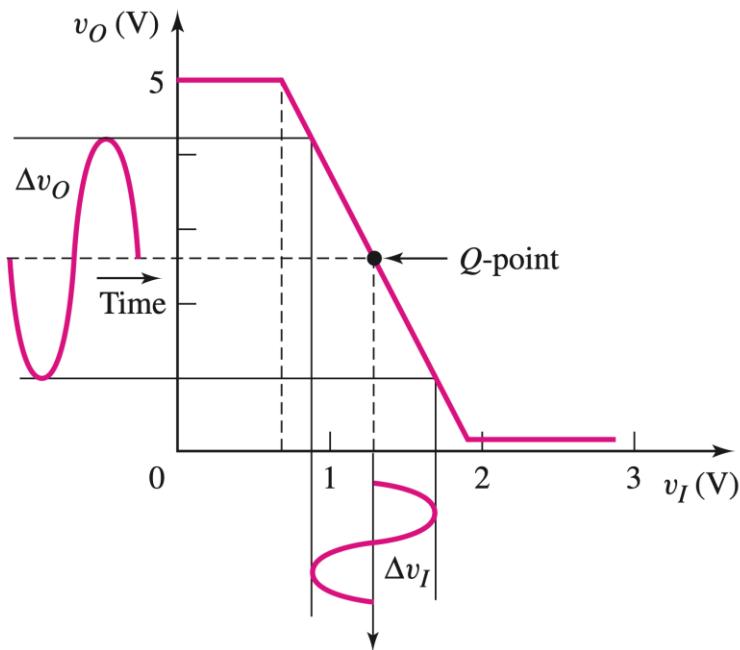
Xét phân cực transistor ở điểm bắt đầu vùng khoá, có điểm làm việc tại Q .

- Nửa dương của tín hiệu vào: transistor ở vùng tích cực, đáp ứng điện áp đầu ra xuất hiện.
- Nửa âm của tín hiệu vào: transistor ở vùng khoá, điện áp đầu ra không đổi.



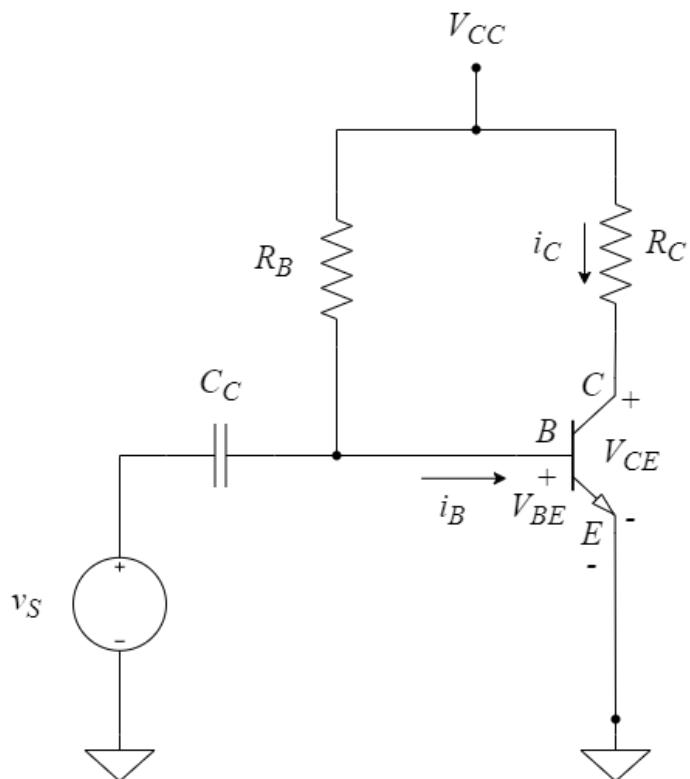
Xét phân cực transistor ở giữa vùng tích cực, có điểm làm việc tại Q :

- Nửa dương của tín hiệu vào: transistor ở vùng tích cực, đáp ứng điện áp đầu ra xuất hiện.
- Nửa âm của tín hiệu vào: transistor ở vùng tích cực, đáp ứng điện áp đầu ra xuất hiện.
 - ⇒ Cần phân cực đúng để tín hiệu đầu ra không bị sai khác so với tín hiệu đầu vào
 - ⇒ Phân cực bằng 1 điện trở hoặc Phân cực bằng 2 điện trở



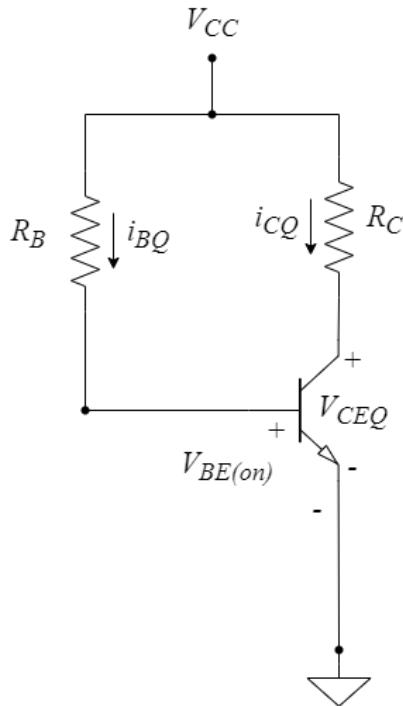
- **Phân cực transistor bằng một điện trở cực B**

Xét mạch transistor npn phân cực như sau:



- Tụ C_C ngăn dòng tín hiệu vào 1 chiều và dẫn tín hiệu xoay chiều
→ Đối với tín hiệu vào 1 chiều, có thể coi tụ C_C là hở mạch

Mạch tương đương:

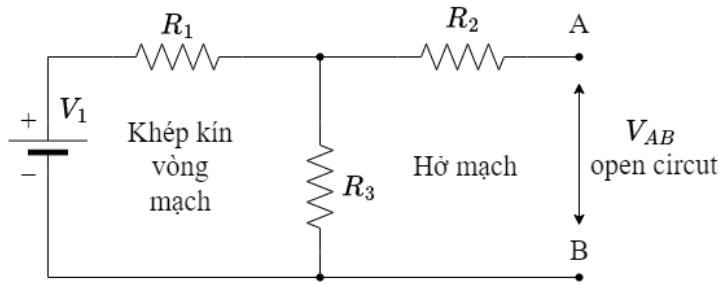


- Dòng I_B tại điểm làm việc được quyết định bởi điện trở R_B .

Định lý Thevenin

- Là một phương pháp phân tích được sử dụng để biến một mạch phức tạp thành mạch tương đương đơn giản chứa một điện trở đơn mắc nối tiếp với một nguồn áp.
- Phát biểu định lý: Bất kỳ một mạch tuyến tính nào có chứa vài điện trở và nguồn áp có thể được thay thế bằng mạch chỉ có duy nhất 1 điện trở và 1 nguồn áp mắc nối tiếp với nhau qua tải.
- Các bước phân tích mạch:
 - Tính điện áp tương đương Thevenin V_{TH}
 - Tính điện trở tương đương Thevenin R_{TH}
 - Vẽ lại mạch tương đương với V_{TH} và R_{TH} mắc nối tiếp với điện trở tải
- **Tính điện áp tương đương Thevenin**

Xét mạch điện sau:



Mở điện trở tải

Tính toán, đo lường điện áp mạch hở.

Điện áp Thevenin tương đương là điện áp hạ trên hai đầu A và B.

$$V_{TH} = V_{AB} = V_{R3}$$

Điện áp tương đương Thevenin:

$$e = \frac{V_1 R_3}{R_1 + R_3}$$

Vẽ lại mạch tương đương:

(Hình vẽ)

- Tính điện trở tương đương Thevenin**

Xét mạch điện với nguồn điện áp ngắn mạch: (Hình mạch)

Mở dòng điện nguồn và ngắn mạch nguồn áp.

Tính toán, đo lường điện trở mạch hở.

Điện trở Thevenin tương đương là điện trở nhin vào từ hai đầu A và B sau khi ngắn mạch các nguồn áp và hở mạch các nguồn dòng.

Ngắn mạch nguồn áp

$$R_{TH} = R_2 \text{ nối tiếp } R_1 // R_3$$

Điện trở tương đương Thevenin:

$$r = R_2 + \frac{R_1 R_3}{R_1 + R_3}$$

Mạch tương đương Thevenin: (Hình mạch)

- **Phân cực transistor bằng hai điện trở**

Xét mạch transistor phân cực bằng R_1, R_2 như sau:

(Hình mạch)

Tụ C_C ngăn dòng tín hiệu vào 1 chiều và dẫn tín hiệu xoay chiều

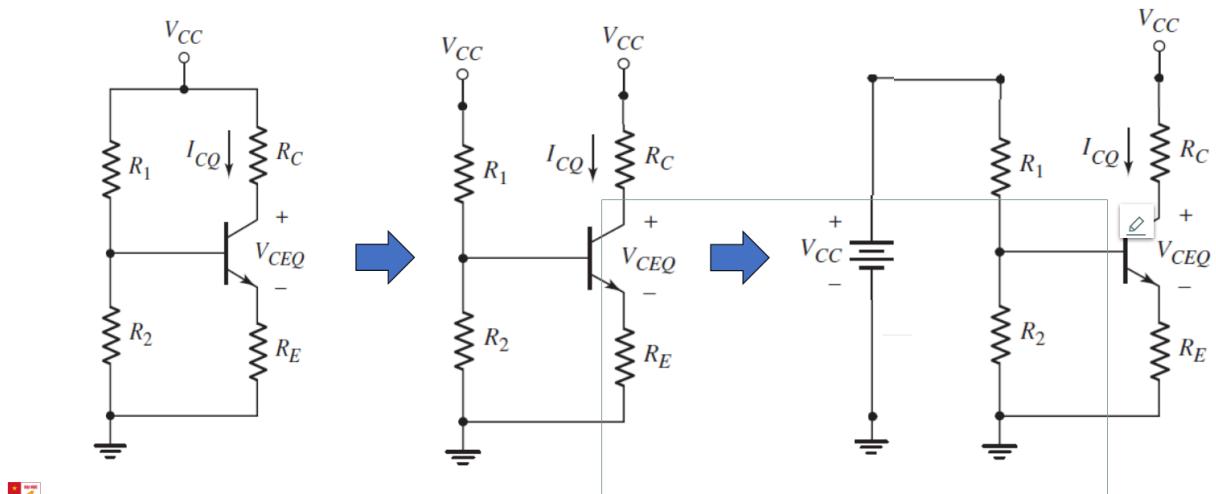
→ Đối với tín hiệu vào 1 chiều, có thể coi tụ C_C là hở mạch

Mạch tương đương đối với tín hiệu vào 1 chiều (Hình mạch)

Để giải mạch tương đương, cần chuyển sang mạch tương đương Thevenin.

(Hình mạch)

- **Cách phân tích mạch tương đương**

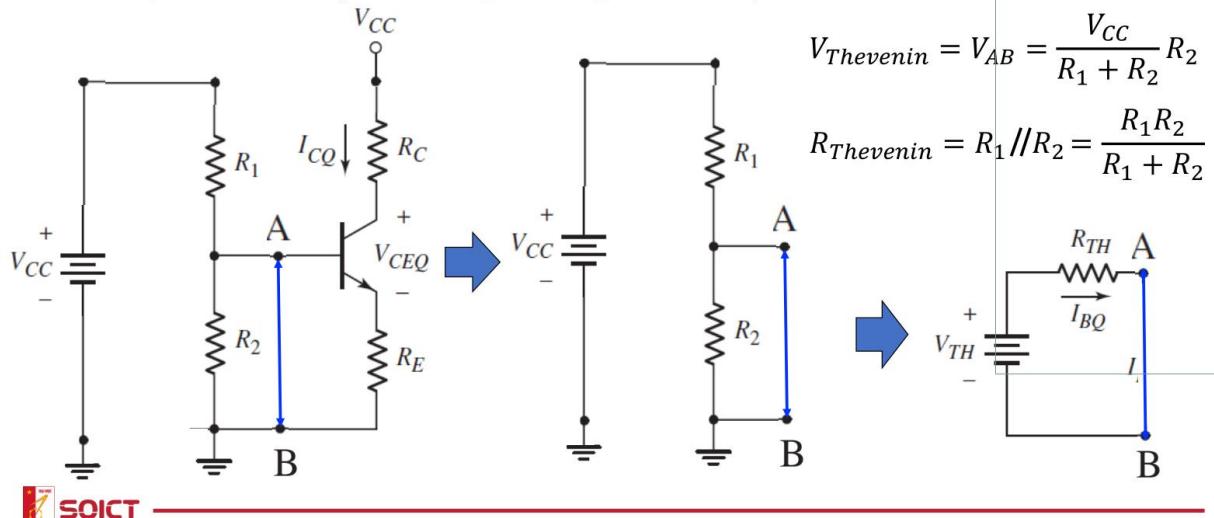


Cắt tải tại A-B

$$V_{Thevenin} = V_{AB} = \frac{V_{CC}}{R_1 + R_2} R_2$$

$$R_{Thevenin} = R_1 // R_2 = \frac{R_1 R_2}{R_1 + R_2}$$

Cách phân tích mạch tương ứng. Cát tại tại A & B



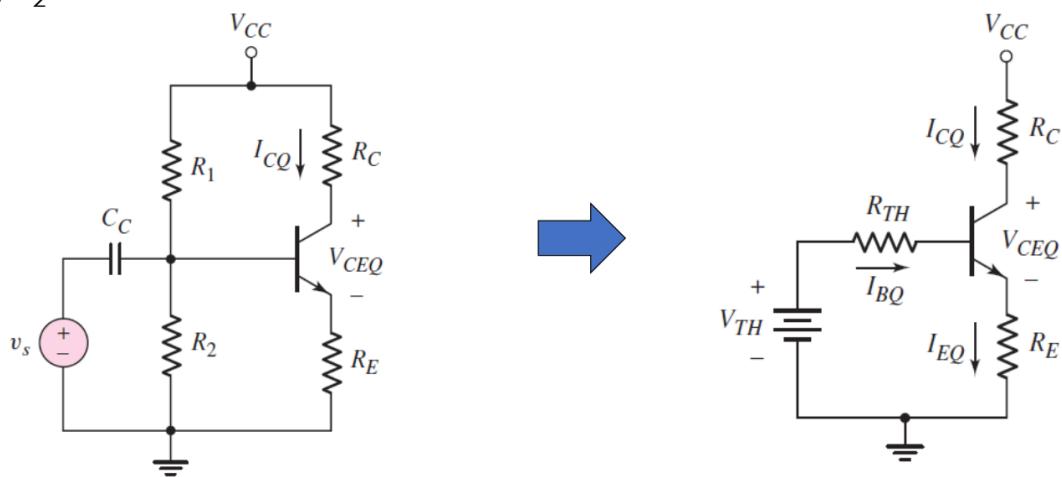
Sau khi áp dụng Thevenin

Mạch transistor phân cực bằng R_1, R_2 :

Mạch Thevenin tương đương:

- Mạch transistor phân cực bằng R_1, R_2

- Mạch Thevenin tương đương:



Giá trị tại điểm làm việc 1 chiều:

$$V_{TH} = I_{BQ}R_{TH} + V_{BE(on)} + I_{EQ}R_E$$

$$I_{EQ} = (1 + \beta)I_{BQ}$$

$$I_{BQ} = \frac{V_{TH} - V_{BE(on)}}{R_{TH} + (1 + \beta)R_E}$$

$$I_{CQ} = \beta I_{BQ} = \frac{\beta(V_{TH} - V_{BE(on)})}{R_{TH} + (1 + \beta)R_E}$$

- Nhận xét**

- Điện trở R_1 và R_2 có thể phân cực transistor trong vùng tích cực bằng cách sử dụng các giá trị điện trở thấp cỡ $k\Omega$.
- Ngược lại, phân cực bằng 1 điện trở đơn cần giá trị điện trở lớn cỡ $M\Omega$.
- Phân cực bằng điện trở R_1 và R_2 , khi β thay đổi, sự thay đổi của I_{CQ} và V_{CE} đã giảm.
- Bổ sung điện trở R_E cũng có khuynh hướng ổn định điểm làm việc Q hơn.
- Để thiết kế điểm làm việc Q ổn định: $I_{CQ} = \beta I_{BQ} = \frac{\beta(V_{TH} - V_{BE(on)})}{R_{TH} + (1+\beta)R_E}$
- Có thể chọn R_{TH} sao cho: $R_{TH} \cong 0.1(1 + \beta)R_E$
- Nếu: $R_{TH} \ll (1 + \beta)R_E$ thì $I_{CQ} \cong \frac{\beta(V_{TH} - V_{BE(on)})}{(1+\beta)R_E}$
- Bởi vì: $\beta \gg 1$

$$\beta/(1 + \beta) \cong 1$$

- Từ đó tính được:

$$I_{CQ} \cong \frac{V_{TH} - V_{BE(on)}}{R_E}$$

3.4 Bài tập minh họa:

Bài 3.1:

- Cho mạch E chung pnp:

$V_{EB(on)} = 0.7V$

$V_{EC(sat)} = 0.2V$

$\beta = 110$

a. Với:

a.1. $V_{BB} = 2V$

a.2. $V_{BB} = 1V$

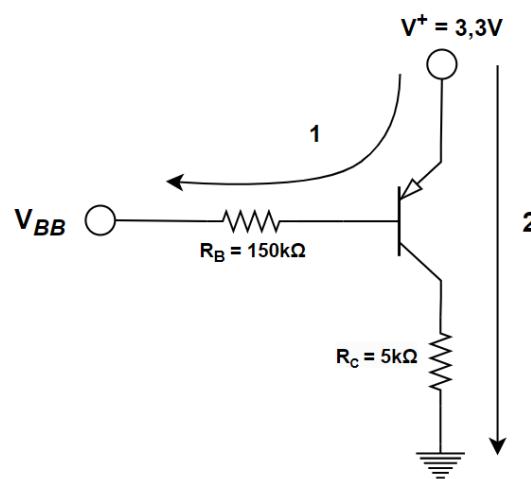
$\rightarrow I_B, I_C, I_E, V_{EC} = ?$

- Đáp án:

a.1. $V_{BB} = 2V$

$\rightarrow I_B = 4\mu A, I_C = 0.44mA, V_{EC} = 1.1V$

a.2. $V_{BB} = 1V$



$\rightarrow I_B = 10.7\mu A, I_C = 0.62mA, V_{EC} = 0.2V$	
--	--

a. Với:

Giả sử Transistor hoạt động ở trạng thái tích cực thuận $\rightarrow V_{EB} = V_{EB}(on) = 0,7V$

a.1. $V_{BB} = 2V$

- Xét vòng mạch 1:

$$I_B = \frac{V^+ - V_{EB} - V_{BB}}{R_B} = \frac{3,3 - 0,7 - 2}{150} = 4\mu A \rightarrow I_C = \beta I_B = 110 \cdot 4 = 0,44mA \rightarrow$$

$$I_E = I_B + I_C = 0,444mA$$

- Xét vòng mạch 2:

$$V_{EC} = V^+ - I_C R_C = 3,3 - 0,44 \cdot 5 = 1,1V$$

- Kết luận: $\begin{cases} I_B = 4\mu A \\ I_C = 0,44mA \\ I_E = 0,444mA \\ V_{EC} = 1,1V \end{cases}$

a.2. $V_{BB} = 1V$

- Xét vòng mạch 1:

$$I_B = \frac{V^+ - V_{EB} - V_{BB}}{R_B} = \frac{3,3 - 0,7 - 1}{150} = 0,01mA \rightarrow I_C = \beta I_B = 110 \cdot 0,01 = 1,1mA$$

- Xét vòng mạch 2: :

$$V_{EC} = V^+ - I_C R_C = 3,3 - 1,1 \cdot 77,5 = -2,2 < 0$$

\rightarrow Transistor hoạt động ở trạng thái bão hòa

$$\rightarrow V_{EC} = V_{EC}(sat) = 0,2V$$

$$\rightarrow I_C = \frac{V^+ - V_{EC}}{R_C} = \frac{3,3 - 0,2}{5} = 0,62mA$$

$$\rightarrow I_E = I_C + I_B = 0,62 + 0,01 = 0,63mA$$

- Kết luận: $\begin{cases} I_B = 0,01\mu A \\ I_C = 0,62mA \\ I_E = 0,63mA \\ V_{EC} = 0,2V \end{cases}$

Bài 3.2:

- Đề bài: Cho mạch điện:

$$V_{BE(on)} = 0,7V$$

$$V_{CE(sat)} = 0,2V$$

$$\beta = 50$$

- a. Với:

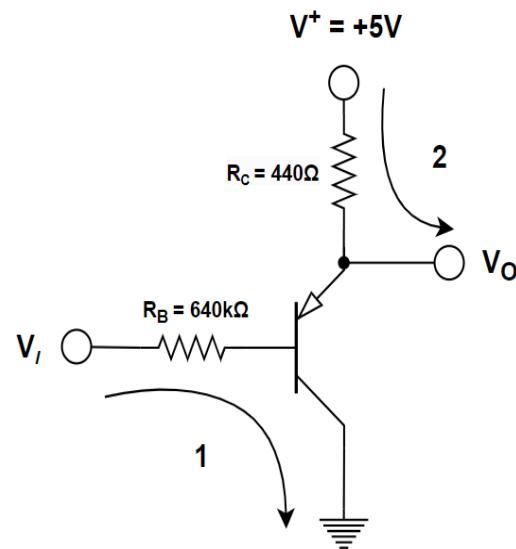
a.1. $V_I = 0,2V$

a.2. $V_I = 3,6V$

$\rightarrow V_O, I_B, I_C, P?$

- b. Với $V_{BC} = 0$

$\rightarrow V_I, P?$



- a. Với:

a.1. $V_I = 0,2V$

- Xét vòng mạch 1:

$$V_I < V_{BE(on)} \rightarrow \text{tranzistor khóa} \rightarrow I_B = I_C = I_E = 0A$$

- Xét vòng mạch 2:

$$V_O = V^+ = 5V$$

$$\rightarrow P = 0W$$

a.2. $V_I = 3,6V$

- Giả sử Transistor hoạt động ở trạng thái tích cực thuận $\rightarrow V_{EB} = V_{EB(on)} = 0,7V$

- Xét vòng mạch 1:

$$I_B = \frac{V_I - V_{BE}}{R_B} = 4,53mA$$

$$\rightarrow I_C = \beta I_B = 226.5mA$$

- Xét vòng mạch 2:

$$V_O = V^+ - I_C R_C = -94,66V < 0 \rightarrow \text{tranzistor bão hòa} \rightarrow V_O = V_{CE(sat)} = 0,2V$$

$$\rightarrow I_C = \frac{V^+ - V_O}{R_C} = 10,9mA$$

$$\rightarrow P = I_B V_{BE} + I_C V_{CE} = 5,351mW$$

b.

- Giả sử Transistor hoạt động ở trạng thái tích cực thuận $\rightarrow V_{BE} = V_{BE(on)} = 0,7V$
- $V_{BC} = 0 \rightarrow V_{BE} = V_O = 0,7V$
- Xét vòng mạch 1:
$$I_B = \frac{V_I - V_{BE}}{R_B} \quad (1)$$
- Xét vòng mạch 2:
$$I_B = \frac{I_C}{\beta} = \frac{V^+ - V_O}{\beta R_C} \quad (2)$$

$$(1)(2) \rightarrow V_I = \frac{V^+ - V_O}{\beta R_C} R_B + V_{BE} = 0,825V$$

$$P = I_B V_{BE} + I_C V_O = \frac{V^+ - V_O}{R_C} V_O = 6,98mW$$

Bài 3.3:

- Đề bài: Cho mạch điện như hình vẽ:**

$$V_{BE(on)} = 0,7V$$

$$\beta = 75$$

- Tính toán các đặc tính của mạch điện.
- Viết phương trình đường tải V_{CE}

- Đáp án:**

- Đặc tính của mạch điện:**

$$I_B = 2,665\mu A$$

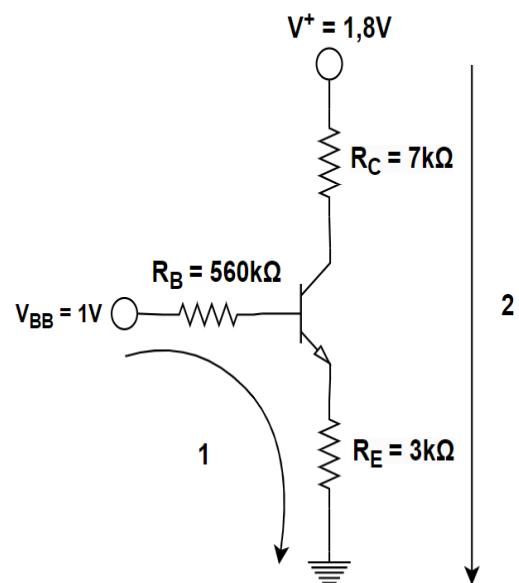
$$I_C = 0,2mA$$

$$I_E = 0,203mA$$

$$V_{CE} = 1,59V$$

- Phương trình đường tải:**

$$V_{CE} = 3,6 - I_C(10,04)$$



- Giả sử Transistor hoạt động ở trạng thái tích cực thuận $\rightarrow V_{BE} = V_{BE(on)} = 0,7V$
- Xét vòng mạch 1:
$$I_B = \frac{V_{BB} - V_{BE} - V^-}{R_B + (1+\beta)R_E} = 2,665\mu A$$

$$\rightarrow I_C = \beta I_B = 0,2mA$$

$$\rightarrow I_E = I_B + I_C = 0,203mA$$
- Xét vòng mạch 2:

$$V_{CE} = V^+ - R_C I_C - R_E I_E - V^- = 1,59V \rightarrow \text{Phương trình đường tải: } V_{CE} = 3,6 - I_C (10,04 \cdot 10^3)$$

Bài 3.4:

- Cho mạch như hình vẽ, biết:

$$V_{BE(on)} = 0,7V$$

$$V_C = 2,27V$$

$$\rightarrow I_B, I_C, I_E, \beta, \alpha = ?$$

- Đáp án:

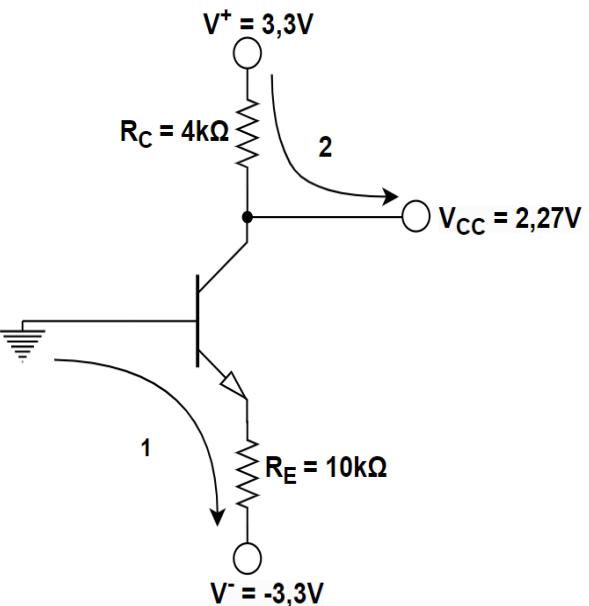
$$I_B = 2,5\mu A$$

$$I_C = 0,2575mA$$

$$I_E = 0,26mA$$

$$\beta = 103$$

$$\alpha = 0,9903846154$$



- Giả sử Transistor hoạt động ở trạng thái tích cực thuận $\rightarrow V_{BE} = V_{BE(on)} = 0,7V$
- Xét vòng mạch 1:

$$I_C = \frac{V^+ - V_C}{R_C} = 0,2575mA$$

- Xét vòng mạch 2:

$$I_E = \frac{-(V_{BE} + V^-)}{R_E} = 0,26mA$$

$$\rightarrow \frac{I_C}{I_E} = \frac{103}{104} = \frac{\beta}{\beta+1} \rightarrow \beta = 103$$

$$\rightarrow I_B = \frac{I_C}{\beta} = 2,5\mu A$$

$$\rightarrow \alpha = \frac{I_C}{I_E} = 0,9903846154$$

Bài 3.5:

- Cho mạch như hình vẽ, biết:

$$V_{EB(on)} = 0,7V$$

$$\beta = 85$$

$$\rightarrow I_B, I_C, I_E, V_{EC}?$$

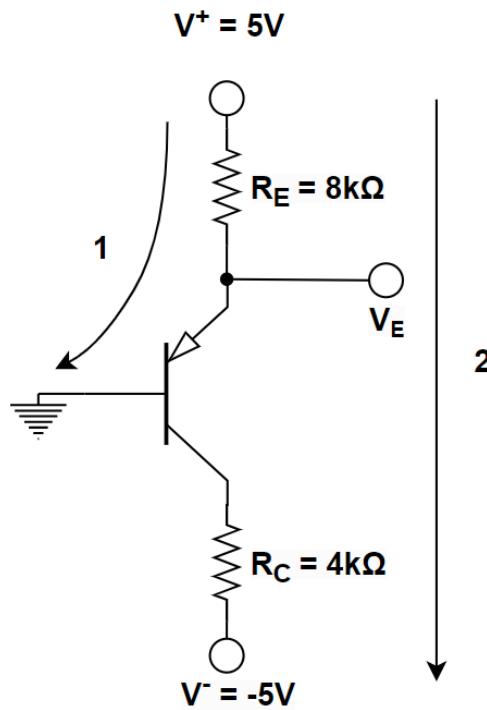
- Đáp án:

$$I_B = 6,25\mu A$$

$$I_C = 0,531mA$$

$$I_E = 0,5375mA$$

$$V_{EC} = 3,575V$$



- Giả sử Transistor hoạt động ở trạng thái tích cực thuận $\rightarrow V_{EB} = V_{EB(on)} = 0,7V$
- Xét vòng mạch 1:

$$I_E = \frac{V^+ - V_{EB}}{R_E} = 0,5375mA$$

$$\rightarrow I_B = \frac{I_E}{1+\beta} = 6,25\mu A$$

$$\rightarrow I_C = I_E - I_B = 0,531mA$$

- Xét vòng mạch 2:

$$V_{EC} = V^+ - I_E R_E - I_C R_C - V^- = 3.576V$$

Bài 3.6:

- Thiết kế mạch B chung như hình vẽ đê:

$$I_{EQ} = 0,125mA$$

$$V_{ECQ} = 2,2V$$

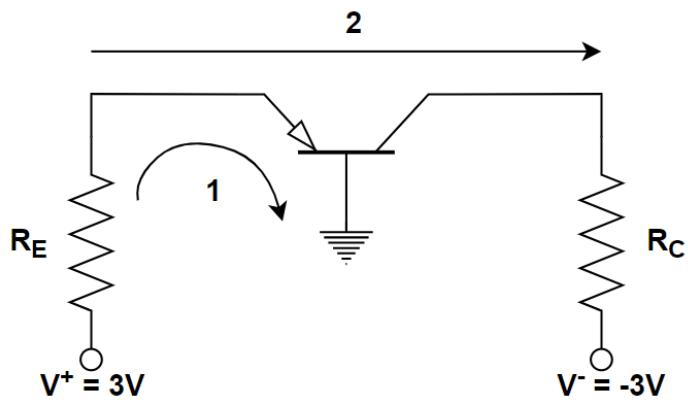
$$\beta = 110$$

$$V_{EB}(on) = 0,7V$$

- Đáp án:

$$R_E = 18,4k\Omega$$

$$R_C = 12,1k\Omega$$



- Giả sử Transistor hoạt động ở trạng thái tích cực thuận $\rightarrow V_{EB} = V_{EB}(on) = 0,7V$
- Xét vòng mạch 1:

$$R_E = \frac{V^+ - V_{EB}}{I_{EQ}} = 18,4k\Omega$$

- Xét vòng mạch 2:

$$I_{CQ} = \frac{\beta}{\beta+1} I_{EQ} = \frac{55}{444} mA$$

$$R_C = \frac{V^+ - I_{EQ} R_E - V_{ECQ} - V^-}{I_{CQ}} = 12,1k\Omega$$

Bài 3.7:

- Thiết kế mạch điện transistor pnp như hình:

$$V_{BE}(on) = 0,7V$$

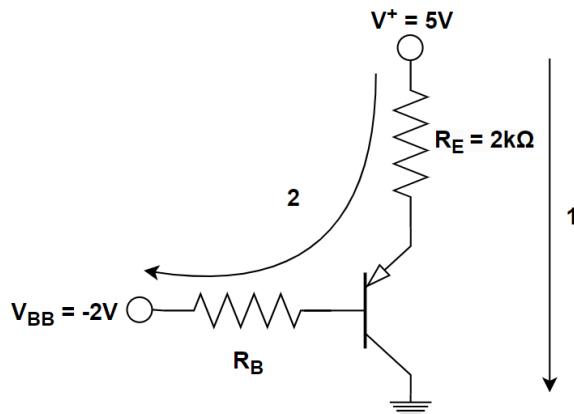
$$V_{ECQ} = 2,5V$$

$$R_E = 2k\Omega$$

$$\beta = 60$$

- Đáp án:

$$R_B = 185k\Omega$$



- Giả sử Transistor hoạt động ở trạng thái tích cực thuận $\rightarrow V_{BE} = V_{BE}(on) = 0,7V$

- Xét vòng mạch 2:

$$I_E = \frac{V^+ - V_{ECQ}}{R_E} = 1,25mA$$

$$I_B = \frac{I_E}{1+\beta} = \frac{5}{244} mA$$

- Xét vòng mạch 1:

$$R_B = \frac{V^+ - I_E R_E - V_{BE} - V_{BB}}{I_B} = 185,44k\Omega$$

Bài 3.8:

- Cho mạch điện phân cực ổn định có:

$V_{BE(on)} = 0,7V$

$R_C = 10k\Omega$

$R_E = 2k\Omega$

$\beta = 150$

$V_o = 0V$

$\rightarrow I_{CQ}, V_{CEQ}$?

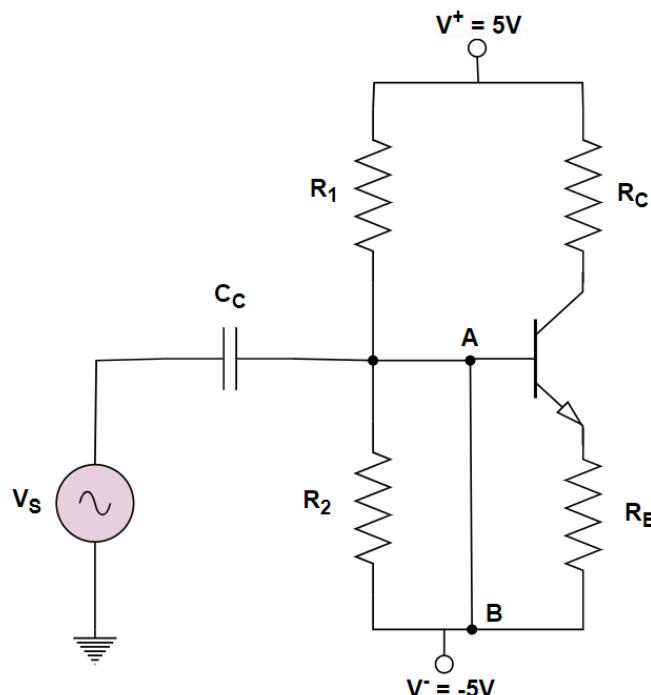
- Đáp án:

$V_{CEQ} = 3,99V$

$I_{CQ} = 0,5mA$

$R_2 = 36,9k\Omega$

$R_1 = 167k\Omega$



- Giả sử Transistor hoạt động ở trạng thái tích cực thuận

$$\rightarrow V_{BE} = V_{BE}(on) \\ = 0,7V$$

- Xét vòng mạch 1:

$$I_{CQ} = \frac{V^+ - V_O}{R_C} = 0,5mA$$

$$\rightarrow I_{BQ} = \frac{I_{CQ}}{\beta} = \frac{1}{300}mA$$

$$\rightarrow I_{EQ} = I_{BQ} + I_{CQ} \\ = \frac{151}{300}mA$$

- Xét vòng mạch 2:

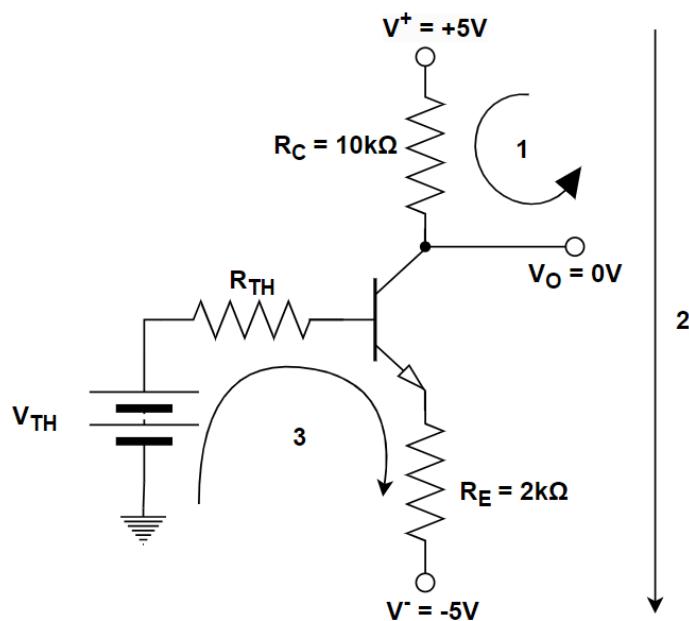
$$V_{CEQ} = V^+ - I_{CQ}R_C \\ - I_{EQ}R_E \\ - V^- \\ = 3,99V$$

- Do mạch phân cực ổn định:

$$\rightarrow R_{TH} = 0,1(1 + \beta)R_E \\ = 30,2k\Omega$$

- Xét vòng mạch 3:

$$V_{TH} = R_{TH}I_B + V_{BE} \\ + I_{EQ}R_E \\ + V^- \\ = -3,19$$



Mạch tương đương Thevenin:

Bài 3.9:

- Cho mạch điện như hình vẽ:

$$\beta = 120$$

$$R_{TH} = 200\text{k}\Omega$$

$$I_{CQ} = 0.15\text{mA}$$

$$V_{BE(on)} = 0.7\text{V}$$

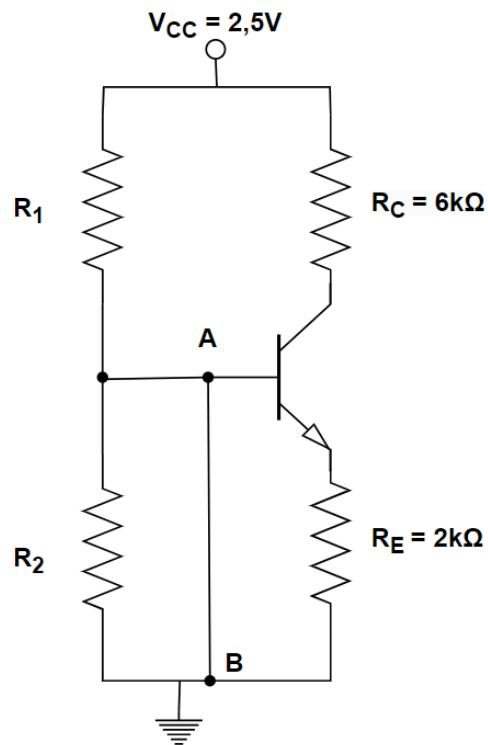
Tìm: V_{CEQ} ?

- Đáp án:

$$V_{CEQ} = 1.30\text{V}$$

$$I_{BQ} = 1.25\mu\text{A}$$

$$I_{EQ} = 0.15125\text{mA}$$



Giả sử Transistor hoạt động ở trạng thái tích cực thuận

$$\rightarrow V_{BE} = V_{BE(on)} = 0.7\text{V}$$

$$I_{BQ} = \frac{I_{CQ}}{\beta} = 1.25\mu\text{A}$$

$$\rightarrow I_{EQ} = I_{BQ} + I_{CQ} = 0.15125\text{mA}$$

- Xét vòng mạch 1:

$$V_{TH}$$

$$= I_{BQ}R_{TH} + V_{BE}$$

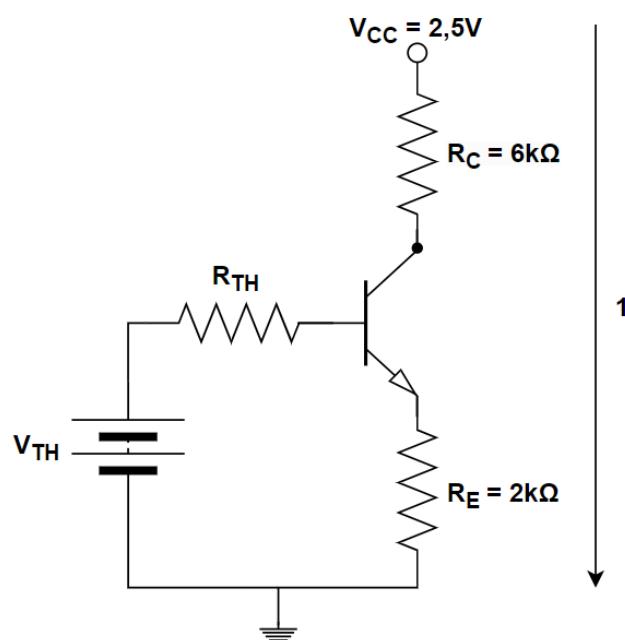
$$+ I_{EQ}R_E = 1.2525\text{V}$$

- Xét vòng mạch 2:

$$V_{CEQ} = V_{CC} - I_{CQ}R_C$$

$$- I_{EQ}R_E$$

$$= 1.3\text{V}$$



Mạch tương đương Thevenin

Bài 3.10:

- a. Thiết kế mạch phân cực ổn định có:

$$V_{BE(on)} = 0,7V$$

$$I_{CQ} = 0,8mA$$

$$V_{CEQ} = 5V$$

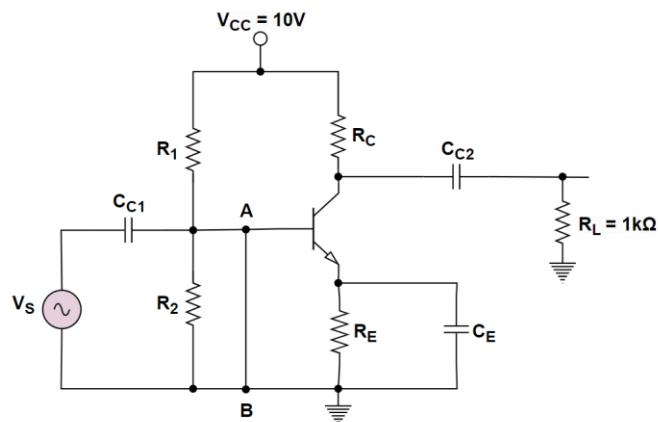
$$\beta = 100$$

- b. Sử dụng kết quả phần a, với:

$$75 \leq \beta \leq 150$$

Tìm sự thay đổi của I_{CQ} ?

- c. Làm lại phần a và b với $R_E = 1k\Omega$



a.

$$I_{BQ} = \frac{I_{CQ}}{\beta} = \frac{0,8\mu A}{100} = 8\mu A \rightarrow I_{EQ}$$

$$= 0,808mA$$

- Xét vòng mạch 1:

$$\rightarrow R_C$$

$$= \frac{V_{CC} - V_{CEQ} - I_{EQ}R_E}{I_{CQ}}$$

$$= 5,75k\Omega$$

- Mạch phân cực ổn định:

$$\rightarrow R_{TH} = 0,1(1 + \beta)R_E$$

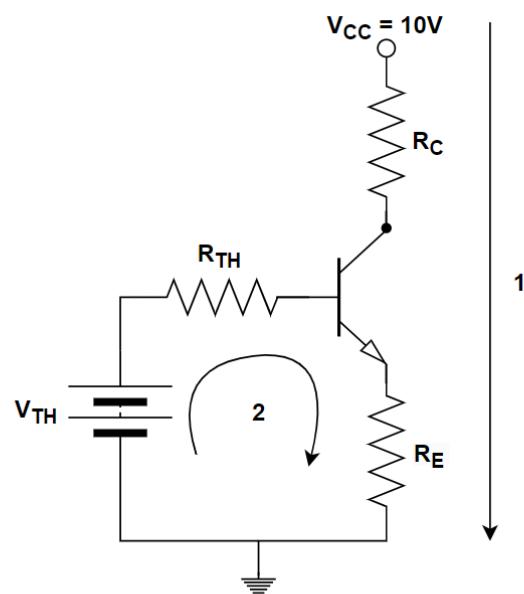
$$= 5,05k\Omega$$

- Xét vòng mạch 2:

$$\rightarrow V_{TH}$$

$$= V_{BE} + I_{BQ}R_{TH}$$

$$+ I_{EQ}R_E = 1,1444V$$



Mạch tương đương Thevenin

$$\begin{cases} V_{TH} = \frac{10R_2}{R_1 + R_2} = 1,1444 \\ R_{TH} = \frac{R_1 R_2}{R_1 + R_2} = 5,05 \\ \rightarrow \begin{cases} R_1 = 44,1k\Omega \\ R_2 = 5,7k\Omega \end{cases} \end{cases}$$

b.

$$\beta = 75$$

$$\rightarrow \begin{cases} I_{BQ} = 0,01mA \\ I_{CQ} = 0,75mA \\ V_{CEQ} = 5,3075V \end{cases}$$

$$\rightarrow \%Change = 6,25\%$$

$$\beta = 150$$

$$\rightarrow \begin{cases} I_{BQ} = 5,46\mu A \\ I_{CQ} = 0,82mA \\ V_{CEQ} = 4,87V \end{cases}$$

$$\rightarrow \%Change = 2,5\%$$

c.

$$R_E = 1k\Omega$$

$$\rightarrow \begin{cases} R_C = 5,24k\Omega \\ R_{TH} = 10,4k\Omega \\ V_{TH} = 1,5888V \end{cases}$$

$$\rightarrow \begin{cases} R_C = 5,24k\Omega \\ R_1 = 63,6k\Omega \\ R_2 = 12k\Omega \end{cases}$$

$$\beta = 75$$

$$\rightarrow \begin{cases} I_{BQ} = 8\mu A \\ I_{CQ} = 0,6mA \\ V_{CEQ} = 6,248V \end{cases}$$

$$\rightarrow \%Change = 25\%$$

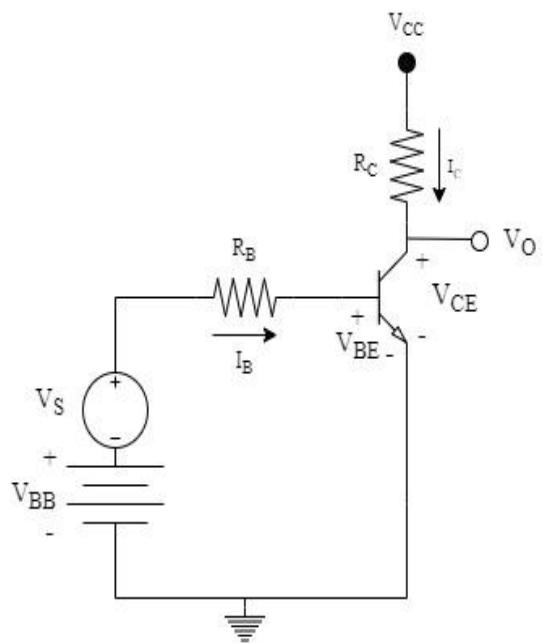
$$\beta = 150$$

$$\rightarrow \begin{cases} I_{BQ} = 5,52\mu A \\ I_{CQ} = 0,828mA \\ V_{CEQ} = 4,8V \end{cases}$$

$$\rightarrow \%Change = 3,5\%$$

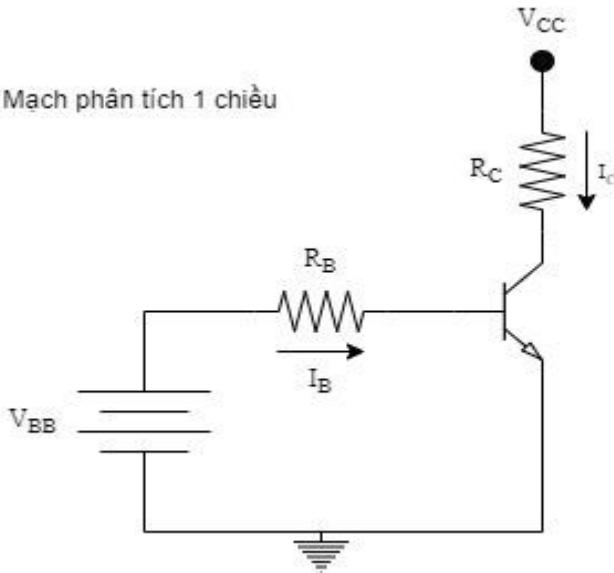
Bài tập 3.11: cho mạch khuếch đại hình bên với các thông số như sau transistor như sau:

- $\beta = 150, V_{BE(ON)} = 0.7V, V_A = 150V$
- $V_{CC} = 5V, V_{BB} = 1.025V$
- $R_B = 100k\Omega, R_C = 6k\Omega$
- Tìm các tham số tín hiệu nhỏ mạch π lai: g_m, r_π và r_o
($g_m = 19.75mA/V, r_\pi = 8k\Omega, r_o = 308k\Omega$)
- Tìm hệ số khuếch đại điện áp tín hiệu nhỏ $A_V = \frac{V_O}{V_S}$ ($A_V = -8.17$)



- Phân tích 1 chiều:

3.11: Mạch phân tích 1 chiều



Giả sử transistor hoạt động ở chế độ tích cực thuận:

$$I_B = \frac{V_{BB} - V_{BE(ON)}}{R_B} = \frac{1.025 - 0.7}{100k\Omega} = 3.25\mu A$$

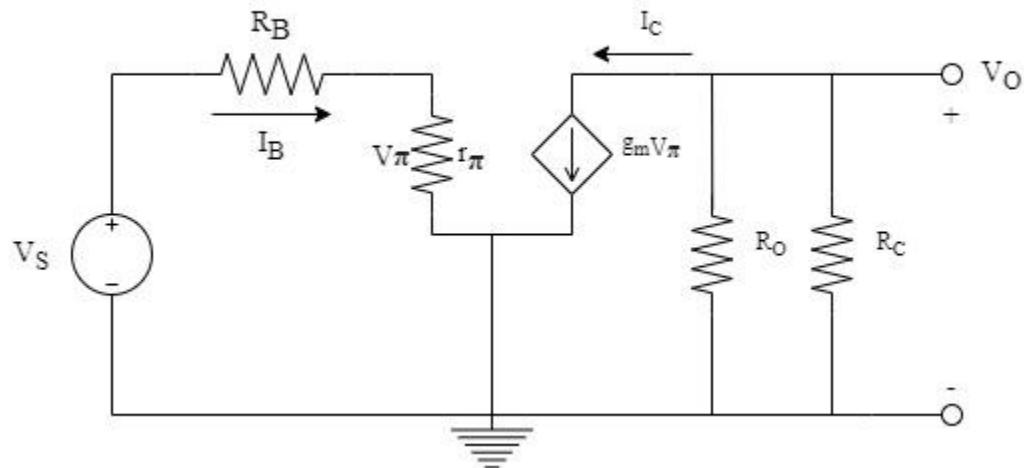
$$I_C = \beta I_B = 0.4875mA$$

$$V_{CE} = V_{CC} - I_C R_C = 5 - 0.4875 \times 6 = 2.075V > V_{BE(ON)}$$

⇒ Transistor hoạt động ở chế độ tích cực thuận

- Phân tích xoay chiều

3.11:Mạch phân tích xoay chiều



$$g_m = \frac{I_{CQ}}{V_T} = \frac{0.4875}{0.026} = 18.75 \text{ mA/V}$$

$$r_\pi = \frac{V_T}{I_{BQ}} = \frac{0.026}{3.25\mu\text{A}} = 8 \text{ k}\Omega$$

$$R_O = \frac{V_A}{I_{CQ}} = \frac{150}{0.4875 \text{ mA}} = 307.7 \text{ k}\Omega$$

Hệ số khuếch đại :

$$A_V = \frac{V_O}{V_S} = -g_m \times (R_O // R_C) \times \frac{r_\pi}{r_\pi + R_B} = -18.75 \times \frac{6 \times 307.7}{6 + 307.7} \times \frac{8}{8 + 100} = -8.17$$

Bài 3.12: Cho mạch khuếch đại như hình:

- $V^+ = 3.3V, V_{BB} = 2.455V$
- $R_B = 80k\Omega, R_C = 7k\Omega$

- Các thông số của transistor:

$$\beta = 110V, V_{EB(ON)} = 0.7V, V_A = 80V$$

a, Tìm I_{CQ} và V_{ECQ} ($I_{CQ} = 0.2mA, V_{ECQ} = 1.9V$)

b, Tìm g_m, r_π và r_o

$$(g_m = 7.692mA/V, r_\pi = 14.3k\Omega, r_o = 400k\Omega)$$

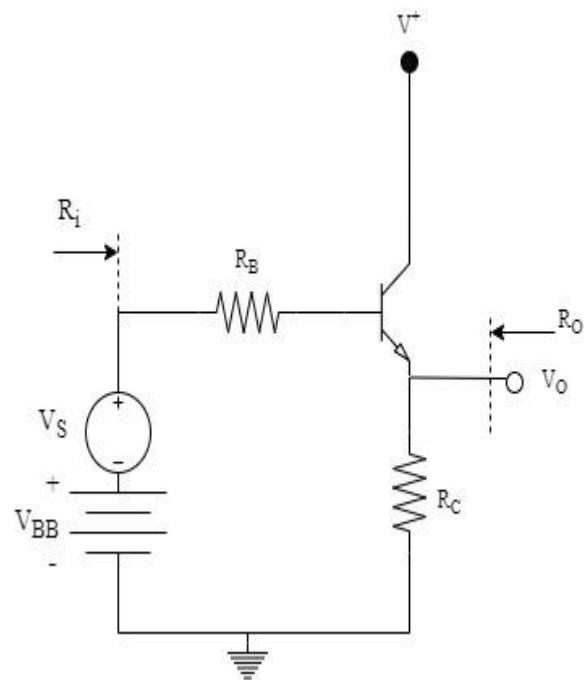
c, Tìm hệ số khuếch đại điện áp tín hiệu nhỏ

$$A_V = \frac{V_o}{V_s} \quad (\text{AV} = -8.02)$$

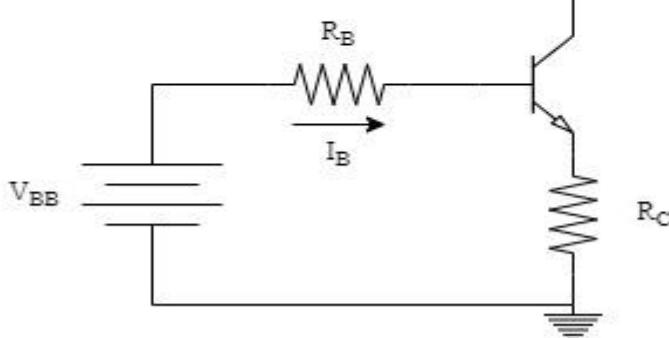
d, Tìm điện trở vào và ra tín hiệu nhỏ R_i và R_o

tương ứng

$$(R_i = 94.3k\Omega, R_o = 6.88k\Omega)$$



3.12: Mạch phân tích 1 chiều



a, Phân tích 1 chiều

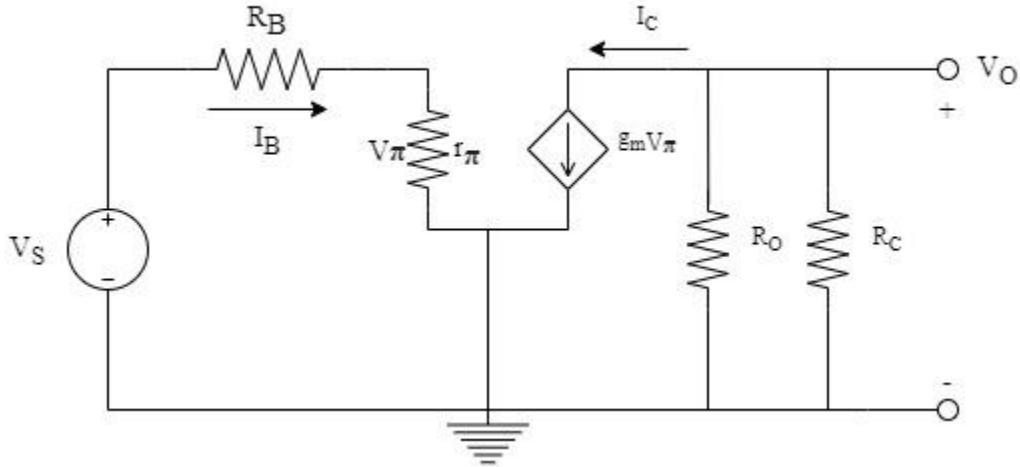
$$I_B = \frac{V^+ - V_{BE(ON)} - V_{BB}}{R_B} = \frac{3.3 - 0.7 - 2.455}{80k\Omega} = 1.8125\mu A$$

$$I_C = \beta I_B = 0.2mA$$

$$V_{CE} = V^+ - I_C R_C = 3.3 - 0.2 \times 7 = 1.9 V$$

b, Phân tích xoay chiều

3.12: Mạch phân tích xoay chiều



$$g_m = \frac{I_{CQ}}{V_T} = \frac{0.2}{0.026} = 7.7mA$$

$$r_\pi = \frac{V_T}{I_{BQ}} = \frac{0.026}{1.8125\mu A} = 19.3k\Omega$$

$$R_O = \frac{A_V}{I_{CQ}} = \frac{80}{0.2mA} = 400k\Omega$$

c, $A_V = \frac{V_O}{V_S} = -g_m \times (R_O // R_C) \times \frac{r_\pi}{r_\pi + R_B} = 7.7 \times \frac{400 \times 7}{400 + 7} \times \frac{19.3}{19.3 + 80} = -8.03$

d, $R_I = R_B + r_\pi = 80 + 14.3 = 94.3k\Omega$

$$R_O = R_C // R_O = \frac{400 \times 7}{400 + 7} = 6.88k\Omega$$

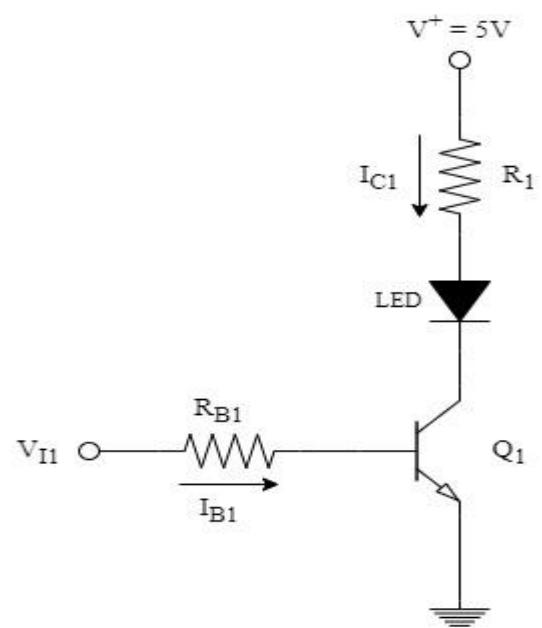
Bài tập 3.13: Thiết kế mạch điều khiển đèn, đèn sáng

khi $I_{C1} = 15mA$. Khi $V_{II} = 5V$ thì $I_{C1}/I_{B1} = 50$

Sử dụng transistor có các thông số:

$\beta = 80, V_{BE(ON)} = 0.7V, V_{CE(sAT)} = 0.2V, V_\gamma = 1.5V$

Đáp án: $R_1 = 220\Omega, R_{B1} = 14.3k\Omega$



Với $V_I = V^+ \Rightarrow$ Mạch bão hòa
 $\Rightarrow V_{CE} = V_{CE(SAT)} = 0.2V$

Ta có :

$$R_1 = \frac{V^+ - V_\gamma - V_{CE}}{I_{C1}} = \frac{5 - 1.5 - 0.2}{15mA} = 0.2k\Omega$$

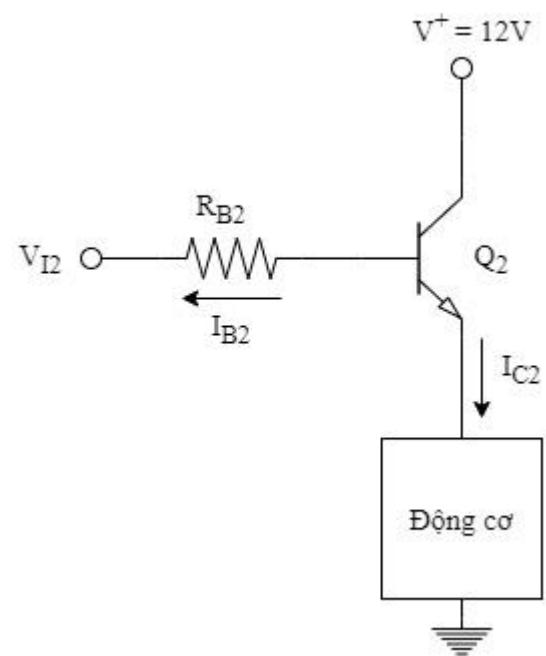
$$I_{B1} = \frac{I_{C1}}{\beta} = 0.3mA$$

$$R_{B1} = \frac{V_{I1} - V_{BE(ON)}}{I_{B1}} = \frac{5 - 0.7}{0.3} = 14.3k\Omega$$

Bài 3.14: Thiết kế mạch điều khiển động cơ, động cơ chạy khi $I_{C2} = 2A$. Khi $V_{I2} = 0V$ thì $I_{C2}/I_{B2} = 25$
Giả thiết sử dụng transistor có thông số:

$$\beta = 40, V_{EC(SAT)} = 0.2V, V_{EB(ON)} = 0.7V$$

Đáp án: $R_{B2} = 141\Omega$



$$V_{I2} = 0 \Rightarrow \text{transistor bão hòa}$$

$$\Rightarrow V_{CE} = V_{CE(SAT)} = 0.2V$$

Ta có:

$$I_{B2} = \frac{I_{CE}}{\beta} = 0.08A$$

$$R_{B2} = \frac{V^+ - V_{BE(ON)} - V_{I2}}{I_{B2}} = \frac{12 - 0.7 - 0}{0.08} = 141.25\Omega$$

Bài 3.16:

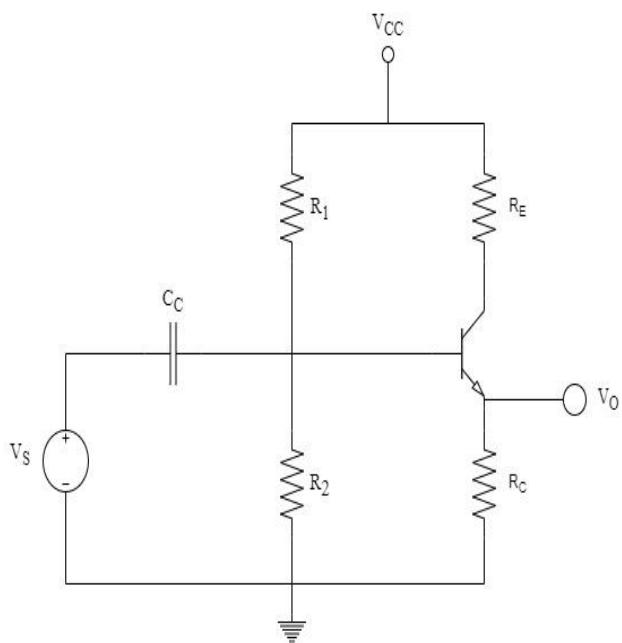
Cho mạch như hình vẽ:

$$\beta = 100, R_1 = 33k\Omega, R_2 = 50k\Omega, V_A = \infty$$

- Vẽ điểm làm việc Q trên đường tải một chiều
- Tìm hệ số khuếch đại điện áp tín hiệu nhỏ
- Tìm dải hệ số khuếch đại điện áp nếu R_1 và R_2 thay đổi $\pm 5\%$

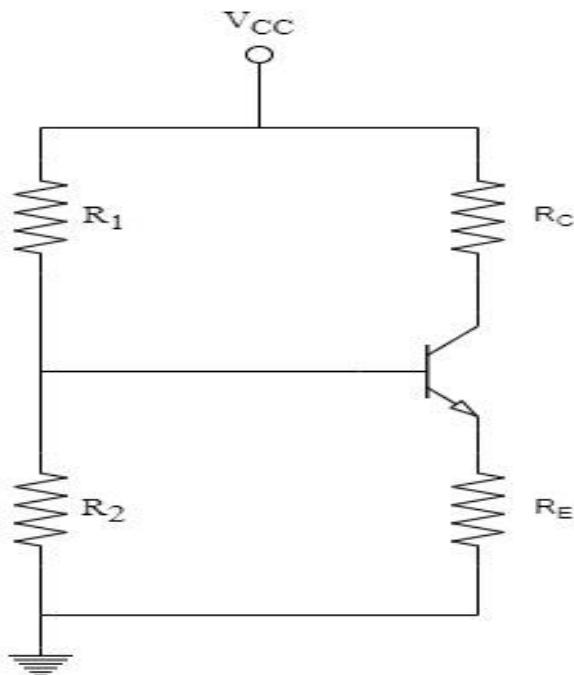
Đáp án:

- $I_{CQ} = 0.506mA, V_{CEQ} = 1.78V$
- $A_V = -1.884$
- $1.871 \leq |A_V| \leq 1.895$



a, Phân tích 1 chiều

3.16: Mạch phân tích 1 chiều

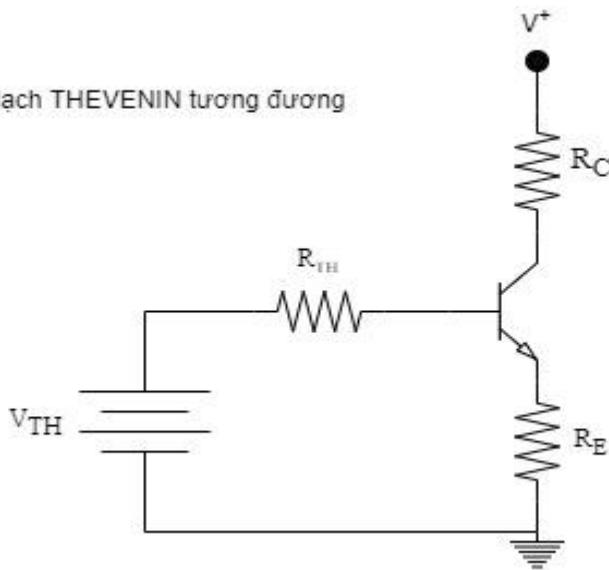


$$R_{TH} = \frac{R_1 \times R_2}{R_1 + R_2} = \frac{33 \times 50}{33 + 50} = 19.88k\Omega$$

$$V_{TH} = \frac{V_{CC} \times R_2}{R_1 + R_2} = \frac{3.3 \times 50}{33 + 50} = 1.988V$$

- Mạch Thevenin tương đương

3.16: Mạch THEVENIN tương đương



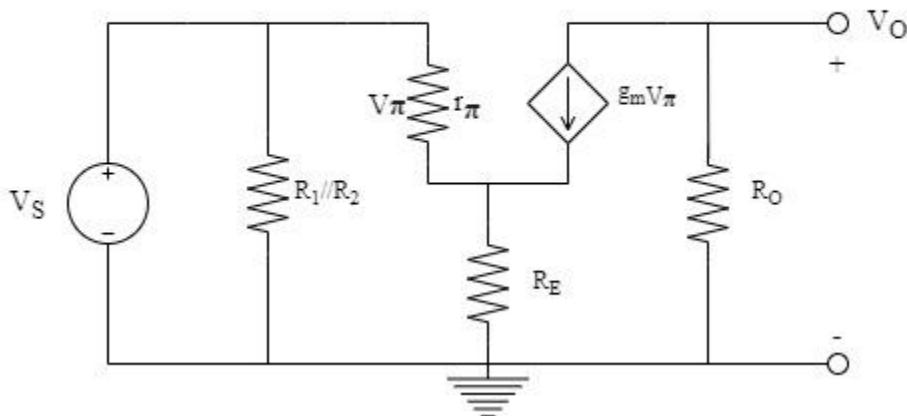
$$I_{BQ} = \frac{V_{CC} - V_{BE(ON)} - V_{TH}}{R_{TH} + (1 + \beta)R_E} = \frac{3.3 - 0.7 - 1.988}{(19.88 + 101 \times 1)k\Omega} = 5.06\mu A$$

$$\Rightarrow I_{CQ} = \beta I_{BQ} = 0.506mA$$

$$V_{EC} = V_{CC} - I_C R_C - \frac{\beta + 1}{\beta} I_C R_E = 3.3 - 0.506 \times 2 - \frac{51}{50} \times 0.506 \times 1 = 1.78V$$

b, Mạch phân tích xoay chiều

3.16: Mạch phân tích xoay chiều



$$A_V = \frac{V_O}{V_S} = -g_m \times R_C \times \frac{r_\pi}{r_\pi + R_B}$$

$$= -g_m \times R_C \times \frac{r_\pi}{r_\pi + (1 + \beta)R_E}$$

$$= -1.884$$

Bài 3.17: Cho mạch điện như hình vẽ:

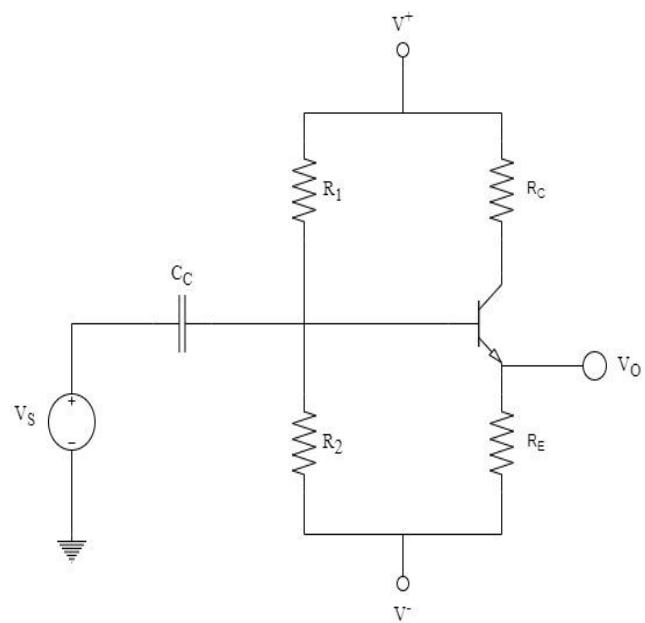
$$\beta = 150, V_A = \infty$$

- Tìm R_1, R_2 để mạch ổn định điểm làm việc với điểm làm việc nằm giữa đường tải.
- Tìm hệ số khuếch đại điện áp tín hiệu nhỏ:

$$A_V = \frac{V_o}{V_s}$$

Đáp án:

- $R_1 = 20.1\text{k}\Omega, R_2 = 3.55\text{k}\Omega$
- $A_V = -5.75$



Phương trình đường tải

$$V_{CE} = V^+ - V^- - I_C(R_C + \frac{\beta + 1}{\beta}R_E) = 5 + 5 - (1.2 + \frac{151}{150} \times 0.2)I_C$$

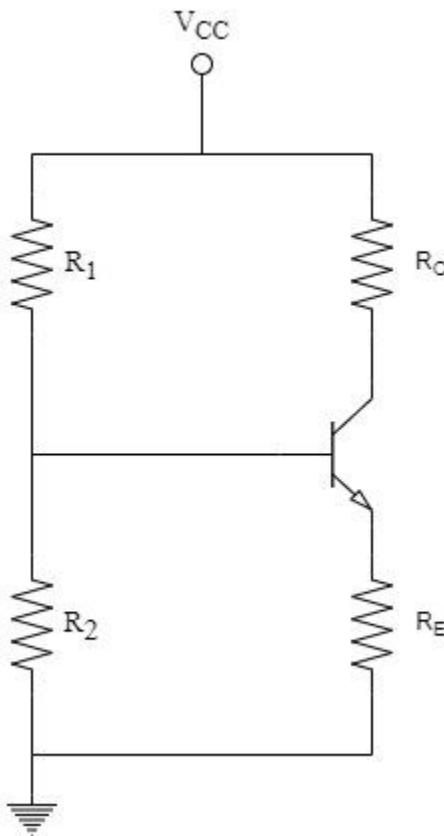
$$= 10 - 1.401I_C$$

Để điểm làm việc nằm giữa đường tải

$$\Rightarrow V_{CEQ} = \frac{1}{2}V_{CE(MAX)} = \frac{1}{2} \times 10 = 5V$$

Phân tích 1 chiều

3.17: Mạch phân tích 1 chiều

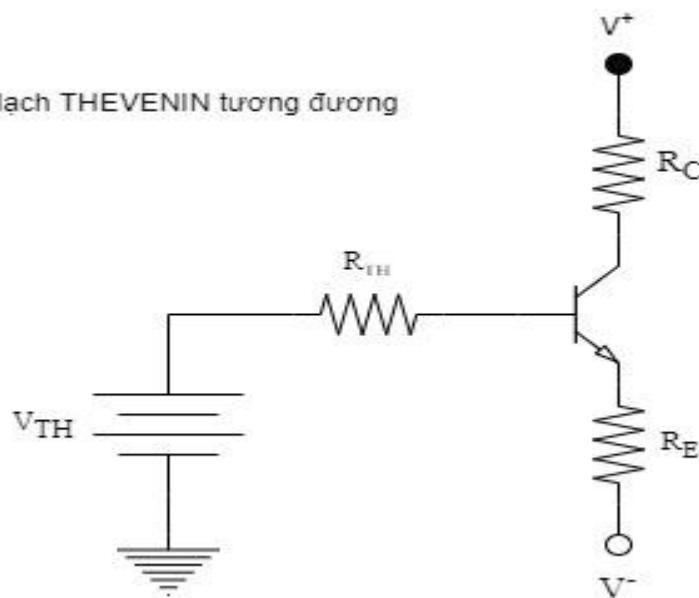


$$R_{TH} = \frac{R_1 \times R_2}{R_1 + R_2} = 0.1(1 + \beta)R_E = 0.1 \times 151 \times 0.2 = 3.02k\Omega$$

$$V_{TH} = \frac{(V^+ - V^-) \times R_2}{R_1 + R_2} + V^- = \frac{10R_2}{R_1 + R_2} - 5$$

- Mạch tương đương Thevenin

3.17: Mạch THEVENIN tương đương



$$I_C = \frac{V^+ - V_{CE} - V^-}{R_C + \frac{\beta + 1}{\beta} R_E} = \frac{5 - 5 + 5}{(1.2 + \frac{151}{150} \times 0.2)k\Omega} = 3.568mA$$

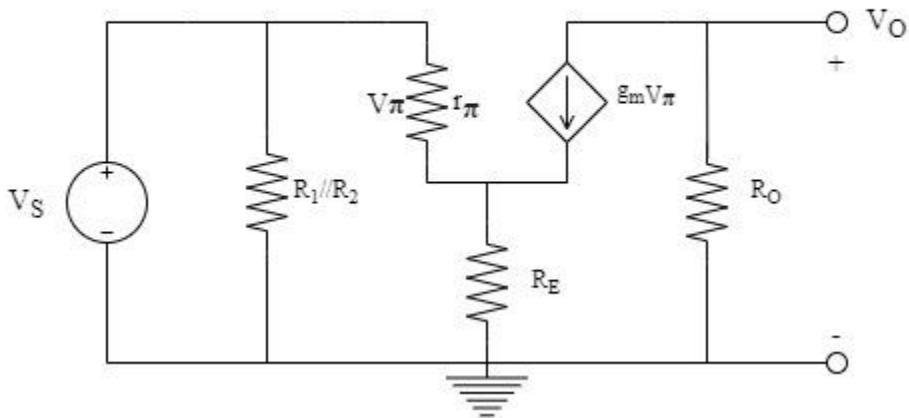
$$\Rightarrow I_B = \frac{I_C}{\beta} = 0.0238mA$$

$$V_{TH} = V_{BE(ON)} + V^- + I_B R_B + (1 + \beta) I_B R_E = -3.51V$$

$$\Rightarrow \begin{cases} \frac{R_1 \times R_2}{R_1 + R_2} = 3.02 \\ \frac{10R_2}{R_1 + R_2} - 5 = -3.51 \end{cases} \Rightarrow \begin{cases} R_1 = 20.27k\Omega \\ R_2 = 3.55k\Omega \end{cases}$$

- Phân tích xoay chiều

3.17: Mạch phân tích xoay chiều



$$\text{Ta có: } A_V = \frac{V_O}{V_S} = -g_m \times R_C \times \frac{r_\pi}{r_\pi + (1+\beta)R_E} = -5.75V$$

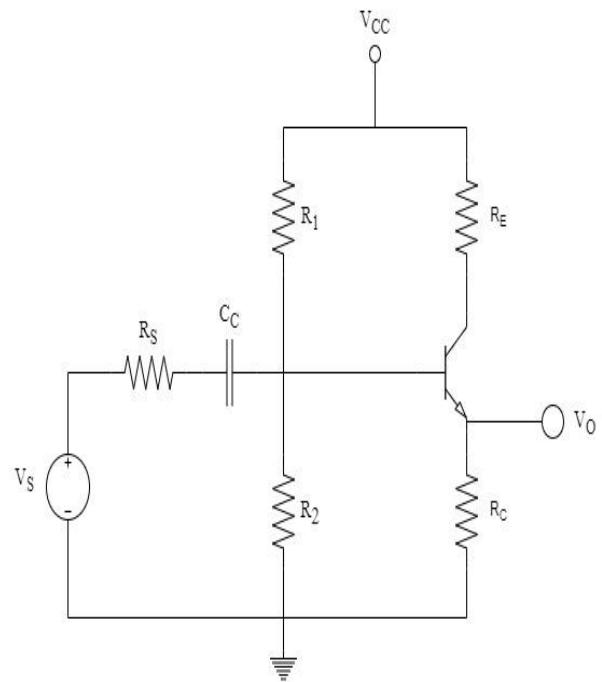
Bài 3.18: Thiết kế mạch điện như hình sau để ổn định điểm làm việc và có hệ số khuếch đại điện áp tín hiệu nhỏ: $A_v = -8$
 Biết: $V_{ECQ} = 3.75V, \beta = 100$,

$$I_{CQ} = 0.6mA, V_{EB(on)} = 0.7V, V_A = \infty$$

Đáp án:

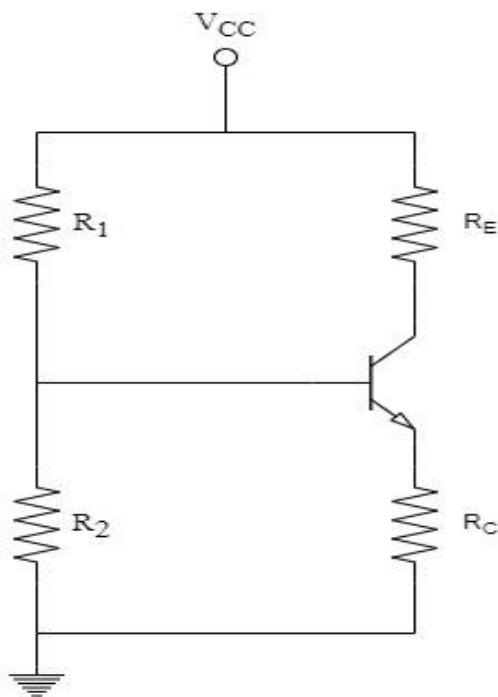
$$R_C = 5.62k\Omega, R_E = 0.625k\Omega$$

$$R_1 = 7.41k\Omega, R_2 = 42.5k\Omega$$



Phân tích 1 chiều

3.18: Mạch phân tích 1 chiều



$$R_{TH} = 0.1 \times (1 + \beta)R_E$$

$$I_{CQ} = 0.6mA \Rightarrow I_{BQ} = 6\mu A$$

Ta có:

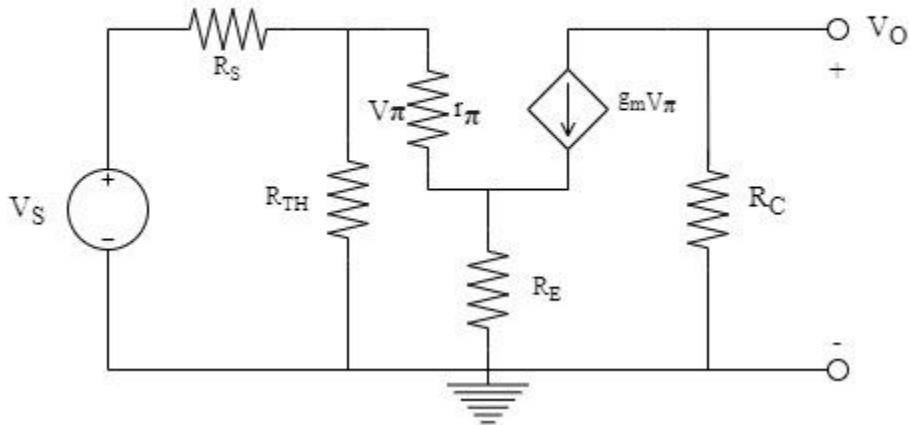
$$g_m = \frac{I_C}{V_T} = \frac{0.84}{0.026} = 0.023A/V$$

$$r_\pi = \frac{V_T}{I_{BQ}} = \frac{0.026}{6.72\mu A} = 4.333 k\Omega$$

$$R_O = \frac{V_A}{I_C} = \frac{150}{0.84mA} = \infty$$

- Phân tích xoay chiều

3.18: Mạch phân tích xoay chiều



$$\begin{aligned} V_\pi + V_{RE} &= V_i \Rightarrow V_\pi + \frac{V_\pi}{r_\pi} \times (1 + \beta) R_E = V_i \\ &\Rightarrow V_\pi = \frac{V_i}{1 + (1 + \beta) \frac{R_E}{r_\pi}} \quad (1) \end{aligned}$$

$$\text{Lại có: } V_i = \frac{r_i}{r_s + r_i} V_S \text{ thế vào (1)} \Rightarrow \frac{V_\pi}{V_S} = \frac{r_i}{(r_s + r_i) \times (1 + (1 + \beta) \frac{R_E}{r_\pi})}$$

$$\text{Có: } \frac{1}{r_i} = \frac{1}{R_{TH}} + \frac{1}{r_\pi + (1 + \beta) R_E} \Rightarrow r_i = \frac{R_{TH} \times (r_\pi + (1 + \beta) R_E)}{R_{TH} + r_\pi + (1 + \beta) R_E}$$

$$\Rightarrow A_V = \frac{V_O}{V_S} = -g_m r_c \frac{r_i}{(r_s + r_i) \times (1 + (1 + \beta) \frac{R_E}{r_\pi})} = 8$$

$$\text{Lại có: } V_{CC} - I_E R_E - V_{CEQ} - I_C R_C = 0$$

$$\Rightarrow 3.75 = I_E R_E + I_C R_C$$

$$\Rightarrow \begin{cases} R_C = 5.634 k\Omega \\ R_E = 0.626 k\Omega \end{cases}$$

Bài 3.19: Cho mạch như hình vẽ:

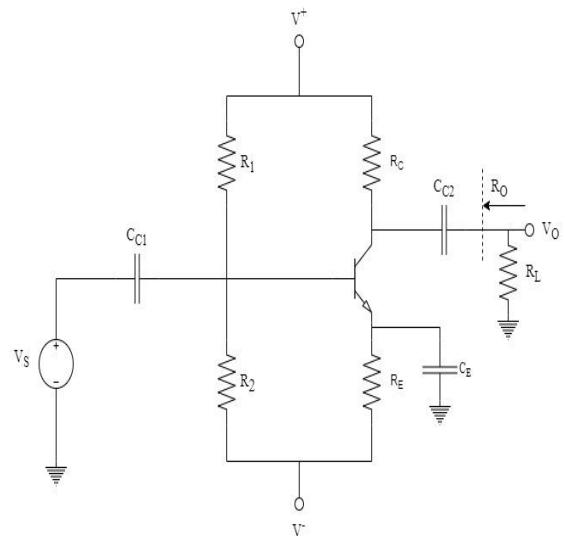
$$\beta = 125, V_{BE(on)} = 0.7V, V_A = 200$$

a. Tìm hệ số khuếch đại điện áp A_V

b. Tìm trở kháng ra R_O

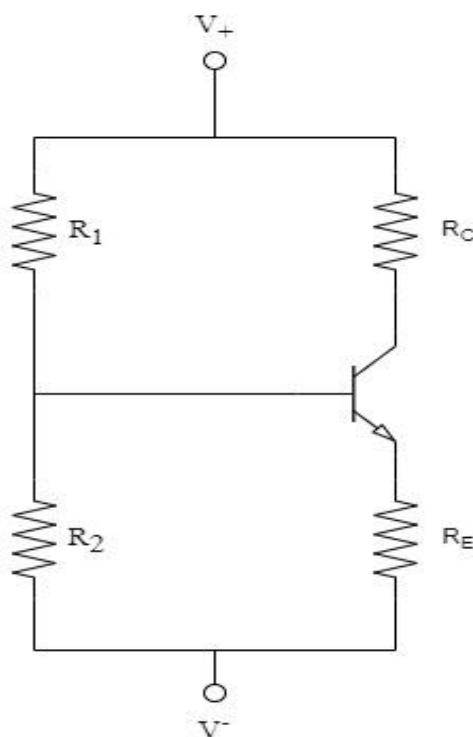
Đáp án:

- $A_V = -50.5$
- $R_O = 2.28k\Omega$



Phân tích 1 chiều

3.19: Mạch phân tích 1 chiều

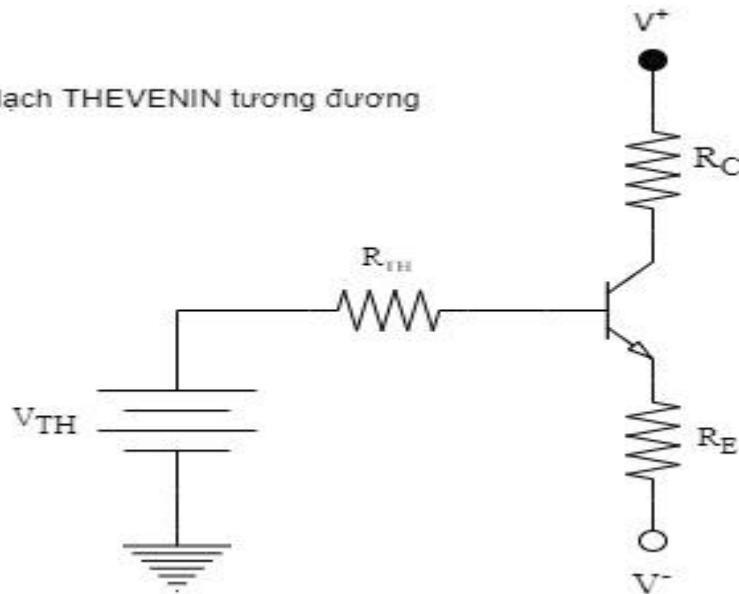


$$R_{TH} = \frac{R_1 \times R_2}{R_1 + R_2} = \frac{20 \times 20}{20 + 20} = 10k\Omega$$

$$V_{TH} = \frac{(V^+ - V^-) \times R_2}{R_1 + R_2} - V^- = 0V$$

- Mạch Thevenin tương đương

3.19:Mạch THEVENIN tương đương



$$I_B = \frac{V_{TH} - V_{BE(ON)} - V^-}{R_{TH} + (1 + \beta)R_E} = \frac{0 - 0.7 - (-5)}{10 + 126 \times 5} = 6.72\mu A$$

$$I_C = \beta I_B = 0.84mA$$

$$V_{CE} = V^+ - I_C R_C - \frac{1 + \beta}{\beta} I_C R_E - V^- = 3.83,44$$

⇒ Transistor hoạt động ở chế độ tích cự thuận

Ta có:

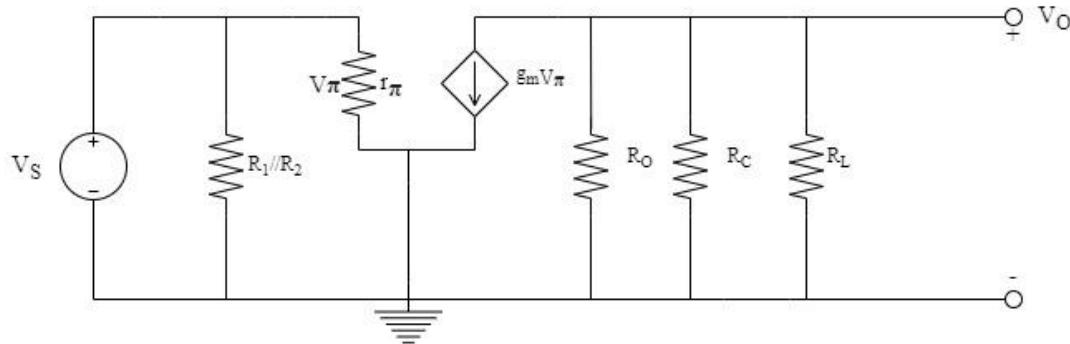
$$g_m = \frac{I_C}{V_T} = \frac{0.84}{0.026} = 32.3mA/V$$

$$r_\pi = \frac{V_T}{I_{BQ}} = \frac{0.026}{6.72\mu A} = 3.869k\Omega$$

$$R_O = \frac{V_A}{I_C} = \frac{150}{0.84mA} = 238.1k\Omega$$

- Phân tích xoay chiều

3.19:Mạch phân tích xoay chiều



Ta có: $A_V = \frac{V_o}{V_s}$; $V_o = -g_m \times (R_C // r_o // R_L) \times V_R$; $V_R = V_S$

$$\Rightarrow A_V = \frac{V_o}{V_s} = -g_m \times (R_C // r_o // R_L) = -32.3 \times \frac{1}{\frac{1}{238.1} + \frac{1}{2.3} + \frac{1}{5}} = -50.55$$

$$R_o = \frac{1}{\frac{1}{R_C} + \frac{1}{r_\pi}} = 2.28k\Omega$$

Bài 3.20: Cho mạch điện như hình vẽ có:

$$R_E = 0.3k\Omega, R_C = 4k\Omega, R_1 = 14.4k\Omega$$

$$R_2 = 110k\Omega, R_L = 10k\Omega$$

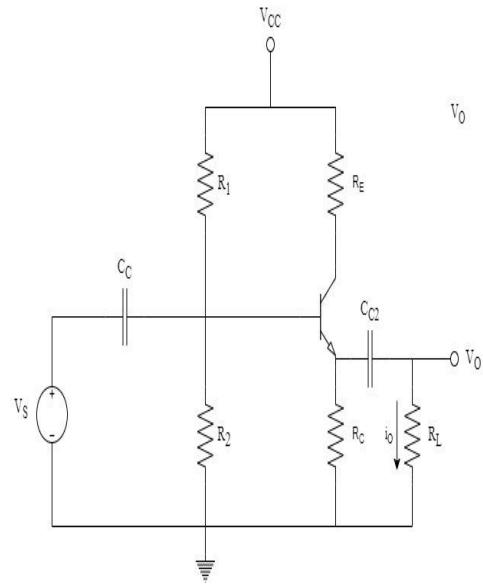
Transistor có các thông số:

$$\beta = 100, V_{EB(on)} = 0.7V, V_A = \infty$$

- Tìm các điểm làm việc ICQ và VECQ
- Tìm các thông số tín hiệu nhỏ: g_m, r_π và r_o
- Tìm hệ số khuếch đại tín hiệu nhỏ

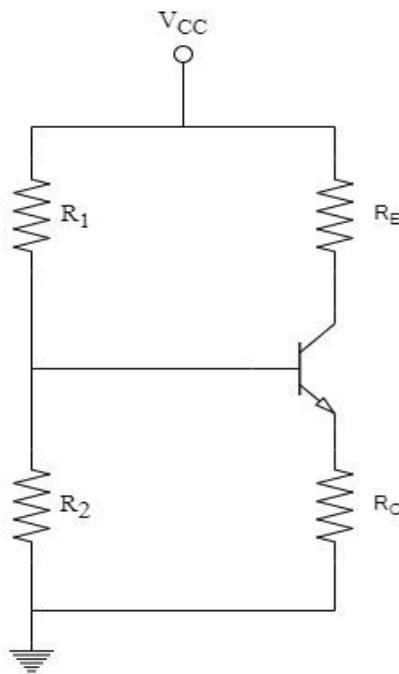
Đáp án:

- $I_{CQ} = 1.6mA, V_{ECQ} = 5.11V$
- $g_m = 61.54mA/V, r_\pi = 1.625k\Omega, r_o = \infty$
- $A_V = -8.95$



a, Phân tích mạch 1 chiều

3.20: Mạch phân tích 1 chiều

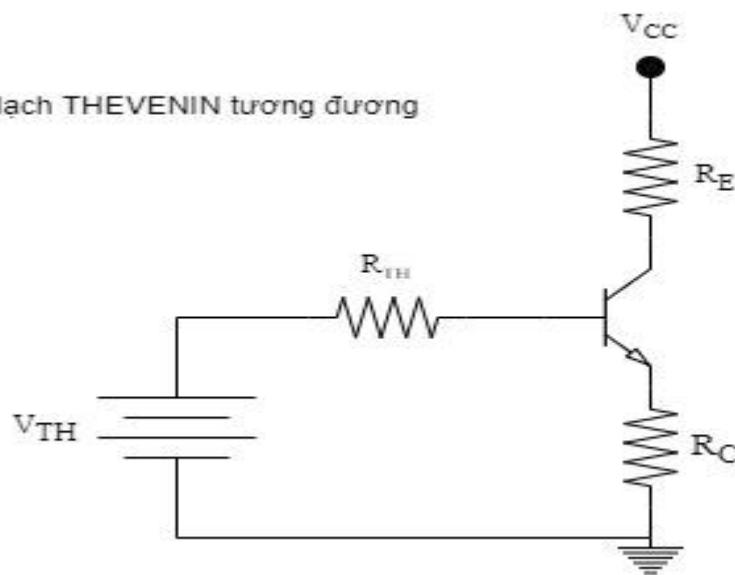


$$R_{TH} = \frac{R_1 \times R_2}{R_1 + R_2} = \frac{14.4 \times 110}{14.4 + 110} = 12.73k\Omega$$

$$V_{TH} = \frac{V_{CC} \times R_2}{R_1 + R_2} = \frac{12 \times 110}{14.4 + 110} = 10.62V$$

- Mạch Thevenin tương đương

3.20: Mạch THEVENIN tương đương



$$I_B = \frac{V_{CC} - V_{BE(ON)} - V_{TH}}{R_{TH} + (1 + \beta)R_E} = \frac{12 - 0.7 - 10.62}{12.73 + 101 \times 0.3} = 0.016mA$$

$$I_C = \beta I_B = 1.6mA$$

$$V_{EC} = V_{CC} - I_C R_C - \frac{1 + \beta}{\beta} I_C R_E = 12 - 1.6 \times 4 - \frac{101}{100} \times 1.6 \times 0.3 = 5.11V$$

⇒ Transistor hoạt động ở chế độ tích cực thuận

b,Ta có

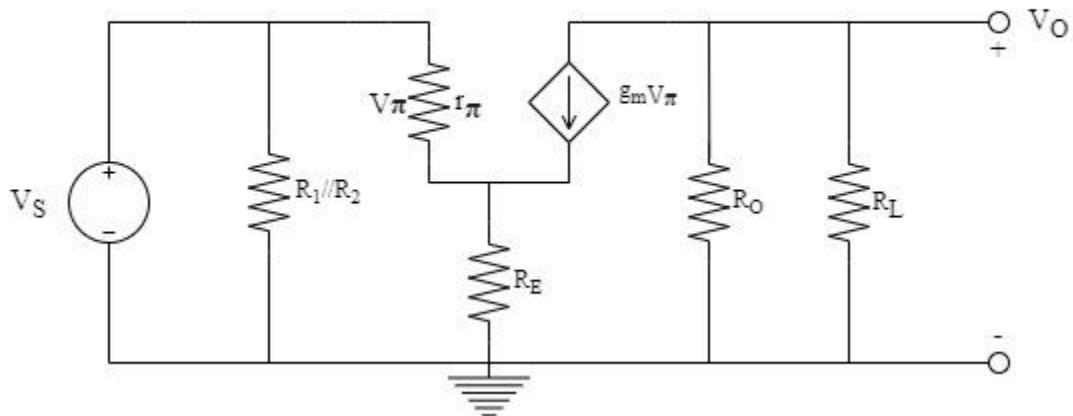
$$g_m = \frac{I_C}{V_T} = \frac{1.6mA}{0.026} = 61.54mA/V$$

$$r_\pi = \frac{V_T}{I_B} = \frac{0.026}{0.016mA} = 3.869k\Omega$$

$$R_O = \frac{V_A}{I_C} = \infty$$

c, Phân tích xoay chiều

3.20: Mạch phân tích xoay chiều

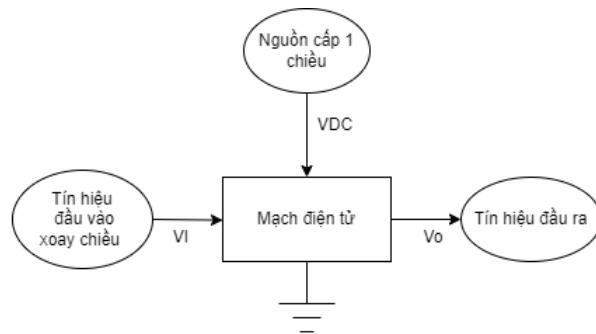


$$A_V = \frac{V_O}{V_S} = -g_m \times (R_C//R_L) \times \frac{r_\pi}{r_\pi + (1 + \beta)R_E} = -8.95$$

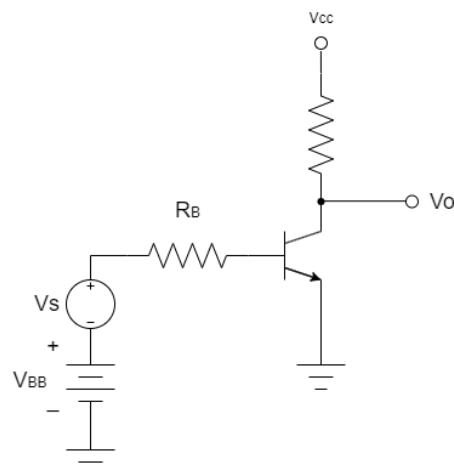
3.4 Mạch xoay chiều

Một mạch điện tử có các tín hiệu đầu vào bao gồm các thành phần 1 chiều và thành phần xoay chiều

=> Để phân tích mạch xoay chiều, cần phân tích 1 chiều và xoay chiều



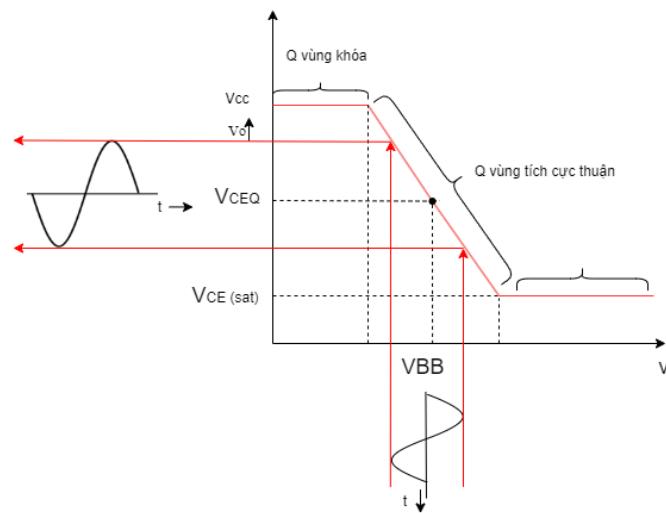
a) Khái niệm “Tín hiệu nhỏ” :



- Xét mạch npn mắc như hình bên :

- Nguồn cấp 1 chiều VBB
- Nguồn xoay chiều VS
 - Dòng xoay chiều Vs ở cực B sẽ tạo ra 1 dòng xoay chiều ở cực C
 - Dòng xoay chiều ở cực C sẽ lại tạo ra 1 điện áp xoay chiều hạ trên R_c , từ đó tạo ra 1 điện áp CE xoay chiều
 - Từ đó, tín hiệu đầu ra sẽ chia thành phần xoay chiều và thành phần 1 chiều (điểm làm việc)
 - Tại điểm làm việc Q trên đặc tính truyền điện áp, với tín hiệu đầu vào xoay chiều có thể tìm được đầu ra xoay chiều như sau :
 - Thông qua đặc tính truyền điện áp, tại điểm làm việc Q với đầu vào xoay chiều VS :
 - Nửa chu kỳ dương của tín hiệu đầu vào, ứng với nửa chu kỳ âm của tín hiệu đầu ra.
 - Nửa chu kỳ âm của tín hiệu đầu vào, ứng với nửa chu kỳ dương của tín hiệu đầu ra.

- Xét tính chất điện áp :



- Nhận xét :

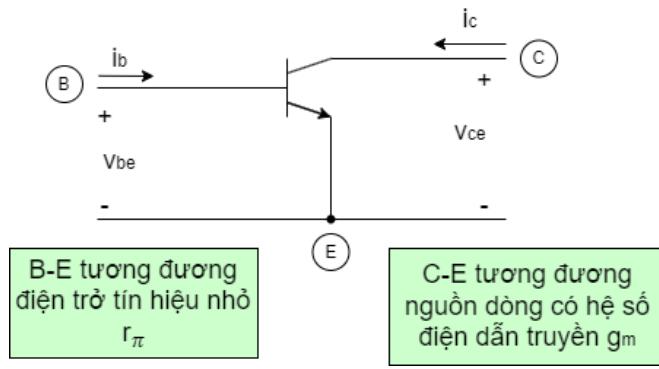
- Tín hiệu đầu ra ngược pha so với tín hiệu đầu vào
- Tín hiệu đầu ra có biên độ lớn hơn tín hiệu đầu vào => Mạch khuếch đại
- Thành phần xoay chiều của tín hiệu đầu ra dao động xung quanh điểm làm việc
- Tín hiệu đầu ra có thành phần xoay chiều xếp chồng lên điểm làm việc Q (hay thành phần 1 chiều)

=> Thành phần xoay chiều phải đủ nhỏ so với thành phần một chiều (để giữ tín hiệu đầu ra không bị mất)

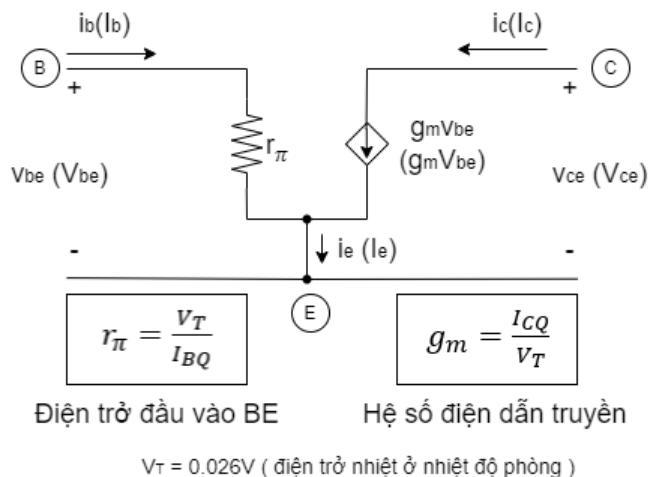
=> Thành phần tín hiệu nhỏ

b) Phương pháp phân tích mạch khuếch đại transistor :

- Bước 1 : Phân tích 1 chiều (DC) : phân tích theo mô hình xấp xỉ tuyến tính, thực hiện ngắn mạch tín hiệu xoay chiều => Tìm ra điểm làm việc và phân cực
- Bước 2 : Phân tích xoay chiều (AC) : phân tích theo mô hình tín hiệu nhỏ (vì tín hiệu xoay chiều là tín hiệu nhỏ so với DC), thực hiện ngắn mạch tín hiệu 1 chiều
- Bước 3 : Xếp chồng kết quả
- Mô hình tương đương tín hiệu nhỏ :
- Xét transistor npn :
 - + Coi transistor npn như một mạng tín hiệu 2 cổng :

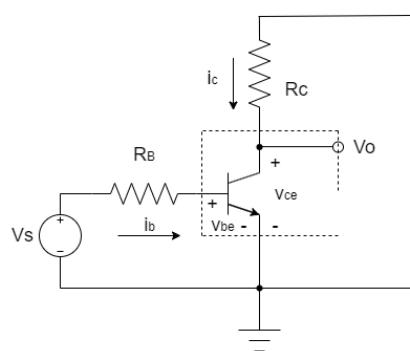


+ Mạch tương đương tín hiệu nhỏ :

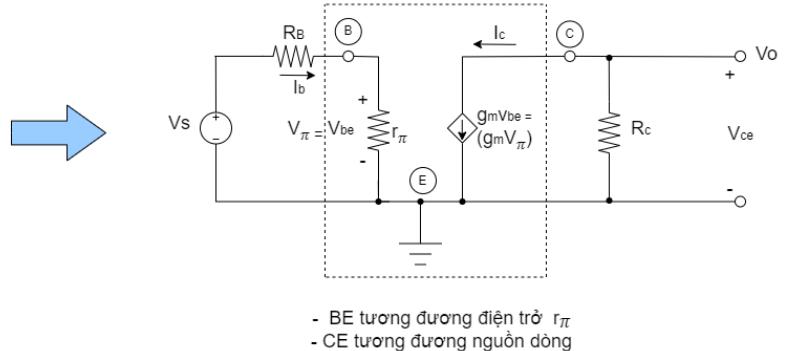


- Xét mạch transistor npn phân cực tại RB :

Xét mạch transistor npn phân cực tại RB :



Mạch tương đương π lai



Tính điện áp đầu ra và hệ số khuếch đại điện áp trên mạch tương đương pi lai :

- Điện áp đầu ra (điện áp hạ trên R_C):

$$V_o = V_{ce} = -(g_m V_\pi) R_C$$

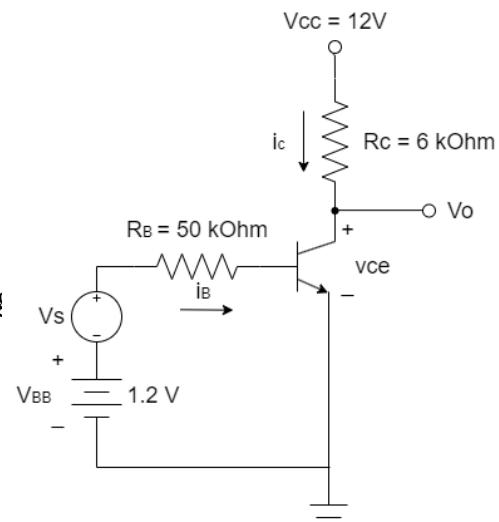
- Điện áp điều khiển (điện áp hạ trên r_π):

$$V_\pi = \left(\frac{r_\pi}{r_\pi + R_B} \right) \cdot V_s$$

- Hệ số khuếch đại điện áp:

$$A_v = \frac{V_o}{V_s} = -(g_m R_C) \cdot \left(\frac{r_\pi}{r_\pi + R_B} \right)$$

Xét mạch khuếch đại npn sau :



VD 3.10 : Cho mạch khuếch đại như hình bên có :

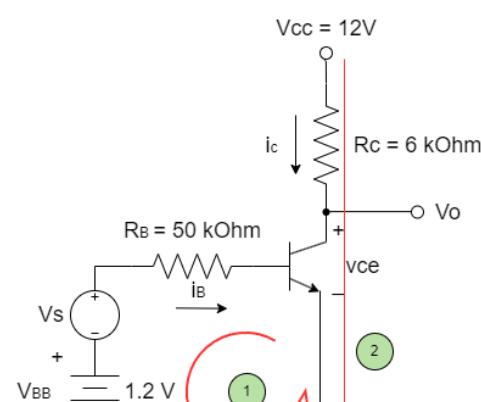
- $\beta = 100$
- $V_{BE} = 0.7 \text{ V}$

Tính hệ số khuếch đại điện áp tín hiệu nhỏ ?

Giải

Xét mạch khuếch đại npn sau :

- Phân tích 1 chiều:

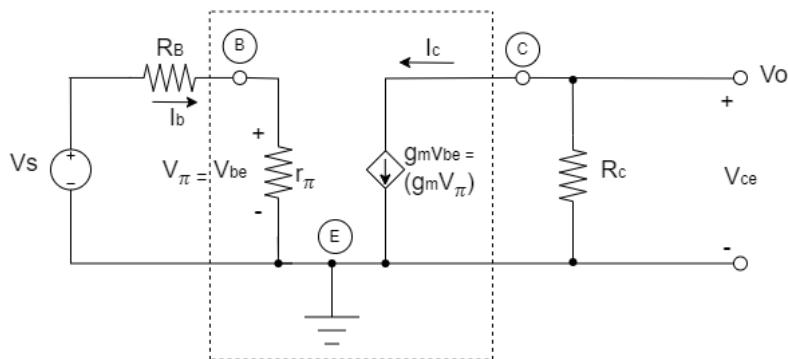


$$\begin{aligned}
I_{BQ} &= \frac{V_{BB} - V_{BE(\text{on})}}{R_B} \\
&= \frac{1.2 - 0.7}{50} = 10\mu\text{A} \\
I_{CQ} &= \beta I_B \\
&= 100 * 0.01 = 1\text{mA} \\
V_{CEQ} &= V_{CC} - I_C R_C \\
&= 12 - 1 * 6 = 6\text{V} \\
\Rightarrow &\begin{cases} I_{BQ} = 10\mu\text{A} \\ I_{CQ} = 1\text{mA} \\ V_{CEQ} = 6\text{V} \end{cases}
\end{aligned}$$

⇒ Transistor ở chế độ tích cực thuận

- Phân tích xoay chiều mạch tương đương π lai:

Mạch tương đương π lai



$$r_\pi = \frac{\beta V_T}{I_{CQ}} = \frac{(100)(0.026)}{1} = 2.6\text{k}\Omega$$

$$g_m = \frac{I_{CQ}}{V_T} = \frac{1}{0.026} = 38.5 \text{ mA/V}$$

$$\begin{aligned}
A_v &= \frac{V_o}{V_s} = -(g_m R_C) \cdot \left(\frac{r_\pi}{r_\pi + R_B} \right) \\
&= -(38.5)(6) \left(\frac{2.6}{2.6 + 50} \right) \\
&= -11.4
\end{aligned}$$

- Xét điện áp vào dạng hình sin:

$$v_s = 0.25 \sin \omega t \text{ V}$$

- Dòng điện xoay chiều tại cực B tính được như sau:

$$i_b = \frac{v_s}{R_B + r_\pi} = \frac{0.25 \sin \omega t}{50 + 2.6} \rightarrow 4.75 \sin \omega t \mu\text{A}$$

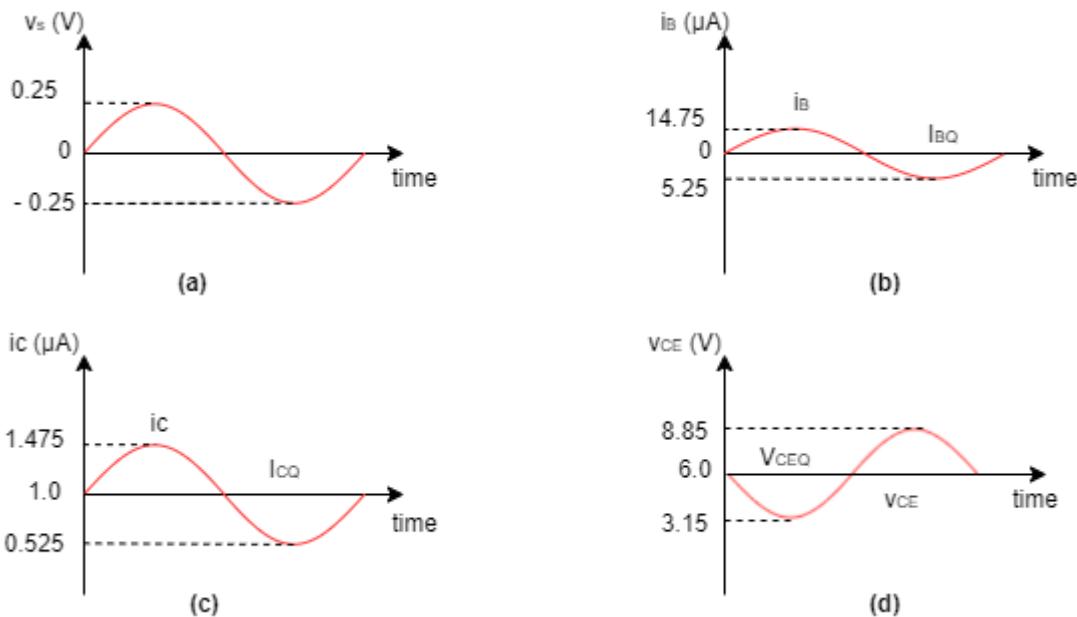
- Dòng điện xoay chiều tại cực C tính được như sau:

$$i_c = \beta i_b = (100)(4.75 \sin \omega t) \rightarrow 0.475 \sin \omega t \text{ mA}$$

- Điện áp xoay chiều tại cực C - E tính được như sau:

$$v_{ce} = -i_c R_C = -(0.475)(6) \sin \omega t = -2.85 \sin \omega t \text{ V}$$

- Tín hiệu vào - ra của mạch E chung :



- Tổng dòng điện tức thời tại cực B được tính như sau: μA

$$\begin{aligned} i_B &= I_{BQ} + i_b \\ &= 10 + 4.75 \sin \omega t \mu\text{A} \end{aligned}$$

- Tổng dòng điện tức thời tại cực C được tính như sau:

$$\begin{aligned} i_C &= I_{CQ} + i_c \\ &= 1 + 0.475 \sin \omega t \text{ mA} \end{aligned}$$

- Tổng điện áp tức thời tại cực C-E được tính như sau:

$$\begin{aligned} v_{CE} &= V_{CEQ} + v_{ce} \\ &= 6 - 2.85 \sin \omega t V \end{aligned}$$

⇒ Kết luận : Các bước thực hiện Phân tích xoay chiều

- Bước 1 : Phân tích mạch chỉ với nguồn một chiều DC, thu được điểm làm việc 1 chiều Q. Transistor cần phải được phân cực trong vùng tích cực thuận để tạo ra bộ khuếch đại tuyến tính
- Bước 2 : Thay thế các phần tử với mô hình tương đương tín hiệu nhỏ. Sử dụng mô hình tín hiệu như hình pi cho transistor.
- Bước 3 : Phân tích mạch tín hiệu nhỏ tương đương với việc thiết lập các thành phần DC bằng 0 để tính ra đáp ứng của mạch với tín hiệu đầu vào thay đổi theo thời gian.
- Bước 4 : Xếp chòng kết quả

Mô hình tương đương tín hiệu nhỏ :

Thành phần	MQH dòng điện – điện áp	Mô hình DC	Mô hình AC
Điện trở	$I_R = \frac{v}{R}$	R	R
Tụ điện	$I_C = sCV$	Hở mạch	C
Cuộn cảm	$I_L = \frac{v}{sL}$	Ngăn mạch	L
Diode	$I_D = I_s(e^{v_D/V_T} - 1)$	$+V_y - r_f$	$r_d = \frac{v_T}{I_D}$
Nguồn áp	V _s = Không đổi	+ Vs -	Ngăn mạch
Nguồn dòng	I _s = Không đổi	I _s	Hở mạch

Xếp chòng kết quả :

$$i_B = I_{BQ} + i_b$$

$$i_C = I_{CQ} + i_c$$

$$v_{CE} = V_{CED} + v_{ce}$$

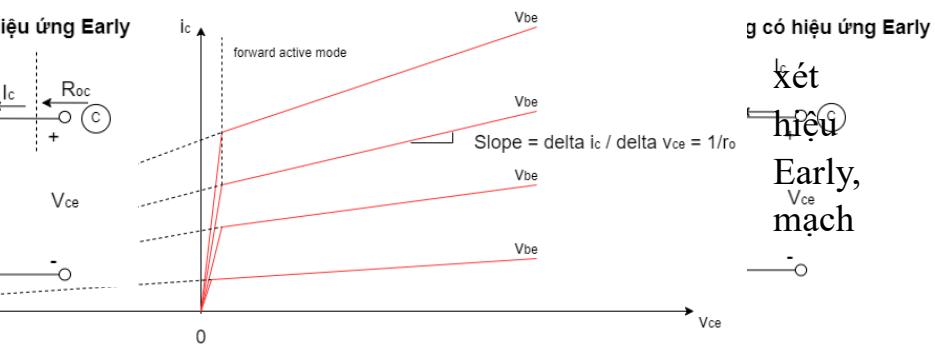
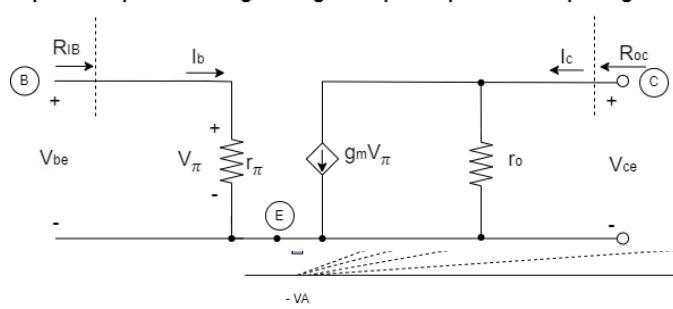
$$v_{BE} = V_{BEQ} + v_{be}$$

Biến	Ý nghĩa
i_B, v_{CE}	Tổng giá trị tức thời
I_B, V_{BE}	Giá trị 1 chiều
i_B, v_{be}	Giá trị tức thời xoay chiều
I_b, V_{be}	Giá trị pha

Mạch tương đương pi lai có hiệu ứng Early

- Kéo dài đặc tuyến Volt-Ampere ở vùng tích cực thuận sẽ hội tụ tại 1 điểm. Điểm này gọi là điểm điện thế Early VA.

Mạch tín hiệu nhỏ tương đương với hệ số điện dẫn có hiệu ứng Early



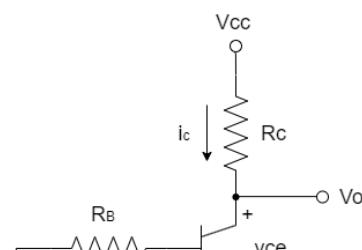
VA thường có giá trị nằm trong dải : $50 < VA < 300V$

đương xoay chiều xuất hiện điện trở r_o giữa 2 cực C-E

$$r_o = \frac{V_A}{I_{CQ}}$$

VD 3.11 : Tính hệ số khuếch đại có hiệu ứng Early

Xét mạch khuếch đại sau :

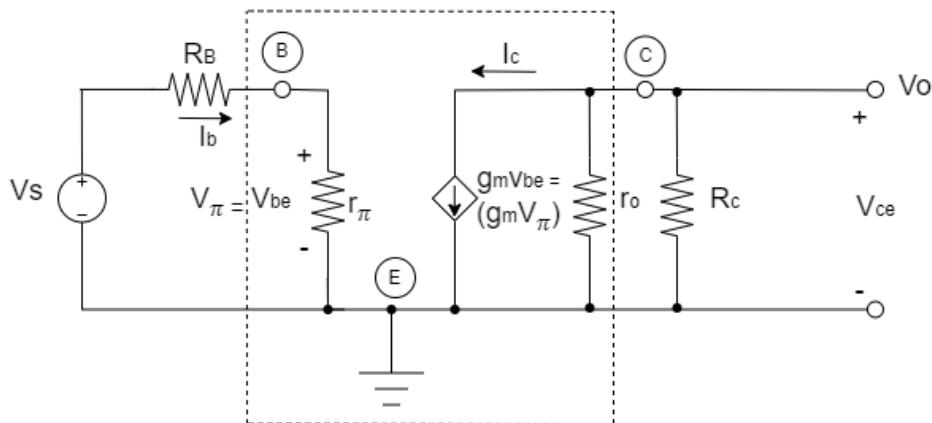


$$\beta = 100$$

Cho mạch khuếch đại có: $V_{BE} = 0.7 \text{ V}$
 $V_A = 50 \text{ V}$

- Hệ số khuếch đại điện áp (khi không xét hiệu ứng Early) đã tính được $A_v = -11.4$?
- Tìm hệ số khuếch đại điện áp tín hiệu nhỏ có tính đến hiệu ứng Early ?

Mạch tín hiệu nhỏ tương đương với trở kháng đầu ra r_o :



$$A_v = \frac{V_o}{V_s} = -g_m(R_C \parallel r_o) \left(\frac{r_\pi}{r_\pi + R_B} \right)$$

- Trở kháng đầu ra tín hiệu nhỏ tính được như sau:

$$r_o = \frac{V_A}{I_{CQ}} = \frac{50}{1 \text{ mA}} = 50 \text{ k}\Omega$$

- Từ đó tính được hệ số khuếch đại điện áp tín hiệu nhỏ:

$$\begin{aligned} A_v &= \frac{V_o}{V_s} = -g_m(R_C \parallel r_o) \left(\frac{r_\pi}{r_\pi + R_B} \right) \\ &= -(38.5)(6 \parallel 50) \left(\frac{2.6}{2.6 + 50} \right) \\ &= -10.2 \end{aligned}$$

⇒ Hệ số khuếch đại điện áp giảm khi xét hiệu ứng Early

Bài tập 3.11 :

Cho mạch khuếch đại hình bên với các thông số transistor như sau:

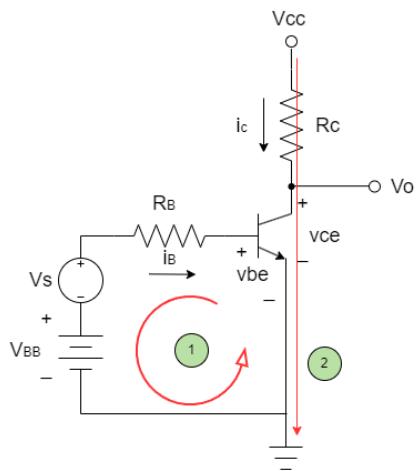
$$\begin{aligned}-\beta &= 150, V_{BE}(\text{on}) = 0.7 \text{ V}, V_A \\&= 150 \text{ V} \\-\bar{V}_{CC} &= 5 \text{ V}, V_{BB} = 1.025 \text{ V} \\-\bar{R}_B &= 100 \text{k}\Omega, R_C = 6 \text{k}\Omega\end{aligned}$$

Tìm các tham số tính hiệu nhỏ mạch π lai: g_m, r_π , và r_o

Tìm hệ số khuếch đại điện áp tín hiệu $A_v = V_o/\dot{V}_s$

- Mạch khuếch đại:

Xét mạch khuếch đại sau :



- Đáp án:
 - (a) $g_m = 18.75 \text{ mA/V}$, $r_\pi = 8 \text{k}\Omega$, $r_o = 308 \text{k}\Omega$;
 - (b) $A_v = -8.17$

Giải

a)

- Phân tích 1 chiều :
 - Xét vòng mạch 1 :

$$I_{BQ} = \frac{v_{BB} - v_{BE}}{R_B} = \frac{1,025 - 0,7}{100} = 0,00325mA$$

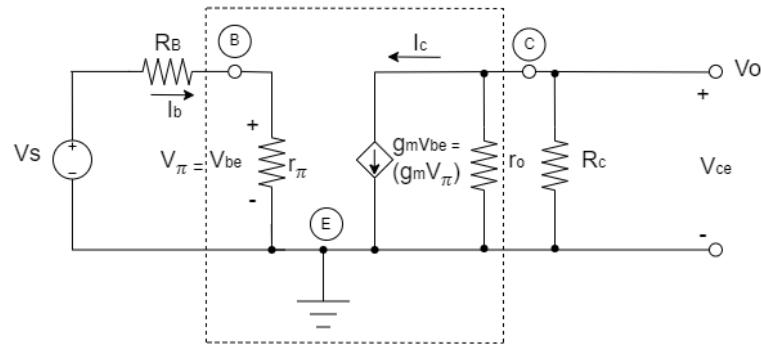
$$I_{CQ} = \beta I_{BQ} = 0,4875mA$$

- Xét vòng mạch 2 :

$$v_{CEQ} = v_{cc} - I_c R_c = 5 - 0,4875 \times 6 = 2,075 V$$

\Rightarrow Transistor ở chế độ tích cực thuận

- Phân tích xoay chiều :



$$r_\pi = \frac{V_T}{I_{CQ}} = \frac{(0.026)}{0.00325} = 8k\Omega$$

$$g_m = \frac{I_{CQ}}{V_T} = 18.75 \text{ mA/V}$$

$$A_v = \frac{V_A}{V_s} = \frac{150}{0.4875} = 308k\Omega$$

b)

$$A_v = \frac{V_o}{V_s} = -g_m(R_C \parallel r_o) \left(\frac{r_\pi}{r_\pi + R_B} \right) = -8.17$$

Bài tập 3.12 :

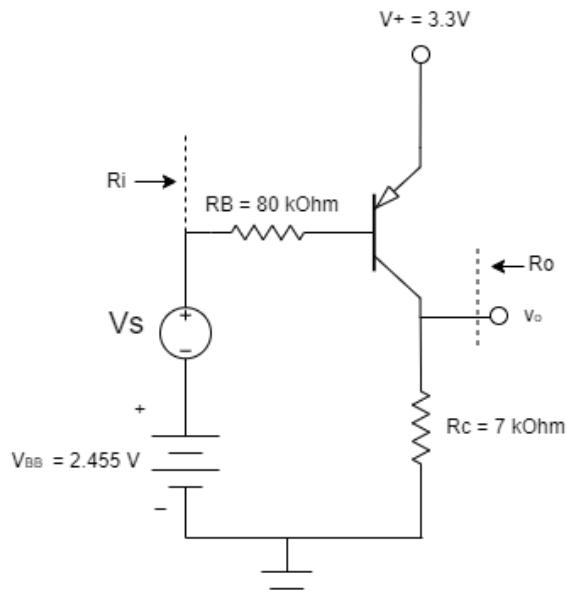
- Cho mạch khuếch đại như hình:

- $V^+ = 3.3 \text{ V}$, $V_{BB} = 2.455 \text{ V}$,
 $R_B = 80\text{k}\Omega$, và $R_C = 7\text{k}\Omega$
 - Các thông số của transistor:
 $\beta = 110$, $V_{EB(\text{on})} = 0.7 \text{ V}$, $V_A = 80 \text{ V}$

Các thông số của transistor: $\beta = 110$, $V_{EB(\text{on})} = 0.7 \text{ V}$, $V_A = 80 \text{ V}$

- Tìm I_{CQ} và V_{ECQ}
- Tìm g_m , r_π , và r_o
- Tìm hệ số khuếch đại điện áp tín hiệu nhỏ $A_v = v_o/v_s$
- Tìm điện trở vào và ra tín hiệu nhỏ R_i and R_o tương ứng.

- Mạch khuếch đại :



- Đáp án:

- $I_{CQ} = 0.2 \text{ mA}$; $V_{ECQ} = 1.9 \text{ V}$;
- $g_m = 7.692 \text{ mA/V}$; $r_\pi = 14.3\text{k}\Omega$; $r_o = 400\text{k}\Omega$;
- $A_r = -8.02$;
- $R_i = 94.3\text{k}\Omega$, $R_o = 6.88\text{k}\Omega$;

Giải

a)

$$\text{Có : } V^+ = v_{EB(\text{on})} + I_{BQ} \cdot R_B + v_{BB}$$

$$\Rightarrow I_{BQ} = \frac{v^+ - v_{EB(on)} - v_{BB}}{R_B} = 0.0018mA$$

$$\Rightarrow I_{CQ} = \beta I_{BQ} = 0.2mA$$

$$Mà : V^+ = v_{CEQ} + I_C \cdot R_C$$

$$\Rightarrow v_{CEQ} = 1.9V$$

b)

$$r_\pi = \frac{V_T}{I_{CQ}} = 14.4k\Omega$$

$$g_m = \frac{I_{CQ}}{V_T} = \frac{7.692 \text{ mA}}{\text{V}}$$

$$r_o = \frac{V_A}{I_{CQ}} = \frac{80}{0,2} = 400k\Omega$$

$$A_v = \frac{V_o}{V_s} = -g_m(R_C \parallel r_o) \left(\frac{r_\pi}{r_\pi + R_B} \right) = -8.07$$

c)

$$R_i = R_B + R_\pi = 94.4 k\Omega$$

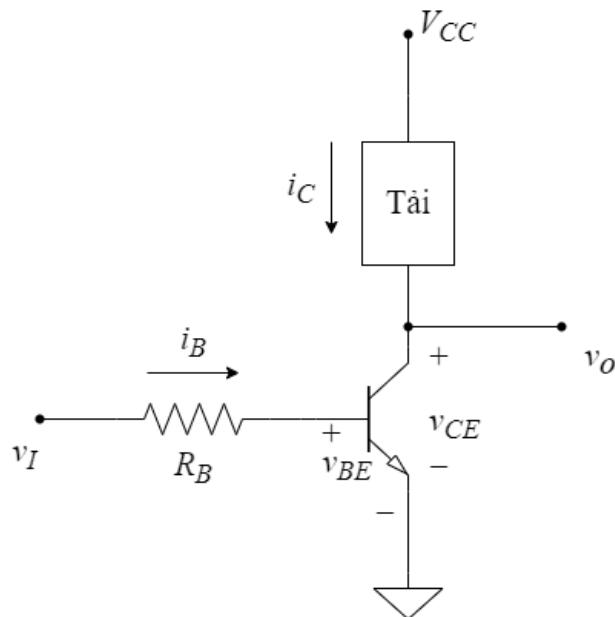
$$R_0 = R_c || r_0 = 6.87k\Omega$$

Ứng dụng của Transistor

3.5.1 Điều khiển

- Mạch transistor hoạt động bằng cách chuyển giữa hai trạng thái: khóa – bão hòa khi thay đổi v_I .
 - Tải: có thể là động cơ, đèn led hoặc các thiết bị khác.
 - Với: $v_I < V_{BE(on)}$ \Rightarrow Transistor khóa $\Rightarrow i_C = 0 \Rightarrow$ Tải không hoạt động
 - Với: $v_I = V_{CC}$ \Rightarrow Transistor bão hòa
- $i_C = I_C(sat) = \frac{V_{CC} - V_{CE(sat)}}{R_C}$ không đổi \Rightarrow Tải hoạt động ổn định

Mạch lưỡng cực dùng làm bộ đảo:



Ví dụ 3.12: Thiết kế mạch điều khiển đèn

Thiết kế mạch điều khiển đèn LED như hình bên biết để đèn sáng thì $I_{C1} = 12 \text{ mA}$

Giả thiết: $\beta = 80$, $V_{BE(on)} = 0.7 \text{ V}$, $V_{CE(sat)} = 0.2 \text{ V}$, $V_T = 1.5 \text{ V}$

- Với: $v_{I1} = 0 \Rightarrow$ Transistor khóa
 $I_{B1} = I_{C1} = 0 \Rightarrow$ Đèn LED tắt
- Với: $v_{I1} = 5V \Rightarrow$ Transistor bão hòa

Để đèn LED sáng $\Rightarrow I_{C1} = 12mA$

$$R_1 = \frac{V^+ - (V_T + V_{CE}(sat))}{I_{C1}} = \frac{5 - (0.7 + 0.2)}{12}$$

$$\Rightarrow R_1 = 275\Omega$$

- Với: $v_{I1} = 5V, I_{C1} = 12mA$

Thiết lập: $\frac{I_{C1}}{I_{B1}} = 40$

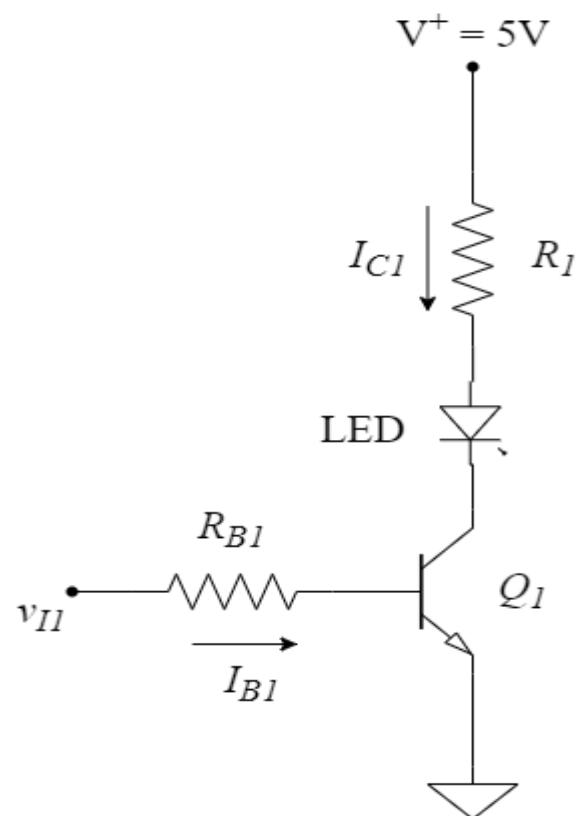
$$I_{B1} = 12/40 = 0.3mA$$

$$R_{B1} = \frac{v_{I1} - V_{BE}(on)}{I_{B1}} = \frac{5 - 0.7}{0.3} = 14.3k\Omega$$

Công suất tiêu thụ của transistor

$$\begin{aligned} P_1 &= I_{B1}V_{BE}(on) + I_{C1}V_{CE}(sat) \\ &= (0.3)(0.7) + (12)(0.2) \\ &= 2.61mW \end{aligned}$$

Mạch điều khiển LED



Ví dụ 3.13: Thiết kế mạch điều khiển động cơ

Thiết kế mạch điều khiển động cơ như hình bên biết dòng điều khiển động cơ cần $I_{C2} = 5A$

Giả thiết: $\beta = 40, V_{EC}(sat) = 0.2V, V_{EB}(on) = 0.7V$

-Với: $v_{I2} = 12V \Rightarrow$ Transistor khóa

$I_{B2} = I_{C2} = 0 \Rightarrow$ Điện áp hạ trên tải = 0

-Với: $v_{I2} = 0 \Rightarrow$ Transistor bão hòa

$$\Rightarrow V_{EC2} = V_{EC}(sat) = 0.2V$$

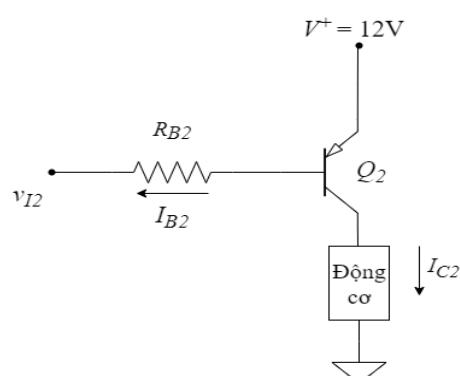
-Điện áp hạ trên động cơ:

$$V_{Động\ cơ} = V^+ - V_{EC}(sat) = 11.8V$$

-Dòng qua động cơ: $I_{C2} = 5A$

-Trở kháng động cơ hiệu dụng:

$$R_{Động\ cơ} = \frac{V_{Động\ cơ}}{I_{C2}} = 2.36\Omega$$



- Thiết lập: $I_{C2}/I_{B2} = 20 \Rightarrow I_{B2} = 5/20 = 0.25A$

$$R_{B2} = \frac{V^+ - V_{EB}(on) - v_{I2}}{I_{B2}} = \frac{12 - 0.7 - 0}{0.25} = 45.2\Omega$$

- Công suất của transistor:

$$P_2 = I_{B2}V_{EB}(on) + I_{C2}V_{EC}(sat) = (0.25)(0.7) + (5)(0.2) = 1.175W$$

Nhận xét:

- Khi thiết kế các mạch điện tử, thường sẽ phải đặt các giả thiết.
- Trong cả hai ví dụ trên, giả thiết $I_C/I_B = (1/2)\beta$ để đảm bảo transistor sẽ chuyển sang chế độ bão hòa ngay khi có sự thay đổi các thông số mạch điện.
- Ưu điểm: có thể sử dụng dòng I_B tương đối nhỏ để điều khiển dòng tải lớn.
- Khi transistor phân cực ở trạng thái bão hòa, mối quan hệ I_B và I_C không phải là mối quan hệ tuyến tính.
- Chế độ hoạt động này chủ yếu được sử dụng để tạo ra những sự thay đổi lớn ở đầu ra, được ứng dụng rất nhiều trong các mạch logic số.

I. Phần tử logic số

- Trong mạch logic số, tín hiệu số sử dụng các mức logic 0-1 để biểu thị trạng thái của tín hiệu, 0 có thể biểu thị mức điện áp thấp, 1 có thể biểu thị mức điện áp cao, và ngược lại.
- Transistor được sử dụng để thiết kế các công logic cơ bản như: AND, OR, NOT, NOR..., chủ yếu dựa trên hai chế độ hoạt động: khóa – bão hòa.
- Xét công logic với đầu vào V_I

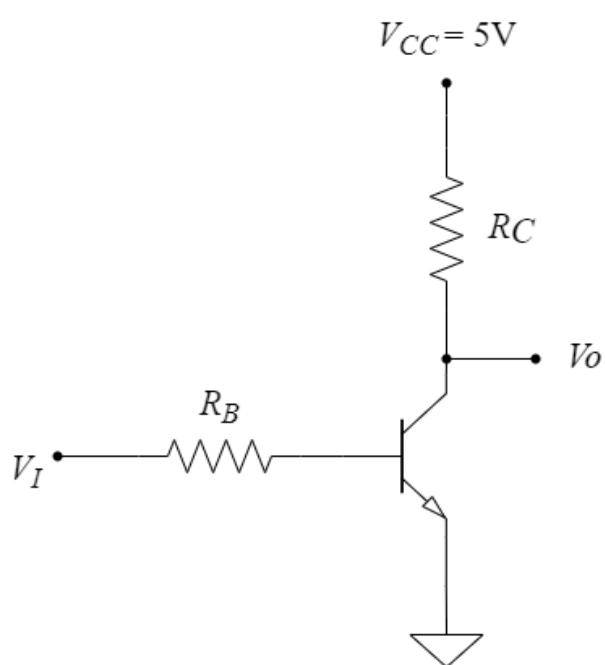
$V_I(V)$	$V_o(V)$
0	5
5	0.2

=> Công NOT

Q bão hòa:

$$V_o = V_{CE}(sat) = 0.2V$$

$$Q \text{ khóa: } V_o = V_{CC} = 5V$$



- Xét cỗng logic với 2 đầu vào $V_1 V_2$:

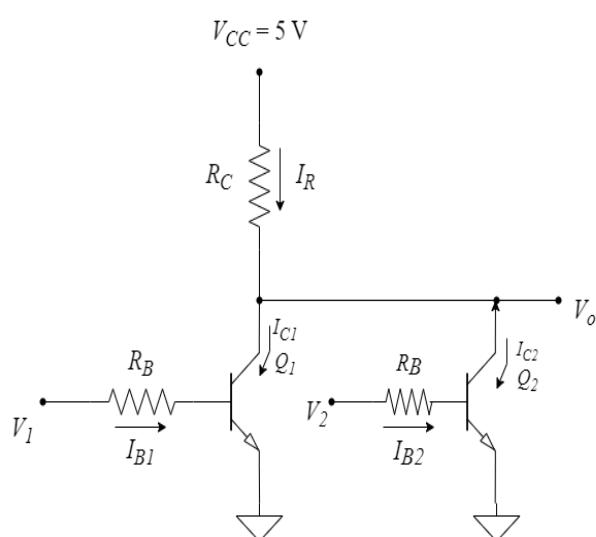
$V_1(V)$	$V_2(V)$	$V_o(V)$
0	0	5
5	0	0.2
0	5	0.2
5	5	0.2

=> Cỗng NOR 2 đầu vào

Q bão hòa:

$$V_o = V_{CE}(\text{sat}) = 0.2V$$

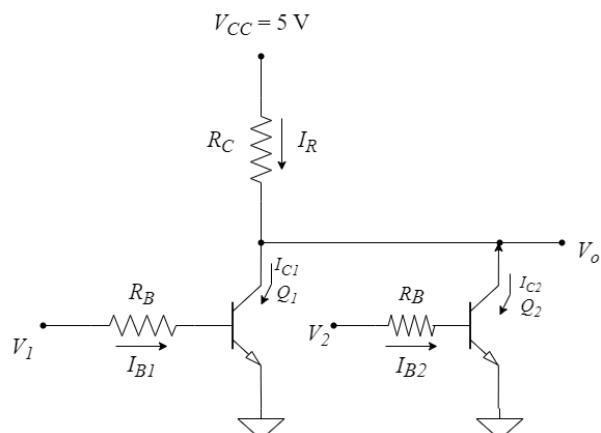
Q khóa: $V_o = V_{CC} = 5V$



Ví dụ 3.14: Tính toán với phần tử NOR

Cho mạch điện như hình bên. Tìm dòng và áp đầu ra khi:

- $V_1 = V_2 = 0$
- $V_1 = 5V, V_2 = 0$
- $V_1 = 0V, V_2 = 5V$
- $V_1 = V_2 = 5V$



Bài giải:

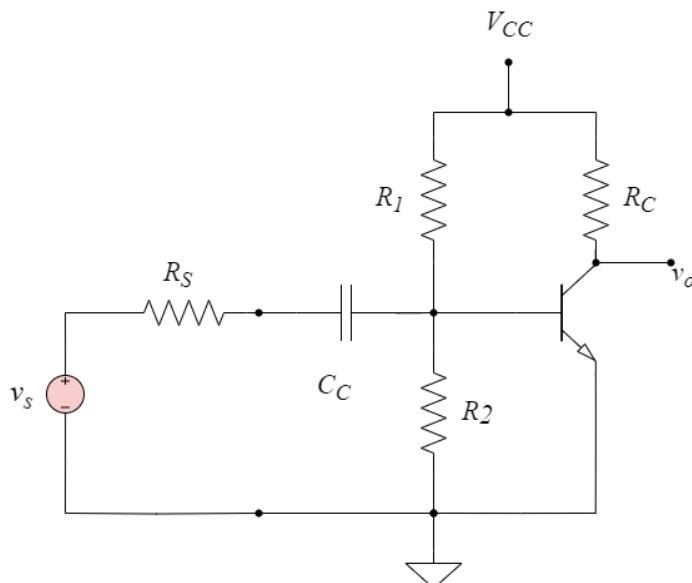
Các kết quả thu được:

Đầu vào	V_o	I_R	Q_1	Q_2
$V_1 = 0, V_2 = 0$	5 V	0	$I_{B1} = I_{C1} = 0$	$I_{B2} = I_{C2} = 0$
$V_1 = 5V, V_2 = 0$	0.2 V	$\frac{5 - 0.2}{1} = 4.8 mA$	$I_{B1} = \frac{5 - 0.2}{20} = 0.215mA$	$I_{B2} = I_{C2} = 0$
$V_2 = 0$			$I_{C1} = I_R = 4.8 mA$	

$V_1 =$	0.2 V	4.8 mA	$I_{B1} = I_{C1} = 0$	$I_{B2} = 0.215 \text{ mA}$
$0, V_2 =$				$I_{C2} = I_R = 4.8 \text{ mA}$
5 V				
$V_1 =$	0.2 V	4.8 mA	$I_{B1} = 0.215 \text{ mA}$	$I_{B2} = 0.215 \text{ mA}$
$5 \text{ V}, V_2 =$			$I_{C1} = \frac{I_R}{2}$	$I_{C2} = \frac{I_R}{2} = 2.4 \text{ mA}$
5 V				$= 2.4 \text{ mA}$

II. BỘ KHUẾCH ĐẠI

Xét mạch khuếch đại E chung sau:



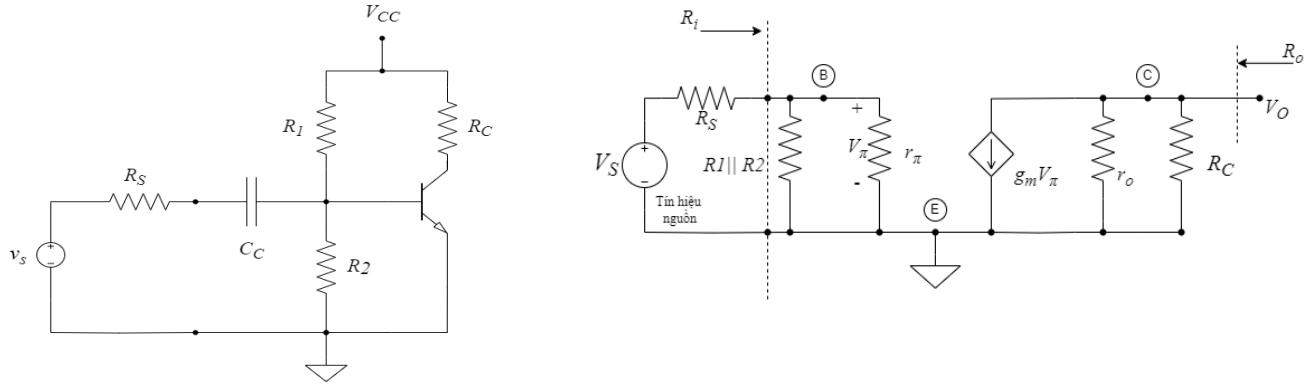
Bộ khuếch đại transistor có điểm làm việc trong vùng tích cực thuận.

- Khi hoạt động ở vùng tích cực thuận, điện áp đầu ra được khuếch đại so với tín hiệu đầu vào.
- Xét mạch khuếch đại E chung như hình vẽ, để tìm hệ số khuếch đại điện áp cần:
 - Thực hiện phân tích 1 chiều tìm điểm làm việc Q
 - Thực hiện phân tích xoay chiều tìm mối quan hệ giữa tín hiệu vào và ra bằng cách tương đương xoay chiều.

III. MẠCH KHUẾCH ĐẠI E CHUNG CƠ BẢN

Mạch khuếch đại E chung

Mạch tương đương xoay chiều

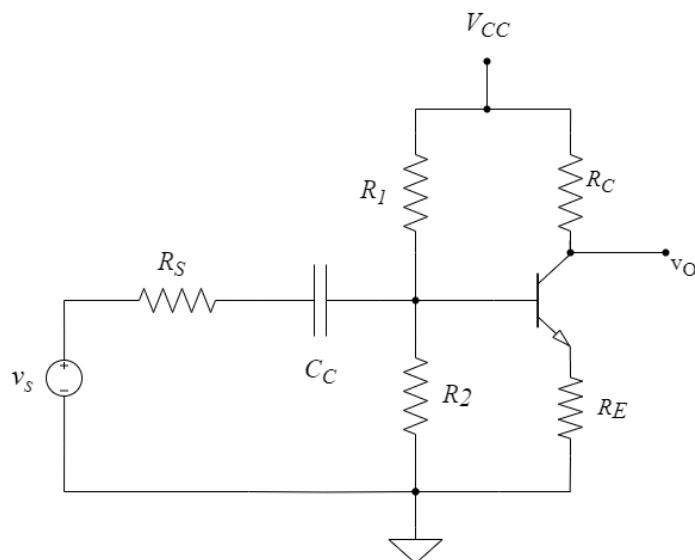


$$\text{Điện áp đầu ra: } V_O = -g_m V_\pi (r_o \parallel R_C)$$

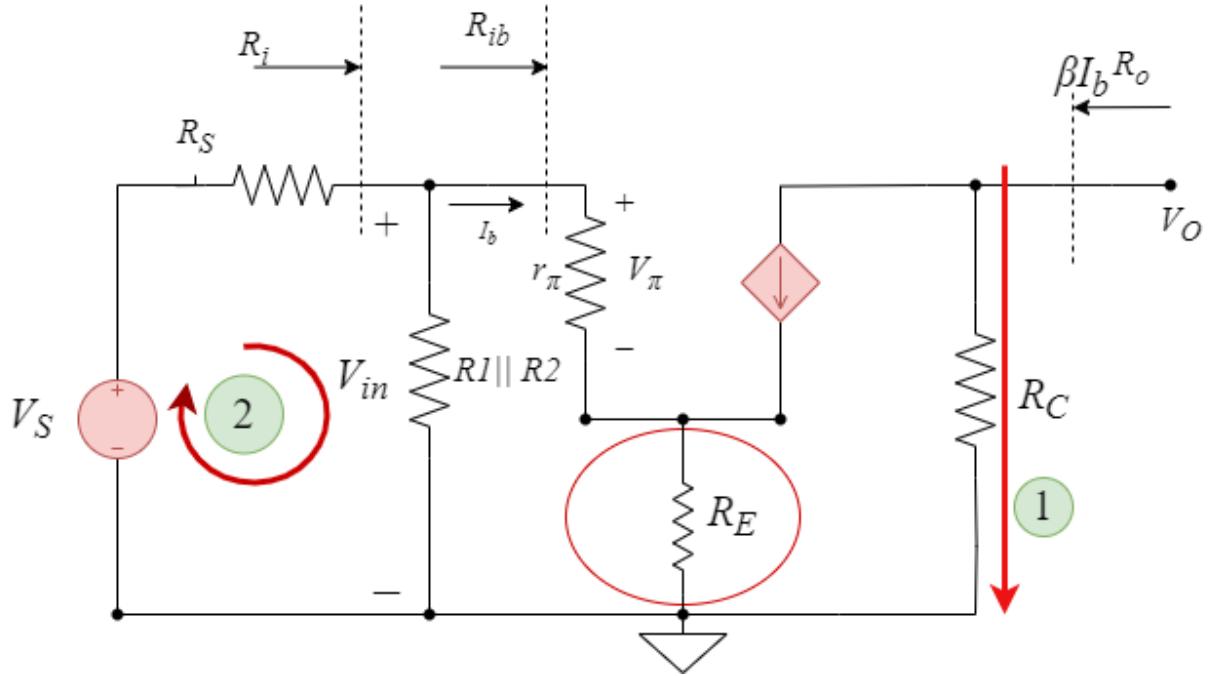
$$\text{Điện áp điều khiển: } V_\pi = \frac{R_1 \parallel R_2 \parallel r_\pi}{R_1 \parallel R_2 \parallel r_\pi + R_S} \cdot V_S$$

$$\text{Hệ số khuếch đại điện áp: } A_v = \frac{V_o}{V_s} = -g_m (r_o \parallel R_C) \frac{R_1 \parallel R_2 \parallel r_\pi}{R_1 \parallel R_2 \parallel r_\pi + R_S}$$

- Mắc thêm điện trở \$R_E\$ có tác dụng ổn định điểm làm việc.



- Mạch tương đương xoay chiều khi mắc thêm điện trở \$R_E\$ ở cực E:



Xét vòng mạch 1:

- Điện áp đầu ra V_O tính được: $V_O = V_{R_C} = -I_C R_C = -(\beta I_b) R_C$

Xét vòng mạch 2:

- Điện trở đầu vào R_i : $R_i = R_1 \parallel R_2 \parallel R_{ib}$
- Với điện trở đầu vào bô khuếch đại R_{ib} tính được như sau: $R_{ib} = \frac{V_{in}}{I_b} = r_\pi + (1 + \beta)R_E$
- Dòng I_b tính được như sau: $I_b = \frac{V_{in}}{R_{ib}} = \frac{V_{in}}{r_\pi + (1 + \beta)R_E}$
- Điện áp vào bô khuếch đại: $V_{in} = \left(\frac{R_i}{R_i + R_S} \right) V_S$
- Suy ra: $V_S = \left(\frac{R_i + R_S}{R_i} \right) \cdot V_{in}$
- Hệ số khuếch đại điện áp tính được: $A_v = \frac{V_O}{V_S} = \frac{-(\beta I_b) R_C}{V_S}$
- Thay I_b và V_S vào thu được: $A_v = \frac{-\beta R_C}{r_\pi + (1 + \beta)R_E} \left(\frac{R_i}{R_i + R_S} \right)$
- Nếu: $R_i \gg R_S$ và $(1 + \beta)R_E \gg r_\pi$, hệ số khuếch đại có thể xấp xỉ: $A_v \cong \frac{-\beta R_C}{(1 + \beta)R_E} \cong \frac{-R_C}{R_E}$

Ví dụ 3.15: Tính hệ số khuếch đại điện áp mạch E chung

Cho mạch điện như hình vẽ:

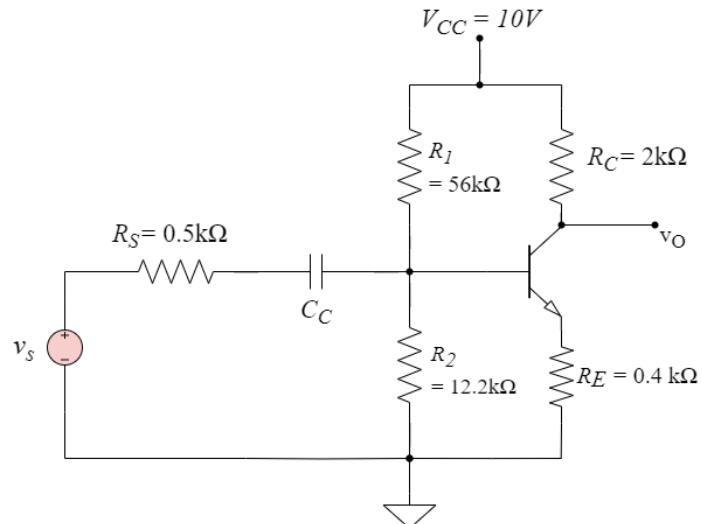
$$V_{BE(on)} = 0.7 \text{ V}$$

$$\beta = 100$$

$$V_A = \infty$$

Tìm hệ số khuếch đại điện áp

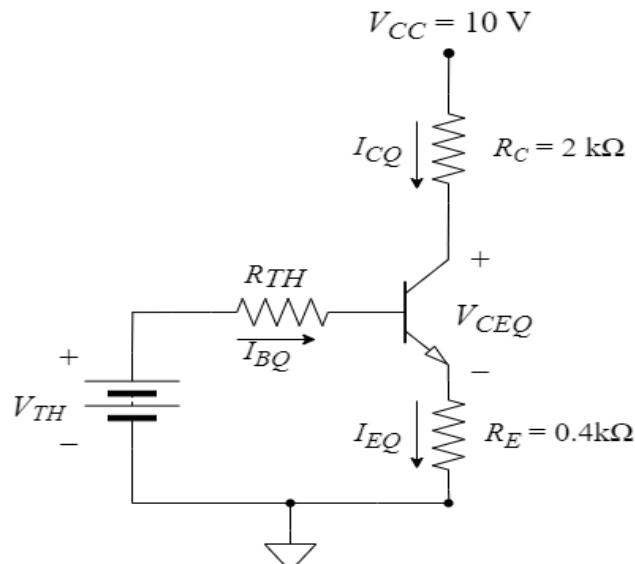
Tìm giá trị đầu vào bô khuếch đại.



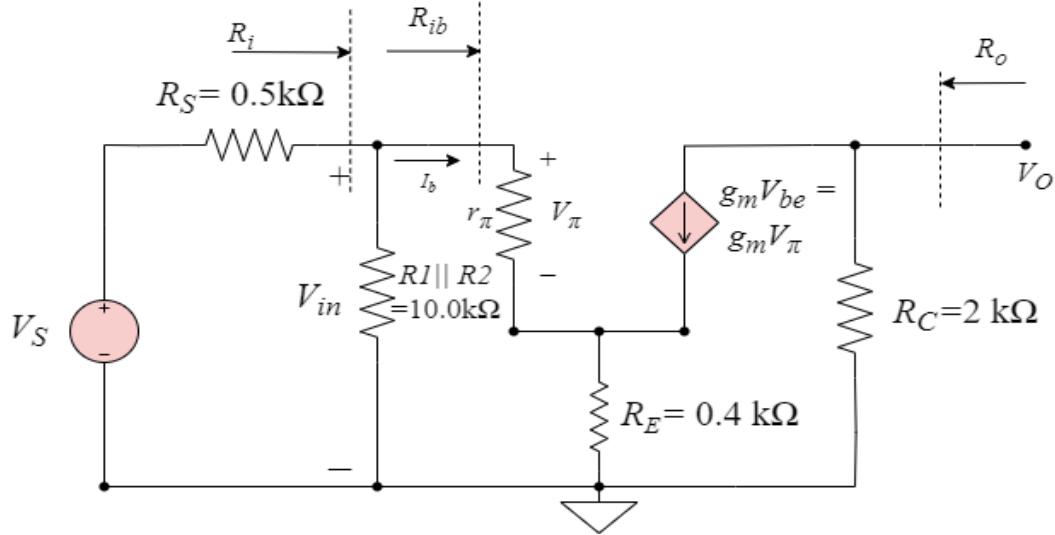
Bài giải:

Thực hiện phân tích 1 chiều: (Transistor phân cực tích cực thuận)

- $R_{TH} = R_1 \parallel R_2 = 56 \parallel 12.2 = 10k\Omega$
- $V_{TH} = \frac{R_2}{R_1+R_2} V_{CC} = \frac{12.2}{56+12.2} 10 = 1.79V$
- $I_{BQ} = \frac{V_{CC}-V_{BE(on)}}{R_{TH}+(1+\beta)R_E} = \frac{1.79-0.7}{10+(1+100)0.4} = 0.0216\mu A$
- $I_{CQ} = \beta I_{BQ} = 100 \times 0.0216 = 2.16mA$
- $V_{CEQ} = V_{CC} - I_C R_C - I_E R_E = 10 - 2.16 \times 2 - 2.16 \times \frac{100+1}{100} \times 0.4 = 4.81V > 0$



Mạch xoay chiều tương đương tín hiệu nhỏ:



- Các tham số mạch π lai:

$$r_\pi = \frac{V_T \beta}{I_{CQ}} = \frac{0.026 \times 100}{2.16} = 1.20 k\Omega, g_m = \frac{I_{CQ}}{V_T} = \frac{2.16}{0.026} = 83.1 mA/V$$

- Điện trở đầu vào cực B: $R_{ib} = r_\pi + (1 + \beta)R_E = 1.20 + 101 \times 0.4 = 41.6 k\Omega$
- Điện trở đầu vào bộ khuếch đại: $R_i = R_1 \parallel R_2 \parallel R_{ib} = 10 \parallel 41.6 = 8.06 k\Omega$
- Hệ số khuếch đại điện áp:

$$A_v = \frac{V_o}{V_s} = \frac{-\beta R_C}{r_\pi + (1 + \beta)R_E} = \frac{-(100)(2)}{1.20 + (101)(0.4)} \left(\frac{8.06}{8.06 + 0.5} \right) = -4.53$$

- Sử dụng công thức xấp xỉ: $A_v \cong \frac{-\beta R_C}{(1+\beta)R_E} \cong \frac{-R_C}{R_E}$

tính được $A_v = \frac{-R_C}{R_E} = \frac{-2}{0.4} = -5.0$

Nhận xét:

- Hệ số khuếch đại điện áp giảm nhẹ khi thêm vào điện trở R_E vì có thành phần $(1 + \beta)R_E$ dưới mẫu số.
- Có thể sử dụng công thức xấp xỉ để tính hệ số khuếch đại điện áp khi thiết kế mạch khuếch đại E chung có điện trở R_E
- Hệ số khuếch đại điện áp gần như độc lập với sự thay đổi của hệ số β

β	A_v
50	-4.41
100	-4.53

Ví dụ 3.16: Tính hệ số khuếch đại tín hiệu nhỏ

Cho mạch khuếch đại pnp như hình có:

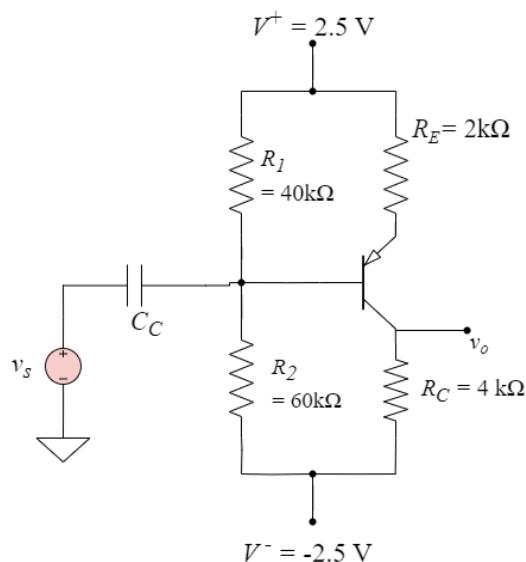
$$V_{EB(on)} = 0.7 \text{ V}$$

$$\beta = 80$$

$$V_A = \infty$$

Tìm điểm làm việc

Tính toán hệ số khuếch đại tín hiệu



Phân tích 1 chiều:

-Tính điện trở và điện áp tương đương Thevenin:

$$R_{TH} = R_1 \parallel R_2 = 40 \parallel 60 = 24 \text{ k}\Omega$$

$$V_{TH} = \left(\frac{R_2}{R_1 + R_2} \right) (5) - 2.5 = 0.5 \text{ V}$$

-Phương trình điện áp vòng E-B:

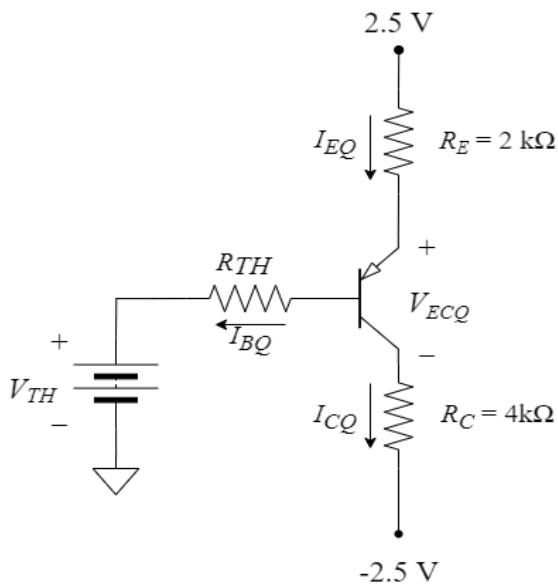
$$V^+ = I_{EQ} R_E + V_{EB(on)} + I_{BQ} R_{TH} \\ + V_{TH}$$

-Transistor phân cực ở chế độ tích cực thuận, do đó:

$$I_{EQ} = (1 + \beta) I_{BQ} \Rightarrow V_{ECQ} = 1.63 \text{ V},$$

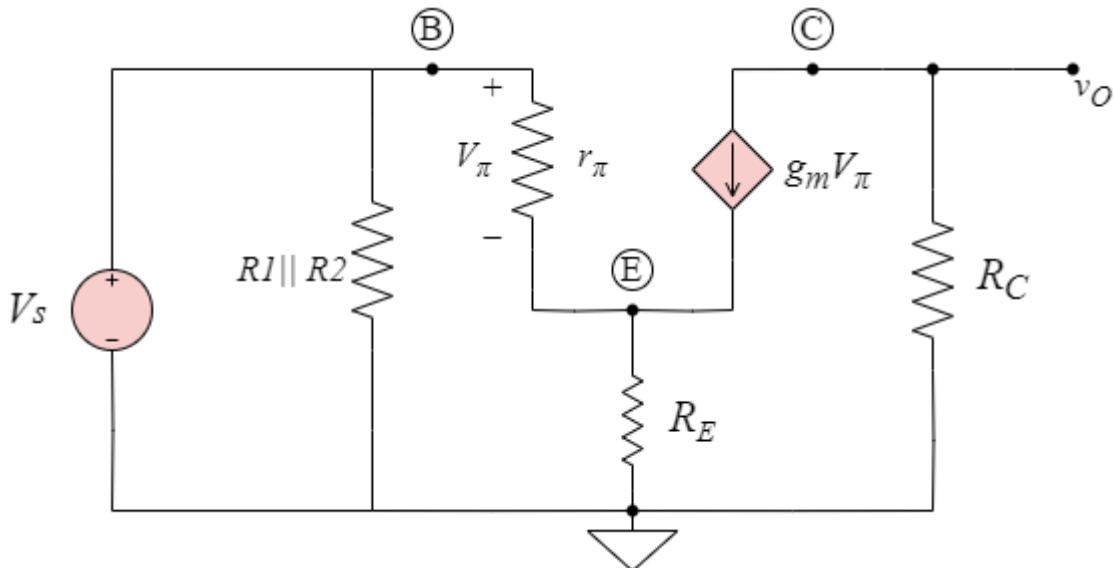
$$I_{CQ} = 0.559 \text{ mA}$$

Mạch tương đương 1 chiều



Phân tích xoay chiều:

- Mạch tương đương xoay chiều:



- $r_\pi = \frac{\beta V_T}{I_{CQ}} = \frac{(80)(0.026)}{0.559} = 3.72k\Omega$

- $g_m = \frac{I_{CQ}}{V_T} = \frac{0.559}{0.026} = 21.5mA/V$

- $r_o = \frac{V_A}{I_Q} = \infty$

- $V_o = g_m V_\pi R_C, g_m r_\pi = \beta$

Phương trình điện áp vòng B-E: $V_S = -V_\pi - \left(\frac{V_\pi}{r_\pi} + g_m V_\pi \right) R_E$

Hệ số khuếch đại điện áp: $A_v = \frac{V_o}{V_s} = \frac{-\beta R_C}{r_\pi + (1+\beta)R_E} = \frac{-(80)(4)}{3.72 + (81)(2)} = -1.93$

Sử dụng công thức xấp xỉ: $A_v \cong -\frac{R_C}{R_E} = -\frac{4}{2} = -2 \Rightarrow$ Gần với giá trị thực tế

Chương 4: Khuếch đại thuật toán và ứng dụng

4.1. Khuếch đại thuật toán Op amp

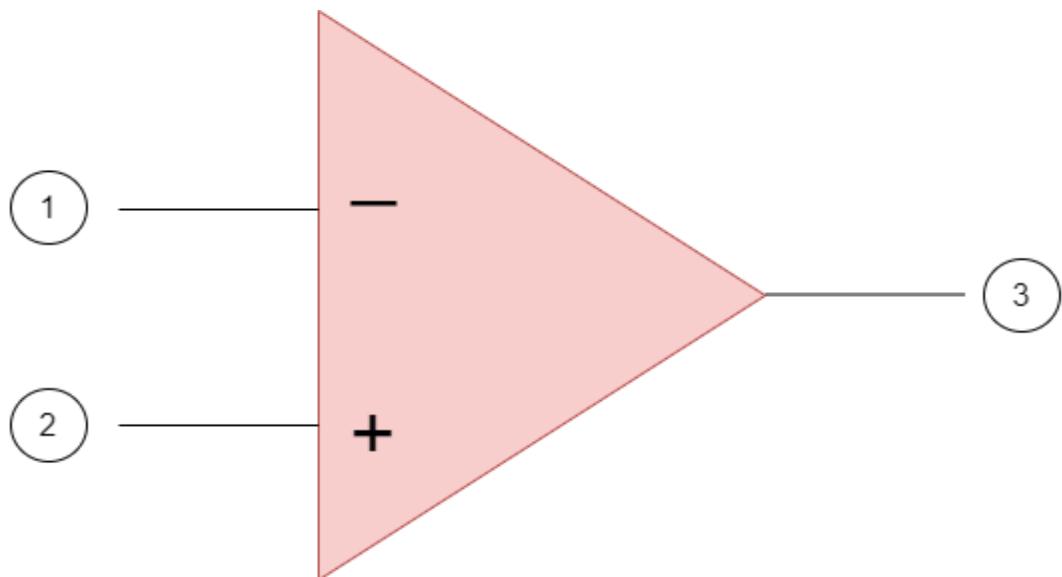
- Khuếch đại thuật toán (KĐTT), hay op-amp, là một loại mạch khuếch đại điện áp vi sai, được chế tạo dưới dạng mạch tích hợp (IC), có chức năng khuếch đại sự chênh lệch điện áp giữa hai đầu vào và tạo ra một đầu ra duy nhất.
- Mạch op amp bản chất được cấu tạo từ 20 cho đến 30 transistor kết nối với nhau.
- KĐTT được sử dụng phổ biến trong điện tử tương tự và có thể được coi như một loại linh kiện điện tử, tương tự như transistor.
- Khái niệm khuếch đại thuật toán bắt nguồn từ các ứng dụng ban đầu của thiết bị từ những năm 1960, kết hợp với điện trở và tụ điện, được sử dụng trong các máy tính tương tự để thực hiện các phép toán giải phương trình vi phân và tích phân.
- Các ứng dụng của KĐTT đã được mở rộng ra rất nhiều cho đến ngày nay

Op-amp là linh kiện có 3 đầu gồm 2 đầu vào và 1 đầu ra.

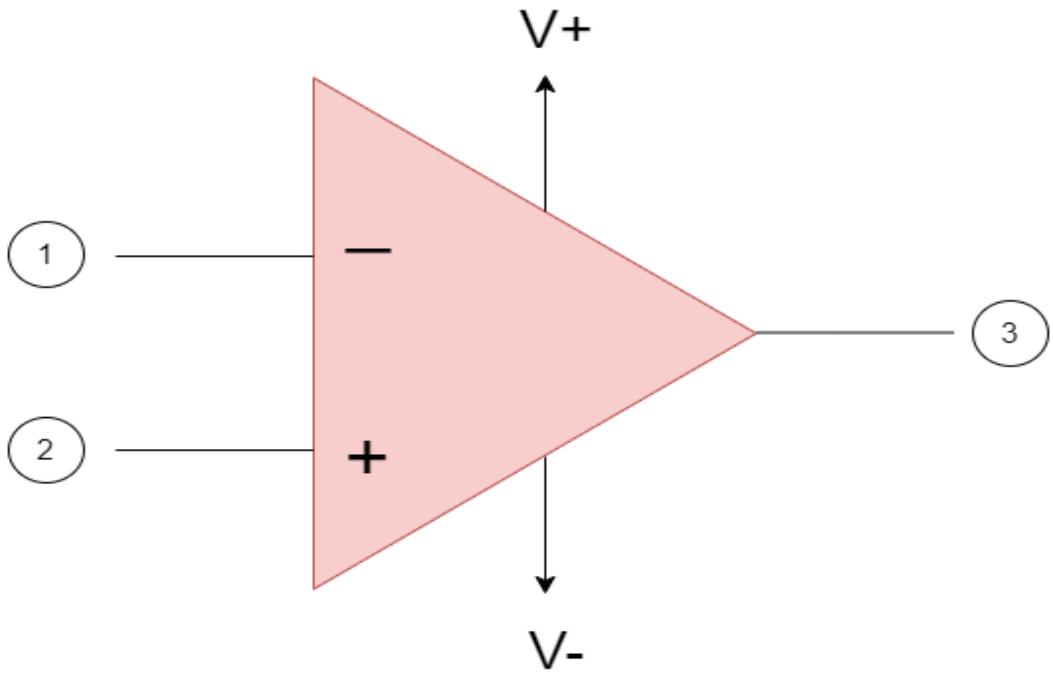
- Các chân cơ bản bao gồm:
 - Đầu vào đảo ① (kí hiệu dấu -)
 - Đầu vào không đảo ② (kí hiệu dấu +)

- Đầu ra ③
- Các chân cáp nguồn

- Về mặt cấu tạo, KĐTT bao gồm nhiều transistor, do đó cần một nguồn điện áp một chiều phân cực KĐTT trong vùng tích cực thuận.
- Phần lớn các KĐTT được phân cực bởi một nguồn điện áp âm và dương được ký hiệu bởi V+ và V- như hình bên
- Khuếch đại thuật toán với đầu vào/ra:



- Khuếch đại thuật toán với nguồn phân cực:

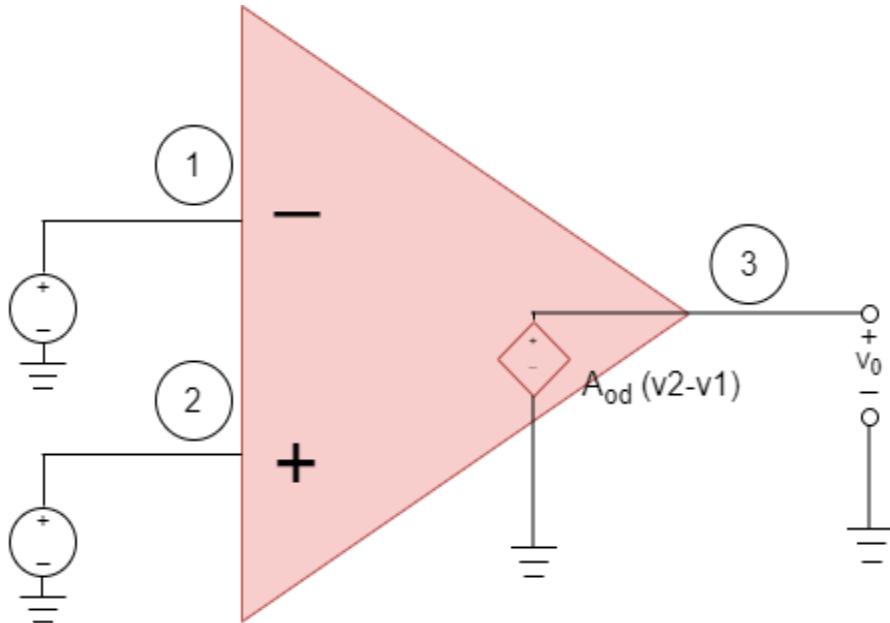


Op-amp
3 chân đã
mặc định
có sẵn
phản
phản cực
(thường
là +12V)
còn op
amp 5
chân thì
phải phản
cực.

- Các

tính chất quan trọng:

- Trở kháng vào rất lớn: có thể coi điện trở đầu vào giữa chân ① và ② lớn ∞ , do đó, dòng điện vào ở mỗi đầu vào xấp xỉ = 0.
- Trở kháng ra rất nhỏ: đầu ra ③ đóng vai trò như là đầu ra của một nguồn áp lý tưởng, nghĩa là điện trở đầu ra tín hiệu nhỏ $R_o = 0$.
- Hệ số khuếch đại rất lớn: hệ số khuếch đại vi sai vòng hở A_{od} đo lường khả năng khuếch đại của mạch khuếch đại thuật toán mà không có điều khiển phản hồi.
- Mạch tương đương của KĐTT lý tưởng:



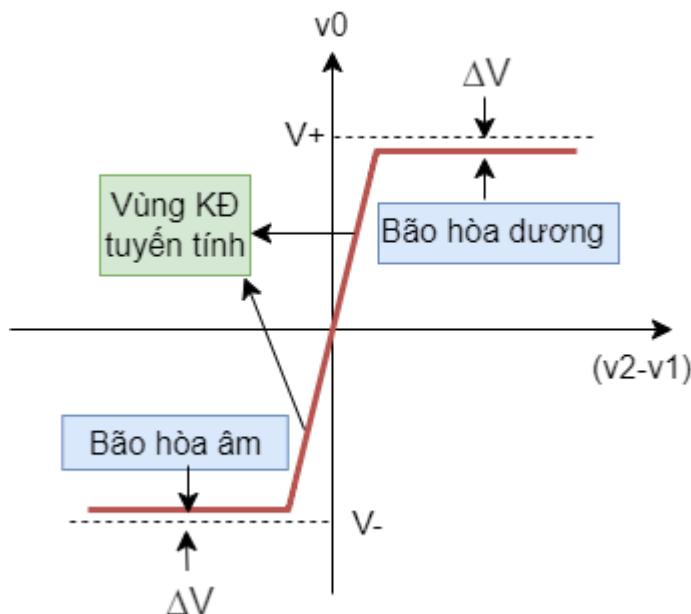
Chú thích:

1. Khuếch đại thuật toán lý tưởng đo sự khác nhau giữa hai tín hiệu đầu vào và khuếch đại sự khác nhau này để tạo thành một tín hiệu đầu ra.
2. Điện áp ở mỗi đầu là điện áp so với đất.
3. Aod: hệ số khuếch đại (độ lợi về mặt điện áp)
4. Đầu vào đảo được kí hiệu bởi dấu – còn đầu vào không đảo được kí hiệu bởi dấu +

➤ Op amp lí tưởng:

- + Điện trở đầu vào R_i tiến đến vô cùng $\Rightarrow i_1, i_2 = 0$
- + Điện trở đầu ra của tín hiệu $R_{out} = 0$ (tải sẽ nhận trọn vẹn nguồn áp không phải chia sẻ cho nội trở nào cả)
- + Hệ số khuếch đại rất lớn và tiệm cận vô cùng
- + Đầu ra cùng pha với v_2 và ngược pha với v_1 .

• Đặc tính truyền điện áp của KĐTT



- Nếu KĐTT được phân cực bởi nguồn 1 chiều V_+ và V_- , thì điện áp đầu ra bị hạn chế.
- Khi điện áp đầu ra tiệm cận gần V_+ , sẽ bão hòa và bị hạn chế bởi giá trị xấp xỉ gần bằng V_+ . Điện áp đầu ra không thể vượt quá điện áp phân cực dương \rightarrow vùng bão hòa dương.

- Tương tự, khi điện áp đầu ra tiệm cận gần V^- , sẽ bão hòa và bị hạn chế bởi giá trị xấp xỉ gần bằng V^- . Điện áp đầu ra không thể vượt quá điện áp phân cực âm \rightarrow vùng bão hòa âm.
- Điện áp đầu ra bị hạn chế bởi:

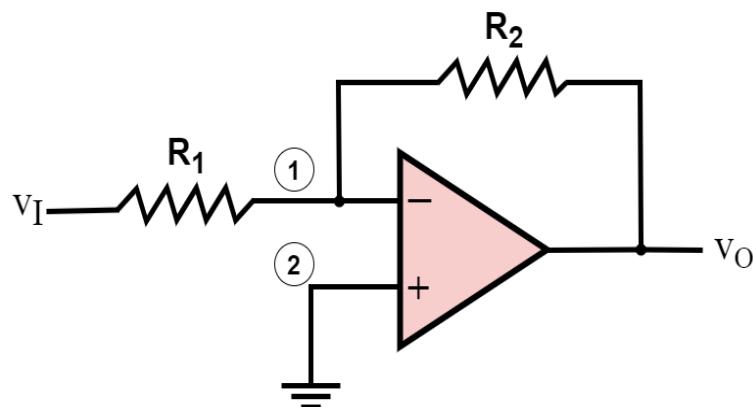
$$V^- + \Delta V < v_O < V^+ - \Delta V$$

4.2. Một số mạch khuếch đại thuật toán cơ bản

4.2.1. Mạch khuếch đại

4.2.1.1. Mạch khuếch đại đảo

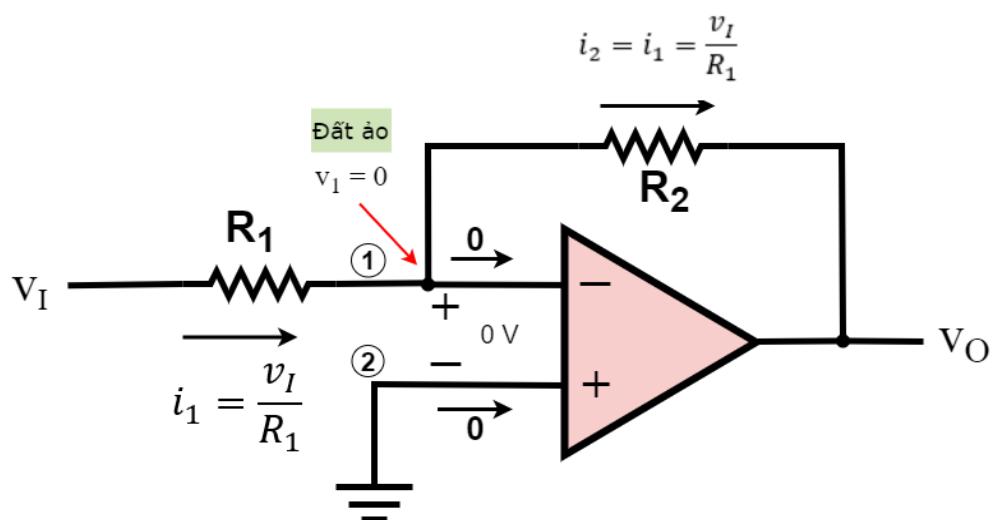
- Mạch khuếch đại đảo:



- Là mạch KĐTT được sử dụng phổ biến nhất.
- Đầu ra được nối với đầu vào đảo để tạo ra mạch ổn định: đường hồi tiếp âm.
- Chú ý:** KĐTT mặc định được phân cực bởi nguồn 1 chiều và không được thể hiện trong hình.

Đối với op-amp lý tưởng:

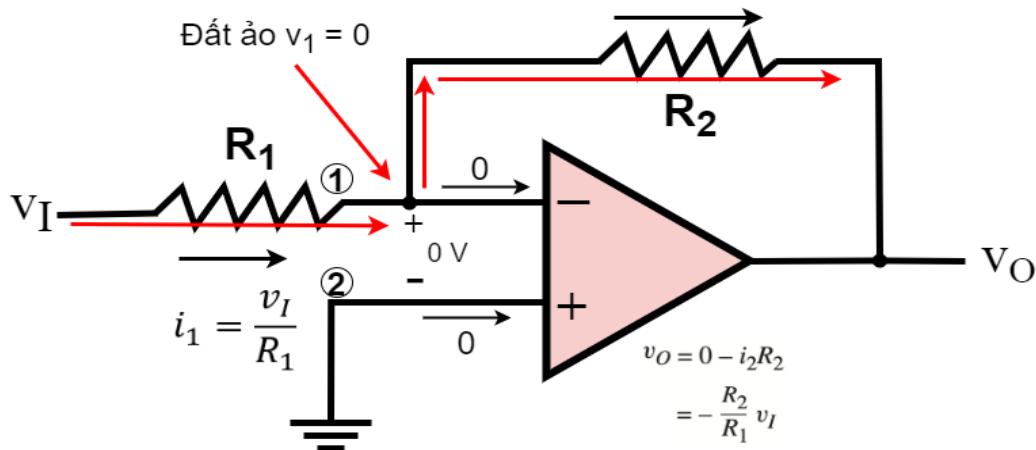
- Mạch khuếch đại đảo



- Trở kháng vào rất lớn, dòng điện vào ở mỗi đầu vào xấp xỉ = 0.
- Nếu đầu vào không đảo của op-amp **nối đất** thì đầu vào đảo nối đất ảo.
- Tổng tất cả các dòng tính tại đầu vào đảo với giả thiết dòng đi vào op-amp = 0.
- Với op-amp lý tưởng, điện áp đầu ra độc lập với bất kỳ tải nào được nối với đầu ra.

- Xét mạch khuếch đại đảo:

$$i_2 = i_1 = \frac{v_I}{R_1}$$



- Khái niệm đất ảo:

- v_2 nối đất

- $v_1 = v_2$

- v_1 được gọi là
đất ảo

- $v_1 = 0$

- Dòng điện vào:
tại đầu vào đảo:

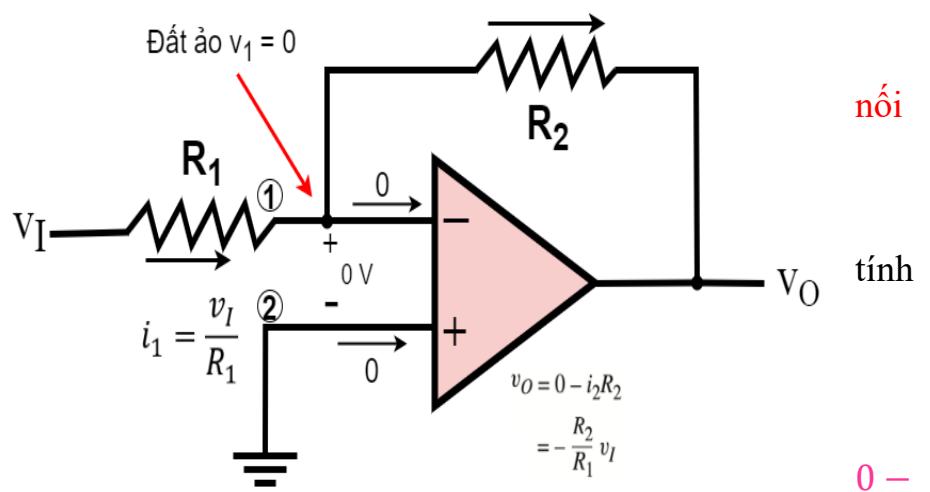
$$i_1 = \frac{v_I - v_1}{R_1} = \frac{v_I}{R_1}$$

- Điện áp đầu ra:

$$v_O = v_1 - i_2 R_2 = \\ \left(\frac{v_I}{R_1} \right) R_2$$

- Kê số KĐ điện áp vòng kín:

$$i_2 = i_1 = \frac{v_I}{R_1}$$



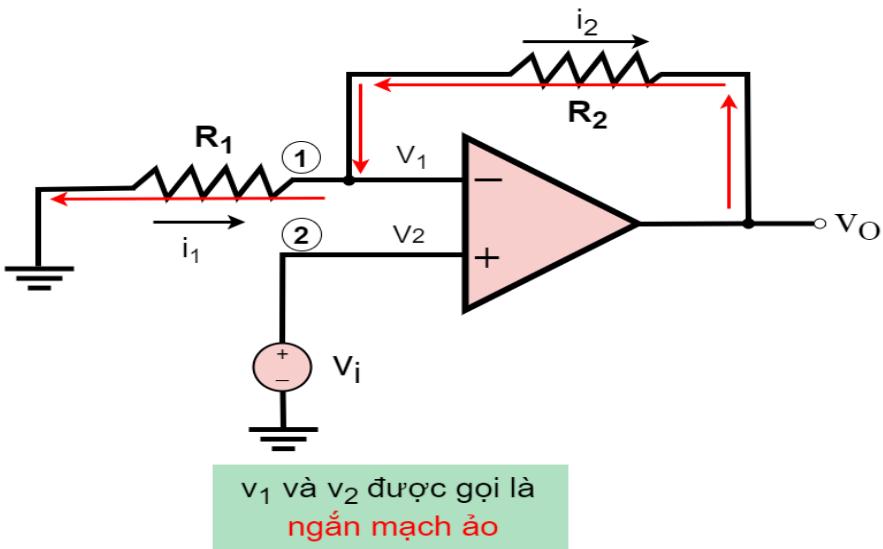
$$Av = \frac{v_0}{v_I} = -\frac{R_2}{R_1}$$

- Trở kháng đầu vào KĐTT:

$$R_i = \frac{v_I}{i_1} = R_1$$

4.2.1.2. Khuếch đại không đảo

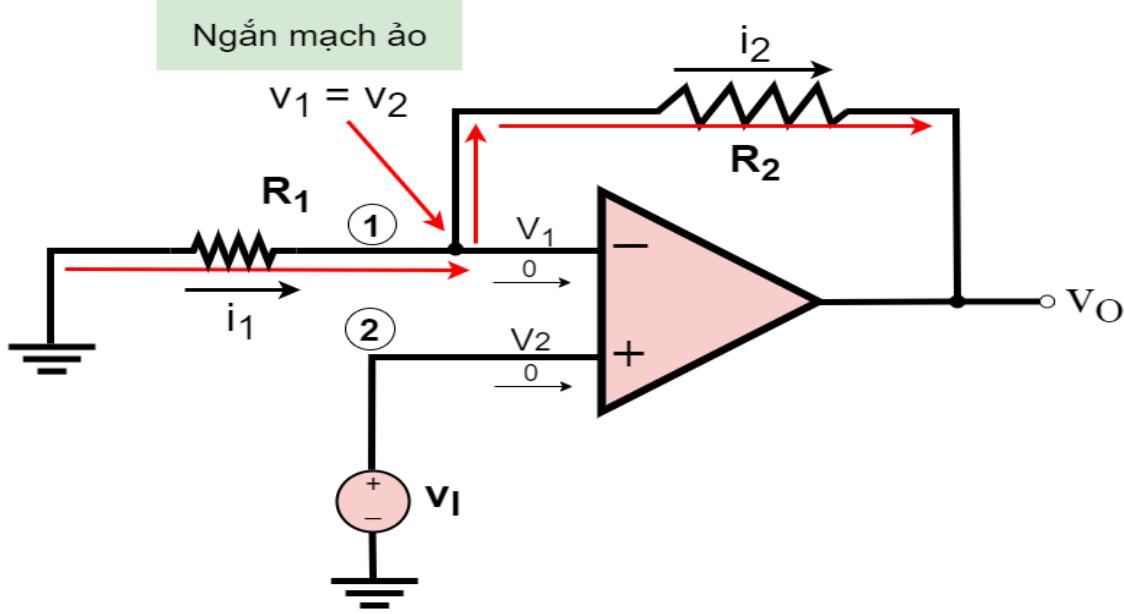
Xét mạch khuếch đại như hình bên:



- Điện áp đầu vào v_I được đưa trực tiếp vào đầu vào không đảo, R_1 được kết nối một đầu với đầu vào đảo và đầu kia nối đất.
- Đường hồi tiếp âm đưa từ đầu ra vào v_1 qua điện trở R_2 .
- Khi có sự thay đổi điện áp tại v_2 , v_o thay đổi và được đưa trở lại đầu vào đảo v_1 , buộc điện áp tại v_1 và v_2 phải bằng nhau: $v_1 = v_2$

Đối với op-amp lý tưởng:

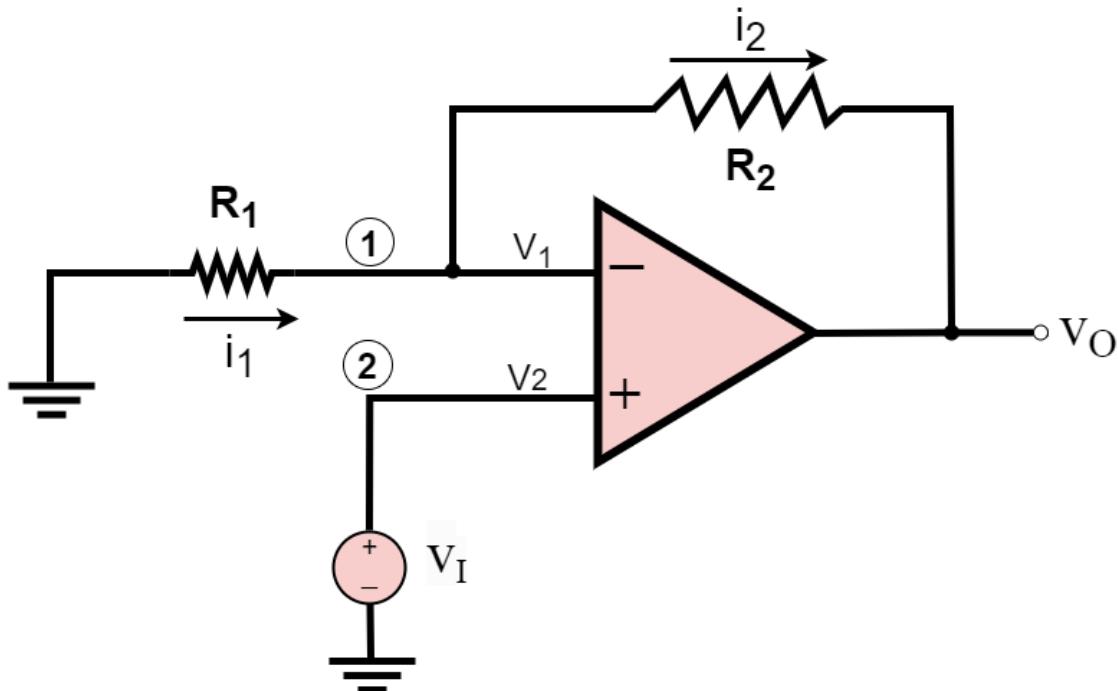
- Mạch khuếch đại không đảo:



- Trở kháng vào rất lớn, dòng điện vào ở mỗi đầu vào xấp xỉ = 0.
- Nếu đầu vào không đảo **không nối đất**, thì điện áp tại đầu đảo bằng điện áp tại đầu vào không đảo, hai đầu vào ngắn mạch ảo.
- Tổng tất cả các dòng tính tại **đầu vào đảo** với giả thiết dòng đi vào op-amp = 0.

Tính hệ số khuếch đại điện áp vòng kín:

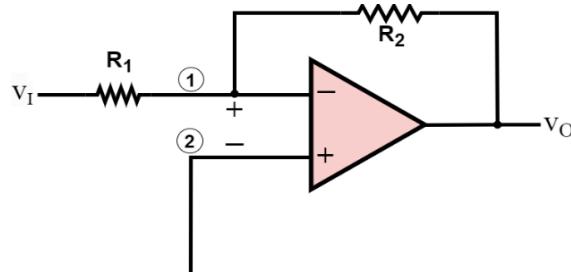
- Mạch khuếch đại không đảo



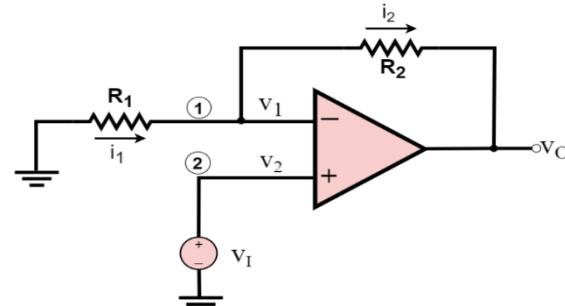
- Giả thiết dòng điện đi vào đầu vào của op-amp bằng không.
 $v_1 = v_2 \rightarrow v_1 = v_I$
- Dòng i_1 tính được như sau:
 $i_1 = \frac{-v_1}{R_1} = -\frac{v_I}{R_1}$
- Dòng i_2 tính được như sau:
 $i_2 = \frac{v_1 - v_0}{R_2} = \frac{v_I - v_0}{R_2}$
 $i_1 = i_2 \rightarrow -\frac{v_I}{R_1} = \frac{v_I - v_0}{R_2} \rightarrow A_v = \frac{v_0}{v_I} = 1 + \frac{R_2}{R_1}$

Phương pháp giải mạch op-amp lý tưởng

- Mạch khuếch đại đảo:



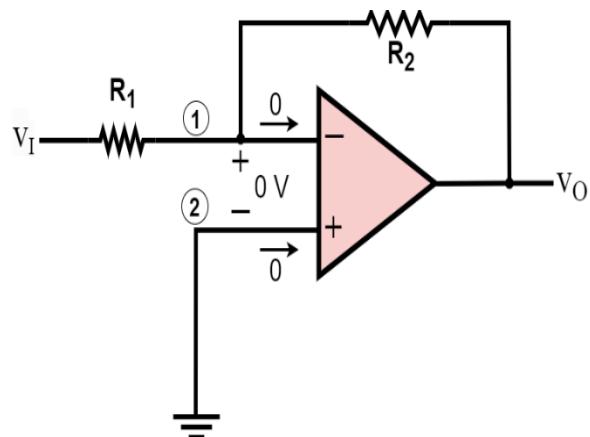
- Mạch khuếch đại không đảo:



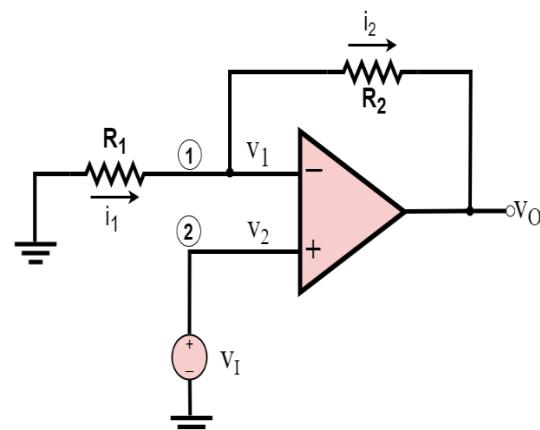
- Nếu đầu vào không đảo của op-amp **nối đất** thì đầu vào đảo nối đất ảo, tổng tất cả các dòng tính tại đầu vào đảo với giả thiết dòng đi vào op-amp = 0.
- Nếu đầu vào không đảo **không nối đất**, thì điện áp tại đầu đảo bằng điện áp tại đầu vào không đảo, hai đầu vào ngắn mạch ảo, tổng tất cả các dòng tính tại **đầu vào đảo** với giả thiết dòng đi vào op-amp = 0.
- Với op-amp lý tưởng, điện áp đầu ra tính theo bước 1 hoặc 2 ở trên, điện áp đầu ra độc lập với bất kỳ tải nào được nối với đầu ra.

Mạch khuếch đại đảo – không đảo

- Mạch khuếch đại đảo



- Mạch khuếch đại không đảo



- Hệ số khuếch đại điện áp:

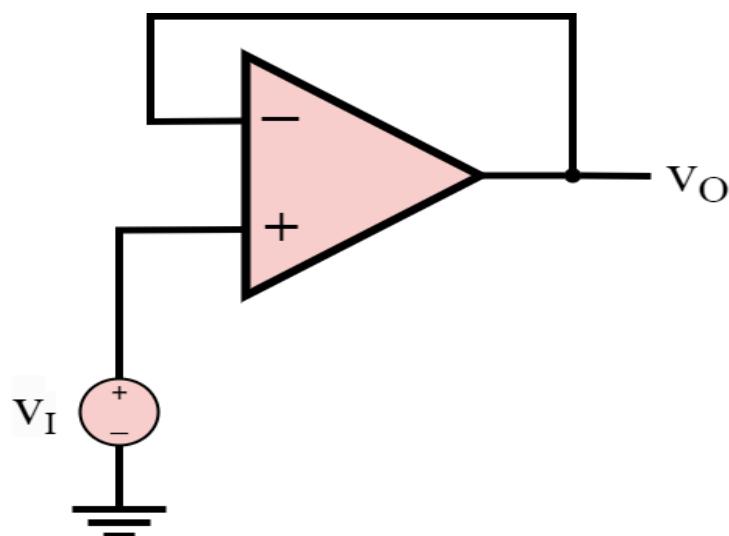
$$A_v = \frac{v_o}{v_I} = -\frac{R_2}{R_1}$$

- Hệ số khuếch đại điện áp:

$$A_v = \frac{v_o}{v_I} = 1 + \frac{R_2}{R_1}$$

Nhận xét: Hệ số khuếch đại vòng kín của mạch (A_v) không phụ thuộc vào hệ số khuếch đại vòng hở của op-amp (A_{od}).

- Mạch lặp



- Mạch lặp được phát triển từ mạch khuếch đại không đảo với các điều kiện:

$$R_1 = \infty \quad R_2 = 0$$

- Hệ số khuếch đại vòng kín:

$$Av = \frac{v_0}{v_I} = 1$$

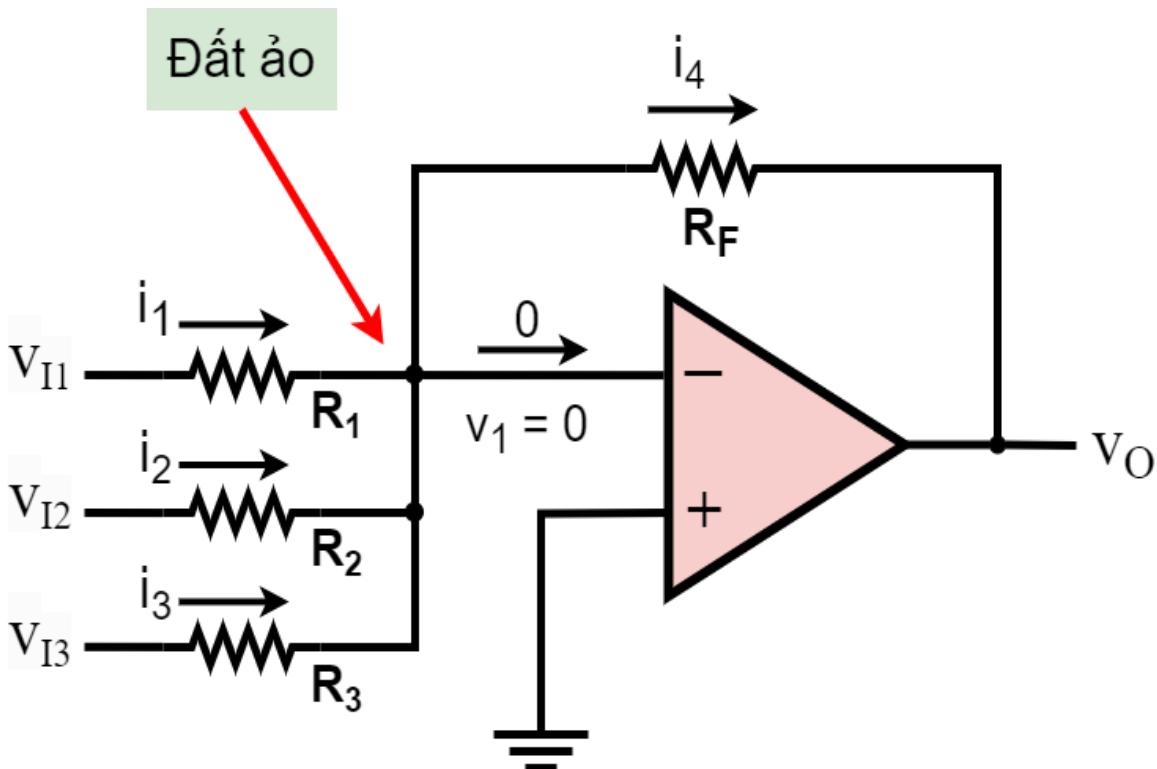
Mạch lặp có:

- Trở kháng vào vô cùng lớn.
- Trở kháng ra bằng không.

→ Được sử dụng như một bộ khuếch đại đệm giữa nguồn có trở kháng cao và tải trở kháng thấp.

4.2.3. Mạch cộng (Mạch khuếch đại cộng)

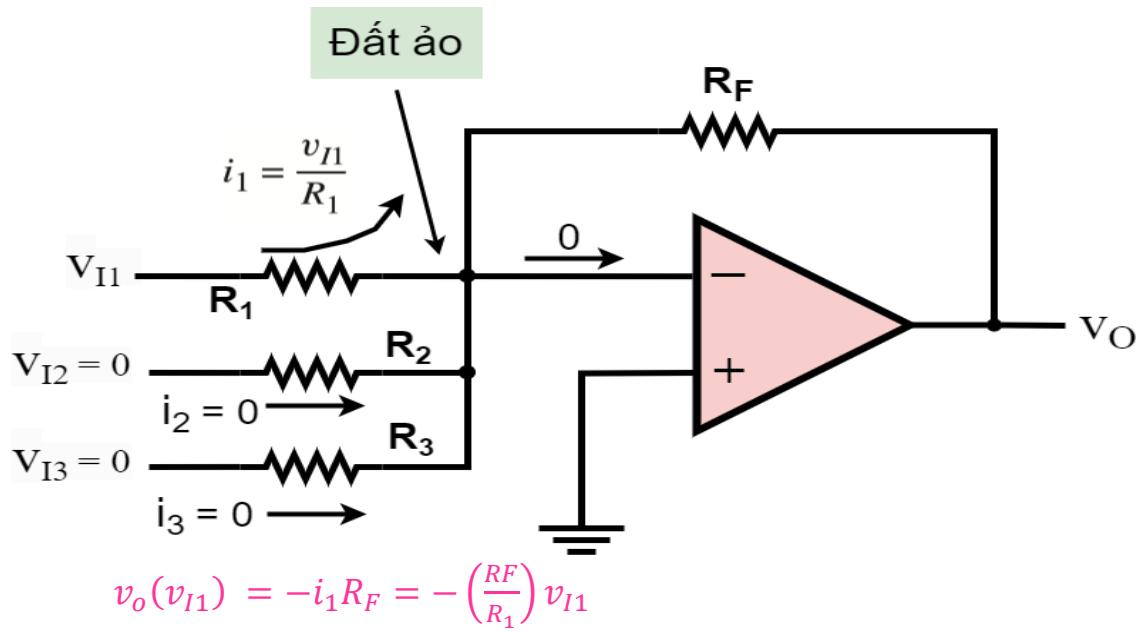
- Mạch cộng



Để phân tích mạch cộng:

- Sử dụng khái niệm đất ảo.
- Sử dụng nguyên tắc xếp chồng để tìm điện áp đầu ra ứng với từng điện áp đầu vào.
- Tính tổng đại số những thành phần này để tìm tổng đầu ra.
- Sử dụng nguyên tắc xếp chồng, xét mạch chỉ với từng đầu vào.

- Mạch cộng:



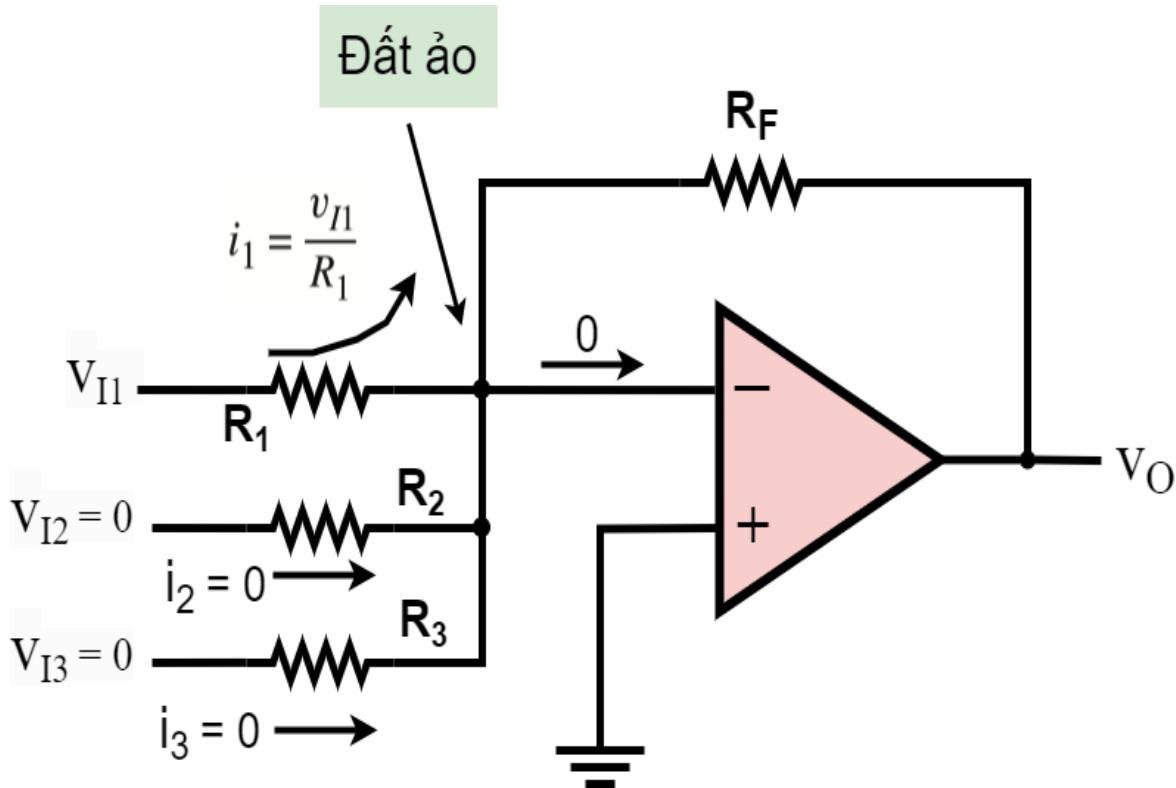
- Đặt:
 $v_{I2} = v_{I3} = 0 \rightarrow$
 $i_1 = \frac{v_{I1}}{R_1}$
- Tính
được:

- Tương tự:

$$v_o(v_{I2}) = -i_2 R_F = -\left(\frac{R_F}{R_2}\right) v_{I2}$$

$$v_o(v_{I3}) = -i_3 R_F = -\left(\frac{R_F}{R_3}\right) v_{I3}$$

- Mạch cộng:



- Điện áp đầu ra là tổng đại số của các điện áp đầu ra thành phần:

$$v_0 = v_0(v_{I1}) + v_0(v_{I2}) + v_0(v_{I3})$$

- Thay các điện áp đầu ra thành phần vào thu được:

$$v_0 = - \left(\frac{R_F}{R_1} v_{I1} + \frac{R_F}{R_2} v_{I2} + \frac{R_F}{R_3} v_{I3} \right)$$

- Trong trường hợp:

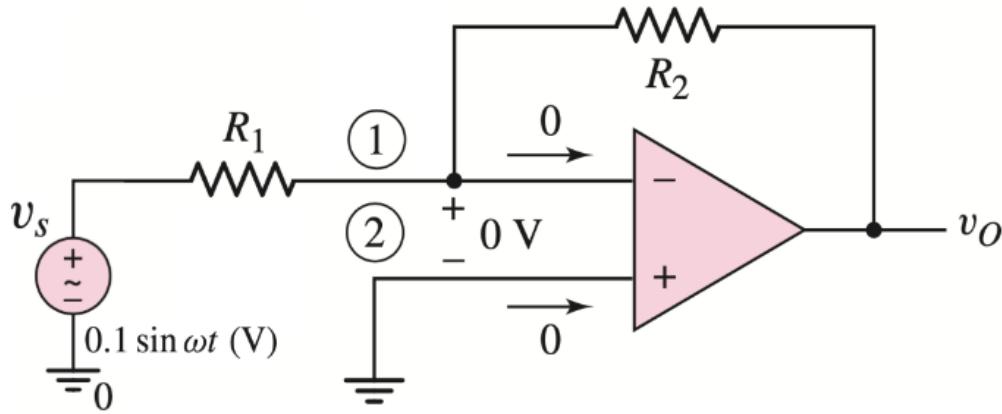
$$R_1 = R_2 = R_3 \equiv R$$

$$\rightarrow v_0 = -\frac{R_F}{R_1} (v_{I1} + v_{I2} + v_{I3})$$

Ví dụ 4.1. Thiết kế bộ khuếch đại đảo

Các thông số của:

- Nguồn $v_s = 0.1 \sin \omega t (V)$ cấp dòng tối đa $5\mu A$
- Hệ số khuếch đại $A_v = -5$
- Giả thiết tần số của tín hiệu rất thấp và các ảnh hưởng của tần số có thể bỏ qua
- Thiết kế bộ khuếch đại đảo với hệ số khuếch đại điện áp cho trước như hình sau:



Chú ý: Nếu tín hiệu sin đầu vào có trở kháng đầu ra khác 0 thì KĐTT cần phải được thiết kế lại để đáp ứng hệ số khuếch đại theo yêu cầu.

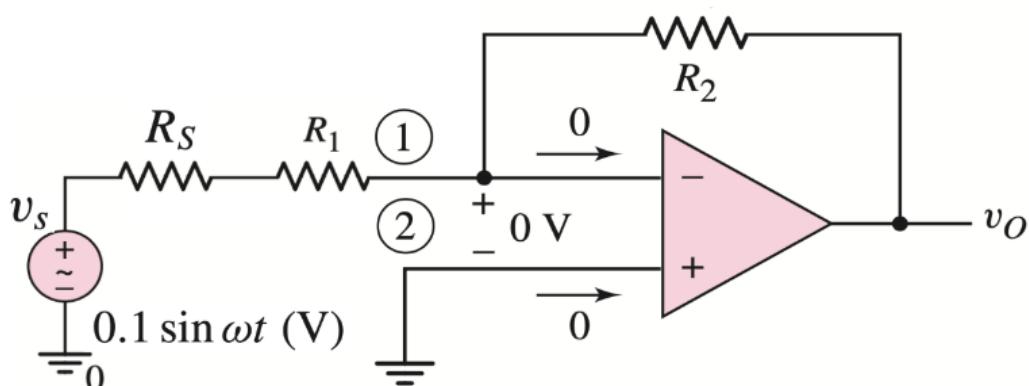
Lời giải:

- Dòng điện đầu vào :
 $i_1 = \frac{v_I}{R_1} = \frac{v_s}{R_1}$
- Nếu $i_1(max) = 5\mu A$
- $R_1 = \frac{v_s(max)}{i_1(max)}$
 $= \frac{0.1}{5 \times 10^{-6}} \Rightarrow 20k\Omega$
- Hệ số khuếch đại điện áp đã cho $A_v = \frac{-R_2}{R_1} = -5 \Rightarrow R_2 = 5R_1 = 5(20) = 100k\Omega$

Ví dụ 4.2. Thiết kế bộ khuếch đại đảo có trở kháng nguồn tín hiệu vào

Các thông số của mạch:

Thiết kế bộ khuếch đại đảo như hình sau:



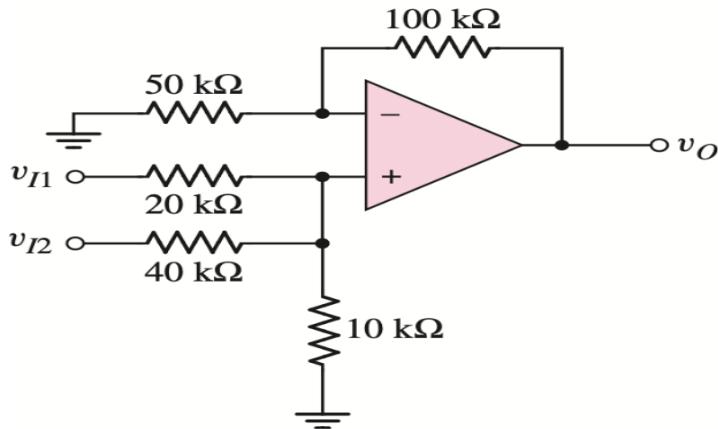
- Tín hiệu nguồn: $v_s = 0.1\sin\omega t(V)$
- Trở kháng ra của nguồn: $R_s = 1k\Omega$
- Dòng tối đa $5\mu A$
- Đầu ra mong muốn: $v_o = -0.5\sin\omega t$

Lời giải:

- Trở kháng đầu vào: $R_1 + R_s = \frac{v_s(max)}{v_i(max)} = \frac{0.1}{5 \times 10^{-6}} = 20k\Omega$
- Trở kháng nguồn: $R_s = 1k\Omega \Rightarrow R_1 = 19k\Omega$
- Điện trở phản hồi: $R_2 = 5(R_1 + R_s) = 5(19 + 1) = 100k\Omega$
- Hệ số khuếch đại điện áp vòng kín $A_v = \frac{v_o}{v_s} = \frac{-0.5\sin\omega t}{0.1\sin\omega t} = -5 = \frac{R_2}{R_1 + R_s}$

Ví dụ 4.3. Tính toán với mạch khuếch đại không đảo như hình bên

a) Tìm hàm điện áp đầu ra theo đầu vào



b) Tìm điện áp đầu ra với $v_{I1} = 0.2V$ và $v_{I2} = 0.3V$

c) Tìm điện áp đầu ra với $v_{I1} = +0.25V$ và $v_{I2} = -0.4V$

Lời giải:

Câu a: • Mạch khuếch đại không đảo:

- Điện áp đầu ra: $v_o = \left(1 + \frac{100}{50}\right)v_2 = 3v_2$
- Dòng i2: $\frac{v_{I1}-v_2}{20} + \frac{v_{I2}-v_2}{40} = \frac{v_2}{10}$

- Suy ra: $2v_{I1} - 2v_2 + v_{I2} - v_2 = 4v_2$

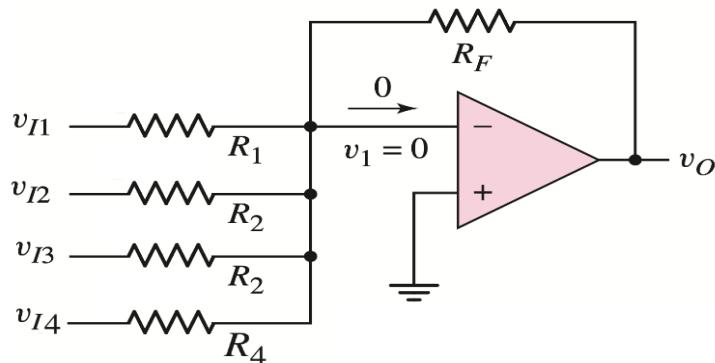
- Tính được: $v_o = \frac{6}{7} \cdot v_{I1} + \frac{3}{7} \cdot v_{I2}$

Câu b: $v_o = \frac{6}{7} \cdot v_{I1} + \frac{3}{7} \cdot v_{I2} = v_o = \frac{6}{7} \cdot 0.2 + \frac{3}{7} \cdot 0.3 = 0.3 V$

Câu c: $v_o = \frac{6}{7} \cdot v_{I1} + \frac{3}{7} \cdot v_{I2} = v_o = \frac{6}{7} \cdot 0.25 + \frac{3}{7} \cdot (-0.4) = 42,86 mV$

Ví dụ 4.4. Thiết kế mạch khuếch đại công

- Cho mạch khuếch đại công như hình bên.



- a) Thiết kế mạch sao cho

- Trở kháng lớn nhất $400k\Omega$

- Điện áp đầu ra: $v_o = -3(v_{I1} + 2v_{I2} + 0.3v_{I3} + 4v_{I4})$

- b) Tìm điện áp đầu ra với:

- (i) $v_{I1} = 0.1V, v_{I2} = -0.2V, v_{I3} = -1V, v_{I4} = 0.05V$

- (ii) $v_{I1} = -0.2V, v_{I2} = 0.3V, v_{I3} = 1.5V, v_{I4} = -0.1V$

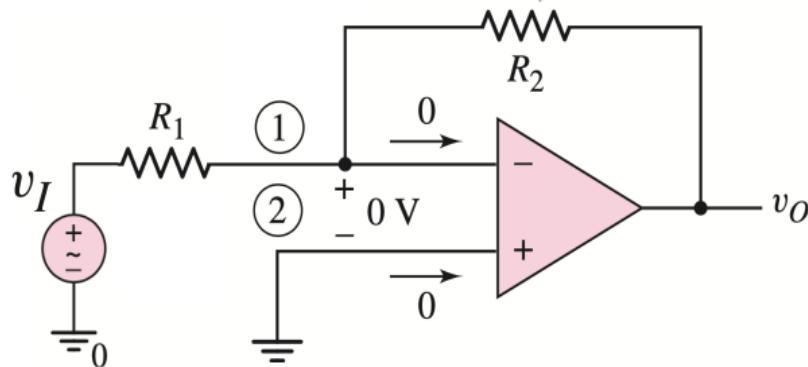
Đáp án:

a) $R_3 = 400k\Omega, R_F = 360k\Omega, R_1 = 120k\Omega, R_2 = 60k\Omega, R_4 = 30k\Omega$

b) (i) $v_o = +1.2V$ (ii) $v_o = -1.35V$

Bài tập 4.1:

- Thiết kế một mạch op-amp khuếch đại đảo sao cho hệ số khuếch đại điện áp $A_V = -25$. Dòng tròn bất kỳ điện trở nào bị hạn chế tối đa $10 \mu A$ với điện áp đầu vào trong dải $-25 \leq v_I \leq +25mV$.
 - Tìm R_1 và R_2
 - Tìm dải điện áp đầu ra v_O



Lời giải:

$$\text{Vì mạch khuếch đại đảo: } A_V = \frac{v_O}{v_I} = -\frac{R_2}{R_1} = -25$$

$$\Rightarrow \frac{R_2}{R_1} = 25$$

$$\left\{ \begin{array}{l} V_{I \max} = 25mV \\ V_{I \min} = -25mV \end{array} \right. \Rightarrow -0,625 < v_o < 0,625$$

$$I = \frac{V_1}{R_1} = \frac{-v_o}{R_2} \Rightarrow R_1 = \frac{V_{1 \max}}{I_{\max}} = \frac{25 \cdot 10^{-3}}{10 \cdot 10^{-6}} = 2,5k\Omega$$

$$\rightarrow R_2 = 2,5 \cdot 10^3 \times 25 = 6,25 k\Omega$$

Vậy : a) $R_1 = 2.5 k\Omega$, $R_2 = 62.5 k\Omega$;

$$\text{b) } -0,625 \leq v_o \leq 0,625V$$

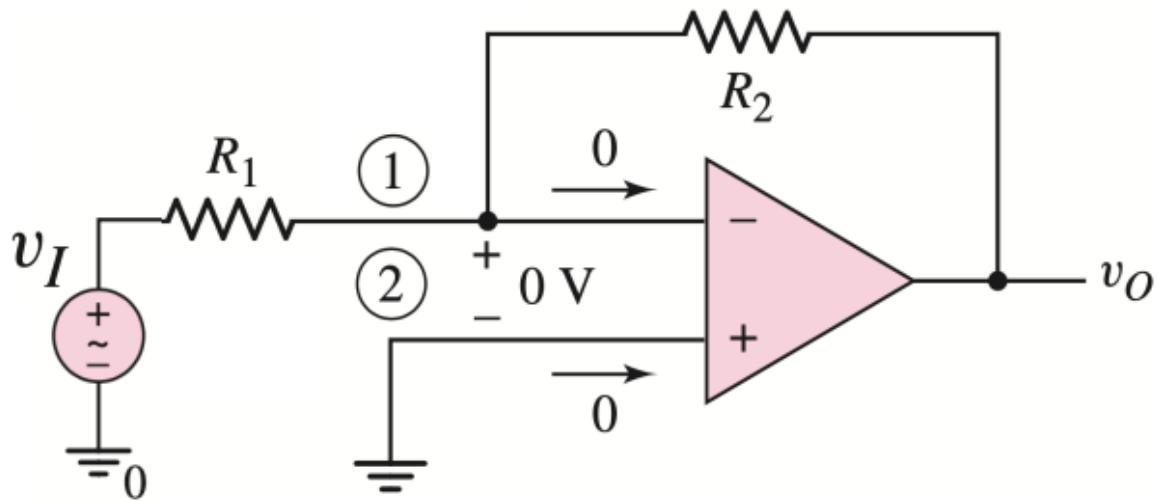
Bài tập 4.2:

Thiết kế một mạch op-amp khuếch đại đảo lý tưởng sao cho:

- Hệ số khuếch đại điện áp $A_V = -12$; $R_2 = 240k\Omega$.
- Sử dụng kết quả trên, tìm i_1 khi:

$$\text{- (i)} v_I = -0.15 V$$

$$\text{- (ii)} v_I = +0.25 V$$



Lời giải:

a) $A_v = -12, R_2 = 240\text{k}\Omega$

- Hệ số khuếch đại đảo:

$$A_v = \frac{v_o}{v_I} = \frac{-R_2}{R_1} = -12$$

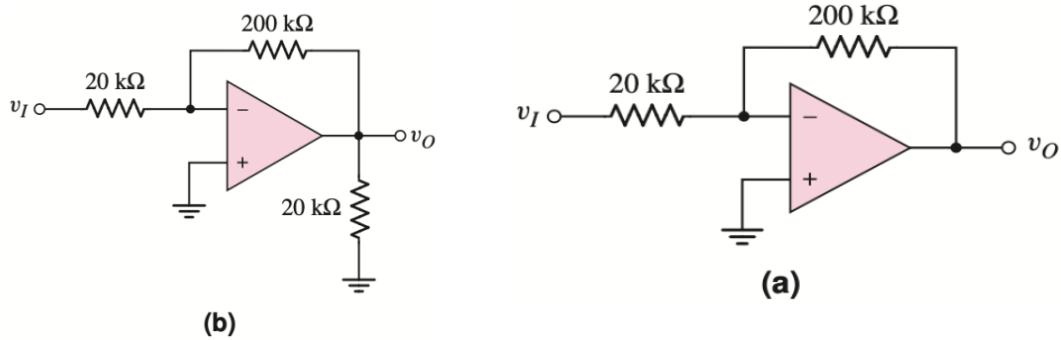
$$\rightarrow \frac{R_2}{R_1} = 12 \Leftrightarrow R_1 = 20\text{k}\Omega$$

b)

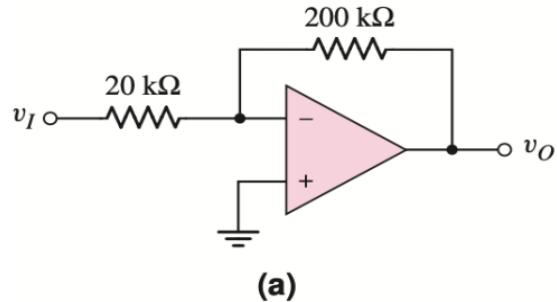
- Với $v_I = -0.15\text{ V}$ $\rightarrow i_1 = \frac{v_I}{R_1} = \frac{-0.15}{20 \cdot 10^3} = -7.5\mu\text{A}$
- Với $v_I = 0.25\text{ V}$ $\rightarrow i_1 = \frac{v_I}{R_1} = \frac{0.25}{20 \cdot 10^3} = 12.5\mu\text{A}$

Bài tập 4.3:

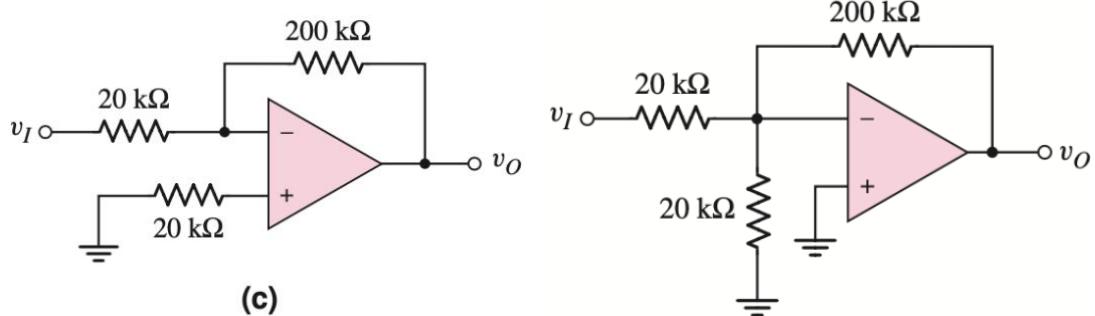
- Giả thiết mạch op-amp lý tưởng. Tìm hệ số khuếch đại điện áp A_v và điện trở đầu vào R_i của mỗi mạch.



(b)



(a)



(c)

Lời giải:

a. Ta có : $A_v = \frac{-R_2}{R_1} = \frac{-200}{20} = -10$

$$R_i = 20 \text{ k}\Omega$$

b. Ta có : $A_v = \frac{-R_2}{R_1} = \frac{-200}{20} = -10$

$$R_i = 20 \text{ k}\Omega$$

c. Ta có : $A_v = \frac{-R_2}{R_1} = \frac{-200}{20} = -10$

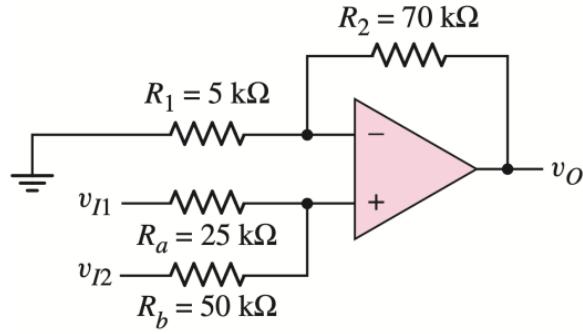
$$R_i = 20 \text{ k}\Omega$$

d. $v_c = 0 \Rightarrow$ Không có dòng điện chạy qua $\Rightarrow i = 0$

$$\Rightarrow \begin{cases} R_i = 20 \text{ k}\Omega \\ A_v = 10 \end{cases}$$

Bài tập 4.4:

- Sử dụng phương pháp xếp chồng để tìm điện áp đầu ra trong mạch op-amp lý tưởng hình sau:



$$\text{Đáp án: } v_O = 10v_{I1} + 5v_{I2}$$

Lời giải:

- Ta có:

$$v_0 = \left(1 + \frac{R_2}{R_1}\right) \cdot v_2 = \left(1 + \frac{70}{5}\right)v_2 = 15v_2 \quad (1)$$

- Xét vòng mạch (1):

$$i_1 = i_2 \Rightarrow \frac{v_{i_1} - v_2}{R_a} = \frac{v_{i_2} - v_2}{R_b} \Rightarrow \frac{R_b}{R_a} = \frac{v_2 - v_{i_2}}{v_{i_1} - v_2} = 2$$

$$\Rightarrow v_2 - v_{i_2} = 2v_{i_1} - 2v_2$$

$$\Rightarrow 3v_2 = 2v_{i_1} + v_{i_2}$$

$$\Rightarrow v_2 = \frac{2}{3}v_{i_1} + \frac{1}{3}v_{i_2} \quad (2)$$

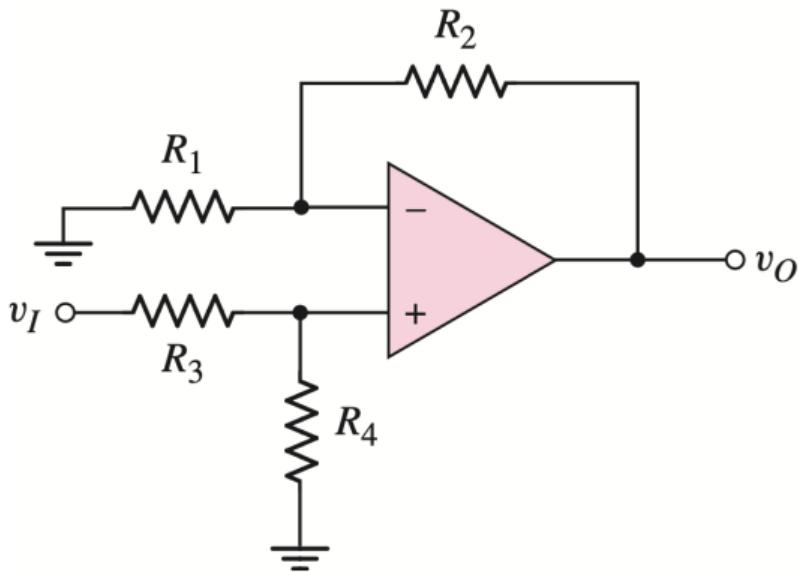
- Thay (2) vào (1) ta được: $v_0 = 10v_{i_1} + 5v_{i_2}$

Bài tập 4.5:

- Xét mạch khuếch đại không đảo(như hình bên):

a, Tìm hệ số khuếch đại điện áp với giả thiết op-amp lý tưởng

b, Cho $R_4 = 50\text{k}\Omega$ and $R_3 = 25\text{k}\Omega$. Tìm R_1 và R_2 sao cho $\text{Av}=6$. Giá trị điện trở tối đa $200\text{k}\Omega$



Lời giải:

a, Mạch khuếch đại không đổi:

$$v_0 = \left(1 + \frac{R_2}{R_1}\right) \cdot v_2$$

$$\text{Mà } \frac{v_i - v_2}{R_3} = \frac{v_2}{R_4} \Rightarrow v_2 = \frac{v_1}{1 + \frac{R_3}{R_4}}$$

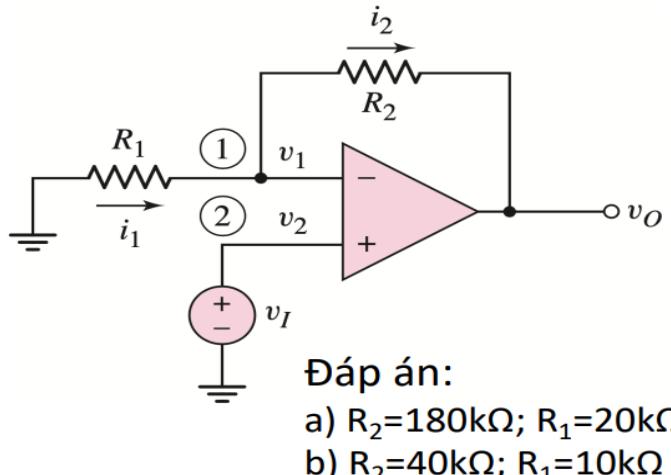
$$\Rightarrow v_0 = \left(1 + \frac{R_2}{R_1}\right) \cdot \frac{v_1}{1 + \frac{R_3}{R_4}}$$

$$\text{b, Ta có: } A_v = \frac{v_0}{v_i} = \frac{1 + \frac{R_2}{R_1}}{1 + \frac{R_3}{R_4}} = 6 \rightarrow \frac{R_2}{R_1} = 8$$

$$\text{Do } R_{max} = 200k\Omega \Rightarrow \begin{cases} R_2 = 200k\Omega \\ R_1 = 25k\Omega \end{cases}$$

Bài tập 4.6:

- Cho mạch khuếch đại không đảo như hình bên:
 - Thiết kế mạch sao cho:
 - Hệ số khuếch đại điện áp = 10
 - Trở kháng lớn nhất $180k\Omega$
 - Điện áp đầu ra: $-9 \leq v_0 \leq +9V$
 - Thiết kế mạch sao cho:
 - Hệ số khuếch đại điện áp = 5
 - Dòng tối đa $100\mu A$
 - Điện áp đầu ra: $-5 \leq v_0 \leq +5V$



Lời giải:

$$\text{a)} \quad A_V = 1 + \frac{R_2}{R_1} = 10 \rightarrow \frac{R_2}{R_1} = 9$$

$$\text{Mà : } R_{max} = 180 \rightarrow R_2 = 180\text{k}\Omega \rightarrow R_1 = \frac{180}{9} = 20\text{k}\Omega$$

$$\text{b)} \quad A_v = 1 + \frac{R_2}{R_1} = 5 \rightarrow \frac{R_2}{R_1} = 4$$

$$i_1 = i_2 \rightarrow \frac{-v_1}{R_1} = \frac{v_1 - v_o}{R_2} \rightarrow \frac{1}{R_1} = \frac{-1+5}{R_2} = 100 \cdot 10^{-6}$$

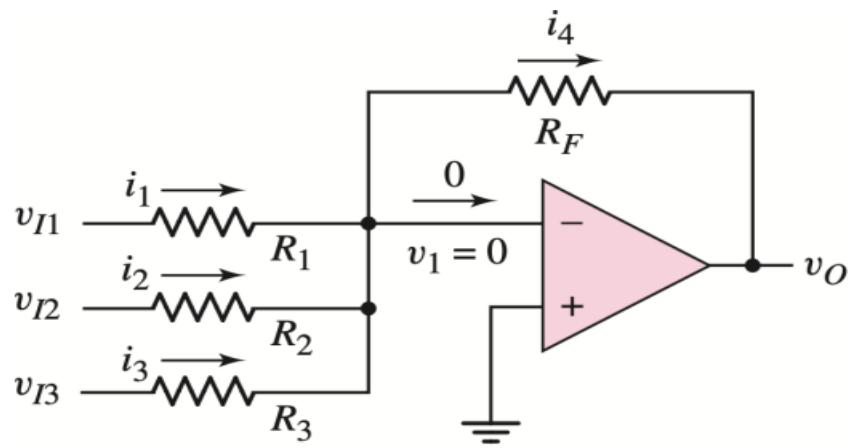
$$\rightarrow \begin{cases} R_1 = 10 \text{ k}\Omega \\ R_2 = 40 \text{ k}\Omega \end{cases}$$

Bài tập 4.7:

- Xét mạch khuếch đại công lý tương nhu hình bên với:
 - $R_1 = 20\text{k}\Omega$
 - $R_2 = 40\text{k}\Omega$
 - $R_3 = 50\text{k}\Omega$ –
 - $R_F = 200\text{k}\Omega$
- Tìm điện áp đầu ra V_0 với:

$$\text{(a)} \quad V_{I1} = -0.25\text{mV}, V_{I2} = +0.30\text{mV}, V_{I3} = -0.50\text{mV};$$

$$\text{(b)} \quad V_{I1} = +10\text{mV}, V_{I2} = -40\text{mV}, V_{I3} = +25\text{mV}$$



Đáp án:

(a) $v_O = 3mV$

(b) $v_O = 0$

Lời giải:

$$a, \frac{v_{I1}}{R_1} + \frac{v_{I2}}{R_2} + \frac{v_{I3}}{R_3} = \frac{-v_0}{R_F}$$

$$\rightarrow \frac{-0,25}{20} + \frac{0,3}{40} + \frac{-0,5}{50} = \frac{-v_0}{200} \rightarrow v_0 = 3mV$$

b, Thay các giá trị $V_{I1} = +10mV, V_{I2} = -40mV, V_{I3} = +25mV$

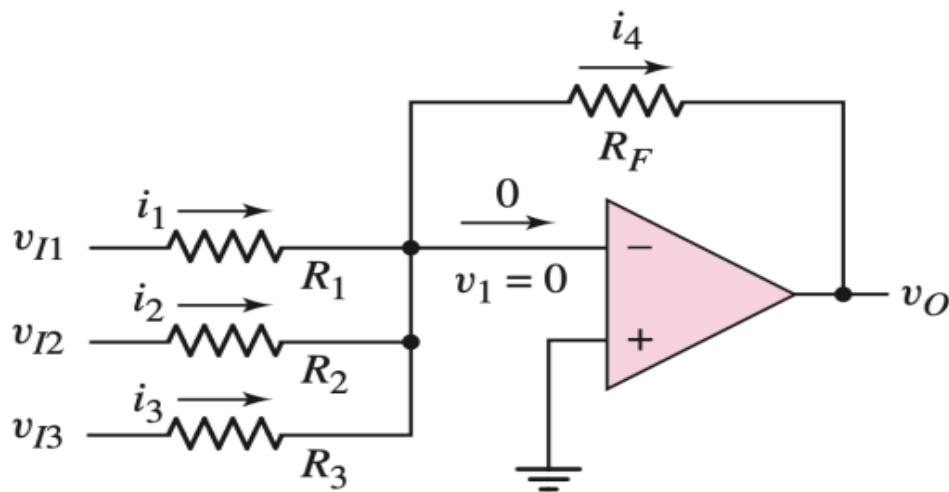
$$\rightarrow v_0 = 0$$

Bài tập 4.8:

- Thiết kế mạch khuếch đại cộng như sau để tín hiệu đầu ra bằng trung bình cộng của 3 tín hiệu đầu vào.

- Bộ khuếch đại được thiết kế sao cho mỗi tín hiệu vào có điện trở đầu vào khả dụng lớn nhất với điều kiện điện trở cho phép lớn nhất trong mạch là $1M\Omega$.

Lời giải:



Đáp án
 $R_1 = R_2 = R_3 = 1M\Omega$,
 $R_F = 333k\Omega$

$$v_0 = \frac{-1}{3}(v_{i_1} + v_{i_2} + v_{i_3})$$

$$\Rightarrow \frac{R_F}{R_1} = \frac{R_F}{R_2} = \frac{R_F}{R_3} = \frac{1}{3}$$

$$\Rightarrow R_1 = R_2 = R_3 = 1M\Omega$$

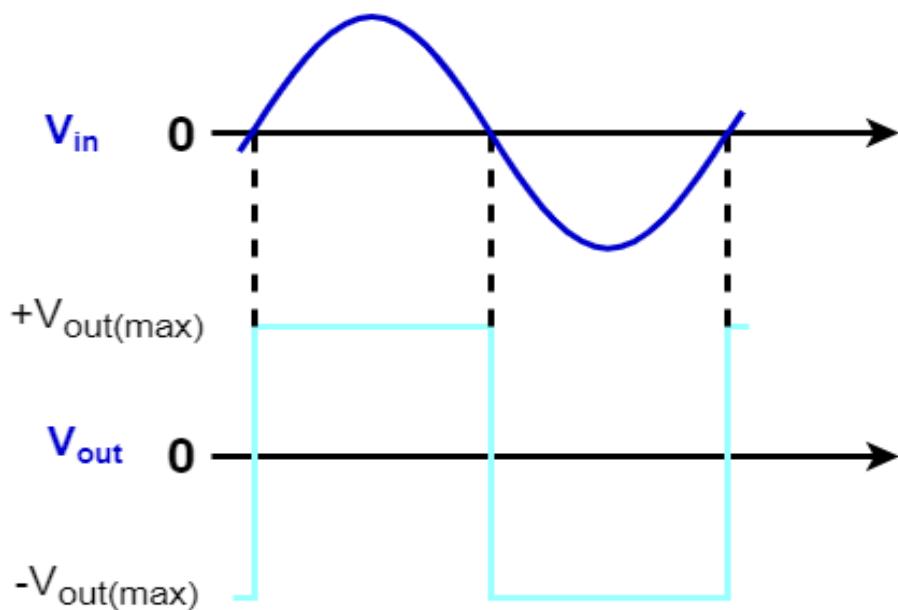
$$\Rightarrow R_F = 333k\Omega$$

4.2.4. Bộ so sánh

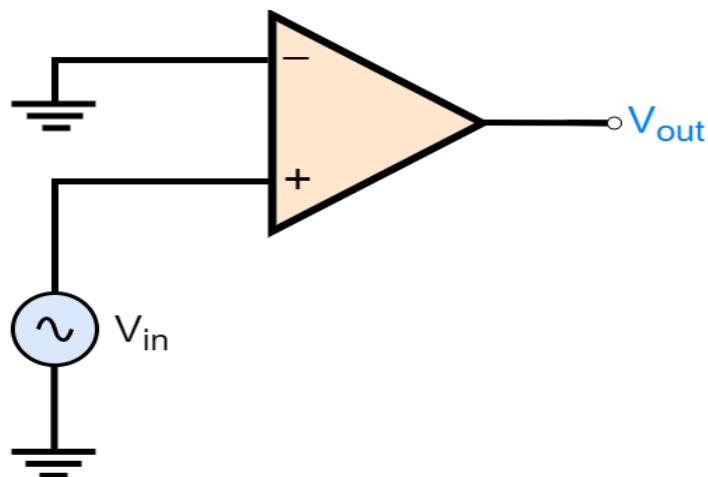
- Bộ so sánh là một mạch phát hiện điện áp đầu vào vượt qua một ngưỡng xác định nào đó.
- Khi sử dụng op-amp cho bộ so sánh, sẽ không có hồi tiếp âm; đầu ra của op-amp sẽ bão hòa ở một trong hai trạng thái (thường là điện áp âm hoặc dương)
- Bộ so sánh bao gồm:
 - Bộ so sánh phát hiện mức 0
 - Bộ so sánh phát hiện mức khác 0

4.2.4.1. Bộ so sánh phát hiện mức không

- Tín hiệu đầu vào và ra

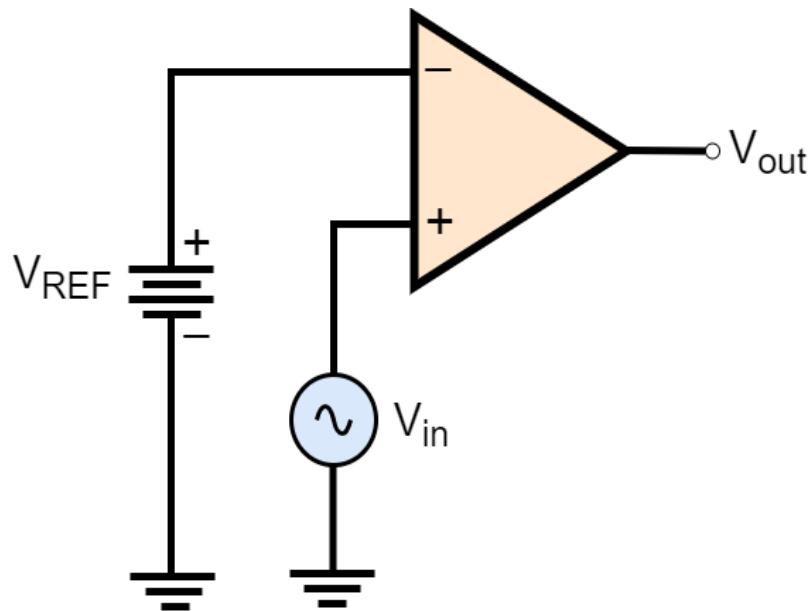


- Đầu vào đảo nối đất, tín hiệu vào đưa vào đầu vào không đảo.
- Khi tín hiệu đầu vào vượt qua điểm tham chiếu 0V, đầu ra chuyển từ trạng thái bão hòa này sang trạng thái bão hòa khác.

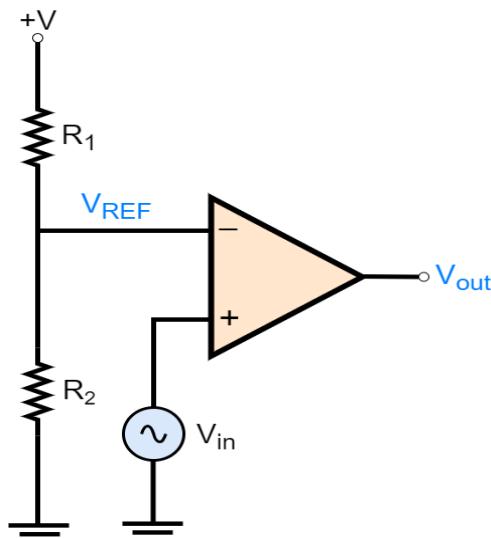


4.2.4.2. Bộ so sánh phát hiện mức khác không

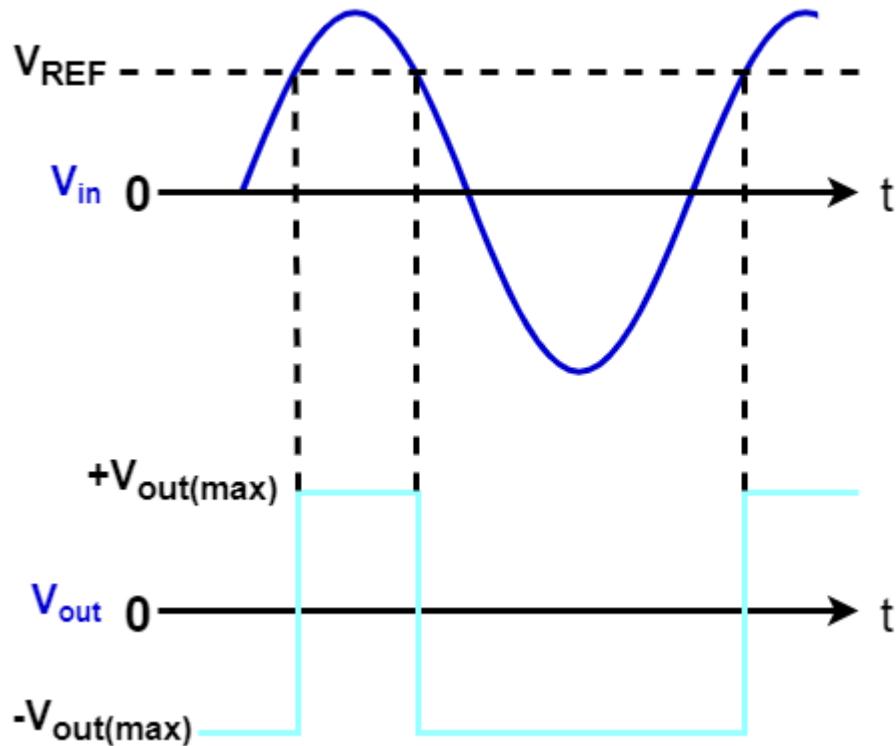
- Bộ so sánh phát hiện mức khác không



- Để tạo ra bộ so sánh phát hiện mức khác không, có thể điều chỉnh bộ so sánh phát hiện mức 0 bằng cách đưa điện áp tham chiếu vào đầu vào đảo của op-amp.
- Điện áp tham chiếu là cố định, không thay đổi.
- Để có thể tạo nhiều mức điện áp tham chiếu, có thể đưa điện áp tham chiếu vào như sau:

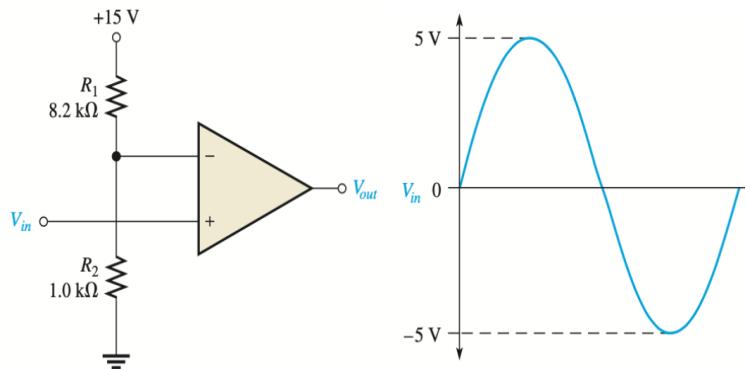


- Điện áp đầu vào và ra



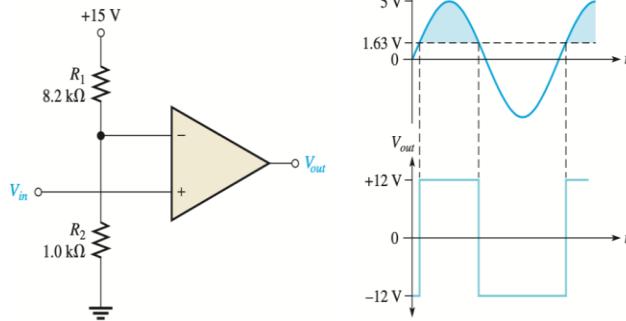
$$V_{REF} = \frac{R_2}{R_1 + R_2} (+V)$$

Ví dụ 4.5. Bộ so sánh phát hiện mức khác không



- Vẽ tín hiệu đầu ra của bộ so sánh sau với tín hiệu đầu vào xoay chiều, giả thiết đầu ra của op-amp lớn nhất là $\pm 12\text{ V}$.

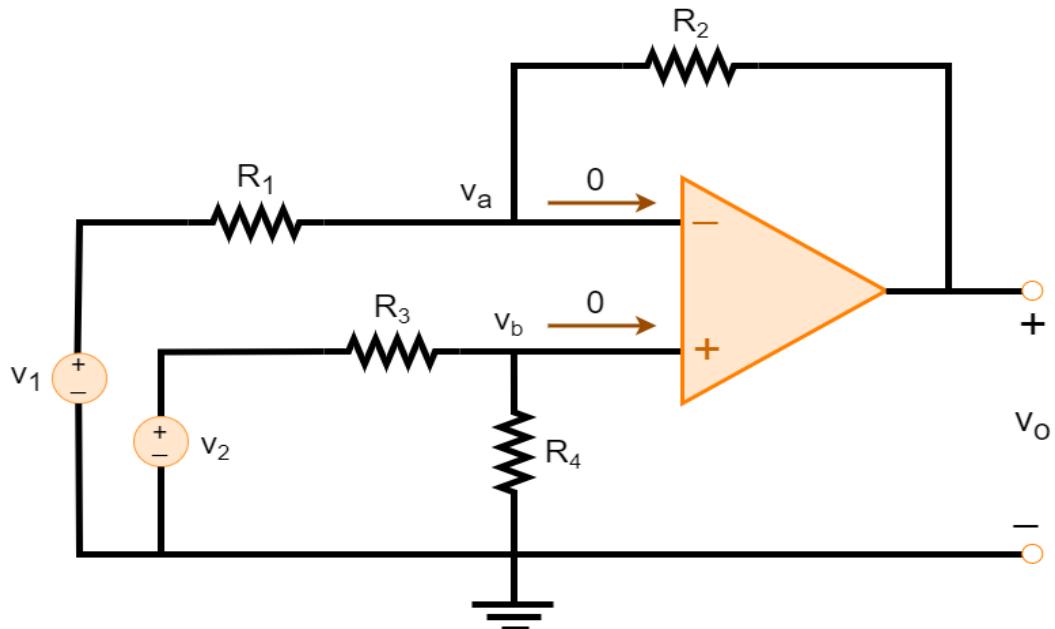
- Điện áp tham chiếu:



- Điện áp tham chiếu : $V_{ref} = \frac{R_2}{R_1 + R_2} (+V) = \frac{1.0}{8.2+1.0} \times 15 = 1.63V$

4.2.5. Mạch khuếch đại vi sai

- Mạch khuếch đại vi sai khuếch đại sự khác nhau giữa hai tín hiệu đầu vào và loại bỏ thành phần tín hiệu khác nhau giữa hai đầu vào.
- Được sử dụng trong nhiều ứng dụng khác nhau khi cần khuếch đại sự khác nhau giữa hai tín hiệu đầu vào.
- Mạch khuếch đại vi sai:



- Xét nút a:

$$\frac{v_1 - v_a}{R_1} = \frac{v_a - v_0}{R_2}$$

$$v_0 = \left(\frac{R_2}{R_1} + 1 \right) v_a - \frac{R_2}{R_1} v_1$$

- Xét nút b:

$$\frac{v_2 - v_b}{R_3} = \frac{v_b - 0}{R_4}$$

$$v_b = \frac{R_4}{R_3 + R_4} v_2$$

- Với $v_a = v_b$
 $\rightarrow v_0 = \left(\frac{R_2}{R_1} + 1\right) \frac{R_4}{R_3 + R_4} v_2 - \frac{R_2}{R_1} v_1$

• Hay :

$$v_0 = \frac{R_2 \left(1 + \frac{R_1}{R_2}\right)}{R_1 \left(1 + \frac{R_3}{R_4}\right)} v_2 - \frac{R_2}{R_1} v_1$$

• Điện áp đầu ra:

$$v_0 = \frac{R_2 \left(1 + \frac{R_1}{R_2}\right)}{R_1 \left(1 + \frac{R_3}{R_4}\right)} v_2 - \frac{R_2}{R_1} v_1$$

• Nếu:

$$\frac{R_1}{R_2} = \frac{R_3}{R_4}$$

• Điện áp đầu ra:

$$v_0 = \frac{R_2}{R_1} (v_2 - v_1)$$

• Nếu:

$$v_1 = v_2 \rightarrow v_0 = 0$$

Vi du 4.6. Thiết kế mạch khuếch đại vi sai

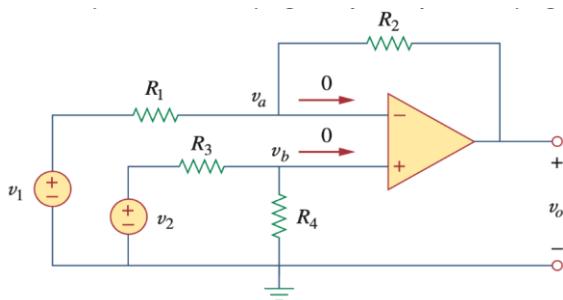
Thiết kế mạch op-amp có đầu vào v_1 và v_2 , điện áp đầu ra

$$v_o = -5v_1 + 3v_2$$

Cách 1: sử dụng một op-amp

Cách 2: sử dụng 2 op-amp: kết hợp bộ đảo và bộ cộng

- Cách 1: Thiết kế mạch chỉ sử dụng 1 op-amp, sử dụng mạch khuếch đại vi sai.



- Điện áp đầu ra tính được như sau:

$$v_o = \frac{\frac{R_2(1+\frac{R_1}{R_2})}{R_1(1+\frac{R_3}{R_4})}}{v_2} - \frac{R_2}{R_1} v_1$$

- Hệ số KĐ điện áp mạch vi sai:

$$v_o = \frac{\frac{R_2(1+\frac{R_1}{R_2})}{R_1(1+\frac{R_3}{R_4})}}{v_2} - \frac{R_2}{R_1} v_1$$

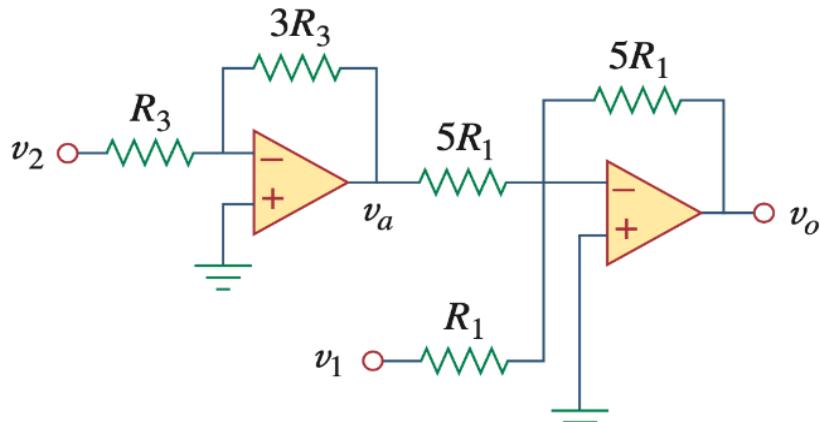
- Với: $v_o = -5v_1 + 3v_2$

Chọn: $R_1 = 10k\Omega, R_3 = 20k\Omega$

Suy ra: $R_2 = 50k\Omega, R_4 = 20k\Omega$

- Cách 2: Sử dụng 2 op-amp, kết hợp bô đảo nối với bô cộng như hình bên.

- Mạch sử dụng kết hợp bô đảo vào bô cộng:



- Điện áp đầu ra tính được như sau: $v_o = -v_a - 5v_1$
- Với: $v_a = -3v_2$
- Điện áp đầu ra: $v_o = 3v_2 - 5v_1$
- Mạch sử dụng kết hợp bô đảo và bô cộng:
- Có thể chọn; $R_1 = 10k\Omega, R_3 = 20k\Omega$ hoặc $R_1 = R_3 = 10k\Omega$

Bài tập 4.9:

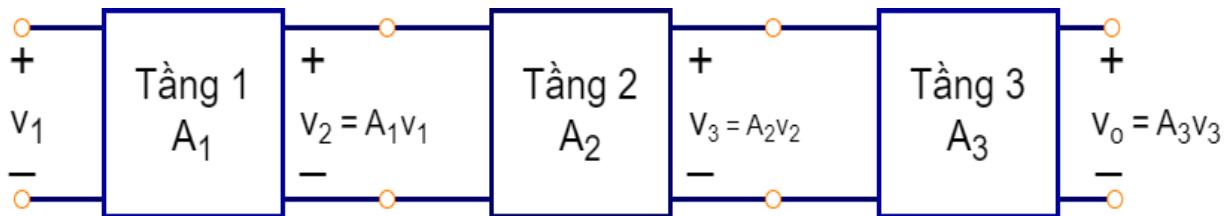
- Thiết kế mạch khuếch đại vi sai có hệ số khuếch đại = 7.5

Lời giải:

- Điện áp đầu ra: $v_0 = \frac{R_2 \cdot (1 + \frac{R_1}{R_2})}{R_1 \cdot (1 + \frac{R_3}{R_4})} \cdot v_2 - \frac{R_2}{R_1} v_1$
- Chọn $\frac{R_1}{R_2} = \frac{R_3}{R_4} \Rightarrow v_0 = \frac{R_2}{R_1} \cdot (V_2 - v_1)$
- Hệ thống khuếch đại = 7.5 $\Rightarrow \frac{R_2}{R_1} = 7.5$
- Chọn $R_1 = R_3 = 20k\Omega \Rightarrow R_2 = R_4 = 150k\Omega$

4.2.5.1. Mạch op-amp xếp tầng:

- Xếp tầng là phương pháp nối hai hay nhiều mạch điện bằng cách đưa đầu ra của khối này vào đầu vào của khối khác.
- Khi mạch op-amp được xếp tầng, mỗi mạch điện trong chuỗi được gọi là một tầng, tín hiệu đầu vào ban đầu được tăng lên bởi hệ số khuếch đại của mỗi tầng riêng biệt.
- Ưu điểm của mạch op-amp là có thể xếp tầng mà không làm thay đổi mối quan hệ đầu vào/ đầu ra vì mỗi mạch op-amp có trở kháng đầu vào vô cùng và trở kháng đầu ra bằng 0.
- Các mạch op-amp được xếp tầng như sau:

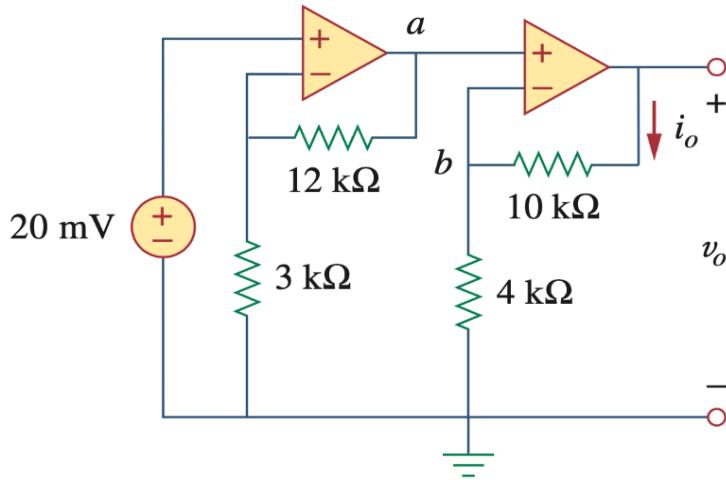


- Hệ số khuếch đại của toàn mạch được tính như sau:

$$A = A_1 A_2 A_3$$

- Tuy xếp tầng mạch op-amp không làm ảnh hưởng đến mối quan hệ đầu vào/ đầu ra, nhưng cần thận trọng khi thiết kế để tải đến tầng tiếp theo không làm bão hòa mạch op-amp.

Ví dụ 4.7. Tính toán mạch op-amp xếp tầng



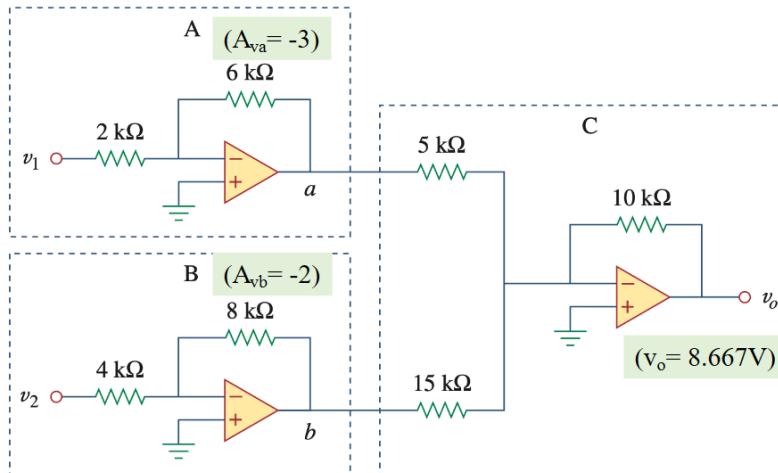
- Tìm v_o và i_o trong mạch sau
- Mạch bao gồm hai bộ khuếch đại không đảo nối tầng với nhau.

Lời giải:

- Ở đầu ra của op-amp đầu tiên: $v_a = \left(1 + \frac{12}{3}\right)(20) = 100mV$
- Ở đầu ra của op-amp thứ hai: $v_o = \left(1 + \frac{10}{4}\right)v_a = (1 + 2.5)100 = 250mA$
- Dòng i_o : $i_o = \frac{v_o - v_b}{10} mA$
- Với: $v_b = v_a = 100mV$
- Dòng i_o tính được $i_o = \frac{(350-100)\times 10^{-3}}{10\times 10^{-3}} = 25\mu A$

Ví dụ 4.8. Tính điện áp đầu ra mạch xếp tầng

- Cho mạch như sau có $v_1 = 1V$ và $v_2 = 2V$. Tìm v_o ?



Lời giải:

- Hệ số khuếch đại op-amp A = -3
- Hệ số khuếch đại op-amp B = -2
- Điện áp đầu ra của 2 op-amp A và B lần lượt là:

$$v_{11} = -3v_1 = -3 \times 1 = -3V$$

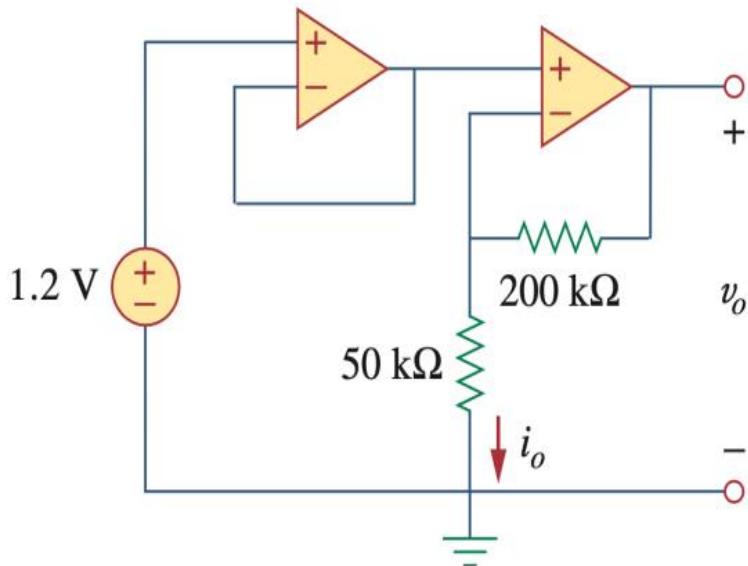
$$v_{22} = -2v_2 = -2 \times 2 = -4V$$

- Điện áp đầu ra op-amp C là:

$$\begin{aligned} v_o &= -\left(\frac{10k\Omega}{5k\Omega}\right)v_{11} + \left[-\frac{10k\Omega}{15k\Omega}v_{22}\right] \\ &= -2(-3) - \left(\frac{2}{3}\right)(-4) = 6 + 2.667 = 8.667V \end{aligned}$$

Bài tập 4.10:

- Tìm vo và io trong mạch sau:



Đáp án: 6 V, 24 μA

Lời giải:

Hệ số khuếch đại của op-amp thứ 1 : $A_{V1}=1$

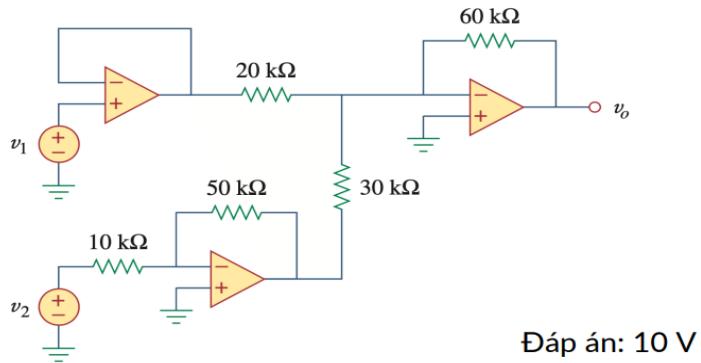
$$\Rightarrow v_a = 1 \cdot 1,2 = 1,2V$$

Ở đầu ra của op-amp thứ 2: $v_0 = (1 + \frac{200}{50})v_a = 5 \cdot 1,2 = 6(V)$

$$\Rightarrow i_0 = \frac{v_a - 0}{50} = \frac{1,2}{50} = 24\mu A$$

Bài tập 4.11:

- Cho mạch như sau có $V_1 = 7V$ và $V_2 = 3.1V$. Tìm V_o ?



Lời giải:

- Tại đầu ra của op-amp thứ nhất:

$$v_{01} = 1 \cdot v_1 = v_1 = 7(V)$$

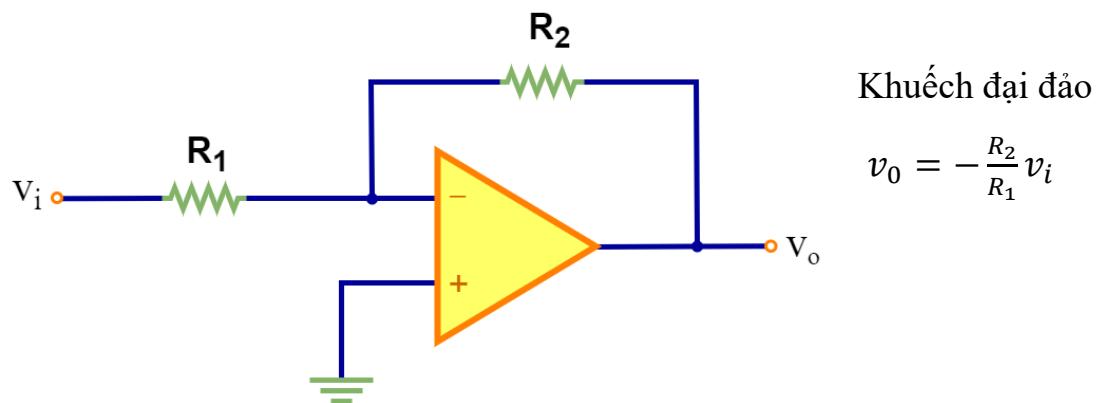
- Tại đầu ra của op-amp thứ hai:

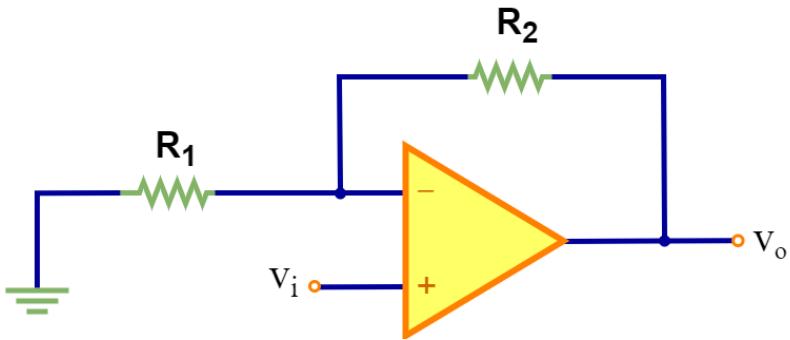
$$v_{02} = \frac{-50}{110} v_2 = -5v_2 = -15,5(V)$$

- Tại đầu ra của op-amp thứ ba:

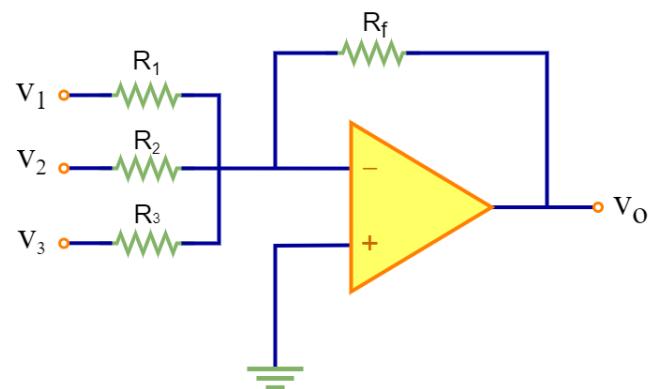
$$v_0 = \frac{-60}{20} v_{01} + \frac{-60}{30} v_{02} = 10(V)$$

4.2.6. Tống kết





Khuếch
đại
không
đảo

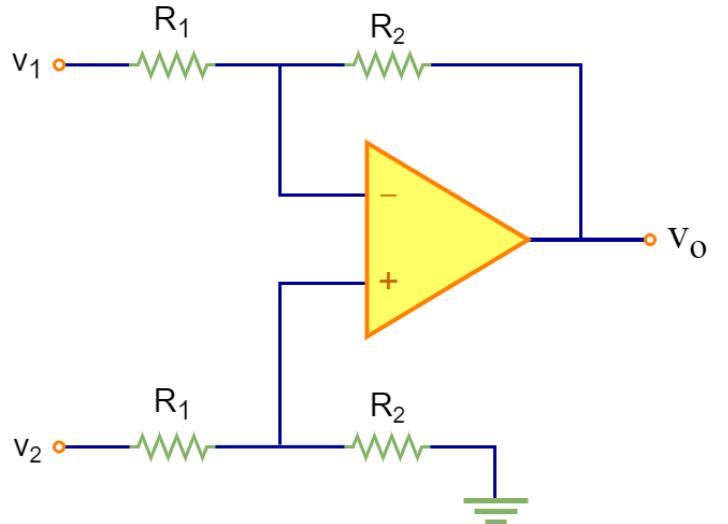
$$v_0 = \left(1 + \frac{R_2}{R_1}\right) v_i$$


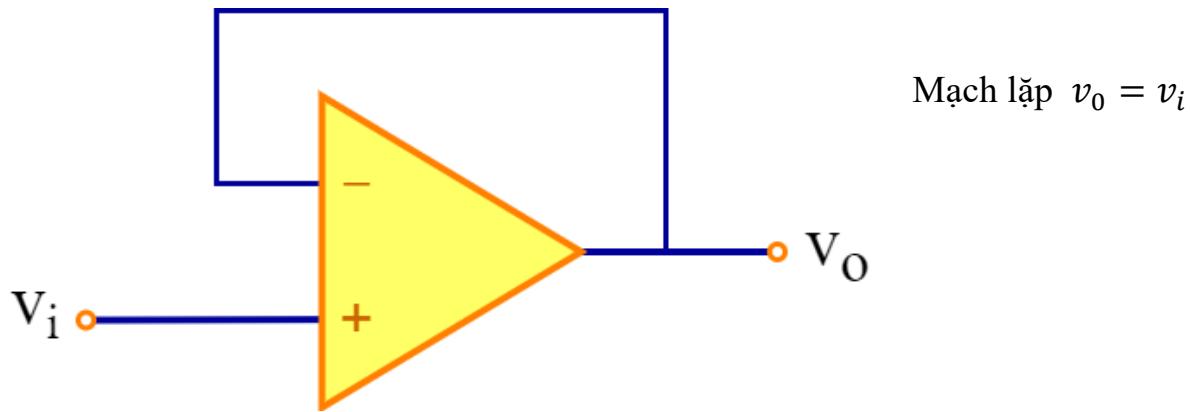
Mạch cộng

$$v_0 = -\left(\frac{R_f}{R_1} v_1 + \frac{R_f}{R_2} v_2 + \frac{R_f}{R_3} v_3\right)$$

Mạch khuếch đại vi sai

$$v_o = \frac{R_2}{R_1} (v_2 - v_1)$$





4.3. Ứng dụng của khuếch đại thuật toán

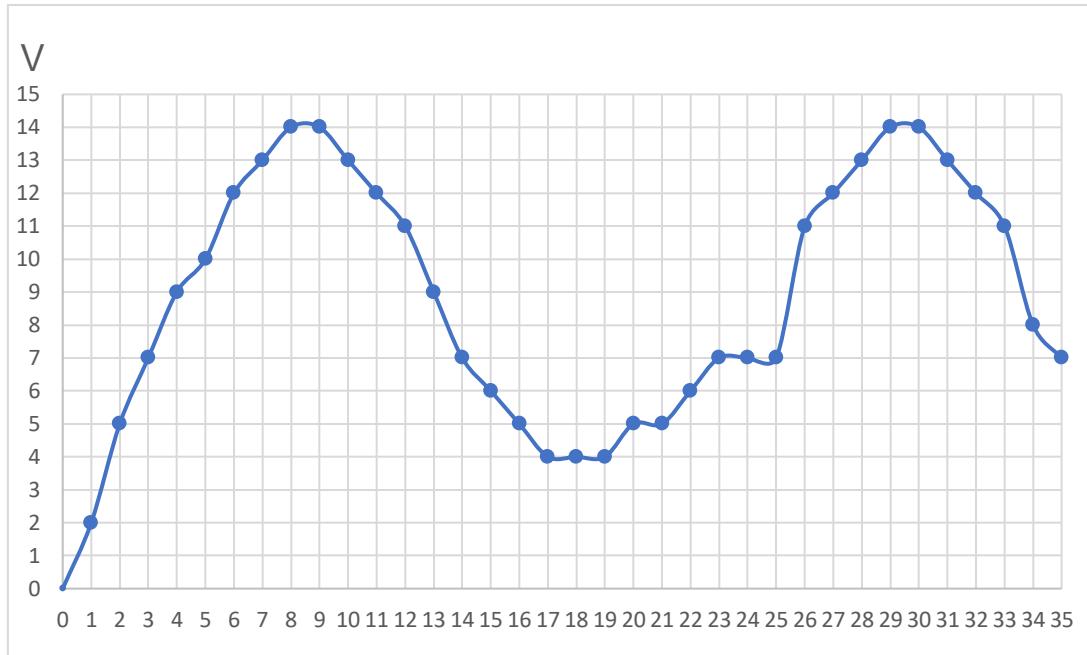
4.3.1. Khái niệm về tín hiệu và chuyển đổi tín hiệu

a) Tín hiệu và chuyển đổi tín hiệu

- Tín hiệu tương tự: là tín hiệu có một tập các giá trị liên tục trong một khoảng thời gian xác định.
- Tín hiệu số: là tín hiệu có một tập các giá trị rời rạc trong một khoảng thời gian xác định.
- Để có thể xử lý giữa tín hiệu số và tín hiệu tương tự, cần hai quá trình:
 - Quá trình chuyển đổi từ tín hiệu tương tự sang số (A/D)
 - Quá trình chuyển đổi từ tín hiệu số sang tương tự (D/A)

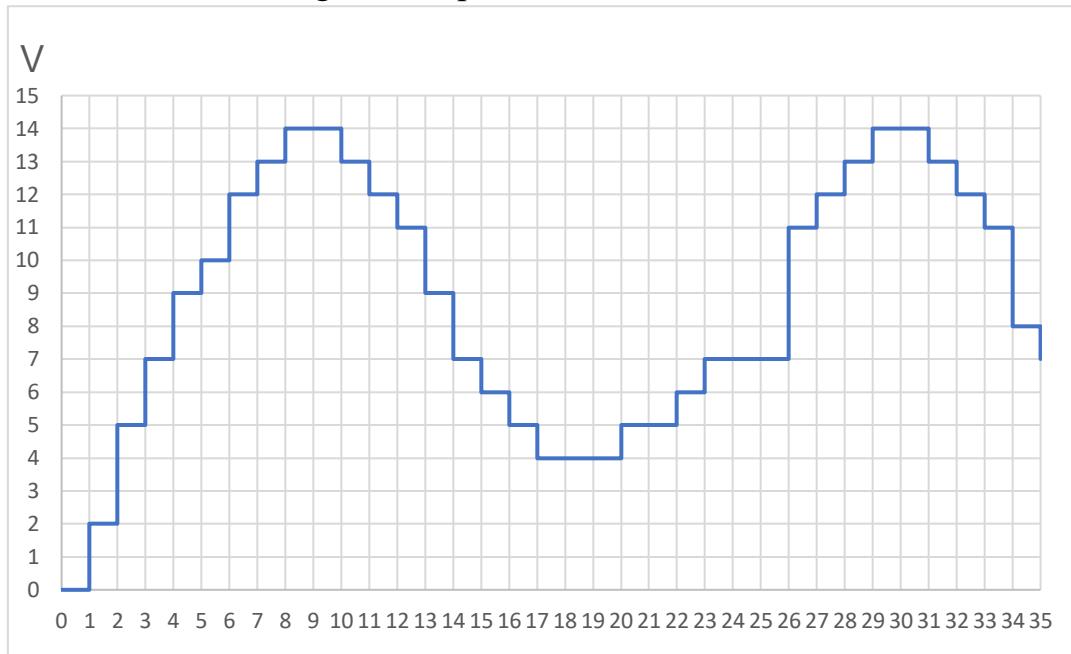
b) Chuyển đổi tín hiệu tương tự sang số

- Các điểm rời rạc trên đường cong tương tự

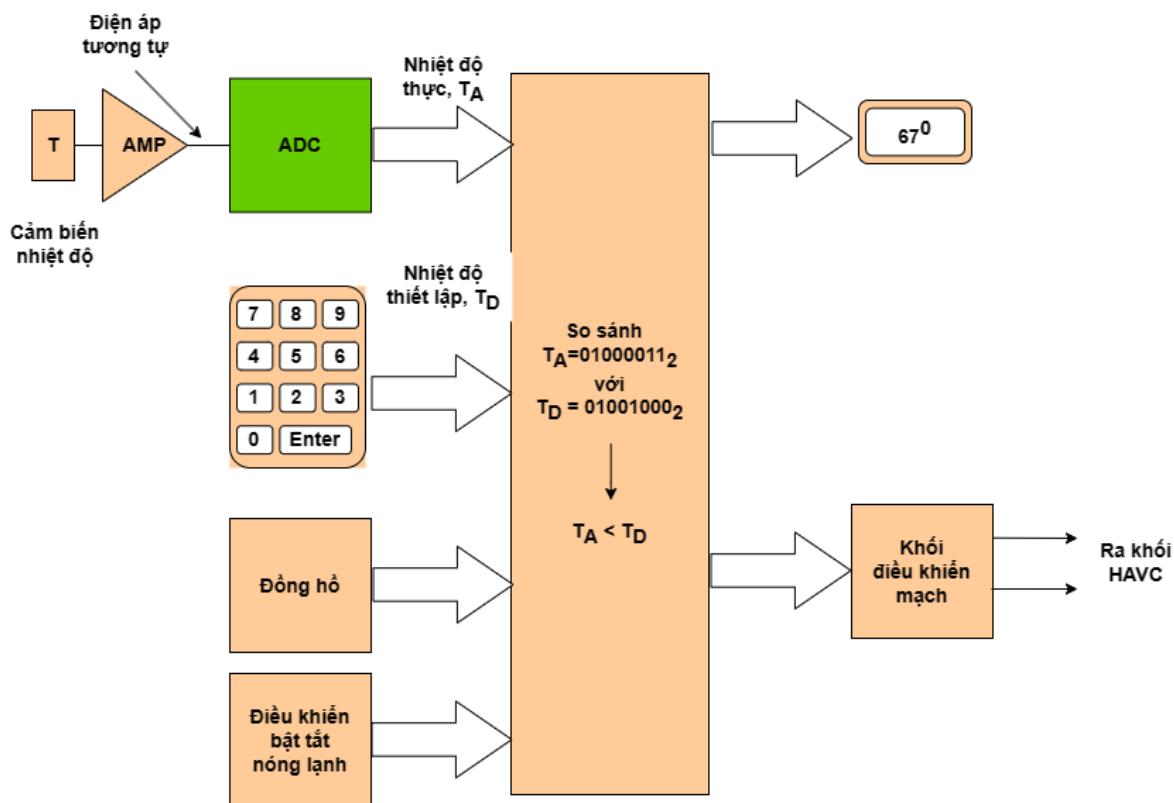


c) Chuyển đổi tín hiệu số sang tương tự

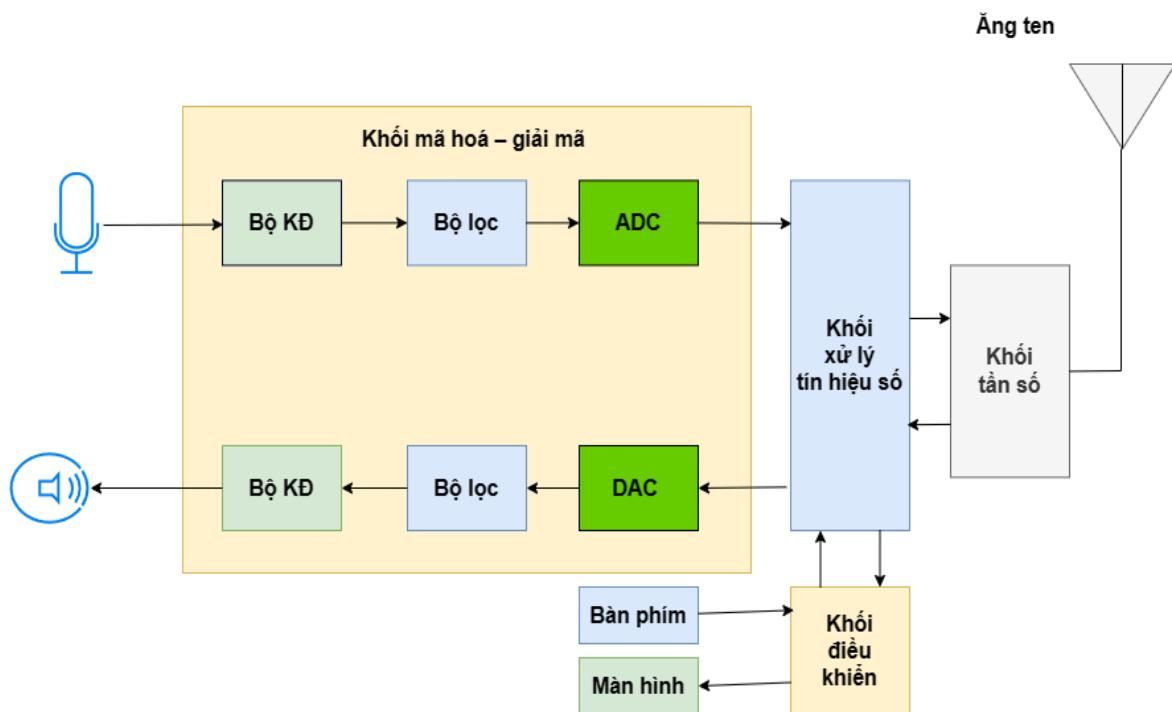
- Tái tạo tín hiệu tương tự từ xấp xỉ tín hiệu số



d) Ứng dụng ADC – Bộ điều khiển nhiệt độ



e) Ứng dụng ADC/DAC - Điện thoại



Bộ chuyển đổi tương tự – số (ADC)

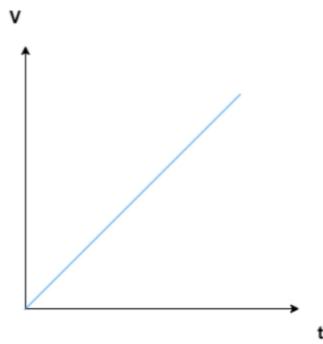
a) Chức năng của ADC

- Chuyển tín hiệu từ dạng tương tự sang một chuỗi các số nhị phân.

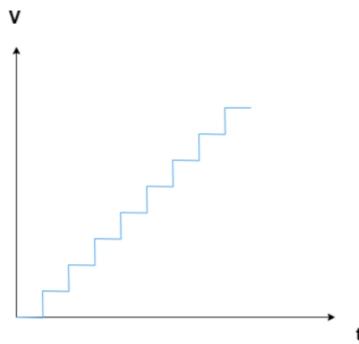
- Mỗi giá trị nhị phân biểu diễn giá trị của tín hiệu tương tự ở thời điểm chuyển đổi.
- Các thông số quan trọng trong chuyển đổi A/D:
 - Độ phân giải
 - Thời gian chuyển đổi
 - Tần số lấy mẫu
 - Lỗi lượng tử hóa

b) Định nghĩa độ phân giải, thời gian chuyển đổi, tần số lấy và và lỗi lượng tử hóa

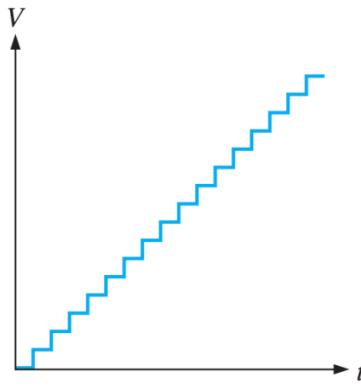
- Độ phân giải
 - Độ phân giải của một bộ ADC được biểu diễn bằng số lượng bit dùng cho mỗi giá trị tương tự
 - Một bộ ADC 3-bit có thể biểu diễn 8 giá trị khác nhau của tín hiệu tương tự, 4-bit là 16 giá trị, 5-bit là 32 giá trị...
 - Một đoạn tín hiệu tương tự



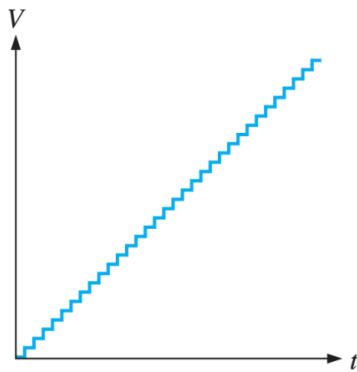
- Tín hiệu số với độ phân giải 3-bit



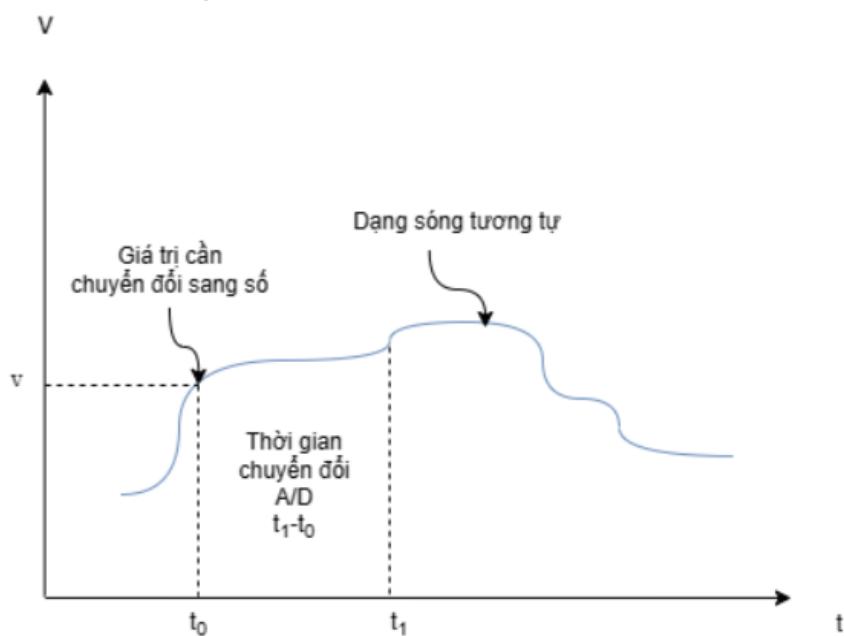
- Tín hiệu số với độ phân giải 4-bit



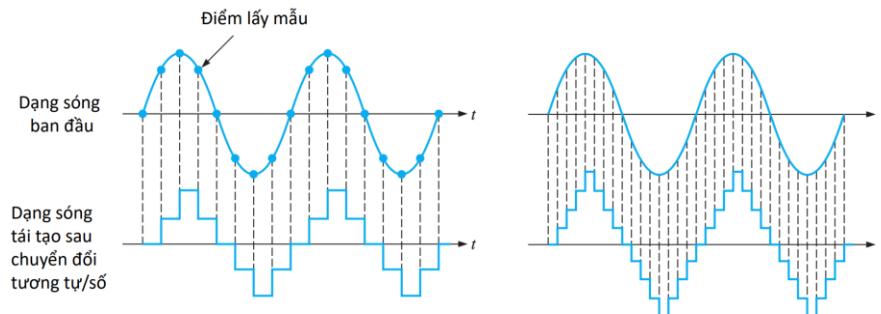
- Tín hiệu số với độ phân giải 5-bit



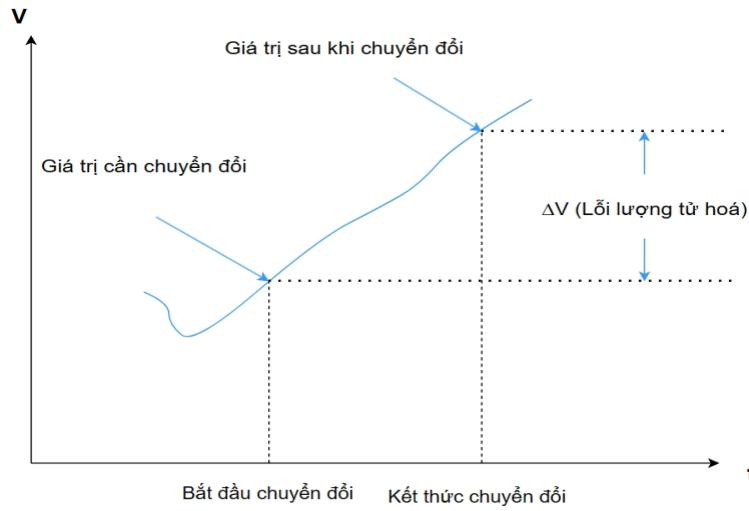
- Thời gian chuyển đổi
 - Thời gian chuyển đổi một giá trị tương tự thành một giá trị số không phải là một sự kiện tức thời mà là một quá trình cần một khoảng thời gian xác định.
 - Thời gian chuyển đổi có thể thay đổi từ ms đến μ s
 - Tín hiệu tương tự



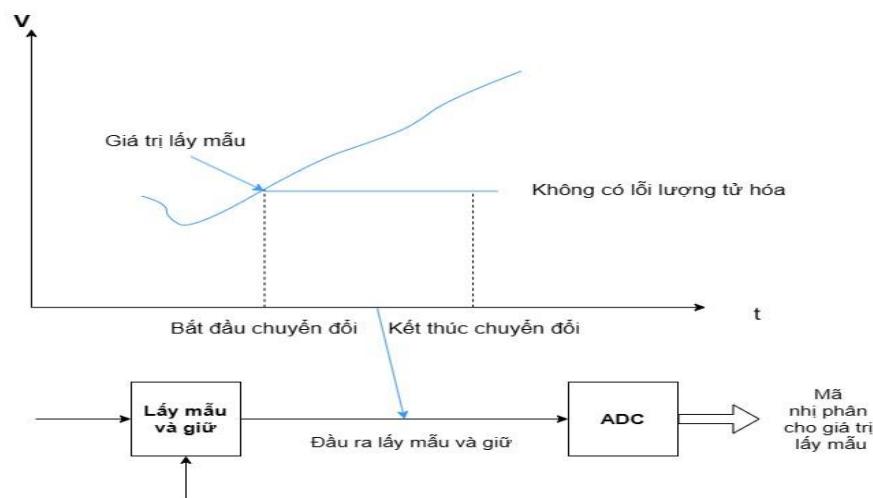
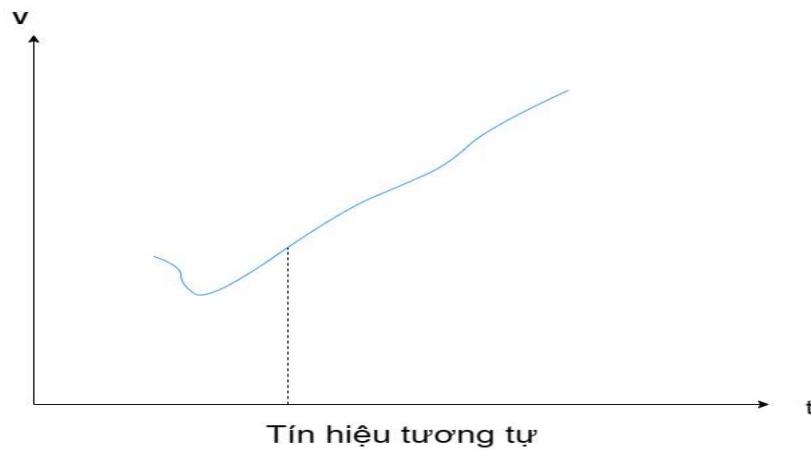
- **Tần số lấy mẫu**
 - Tại thời điểm lấy mẫu, tín hiệu tương tự được lấy mẫu và giá trị lấy mẫu sau đó được chuyển sang số nhị phân.
 - Vì việc chuyển đổi cần một khoảng thời gian để hoàn thành nên số lượng mẫu lấy trong một khoảng thời gian là hạn chế.
 - Tần số lấy mẫu nhỏ nhất tuân theo tần số Nyquist: gấp 2 lần thành phần tần số lớn nhất của tín hiệu.
 - Hai tần số lấy mẫu khác nhau và tín hiệu được tái tạo lại



- **Lỗi lượng tử hoá**
 - Khái niệm lượng tử hoá đề cập đến việc quyết định một giá trị cho một đại lượng tương tự.
 - Về mặt lý tưởng, chúng ta muốn lấy một giá trị tại một thời điểm tức thời và chuyển ngay giá trị đó sang dạng số. Tuy nhiên, điều này là không khả thi vì thời gian chuyển đổi của các bộ ADC.
 - Tín hiệu tương tự có thể thay đổi trong khoảng thời gian chuyển đổi, giá trị của nó ở cuối thời điểm chuyển đổi có thể không giống với giá trị ở thời điểm ban đầu (trừ phi tín hiệu đầu vào là tín hiệu 1 chiều).
 - Sự thay đổi giá trị của tín hiệu tương tự trong thời gian chuyển đổi được gọi là lỗi lượng tử hoá.



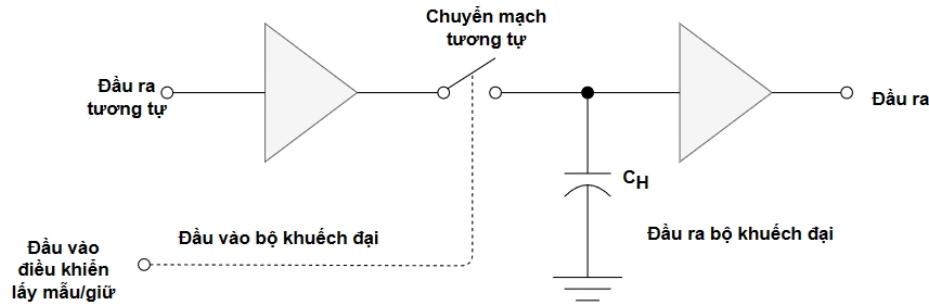
- Một cách để tránh hoặc tối thiểu hóa lỗi lượng tử hóa là sử dụng mạch lấy mẫu và giữ ở đầu vào của ADC



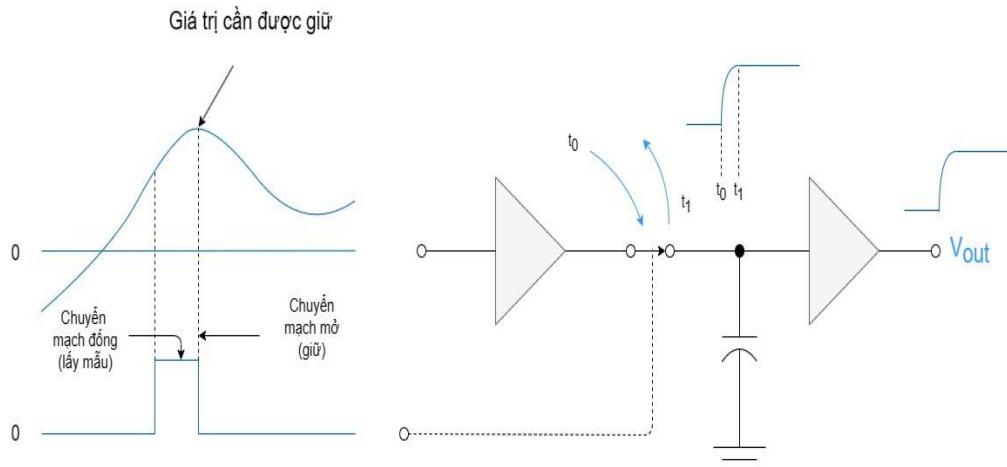
c) Cách ghép mạch lấy mẫu/giữ và ADC

- Mạch lấy mẫu và giữ

- Mạch lấy mẫu và giữ mức điện áp lấy mẫu ở đầu vào tương tự ở một thời điểm xác định và duy trì hoặc giữ mức điện áp lấy mẫu đó trong một khoảng thời gian sau khi lấy mẫu.
- Khoảng thời gian kéo dài này đủ để cho phép bộ ADC chuyển đổi từ điện áp tương tự về dạng số.

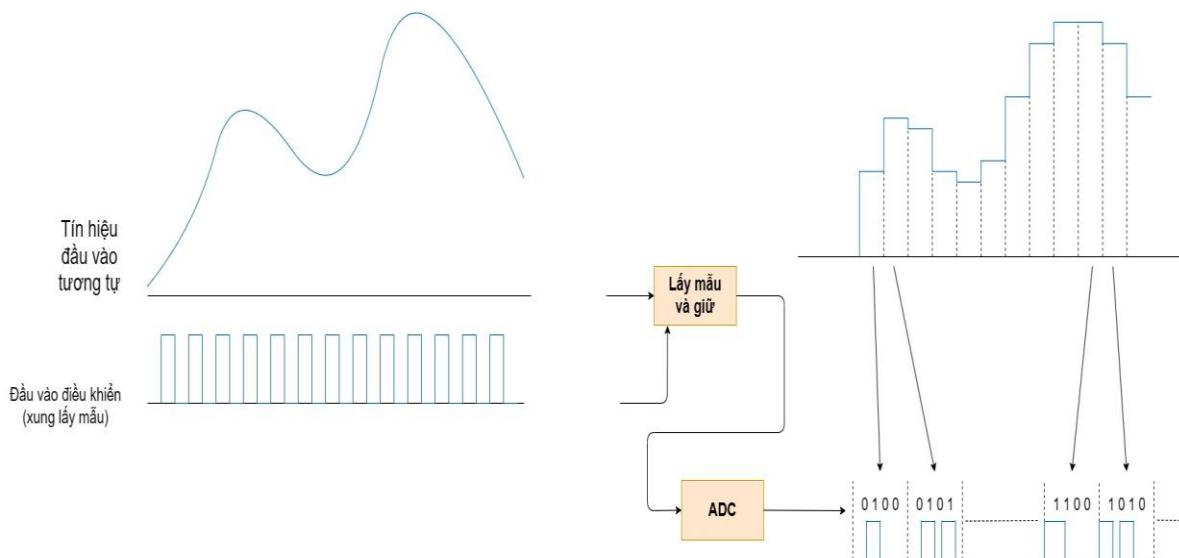


- Một xung điện áp điều khiển tương đối hẹp đóng khoá tương tự và cho phép tụ điện nạp đến giá trị của điện áp đầu vào.
- Khóa sau đó mở ra và tụ điện sẽ giữ giá trị điện áp trong một khoảng thời gian dài bởi vì trở kháng đầu vào rất cao ngăn dòng vào đầu vào của op-amp.



- Ghép mạch lấy mẫu và giữ với ADC

- Tín hiệu đầu ra của mạch lấy mẫu và giữ được đưa vào đầu vào của ADC để loại bỏ/giảm thiểu lỗi lượng tử hoá.



c) Bộ ADC nhanh (Flash ADC)

- Bộ chuyển đổi ADC nhanh (tức thời) sử dụng các bộ so sánh để so sánh các điện áp tham chiếu với điện áp tương tự đầu vào.
- Khi điện áp tương tự vượt quá điện áp tham chiếu đối với một bộ so sánh cụ thể, một đầu ra mức cao được tạo ra.
- Đối với các trạng thái toàn bit 0 thì không cần bộ so sánh riêng, do đó để chuyển đổi sang mã n-bit thì cần $2^n - 1$ bộ so sánh.
- Tốc độ chuyển đổi nhanh nhưng không phù hợp với các bộ chuyển đổi có số lượng bit lớn.
- Bộ ADC tức thời 3 bit

- Đầu ra của mỗi bộ so sánh sẽ ở mức cao nếu tín hiệu đầu vào

$$(0) = \frac{0}{8} V_{ref}$$

$$(1) = \frac{1}{8} V_{ref}$$

$$(2) = \frac{2}{8} V_{ref}$$

$$(3) = \frac{3}{8} V_{ref}$$

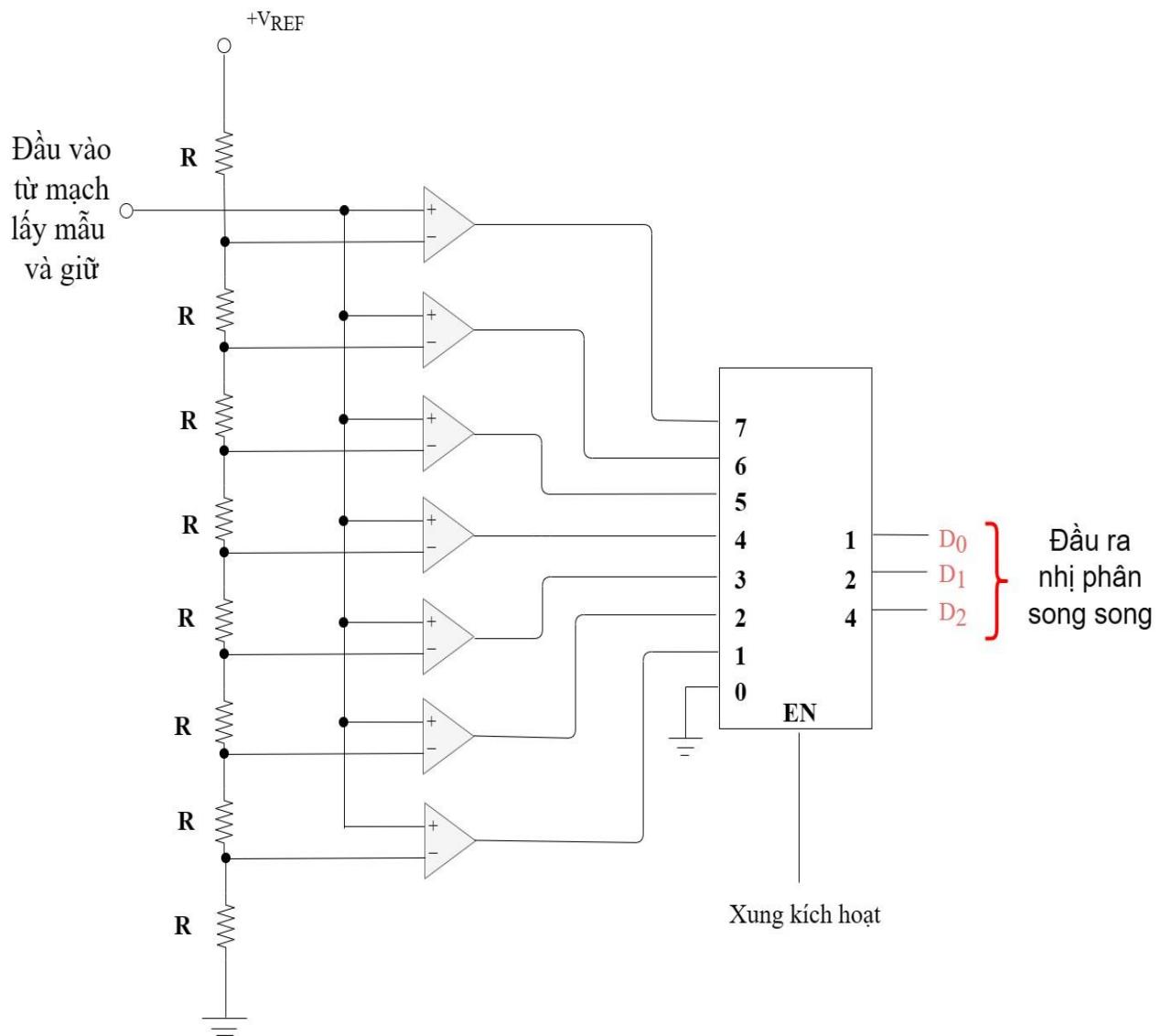
$$(4) = \frac{4}{8} V_{ref}$$

$$(5) = \frac{5}{8} V_{ref}$$

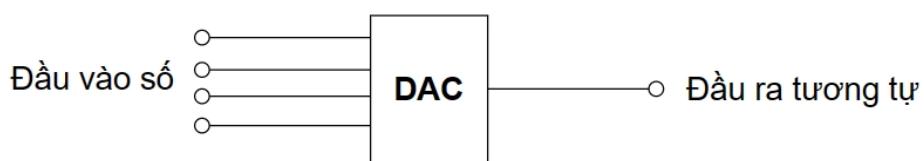
$$(6) = \frac{6}{8} V_{ref}$$

$$(7) = \frac{7}{8} V_{ref}$$

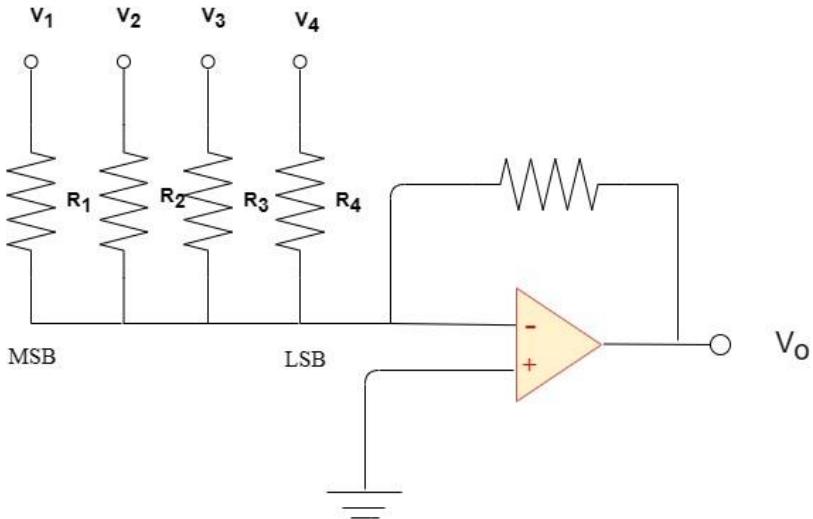
(8)



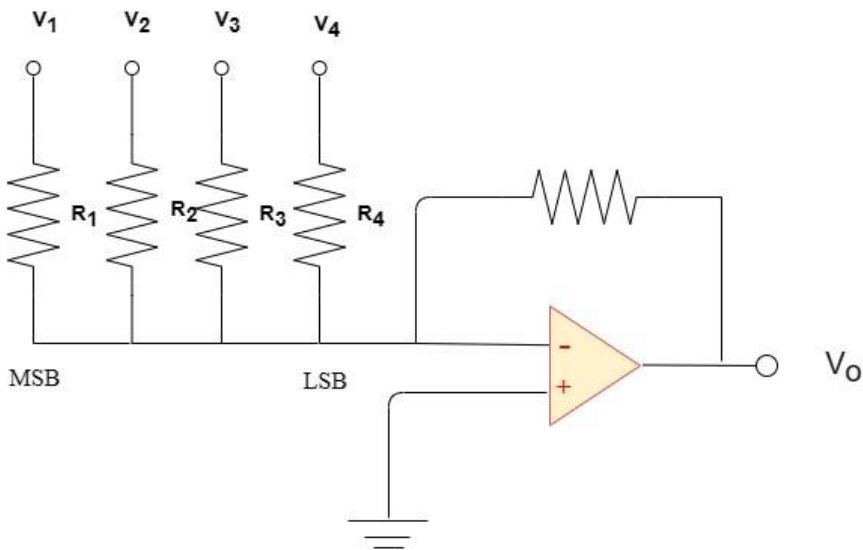
4.3.3 Bộ chuyển đổi số - tương tự (DAC)



- Chuyển đổi tín hiệu số thành tín hiệu tương tự.
- Đầu vào: tín hiệu số
- Đầu ra: tín hiệu tương tự
- Một số bộ DAC phổ biến:
 - DAC sử dụng bộ cộng trọng số nhị phân
 - DAC sử dụng mạng điện trở
- Bộ cộng trọng số nhị phân 4-bit
- Đầu vào ở mức cao (+5V) và ở mức thấp (0V)



- Giả thiết đầu vào chỉ có 2 mức điện áp, với 1 giá trị đầu vào cụ thể sẽ thu được một đầu ra duy nhất tỉ lệ với đầu vào.

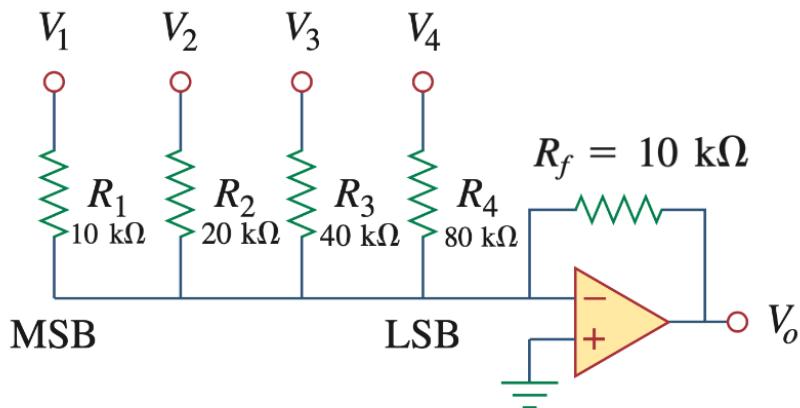


- Điện áp đầu ra tính được như sau:

$$-V_0 = \frac{R_f}{R_1} V_1 + \frac{R_f}{R_2} V_2 + \frac{R_f}{R_3} V_3 + \frac{R_f}{R_4} V_4$$

Ví dụ 4.9. Tính điện áp đầu ra của mạch DAC

- Cho mạch DAC có các giá trị điện trở như hình.



- Tìm tín hiệu đầu ra tương tự với các tổ hợp đầu vào $V_1 V_2 V_3 V_4$ từ 0000 đến 1111.
- Đầu ra tính theo công thức: $-V_o = \frac{R_f}{R_1} V_1 + \frac{R_f}{R_2} V_2 + \frac{R_f}{R_3} V_3 + \frac{R_f}{R_4} V_4$
- Với các tổ hợp đầu vào, tính được:

$$[V_1 V_2 V_3 V_4] = [0010] \Rightarrow -V_o = 0.25V$$

$$[V_1 V_2 V_3 V_4] = [0011] \Rightarrow -V_o = 0.25 + 0.125V = 0.375V$$

$$[V_1 V_2 V_3 V_4] = [0100] \Rightarrow -V_o = 0.5V$$

⋮

$$[V_1 V_2 V_3 V_4] = [1111] \Rightarrow -V_o = 1 + 0.5 + 0.25 + 0.125V = 1.875V$$

- Bảng chuyển đổi tín hiệu số - giá trị thập phân – mức điện áp

$[V_1 V_2 V_3 V_4]$	<i>Gia tri thap phan</i>	$-V_o$
---------------------	--------------------------	--------

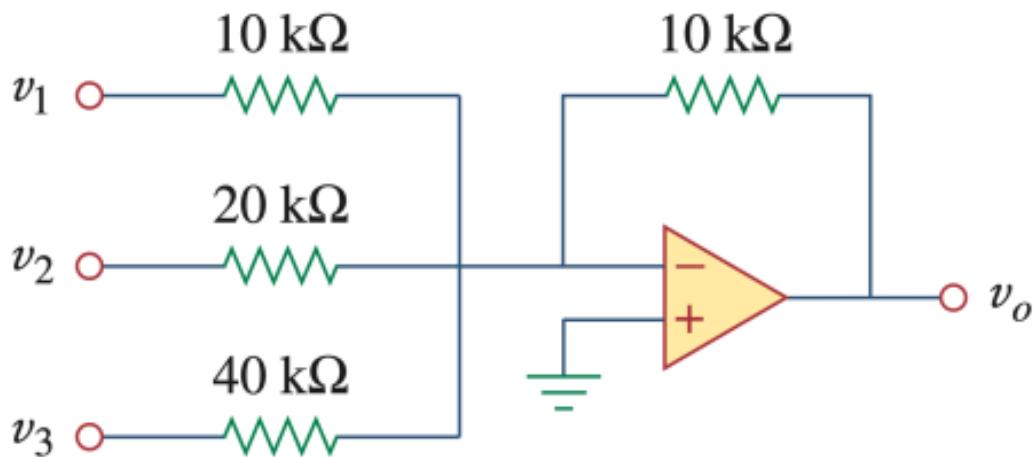
0000	0	0
0001	1	0.125
0010	2	0.25
0011	3	0.375
0100	4	0.5
0101	5	0.625
0110	6	0.75
0111	7	0.875
1000	8	1.0
1001	9	1.125
1010	10	1.25
1011	11	1.375
1100	12	1.5
1101	13	1.625
1110	14	1.75
1111	15	1.875

Bài tập 4.12:

Cho bộ DAC 3-bit như sau:

- Tìm $|V_o|$ với $[V_1 V_2 V_3] = [010]$
- Tìm $|V_o|$ với $[V_1 V_2 V_3] = [110]$
- Nếu $|V_o| = 1.25V$, tìm giá trị tổ hợp $[V_1 V_2 V_3]$
- Để $|V_o| = 1.75V$ thì $[V_1 V_2 V_3]$ bằng bao nhiêu?

- Bộ DAC 3-bit:



Lời giải:

$$v_0 = \frac{-10}{10} \cdot v_1 + \frac{-10}{20} \cdot v_2 + \frac{-10}{40} v_3$$

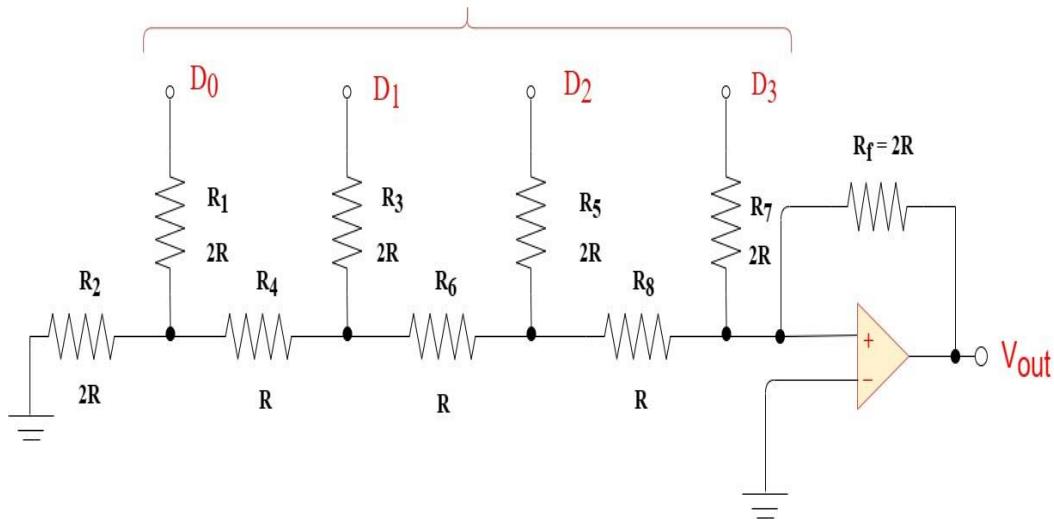
$$= -v_1 - \frac{1}{2} v_2 - \frac{1}{4} v_3$$

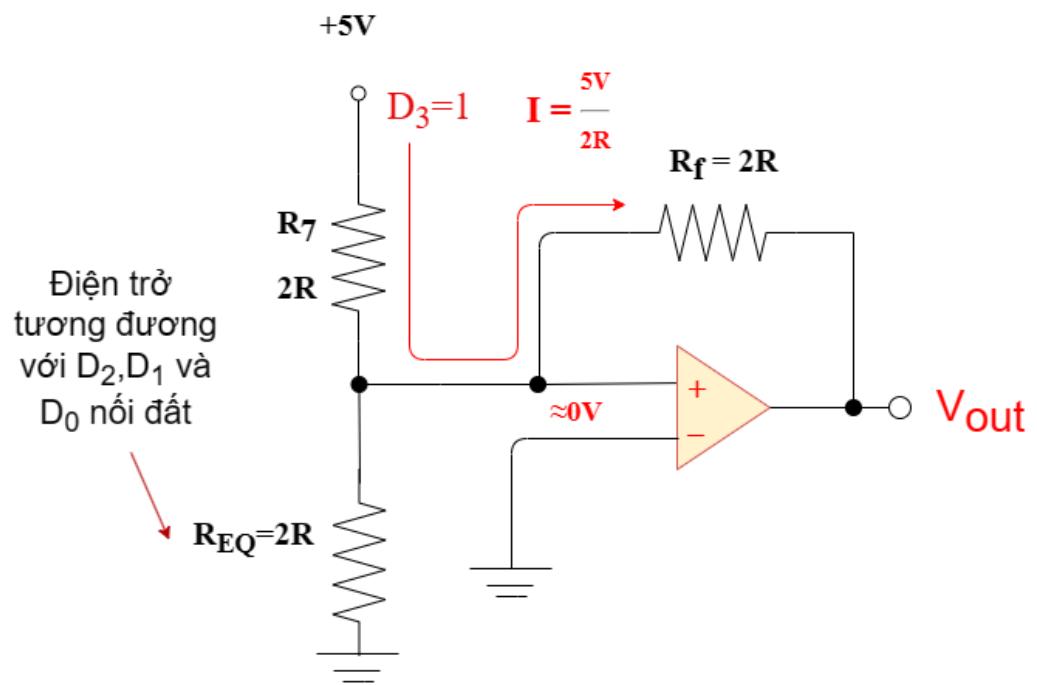
- $[v_1 v_2 v_3] = [010] \Rightarrow |v_0| = 0,5 V$
- $[v_1 v_2 v_3] = [110] \Rightarrow |v_0| = 1,5 V$
- $|v_0| = 1,25 V \Rightarrow [v_1 v_2 v_3] = [101]$
- $|v_0| = 1,75 V \Rightarrow [v_1 v_2 v_3] = [111]$

- DAC dùng mạng điện trở R/2R

- Giả thiết đầu vào ở mức cao (+5V) và ở mức thấp (0V)
- Với : $D_3 = 1, D_2 = 0, D_1 = 0, D_0 = 0$

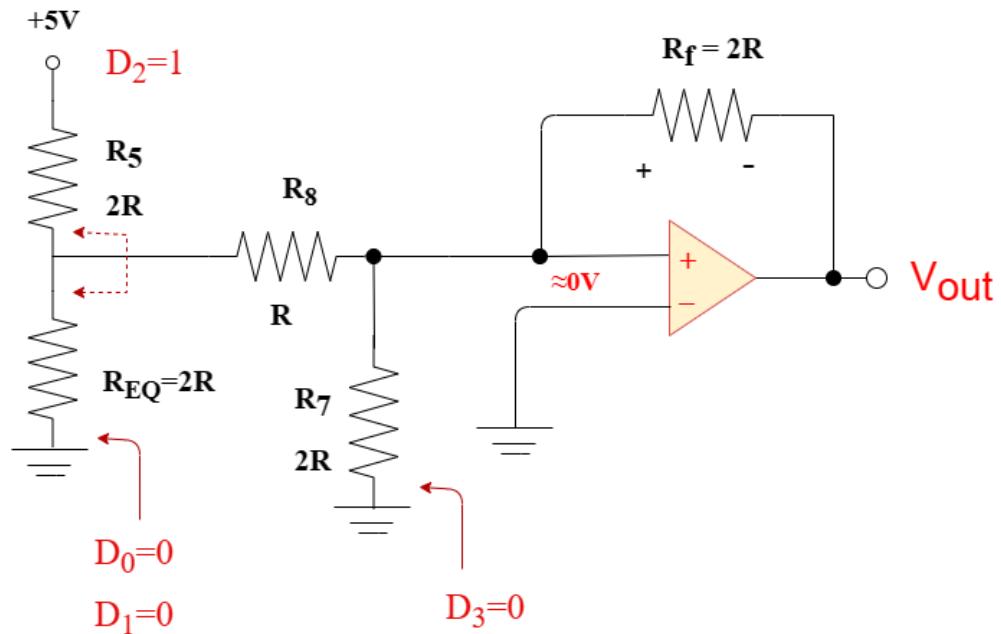
Đầu vào



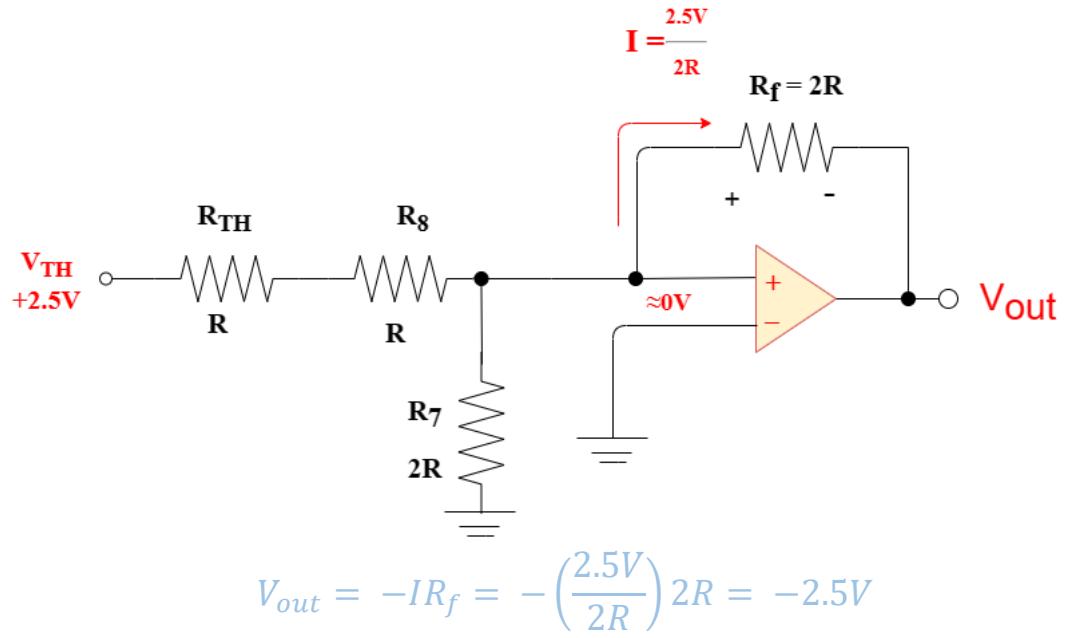


$$V_{out} = -IR_f = -\left(\frac{5V}{2R}\right)2R = -5V$$

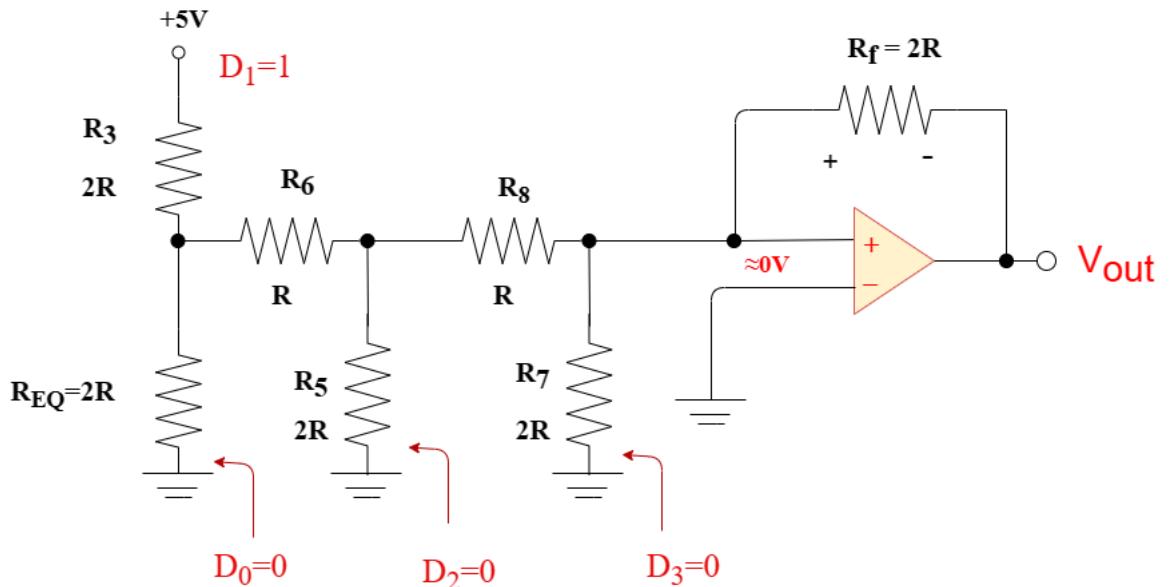
- Với : $D_3 = 0, D_2 = 1, D_1 = 0, D_0 = 0$



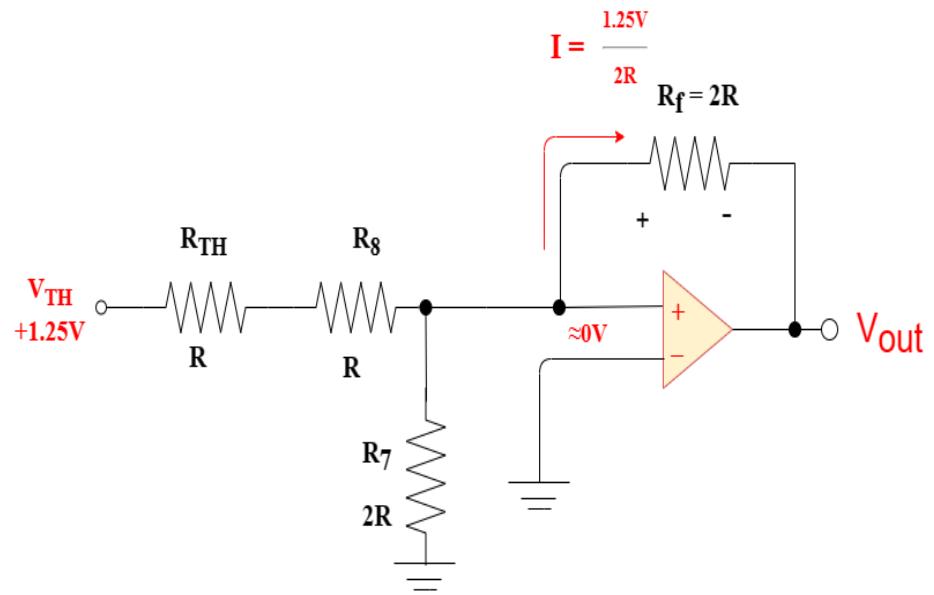
Tương đương với:



- Với: $D_3 = 0, D_2 = 0, D_1 = 1, D_0 = 0$

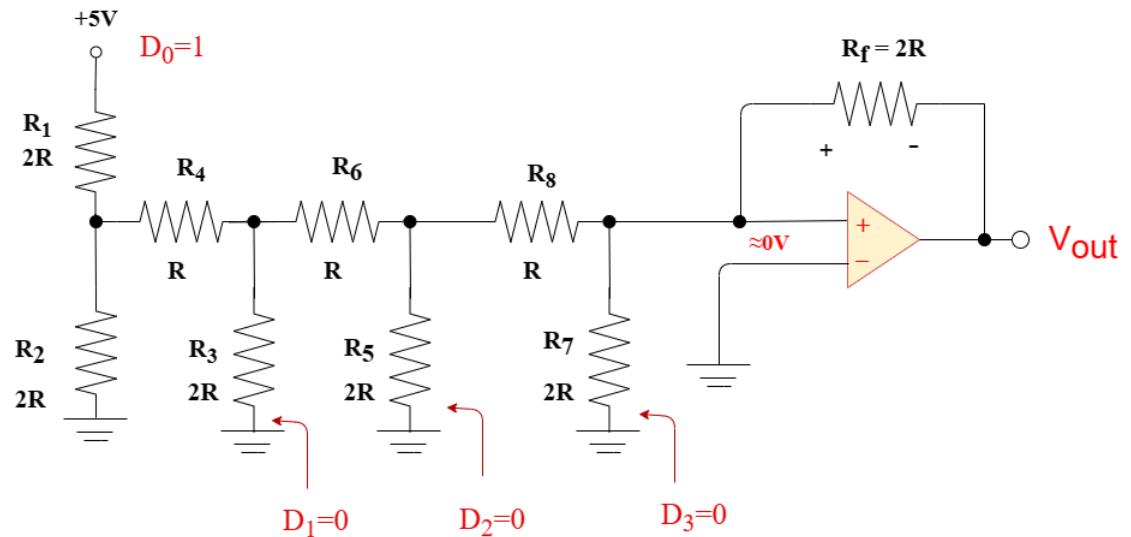


Tương đương với:



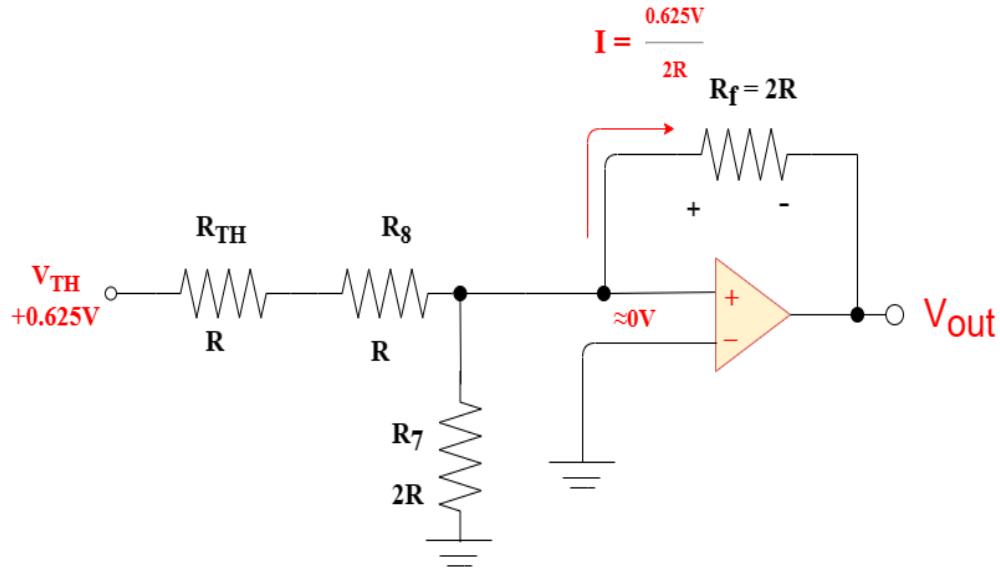
$$V_{out} = -IR_f = -\left(\frac{1.25V}{2R}\right)2R = -1.25V$$

- Với : $D_3 = 0, D_2 = 0, D_1 = 0, D_0 = 1$

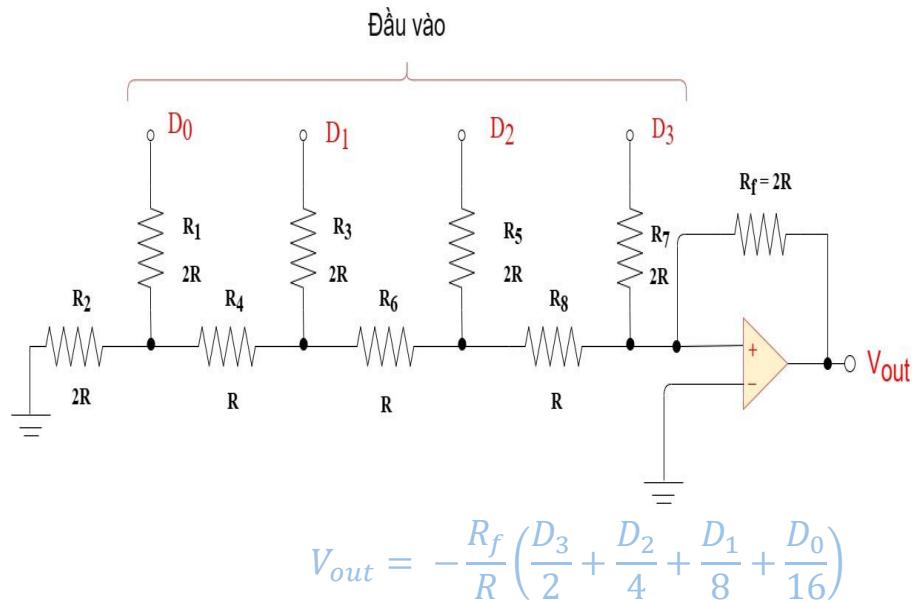


Tương đương với:

$$V_{out} = -IR_f = -\left(\frac{0.625V}{2R}\right)2R = -0.625V$$



- Tổng hợp các trường hợp, ta có:



Bài tập 4.13:

Cho DAC 4-bit R/2R như sau:

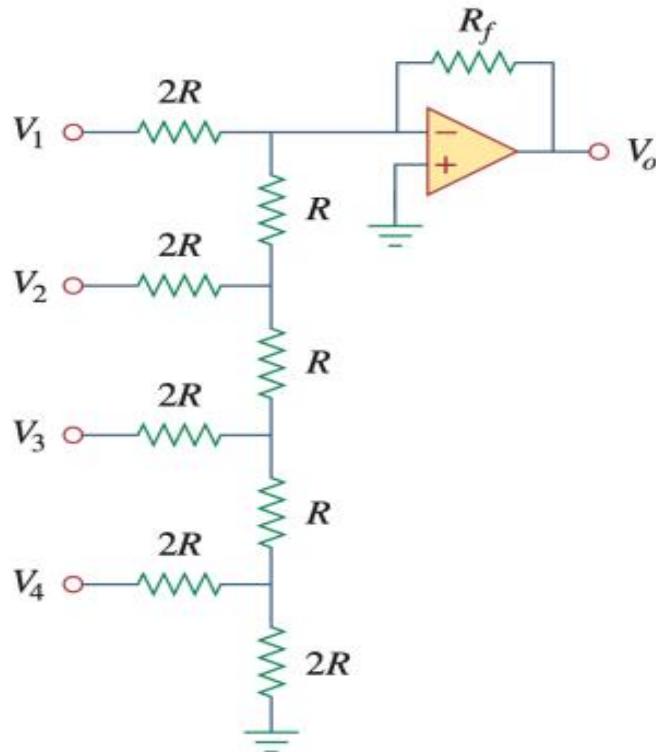
a, Chứng minh rằng:

$$-v_0 = R_f \left(\frac{v_1}{2R} + \frac{v_2}{4R} + \frac{v_3}{8R} + \frac{v_4}{16R} \right)$$

b, Nếu: $R_f = 12k\Omega$ và $R = 10 k\Omega$

Tìm $|v_0|$ với

$$\begin{aligned}-[V1V2V3V4] &= [1011] \\ -[V1V2V3V4] &= [0101]\end{aligned}$$



Lời giải:

a, Phản lý thuyết DAC dùng mạng điện tử R/2R đã chứng minh

$$-v_0 = R_f \left(\frac{v_1}{2R} + \frac{v_2}{4R} + \frac{v_3}{8R} + \frac{v_4}{16R} \right)$$

b, $R_f = 12k\Omega$, $R = 10 k\Omega \Rightarrow |v_0| = 1,2 \left(\frac{v_1}{2} + \frac{v_2}{4} + \frac{v_3}{8} + \frac{v_4}{16} \right)$

$$\begin{aligned}[v_1 v_2 v_3 v_4] &= [1011] \Rightarrow |v_0| = 1,2 \left(\frac{1}{2} + \frac{0}{4} + \frac{1}{8} + \frac{1}{16} \right) \\ &= 0,825 \text{ (V)}\end{aligned}$$

$$[v_1 v_2 v_3 v_4] = [1011] \Rightarrow |v_0| = 1,2 \left(\frac{0}{2} + \frac{1}{4} + \frac{0}{8} + \frac{1}{16} \right) = 0,375 \text{ (V)}$$

Chương 5 : Cơ sở lý thuyết mạch số

5.1. Hệ đếm

Hệ đếm:

- Các hệ thống số thường xử lý dữ liệu và thực hiện các phép toán trong hầu hết các thiết bị điện tử - truyền thông.
- Các hệ thống số thường chỉ nhận giá trị rời rạc. Trong khi đó, thông tin từ thế giới thực là tín hiệu tương tự, nên cần phải chuyển hóa chúng sang tín hiệu số, dù luôn có sai số.
- Tuy nhiên, theo lý thuyết, có thể biểu diễn một giá trị theo hệ đếm cơ số bất kì.

Khái niệm hệ đếm:

- Hệ đếm là một tập hợp các ký hiệu và quy tắc để biểu diễn và xác định các giá trị như: hệ La Mã, chữ tượng hình, hệ đếm cơ số, ...

..	.	:	..	:	.	:	..	:	..
0	1	2	3	4	5	6	7	8	9
○	၁	၂	၃	၄	၅	၆	၇	၈	၉
·	၁	၂	၃	၄	၅	၆	၇	၈	၉
○	一	二	三	四	五	六	七	八	九
零	壹	貳	參	肆	伍	陆	柒	捌	玖
—	I	II	III	IV	V	VI	VII	VIII	IX

- Mỗi hệ đếm sử dụng một số ký hiệu (ký tự, chữ số, ...) hữu hạn.
 - +) Tổng số ký số của mỗi hệ đếm được gọi là **cơ số** (base, radix), ký hiệu là **r**.
 - +) Sử dụng các chữ số từ $0 \rightarrow r - 1$ để biểu diễn các giá trị.
- Một số hệ đếm được sử dụng trong tin học bao gồm:
 - +) Hệ thập phân (Decimal system)
 - Con người sử dụng
 - +) Hệ nhị phân (Binary system)
 - Máy tính sử dụng
 - +) Hệ cơ số 8 (Octal system)
 - Dùng để viết gọn số nhị phân
 - +) Hệ mười sáu (Hexadecimal System)

→ Dùng để viết gọn số nhị phân

1) Hệ đếm cơ số r:

- Sử dụng r chữ số từ $0 \rightarrow r - 1$ để biểu diễn
- Một số N trong hệ cơ số r được biểu diễn dưới dạng:

$$a_{n-1} \dots a_5 a_4 a_3 a_2 a_1 a_0 \cdot a_{-1} a_{-2} a_{-3} \dots a_{-m}$$
- Tổng quát N được viết dưới dạng:

$$N = a_{n-1} \times r^{n-1} + \dots + a_0 \times r^0 + a_{-1} \times r^{-1} + \dots + a_{-m} \times r^{-m}$$

$$= \sum_{i=-m}^{n-1} a_i \times r^i$$
- Biểu diễn giá trị phần nguyên: $r^0, r^1, r^2, r^3, \dots$
- Biểu diễn giá trị phần thập phân: $r^{-1}, r^{-2}, r^{-3}, \dots$

2) Hệ đếm cơ số 10:

- Sử dụng 10 chữ số từ $0 \rightarrow 9$ để biểu diễn
- Với giá trị > 9 , sử dụng từ 2 ký số trở lên \Rightarrow Vị trí của chữ số biểu diễn độ lớn (trọng số) chữ số đó biểu diễn.

Số nguyên	Số phân số
$10^2 \ 10^1 \ 10^0 \cdot 10^{-1} \ 10^{-2} \ 10^{-3} \ \dots$	

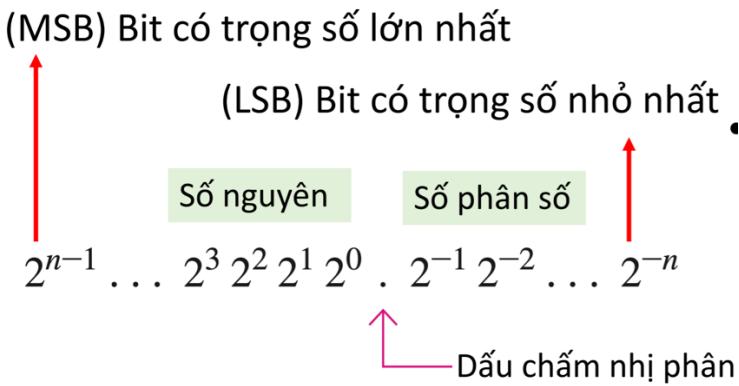

 Dấu chấm thập phân

- Ký hiệu: 1234.567_{10}
- Ví dụ:

$$\begin{array}{ccc}
 & \xrightarrow{\text{Số 2 có trọng số } 10} & \xrightarrow{\text{Số 3 có trọng số } 1} \\
 & 2 & 3 \\
 & \downarrow & \downarrow \\
 2 \times 10 & + & 3 \times 1 \\
 \downarrow & & \downarrow \\
 20 & + & 3 \\
 & \downarrow & \\
 & 23 &
 \end{array}$$

3) Hệ cơ số 2:

- Sử dụng 2 chữ số 0, 1 để biểu diễn giá trị.
- Với giá trị > 2 , sử dụng từ 2 ký số trở lên \Rightarrow Vị trí của chữ số biểu diễn độ lớn (trọng số) chữ số đó biểu diễn.



- Ký hiệu: 0011.0111_2
- Ưu điểm:
 - +) Sử dụng được các phép toán logic
 - +) Tất cả các loại dữ liệu được biểu diễn dưới dạng 0, 1.
 - +) Các mạch điện được sử dụng cho các phép toán cho 0, 1 được đơn giản hóa.

4) Hệ cơ số 8:

- Sử dụng 8 chữ số $0 \rightarrow 7$ để biểu diễn giá trị.
- Với giá trị > 7 , sử dụng từ 2 ký số trở lên \Rightarrow Vị trí của chữ số biểu diễn độ lớn (trọng số) chữ số đó biểu diễn.
- Phần nguyên: $8^0, 8^1, 8^2, 8^3, \dots$
- Phần số: $8^{-1}, 8^{-2}, 8^{-3}, \dots$
- Ký hiệu: 123_8

5) Hệ cơ số 16:

- Sử dụng 16 chữ số $0 \rightarrow 9, A, B, C, D, E, F$ để biểu diễn giá trị.
- Với giá trị $> F$, sử dụng từ 2 ký số trở lên \Rightarrow Vị trí của chữ số biểu diễn độ lớn (trọng số) chữ số đó biểu diễn.
- Phần nguyên: $16^0, 16^1, 16^2, 16^3, \dots$
- Phần số: $16^{-1}, 16^{-2}, 16^{-3}, \dots$
- Ký hiệu: $2ABE_{16}$
- Được sử dụng để biểu diễn các số lớn:
 - +) Hệ cơ số 10: $0 - 65535$
 - +) Hệ cơ số 2: $00000000\ 00000000 - 11111111\ 11111111$
 - +) Hệ cơ số 16: $0000 - FFFF$

Tổng kết các hệ cơ số:

Đặc điểm	Hệ cơ số 2	Hệ cơ số 10	Hệ cơ số 8	Hệ cơ số 16
Số chữ số sử dụng	$0, 1$	$0 \rightarrow 9$	$0 \rightarrow 7$	$0 \rightarrow 9, A, \dots F$

Vị trí của chữ số biểu diễn độ lớn (trọng số)	Giá trị > 2 (Từ 2 ký số trở lên)	Giá trị > 9 (Từ 2 ký số trở lên)	Giá trị > 7 (Từ 2 ký số trở lên)	Giá trị > F (Từ 2 ký số trở lên)
Phần nguyên	$2^0, 2^1, 2^2, \dots$	$10^0, 10^1, 10^2, \dots$	$8^0, 8^1, 8^2, \dots$	$16^0, 16^1, 16^2, \dots$
Phần phân số	$8^{-1}, 8^{-2}, 8^{-3}, \dots$			

6) Chuyển đổi giữa các hệ cơ số:

- Khi chuyển sang hệ cơ số 10, phải tách cách phần nguyên và phân số. Với hệ cơ số r, khi chuyển sang hệ cơ số 10 cần:
 - Biểu diễn giá trị phần nguyên dưới dạng: $r^0, r^1, r^2, r^3, \dots$
 - Biểu diễn phân số dưới dạng: $r^{-1}, r^{-2}, r^{-3}, \dots$

Ví dụ 5.1: Chuyển đổi từ hệ cơ số 2

- Ví dụ: $(1101.0101)_2 = (?)_{10}$ (13.3125)_{10}
- Phần nguyên: (1101)
 - Chuyển sang hệ cơ số 10 tương đương:
 $= 1 \times 2^0 + 0 \times 2^1 + 1 \times 2^2 + 1 \times 2^3$
 $= 1 + 0 + 4 + 8 = 13$
- Phân số $(.0101)_2$
 - Chuyển sang hệ cơ số 10 tương đương:
 $= 0 \times 2^{-1} + 1 \times 2^{-2} + 0 \times 2^{-3} + 1 \times 2^{-4}$
 $= 0 + 0.25 + 0 + 0.0625 = 0.3125$

Ví dụ 5.2: Chuyển đổi từ hệ cơ số 8

- Ví dụ: $(135.21)_8 = (?)_{10}$ (93.265625)_{10}
- Phần nguyên: (135)
 - Chuyển sang hệ cơ số 10 tương đương:
 $= 5 \times 8^0 + 3 \times 8^1 + 1 \times 8^2$
 $= 5 + 24 + 64 = 93$
- Phân số: $(.21)$
 - Chuyển sang hệ cơ số 10 tương đương:
 $= 2 \times 8^{-1} + 1 \times 8^{-2}$
 $= 0.25 + 0.015625 = 0.265625$

Ví dụ 5.3: Chuyển đổi từ hệ cơ số 16

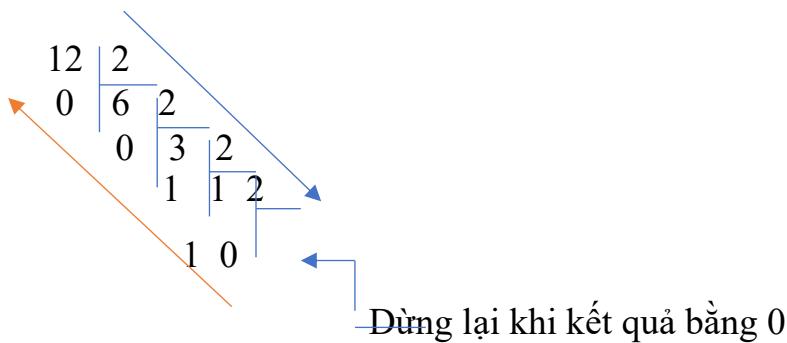
- Ví dụ $(1BF.A1)_{16} = (?)_{10}$ (447.62890625)_{10}
- Phần nguyên: (1BF)
 - Chuyển sang hệ cơ số 10 tương đương:
 $= 15 \times 16^0 + 11 \times 16^1 + 1 \times 16^2$
 $= 15 + 176 + 256 = 447$
- Phân số: (.A1)
 - Chuyển sang hệ cơ số 10 tương đương:
 $= 10 \times 16^{-1} + 1 \times 16^{-2}$
 $= 0.625 + 0.00390625 = 0.62890625$

2. Khi chuyển từ hệ cơ số 10 sang hệ cơ số r, ta cần chia phần nguyên cho r cho đến khi kết quả phép chia bằng 0, phần chuyển đổi là tập hợp phần dư viết theo chiều ngược lại.

Ví dụ 5.4: Chuyển đổi từ hệ cơ số 10 sang hệ cơ số 2

$$(12.3125)_{10} = (?)_2 \quad (\text{1100.0101})_2$$

- Phần nguyên $(12)_{10}$



- Phần thập phân $(0.3125)_{10}$

+) $0.3125 \times 2 = 0.625$, lấy số 0, phần lẻ 0.625.

+) $0.625 \times 2 = 1.25$, lấy số 1, phần lẻ 0.25.

+) $0.25 \times 2 = 0.5$, lấy số 0, phần lẻ 0.5.

+ $) 0.5 \times 2 = 1$, lấy số 1, phần lẻ 0.

Dùng lại khi phần lẻ bằng 0

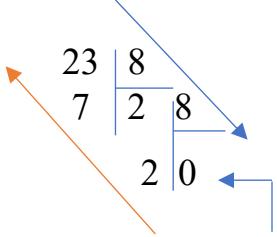
=> Kết thúc phép chuyển đổi.

Ví dụ 5.5 / 5.6: Chuyển đổi từ hệ cơ số 10 sang hệ cơ số 8/16

*Chuyển đổi sang hệ cơ số 8:

VD: $(23.75)_{10} = (?)_8$ (27.6)₈

- Phần nguyên $(23)_{10}$



Dùng lại khi kết quả bằng 0

- Phần thập phân $(0.75)_{10}$

+ $) 0.75 \times 8 = 6$, lấy số 6, phần lẻ 0.

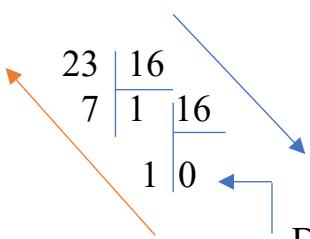
Dùng lại khi phần lẻ bằng 0

=> Kết thúc phép chuyển đổi.

*Chuyển đổi sang hệ cơ số 16:

VD: $(23.75)_{10} = (?)_{16}$

- Phần nguyên $(23)_{10}$ (17.C)₁₆



Dùng lại khi kết quả bằng 0

- Phần thập phân $(0.75)_{10}$

+ $) 0.75 \times 16 = 12$, lấy số 12 (C), phần lẻ 0.

Dùng lại khi phần lẻ bằng 0

=> Kết thúc phép chuyển đổi.

3. Chuyển đổi giữa các hệ cơ số 2 và 8 bằng cách chuyển các số tương đương trong hệ cơ số 8 sang hệ cơ số 2 và ngược lại.

Ví dụ 5.7: Chuyển đổi giữa hệ cơ số 2 và hệ cơ số 8

Bảng chuyển đổi

Hệ cơ số 8	0	1	2	3	4	5	6	7
Hệ cơ số 2	000	001	010	011	100	101	110	111

Từ hệ cơ số 8 sang hệ cơ số 2:

$$\begin{aligned}(375.2)_8 &= (?)_2 \\ &= (011\ 111\ 101.010)_2 \\ &= (\textcolor{red}{0}11111101.010)_2 \\ &= (11111101.01)_2\end{aligned}$$

(Có thể rút gọn số 0 ở đầu và cuối chuỗi số nhị phân)

Từ hệ cơ số 2 sang hệ cơ số 8:

$$\begin{aligned}(1100110001.0111)_2 &= (?)_8 \\ &= (1\ 100\ 110\ 001.011\ 1)_2 \\ &= (\textcolor{red}{0}01\ 100\ 110\ 001.011\ 1\textcolor{red}{00})_2 \\ &= (1461.34)_8\end{aligned}$$

(Có thể thêm số 0 nếu thiếu bit 0 để tạo chuỗi 3 bit nhị phân)

4. Chuyển đổi giữa các hệ cơ số 2 và 8 bằng cách chuyển các số sang hệ cơ số 2 và ngược lại.

Ví dụ 5.8: Chuyển đổi giữa hệ cơ số 8 và hệ cơ số 16

- Từ hệ cơ số 8 sang hệ cơ số 16:

$$\begin{aligned}(375)_8 &= (?)_{16} \\ &= (011\ 111\ 101.010)_2 \\ &= (0|\textcolor{blue}{1111}|\textcolor{blue}{1101}.\textcolor{blue}{010})_2 \\ &= (1111\ 1101.010\textcolor{red}{0})_2 \\ &= (\textcolor{red}{FD}.4)_{16}\end{aligned}$$

(Ở đây hệ cơ số 16 sử dụng 4 bit để biểu diễn nên ta cần thêm 0)

- Từ hệ cơ số 16 sang hệ cơ số 8:
- $(3BF.1A)_{16} = (?)_8$
 $= (0011\ 1011\ 1111.0001\ 1010)_2$
 $= (1110111)_2$
 $= (001\ 110\ 111\ 111.000\ 110\ 100)_2 = (1677.064)_8$
- **Bảng chuyển đổi giữa các hệ cơ số**

	Hệ cơ số 8	Hệ cơ số 2	Hệ cơ số 10	Hệ cơ số
2	Hệ cơ số 16			
0	0000	0	0000	0
1	0001	1	0001	1
2	0010	10	0010	2
3	0011	11	0011	3
4	0100	100	0100	4
5	0101	101	0101	5
6	0110	110	0110	6
7	0111	111	0111	7
		8	1000	8
		9	1001	9
		10	1010	A
		11	1011	B
		12	1100	C
		13	1101	D
		14	1110	E
		15	1111	F

Ví dụ 5.9: Mã BCD (Binary Coded Decimal)

Mã BCD biểu diễn các chữ số trong hệ cơ số 10 bằng số nhị phân.

Ví dụ: Bảng chuyển đổi mã BCD chuẩn BCD 8421

Số trong hệ 10	0	1	2	3	4	5	6	7	8	9
BCD	0000	0001	0010	0011	0100	0101	0110	0111	1000	1001

Bao gồm:

- 10 chữ số trong hệ nhị phân tương ứng với 10 tổ hợp 4 bit trong hệ cơ số 2
- 6 tổ hợp nhị phân không sử dụng bao gồm: 1010, 1011, 1100, 1101, 1110, và 1111

- Mã BCD thường được sử dụng trong một số ứng dụng như đồng hồ điện tử, nhiệt kế điện tử và các thiết bị có đèn LED 7 thanh để hiển thị các số trong hệ cơ số 10 từ 0 đến 9.

7) Phương pháp biểu diễn số âm:

Các phương pháp biểu diễn số âm phổ biến nhất bao gồm:

- Phương pháp dấu lượng

- Phương pháp bù 1

- Phương pháp bù 2

Trong các phương pháp trên, bit bên trái nhất của một số (bit có trọng số lớn nhất) được sử dụng để biểu diễn dấu:

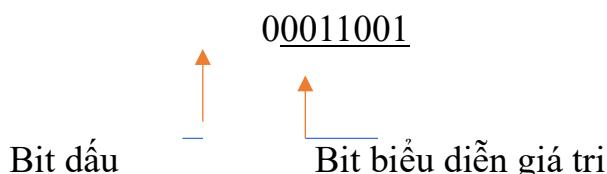
- Bit 0 cho số dương

- Bit 1 cho số âm

Biểu diễn số âm bằng phương pháp dấu lượng

Với n bit:

- Sử dụng 1 bit ngoài cùng để biểu diễn dấu
- $(n-1)$ bit còn lại để biểu diễn độ lớn/giá trị của số



Bit dấu:

- Bit 0: biểu diễn dấu ‘+’
- Bit 1: biểu diễn dấu ‘-’

Ví dụ 5.10 Biểu diễn số âm bằng phương pháp dấu lượng

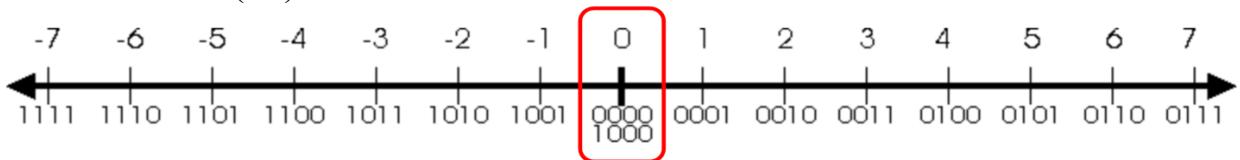
- Ví dụ: sử dụng 8 bit để biểu diễn:

• +9 được biểu diễn bởi $(00001001)_2$

• -9 được biểu diễn bởi $(10001001)_2$

- Dải biểu diễn: với n bit, dải biểu diễn khả dụng từ: $-(2^{n-1} - 1)$ đến $+(2^{n-1} - 1)$ bao gồm số (+0) và (-0)

- Với 8 bit, dải biểu diễn từ -127_{10} đến $+127_{10}$ bao gồm số 00000000 (+0) và 10000000 (-0)



Ưu điểm: dễ dàng nhận biết số âm/dương bằng cách kiểm tra bit có trọng số lớn nhất

Nhược điểm:

- Một chuỗi bit bị lãng phí (-0: 10000000) và (+0: 00000000)

- Phép cộng nhị phân không hiệu quả

Biểu diễn số âm bằng phương pháp sử dụng số bù 1

- Biểu diễn số âm dưới dạng số bù 1 của số dương

- Số bù 1 của một số nhị phân tìm được bằng cách thay đổi 1 thành 0, 0 thành 1 như sau:

Số nhị phân
10110010
↓↓↓↓↓↓
01001101
Số bù 1 của số nhị phân

Ưu điểm: dễ dàng nhận biết số âm/dương bằng cách kiểm tra bit có trọng số lớn nhất

Nhược điểm:

- Một chuỗi bit bị lãng phí (-0: 11111111) và (+0: 00000000)

- Khi thực hiện phép cộng nhị phân, nếu phát sinh bit nhớ thì phải cộng tiếp bit nhớ vào kết quả, do đó, phép cộng nhị phân không hiệu quả

Thực hiện phép cộng với số bù 1:

$$\begin{array}{r} -3 \quad 1100 \\ -4 \quad 1011 \\ (1) \quad 0111 \\ \hline 1000 \end{array}$$

$$\begin{array}{r} -5 \quad 1010 \\ -6 \quad 1001 \\ (1) \quad 0011 \\ \hline 0100 \end{array}$$

Kết quả đúng, không tràn số

Kết quả sai, do tràn số

Biểu diễn số âm bằng phương pháp sử dụng số bù 2

- Biểu diễn số âm dưới dạng số bù 2
- Số bù 2 của một số nhị phân tìm được bằng cách +1 vào bit có trọng số nhỏ nhất (LSB) của số bù 1.

$$\begin{array}{r}
 10110010 \text{ Số nhị phân} \\
 01001101 \text{ Số bù 1} \\
 + \quad \quad \quad 1 \text{ Cộng 1} \\
 \hline
 \textbf{01001110} \text{ Số bù 2}
 \end{array}$$

Ưu điểm:

- Có một cách biểu diễn duy nhất cho số 0
- Có thể bỏ qua bit nhớ nếu phát sinh bit nhớ khi thực hiện phép cộng số bù 2

Thực hiện phép cộng với số bù 2:

$$\begin{array}{r}
 11111000 \quad (-8) \\
 00010011 \quad +19 \\
 \hline
 (1)00001011 = +11
 \end{array}$$

↑ (Bỏ bit nhớ cuối cùng)

- Để thực hiện phép trừ:
- Chuyển thành phép cộng số bù 2 của số trừ
- Loại bỏ bit nhớ cuối cùng nếu có.

Ví dụ 5.11: Biểu diễn số âm dưới dạng số nhị phân

- Biểu diễn số -39 dưới dạng số nhị phân 8 bit có dấu bằng phương pháp dấu lượng, số bù 1 và số bù 2.
- Chuyển số +39 sang nhị phân: $+39_{10} = 0010\ 0111_2$
- Phương pháp dấu lượng: $-39_{10} = 1\ 010\ 0111_2$
- Phương pháp số bù 1: $-39_{10} = 1\ 101\ 1000_2$
- Phương pháp số bù 2: $-39_{10} = 1\ 101\ 1001_2$

⇒ Trong máy tính hiện nay sử dụng phương pháp biểu diễn số âm bằng số bù 2

9) Dấu chấm động:

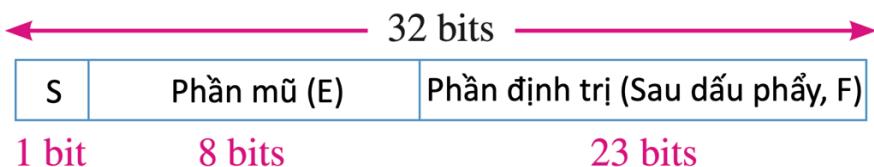
- Được sử dụng để biểu diễn các số rất lớn và rất nhỏ.
- Biểu thị dưới dạng: $N = M \times b^E$
- Chú thích
 - M: giá trị định trị
 - b: cơ số
 - E: số mũ
- Dấu chấm động biểu diễn trong các hệ cơ số:
- Hệ cơ số 10: $N = M \times 10^E$
- Hệ cơ số 16: $N = M \times 16^E$
- Hệ cơ số 2: $N = M \times 2^E$

Dấu chấm động biểu diễn trong hệ nhị phân

Chuẩn ANSI/IEEE 754 – 1985 định nghĩa 3 dạng biểu diễn chấm động như sau:

1. Độ chính xác đơn: 32 bit
2. Độ chính xác kép: 64 bit
3. Độ chính xác mở rộng: 80 bit

Định dạng cho độ chính xác đơn:



$$\text{Giá trị} = (-1)^S(1+F)(2^{E-127})$$

Ví dụ 5.12: Biểu diễn dấu chấm động

Tìm giá trị số biểu diễn ở dạng độ chính xác đơn như sau:

S	E	F	
1	10010001	100011100010000000000000	(-407,680) ₁₀

- Bit dấu = 1 \Rightarrow số âm
- Phần mũ = 10010001 = 145
- Giá trị = $(-1)^1(1.10001110001)(2^{145-127})$
 $= (-1)(1.10001110001)(2^{18})$
 $= -1100011100010000000$
 $= -(2^{18} + 2^{17} + 2^{13} + 2^{12} + 2^{11} + 2^7) = -407,680$

5.2 PHÉP TOÁN SỐ HỌC VỚI SỐ NHỊ PHÂN CÓ DẤU

Gồm 4 phép toán cơ bản bao gồm phép cộng, phép trừ, phép nhân, phép chia.

Phép Cộng

Quy luật cơ bản của phép cộng:

1. $0 + 0 = 0$
2. $0 + 1 = 1$
3. $1 + 0 = 1$
4. $1 + 1 = 0$ (nhớ 1)
5. $1 + 1 + 1 = 1$ (nhớ 1)

Các trường hợp có thể xảy ra:

- Cả hai số đều dương
- Số lớn hơn là số dương
- Số lớn hơn là số âm
- Cả hai số đều âm

Ví dụ:

- **Cả hai đều là số dương**

$$\begin{array}{r}
 00000111 \\
 + 00000100 \\
 \hline
 00001011
 \end{array}
 \quad
 \begin{array}{r}
 7 \\
 + 4 \\
 \hline
 11
 \end{array}$$

- Số lớn hơn là số dương**

$$\begin{array}{r}
 00000111 \\
 + 00000100 \\
 \hline
 1 00001011
 \end{array}
 \quad
 \begin{array}{r}
 15 \\
 + -6 \\
 \hline
 9
 \end{array}$$

Loại bỏ bit tràn

- Số lớn hơn là số âm**

$$\begin{array}{r}
 00010000 \\
 + 11101000 \\
 \hline
 11111000
 \end{array}
 \quad
 \begin{array}{r}
 16 \\
 + -24 \\
 \hline
 -8
 \end{array}$$

- Cả hai đều là số âm**

$$\begin{array}{r}
 00000111 \\
 + 00000100 \\
 \hline
 1 00001011
 \end{array}
 \quad
 \begin{array}{r}
 -5 \\
 + -9 \\
 \hline
 -14
 \end{array}$$

Loại bỏ bit tràn

Tràn số có thể xảy ra khi cộng hai số cùng dương hoặc hai số cùng âm.

Khi bit dấu của kết quả **khác** với bit dấu của các số trong phép cộng, khi đó đã xảy ra tràn số, kết quả bị sai. Ví dụ:

$$\begin{array}{r}
 01111101 \\
 + 00111010 \\
 \hline
 10110111
 \end{array}
 \quad
 \begin{array}{r}
 125 \\
 + 58 \\
 \hline
 183
 \end{array}$$

Bit dấu bị sai

Phần định trị bị sai

Phép Trừ

Quy luật cơ bản của phép trừ

1. $0 - 0 = 0$
2. $1 - 0 = 1$
3. $1 - 1 = 0$
4. $10 - 1 = 1$

Trừ là một trường hợp cơ bản của phép cộng:

- Có thể thực hiện phép trừ bằng cách thực hiện phép cộng với số bù 2 của số trừ.
- Loại bỏ bit nhớ cuối cùng nếu có.

Ví dụ: Thực hiện phép trừ

$$8 - 3 = 8 + (-3) = 5$$

$$\begin{array}{r} 00001000 \\ + 11111101 \\ \hline \text{Loại bỏ bit nhớ cuối cùng} \rightarrow 1 \ 00000101 \end{array}$$

Phép Nhân

Quy luật cơ bản của phép nhân

1. $0 \times 0 = 0$
2. $0 \times 1 = 0$
3. $1 \times 0 = 0$
4. $1 \times 1 = 1$

Có thể thực hiện phép nhân thông qua phép cộng

Phép cộng và dịch bit trái

$$\begin{array}{r} 10111 \quad \dots (23)_{10} \\ \times 110 \quad \dots (6)_{10} \\ \hline 00000 \\ 10111 \\ \hline 10111 \\ \hline 10001010 \end{array}$$

Phép cộng và dịch bit phải

$$\begin{array}{r} 10111 \\ 110 \\ \hline 00000 \\ + 00000 \\ \hline 0 \\ \hline 00000 \\ \hline 00000 \\ \hline + 1011 \\ \hline 1 \\ \hline 10111 \\ \hline 01011 \end{array}$$

Số bị nhân
Số nhân

Bắt đầu

Kết quả của phép cộng đầu tiên

Kết quả của phép cộng sau khi dịch 1 bit sang phải

Kết quả của phép cộng thứ hai

Kết quả của phép cộng sau khi dịch 1 bit sang phải

+ 1 0 1 1	
1	
1 0 0 0 1 0	Kết quả của phép cộng thứ ba
0 1 0 0 0 1	010 Kết quả của phép cộng sau khi dịch 1 bit sang phải

Phép Chia

Thực hiện phép chia bằng máy tính

Thuật toán trừ và dịch bit phải

- Số bị chia: 100110
- Số chia: 1100

Thương			
Bước	0	1 0 0 1 1 0	Số bị chia
1		- 1 1 0 0	Số chia
Bước	1	1 0 0 1 1	5 bit có trọng số lớn nhất của số bị chia
2		- 1 1 0 0	Số chia dịch bit phải
Bước		0 1 1 1	Số dư của phép trừ đầu tiên
3	1	0 1 1 1 0	Gán bit tiếp theo
		- 1 1 0 0	Số chia dịch bit phải
		0 0 1 0	Số dư của phép trừ thứ 2

Thuận toán trừ và dịch bit trái

Thương	1 0 0 1	1 0
	- 1 1 0 0	
0	1 1 0 1	Tồn tại bit mượn
	+ 1 1 0 0	
	1 0 0 1	Bỏ qua bit tràn
	1 0 0 1 1	Dịch trái 1 bit

	-1 1 0 0	
1	0 1 1 1	Không có bit mượn
	0 1 1 1 0	Dịch trái 1 bit
	-1 1 0 0	
1	0 0 0 1 0	Không có bit mượn

Bài tập:

Bài 5.1 Chuyển đổi các số nhị phân sau sang số thập phân:

- a) 110011.11
 $= 2^5 + 2^4 + 2^1 + 2^0 + 2^{-1} + 2^{-2}$
 $= 51,75$
- b) 101010.01
 $= 2^5 + 2^3 + 2^1 + 2^{-2}$
 $= 42,25$
- c) 1000001.111
 $= 2^6 + 2^0 + 2^{-1} + 2^{-2} + 2^{-3}$
 $= 65,875$
- d) 1111000.101
 $= 2^6 + 2^5 + 2^4 + 2^3 + 2^{-1} + 2^{-3}$
 $= 120,625$
- e) 1011100.10101
 $= 2^6 + 2^5 + 2^4 + 2^0 + 2^{-4}$
 $= 113,0625$
- f) 1110001.001
 $= 2^5 + 2^4 + 2^3 + 2^2 + 2^{-1} + 2^{-3} + 2^{-5}$
 $= 92,65625$
- g) 1011010.1010
 $= 2^6 + 2^4 + 2^3 + 2^1 + 2^{-1} + 2^{-3}$
 $= 90,625$

h) 1111111.11111

$$\begin{aligned} &= 2^6 + 2^5 + 2^4 + 2^3 + 2^2 + 2^1 + 2^0 + 2^{-1} + 2^{-2} + 2^{-3} + 2^{-4} \\ &= 127.9375 \end{aligned}$$

Bài 5.2 Thực hiện các phép tính sau đối với số nhị phân

- a) $10 + 10$
- b) $100 - 11$
- c) $100 + 11$
- d) $1111 - 11$
- e) 1110×1110
- f) 1111×1100
- g) $1010 \div 10$
- h) $1111 \div 101$

a)

$$\begin{array}{r} 10 \\ + 10 \\ \hline 100 \end{array}$$

b)

$$\begin{array}{r} 100 \\ - 11 \\ \hline 001 \end{array}$$

c)

$$\begin{array}{r} 100 \\ + 11 \\ \hline 111 \end{array}$$

d)

$$\begin{array}{r} 1111 \\ - 11 \\ \hline 1100 \end{array}$$

e)

$$\begin{array}{r} 1110 \\ \times 1110 \\ \hline 0000 \\ 1110 \\ 1110 \\ 1110 \\ \hline 11000100 \end{array}$$

f)

$$\begin{array}{r} 1111 \\ \times 1100 \\ \hline 0000 \\ 0000 \\ 1111 \\ 1111 \\ \hline 10110100 \end{array}$$

g)

$$\begin{array}{r} 1010 \\ - 10 \\ \hline 101 \\ - 10 \\ \hline 001 \\ - 00 \\ \hline 0010 \\ - 0010 \\ \hline 0000 \end{array}$$

h)

$$\begin{array}{r} 1111 \\ - 101 \\ \hline 0101 \\ - 0101 \\ \hline 0000 \end{array}$$

Bài 5.3 Tìm giá trị thập phân của các số âm sau biểu diễn dưới dạng

- Phương pháp dấu lượng
- a) $10011001 \rightarrow 110011001$
- b) $01110100 \rightarrow 101110100$
- Phương pháp bù 1
- a) $01110100 \rightarrow 10001011$
- b) $10111111 \rightarrow 01000000$
- Phương pháp bù 2
- a) $01110100 \rightarrow 10001100$
- b) $10111111 \rightarrow 01000001$

Bài 5.4 Tìm giá trị thập phân của các số sau biểu diễn dưới dạng dấu chấm động chính xác đơn

a) 1 10000001 010010011100010000000000

Bit dấu = 1 → âm

Phần mũ = 10000001 = 129

$$\begin{aligned}\text{Giá trị} &= (-1)^{-1} \times (1.01001001110001) \times 2^{129-127} \\ &= -(1.01001001110001) \times 2^2 \\ &= -(2^2 + 2^0 + 2^{-3} + 2^{-6} + 2^{-7} + 2^{-8} + 2^{-12}) \\ &= -5.152587890625\end{aligned}$$

b) 0 11001100 10000111101001000000000

Bit dấu = 0 → dương

Phần mũ = 11001100 = 204

$$\begin{aligned}\text{Giá trị} &= (1.10000111101001) \times 2^{204-127} \\ &= (1.10000111101001) \times 2^{77} \\ &= 2^{77} + 2^{76} + 2^{71} + 2^{70} + 2^{69} + 2^{68} + 2^{67} + 2^{65} + 2^{62}\end{aligned}$$

Bài 5.5 Chuyển các số BCD sau sang số thập phân

a) 10000000

$$(1000)_2 = (8)_{10}$$

$$(0000)_2 = (0)_{10}$$

$$\rightarrow 10000000 = (80)_{10}$$

b) 001000110111

$$0010 = 2$$

$$0011 = 3$$

$$0111 = 7$$

$$\rightarrow 001000110111 = (237)_{10}$$

c) 001101000110

$0011 = 3$
 $0100 = 4$
 $0110 = 6$
 $\rightarrow 001101000110 = (346)_{10}$

d) 0001011010000011

$0001 = 1$
 $0110 = 6$
 $1000 = 8$
 $0011 = 3$
 $\rightarrow 0001011010000011 = (1683)_{10}$

Bài 5.6 Tìm bảng mã ASCII trên mạng và giải mã chuỗi sau:

1001000 1100101 1101100 1101100 1101111 0101110 0100000 1001000 1101111
 1110111 0100000 1100001 1110010 1100101 0100000 1111001 1101111 1110101
 0111111

=> Hello, How are you?

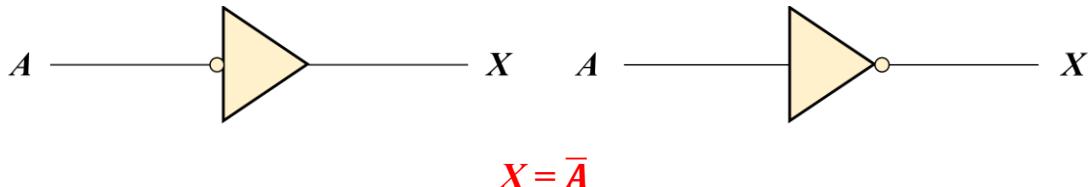
5.3 CÁC CÔNG LOGIC CƠ BẢN

Công NOT (Đảo)

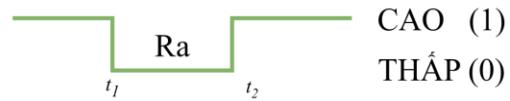
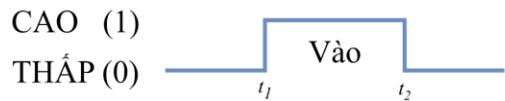
Công ĐẢO có 1 đầu vào và 1 đầu ra, thực hiện phép toán đảo ngược hoặc bù, thay đổi một mức logic thành mức ngược lại như từ 0 thành 1 hoặc từ 1 thành 0.

A	X
0	1
1	0

Kí hiệu



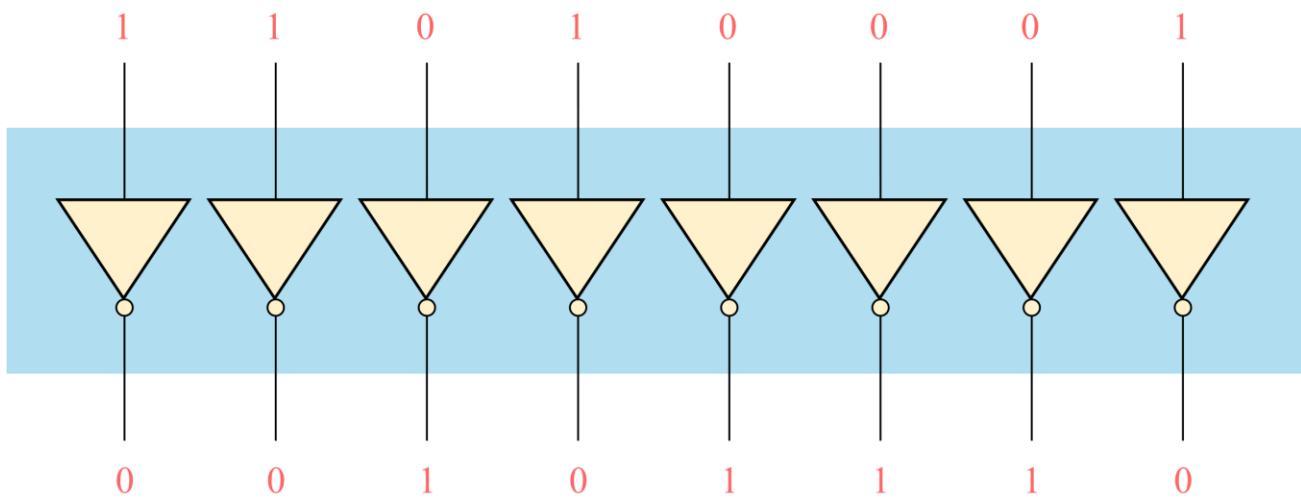
Lược đồ thời gian



Cách đọc: Đảo A hoặc A ngang

Công Đảo có thể được ứng dụng để tạo ra mạch bù 1 cho một chuỗi bit

Chuỗi bit nhị phân



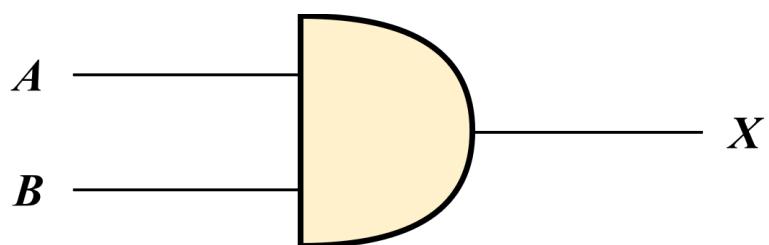
Chuỗi bit bù 1

Công AND (Và)

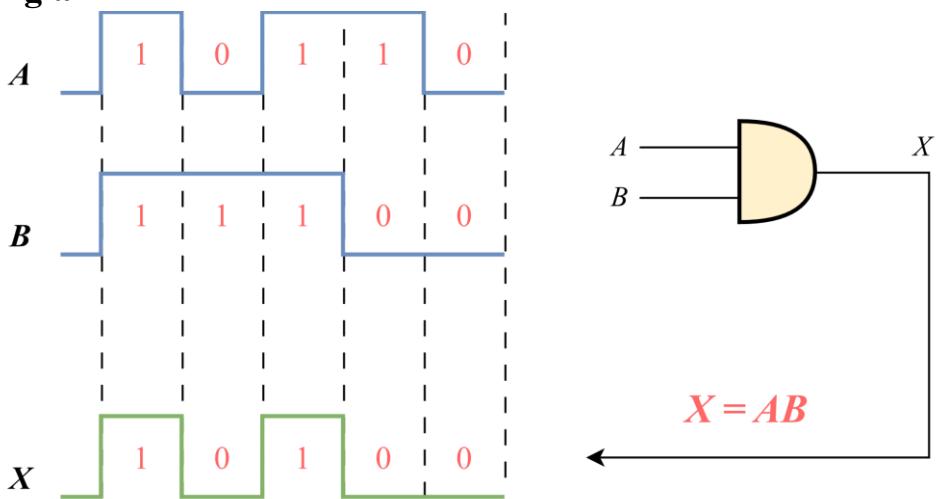
Công VÀ có thể có hai hay nhiều đầu vào và một đầu ra, thực hiện phép nhân logic. Đầu ra chỉ ở mức logic 1 khi và chỉ khi tất cả các đầu vào đều ở mức logic 1.

A	B	X
0	0	0
0	1	0
1	0	0
1	1	1

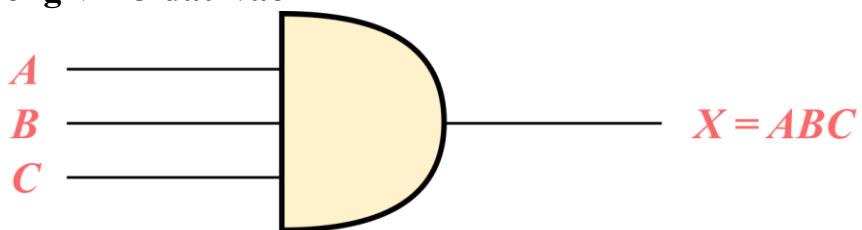
Kí hiệu



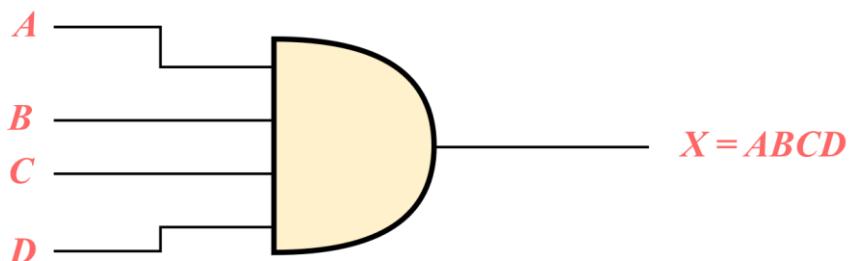
Lược đồ thời gian



Cổng VÀ 3 đầu vào



Cổng VÀ 4 đầu vào



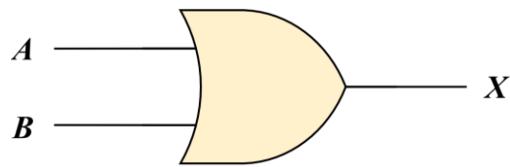
Cổng OR (Hoặc)

Cổng HOẶC có thể có hai hay nhiều đầu vào và một đầu ra, thực hiện phép cộng logic. Đầu ra chỉ ở mức logic 0 khi và chỉ khi tất cả các đầu vào đều ở mức logic 0.

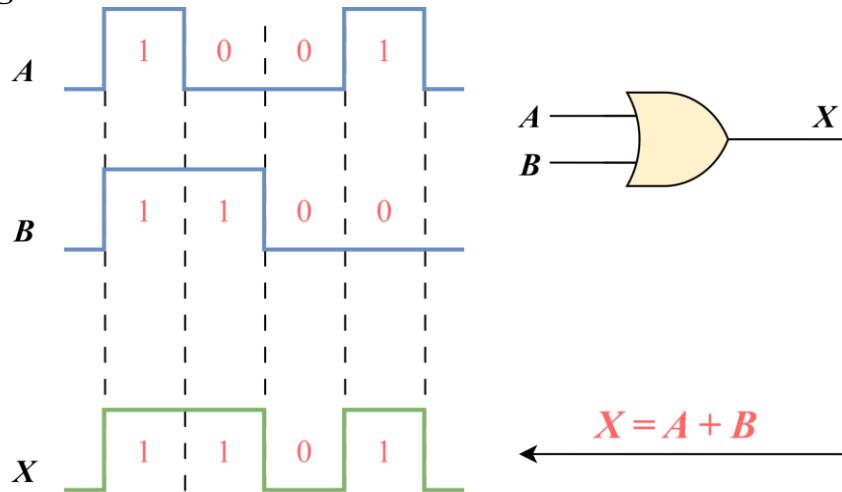
Bảng thật cổng VÀ 4 đầu vào				
A	B	C	D	Y
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

A	B	X
0	0	0
0	1	1
1	0	1
1	1	1

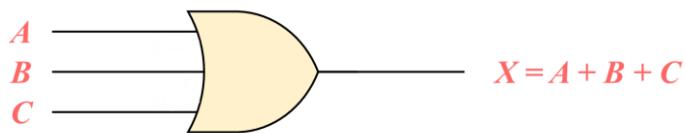
Kí hiệu



Lược đồ thời gian

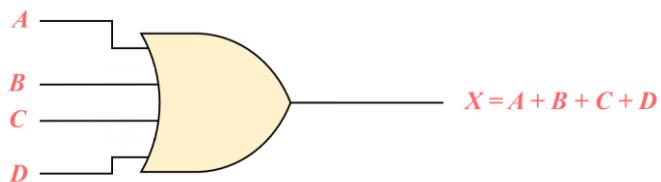


Cổng HOẶC 3 đầu vào



Bảng thật cổng HOẶC 3 đầu vào			
A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

Cổng HOẶC 4 đầu vào

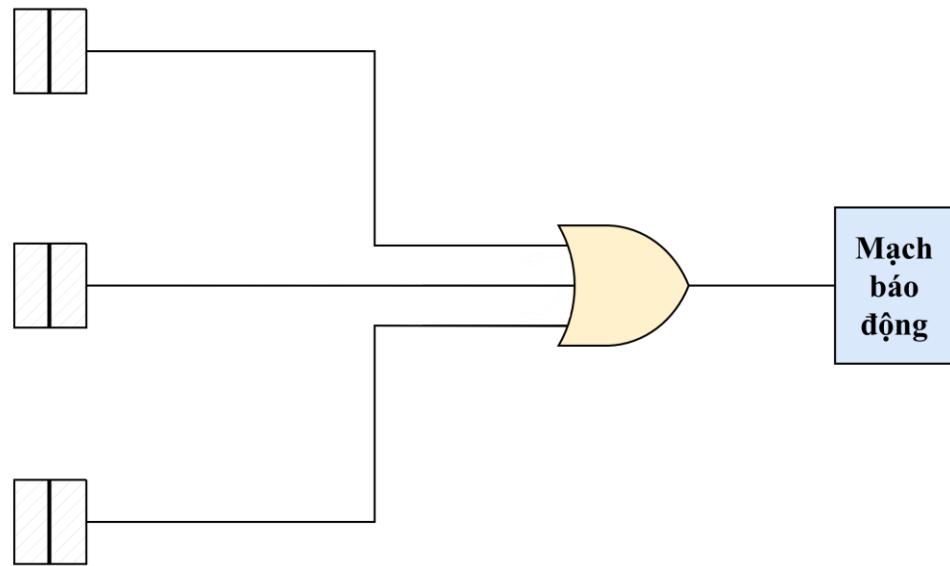


Ứng dụng cổng OR

Ứng dụng cổng OR để xây dựng hệ thống phát hiện và cảnh báo xâm nhập.

Chỉ cần 1 cửa mở, hệ thống sẽ báo động.

CAO = Mở
THẤP = Đóng

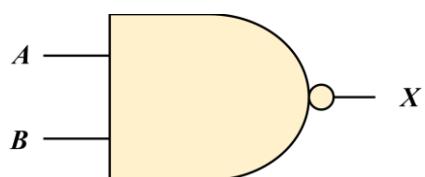


Công NAND (Và Đảo)

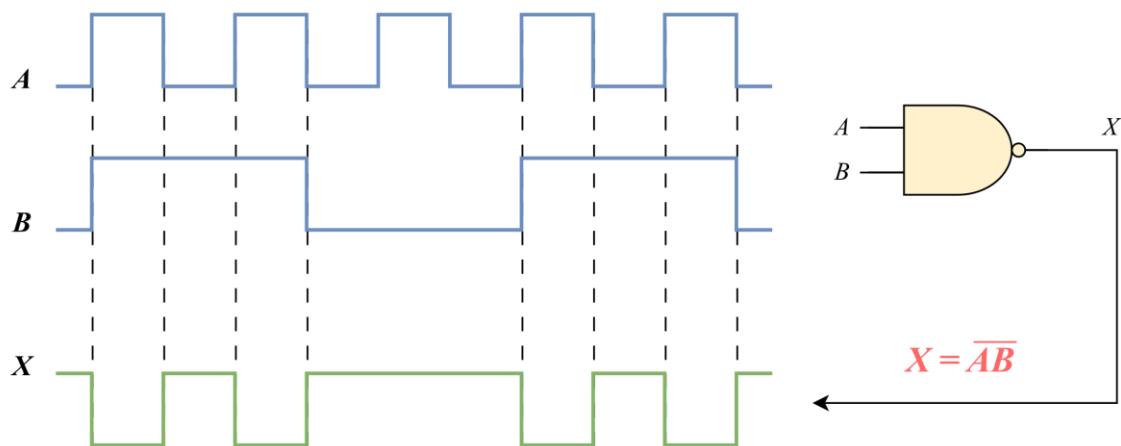
Công VÀ ĐẢO có thể có hai hay nhiều đầu vào và một đầu ra, thực hiện phép nhân logic đảo. Đầu ra chỉ ở mức logic 0 khi và chỉ khi tất cả các đầu vào đều ở mức logic 1.

A	B	X
0	0	1
0	1	1
1	0	1
1	1	0

Kí hiệu



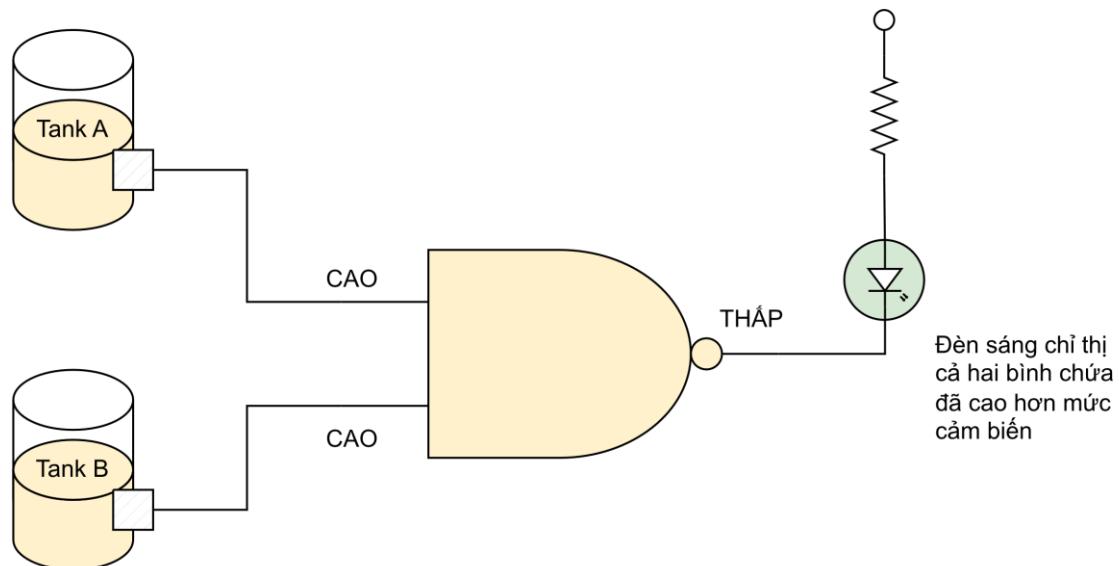
Lược đồ thời gian



Ứng dụng công NAND

Xét mạch kiểm tra bình chứa sau:

- Khi 1 bình chứa chưa đầy đến mức cảm biến, đầu ra công NAND ở mức cao, đèn không sáng.
- Khi cả 2 bình chứa đầy qua mức cảm biến, đầu ra công NAND ở mức thấp, đèn sáng.



Công NOR (Hoặc Đảo)

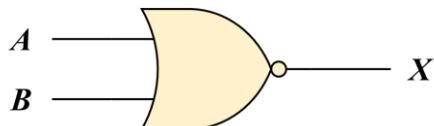
Công HOẶC ĐẢO có thể có hai hay nhiều đầu vào và một đầu ra, thực hiện phép cộng

A	B	X
0	0	1
0	1	0

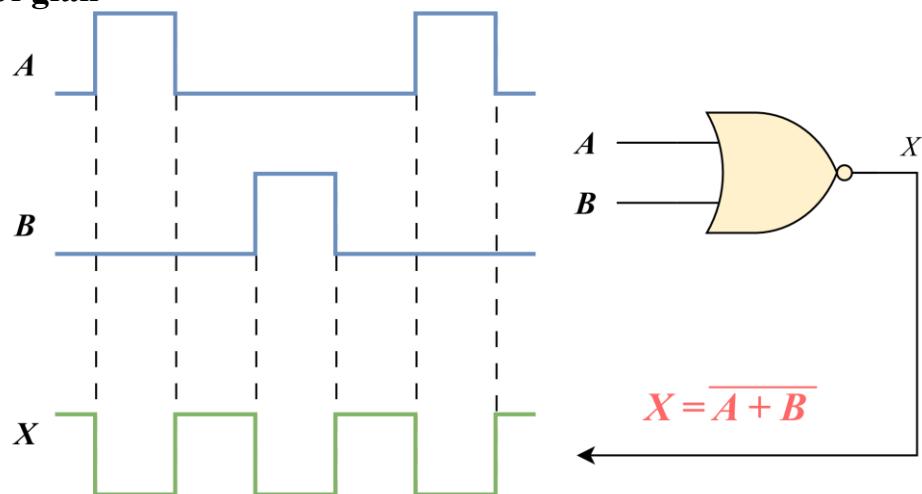
logic đảo. Đầu ra ở mức logic 0 khi một trong các đầu vào ở mức logic 1.

1	0	0
1	1	0

Kí hiệu



Lược đồ thời gian

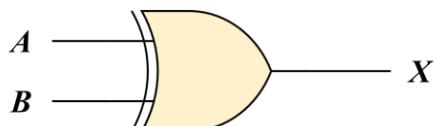


Công XOR

Công XOR có hai đầu vào và một đầu ra, thực hiện phép cộng module 2. Đầu ra ở mức logic 1 khi và chỉ khi 2 đầu vào ở mức logic khác nhau.

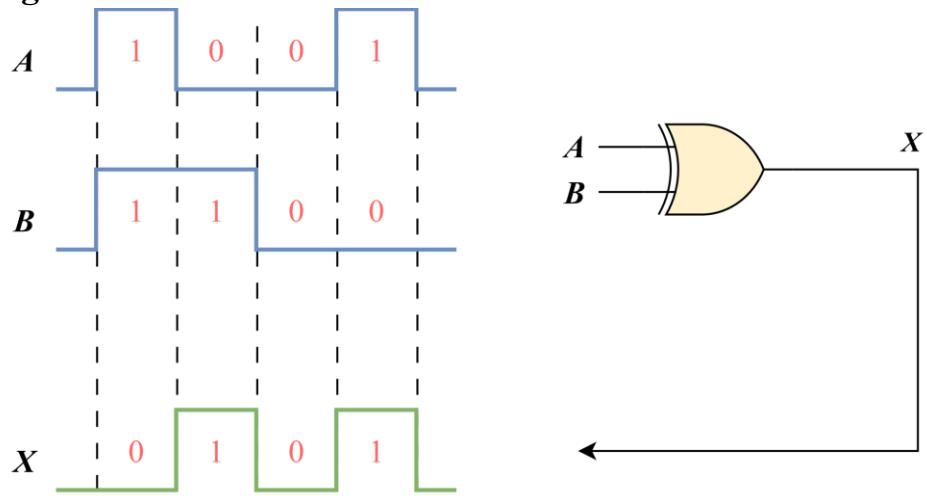
A	B	X
0	0	0
0	1	1
1	0	1
1	1	0

Kí hiệu



$$X = A\bar{B} + \bar{A}B$$

Lược đồ thời gian

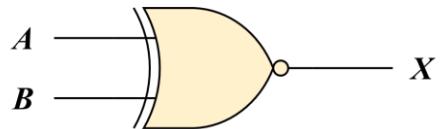


Công XNOR

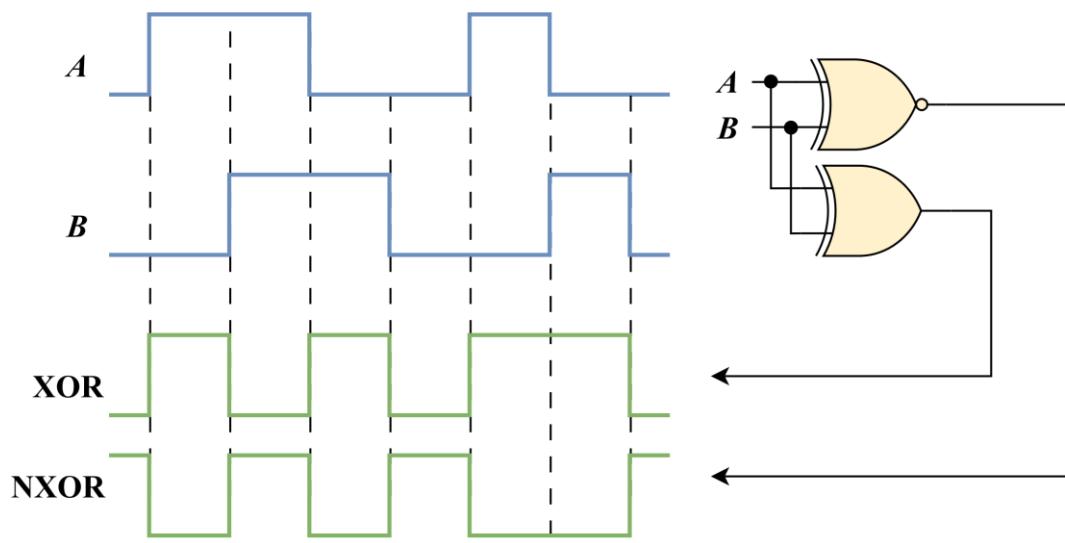
Công XNOR có hai đầu vào và một đầu ra, thực hiện phép cộng module 2 đảo. Đầu ra ở mức logic 0 khi và chỉ khi 2 đầu vào ở mức logic khác nhau.

A	B	X
0	0	1
0	1	0
1	0	0
1	1	1

Kí hiệu

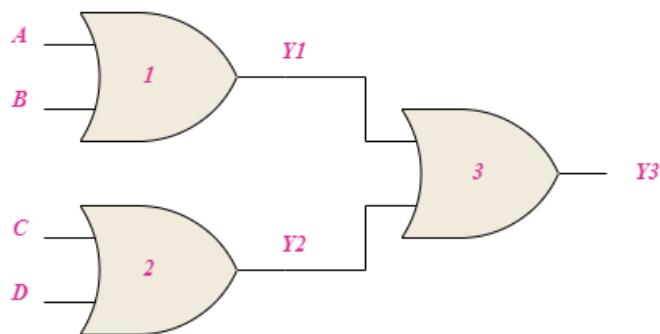
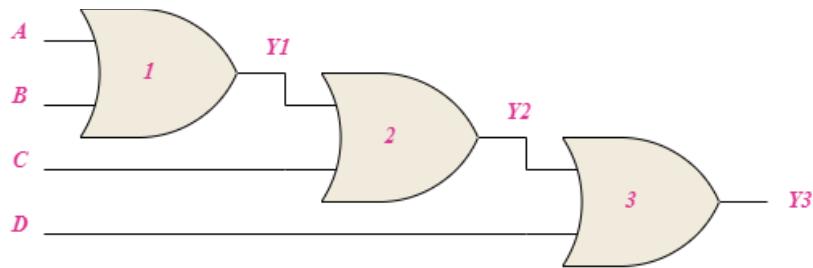


Lược đồ thời gian



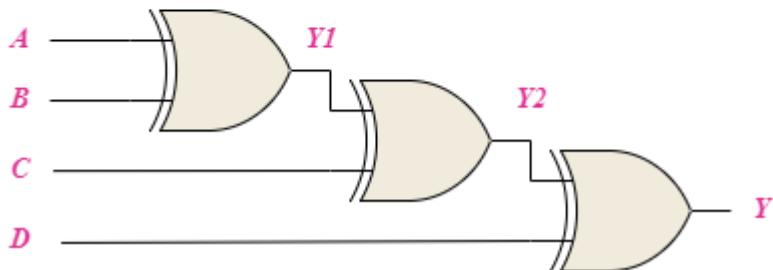
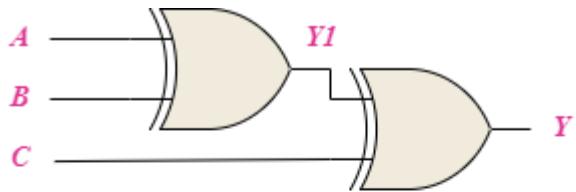
Ví dụ 5.13

- Thiết kế mạch OR có 4 đầu vào sử dụng công OR 2 đầu vào.



Ví dụ 5.14

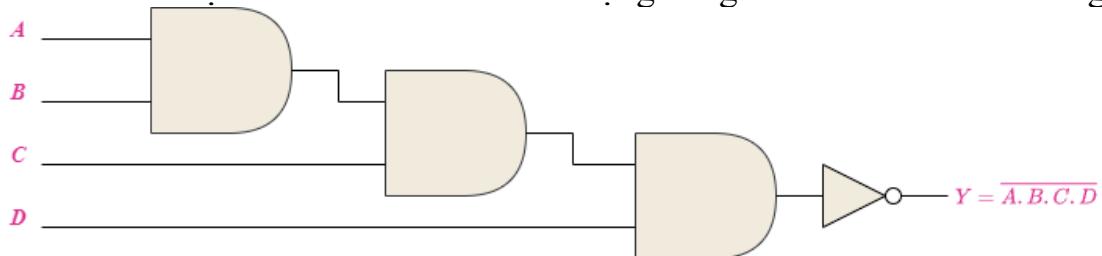
- Thiết kế mạch XOR có 3, 4 đầu vào sử dụng công XOR 2 đầu vào.



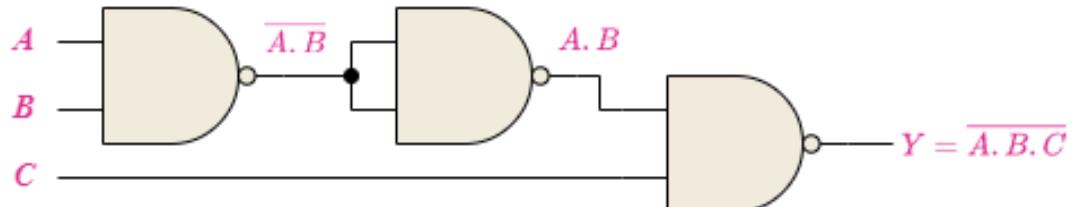
C	B	A	Y1	Y
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	0	1

Ví dụ 5.15

- Thiết kế mạch NAND 4 đầu vào sử dụng cổng AND 2 đầu vào và cổng NOT.

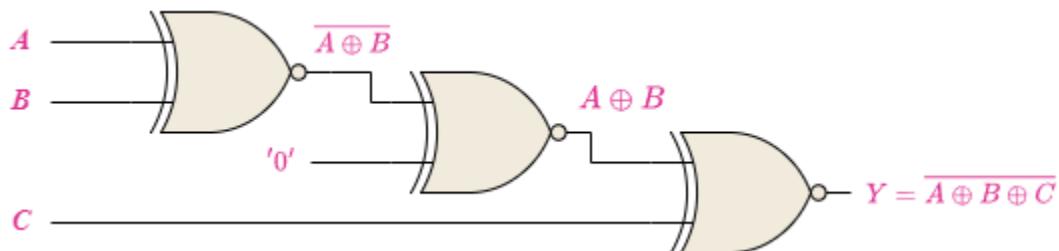


- Thiết kế mạch NAND 3 đầu vào sử dụng cổng NAND 2 đầu vào.



Ví dụ 5.16

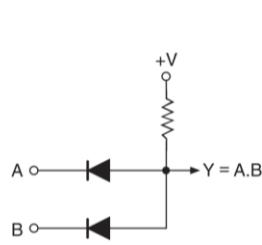
- Thiết kế mạch XNOR 3 đầu vào sử dụng cổng XNOR 2 đầu vào.



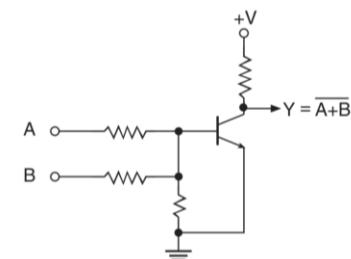
Thực hiện các cổng logic dùng Diode và Transistor

Trên thực tế, các cổng logic được thực hiện từ các linh kiện điện tử cơ bản như diode và transistor.

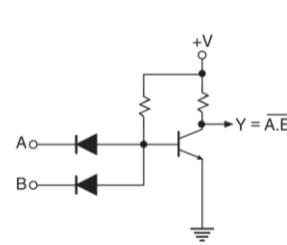
Tùy vào cách cấu hình mạch mà sẽ có các họ logic khác nhau như TTL, RTL, DTL, ...



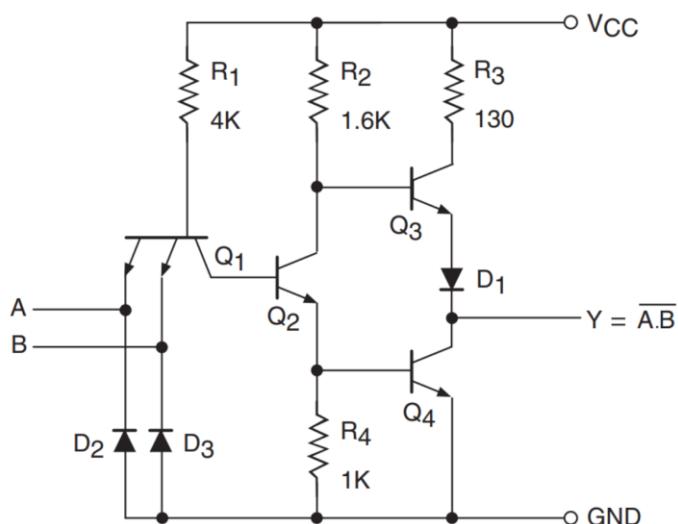
Cổng AND 2 đầu vào



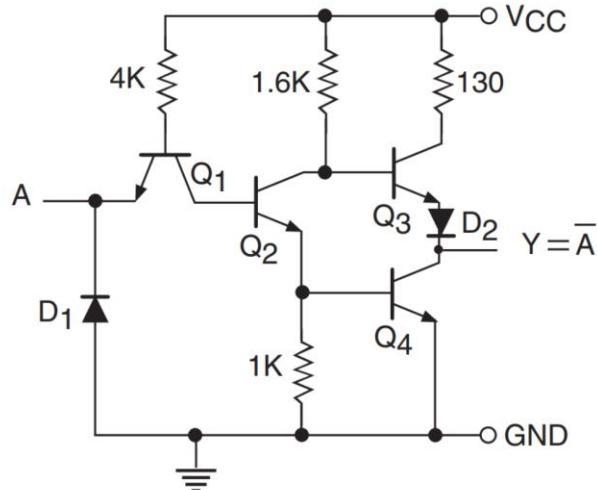
Cổng NOR 2 đầu vào



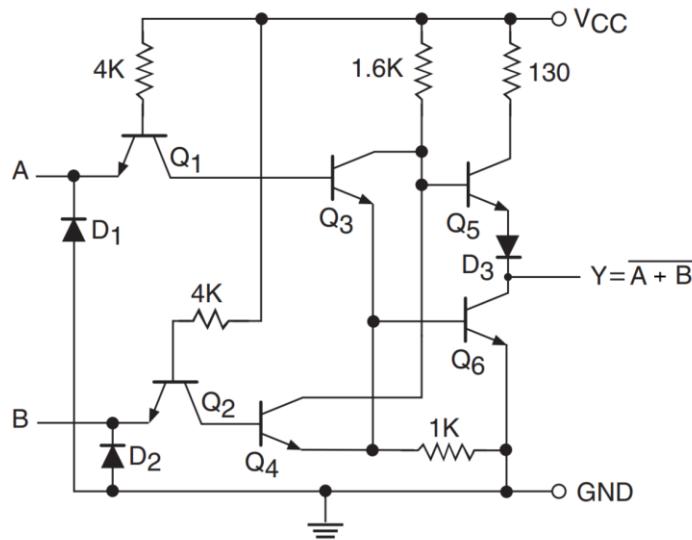
Cổng NAND 2 đầu vào



Thiết kế cổng NAND 2 đầu vào theo chuẩn TTL



Thiết kế cổng NOT theo chuẩn TTL



Thiết kế cổng NOR 2 đầu vào theo chuẩn TTL

Các mạch tích hợp số

Các phần tử logic được cấu thành từ các linh kiện điện tử

Các linh kiện điện tử này khi kết hợp với nhau thường ở dạng các mạch tích hợp hay còn gọi là IC (Integrated Circuit).

Mạch tích hợp hay còn gọi là IC, chip, vi mạch, bo... có đặc điểm:

- **Ưu điểm:** mật độ linh kiện, làm giảm thể tích, giảm trọng lượng và kích thước mạch.
- **Nhược điểm:** hỏng một linh kiện thì hỏng cả mạch.

Có 2 loại mạch tích hợp:

- Mạch tích hợp tương tự: làm việc với các tín hiệu tương tự
- Mạch tích hợp số: làm việc với các tín hiệu số

Phân loại mạch tích hợp số

Theo mật độ linh kiện:

- Tính theo số lượng cổng (gate).
 - o Một cổng có khoảng 2÷10 transistor
 - o VD: cổng NAND 2 đầu vào có cấu tạo từ 4 transistor
- Có các loại sau:
 - o SSI - Small Scale Integration: các vi mạch có mật độ tích hợp cỡ nhỏ: < 10 cổng/chip
 - o MSI - Medium Scale Integration: các vi mạch có mật độ tích hợp cỡ trung bình: 10 ÷ 100 cổng/chip
 - o LSI - Large Scale Integration: các vi mạch có mật độ tích hợp cỡ lớn: 100 ÷ 1000 cổng/chip
 - o VLSI – Very Large Scale Integration: các vi mạch có mật độ tích hợp cỡ rất lớn: 103÷106 cổng/chip
 - o ULSI - Ultra Large Scale Integration: các vi mạch có mật độ tích hợp cỡ cực kỳ lớn: > 106 cổng/chip

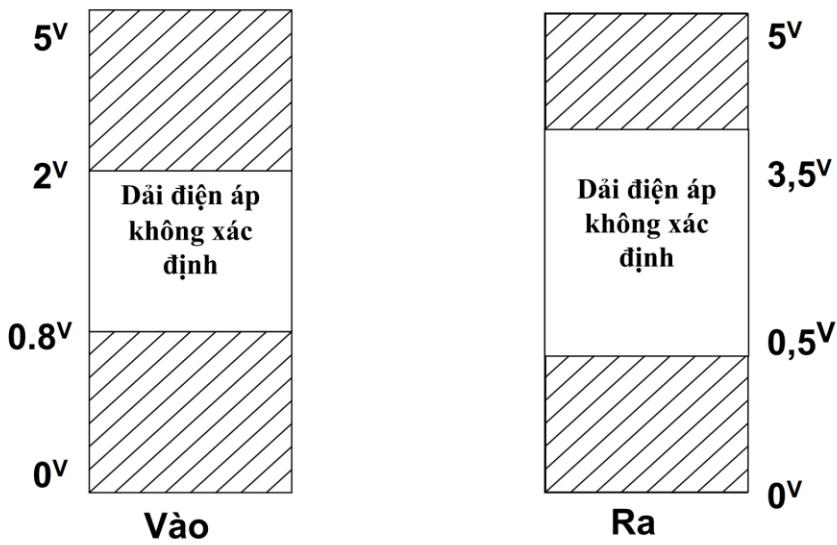
Theo bản chất linh kiện được sử dụng:

- IC sử dụng Transistor lưỡng cực:
 - o RTL Resistor Transistor Logic (đầu vào mắc điện trở, đầu ra là Transistor)
 - o DTL Diode Transistor Logic (đầu vào mắc Diode, đầu ra là Transistor)
 - o TTL Transistor Transistor Logic (đầu vào mắc Transistor, đầu ra là Transistor)
 - o ECL Emitter Coupled Logic (Transistor ghép nhiều cực emitter)
- IC sử dụng Transistor trường - FET (Field Effect Transistor)
 - o MOS Metal Oxide Semiconductor
 - o CMOS Complementary MOS

Đặc tính điện của mạch tích hợp số

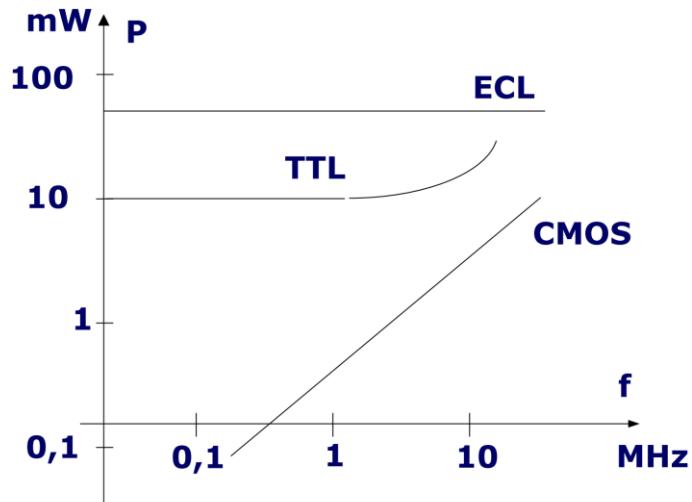
Dải điện áp quy định mức logic

VD: với chuẩn TTL có:



Công suất tiêu thụ ở chế độ động:

- Chế độ động là chế độ làm việc có tín hiệu
- Là công suất tổn hao trên các phần tử trong vi mạch, nên cần càng nhỏ càng tốt.
- Công suất tiêu thụ ở chế độ động phụ thuộc:
 - o Tần số làm việc
 - o Công nghệ chế tạo: công nghệ CMOS có công suất tiêu thụ thấp nhất



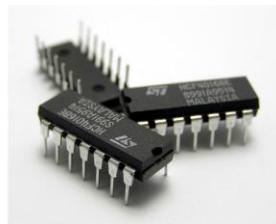
Có 2 loại thông dụng:

- Vỏ tròn bằng kim loại, số chân < 10
- Vỏ dẹt bằng gốm, chất dẻo, có 3 loại

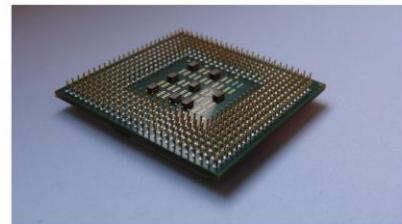
- IC một hàng chân SIP (Single Inline Package) hay SIPP (Single In-line Pin Package)
- IC có 2 hàng chân DIP (Dual Inline Package)
- IC chân dạng lưới PGA (Pin Grid Array): vỏ vuông, chân xung quanh



SIP



DIP



PGA

Mỗi một loại IC được chế tạo để sử dụng ở một điều kiện môi trường khác nhau tùy theo mục đích sử dụng nó.

- IC dùng trong công nghiệp: $0^{\circ}\text{C} \div 70^{\circ}\text{C}$
- IC dùng trong quân sự: $-55^{\circ}\text{C} \div 125^{\circ}\text{C}$

Một số mạch tích hợp số của các cổng logic cơ bản

AND: 74LS08

OR: 74LS32

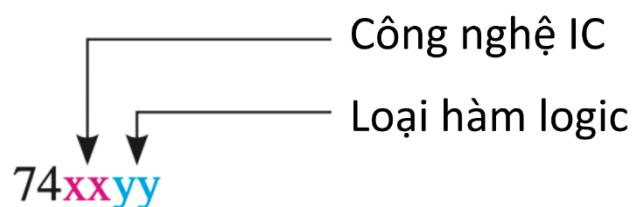
NOT: 74LS04/05

NAND: 74LS00

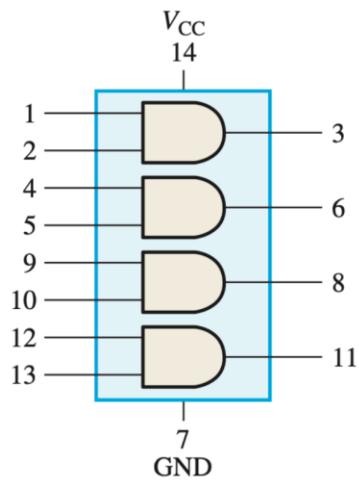
NOR: 74LS02

XOR: 74LS136

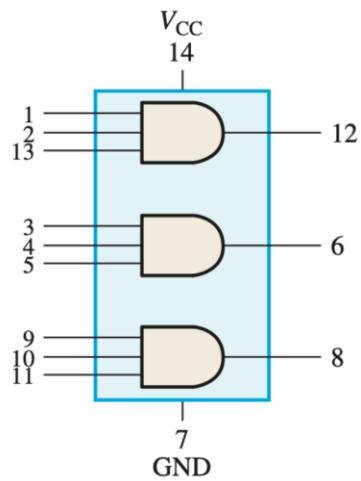
NXOR: 74LS266



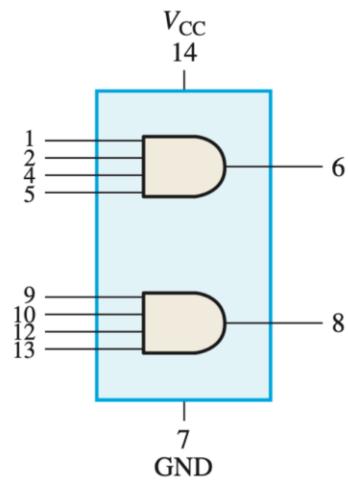
Hộ công AND



(a) 74xx08

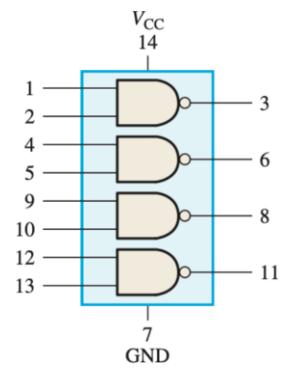


(b) 74xx11

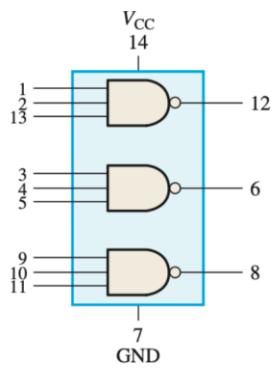


(c) 74xx21

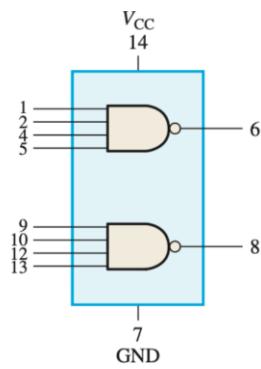
Hộ công NAND



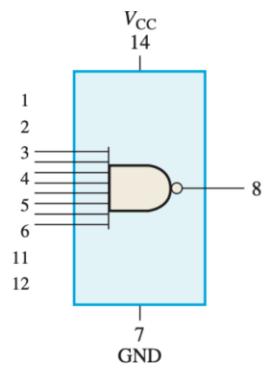
(a) 74xx00



(b) 74xx10

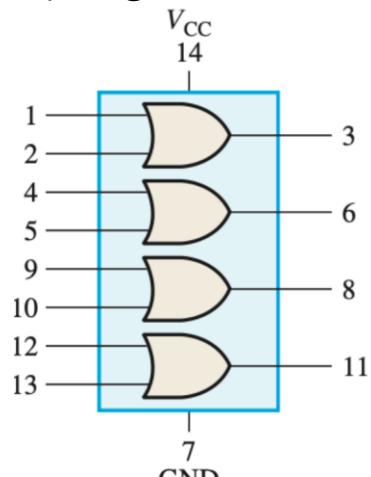


(c) 74xx20

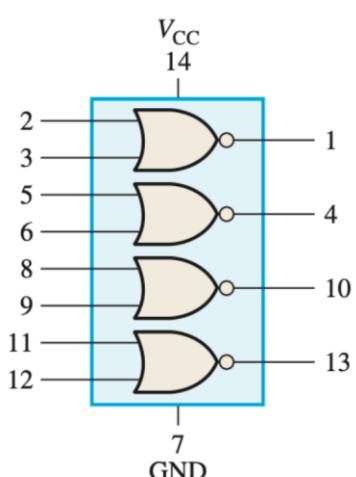


(d) 74xx30

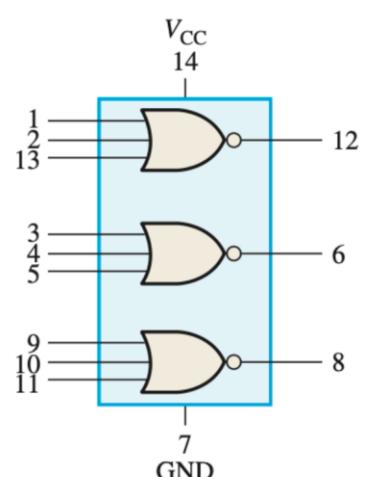
Hợp đồng OR và NOR



74xx32

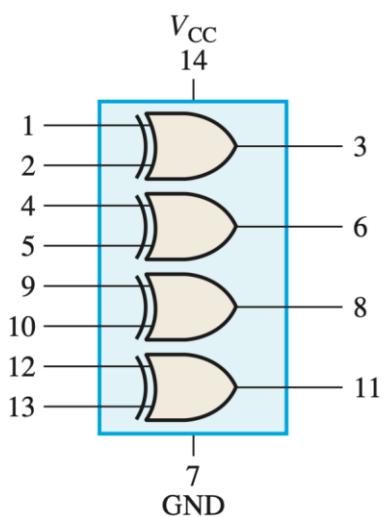


(a) 74xx02



(b) 74xx27

Hợp đồng XOR



74xx86

Chương 6: Đại số Boole

6.1. Đại số Boole

- Đại số Boole (Đại số logic) do George Boole sáng lập vào thế kỷ 19
- Là một công cụ toán học mô tả mối liên hệ giữa các đầu ra của mạch logic với các đầu vào của nó, dưới dạng biểu thức logic.
- Là cơ sở lý thuyết và công cụ cho phép nghiên cứu, mô tả, phân tích, thiết kế và xây dựng các hệ thống số, hệ thống logic và mạch số
- Chỉ sử dụng 2 giá trị 0 và 1 để biểu thị

Lưu ý: 2 giá trị 0,1 không tương trưng cho các con số thực, mà là tương trưng cho **mức logic**

Một số cách gọi khác của 2 mức logic:

Mức logic 0	Mức logic 1
Sai (False)	Đúng (True)
Tắt (Off)	Bật (On)
Thấp (Low)	Cao (High)
Không (No)	Có (Yes)
Ngắt (Open switch)	Đóng (Closed switch)

- Mạch logic hoạt động dựa trên chế độ nhị phân:
 - Điện thế đầu vào bằng 0 hoặc bằng 1 với 0 hay 1 tương trưng cho các khoảng điện thế được định nghĩa sẵn.
 - Ví dụ: $0 \rightarrow 0.8V$: định nghĩa mức logic 0
 $2.5 \rightarrow 5V$: định nghĩa mức logic 1

→ Vì vậy có thể sử dụng đại số Boole như một công cụ để phân tích và thiết kế các hệ thống số

- **Biến logic:** được biểu diễn bằng 1 ký hiệu, biểu thị 1 hành động, điều kiện, dữ liệu,...nào đó. Về mặt giá trị, biến logic chỉ nhận giá trị 0 và 1.
- **Hàm logic:** là biểu diễn của nhóm các biến logic, liên hệ với nhau thông qua phép toán logic. Về mặt giá trị, hàm logic cũng chỉ nhận giá trị 0 và 1.

Các cách biểu diễn hàm logic thường dùng:

- *Biểu thức đại số:*
Ví dụ: $F = A \cdot B$; $F = A + B$; $F = \bar{A}$

- *Bảng trạng thái/Bảng thật:*

Bảng thật mô tả sự phụ thuộc đầu ra vào các mức điện thế đầu vào của các mạch logic.

Để biểu diễn một hàm logic có n biến, bảng thật sẽ cần có

- (n+1) cột:

n cột đầu tương ứng với n biến

Cột còn lại tương ứng với giá trị của hàm

- 2^n hàng: tương ứng với giá trị của tổ hợp biến

Ví dụ:

A	B	A+B
0	0	0
0	1	1
1	0	1
1	1	1

A	B	A.B
0	0	0
0	1	0
1	0	0
1	1	1

- *Bảng Karnaugh:*

- Mỗi 1 ô bìa trên bảng Karnaugh tương ứng với 1 dòng trên bảng thật
- Tọa độ của ô xác định giá trị tổ hợp biến.
- Giá trị của hàm được ghi vào ô tương ứng

Ví dụ:

$$F = A \cdot B$$

A\B	0	1
0	0	0
1	0	1

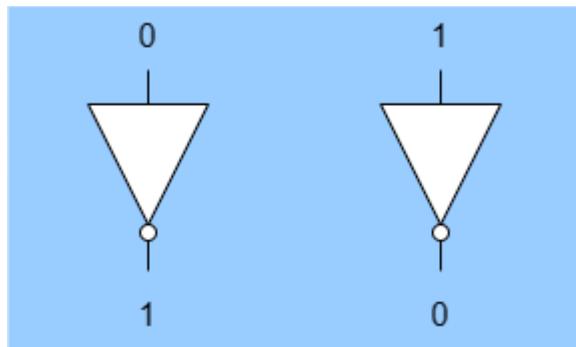
- Các phép toán logic:

a) Phép ĐẢO (Phép bù)

- Phép bù thực hiện đảo giá trị của 1 biến. Kí hiệu bởi dấu gạch ngang trên biến

- Ví dụ: Bù của A là \bar{A}

$$A = 0 \rightarrow \bar{A} = 1; A = 1 \rightarrow \bar{A} = 0$$



<https://s.pro.vn/zAjp>

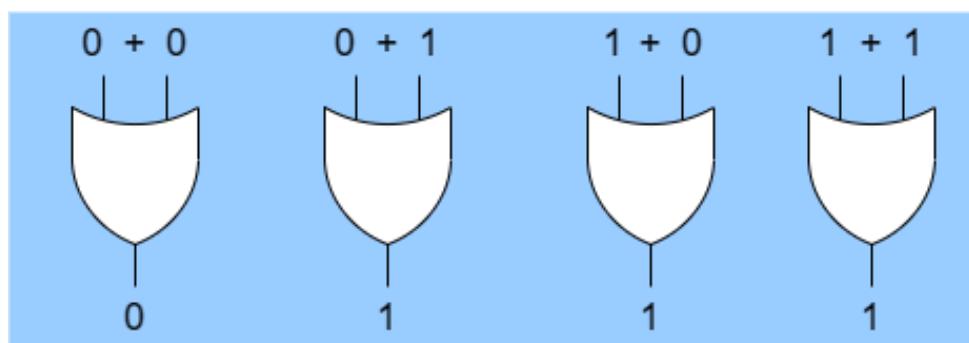
b) Phép HOẶC

- Phép hoặc còn được gọi là phép cộng đại số Boole

- Kết quả của phép cộng được gọi là 1 tổng (sum term)

- Trong mạch logic, một tổng được tạo ra bởi cỗng OR, nhận giá trị 0 hoặc 1

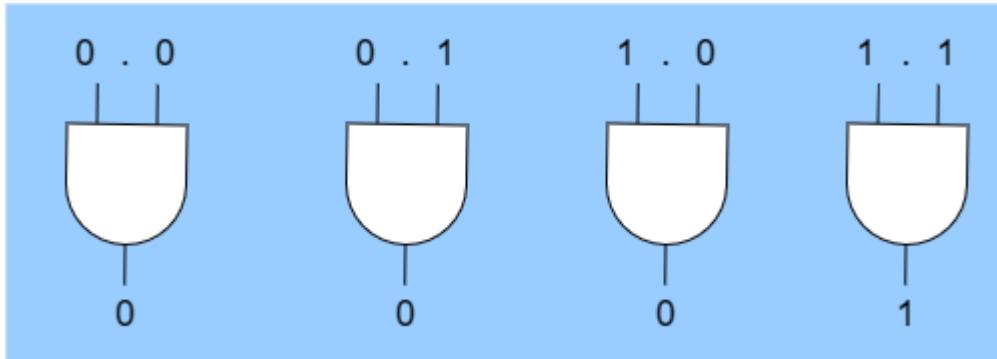
- Quy tắc tương tự cỗng logic OR



<https://short.com.vn/OleG>

c) Phép VÀ

- Phép và còn được gọi là phép nhân đại số Boole
- Kết quả của 1 phép nhân còn được gọi là 1 tích (product term)
- Trong mạch logic, một tích được tạo ra bởi cỗng AND, nhận giá trị 0 hoặc 1
- Quy tắc tương tự cỗng logic AND



<https://short.com.vn/0cFN>

6.2. Các định lý cơ bản

6.2.1. Khái niệm biểu thức tương đương, bù, đối ngẫu

- **Biểu thức tương đương:** Hai biểu thức được gọi là tương đương nếu biểu thức này bằng 1 khi và chỉ khi biểu thức kia bằng 1, biểu thức này bằng 0 khi và chỉ khi biểu thức kia bằng 0

Ví dụ : $\bar{A} \cdot B + A \cdot \bar{B}$ và $\bar{A}\bar{B} + AB$

Xét bảng thật:

A	B	$\bar{A} \cdot B + A \cdot \bar{B}$	$\bar{A}\bar{B} + A \cdot B$
0	0	1	1
0	1	0	0
1	0	0	0
1	1	1	1

- **Biểu thức bù:**

- + Hai biểu thức gọi là bù nếu biểu thức này bằng 1 khi và chỉ khi biểu thức kia bằng 0 và ngược lại

+ Biểu thức bù có thể đạt được bằng cách:

- Đổi phép nhân thành phép cộng và ngược lại
- Mức logic 0 thành 1 và ngược lại
- Nguyên biến thành đảo biến và ngược lại

Ví dụ: $\bar{A} \cdot B + A \cdot \bar{B}$ có biểu thức bù tương đương là $(A + \bar{B}) \cdot (\bar{A} + B)$

$A \cdot B + \bar{A} \cdot \bar{B}$ có biểu thức bù tương đương là $(\bar{A} + \bar{B}) \cdot (A + B)$

$[(A \cdot \bar{B} + \bar{C}) \cdot D + \bar{E}] \cdot F$ có biểu thức bù tương đương là $[(\bar{A} + B) \cdot C] + \bar{D}] \cdot E + \bar{F}$

- **Biểu thức đối ngẫu:**

+ Trạng thái đối ngẫu của một biểu thức đạt được bằng cách:

- Hoán đổi phép nhân thành phép cộng và ngược lại
- Mức logic 0 thành 1 và ngược lại
- Các quan hệ khác giữ nguyên

Ví dụ: $\bar{A} \cdot B + A \cdot \bar{B}$ có biểu thức đối ngẫu là $(\bar{A} + B) \cdot (A + \bar{B})$

$A \cdot B + \bar{A} \cdot \bar{B}$ có biểu thức đối ngẫu là $(A + B) \cdot (\bar{A} + \bar{B})$

$A \cdot \bar{B} + B \cdot \bar{C} + C \cdot \bar{D}$ có biểu thức đối ngẫu là $(A + \bar{B}) \cdot (B + \bar{C}) \cdot (C + \bar{D})$

Lưu ý: Không có một mối quan hệ chung nào cho các biểu thức và biểu thức đối ngẫu.

Tuy nhiên, khi một biểu thức logic đúng thì biểu thức đối ngẫu cũng đúng

(Biểu thức A = Biểu thức B \rightarrow Đối ngẫu của A = Đối ngẫu của B)

6.2.2. Các định đê quan trọng

- $1 \times 1 = 1$
- $1 \times 0 = 0$
- $0 \times 1 = 0$
- $0 \times 0 = 0$
- $0 + 0 = 0$

- $0 + 1 = 1$
- $1 + 0 = 1$
- $1 + 1 = 1$

- $\bar{0} = 1$
- $\bar{1} = 0$

6.2.3. Các định lý cơ bản trong đại số Boolean

- Tính giao hoán:

+ Với phép cộng: $A + B = B + A$

+ Với phép nhân: $AB = BA$



Hoán vị với phép cộng



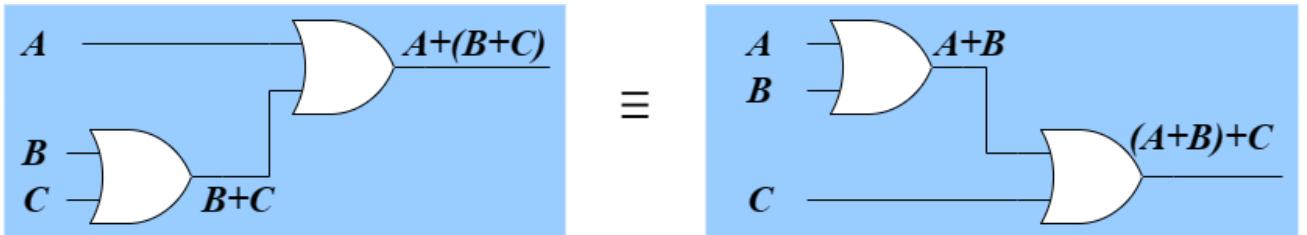
Hoán vị với phép nhân

<https://s.pro.vn/v01u>

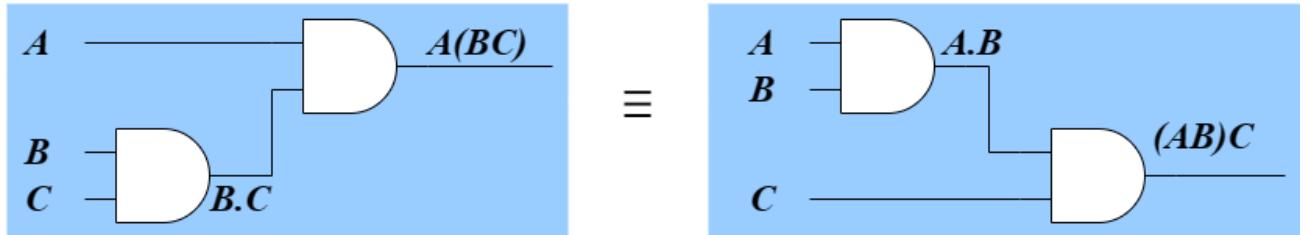
- Tính kết hợp:

+ Với phép cộng: $A + (B + C) = (A + B) + C$

+ Với phép nhân: $A \cdot (B \cdot C) = (A \cdot B) \cdot C$



Định luật kết hợp với phép cộng

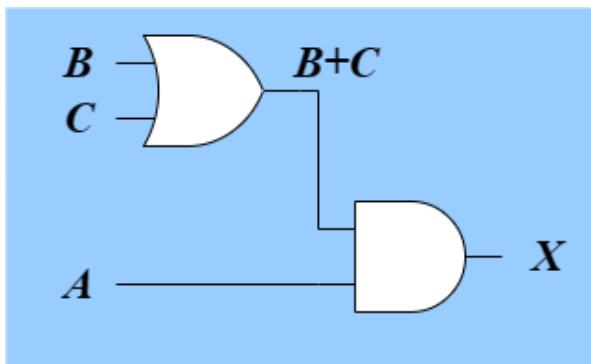


Định luật kết hợp với phép nhân

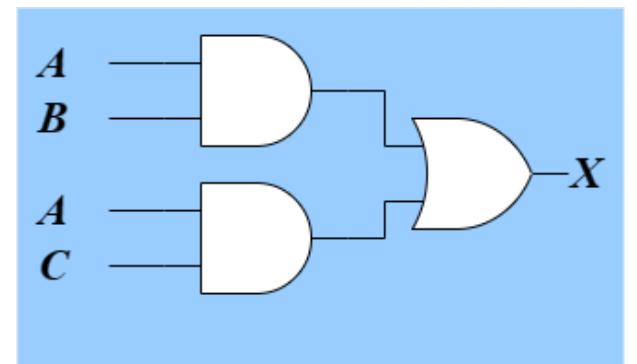
<https://s.pro.vn/TtsG>

- Tính phân phối:

$$A(B + C) = AB + AC$$



$$X = A(B+C)$$



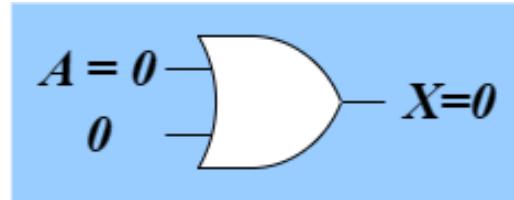
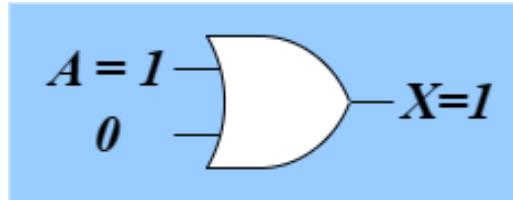
$$X = AB + AC$$

<https://short.com.vn/2nWz>

6.2.4. Một số luật cơ bản trong đại số Boolean

- Luật 1: $A + 0 = A$

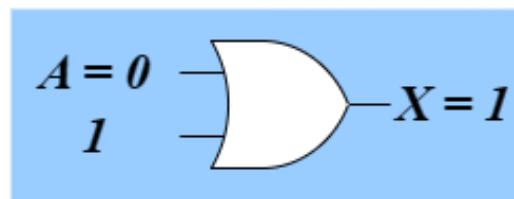
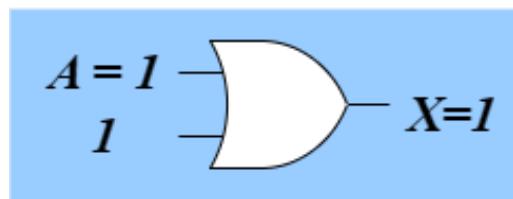
Phát biểu: Một biến HOẶC với 0 luôn bằng chính biến đó



<https://short.com.vn/nAvu>

- **Luật 2: $A + 1 = 1$**

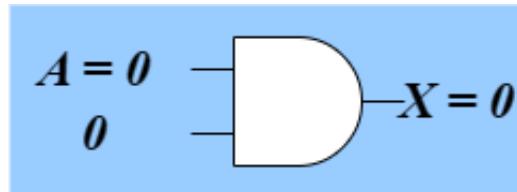
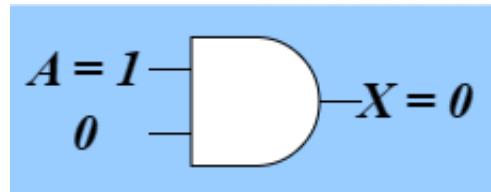
Phát biểu: Một biến HOẶC với 1 luôn bằng 1



<https://s.pro.vn/ziAH>

- **Luật 3: $A \cdot 0 = 0$**

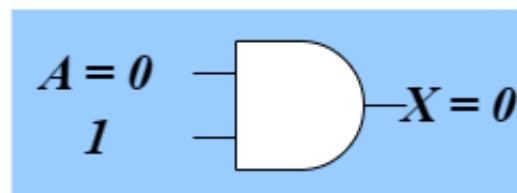
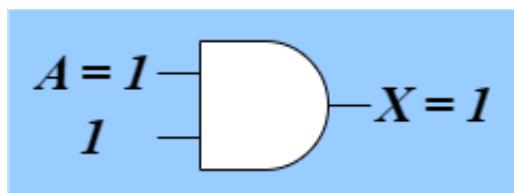
Phát biểu: Một biến VÀ với 0 luôn bằng 0



<https://short.com.vn/6YJj>

- **Luật 4: $A \cdot 1 = A$**

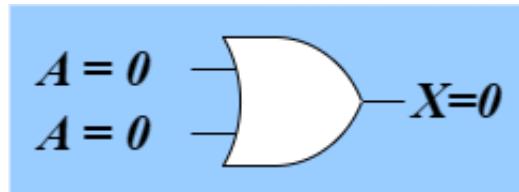
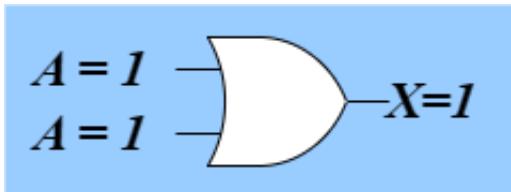
Phát biểu: Một biến VÀ với 1 luôn bằng chính biến nó



<https://short.com.vn/JStc>

- **Luật 5: $A + A = A$**

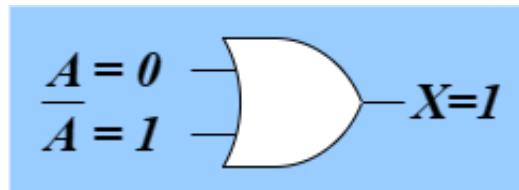
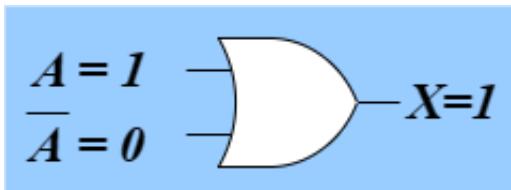
Phát biểu: Một biến HOẶC với chính nó luôn bằng chính biến đó



<https://short.com.vn/AYDD>

- **Luật 6: $A + \bar{A} = 1$**

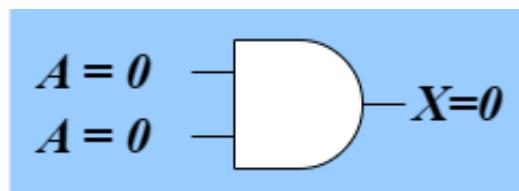
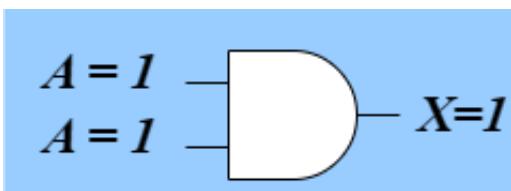
Phát biểu: Một biến HOẶC với phần bù của nó luôn bằng 1



<https://short.com.vn/vnE5>

- **Luật 7: $A \cdot A = A$**

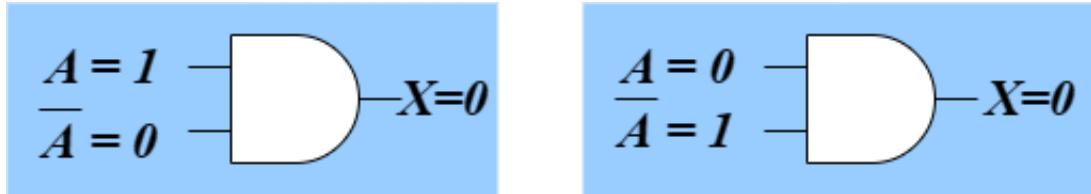
Phát biểu: Một biến VÀ với chính nó luôn bằng chính biến đó



<https://s.pro.vn/xubq>

- **Luật 8: $A \cdot \bar{A} = 0$**

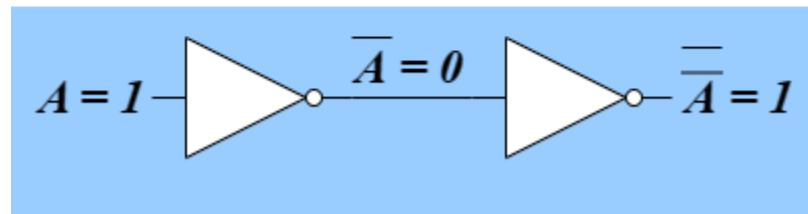
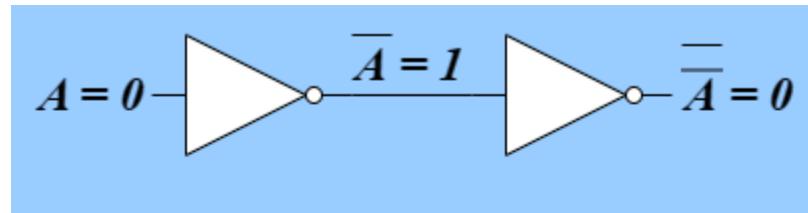
Phát biểu: Một biến VÀ với phần bù của nó luôn bằng 0



<https://s.pro.vn/PrUM>

- **Luật 9:** $\overline{\overline{A}} = A$

Phát biểu: Bù 2 lần của cùng 1 biến bằng chính biến đó



<https://s.pro.vn/bgp2>

- **Luật 10:** $A + AB = A$

Chứng minh:

Cách 1:

$$A + A \cdot B = A \cdot 1 + A \cdot B = A(1 + B) = A \cdot 1 = A$$

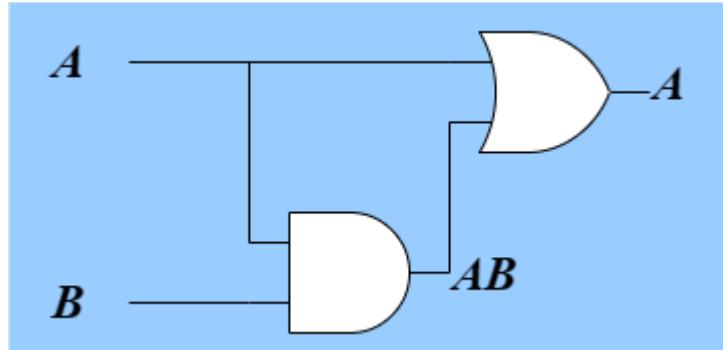
(Luật 2: $1 + B = 1$; Luật 4: $A \cdot 1 = A$)

Cách 2:

A	B	AB	$A + AB$
0	0	0	0
0	1	0	0

1	0	0	1
1	1	1	1

→ Từ bảng ta thấy $A = A + AB$

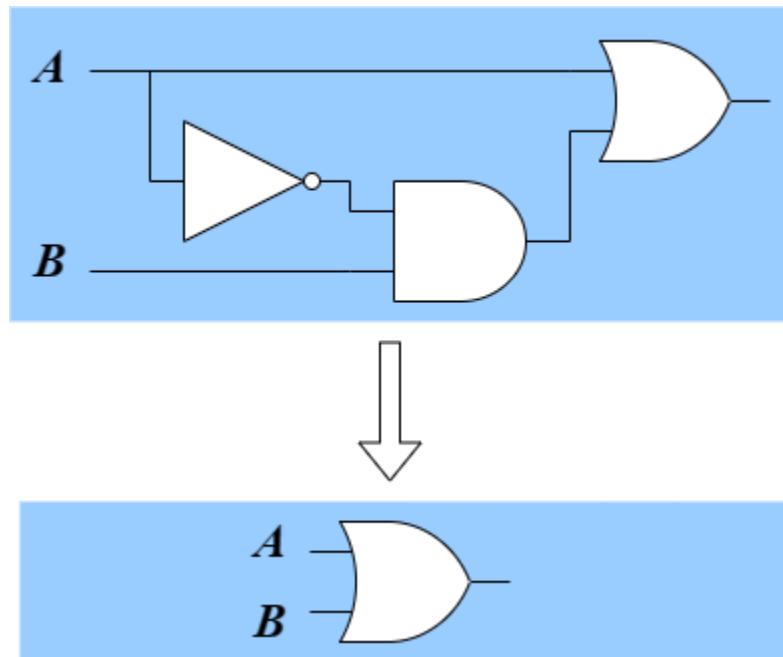


<https://s.pro.vn/WqIF>

- Luật 11: $A + \bar{A}B = A + B$

A	B	$\bar{A}B$	$A + \bar{A}B$	$A + B$
0	0	0	0	0
0	1	1	1	1
1	0	0	1	1
1	1	0	1	1

→ Từ bảng trên ta thấy: $A + \bar{A}B = A + B$



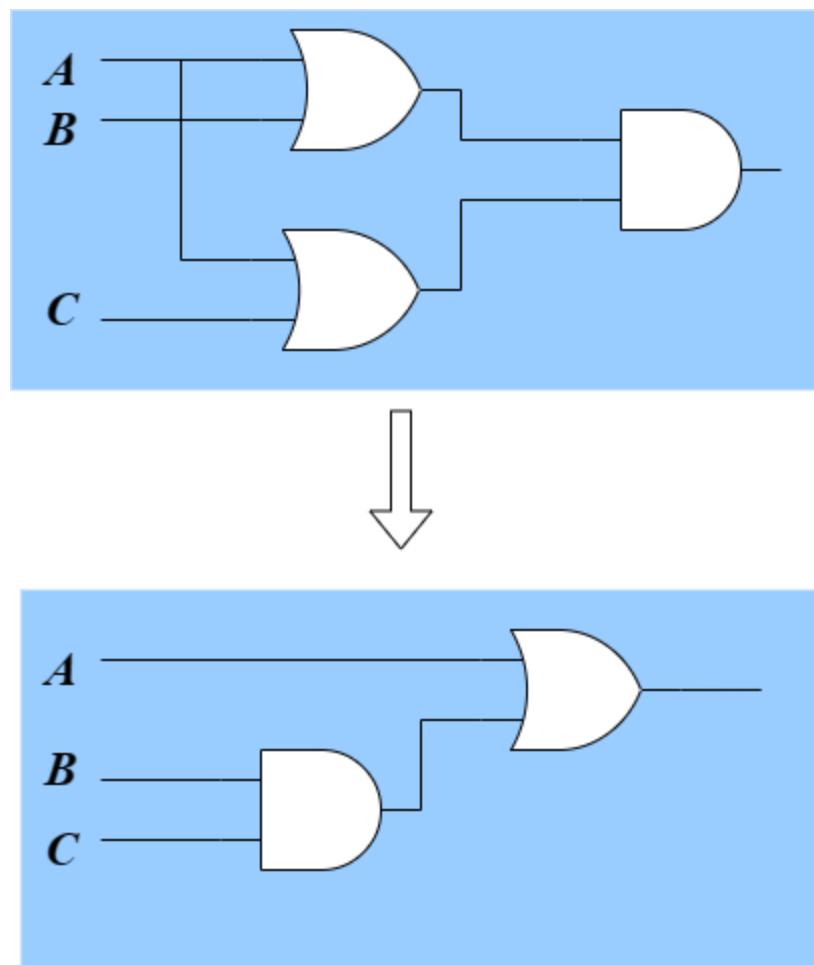
- **Luật 12:** $(A + B)(A + C) = A + BC$

Chứng minh

$$\begin{aligned}(A + B)(A + C) &= AA + AC + AB + BC \text{ (Tính phân phối)} \\&= A + AC + AB + BC \text{ (Luật 7: } AA = A\text{)} \\&= A(1 + C) + AB + BC \text{ (Tính phân phối)} \\&= A \cdot 1 + AB + BC \text{ (Luật 2: } 1 + C = 1\text{)} \\&= A(1 + B) + BC \text{ (Tính phân phối)} \\&= A \cdot 1 + BC \text{ (Luật 2: } 1 + B = 1\text{)} = A + BC \text{ (Luật 4: } A \cdot 1 = A\text{)}\end{aligned}$$

A	B	C	A+B	A+C	(A+B)(A+C)	BC	A+BC
0	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0
0	1	0	1	0	0	0	0
0	1	1	1	1	1	1	1
1	0	0	1	1	1	0	1
1	0	1	1	1	1	0	1
1	1	0	1	1	1	0	1
1	1	1	1	1	1	1	1

→ Từ bảng trên ta thấy: $(A + B)(A + C) = A + BC$



<https://s.pro.vn/9Pv4>

6.2.5. Định lý DeMorgan

- Là 2 định lý quan trọng trong đại số Boole
- Định lý DeMorgan cung cấp xác minh toán học về tính tương đương giữa các cổng NAND và OR đảo, giữa NOR và AND đảo
- Định lý DeMorgan được ứng dụng để tối thiểu hóa hàm Boolean

Định lý DeMorgan 1: $\overline{XY} = \overline{X} + \overline{Y}$

Phát biểu: Phủ định của 1 tích tương đương với tổng của phủ định các biến thành phần

Chứng minh:

X	Y	\overline{XY}	$\overline{X} + \overline{Y}$
0	0	1	1
0	1	1	1
1	0	1	1
1	1	0	0



(Tính tương đương giữa NAND và OR đảo)

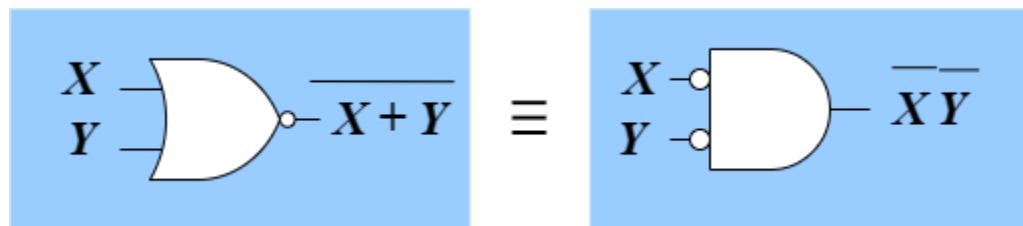
<https://s.pro.vn/29KK>

Định lý DeMorgan 2: $\overline{X + Y} = \overline{X} \cdot \overline{Y}$

Phát biểu: Phủ định của 1 tổng tương đương với tích của phủ định các biến thành phần

Chứng minh:

X	Y	$\overline{X + Y}$	$\overline{X} \cdot \overline{Y}$
0	0	1	1
0	1	0	0
1	0	0	0
1	1	0	0



(Tính tương đương giữa NOR và AND đảo)

<https://s.pro.vn/7XyJ>

Ví dụ:

(a) Áp dụng định lý DeMorgan để phân tích biểu thức sau:

$$\overline{A + B \cdot \bar{C} + D \cdot E + \bar{F}}$$

Bước 1: Xác định các thành phần có thể áp dụng DeMorgan, coi mỗi thành phần như 1 biến đơn

Đặt: $\overline{A + B \bar{C}} = X \quad \overline{D(E + \bar{F})} = Y$

Bước 2: Áp dụng định lý DeMorgan: $\overline{X + Y} = \overline{X} \cdot \overline{Y}$

$$\overline{A + B \bar{C} + D(E + \bar{F})} = (\overline{A + B \bar{C}}) \cdot (\overline{D(E + \bar{F})})$$

Bước 3: Áp dụng luật 9: $\overline{\overline{A}} = A$

$$(\overline{A + B \bar{C}}) \cdot (\overline{D(E + \bar{F})}) = (A + B \bar{C}) \cdot (\overline{D(E + \bar{F})})$$

Bước 4: Tiếp tục áp dụng DeMorgan cho $\overline{D(E + \bar{F})}$

$$(A + B \bar{C}) \cdot (\overline{D(E + \bar{F})}) = (A + B \bar{C}) \cdot (\overline{D} + \overline{(E + \bar{F})})$$

Bước 5: Tiếp tục áp dụng luật 9

$$(A + B \bar{C}) \cdot (\overline{D} + \overline{(E + \bar{F})}) = (A + B \bar{C}) \cdot (\overline{D} + E + \bar{F})$$

(b) Áp dụng định lý DeMorgan để phân tích biểu thức sau: $\overline{(A + B + C) \cdot D}$

Bước 1: Xác định các thành phần có thể áp dụng DeMorgan, mỗi thành phần coi như 1 biến đơn

Đặt: $A + B + C = X; D = y$

Bước 2: Áp dụng định lý DeMorgan: $\overline{XY} = \overline{X} + \overline{Y}$

$$\overline{(A + B + C) \cdot D} = \overline{A + B + C} + \overline{D}$$

Bước 3: Áp dụng định lý DeMorgan: $\overline{X + Y} = \overline{X} \cdot \overline{Y}$ cho thành phần $\overline{A + B + C}$

$$\overline{A + B + C} + \overline{D} = \overline{A} \cdot \overline{B} \cdot \overline{C} + \overline{D}$$

(c) Áp dụng định lý DeMorgan để phân tích biểu thức: $\overline{ABC} + \overline{DEF}$

Bước 1: Xác định các thành phần có thể áp dụng DeMorgan, mỗi thành phần coi như 1 biến đơn

Đặt $ABC = X$ và $DEF = Y$

Bước 2: Áp dụng định lý DeMorgan: $\overline{X+Y} = \overline{X}\overline{Y}$

$$\overline{ABC} + \overline{DEF} = \overline{ABC}\overline{DEF}$$

Bước 3: Tiếp tục áp dụng định lý DeMorgan: $\overline{XY} = \overline{X} + \overline{Y}$ cho \overline{ABC} và \overline{DEF}

$$\overline{ABC}\overline{DEF} = (\overline{A} + \overline{B} + \overline{C})(\overline{D} + \overline{E} + \overline{F})$$

(d) Áp dụng định lý DeMorgan để phân tích biểu thức: $\overline{A}\overline{B} + \overline{C}\overline{D} + EF$

Bước 1: Xác định các thành phần có thể áp dụng DeMorgan, mỗi thành phần coi như 1 biến đơn

Đặt : $X = A\overline{B}$; $Y = \overline{C}D$; $Z = EF$

Bước 2: Áp dụng định lý DeMorgan

$$\overline{A}\overline{B} + \overline{C}\overline{D} + EF = \overline{A}\overline{B}\overline{C}\overline{D}\overline{EF}$$

Bước 3: Tiếp tục áp dụng định lý DeMorgan cho các thành phần vế bên phải

$$\overline{A}\overline{B}\overline{C}\overline{D}\overline{EF} = (\overline{A} + \overline{\overline{B}})(\overline{\overline{C}} + \overline{D})(\overline{E} + \overline{F})$$

Bước 4: Áp dụng luật 9: $\overline{\overline{A}} = A$

$$(\overline{A} + \overline{\overline{B}})(\overline{\overline{C}} + \overline{D})(\overline{E} + \overline{F}) = (\overline{A} + B)(C + \overline{D})(\overline{E} + \overline{F})$$

(e) Áp dụng định lý DeMorgan để phân tích biểu thức: $\overline{(A+B)} + \overline{C}$

Bước 1: Xác định các thành phần có thể áp dụng DeMorgan, mỗi thành phần coi như 1 biến đơn

Đặt $X = \overline{(A+B)}$; $Y = \overline{C}$

Bước 2: Áp dụng định lý DeMorgan: $\overline{X+Y} = \overline{X}\overline{Y}$

$$\overline{(A + B)} + \bar{C} = \overline{(A + B)} \cdot \bar{\bar{C}}$$

Bước 3: Áp dụng luật 9: $\bar{\bar{A}} = A$

$$\overline{(A + B)} \cdot \bar{\bar{C}} = (A + B) \cdot C$$

(f) Áp dụng định lý DeMorgan để phân tích biểu thức: $\overline{(A + B) + CD}$

Bước 1: Xác định các thành phần có thể áp dụng DeMorgan

$$\text{Đặt } X = (\bar{A} + B); Y = CD$$

Bước 2: Áp dụng định lý DeMorgan: $\overline{X + Y} = \bar{X} \cdot \bar{Y}$

$$\overline{(\bar{A} + B) + CD} = \overline{(\bar{A} + B)} \cdot \overline{CD}$$

Bước 3: Tiếp tục áp dụng định lý DeMorgan: $\overline{X + Y} = \bar{X} \cdot \bar{Y}$

$$\overline{(\bar{A} + B)} \cdot \overline{CD} = \bar{\bar{A}} \cdot \bar{B} \cdot \overline{CD}$$

Bước 4: Áp dụng Luật 9

$$\bar{\bar{A}} \cdot \bar{B} \cdot \overline{CD} = A \cdot \bar{B} \cdot \overline{CD}$$

Bước 5: Áp dụng định lý DeMorgan: $\overline{XY} = \bar{X} + \bar{Y}$

$$A \cdot \bar{B} \cdot \overline{CD} = A \cdot \bar{B} \cdot (\bar{C} + \bar{D})$$

(g) Áp dụng định lý DeMorgan để phân tích biểu thức: $\overline{(A + B)\bar{C}\bar{D} + E + \bar{F}}$

Bước 1: Áp dụng định lý DeMorgan

$$\overline{(A + B)\bar{C}\bar{D} + E + \bar{F}} = \overline{(A + B)\bar{C}\bar{D}} \cdot \bar{E} \cdot \bar{\bar{F}}$$

Bước 2: Áp dụng Luật 9

$$\overline{(A + B)\bar{C}\bar{D}} \cdot \bar{E} \cdot \bar{\bar{F}} = \overline{(A + B)\bar{C}\bar{D}} \cdot \bar{E} \cdot F$$

Bước 3: Áp dụng định lý DeMorgan

$$\overline{(A + B)\bar{C}\bar{D}} \cdot \bar{E} \cdot F = \overline{(A + B) + \bar{C} + \bar{D}} \cdot \bar{E} \cdot F$$

Bước 4: Áp dụng luật 9

$$(\overline{A + \overline{B}} + \overline{\bar{C} + \bar{D}}) \cdot \bar{E} \cdot F = (\overline{A + \overline{B}} + C + D) \cdot \bar{E} \cdot F$$

Bước 5: Áp dụng định lý DeMorgan

$$(\overline{A + \overline{B}} + C + D) \cdot \bar{E} \cdot F = (\bar{A} \cdot \bar{B} + C + D) \cdot \bar{E} \cdot F$$

6.3. Các phương pháp tối thiểu hóa hàm logic

Một hàm logic được gọi là tối thiểu hoá nếu như nó có số lượng số hạng ít nhất và số lượng biến ít nhất.

- Mục đích:
 - o Mỗi hàm logic có thể được biểu diễn bằng các biểu thức logic khác nhau.
 - o Mỗi 1 biểu thức logic có một mạch thực hiện tương ứng với nó.
 - o Biểu thức logic càng đơn giản thì mạch thực hiện càng đơn giản.
- Các phương pháp để tối thiểu hóa hàm logic:
 - o Phương pháp đại số
 - o Phương pháp bảng Karnaugh
 - o Phương pháp Quine Mc. Cluskey

6.3.1. Tối thiểu hóa bằng phương pháp đại số

- Một biểu thức logic có thể được tối thiểu hóa về dạng đơn giản nhất hoặc thay đổi thành dạng thuật tiện hơn để triển khai biểu thức một cách hiệu quả nhất bằng đại số Boole.
- Có thể sử dụng các tiên đề, định lý, định luật cơ bản để thao tác và đơn giản hóa một biểu thức.
- Phương pháp này đòi hỏi phải nắm vững kiến thức về đại số Boole; thao tác tính toán nhiều.

Ví dụ 6.4: Tối thiểu hóa bằng phương pháp đại số

Sử dụng đại số Boole tối thiểu hóa hàm sau:

$$AB + A(B + C) + B(B + C)$$

Bước 1: Áp dụng luật phân phối cho thừa số 2 và 3:

$$AB + AB + AC + BB + BC$$

Bước 2: Áp dụng luật 7 ($BB = B$)

$$AB + AB + AC + B + BC$$

Bước 3: Áp dụng luật 5 ($AB + AB = AB$)

$$AB + AC + B + BC$$

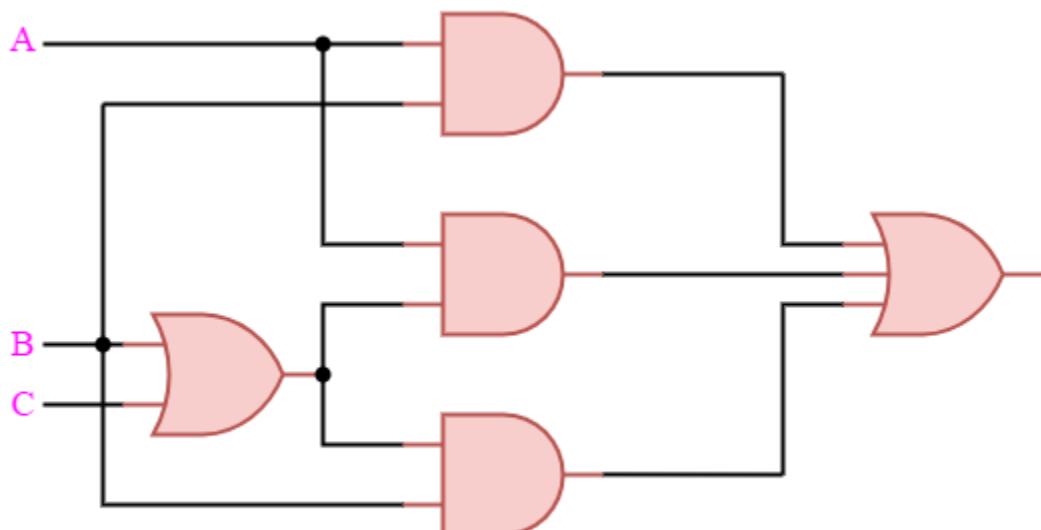
Bước 4: Áp dụng luật 10 ($B + BC = B$)

$$AB + AC + B$$

Bước 5: Áp dụng luật 10 ($AB + B = B$)

$$B + AC$$

- Mạch ban đầu:



$$AB + A(B + C) + B(B + C)$$

Figure 1 https://drive.google.com/file/d/1UgVtdzaogBCv9NsmExmi97Blc-YUPrA7/view?usp=drive_link

- Mạch tương đương sau khi tối thiểu hóa:

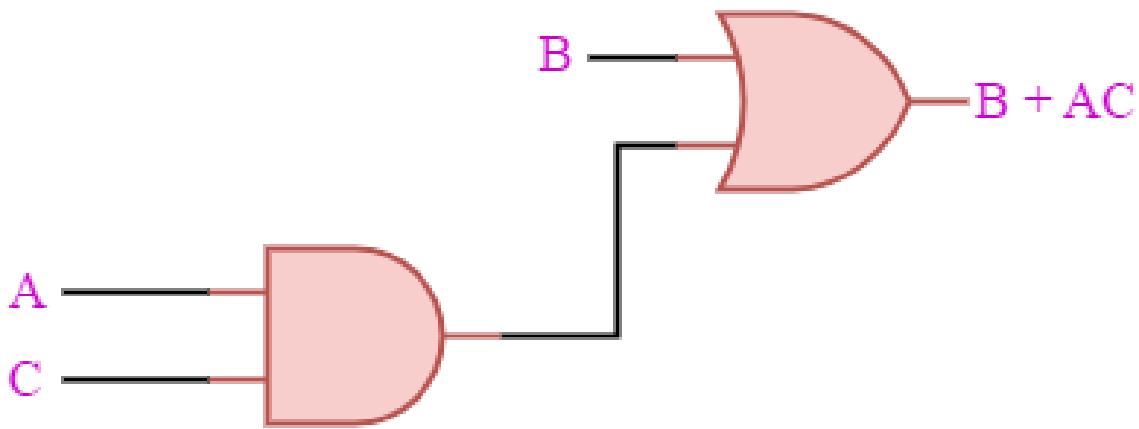


Figure 2

<https://drive.google.com/file/d/1WiuLXV6NCRGUJqrdfqfdyj43d5xN07xn/view?usp=sharing>

6.3.2. Phương pháp tối thiểu hóa sử dụng bảng (bìa) Karnaugh

Khái niệm:

- Dạng tổng các tích (SOP sum-of-products)
 - o Khi hai hay nhiều tích (phép nhân đại số Boole) được cộng lại với nhau bằng phép cộng đại số Boole thì được gọi là dạng tổng các tích.
 - o Ví dụ:
 - $AB + ABC$
 - $ABC + CDE + \bar{B}C\bar{D}$
 - $\bar{A}B + \bar{A}B\bar{C} + AC$
 - $A + \bar{A}\bar{B}C + BC\bar{D}$

Dạng tổng các tích cho phép dạng bù của một biến đơn (ví dụ $\bar{A}\bar{B}\bar{C}$) chứ không phải dạng bù của nhiều biến (ví dụ \overline{ABC}).

- Triển khai mạch với các biểu thức ở dạng tổng các tích sử dụng cỗng AND/OR:

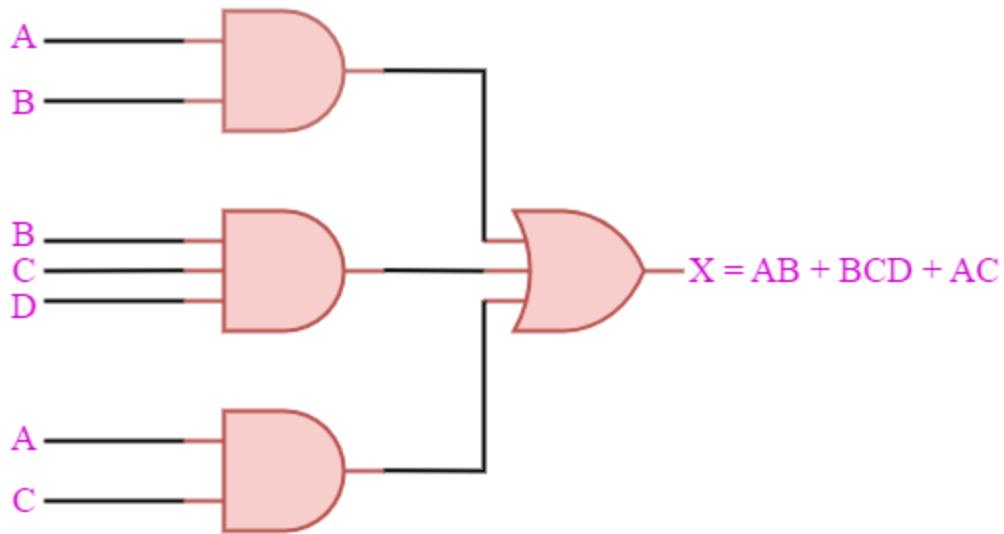


Figure 3 <https://drive.google.com/file/d/17-qWXdJfLDPdoRA7uqCyQIRq2GXkWWC/view?usp=sharing>

- Triển khai mạch với các biểu thức ở dạng tổng các tích sử dụng cổng NAND:

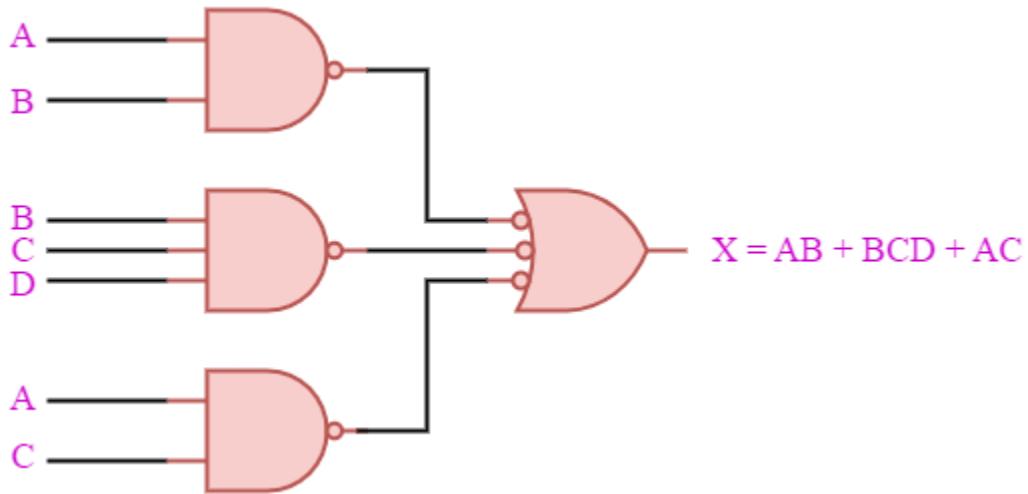


Figure 4 https://drive.google.com/file/d/18zNDc8UcehYj_S9S4wwfsUpEwXhEPF3/view?usp=sharing

- Dạng tổng các tích chuẩn (dạng tuyến)
 - Dạng tổng các tích chuẩn (dạng tuyến) là dạng tổng các tích mà trong đó tất cả các biến đều có mặt trong mỗi thành phần.
 - Ví dụ: $A\bar{B}CD + \bar{A}\bar{B}C\bar{D} + AB\bar{C}\bar{D}$
 - Dạng tổng các tích chuẩn được sử dụng trong phương pháp tối thiểu hoá sử dụng bảng Karnaugh.

- Nếu hàm logic chưa ở dưới dạng tổng các tích chuẩn, cần phải chuyển hàm logic đó về dạng tổng các tích chuẩn sử dụng luật 6: $(A + \bar{A} = 1)$
 - Ví dụ:
 - $A\bar{B}C + \bar{A}\bar{B} + AB\bar{C}D$
 - $A\bar{B}C = A\bar{B}C(D + \bar{D}) = A\bar{B}CD + A\bar{B}C\bar{D}$
 - Dạng tổng các tích chuẩn:
- $$A\bar{B}CD + A\bar{B}C\bar{D} + \bar{A}\bar{B}CD + \bar{A}\bar{B}C\bar{D} + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}\bar{C}\bar{D} + AB\bar{C}D$$
- Biểu diễn hàm tổng các tích trên bảng thật:
 - Một tổng bằng 1 khi và chỉ khi 1 thừa số trong tổng đó có giá trị bằng 1.
 - Ví dụ: biểu diễn hàm sau trên bảng thật: $\bar{A}\bar{B}C + A\bar{B}\bar{C} + ABC$

A	B	C	X	Tích
0	0	0	0	
0	0	1	1	$\bar{A}\bar{B}C$
0	1	0	0	
0	1	1	0	
1	0	0	1	$A\bar{B}\bar{C}$
1	0	1	0	
1	1	0	0	
1	1	1	1	ABC

- Viết dạng SOP từ bảng thật:

A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

$X = \bar{A}BC + A\bar{B}\bar{C} + AB\bar{C} + ABC$

- Dạng tích các tổng (POS product-of-sums)
 - Khi hai hay nhiều tổng (tổng của phép cộng đại số Boole) được nhân với nhau bởi phép nhân đại số Boole thì được gọi là dạng tích của các tổng.

- Ví dụ:
 - $(\bar{A} + B)(A + \bar{B} + C)$
 - $(\bar{A} + \bar{B} + \bar{C})(C + \bar{D} + E)(\bar{B} + C + D)$
 - $(A + B)(A + \bar{B} + C)(\bar{A} + C)$
 - $\bar{A}(A + \bar{B} + C)(\bar{B} + \bar{C} + D)$
- Dạng tích các tổng cho phép dạng bù của một biến đơn (ví dụ $\bar{A} + \bar{B}$) chứ không phải dạng bù của nhiều biến (ví dụ $\overline{A + B}$).
- Triển khai mạch với các biểu thức ở dạng tích các tổng sử dụng cỗng AND/OR:

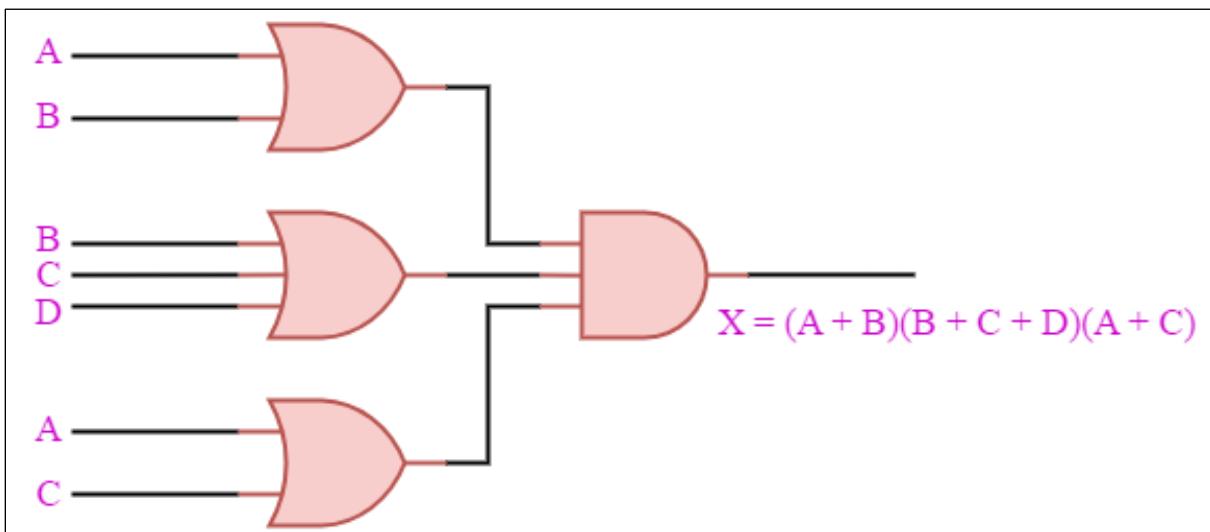


Figure 5

[https://drive.google.com/file/d/1lJUXqWPbNumAqKSUpyPMwWxkFwfjp4lS/view?
usp=sharing](https://drive.google.com/file/d/1lJUXqWPbNumAqKSUpyPMwWxkFwfjp4lS/view?usp=sharing)

- Dạng tích các tổng chuẩn (dạng hội)
 - Dạng tích các tổng chuẩn (dạng hội) là dạng tích các tổng mà trong đó tất cả các biến đều có mặt trong mỗi thành phần.
 - Ví dụ: $(\bar{A} + \bar{B} + \bar{C} + \bar{D})(A + \bar{B} + C + D)(A + B + \bar{C} + D)$
 - Dạng tích các tổng chuẩn (dạng hội) được sử dụng trong phương pháp tối thiểu hóa sử dụng bảng Karnaugh.
 - Nếu hàm logic chưa ở dưới dạng tích các tổng chuẩn, cần phải chuyển hàm logic đó về dạng tích các tổng chuẩn sử dụng luật 8: $(A \cdot \bar{A} = 0)$
 - Ví dụ: $(A + \bar{B} + C)(\bar{B} + C + \bar{D})(A + \bar{B} + \bar{C} + D)$
- $$A + \bar{B} + C = A + \bar{B} + C + D\bar{D} = (A + \bar{B} + C + D)(A + \bar{B} + C + \bar{D})$$

- Dạng tích các tổng chuẩn:

$$(A + \bar{B} + C + D)(A + \bar{B} + C + \bar{D})(A + \bar{B} + C + \bar{D})(\bar{A} + \bar{B} + C + \bar{D})(A + \bar{B} + \bar{C} + D)$$

- Biểu diễn hàm POS trên bảng thật:

- Một tích bằng 0 khi và chỉ khi ít nhất một thừa số bằng 0.

A	B	C	X	Tổng
0	0	0	0	$(A + B + C)$
0	0	1	1	
0	1	0	0	$(A + \bar{B} + C)$
0	1	1	0	$(A + \bar{B} + \bar{C})$
1	0	0	1	
1	0	1	0	$(\bar{A} + B + \bar{C})$
1	1	0	0	$(\bar{A} + \bar{B} + C)$
1	1	1	1	

- Viết dạng POS từ bảng thật:

A	B	C	X	
0	0	0	0	$\rightarrow A + B + C$
0	0	1	0	$\rightarrow A + B + \bar{C}$
0	1	0	0	$\rightarrow A + \bar{B} + C$
0	1	1	1	
1	0	0	1	
1	0	1	0	$\rightarrow \bar{A} + B + \bar{C}$
1	1	0	1	
1	1	1	1	

$$X = (A + B + C)(A + B + \bar{C})(A + \bar{B} + C)(\bar{A} + B + \bar{C})$$

Bài 6.1:

a) $X = A + B + C$

A	B	C	$X = A + B + C$
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

b) $X = (A + B)C$

A	B	C	$X = (A + B)C$
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

c) $(A + B)(\bar{B} + \bar{C})$

A	B	C	$(A + B)(\bar{B} + \bar{C})$
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0

1	1	0	0
1	1	1	0

$$d)(A + B) + (\overline{AB} + \overline{BC})$$

A	B	C	(A + B) + (\overline{AB} + \overline{BC})
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

$$e)(\bar{A} + \bar{B})(A + B)$$

A	B	C	(\bar{A} + \bar{B})(A + B)
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0

Bài 6.2:

Chứng minh các biểu thức sau:

$$a) A + AB + ABC + \overline{ABCD} = \overline{ABCD} + ABC + AB + A$$

2 biểu thức bằng nhau theo tính chất giao hoán

$$b) A + \overline{AB} + ABC + \overline{ABCD} = \overline{DCBA} + CBA + \overline{BA} + A$$

$$VT = A + \bar{A} + \bar{B} + ABC + \overline{ABC} + \bar{D} = 1 + \bar{B} + \bar{D} + 1$$

$$VP = \bar{D} + \overline{CBA} + CBA + \bar{B} + \bar{A} + A = 1 + \bar{B} + \bar{D} + 1$$

=> VT bằng VP

$$c) AB(CD + \overline{CD} + EF + \overline{EF}) = ABCD + AB\overline{CD} + AB EF + AB\overline{EF}$$

Áp dụng tính chất phân phối => VT = VP

Bài 6.3:

$$(a) \overline{AB + CD} + \overline{EF} = AB + CD + \overline{EF}$$

$$VT = \overline{\overline{AB} + \overline{CD}} + \overline{EF} = AB + CD + \overline{EF} = VP \text{ (đpcm)} \quad (\text{Luật 9: } \bar{\bar{A}} = A)$$

$$(b) A\bar{A}B + AB\bar{C} + AB\bar{B} = AB\bar{C}$$

Cách 1:

$$\begin{aligned} VT &= 0 + AB\bar{C} + 0 && (\text{Luật 8: } A \cdot \bar{A} = 0 \rightarrow A \cdot \bar{A} = 0 \text{ và } B \cdot \bar{B} = 0) \\ &= VP \text{ (đpcm)} \end{aligned}$$

Cách 2:

$$\begin{aligned} VT &= (AB)\bar{A} + AB\bar{C} + (AB)\bar{B} && (\text{Định luật kết hợp với phép nhân}) \\ &= (AB)(\bar{A} + \bar{B}) + AB\bar{C} \\ &= (AB)(\overline{AB}) + AB\bar{C} && (\text{Áp dụng định lý DeMorgan 1: } \overline{XY} = \bar{X} + \bar{Y}) \\ &= 0 + AB\bar{C} && (\text{Luật 8: } A \cdot \bar{A} = 0 \rightarrow (AB)(\overline{AB}) = 0) \\ &= AB\bar{C} = VP \text{ (đpcm)} \end{aligned}$$

$$(c) A(BC + BC) + AC = A(BC) + AC$$

$$VT = A(BC) + AC = VP \text{ (đpcm)} \quad (\text{Luật 5: } A + A = A \rightarrow BC + BC = BC)$$

$$(d) AB(C + \bar{C}) + AC = AB + AC$$

$$VT = AB + AC = VP \text{ (đpcm)} \quad (\text{Luật 6: } A + \bar{A} = 1 \rightarrow C + \bar{C} = 1)$$

$$(e) A\bar{B} + A\bar{B}C = A\bar{B}$$

$$\begin{aligned} VT &= (A\bar{B})(1 + C) \\ &= A\bar{B} = VP \text{ (đpcm)} \quad (\text{Luật 2: } A + 1 = 1 \rightarrow 1 + C = 1) \end{aligned}$$

$$(f) ABC + \overline{AB} + \overline{ABC}D = ABC + \overline{AB} + D$$

$$\begin{aligned} VT &= ABC + \overline{ABC}D + \overline{AB} \\ &= ABC + D + \overline{AB} \quad (\text{Luật 11: } A + \bar{A}B = A + B \rightarrow ABC + \overline{ABC}D = ABC + D) \\ &= ABC + \overline{AB} + D = VP \text{ (đpcm)} \end{aligned}$$

Bài 6.4:

- Nhắc lại 2 định lý DeMorgan:

1. Định lý DeMorgan 1: $\overline{XY} = \bar{X} + \bar{Y}$
 2. Định lý DeMorgan 2: $\overline{X + Y} = \bar{X} \cdot \bar{Y}$
- Mở rộng:
 1. Định lý DeMorgan 1: $\overline{ABCD \dots XYZ} = \bar{A} + \bar{B} + \bar{C} + \dots + \bar{X} + \bar{Y} + \bar{Z}$
 2. Định lý DeMorgan 2: $\overline{A + B + C + \dots + Y + Z} = \bar{A} \cdot \bar{B} \cdot \bar{C} \dots \bar{Y} \cdot \bar{Z}$
 - Chứng minh:
 1. Ta có $\overline{ABC} = \bar{A} + \bar{B} + \bar{C} = \bar{A} + \bar{B} + \bar{C}$ (Dùng 2 lần Định lý DeMorgan 1)

Chứng minh quy nạp tương tự với \overline{ABCD} và $\overline{ABCDE} \dots$ ta có đpcm.

 2. Ta có $\overline{A + B + C} = \bar{A} \cdot \bar{B} + \bar{C} = \bar{A} \cdot \bar{B} \cdot \bar{C}$ (Dùng 2 lần Định lý DeMorgan 2)

Chứng minh quy nạp tương tự với $\overline{A + B + C + D}$ và $\overline{A + B + C + D + E + \dots}$ ta có đpcm.

$$(a) \overline{A\bar{B}(C + \bar{D})}$$

$$\begin{aligned}
 &= \overline{A\bar{B}} + \overline{C + \bar{D}} \\
 &= \bar{A} + \bar{\bar{B}} + \bar{C} \cdot \bar{\bar{D}} \quad (\text{Định lý DeMorgan 1 cho } \overline{A\bar{B}} \text{ và DeMorgan 2 cho } \overline{C + \bar{D}}) \\
 &= \bar{A} + B + \bar{C} \cdot D \quad (\text{Luật 9: } \bar{\bar{A}} = A \rightarrow \bar{\bar{B}} = B)
 \end{aligned}$$

$$\rightarrow \text{Vậy } \overline{A\bar{B}(C + \bar{D})} = \bar{A} + B + \bar{C} \cdot D$$

$$(b) \overline{AB(CD + EF)}$$

$$\begin{aligned}
 &= \overline{AB} + \overline{CD + EF} \\
 &= \bar{A} + \bar{B} + \overline{CD} \cdot \overline{EF} \quad (\text{Định lý DeMorgan 1 cho } \overline{AB} \text{ và DeMorgan 2 cho } \overline{CD + EF}) \\
 &= \bar{A} + \bar{B} + (\bar{C} + \bar{D}) \cdot (\bar{E} + \bar{F}) \quad (\text{Định lý DeMorgan 1 cho } \overline{CD} \text{ } \overline{EF})
 \end{aligned}$$

$$= \bar{A} + \bar{B} + \bar{C} \cdot \bar{E} + \bar{C} \cdot \bar{F} + \bar{D} \cdot \bar{E} + \bar{D} \cdot \bar{F}$$

$$\rightarrow \text{Vậy } \overline{AB \cdot (CD + EF)} = \bar{A} + \bar{B} + \bar{C} \cdot \bar{E} + \bar{C} \cdot \bar{F} + \bar{D} \cdot \bar{E} + \bar{D} \cdot \bar{F}$$

$$(c) \overline{A + \bar{B} + C + \bar{D}} + \overline{ABC\bar{D}}$$

$$= \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A} + \bar{B} + \bar{C} + \bar{D} \quad (\text{Định lý DeMorgan 2 cho } \overline{A + \bar{B} + C + \bar{D}} \text{ và} \\ \text{DeMorgan 1 cho } \overline{ABC\bar{D}})$$

$$= \bar{A}B\bar{C}D + \bar{A} + \bar{B} + \bar{C} + D \quad (\text{Luật 9: } \bar{\bar{A}} = A \rightarrow \bar{\bar{B}} = B, \bar{\bar{D}} = D)$$

$$\rightarrow \text{Vậy } \overline{A + \bar{B} + C + \bar{D}} + \overline{ABC\bar{D}} = \bar{A}B\bar{C}D + \bar{A} + \bar{B} + \bar{C} + D$$

$$(d) \overline{(A + B + C + D)(A\bar{B}\bar{C}D)}$$

$$= \overline{(\bar{A} + B + C + D)} + \overline{(A\bar{B}\bar{C}D)} \quad (\text{Định lý DeMorgan 1})$$

$$= \bar{A} + B + C + D + A\bar{B}\bar{C}D \quad (\text{Luật 9: } \bar{\bar{A}} = A \rightarrow \overline{(\bar{A} + B + C + D)} = \bar{A} + B + \\ C + D, \overline{(A\bar{B}\bar{C}D)} = A\bar{B}\bar{C}D)$$

$$\rightarrow \text{Vậy } \overline{(\bar{A} + B + C + D)} \cdot \overline{(A\bar{B}\bar{C}D)} = \bar{A} + B + C + D + A\bar{B}\bar{C}D$$

$$(e) \overline{\overline{AB}(CD + \bar{EF})(\overline{AB} + \overline{CD})}$$

$$= \overline{\overline{AB}} + \overline{CD + \bar{EF}} + \overline{\overline{AB} + \overline{CD}} \quad (\text{Định lý DeMorgan 1})$$

$$= \overline{\overline{AB}} + \overline{CD} \cdot \overline{\bar{EF}} + \overline{\overline{AB}} \cdot \overline{\overline{CD}} \quad (\text{Định lý DeMorgan 2 cho } \overline{CD + \bar{EF}}, \\ \overline{\overline{AB} + \overline{CD}})$$

$$= \overline{\overline{AB}} + (\bar{C} + \bar{D})(\bar{\bar{E}} + \bar{F}) + \overline{\overline{AB}} \cdot \overline{\overline{CD}} \quad (\text{Định lý DeMorgan 1 cho } \overline{CD} \cdot \overline{\bar{EF}})$$

$$\begin{aligned}
&= AB + (\bar{C} + \bar{D})(E + \bar{F}) + ABCD \quad (\text{Luật 9: } \bar{\bar{A}} = A \rightarrow \overline{\overline{AB}} = AB, \bar{\bar{E}} = E, \overline{\overline{CD}} = CD) \\
&= AB + \bar{C}.E + \bar{C}.\bar{F} + \bar{D}.E + \bar{D}.\bar{F} + ABCD \\
\rightarrow &\text{Vậy } \overline{\overline{AB}}(\overline{CD} + \overline{\bar{E}F})(\overline{\overline{AB}} + \overline{\overline{CD}}) = AB + \bar{C}.E + \bar{C}.\bar{F} + \bar{D}.E + \bar{D}.\bar{F} + ABCD
\end{aligned}$$

Bài 6.5:

$$\begin{aligned}
(a) & \overline{\overline{(ABC)}} \overline{\overline{(EFG)}} + \overline{\overline{(HIJ)}} \overline{\overline{(KLM)}} \\
&= \overline{\overline{(ABC)}} \overline{\overline{(EFG)}} \cdot \overline{\overline{(HIJ)}} \overline{\overline{(KLM)}} \\
&(\text{Áp dụng định lý De Morgan 1 cho cụm } \overline{\overline{(ABC)}} \text{ và } \overline{\overline{(HIJ)}} \text{ và } \overline{\overline{(KLM)})} \\
&= (\overline{ABC}) (\overline{EFG}) \cdot (\overline{HIJ}) (\overline{KLM}) \\
&= (\overline{A} + \overline{B} + \overline{C}) (\overline{E} + \overline{F} + \overline{G}) (\overline{H} + \overline{I} + \overline{J}) (\overline{K} + \overline{L} + \overline{M}) \\
&(\text{Áp dụng định lý De Morgan 2 cho } \overline{ABC}, \overline{EFG}, \overline{HIJ}, \overline{KLM})
\end{aligned}$$

$$\begin{aligned}
(b) & (\overline{A} + \overline{BC} + CD) + \overline{BC} \\
&= \overline{A} \cdot \overline{BC} \cdot \overline{CD} + BC \\
&(\text{Áp dụng định lý De Morgan 1 cho } \overline{A}, \overline{BC}, CD) \\
&= \overline{A} \cdot \overline{BC} \cdot (\overline{C} + \overline{D}) + BC \\
&(\text{Áp dụng định lý De Morgan 2 cho } \overline{CD}) \\
&= \overline{ABC} + \overline{ABC}\overline{D} + BC \\
&= \overline{ABC} + BC \\
&= \overline{ABC} + BCA + BCA
\end{aligned}$$

$$\begin{aligned}
&= \overline{A}B + ABC \\
&= \overline{A}BC + \overline{A}B + ABC \\
&= BC + \overline{A}B
\end{aligned}$$

$$\begin{aligned}
(c) & \overline{\overline{(A + B)} (\overline{C + D}) (\overline{E + F}) (\overline{G + H})} \\
&= \overline{(A + B)} (\overline{C + D}) (\overline{E + F}) (\overline{G + H}) \\
&= \overline{A} \cdot \overline{B} \cdot \overline{C} \cdot \overline{D} \cdot \overline{E} \cdot \overline{F} \cdot \overline{G} \cdot \overline{H} \\
& \quad (\text{Áp dụng định lý De Morgan 1 cho } \overline{(A + B)} \overline{(C + D)} \overline{(E + F)} \overline{(G + H)})
\end{aligned}$$

Bài 6.6:

- Do số lượng các chữ số và chữ cái là 23 nên ta cần 5 bit để biểu diễn các chữ số và chữ cái đó tương đương với 5 biến ABCDE.
- Quy ước:
 - + Đèn sáng: 1
 - + Đèn tối: 0
- Các chữ cái từ A-U được quy ước tương đương với các số từ 10-22 trong hệ đếm thập phân.
- Các số từ 23-31 không được gán với chữ cái hoặc chữ số nào được gọi là tổ hợp biến ở trạng thái “Không quan tâm” (don’t care) nghĩa là có thể gán 1 hoặc 0 ở đầu ra.

Bảng thật của bộ mã hóa

	A	B	C	D	E	a	b	c	d	e	f	g
0	0	0	0	0	0	1	1	1	1	1	1	0

1	0	0	0	0	1	0	1	1	0	0	0	0	0
2	0	0	0	1	0	1	1	0	1	1	0	0	1
3	0	0	0	1	1	1	1	1	1	0	0	0	1
4	0	0	1	0	0	0	1	1	0	1	1	1	0
5	0	0	1	0	1	1	0	1	1	0	1	1	1
6	0	0	1	1	0	1	0	1	1	1	1	1	1
7	0	0	1	1	1	1	1	1	0	0	0	0	0
8	0	1	0	0	0	1	1	1	1	1	1	1	1
9	0	1	0	0	1	1	1	1	1	0	1	1	1
A	0	1	0	1	0	1	1	1	0	1	1	1	1
B	0	1	0	1	1	0	0	1	1	1	1	1	1
C	0	1	1	0	0	1	0	0	1	1	1	1	0
D	0	1	1	0	1	0	1	1	1	1	1	0	1
E	0	1	1	1	0	1	0	0	1	1	1	1	1
F	0	1	1	1	1	1	0	0	0	1	1	1	1
G	1	0	0	0	0	1	0	1	1	1	1	1	0
H	1	0	0	0	1	0	1	1	0	1	1	1	1
I	1	0	0	1	0	0	1	1	0	0	0	0	0
J	1	0	0	1	1	0	1	1	1	1	0	0	0
L	1	0	1	0	0	0	0	0	1	1	1	1	0
P	1	0	1	0	1	1	1	0	0	1	1	1	1
U	1	0	1	1	0	0	1	1	1	1	1	1	0

Thanh a được tối thiểu hóa chi tiết như sau

Thanh a: 0; 2; 3; 5; 6; 7; 8; 9; A; C; E; F; G; P .

	000	001	011	010	100	101	111	110
00	1 3		1 3	1 2	1 16	17	19	18
01	4	1 5	1 7	1 6	20	1 21	23	22
11	1 12	13	1 15	1 14	28	29	31	30
10	1 8	1 9	11	1 10	24	25	27	26

	000	001	011	010	100	101	111	110
00	1 0	1	1 3	1 2	1 16	17	19	18
01	4	1 5	1 7	1 6	20	1 21	23	22
11	1 12	13	1 15	1 14	28	29	31	30
10	1 8	1 9	11	1 10	24	25	27	26

$\bar{A}\bar{B}\bar{C}\bar{D}$

	000	001	011	010	100	101	111	110
00	1 0	1	1 3	1 2	1 16	17	19	18
01	4	1 5	1 7	1 6	20	1 21	23	22
11	1 12	13	1 15	1 14	28	29	31	30
10	1 8	1 9	11	1 10	24	25	27	26

$$\bar{A}B\bar{C}D$$

	000	001	011	010	100	101	111	110
00	1 0	1	1 3	1 2	1 16	17	19	18
01	4	1 5	1 7	1 6	20	1 21	23	22
11	1 12	13	1 15	1 14	28	29	31	30
10	1 8	1 9	11	1 10	24	25	27	26

$$A\bar{B}\bar{C}\bar{E}$$

	000	001	011	010	100	101	111	110
00	1 0	1	1 3	1 2	1 16	17	19	18
01	4	1 5	1 7	1 6	20	1 21	23	22
11	1 12	13	1 15	1 14	28	29	31	30
10	1 8	1 9	11	1 10	24	25	27	26

$$\bar{A}C\bar{E}$$

	000	001	011	010	100	101	111	110
00	1 0	1	1 3	1 2	1 16	17	19	18
01	4	1 5	1 7	1 6	20	1 21	23	22
11	1 12	13	1 15	1 14	28	29	31	30
10	1 8	1 9	11	1 10	24	25	27	26

$$BC\bar{E}$$

	000	001	011	010	100	101	111	110
00	1 0	1	1 3	1 2	1 16	17	19	18
01	4	1 5	1 7	1 6	20	1 21	23	22
11	1 12	13	1 15	1 14	28	29	31	30
10	1 8	1 9	11	1 10	24	25	27	26

$$A\bar{D}\bar{E}$$

$$a = \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}B\bar{C}D + A\bar{B}\bar{C}\bar{E} + \bar{A}C\bar{E} + BC\bar{E} + A\bar{D}\bar{E}$$

Tương tự với các thanh b, c, d, e, f, g ta thu được kết quả như sau:

Thanh	Bảng Karnaugh	Kết quả tối thiểu hóa																																													
Thanh b: 0; 1; 2; 3; 4; 7; 8; 9; A; d; H; I; J; P; U	<table border="1" style="margin-left: auto; margin-right: auto;"> <tr><th></th><th>000</th><th>001</th><th>011</th><th>010</th><th>100</th><th>101</th><th>111</th><th>110</th></tr> <tr><th>00</th><td>1</td><td></td><td>1 1</td><td>1 3</td><td>1 2</td><td>16</td><td>1 17</td><td>1 19</td></tr> <tr><th>01</th><td>1 4</td><td>5</td><td>1 7</td><td></td><td>6</td><td>20</td><td>1 21</td><td>23</td></tr> <tr><th>11</th><td>12</td><td>13</td><td>15</td><td>14</td><td>28</td><td>29</td><td>31</td><td>30</td></tr> <tr><th>10</th><td>1 8</td><td>1 9</td><td>11</td><td>1 10</td><td>24</td><td>25</td><td>27</td><td>26</td></tr> </table>		000	001	011	010	100	101	111	110	00	1		1 1	1 3	1 2	16	1 17	1 19	01	1 4	5	1 7		6	20	1 21	23	11	12	13	15	14	28	29	31	30	10	1 8	1 9	11	1 10	24	25	27	26	$b = \bar{A}\bar{C}\bar{D}\bar{E} + \bar{A}CDE\bar{E} + \bar{A}\bar{C}DE + \bar{A}C\bar{D}\bar{E} + \bar{B}\bar{C}\bar{E} + \bar{B}\bar{D}\bar{E} + \bar{A}\bar{B}\bar{C}$
	000	001	011	010	100	101	111	110																																							
00	1		1 1	1 3	1 2	16	1 17	1 19																																							
01	1 4	5	1 7		6	20	1 21	23																																							
11	12	13	15	14	28	29	31	30																																							
10	1 8	1 9	11	1 10	24	25	27	26																																							
Thanh c: 0; 1; 3; 4; 5; 6; 7; 8; 9; A; b; d; G; H; I; J; U	<table border="1" style="margin-left: auto; margin-right: auto;"> <tr><th></th><th>000</th><th>001</th><th>011</th><th>010</th><th>100</th><th>101</th><th>111</th><th>110</th></tr> <tr><th>00</th><td>1 0</td><td>1 1</td><td>1 3</td><td>2</td><td>1 16</td><td>1 17</td><td>1 19</td><td>1 18</td></tr> <tr><th>01</th><td>1 4</td><td>1 5</td><td>1 7</td><td>1 6</td><td>20</td><td>21</td><td>23</td><td>1 22</td></tr> <tr><th>11</th><td>12</td><td>1 13</td><td>15</td><td>14</td><td>28</td><td>29</td><td>31</td><td>30</td></tr> <tr><th>10</th><td>1 8</td><td>1 9</td><td>1 11</td><td>1 10</td><td>24</td><td>25</td><td>27</td><td>26</td></tr> </table>		000	001	011	010	100	101	111	110	00	1 0	1 1	1 3	2	1 16	1 17	1 19	1 18	01	1 4	1 5	1 7	1 6	20	21	23	1 22	11	12	1 13	15	14	28	29	31	30	10	1 8	1 9	1 11	1 10	24	25	27	26	$c = \bar{A}BC\bar{D} + \bar{B}\bar{C}\bar{E} + \bar{B}DE + \bar{C}DE + \bar{A}\bar{B}E + \bar{AB}\bar{E} + A\bar{B}\bar{E}$
	000	001	011	010	100	101	111	110																																							
00	1 0	1 1	1 3	2	1 16	1 17	1 19	1 18																																							
01	1 4	1 5	1 7	1 6	20	21	23	1 22																																							
11	12	1 13	15	14	28	29	31	30																																							
10	1 8	1 9	1 11	1 10	24	25	27	26																																							
Thanh d: 0; 2; 3; 5; 6; 8; 9; b; C; D; E; G; J; L; U	<table border="1" style="margin-left: auto; margin-right: auto;"> <tr><th></th><th>000</th><th>001</th><th>011</th><th>010</th><th>100</th><th>101</th><th>111</th><th>110</th></tr> <tr><th>00</th><td>1 0</td><td>1</td><td>1 3</td><td>1 2</td><td>1 16</td><td>17</td><td>1 19</td><td>18</td></tr> <tr><th>01</th><td>4</td><td>1 5</td><td>7</td><td>1 6</td><td>1 20</td><td>21</td><td>23</td><td>1 22</td></tr> <tr><th>11</th><td>1 12</td><td>1 13</td><td>15</td><td>1 14</td><td>28</td><td>29</td><td>31</td><td>30</td></tr> <tr><th>10</th><td>1 8</td><td>1 9</td><td>1 11</td><td>10</td><td>24</td><td>25</td><td>27</td><td>26</td></tr> </table>		000	001	011	010	100	101	111	110	00	1 0	1	1 3	1 2	1 16	17	1 19	18	01	4	1 5	7	1 6	1 20	21	23	1 22	11	1 12	1 13	15	1 14	28	29	31	30	10	1 8	1 9	1 11	10	24	25	27	26	$d = \bar{B}\bar{C}\bar{D}\bar{E} + \bar{A}\bar{B}CD + \bar{AC}\bar{D}\bar{E} + \bar{A}\bar{C}DE + \bar{B}\bar{C}D\bar{E} + \bar{AB}\bar{D}E + AB\bar{D}\bar{E} + A\bar{B}DE$
	000	001	011	010	100	101	111	110																																							
00	1 0	1	1 3	1 2	1 16	17	1 19	18																																							
01	4	1 5	7	1 6	1 20	21	23	1 22																																							
11	1 12	1 13	15	1 14	28	29	31	30																																							
10	1 8	1 9	1 11	10	24	25	27	26																																							
Thanh e: 0; 2; 4; 6; 8; A; b; C; d; E; F; G; H; J; L; P; U	<table border="1" style="margin-left: auto; margin-right: auto;"> <tr><th></th><th>000</th><th>001</th><th>011</th><th>010</th><th>100</th><th>101</th><th>111</th><th>110</th></tr> <tr><th>00</th><td>1 0</td><td>1</td><td>3</td><td>1 2</td><td>1 16</td><td>1 17</td><td>1 19</td><td>18</td></tr> <tr><th>01</th><td>1 4</td><td>5</td><td>7</td><td>1 6</td><td>1 20</td><td>1 21</td><td>23</td><td>1 22</td></tr> <tr><th>11</th><td>1 12</td><td>1 13</td><td>1 15</td><td>1 14</td><td>28</td><td>29</td><td>31</td><td>30</td></tr> <tr><th>10</th><td>1 8</td><td>9</td><td>1 11</td><td>1 10</td><td>24</td><td>25</td><td>27</td><td>26</td></tr> </table>		000	001	011	010	100	101	111	110	00	1 0	1	3	1 2	1 16	1 17	1 19	18	01	1 4	5	7	1 6	1 20	1 21	23	1 22	11	1 12	1 13	1 15	1 14	28	29	31	30	10	1 8	9	1 11	1 10	24	25	27	26	$e = \bar{A}\bar{B}DE + \bar{A}\bar{C}\bar{E} + \bar{AB}\bar{D} + AB\bar{E} + AC\bar{E} + \bar{D}\bar{E}$
	000	001	011	010	100	101	111	110																																							
00	1 0	1	3	1 2	1 16	1 17	1 19	18																																							
01	1 4	5	7	1 6	1 20	1 21	23	1 22																																							
11	1 12	1 13	1 15	1 14	28	29	31	30																																							
10	1 8	9	1 11	1 10	24	25	27	26																																							

Thanh f: 0; 4;
5; 6; 8; 9; A; b;
C; E; F; G; H; L;
P; U

	000	001	011	010	100	101	111	110
00	1 0	1	3	2	1 16	1 17	19	18
01	1 4	1 5	7	1 6	1 20	1 21	23	1 22
11	1 12	13	1 15	1 14	28	29	31	30
10	1 8	1 9	1 11	1 10	24	25	27	26

$$f = \bar{C}\bar{D}\bar{E} + \bar{A}\bar{C}E + \bar{A}B\bar{C} + \bar{A}B\bar{D} + A\bar{C}\bar{E} + A\bar{B}\bar{E}$$

Thanh g: 2; 3;
5; 6; 8; 9; A; b;
d; E; F; H; P

	000	001	011	010	100	101	111	110
00	0	1	1 3	1 2	16	1 17	19	18
01	4	1 5	7	1 6	20	1 21	23	22
11	12	1 13	1 15	1 14	28	29	31	30
10	1 8	1 9	1 11	1 10	24	25	27	26

$$g = \bar{A}\bar{C}DE + B\bar{C}D\bar{E} + \bar{B}CE\bar{E} + C\bar{D}\bar{E} + A\bar{C}\bar{E} + A\bar{B}\bar{E}$$

Bài 6.7:

(a) $A + B\bar{C} + CD$

$$= ABCD + ABC\bar{D} + AB\bar{C}D + AB\bar{C}\bar{D} + A\bar{D}CD + A\bar{B}\bar{C}D + A\bar{B}CD + \bar{A}B\bar{C}\bar{D} + \bar{A}\bar{B}CD$$

AB/CD	00	01	11	10
00			1	
01	1	1	1	
11	1	1	1	1
10	1	1	1	1

$$X = A + B\bar{C} + CD$$

(b) $\bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}D + ABCD + ABC\bar{D}$

AB/CD	00	01	11	10
00	1	1		
01				
11			1	1
10				

$$X = \bar{A}\bar{B}\bar{C} + ABC$$

(c) $\bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}D + AB(\bar{C}\bar{D} + \bar{C}D) + AB\bar{C}D$

AB/CD	00	01	11	10
00				

01	1	1		
11	1	1		
10		1		

$$X = B\bar{C} + A\bar{C}D$$

(d) $(\bar{A}\bar{B} + A\bar{B}) \cdot (CD + C\bar{D})$

AB/CD	00	01	11	10
00			1	1
01				
11				
10			1	1

$$X = \bar{B}C$$

(e) $\bar{A}\bar{B} + A\bar{B} + \bar{C}\bar{D} + CD$

$$= \bar{A}\bar{B}CD + \bar{A}\bar{B}CD + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}\bar{C}\bar{D} + A\bar{B}CD + A\bar{B}C\bar{D} + A\bar{B}CD + \\ A\bar{B}\bar{C}\bar{D} + AB\bar{C}\bar{D} + \bar{A}B\bar{C}\bar{D} + ABC\bar{D} + \bar{A}BC\bar{D}$$

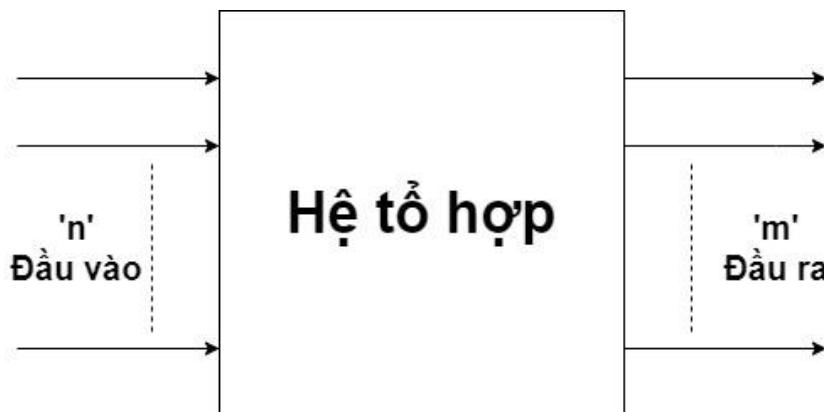
AB/CD	00	01	11	10
00	1	1	1	1
01	1			1
11	1			1
10	1	1	1	1

$$X = \bar{B} + \bar{D}$$

Chương 7 : Mạch tổ hợp

7.1. Khái niệm

- Hệ tổ hợp là hệ mà tín hiệu ra chỉ phụ thuộc vào tín hiệu vào tại thời điểm hiện tại.
- Còn được gọi là hệ không có nhớ.
- Chỉ cần thực hiện bằng những phần tử logic cơ bản.



Các quy tắc khi triển khai phần cứng

1. Sử dụng số lượng cổng ít nhất, với các cổng sử dụng đầu vào tối thiểu nhất.
2. Số lượng kết nối là ít nhất, thời gian trễ huyền là nhỏ nhất.
3. Hạn chế trong thời gian chuyển mạch của các cổng không nên bị bỏ qua.

7.2. Một số hệ tổ hợp cơ bản

- Các mạch số học cơ bản
 - Bộ cộng
 - Bộ trừ
 - Bộ so sánh
- Bộ ghép kênh – Bộ phân kênh
- Bộ mã hóa – Bộ giải mã
- Ứng dụng bộ ghép kênh và bộ giải mã để thực hiện các hàm logic

7.2.1. Các mạch số học cơ bản

Bộ cộng

- Chức năng: thực hiện phép cộng giữa 2 số nhị phân.
- Gồm có:
 - Bộ bán tổng (Half-Adder)
 - Bộ cộng đầy đủ (Full-Adder)
 - Bộ cộng song song nhiều bit

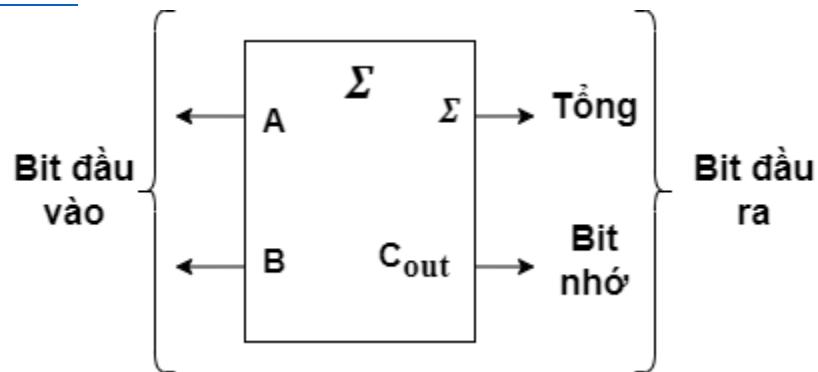
Bộ bán tổng (Half-Adder)

- Thực hiện phép cộng giữa 2 bit thấp nhất của phép cộng 2 số nhị phân.

Quy tắc cơ bản của phép cộng: [Quy tắc](#)

$0 + 0 = 0$
$1 + 0 = 1$
$0 + 1 = 1$
$1 + 1 = 10$

- Bộ bán tổng nhận 2 số nhị phân đầu vào và tạo ra hai số nhị phân đầu ra:
 - 1 bit tổng
 - 1 bit nhớ
- Sơ đồ khối: [sơ đồ](#)



- Bảng thật: [Bảng thật](#)

A	B	c_{out}	Σ
0	0	0	0
1	0	0	1
0	1	0	1
1	1	1	0

- Hàm đầu ra:

$$\Sigma = A\bar{B} + \bar{A}B$$

$$C_{out} = AB$$

- Tối thiểu hóa:

$$\Sigma = A\bar{B} + \bar{A}B = A \oplus B$$

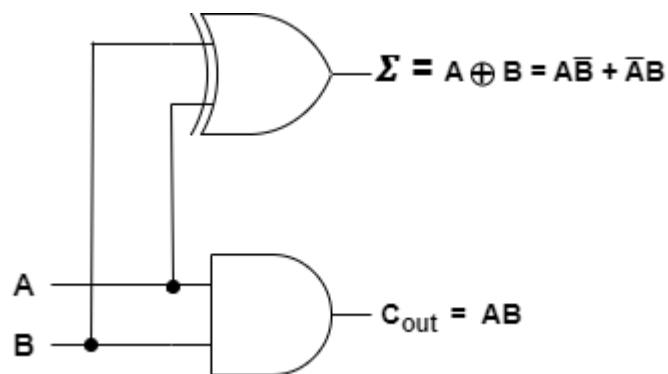
$$C_{out} = AB$$

- Thực hiện mạch:

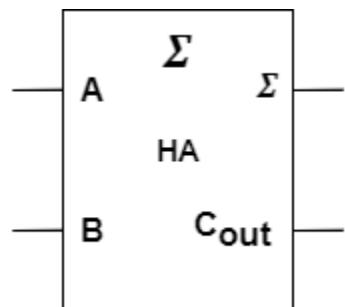
$$\Sigma = A \oplus B$$

$$C_{out} = AB$$

Mạch:



- Kí hiệu logic bộ bán tổng: Kí hiệu

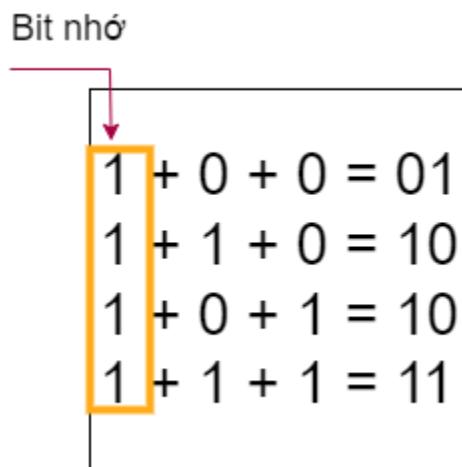


Bộ cộng đầy đủ (Full-Adder)

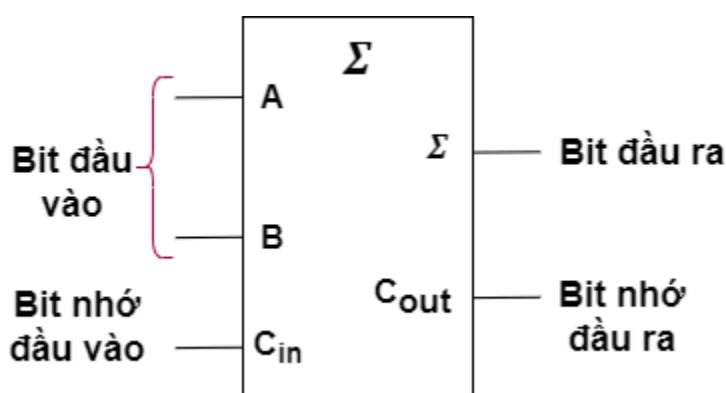
- Khi thực hiện phép cộng giữa 2 bit bất kỳ của phép cộng 2 số nhị phân, cần xét đến bit nhớ. [Phép cộng](#)

$$\begin{array}{r}
 & 1 \\
 & 1 \\
 & 1 \\
 + & 1 \\
 \hline
 1 & 1 & 0
 \end{array}$$

- Quy tắc phép cộng: [Quy tắc](#)



- Bộ cộng đầy đủ nhận 2 số nhị phân đầu vào và 1 bit nhớ, tạo ra hai số nhị phân đầu ra: 1 bit tổng và 1 bit nhớ.
- [Sơ đồ khối:](#)



- [Bảng thật:](#)

A	B	C _{in}	C _{out}	Σ
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	1	0	0	1
1	1	1	1	0
1	1	0	1	0
1	1	1	1	1

- Hàm đầu ra:

$$\Sigma = \overline{A} \cdot \overline{B} \cdot C_{in} + \overline{A} \cdot B \cdot \overline{C_{in}} + A \cdot \overline{B} \cdot \overline{C_{in}} + A \cdot B \cdot C_{in}$$

- Tối thiểu hóa: [Hình](#)

$$\Sigma = (A \oplus B) \oplus C_{in}$$

\overline{AB}	$\overline{C_{in}}$	C_{in}
\overline{AB}		1
\overline{AB}	1	
AB		1
AB	1	

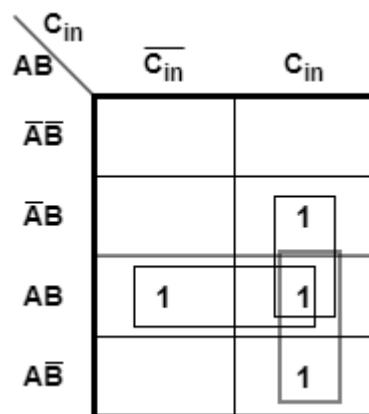
- [Bảng thật:](#)

A	B	C _{in}	C _{out}	Σ
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	1	0	0	1
1	1	1	1	0
1	1	0	1	0
1	1	1	1	1

- Hàm đầu ra:

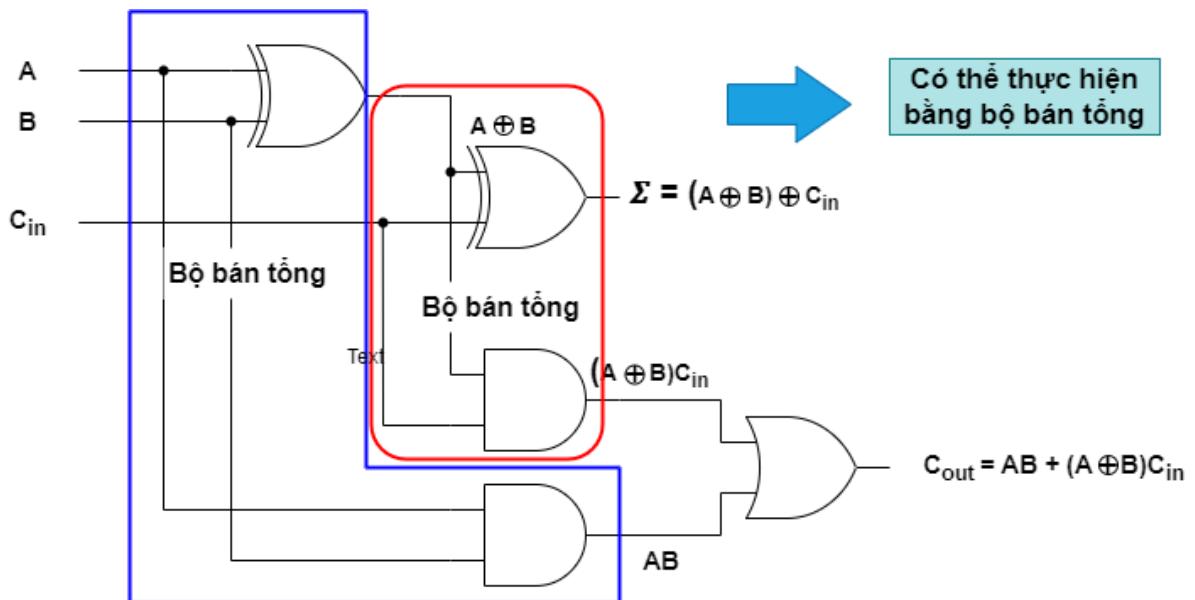
$$C_{out} = \overline{A} \cdot B \cdot C_{in} + A \cdot \overline{B} \cdot C_{in} + A \cdot B \cdot \overline{C_{in}} + A \cdot B \cdot C_{in}$$

- Tối thiểu hóa:



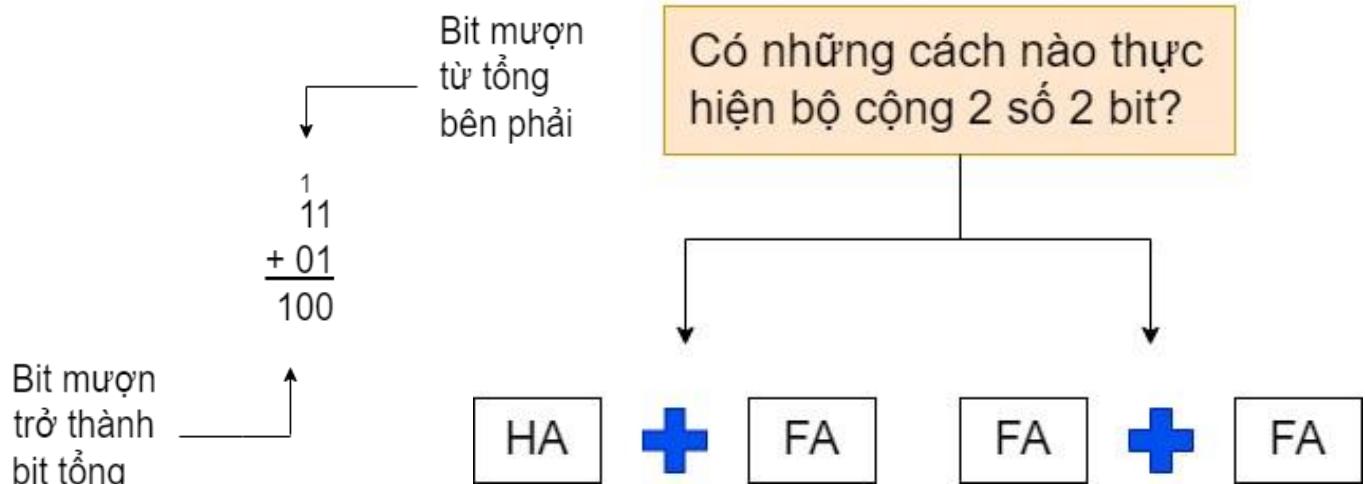
$$C_{out} = AB + (A \oplus B)C_{in}$$

- Thực hiện hàm:



Bộ cộng nhiều bit

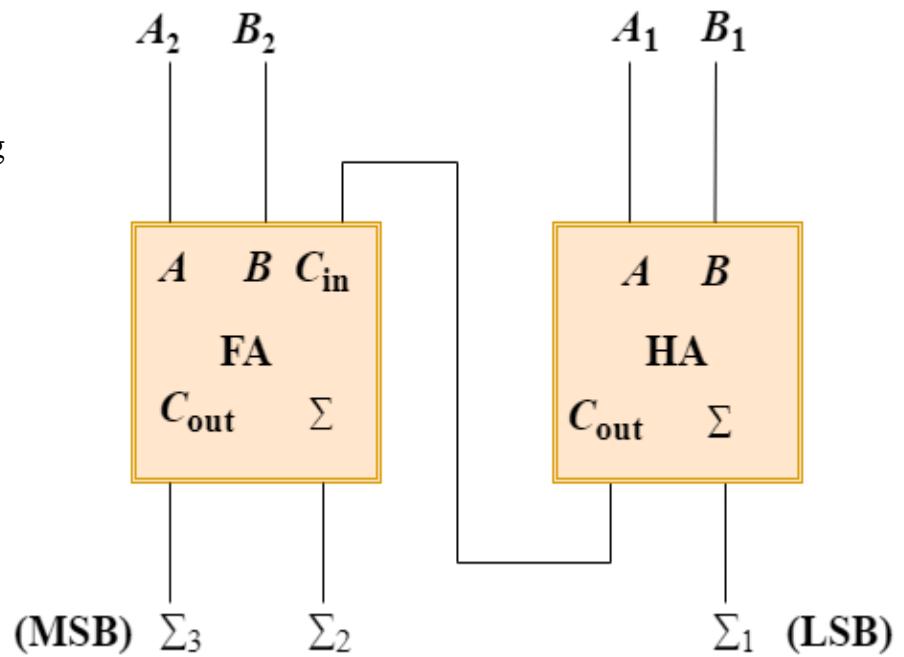
- Khi thực hiện phép cộng hai số nhiều bit:



- Bộ cộng 2 số nhị phân 2 bit, kết quả nhận được là 1 số nhị phân 3 bit.

Định dạng chung phép cộng
hai số nhị phân 2 bit

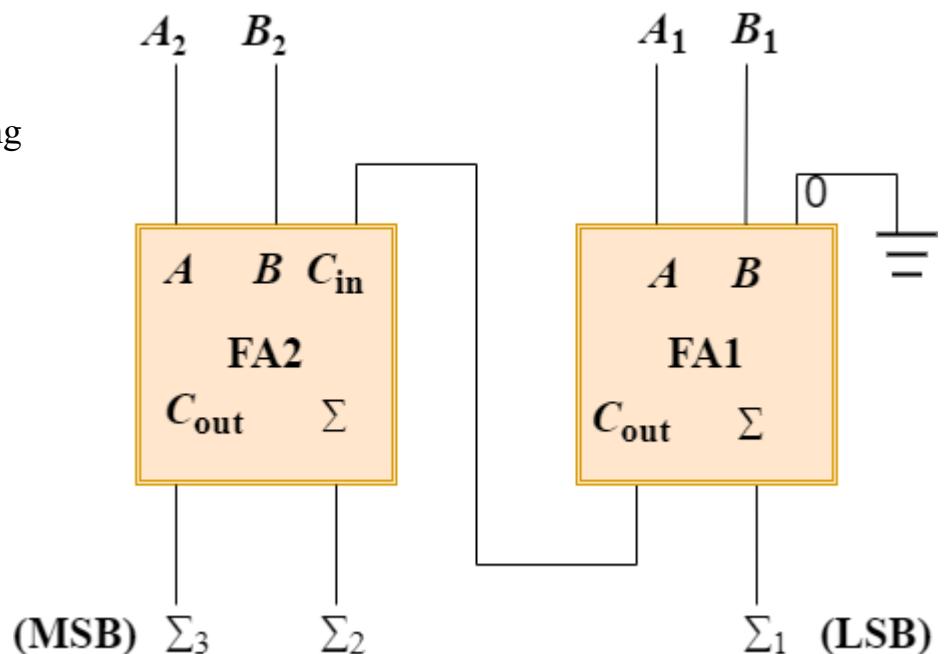
$$\begin{array}{r} A_2 A_1 \\ + B_2 B_1 \\ \hline \Sigma_3 \Sigma_2 \Sigma_1 \end{array}$$



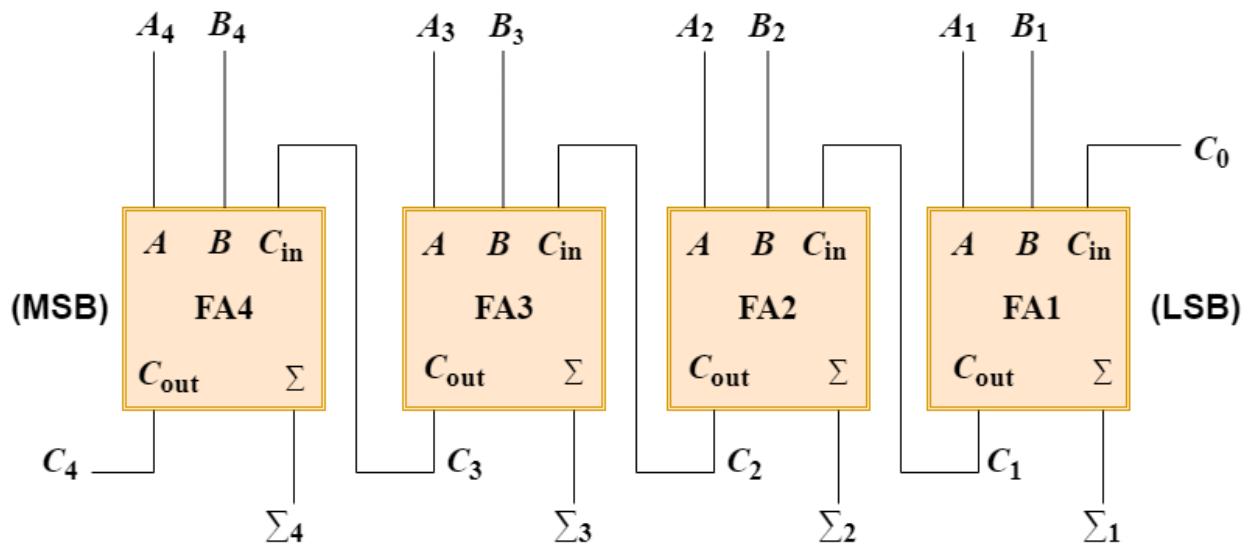
- Bộ cộng 2 số nhị phân 2 bit, kết quả nhận được là 1 số nhị phân 3 bit.

Định dạng chung phép cộng
hai số nhị phân 2 bit

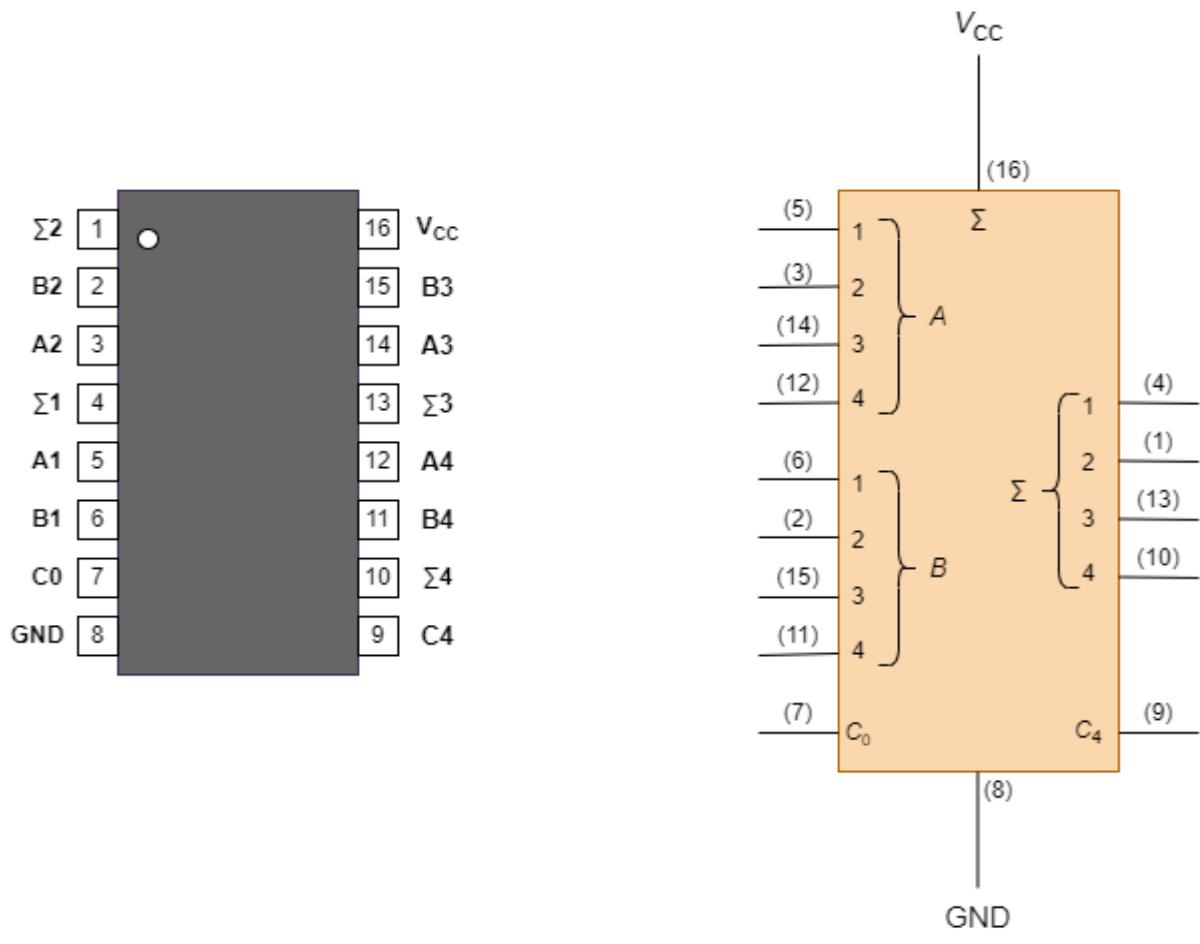
$$\begin{array}{r} A_2 A_1 \\ + B_2 B_1 \\ \hline \Sigma_3 \Sigma_2 \Sigma_1 \end{array}$$



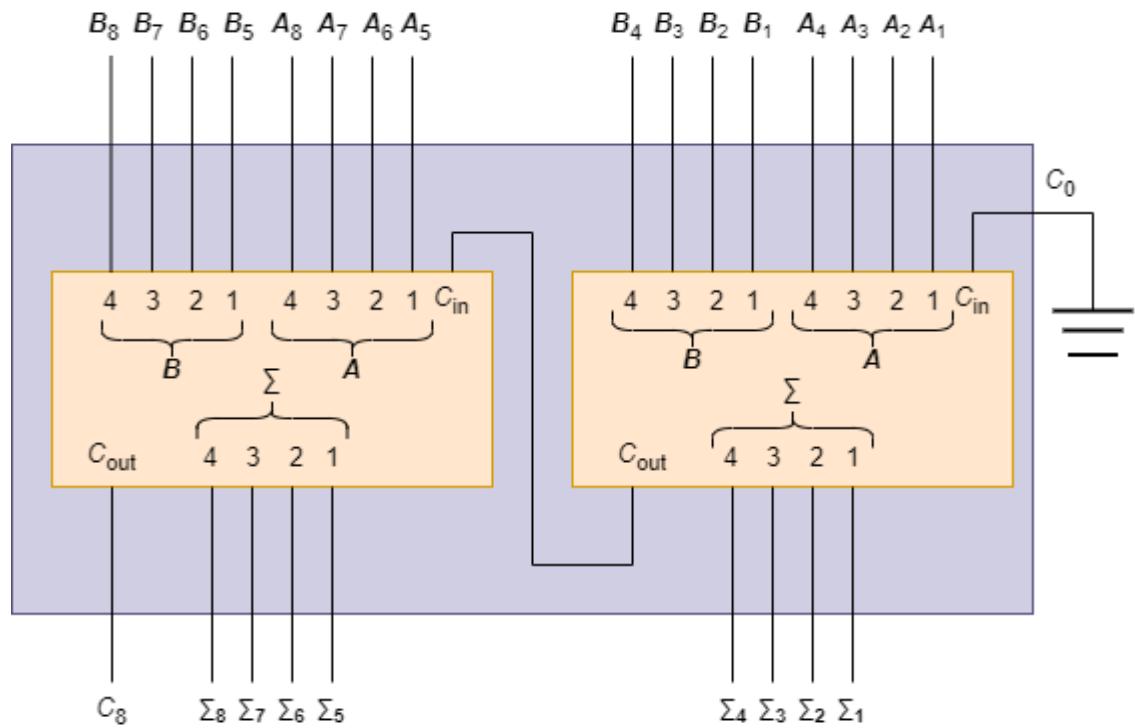
- Bộ cộng 2 số nhị phân 4 bit, kết quả nhận được là 1 số nhị phân 5 bit.



- Bộ cộng 4 bit song song 74HC283/74LS283



- Có thể ghép 2 bộ cộng 4 bit để tạo thành bộ cộng 8 bit song song:



Các bước để xây dựng một hệ tổ hợp

1. Xác định yêu cầu bài toán
2. Xác định các biến đầu vào và đầu ra
3. Mô tả mối quan hệ giữa các biến đầu vào và đầu ra
4. Xây dựng bảng thật đáp ứng được các yêu cầu của đầu vào và đầu ra
5. Viết hàm Boolean cho các biến đầu ra dựa trên các biến đầu vào
6. Tối thiểu hóa hàm Boolean
7. Thực hiện mạch theo hàm tối thiểu hóa Boolean

Bài tập 7.1

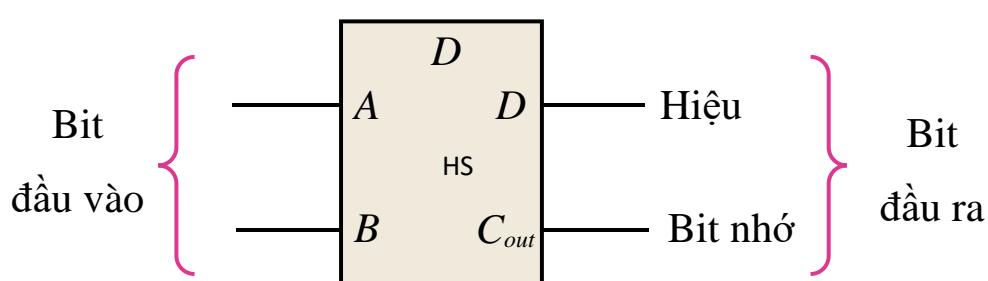
• Xây dựng bộ trừ 2 số 1 bit (bộ bán hiệu)

• Xây dựng bộ trừ đầy đủ

a) Bộ bán hiệu (Half – Subtractor)

1. Yêu cầu bài toán:

- Thực hiện phép trừ giữa 2 bit thấp nhất của phép trừ 2 số nhị phân
- Nhận 2 số nhị phân đầu vào và tạo ra 2 số nhị phân đầu ra: 1 bit hiệu, 1 bit nhớ
- Quy tắc cơ bản của phép trừ:
 - $0 - 0 = 0$
 - $0 - 1 = 11$
 - $1 - 0 = 1$
 - $1 - 1 = 0$
- Sơ đồ khối:



2. Bảng thật

A	B	C _{out}	D
0	0	0	0
0	1	1	1
1	0	0	1

1	1	0	0
---	---	---	---

3. Hàm đầu ra:

$$D = A\bar{B} + \bar{A}B$$

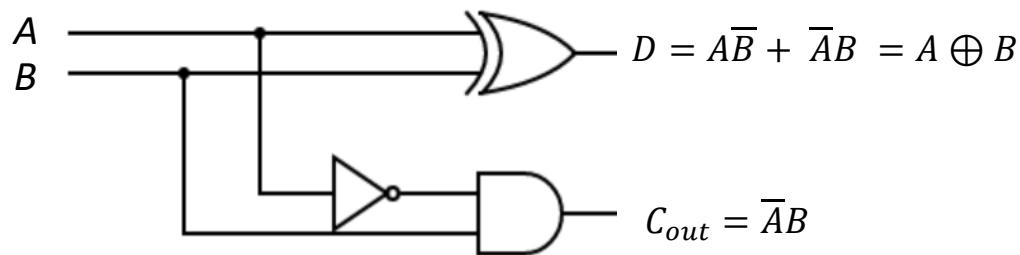
$$C_{out} = \bar{A}B$$

4. Tối thiểu hóa :

$$D = A \oplus B$$

$$C_{out} = \bar{A}B$$

5. Thực hiện hàm



b) Bộ trừ đầy đủ (Full – Subtractor)

1. Yêu cầu bài toán:

- Khi thực hiện phép trừ giữa 2 bit bất kỳ của phép trừ 2 số nhị phân cần xét đến bit nhớ

- Bộ trừ đầy đủ nhận 2 số nhị phân đầu vào và 1 bit nhớ, tạo ra hai số nhị phân đầu ra: 1 bit hiệu và 1 bit nhớ

- Quy tắc phép trừ

Bit nhớ

\downarrow

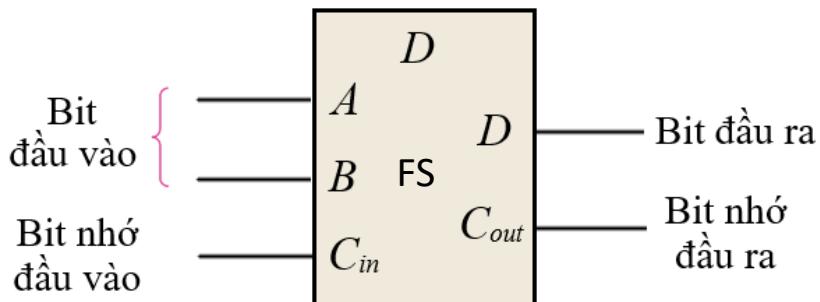
$$1 - 0 - 0 = 1$$

$$1 - 0 - 1 = 0$$

$$1 - 1 - 0 = 0$$

$$1 - 1 - 1 = 11$$

- Sơ đồ khối:



2. Bảng thật

A	B	C_{in}	C_{out}	D
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	1	0
1	0	0	0	1
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

3. Hàm đầu ra

$$D = \bar{A}\bar{B}C_{in} + \bar{A}B\overline{C_{in}} + A\bar{B}\overline{C_{in}} + AB{C_{in}}$$

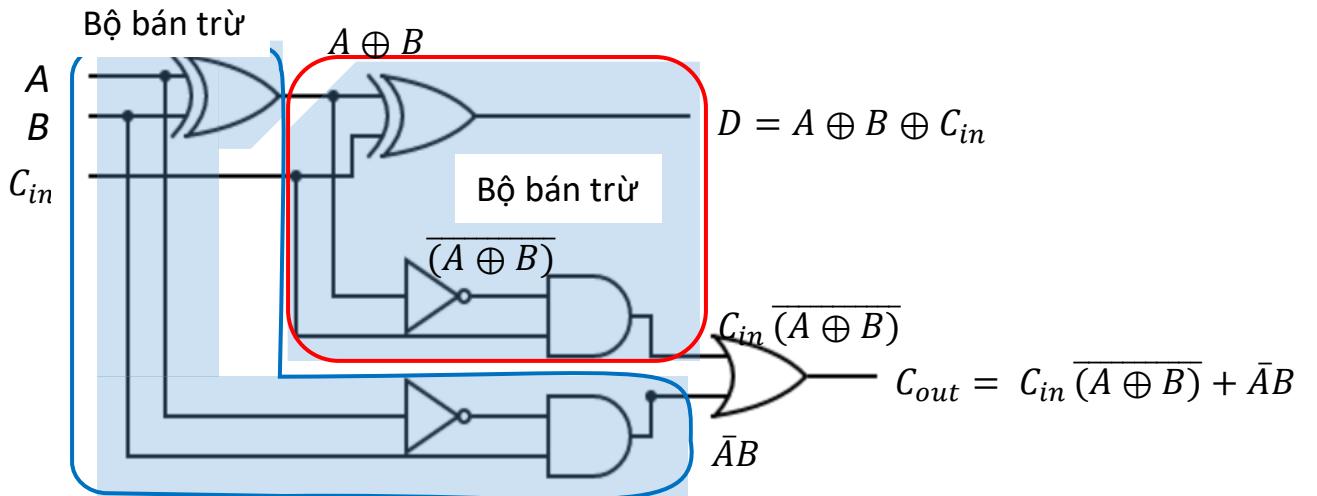
$$C_{out} = \bar{A}\bar{B}C_{in} + \bar{A}B\overline{C_{in}} + \bar{A}BC_{in} + AB{C_{in}}$$

4. Tối thiểu hóa

$$D = A \oplus B \oplus C_{in}$$

$$C_{out} = \bar{A}C_{in} + \bar{A}B + BC_{in} = C_{in} \overline{(A \oplus B)} + \bar{A}B$$

5. Thực hiện hàm



→ Có thể thực hiện bằng bộ bán trừ

Bài tập 7.2

Từ bài tập 7.1 hãy xây dựng:

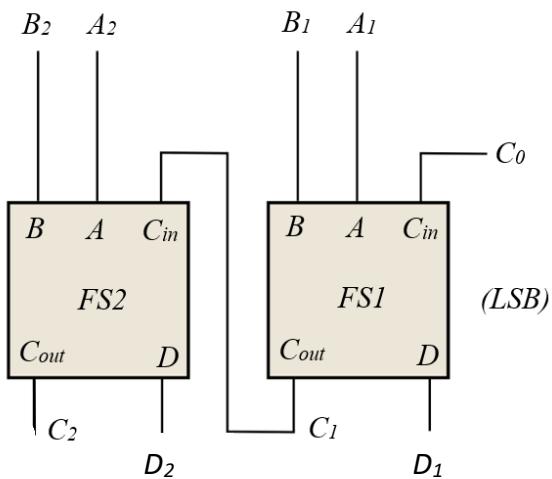
- Bộ trừ 2 số 2 bit.
- Bộ trừ 2 số 4 bit.

a) Bộ trừ 2 số 2 bit

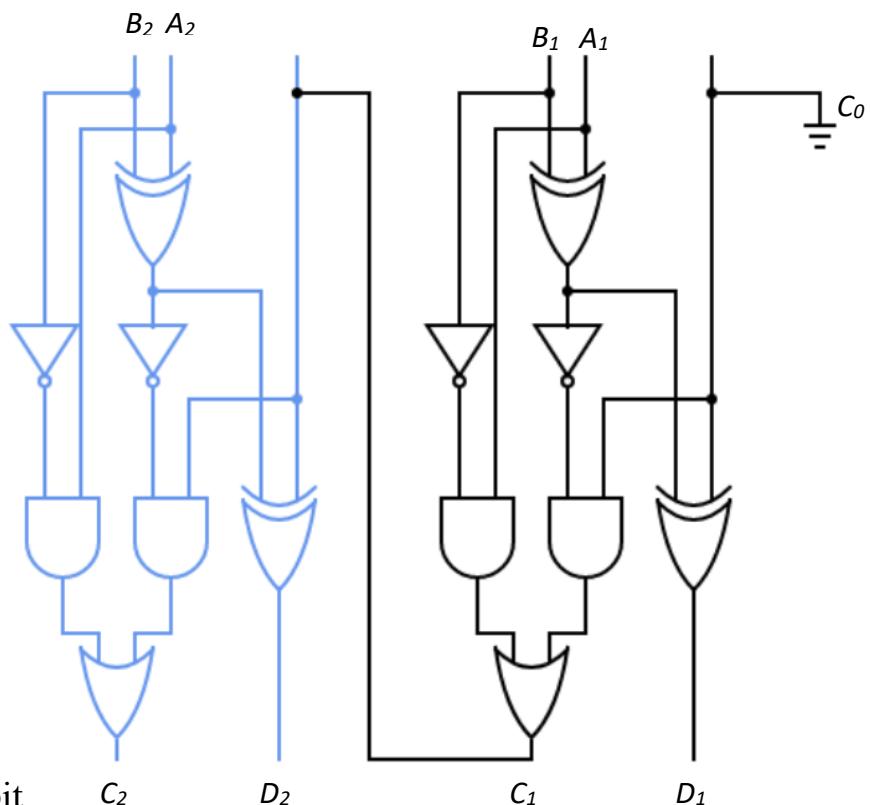
1. Yêu cầu bài toán:

- Bộ trừ 2 số nhị phân 2 bit, kết quả ra 1 số nhị phân 3 bit

- Sơ đồ khói:



2. Thực hiện hàm

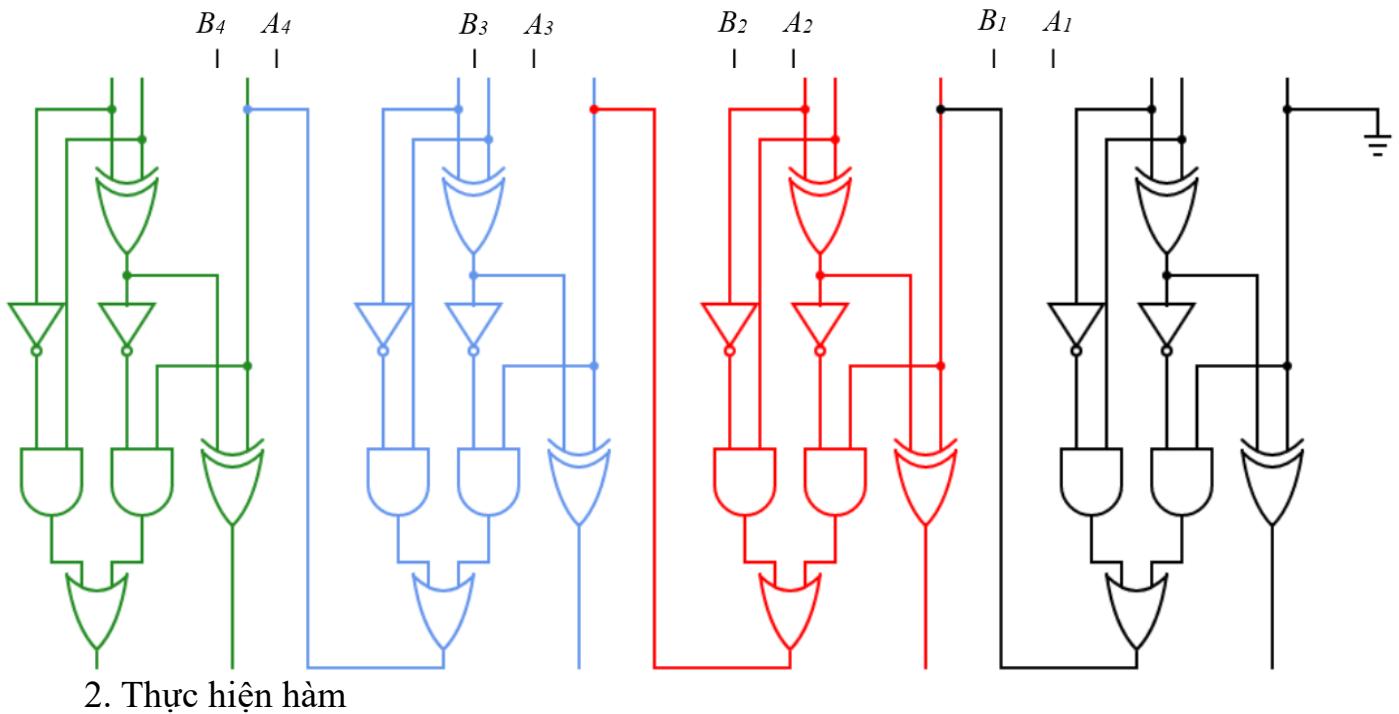


b) Bộ trừ 2 số 4 bit

1. Yêu cầu bài toán:

- Bộ trừ 2 số nhị phân 4 bit, kết quả ra 1 số nhị phân 5 bit

- Sơ đồ khối:



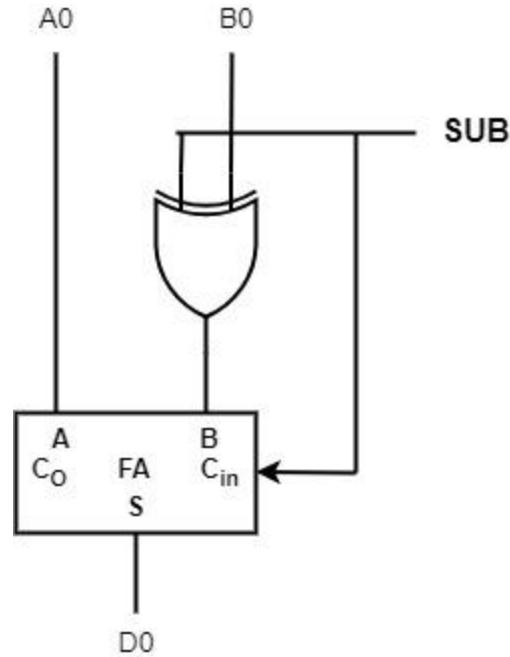
Bài tập 7.3

Từ bài tập 7.1 và 7.2 hãy xây dựng :

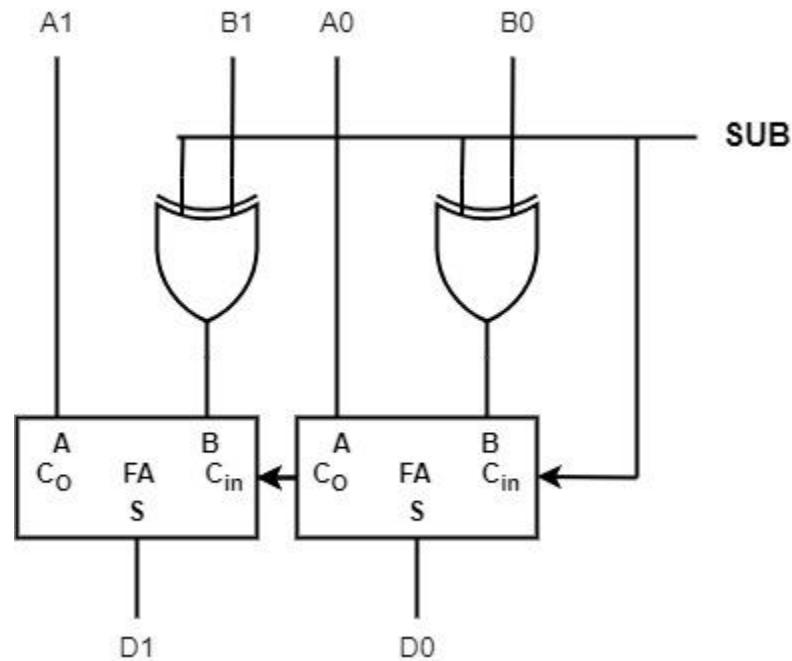
- Bộ trừ cộng 2 số 1 bit
- Bộ trừ cộng 2 số 2 bit
- Bộ trừ cộng 2 số 4 bit

Gợi ý: bộ trừ cộng có thể thực hiện phép cộng và trừ tùy thuộc bit điều khiển

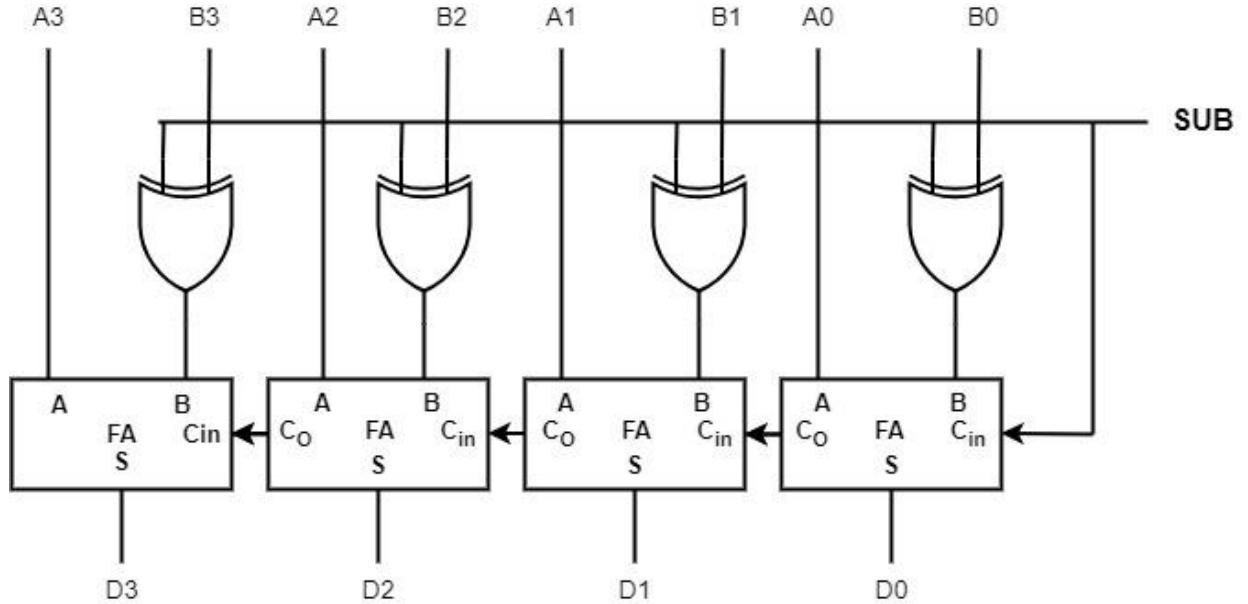
1. Bộ trừ cộng 2 số 1 bit:



2. Bộ cộng trừ 2 số 2 bit:



3. Bộ cộng trừ 2 số 4 bit:



1. $\text{SUB} = 0 :$

- $A + B$

2. $\text{SUB} = 1:$

- $C_{in} = 1$
- $A - B$

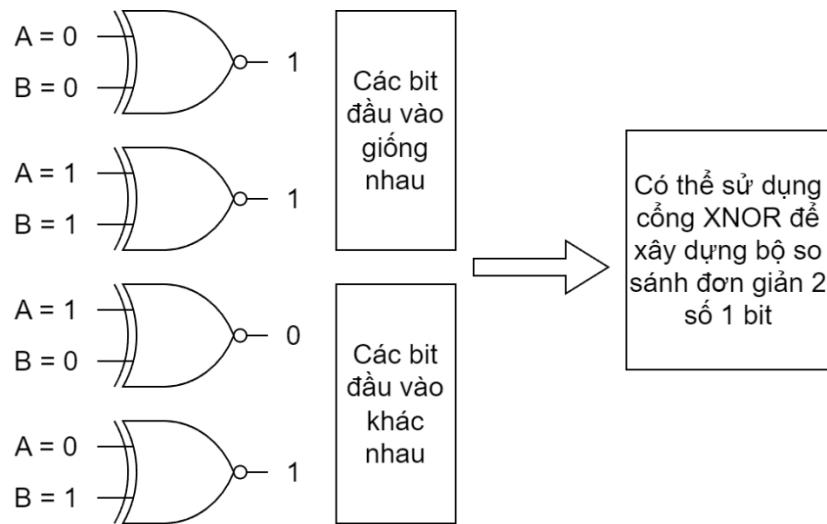
a. Bộ trừ

Bộ so sánh

- Dùng để so sánh 2 số nhị phân và quyết định mối quan hệ của các đại lượng này.
- Có 2 dạng so sánh:
 - So sánh đơn giản: Kết quả so sánh: **Bằng nhau, khác nhau.**
 - So sánh đầy đủ: Kết quả so sánh: **Lớn hơn, nhỏ hơn, bằng nhau.**
- Có 2 loại bộ so sánh:
 - Bộ so sánh đơn giản.
 - Bộ so sánh đầy đủ.

Bộ so sánh đơn giản

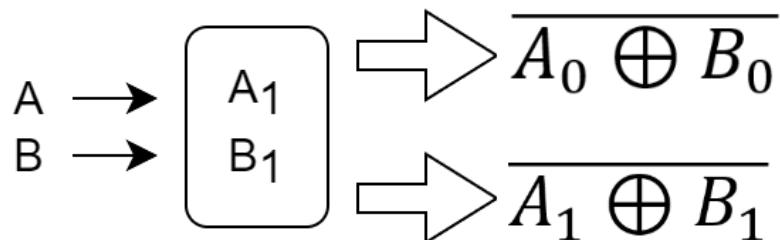
- Bộ so sánh 2 số 1 bit: từ cơ chế hoạt động của công XNOR có:



$$\text{Đầu ra} = \overline{A \oplus B}$$

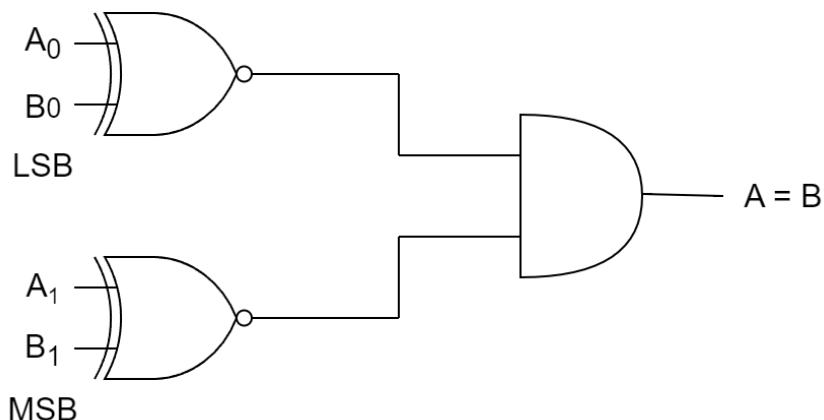
- Bộ so sánh 2 số 2 bit.

- Để so sánh hai số A và B cần so sánh từng cặp bit.
- Xét 2 số A, B 2 bit:



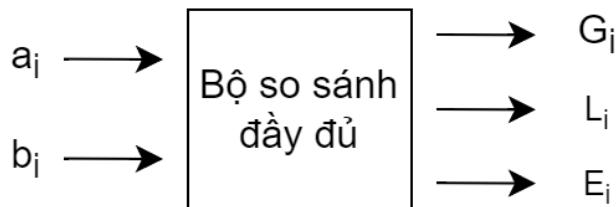
$$\text{Đầu ra} = \overline{A_1 \oplus B_1} \cdot \overline{A_0 \oplus B_0}$$

- QA và B bằng nhau khi và chỉ khi cả 2 cặp bit có kết quả so sánh bằng nhau.
- Sơ đồ mạch:



Bộ so sánh đầy đủ

- Bộ so sánh 2 bit đầy đủ:
 - Đầu vào: 2 bit cần so sánh a_i và b_i .
 - Đầu ra: 3 tín hiệu để báo kết quả lớn hơn, nhỏ hơn, bằng nhau của 2 bit.
 - $a_i > b_i \Leftrightarrow G_i = 1$ còn $E_i, L_i = 0$
 - $a_i < b_i \Leftrightarrow L_i = 1$ còn $E_i, G_i = 0$
 - $a_i = b_i \Leftrightarrow E_i = 1$ còn $L_i, G_i = 0$
 - Sơ đồ khối:



- Bảng thật:

a_i	b_i	G_i	L_i	E_i
0	0	0	0	1
0	1	0	1	0
1	0	1	0	0
1	1	0	0	1

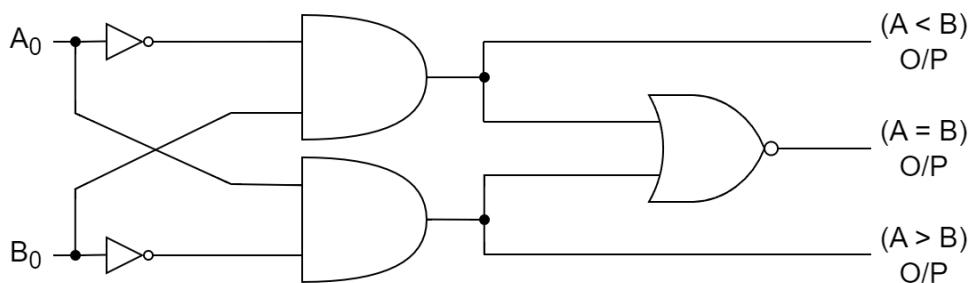
- Biểu diễn đầu ra theo đầu vào:

$$G_i = a_i \cdot \bar{b}_i$$

$$L_i = \bar{a}_i \cdot b_i$$

$$E_i = \overline{a_i \oplus b_i}$$

- Sơ đồ mạch:



- Bộ so sánh đầy đủ 2 số nhị phân 2 bit:
 - So sánh 2 số nhị phân 2 bit A và B như sau:

$$A(A_1 A_0) \quad B(B_1 B_0)$$

- Phân tích: bộ so sánh đầy đủ 2 số nhị phân 2 bit có: 2 cặp bit đầu vào và 3 bit đầu ra E, G, L.
- Đầu ra E, G, L ứng với kết quả:

$$A = B$$

$$A > B$$

$$A < B$$

- Cụ thể:

$$E = 1, G = 0, L = 0 \Rightarrow A = B$$

$$E = 0, G = 1, L = 0 \Rightarrow A > B$$

$$E = 0, G = 0, L = 1 \Rightarrow A < B$$

- Xét trường hợp $A = B$:

$$A = B \Leftrightarrow \begin{cases} A_0 = B_0 \\ A_1 = B_1 \end{cases}$$

- Hàm đầu ra E:

$$E = \overline{A_1 \oplus B_1} \cdot \overline{A_0 \oplus B_0}$$

- Đặt:

$$\begin{cases} x_0 = \overline{A_0 \oplus B_0} \\ x_1 = \overline{A_1 \oplus B_1} \end{cases} \Rightarrow E = x_1 \cdot x_0$$

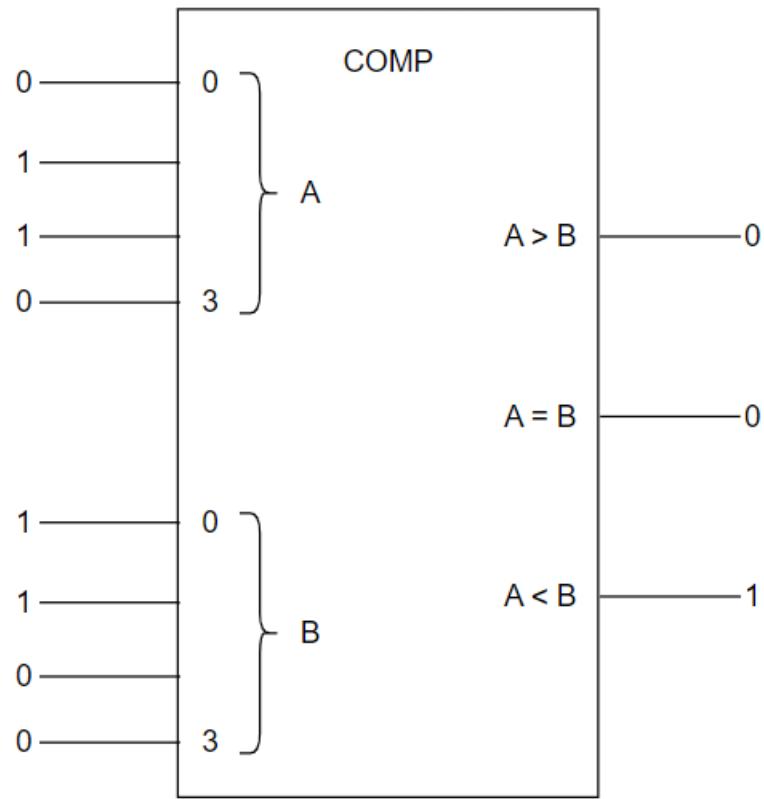
- Xét trường hợp $A > B$:

$$A > B \Leftrightarrow \begin{cases} A_1 > B_1 \\ A_1 = B_1, A_0 > B_0 \\ G = A_1 \cdot \overline{B_1} + x_1 \cdot A_0 \cdot \overline{B_0} \end{cases}$$

- Xét trường hợp $A < B$:

$$A < B \Leftrightarrow \begin{cases} A_1 < B_1 \\ A_1 = B_1, A_0 < B_0 \\ L = \overline{A_1} \cdot B_1 + x_1 \cdot \overline{A_0} \cdot B_0 \end{cases}$$

Ví dụ 7.1 : Tìm giá trị đầu ra của bộ so sánh



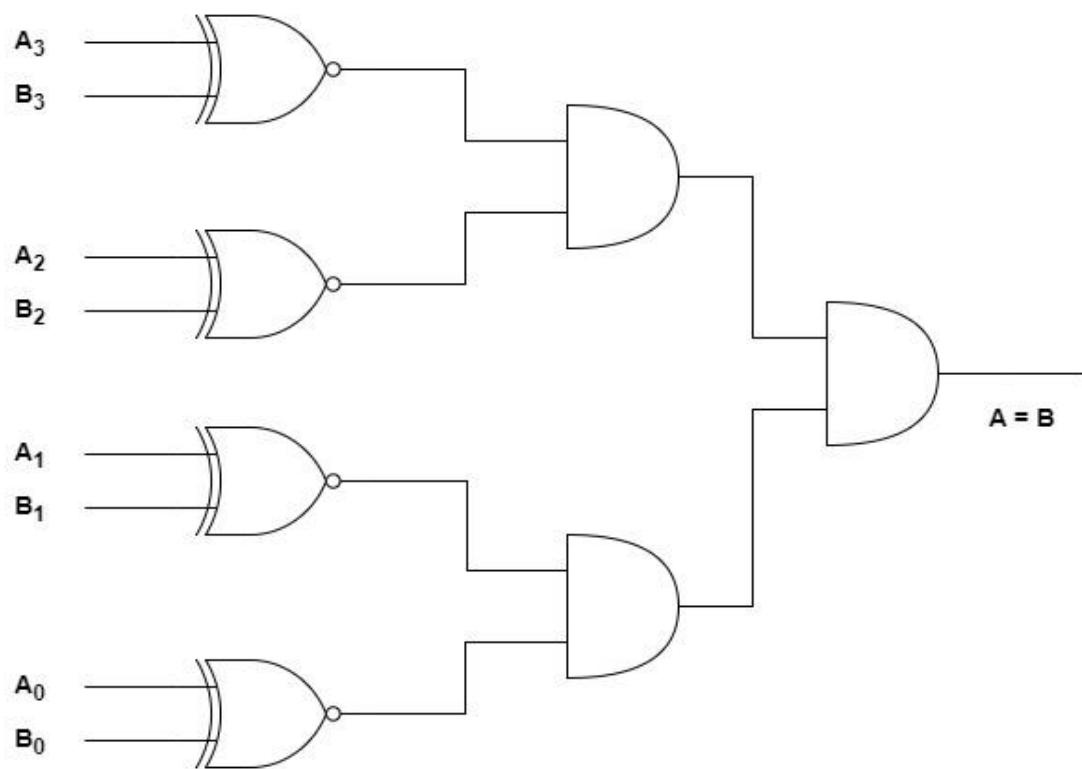
Bài tập 7.4

Xây dựng bộ so sánh đơn giản 2 số 4 bit.

Bộ cộng 2 số 4 bit $A_3A_2A_1A_0 - B_3B_2B_1B_0$

- $(A_3, B_3) \rightarrow \overline{A_3 \oplus B_3}$
- $(A_2, B_2) \rightarrow \overline{A_2 \oplus B_2}$
- $(A_1, B_1) \rightarrow \overline{A_1 \oplus B_1}$
- $(A_0, B_0) \rightarrow \overline{A_0 \oplus B_0}$

Output: $\overline{A_3 \oplus B_3} \cdot \overline{A_2 \oplus B_2} \cdot \overline{A_1 \oplus B_1} \cdot \overline{A_0 \oplus B_0}$

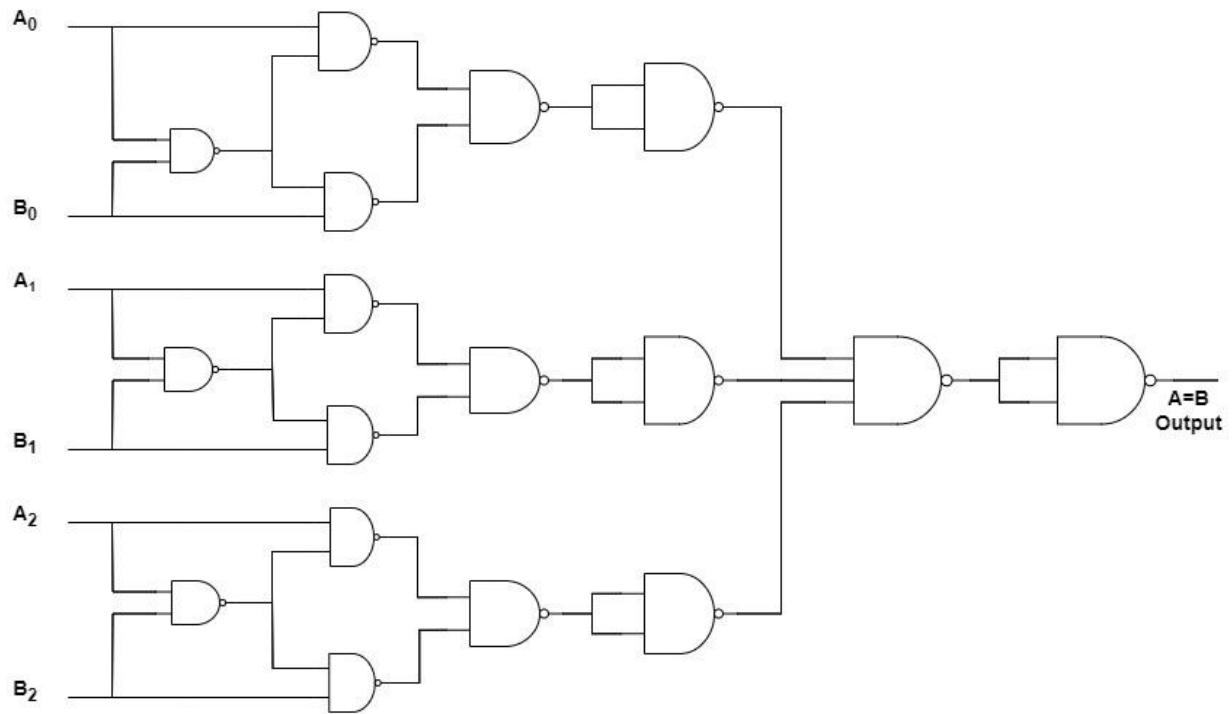


Bài tập 7.5

Thiết kế bộ so sánh 2 số nhị phân 3 bit với đầu ra ở mức cao khi hai số 3 bit bằng nhau, chỉ sử dụng cổng NAND.

$$\text{Output: } \overline{A_2 \oplus B_2} \cdot \overline{A_1 \oplus B_1} \cdot \overline{A_0 \oplus B_0}$$

Output = 1 → 2 số bằng nhau

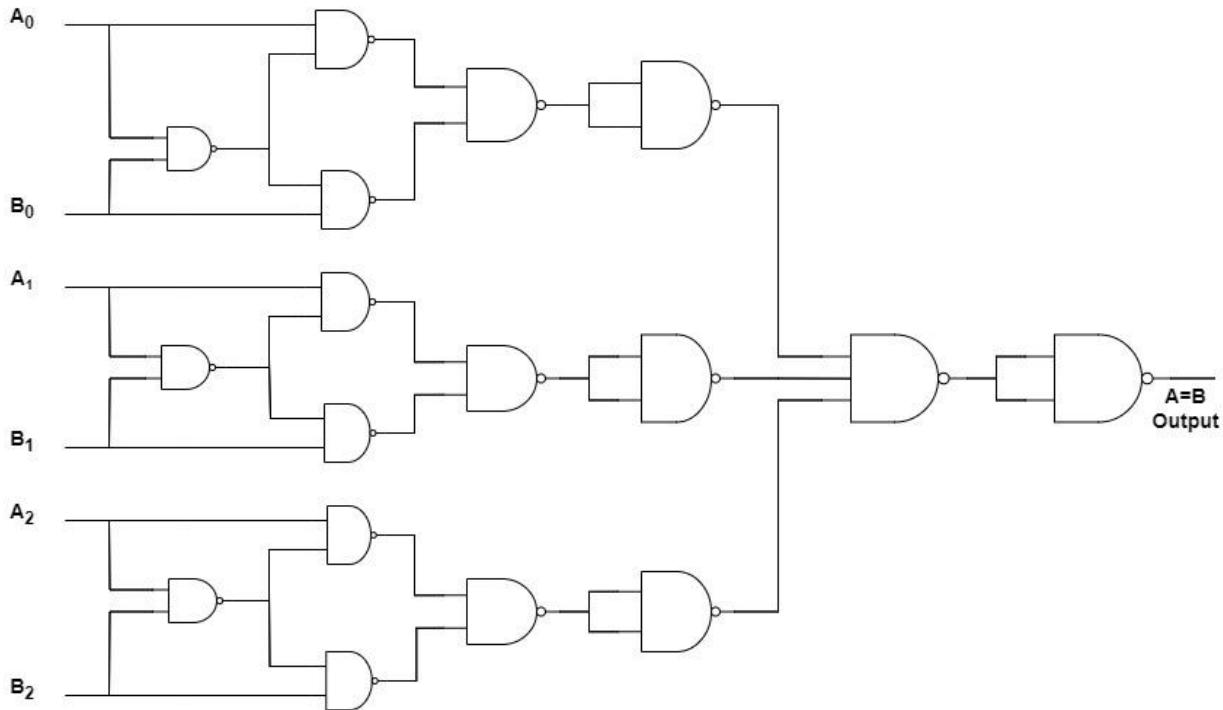


Bài tập 7.6

Thiết kế bộ so sánh 2 số nhị phân 3 bit với đầu ra ở mức cao khi hai số 3 bit bằng nhau, chỉ sử dụng công NAND.

$$\text{Output: } \overline{A_2 \oplus B_2} \cdot \overline{A_1 \oplus B_1} \cdot \overline{A_0 \oplus B_0}$$

Output = 1 \rightarrow 2 số bằng nhau



. Bộ ghép kênh – Bộ phân kênh

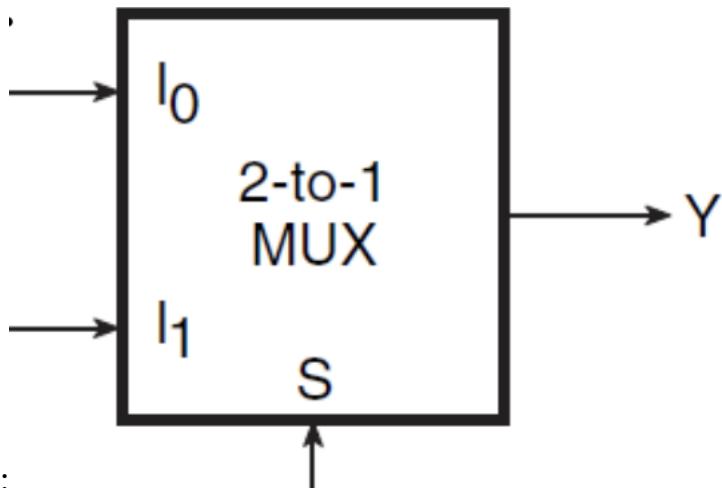
Bộ ghép kênh (chọn kênh)

- MultiPlexor - MUX/data selector: Là một thiết bị cho phép tín hiệu số từ nhiều nguồn khác nhau được truyền qua một đường truyền đến một đích chung.
- Các bộ ghép kênh có nhiều đầu vào và 1 đầu ra duy nhất.
- Còn được gọi là bộ chọn dữ liệu, có chức năng chọn 1 tín hiệu trong nhiều tín hiệu đầu vào để đưa ra đầu ra.
- Bao gồm:
- MUX 2-1
- MUX 4-1
- MUX 8-1
- MUX 16-1
- MUX $2^n - 1$ với n đầu vào điều khiển
- Ứng dụng MUX:
- Sử dụng MUX $2^n - 1$ thiết kế các hàm lôgic n biến hoặc $(n + 1)$ biến
- Bộ chuyển đổi song song - nối tiếp

- MUX nhiều tầng

Bộ ghép kênh 2-1

- Bộ ghép kênh 2-1 có 2 đầu vào và một đầu ra.



- Ký hiệu:
- Hàm đầu ra: $Y = \bar{S}I_0 + SI_1$
- Khi thiết kế bộ chọn kênh, cần sử dụng thêm tín hiệu chọn S để quyết định đưa tín hiệu đầu vào nào ra đầu ra.
- Bảng thật:

S	Y
0	I_0
1	I_1

Bộ ghép kênh 2-1 với đầu vào điều khiển

- Trong một số trường hợp, người ta cần thêm 1 đầu điều khiển để kích hoạt bộ ghép kênh như sau:

S	EN	Y
X	0	0
0	1	I_0

$$\begin{array}{c|c|c} & 1 & \\ \hline & 1 & I_1 \end{array}$$

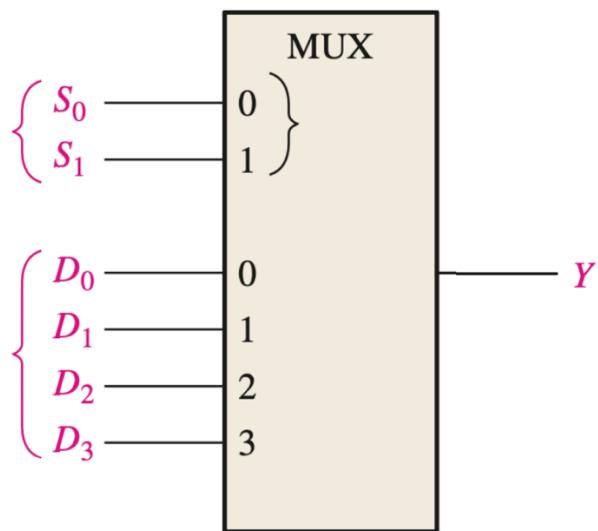
- Hàm đầu ra:

$$Y = \text{EN} (\overline{SI_0} + SI_1)$$

- Sơ đồ khối:

Bộ ghép kênh 4-1

- Bộ ghép kênh 4-1 có 4 đầu vào và 1 đầu ra:



- Với 4 đầu vào, cần có 2 tín hiệu chọn kênh như sau:

S_1	S_0	Input Selected
0	0	D_0
0	1	D_1
1	0	D_2
1	1	D_3

- Hàm đầu ra:

$$Y = D_0 \bar{S}_1 \bar{S}_0 + D_1 \bar{S}_1 S_0 + D_2 S_1 \bar{S}_0 + D_3 S_1 S_0$$

$$Y = \bar{S}I_0 + SI_1$$

Bộ MUX nhiều tầng

- Trường hợp số lượng đầu vào IC của bộ MUX không đáp ứng được nhu cầu mong muốn, có thể ghép một số bộ MUX để tạo ra một bộ MUX có số lượng đầu vào lớn hơn
- Nếu số lượng đầu vào cho phép 1IC là 2^n , số lượng đầu vào mong muốn là 2^N , số lượng MUX cần sử dụng là 2^{N-n}
- Kết nối các bit nhỏ nhất của các đầu vào lựa chọn với nhau.
- Các bit còn lại của đầu vào lựa chọn được sử dụng để quyết định bật tắt các IC.
- Đầu ra của các bộ MUX được OR với nhau để cho ra kết quả cuối cùng.

Bộ phân kenh

- DeMultiPlexor - DeMUX
- Bộ phân kenh thực hiện các chức năng ngược với bộ ghép kenh.
- Về mặt chức năng, bộ phân kenh chuyển thông tin từ 1 đầu vào ra các đầu ra khác nhau.
- Còn được gọi là bộ phân phối dữ liệu.
- Bộ phân kenh cơ bản có 1 đầu vào và 2^n đầu ra

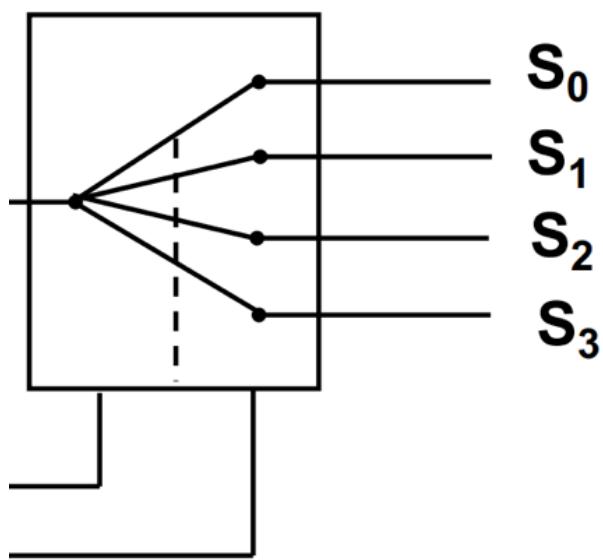
Bộ phân kenh 1-4

- Bộ phân kenh 1-4 có 1 đầu vào và 4 đầu ra.
- Khi thiết kế bộ phân kenh, cần sử dụng tín hiệu lựa chọn để quyết định đưa tín hiệu đầu vào đến tín hiệu đầu ra nào.
- Bảng thật:

C_1	C_0	S_0	S_1	S_2	S_3
0	0	E	0	0	0

0	1	0	E	0	0
1	0	0	0	E	0
1	1	0	0	0	E

- Sơ đồ khối:



- Hàm đầu ra:

$$S_0 = \bar{C}_1 \bar{C}_0 E$$

$$S_2 = C_1 \bar{C}_0 E$$

$$S_1 = \bar{C}_1 C_0 E$$

$$S_3 = C_1 C_0 E$$

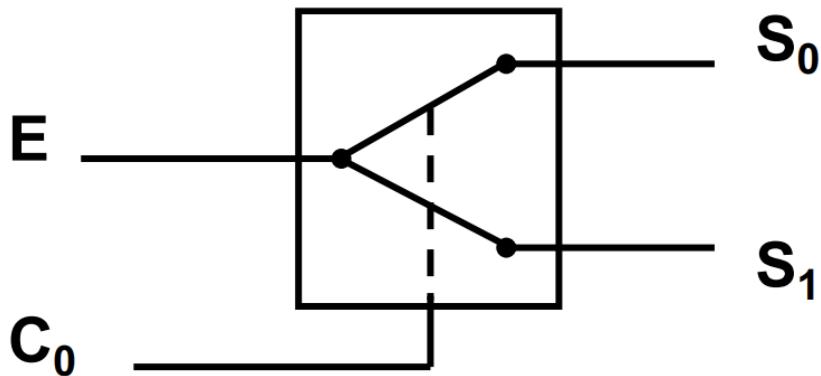
Bộ phân kênh 1-2

- Bộ phân kênh 1-2 có 1 đầu vào và 2 đầu ra.
- Khi thiết kế bộ phân kênh, cần sử dụng tín hiệu lựa chọn để quyết định đưa tín hiệu đầu vào đến tín hiệu đầu ra nào.
- Bảng thật:

C_0	S_0	S_1
-------	-------	-------

0	E	0
1	0	E

- Sơ đồ khôi:



- Hàm đầu ra:

$$S_0 = \bar{C}_0 E$$

$$S_1 = C_0 E$$

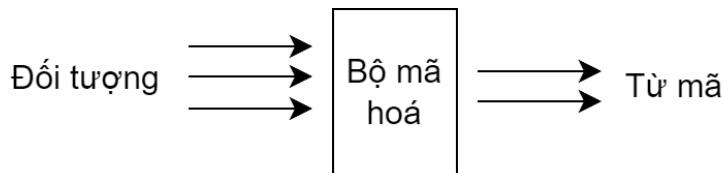
7.2.3. Bộ mã hóa – Bộ giải mã

Bộ mã hóa

- Mã hóa là việc sử dụng ký hiệu để **biểu diễn đặc trưng** cho một đối tượng nào đó.
- Ký hiệu tương ứng với một đối tượng được gọi là “**tùy mã**”.
- Ví dụ:
 - Bảng thật:

Đối tượng	Tùy mã thập phân	Tùy mã nhị phân
A	0	00
B	1	01
C	2	10
D	3	11

- Bộ mã hoá cũng là một bộ ghép kên với 2^n (hoặc ít hơn) đầu vào và n đầu ra.
- Thực hiện việc mã hoá các tín hiệu tương ứng với các đối tượng thành các từ mã nhị phân.
 - Sơ đồ:

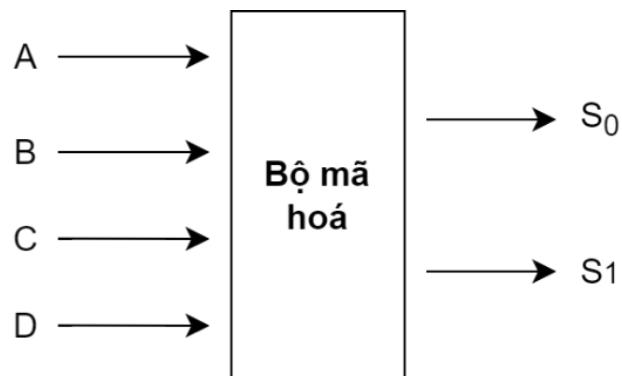


Ví dụ 7.2: Thiết kế bộ mã hoá 8 – 3

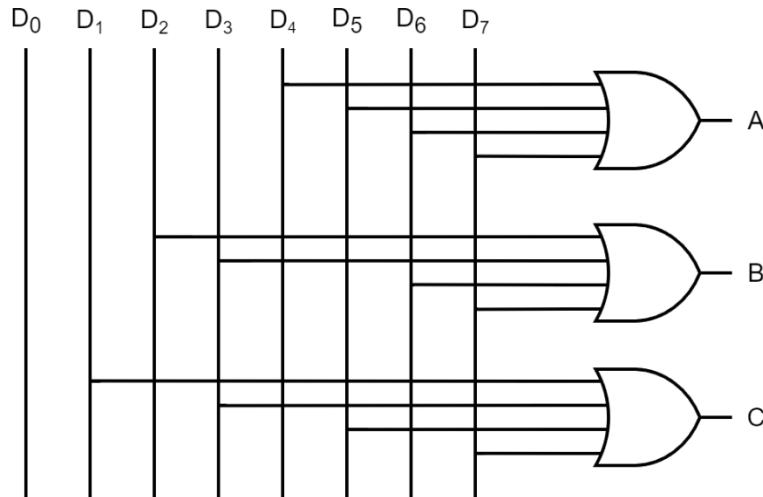
- Bảng thật:

Đối tượng	Từ mã nhị phân
A	00
B	01
C	10
D	11

- Sơ đồ:



- Sơ đồ mạch:



Bộ mã hoá ưu tiên

- Là một dạng thực tế của bộ mã hoá.
- Mỗi đầu vào được gán cho một độ ưu tiên
- Khi có nhiều đầu vào thì đầu vào có độ ưu tiên cao nhất sẽ được mã hoá.

Ví dụ 7.3

Đầu vào và ra tích cực ở mức cao

Độ ưu tiên cao hơn dành cho các bit ở vị trí cao

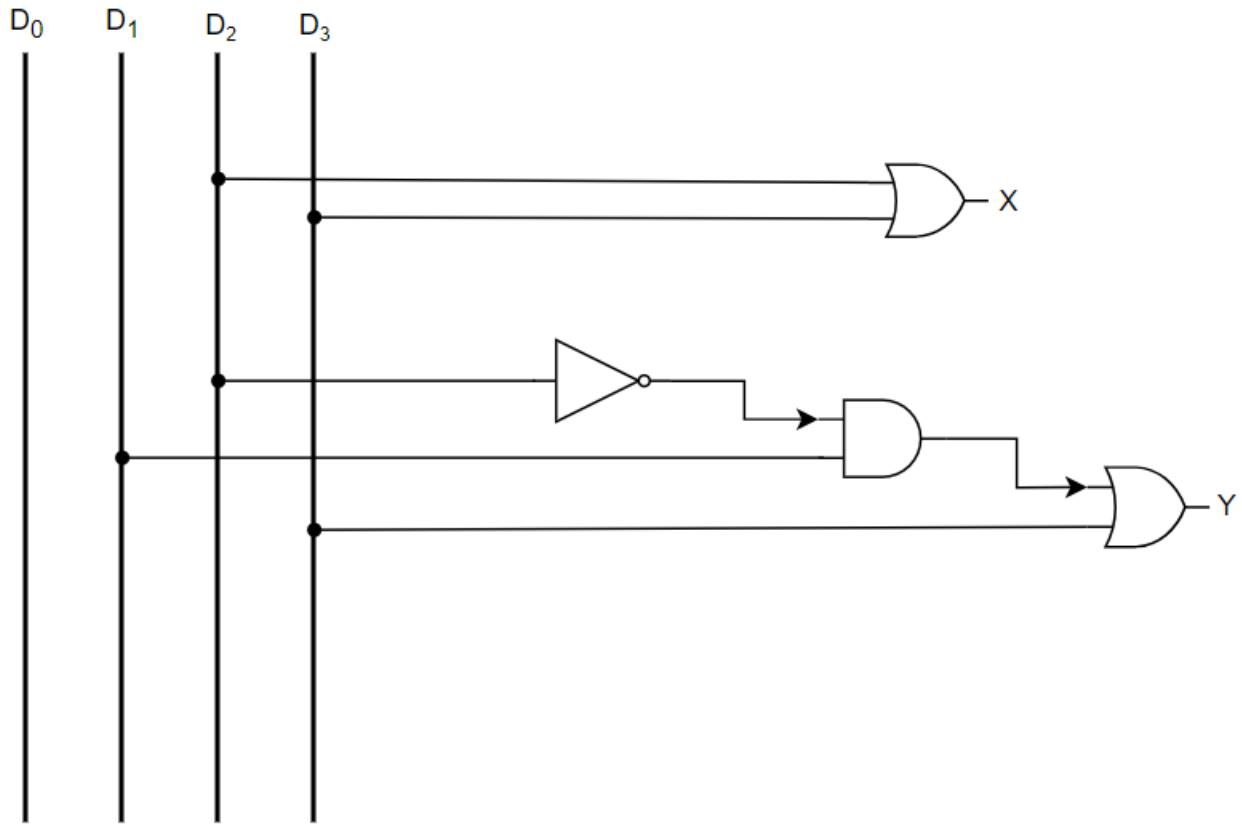
Bảng thật:

D ₀	D ₁	D ₂	D ₃	X	Y
1	0	0	0	0	0
X	1	0	0	0	1
X	X	1	0	1	0
X	X	X	1	1	1

Hàm đầu ra:

$$X = D_2 \cdot \overline{D_3} + D_3 = D_2 + D_3$$

$$Y = D_1 \cdot \overline{D_2} \cdot \overline{D_3} + D_3 = D_1 \cdot \overline{D_2} + D_3$$



Bài tập 7.7

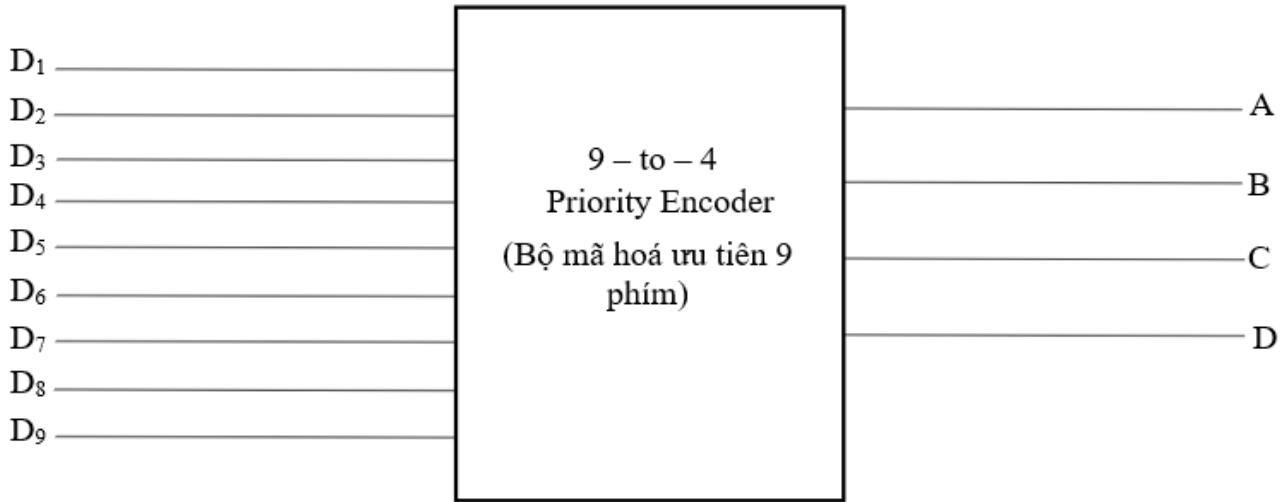
- Thiết kế bộ mã hóa cho một bàn phím gồm có 9 phím với giả thiết trong một thời điểm chỉ có duy nhất 1 phím được nhấn.
- Mã hóa bàn phím:
 - Mỗi phím được gán một từ mã khác nhau.
 - Khi một phím được nhấn, bộ mã hóa sẽ cho ra đầu ra là từ mã tương ứng đã gán cho phím đó.

Sơ đồ khôi:

- Một bộ 9 phím, phải sử dụng 4 bit để mã hóa. Nên sẽ có 9 đầu vào và 4 đầu ra.

Mã hóa ưu tiên:

- Nếu 2 hoặc nhiều phím nhấn cùng một lúc, thì bộ mã hóa chỉ coi như 1 phím được nhấn, ưu tiên phím có mã cao nhất.



Bảng chân lý:

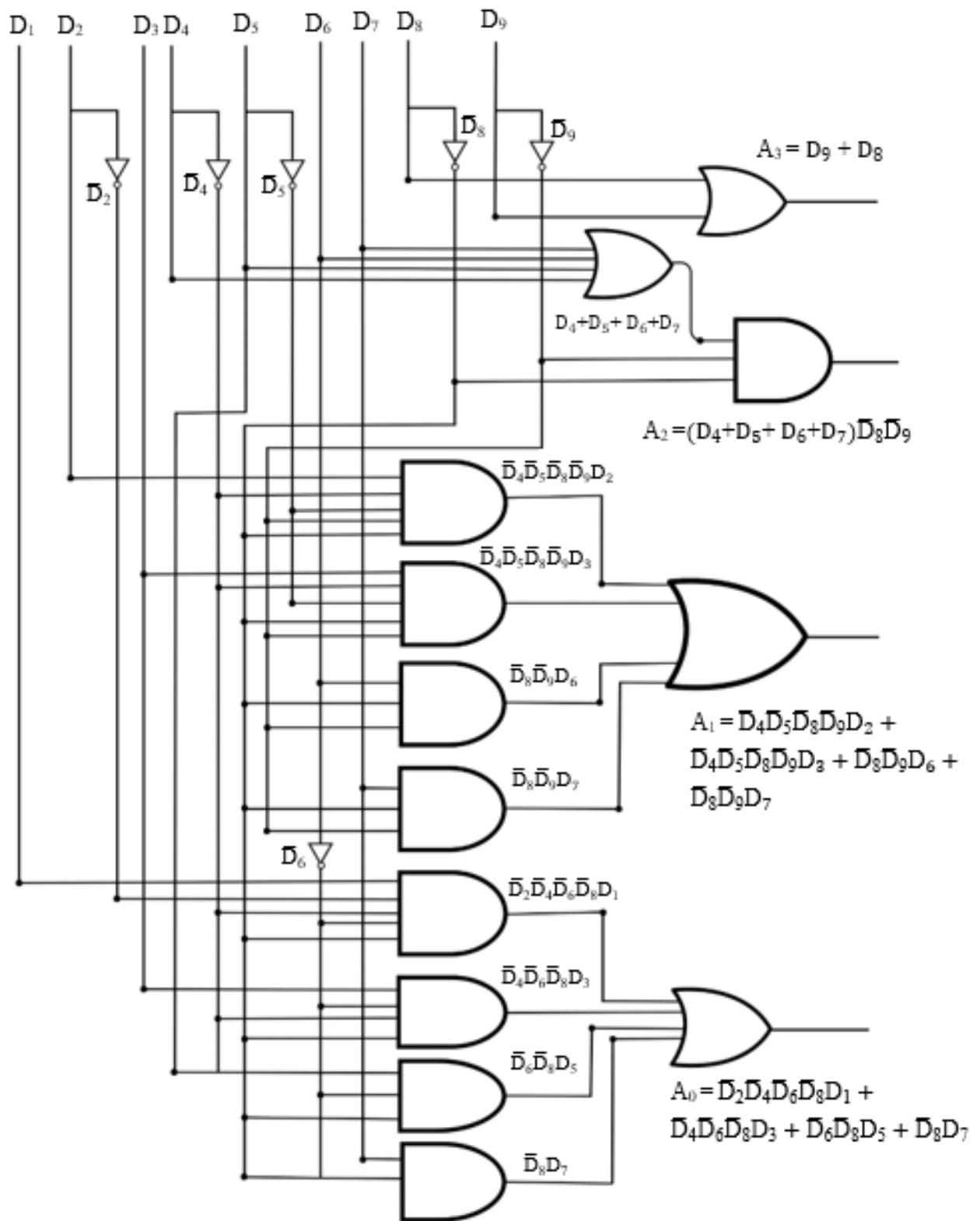
D_1	D_2	D_3	D_4	D_5	D_6	D_7	D_8	D_9	A_0	A_1	A_2	A_3
X	X	X	X	X	X	X	X	1	1	0	0	1
X	X	X	X	X	X	X	1	0	1	0	0	0
X	X	X	X	X	X	1	0	0	0	1	1	1
X	X	X	X	X	1	0	0	0	0	1	1	0
X	X	X	X	1	0	0	0	0	0	1	0	1
X	X	X	1	0	0	0	0	0	0	1	0	0
X	X	1	0	0	0	0	0	0	0	0	1	1
X	1	0	0	0	0	0	0	0	0	0	1	0
1	0	0	0	0	0	0	0	0	0	0	0	1

$$A_3 = D_9 + D_8 \bar{D}_9 = D_9 + D_8$$

$$A_2 = \bar{D}_8 \bar{D}_9 D_7 + \bar{D}_7 \bar{D}_8 \bar{D}_9 D_6 + \bar{D}_6 \bar{D}_7 \bar{D}_8 \bar{D}_9 D_5 + \bar{D}_5 \bar{D}_6 \bar{D}_7 \bar{D}_8 \bar{D}_9 D_4$$

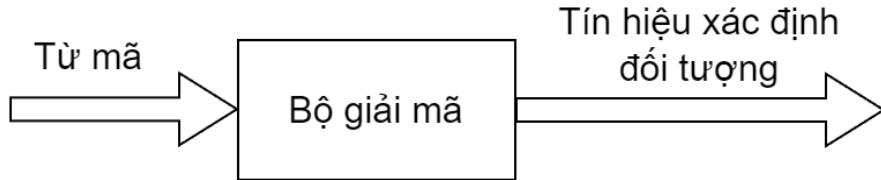
$$A_1 = \bar{D}_8 \bar{D}_9 D_7 + \bar{D}_7 \bar{D}_8 \bar{D}_9 D_6 + \bar{D}_4 \bar{D}_5 \bar{D}_6 \bar{D}_7 \bar{D}_8 \bar{D}_9 D_3 + \bar{D}_3 \bar{D}_4 \bar{D}_5 \bar{D}_6 \bar{D}_7 \bar{D}_8 \bar{D}_9 D_2$$

$$A_0 = D_9 + \bar{D}_8 \bar{D}_9 D_7 + \bar{D}_6 \bar{D}_7 \bar{D}_8 \bar{D}_9 D_5 + \bar{D}_4 \bar{D}_5 \bar{D}_6 \bar{D}_7 \bar{D}_8 \bar{D}_9 D_3 + \\ \bar{D}_2 \bar{D}_3 \bar{D}_4 \bar{D}_5 \bar{D}_6 \bar{D}_7 \bar{D}_8 \bar{D}_9 D_1$$

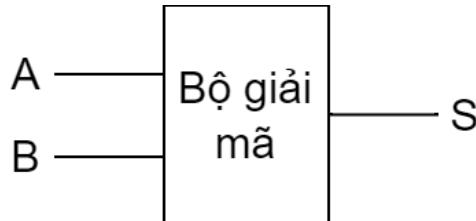


Bộ giải mã:

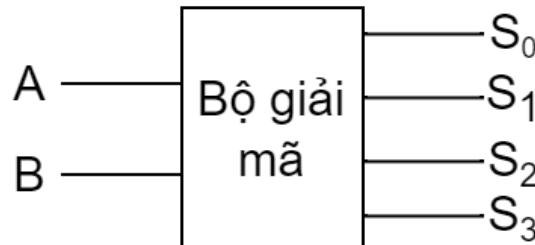
- Bộ giải mã thực hiện chức năng ngược với bộ mã hóa.
- Cung cấp thông tin ở đầu ra khi đầu vào xuất hiện tổ hợp các biến nhị phân ứng với 1 hay nhiều từ mã đã được chọn.
- Từ từ mã xác định được tín hiệu tương ứng với đối tượng đã mã hóa



- Giải mã cho 1 từ mã:
 - Nguyên lý: ứng với một tổ hợp cần giải mã ở đầu vào thì đầu ra bằng 1, các tổ hợp đầu vào còn lại, đầu ra bằng 0.
 - VD: $S = 1$ nếu $(AB) = (10)$, $S = 0$, nếu $(AB) \neq (10)$.



- Giải mã cho toàn bộ mã:
 - Nguyên lý: ứng với một tổ hợp nào đó ở đầu vào thì 1 trong các đầu ra bằng 1, các đầu ra còn lại bằng 0.

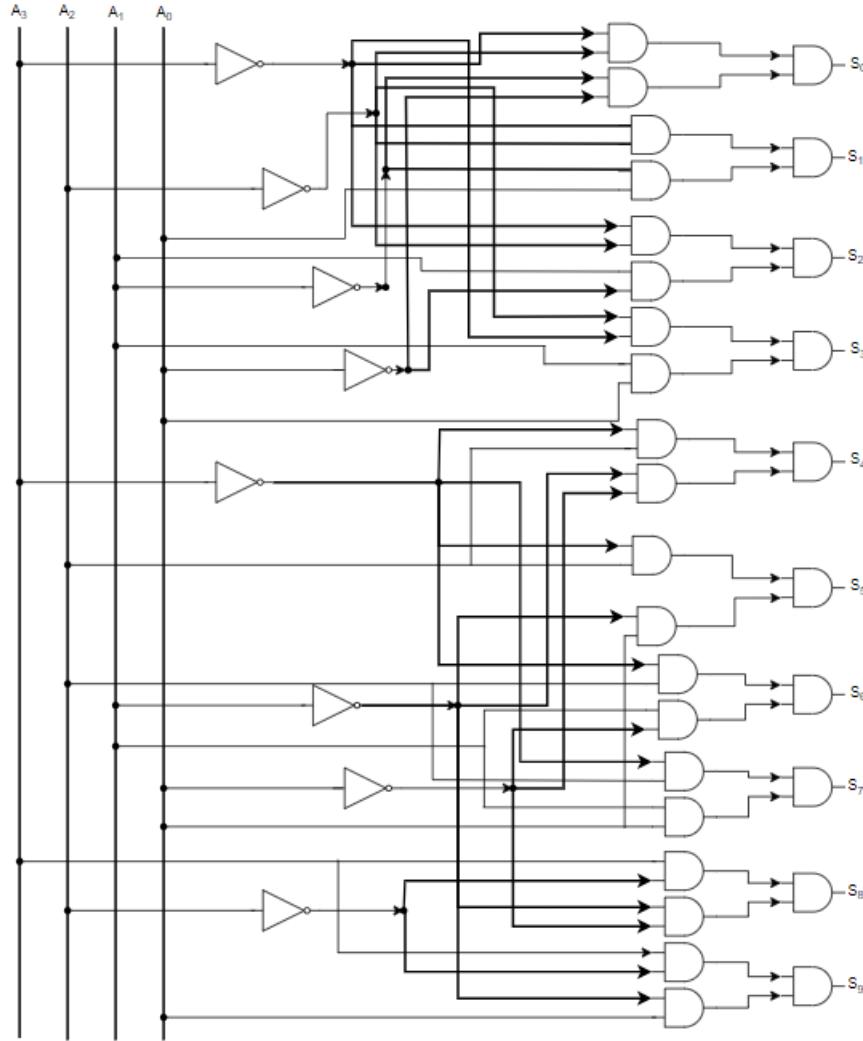


Ví dụ 7.4: Thiết kế bộ giải mã BCD

Các hàm giải mã:

Số thập phân	Mã BCD					Hàm giải mã
	A ₃	A ₂	A ₁	A ₀		
0	0	0	0	0		$\overline{A_3} \overline{A_2} \overline{A_1} \overline{A_0}$

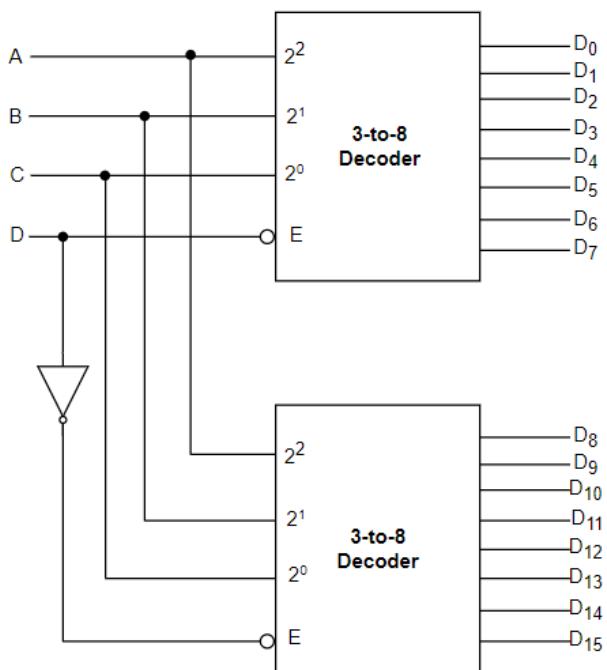
1	0	0	0	1	$\overline{A_3} \overline{A_2} \overline{A_1} A_0$
2	0	0	1	0	$\overline{A_3} \overline{A_2} A_1 \overline{A_0}$
3	0	0	1	1	$\overline{A_3} \overline{A_2} A_1 A_0$
4	0	1	0	0	$\overline{A_3} A_2 \overline{A_1} \overline{A_0}$
5	0	1	0	1	$\overline{A_3} A_2 \overline{A_1} A_0$
6	0	1	1	0	$\overline{A_3} A_2 A_1 \overline{A_0}$
7	0	1	1	1	$\overline{A_3} A_2 A_1 A_0$
8	1	0	0	0	$A_3 \overline{A_2} \overline{A_1} \overline{A_0}$
9	1	0	0	1	$A_3 \overline{A_2} \overline{A_1} A_0$



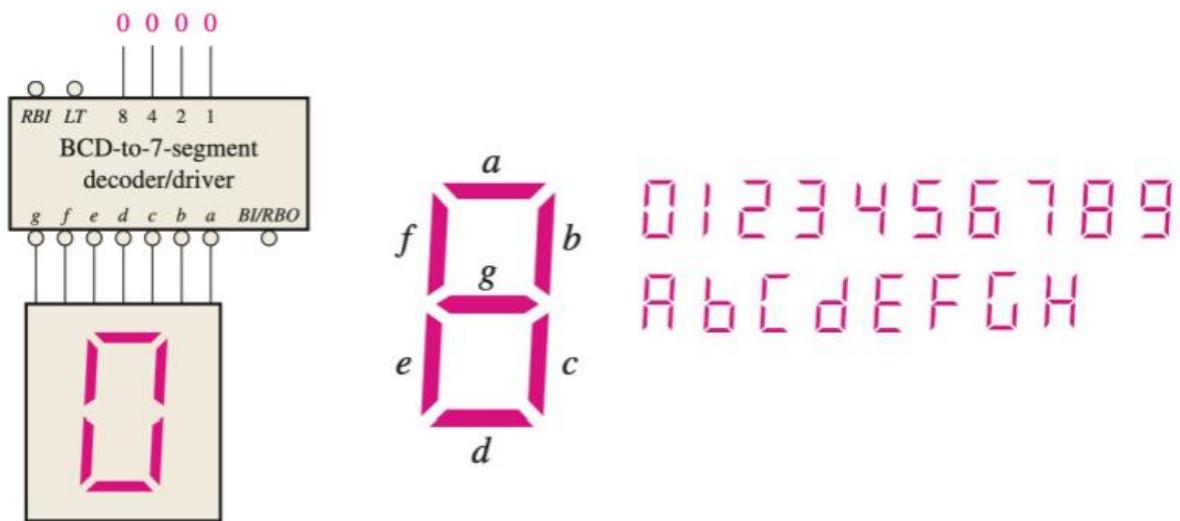
Bộ giải mã nhiều tầng

- Trường hợp số lượng đầu vào và đầu ra của bộ giải mã không đáp ứng được nhu cầu mong muốn, có thể ghép một số bộ giải mã để tạo ra một bộ giải mã có số lượng đầu vào và đầu ra lớn hơn.
- Nếu số lượng đầu vào cho phép 1 IC là 2^n , số lượng đầu vào mong muốn là 2^N , số lượng bộ giải mã cần sử dụng là 2^{N-n} .
- Kết nối các bit nhỏ nhất của các đầu vào với nhau.
- Các bit còn lại của đầu vào lựa chọn được sử dụng để quyết định bật tắt các IC.
- Đầu ra của các bộ giải mã được ghép lại với nhau thành đầu ra cuối cùng.

Ví dụ 7.5: Xây dựng bộ giải mã 4-16 sử dụng 2 bộ giải mã 3-8 có đầu vào tích cực ở mức thấp.



Bài tập 7.7: Thiết kế bộ giải mã BCD – LED 7 thanh như sau:

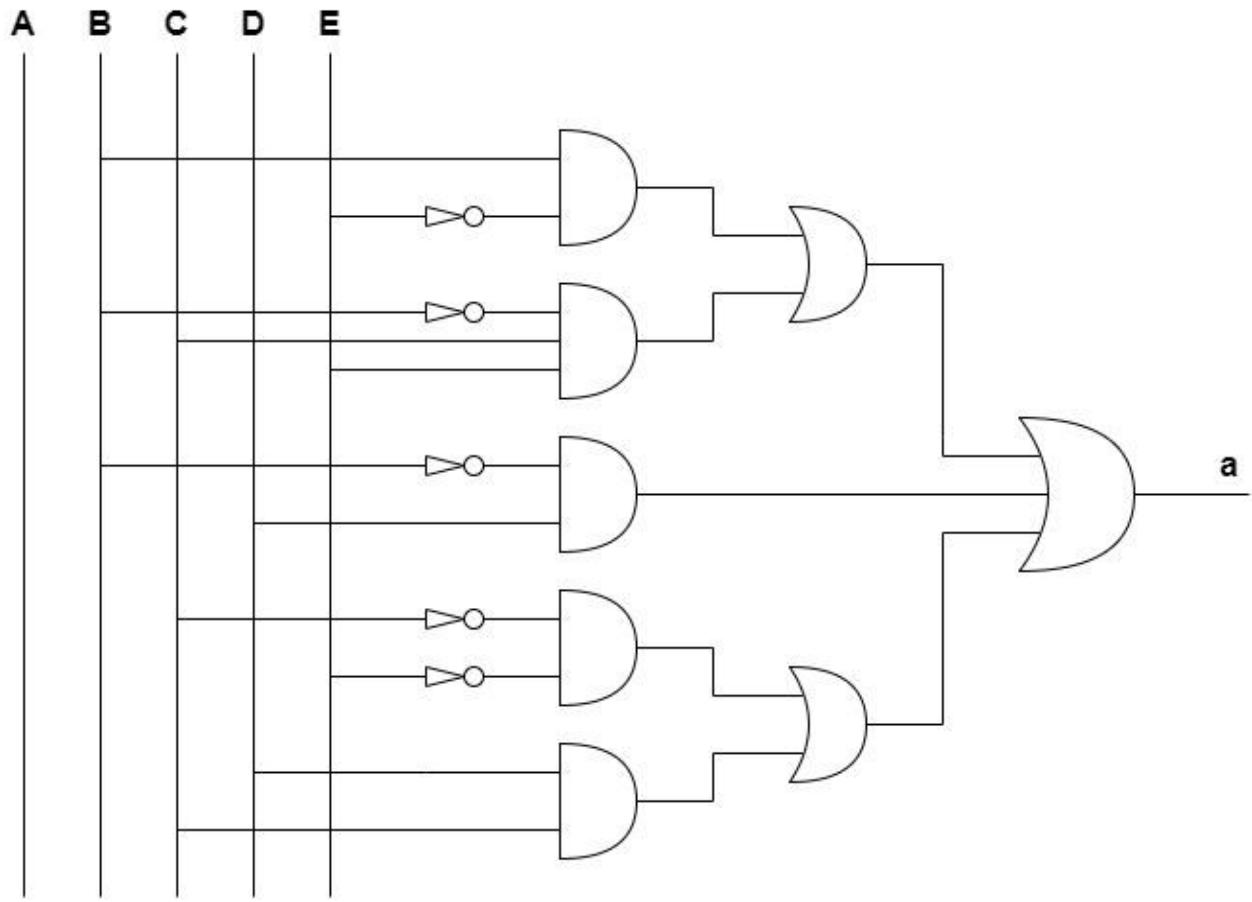


- Bảng thật

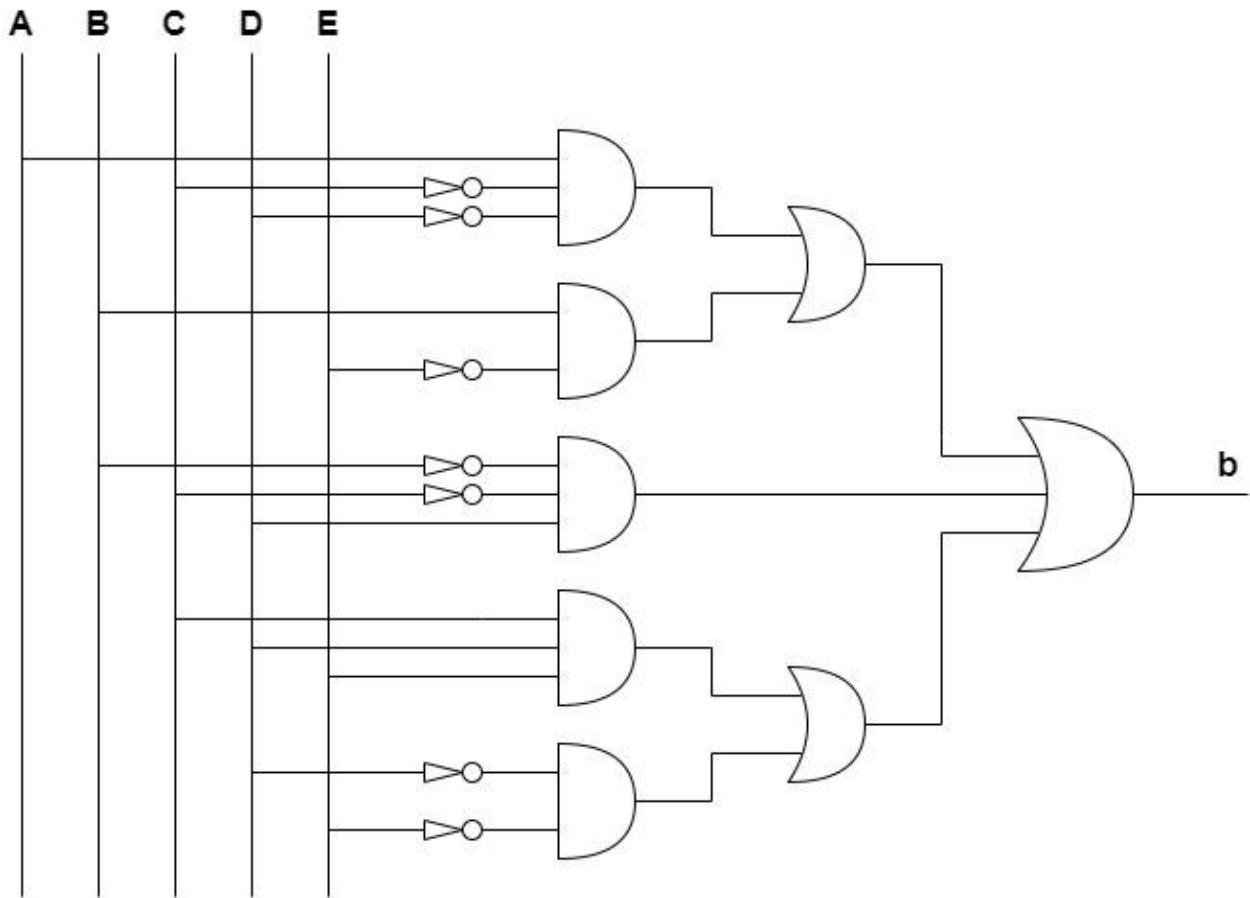
Hạng tích	Đầu vào					Mã hóa						
	A	B	C	D	E	a	b	c	d	e	f	g
0	0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	0	1	0	1	1	0	0	0	0

2	0	0	0	1	0	1	1	0	1	1	0	1
3	0	0	0	1	1	1	1	1	0	0	0	1
4	0	0	1	0	0	0	1	1	0	0	1	1
5	0	0	1	0	1	1	0	1	1	0	1	1
6	0	0	1	1	0	1	0	1	1	1	1	1
7	0	0	1	1	1	1	1	1	0	0	0	0
8	0	1	0	0	0	1	1	1	1	1	1	1
9	0	1	0	0	1	1	1	1	1	0	1	1
A	1	0	0	0	0	1	1	1	0	1	1	1
b	1	0	0	0	1	0	0	1	1	1	1	1
C	1	0	0	1	0	1	0	0	1	1	1	0
d	1	0	0	1	1	0	1	1	1	1	0	1
E	1	0	1	0	0	1	0	0	1	1	1	1
F	1	0	1	0	1	1	0	0	0	1	1	1
G	1	0	1	1	0	1	0	1	1	1	1	0
H	1	0	1	1	1	0	1	1	0	1	1	1

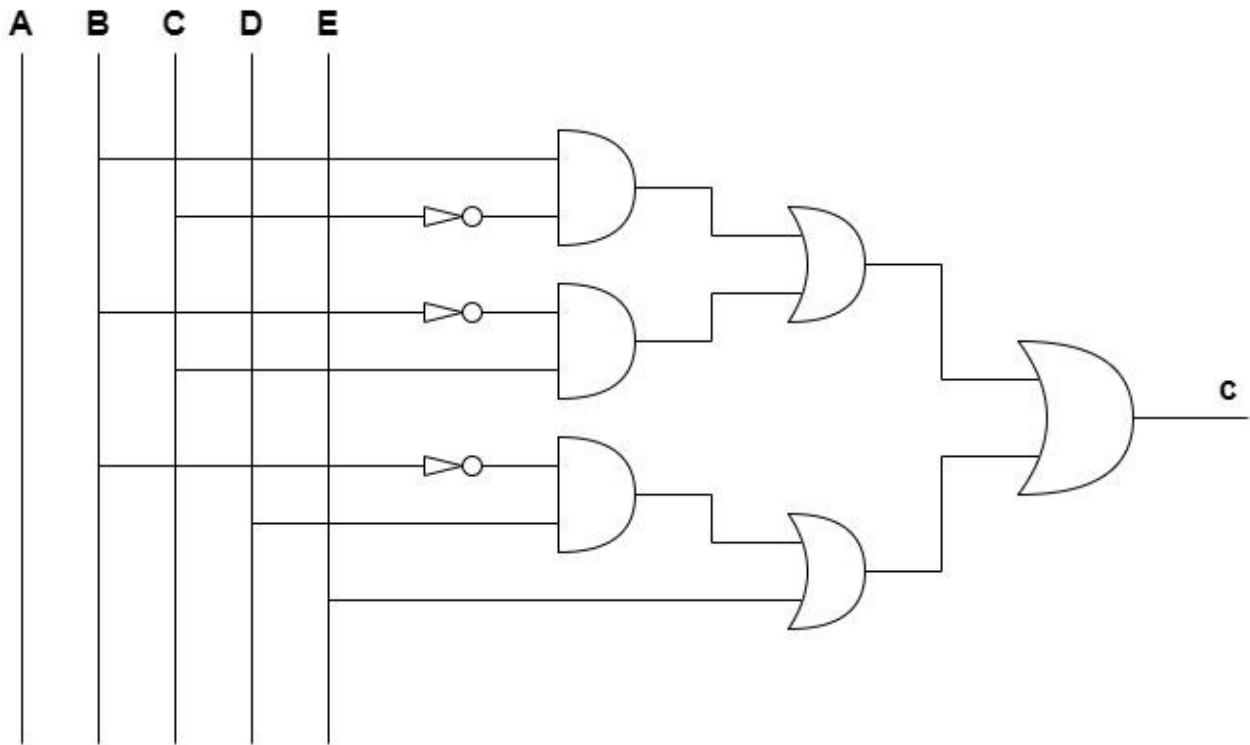
- Hàm rút gọn
 - $a = B\bar{E} + \bar{B}CD + \bar{B}D + \bar{C}\bar{E} + DC$



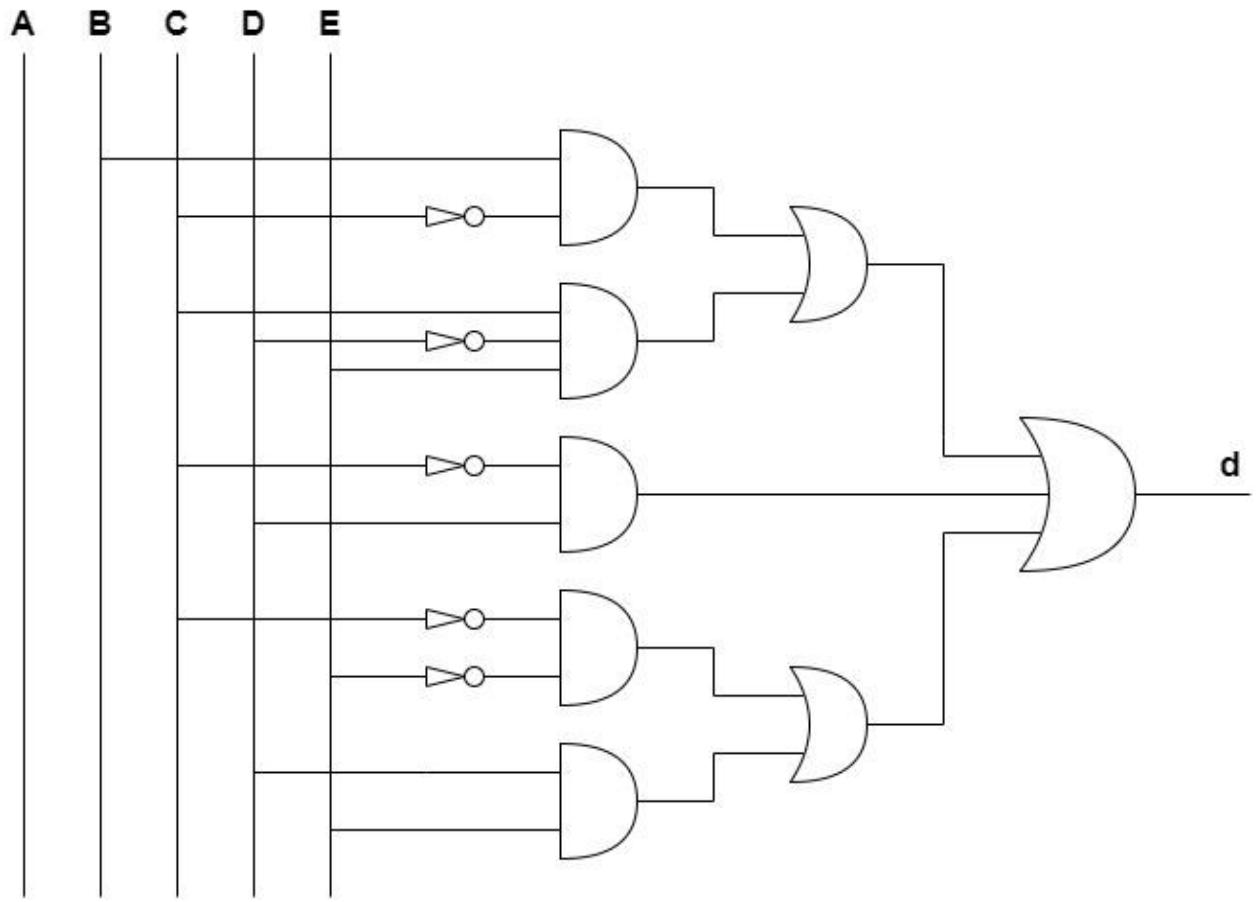
- $b = A\bar{C}\bar{D} + B\bar{E} + \bar{B}\bar{C}D + CDE + \bar{D}\bar{E}$



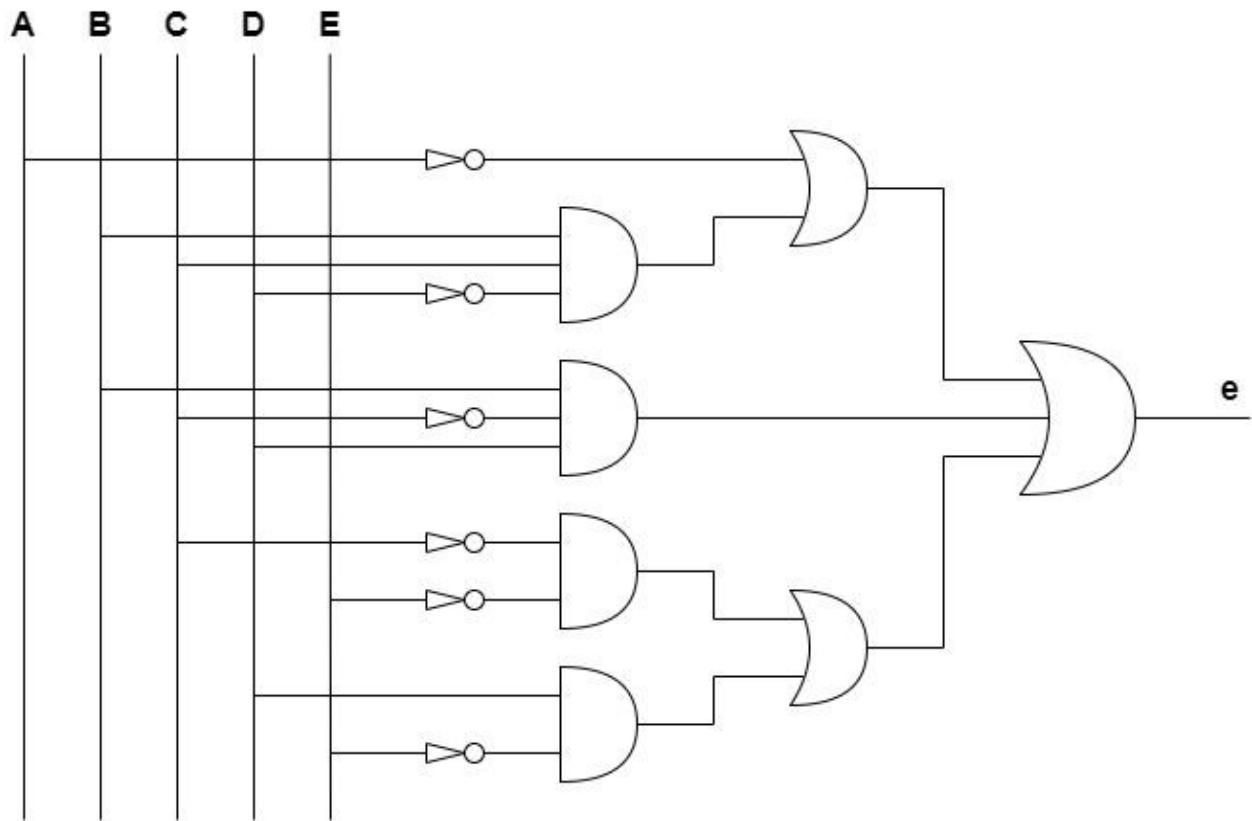
- $c = B\bar{C} + \bar{B}C + \bar{B}D + E$



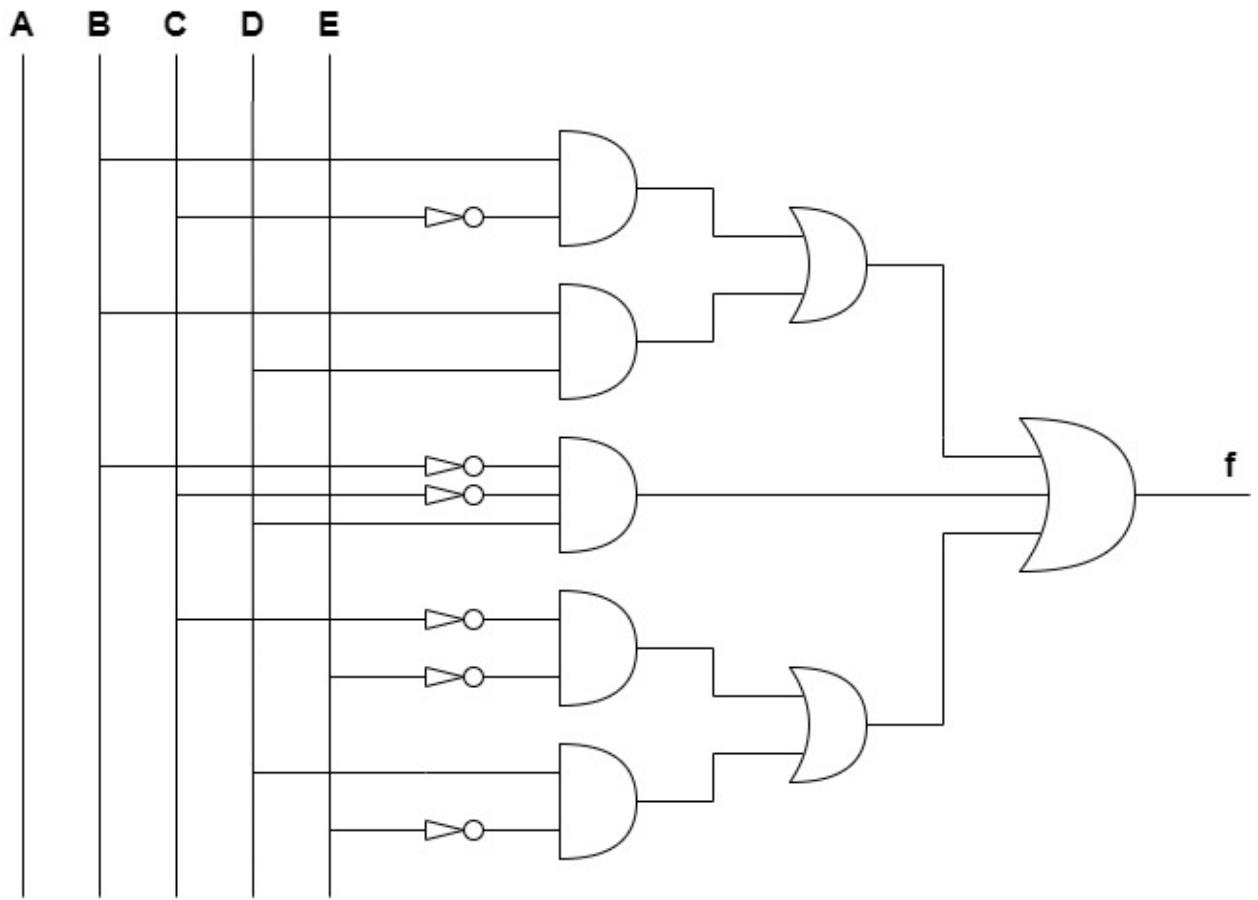
- $d = B\bar{C} + C\bar{D}E + \bar{C}D + \bar{C}\bar{E} + DE$



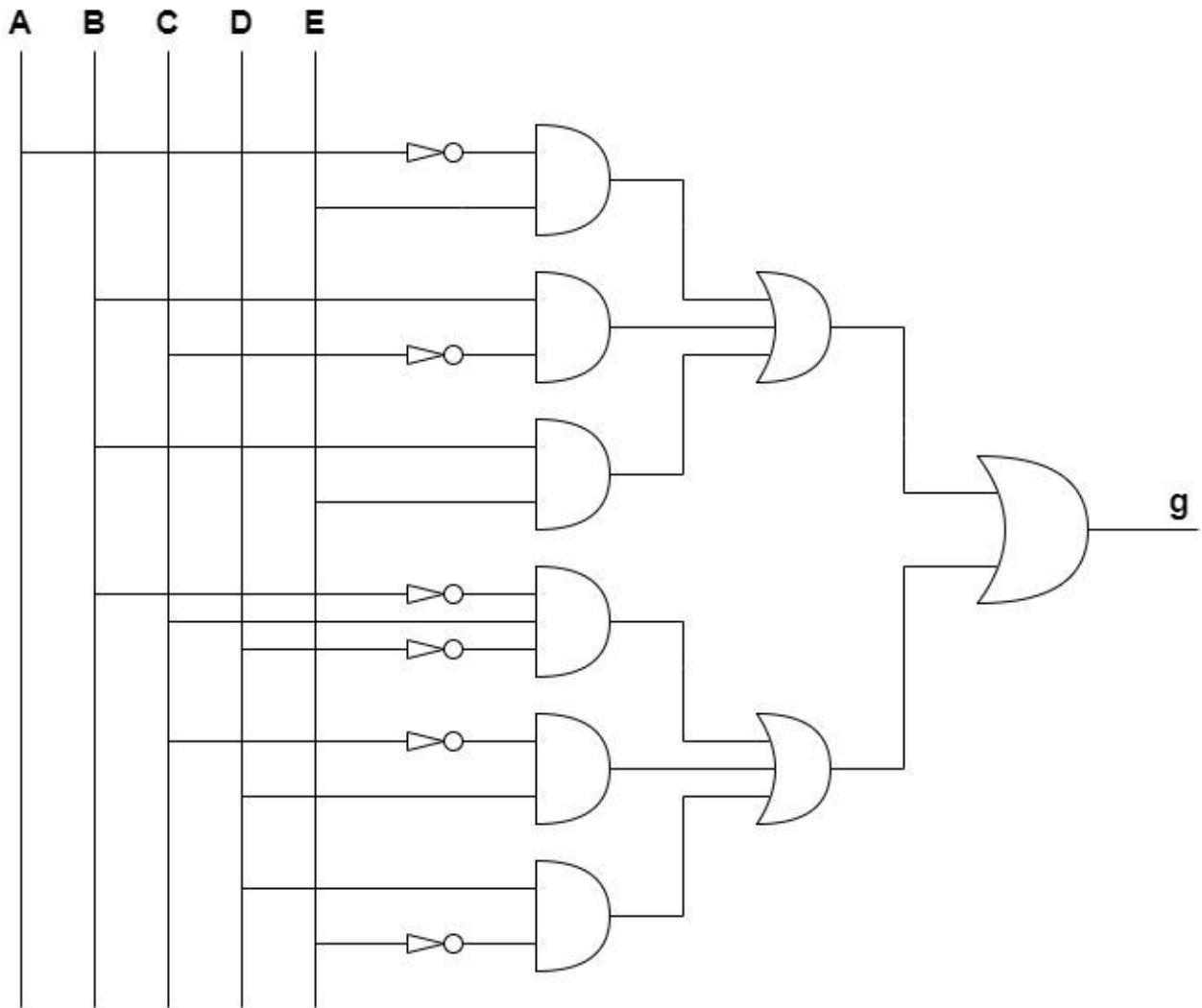
- $e = \bar{A} + BCD + B\bar{C}D + \bar{C}\bar{E} + D\bar{E}$



- $f = B\bar{C} + BD + \bar{B}CD + CE + \bar{D}\bar{E}$



$$- \quad g = \bar{A}E + B\bar{C} + BE + \bar{B}C\bar{D} + \bar{C}D + D\bar{E}$$



7.2.4. Ứng dụng bộ ghép kênh và bộ giải mã để thực hiện các hàm logic Thực hiện các hàm Boolean bằng bộ ghép kênh

- Một trong những ứng dụng của bộ ghép kênh là sử dụng để thiết kế các hàm logic Boolean.
- Kỹ thuật đơn giản nhất là sử dụng bộ ghép kênh 2^n -to-1 để thiết kế các hàm Boolean n biến.
 - Đầu vào tương ứng với các tích số của đầy đủ các biến ở dạng dù hay không bù (minterm) trong hàm Boolean tương ứng với trạng thái logic ‘1’.
 - Các minterm còn lại vắng mặt trong hàm Boolean bị vô hiệu hóa bằng cách cho các đầu vào tương ứng ở trạng thái logic ‘0’.

Ví dụ 7.6: Thực hiện hàm sau:

$$f(A, B, C) = \sum 2, 4, 7$$

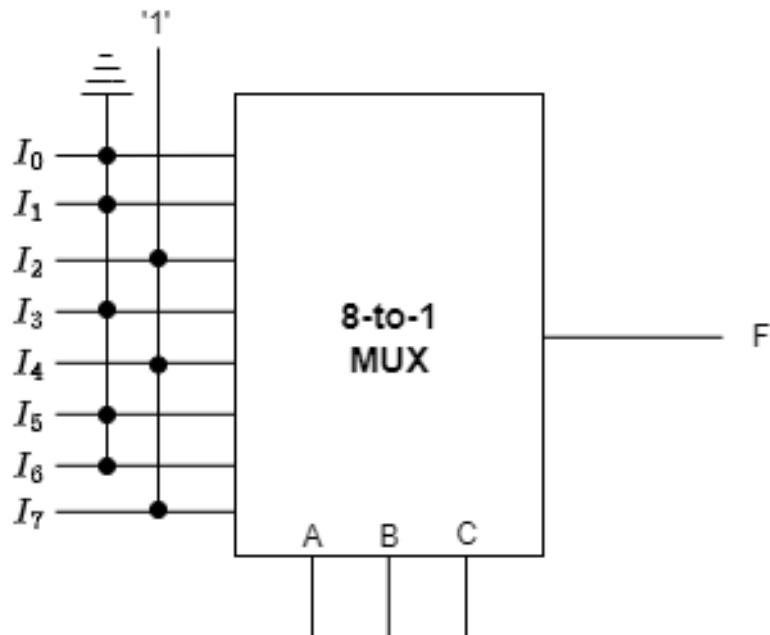
- Triển khai hàm f :

$$f(A, B, C) = \bar{A}B\bar{C} + A\bar{B}\bar{C} + AB\bar{C}$$

- Bảng thật:

Hạng tích	A	B	C	$f(A, B, C)$
0	0	0	0	0
1	0	0	1	0
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1

- Sơ đồ mạch:



Thực hiện các hàm Boolean bằng bộ chọn kênh

- Ngoài ra, có thể sử dụng bộ chọn kênh 2^n -to-1 để thiết kế các hàm Boolean $n+1$ biến.
 - Trong $n+1$ biến, n biến được kết nối với các đầu vào chọn lọc của MUX, biến còn lại được nối với đầu vào.
 - Các đầu vào của bộ MUX sẽ được thiết lập 1 trong 4 trạng thái: trạng thái logic ‘0’, ‘1’, biến còn lại và bù của biến còn lại.

Ví dụ 7.7: Thực hiện hàm sau sử dụng bộ MUX 4-1:

$$f(A, B, C) = \sum 2, 4, 7$$

- Triển khai hàm f :

$$f(A, B, C) = \bar{A}B\bar{C} + A\bar{B}\bar{C} + AB\bar{C}$$

- Bảng thật:

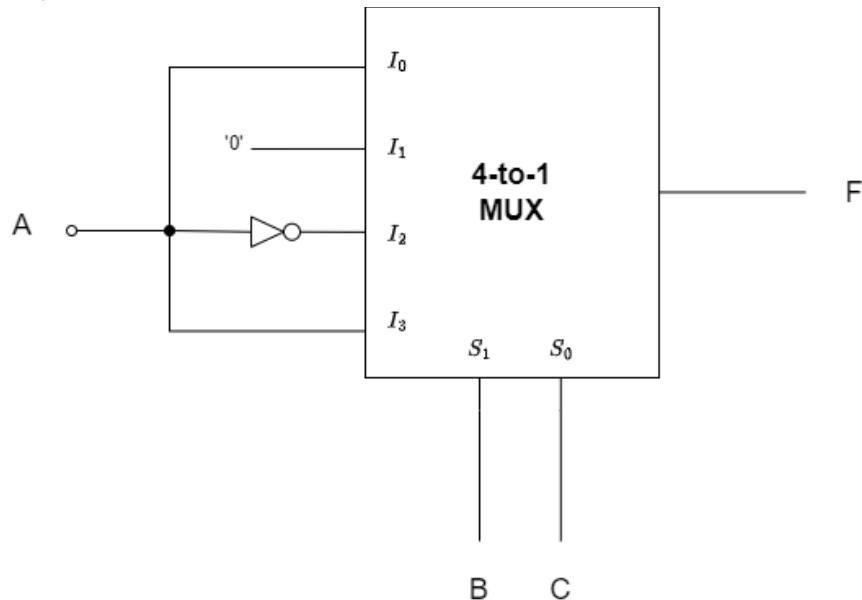
Hạng tích	A	B	C	$f(A, B, C)$
0	0	0	0	0
1	0	0	1	0
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1

- Chọn A kết nối với đầu vào, B và C kết nối với đầu chọn lọc.
- Xây dựng bảng loại:

	I_0	I_1	I_2	I_3
\bar{A}	0	1	2	3
A	4	5	6	7
	A	0	\bar{A}	A

- Nếu cả 2 minterm không được bôi đậm, viết '0' ở dưới.
- Nếu cả 2 được bôi đậm, viết 1 ở dưới.
- Nếu một trong hai được bôi đậm thì biến tương ứng được viết (ở dạng bù hoặc không bù).

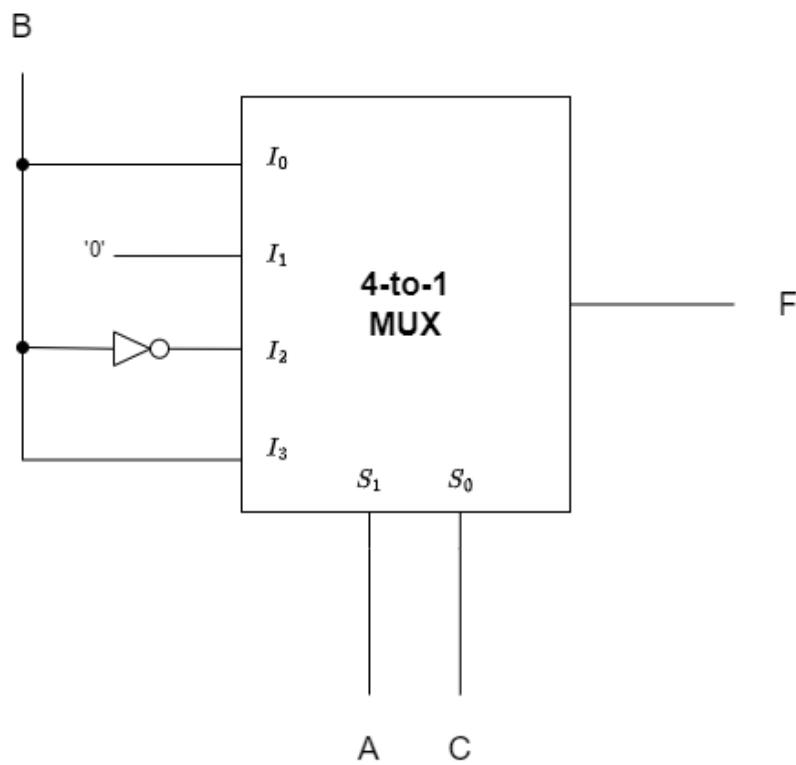
- Sơ đồ mạch:



- Nếu chọn B kết nối với đầu vào:

	I_0	I_1	I_2	I_3
\bar{B}	0	1	4	5
B	2	3	6	7
	B	0	\bar{B}	B

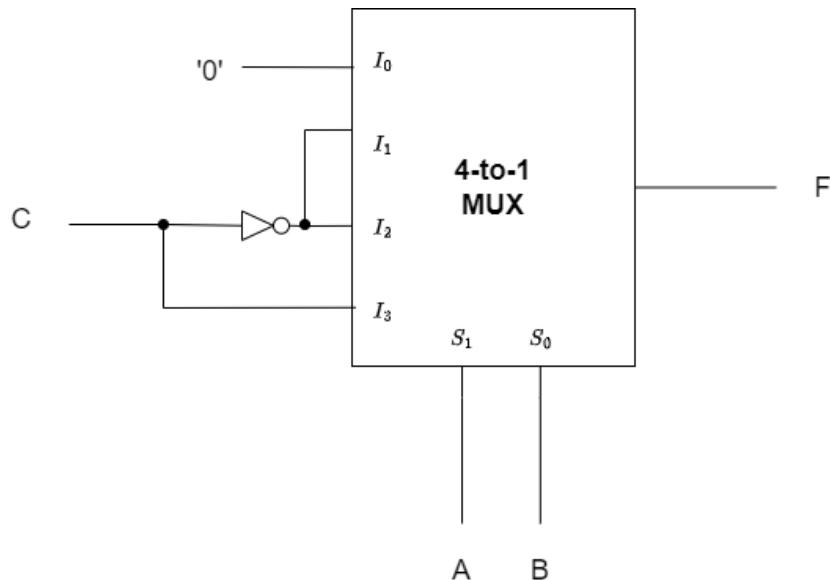
- Sơ đồ mạch:



- Nếu chọn C kết nối với đầu vào:

	I_0	I_1	I_2	I_3
\bar{C}	0	2	4	6
C	1	3	5	7
	0	\bar{C}	\bar{C}	C

- Sơ đồ mạch:



Ví dụ 7.8: Sử dụng bộ MUX thích hợp thiết kế mạch $\prod 1, 2, 5$

- Dạng tuyển chính quy tương đương

$$f(A, B, C) = \sum 0, 3, 4, 6, 7$$

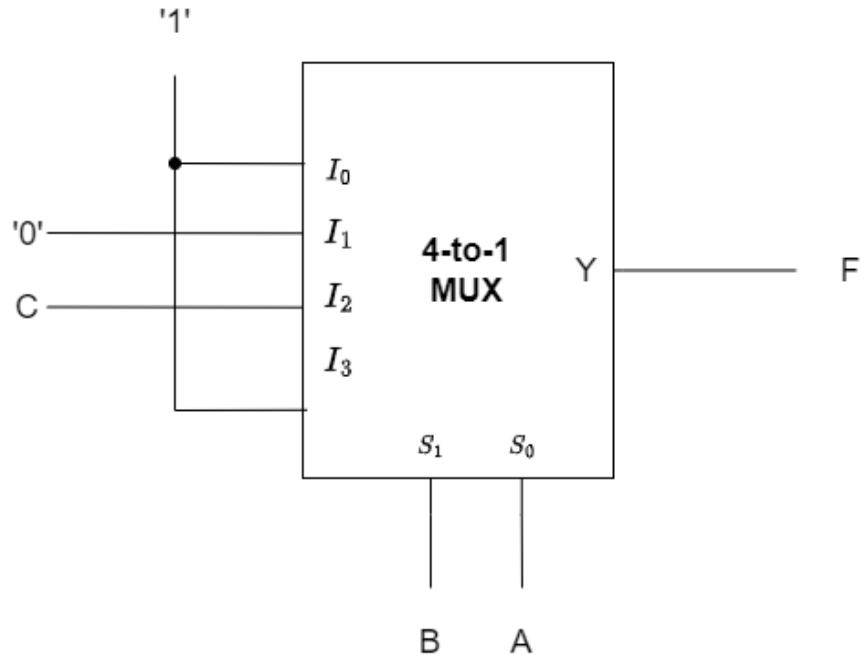
- Bảng thật:

C	B	A	$f(A, B, C)$
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

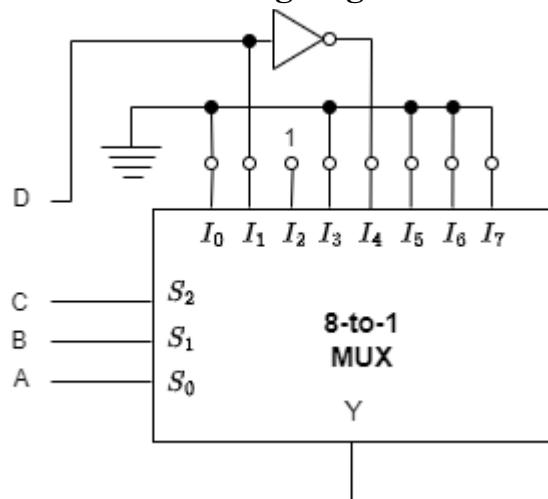
- Nếu chọn C kết nối với đầu vào :

	I_0	I_1	I_2	I_3
\bar{C}	0	1	2	3
C	4	5	6	7
	1	0	C	1

- Sơ đồ mạch:



Ví dụ 7.9: Hình sau mô tả một mạch sử dụng MUX 8-1 để thực hiện một hàm Boolean 4 biến. Tìm hàm Boolean tương ứng.



- Nếu chọn D kết nối với đầu vào:

	I_0	I_1	I_2	I_3	I_4	I_5	I_6	I_7
\bar{D}	0	1	2	3	4	5	6	7
D	8	9	10	11	12	13	14	15
	0	D	1	0	\bar{D}	0	0	0

- Hàm Boolean tương ứng:

$$\begin{aligned}
 f(A, B, C) &= \sum 2, 4, 9, 10 = \bar{D} \cdot \bar{C} \cdot B \cdot \bar{A} + \bar{D} \cdot C \cdot \bar{B} \cdot \bar{A} + D \cdot \bar{C} \cdot \bar{B} \cdot A + D \cdot \bar{C} \cdot B \cdot \bar{A} \\
 &= \bar{C} \cdot B \cdot \bar{A}(\bar{D} + D) + \bar{D} \cdot C \cdot \bar{B} \cdot \bar{A} + D \cdot \bar{C} \cdot \bar{B} \cdot A \\
 &= \bar{C} \cdot B \cdot \bar{A} + \bar{D} \cdot C \cdot \bar{B} \cdot \bar{A} + D \cdot \bar{C} \cdot \bar{B} \cdot A
 \end{aligned}$$

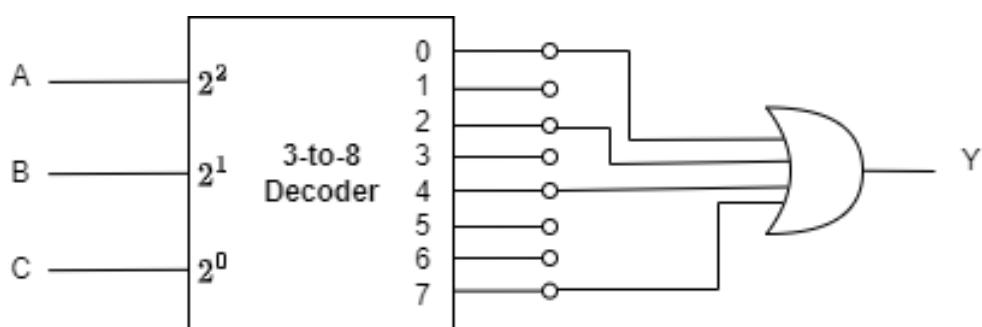
Thực hiện các hàm Boolean bằng bộ giải mã

- Bộ giải mã có thể được sử dụng để thực hiện một hàm Boolean.
- Bộ giải mã tạo ra số lượng hội cần thiết và sau đó sử dụng một cỗng OR để tạo ra cỗng các hội.

Ví dụ 7.10: Thực hiện hàm sau sử dụng bộ giải mã:

$$Y = A \cdot \bar{B} \cdot \bar{C} + \bar{A} \cdot B \cdot \bar{C} + A \cdot B \cdot C + \bar{A} \cdot \bar{B} \cdot \bar{C}$$

- Sơ đồ mạch:



Ví dụ 7.11: Thực hiện bộ công đồng đù sử dụng bộ giải mã 3-8.

- Bảng thật:

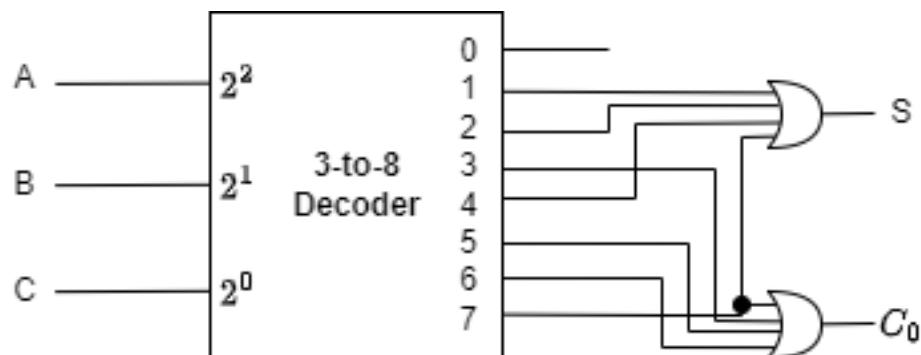
A	B	C	S	C_0
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

- Hàm Boolean:

$$\text{Sum output } S = \sum 1, 2, 4, 7$$

$$\text{Carry output } C_0 = \sum 3, 5, 6, 7$$

- Sơ đồ mạch:



Bài tập 7.8

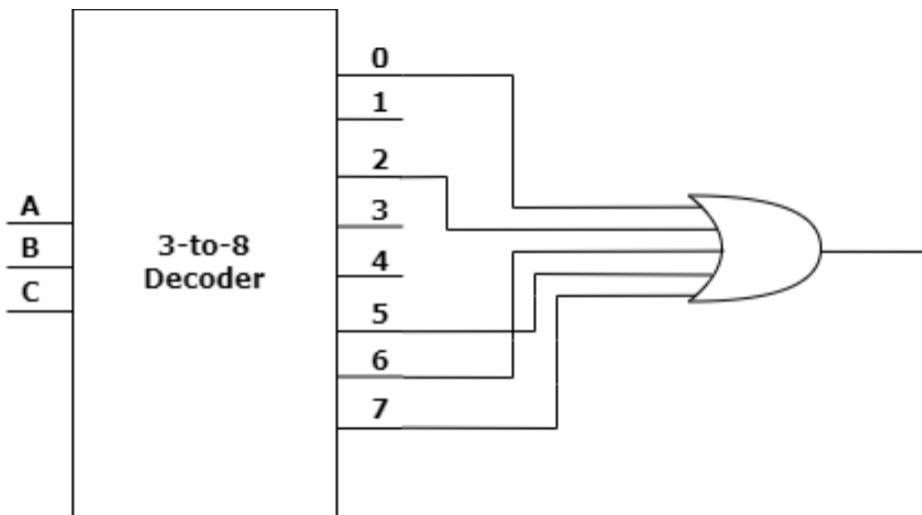
Một mạch được xây dựng bởi hàm: $F = \sum(0, 2, 5, 6, 7)$

Xây dựng mạch này với bộ giải mã thích hợp và công OR/NOR bên ngoài sao cho số lượng đầu vào là nhỏ nhất?

- Vì phải giải mã từ $0 \rightarrow 7$. Nên số lượng đầu vào ít nhất phải là 3 và sử dụng bộ giải mã 3-8.
- Bảng thật:

Hạng tích	A	B	C	F
0	0	0	0	1
1	0	0	1	0
2	0	1	0	1
3	0	1	1	0
4	1	0	0	0
5	1	0	1	1
6	1	1	0	1
7	1	1	1	1

- Sơ đồ mạch:



Bài tập 7.9

Thiết kế mạch đáp ứng hàm sau $F(A, B, C) = \bar{A} \cdot C + A \cdot \bar{B} \cdot C + A \cdot B \cdot \bar{C}$ sử dụng:

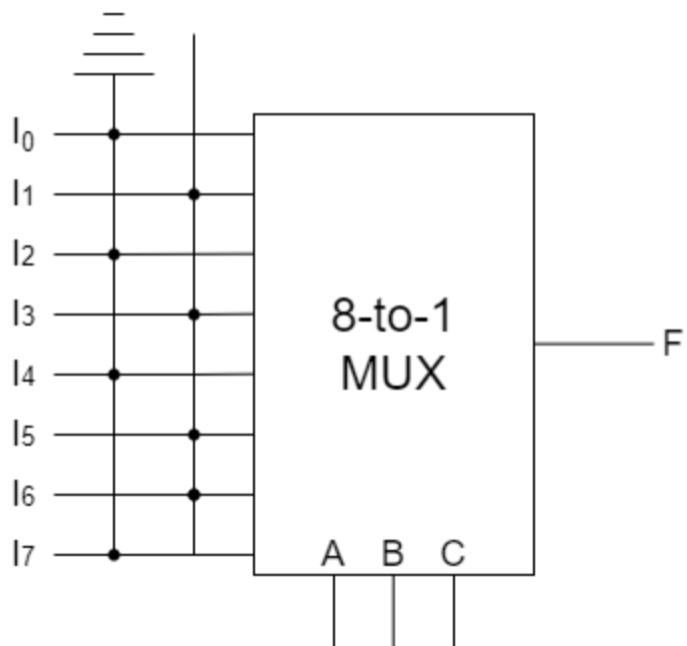
- **Bộ chọn kênh 8-1**
- **Bộ chọn kênh 4-1**

* Bộ chọn kênh 8-1

- Hàm $F(A, B, C) = \bar{A} \cdot C + A \cdot \bar{B} \cdot C + A \cdot B \cdot \bar{C}$
- Ta có bảng thật:

Hạng tích	A	B	C	F
0	0	0	0	0
1	0	0	1	1
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	1
6	1	1	0	1
7	1	1	1	0

- Sơ đồ mạch:

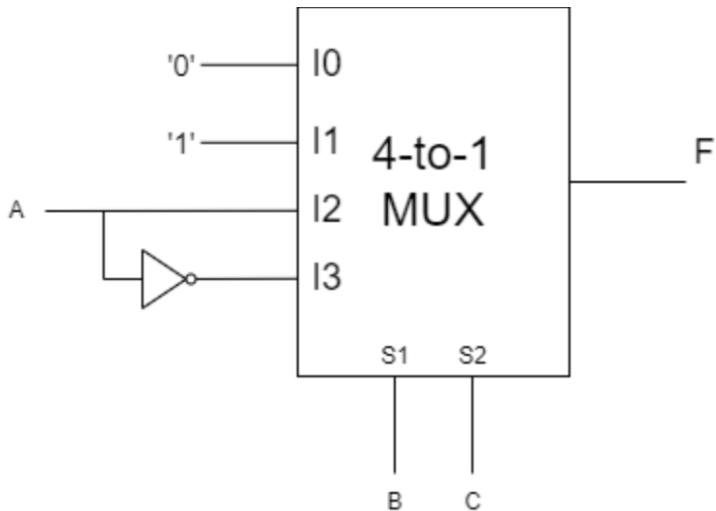


* Bộ chọn kênh 4-1

- Hàm $F(A, B, C) = \bar{A} \cdot C + A \cdot \bar{B} \cdot C + A \cdot B \cdot \bar{C}$
- Bảng thật như cũ, ta chọn A kết nối với đầu vào, B và C kết nối với đầu chọn lọc
- Xây dựng bảng loại: (bôi đậm các minterm có giá trị bằng 1)
 - Nếu cả 2 minterm không được bôi đậm, viết ‘0’ ở dưới.
 - Nếu cả 2 minterm được bôi đậm, viết ‘1’ ở dưới
 - Nếu 1 trong 2 được bôi đậm thì biến tương ứng được viết

	I_0	I_1	I_2	I_3
\bar{A}	0	1	2	3
A	4	5	6	7
	0	1	A	\bar{A}

- Sơ đồ mạch:



Bài tập 7.10

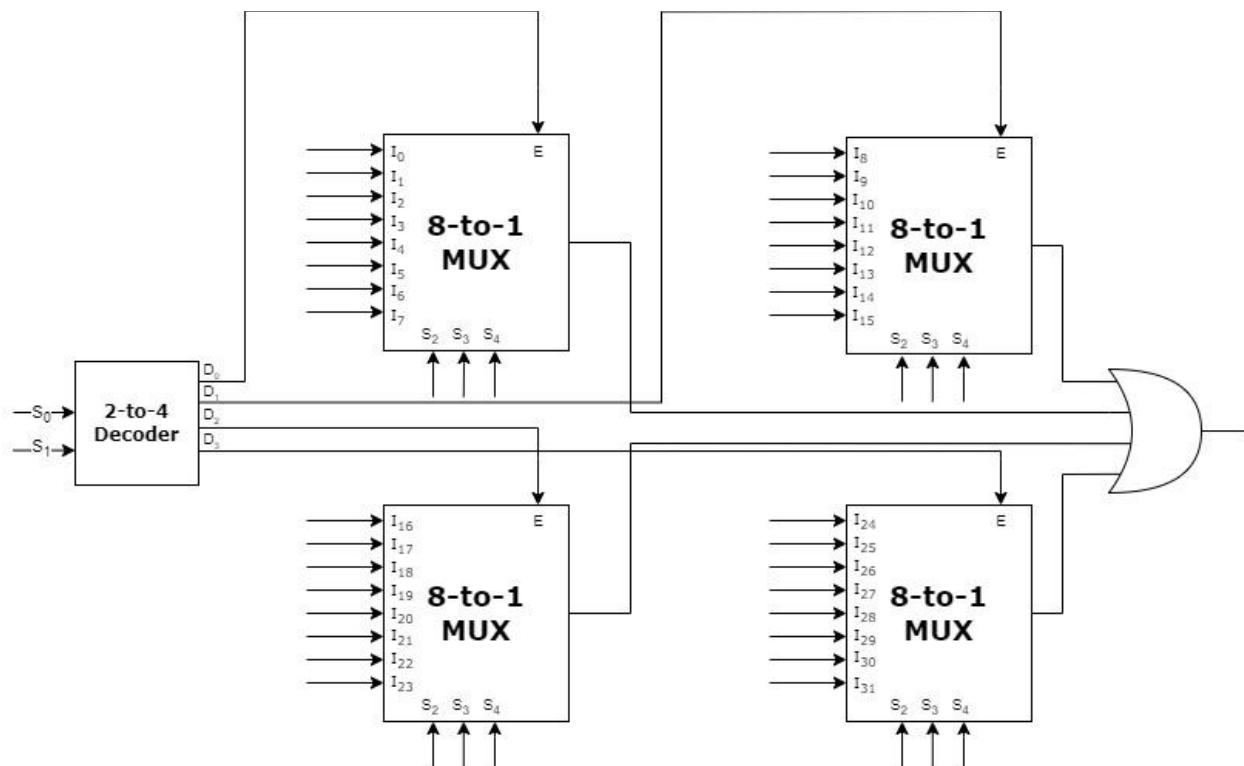
Thiết kế bộ chọn kênh 32-1 sử dụng các bộ chọn kênh 8-1 và bộ giải mã 2-4.

Để thiết kế bộ chọn kênh 32-1 ta cần sử dụng 4 bộ chọn kênh 8-1 và 1 bộ giải mã 2-4.

- Ta sử dụng 5 đầu vào điều khiển S_0, S_1, S_2, S_3, S_4 , trong đó 3 đầu vào S_2, S_3, S_4 đưa vào cả 4 bộ chọn kênh 8-1, 2 đầu vào S_0, S_1 đưa vào bộ giải mã 2-4 với 4 đầu ra đưa vào cổng E của 4 bộ chọn kênh 8-1.
- Bảng thật:

S₀	S₁	Đầu ra	Bộ MUX được sử dụng có đầu vào
0	0	D ₀	I ₀ → I ₇
0	1	D ₁	I ₈ → I ₁₅
1	0	D ₂	I ₁₆ → I ₂₃
1	1	D ₃	I ₂₄ → I ₃₁

- Sơ đồ khối:



Bài tập 7.11

Thiết kế bộ trù đầy đủ sử dụng bộ giải mã 3-8 và cổng NOR ngoài.

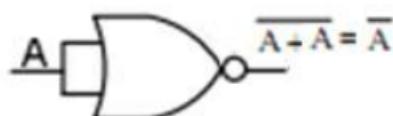
STT	C	A	B	D	C ₀
0	0	0	0	0	0
1	0	0	1	1	1
2	0	1	0	1	0

3	0	1	1	0	0
4	1	0	0	1	1
5	1	0	1	0	1
6	1	1	0	0	0
7	1	1	1	1	1

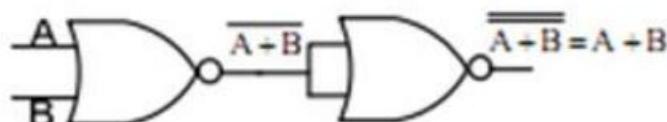
$$\Rightarrow D = \sum 1, 2, 4, 7$$

$$\Rightarrow C_0 = \sum 1, 4, 5, 7$$

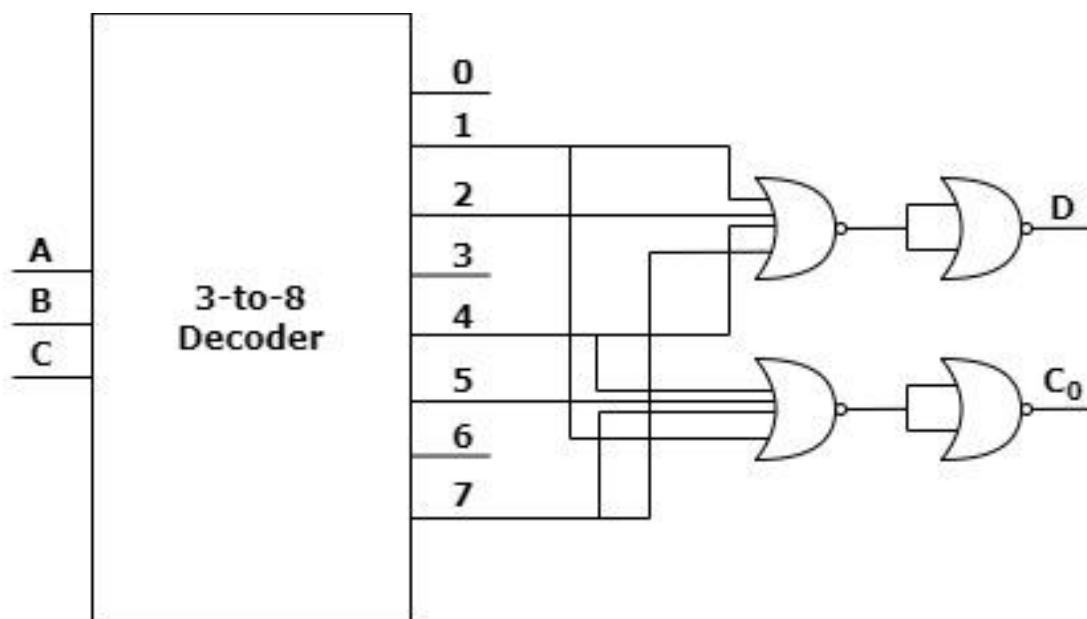
- Ta thiết kế công NOT sử dụng 1 công NOR:



- Ta thiết kế công OR sử dụng 2 công NOR:



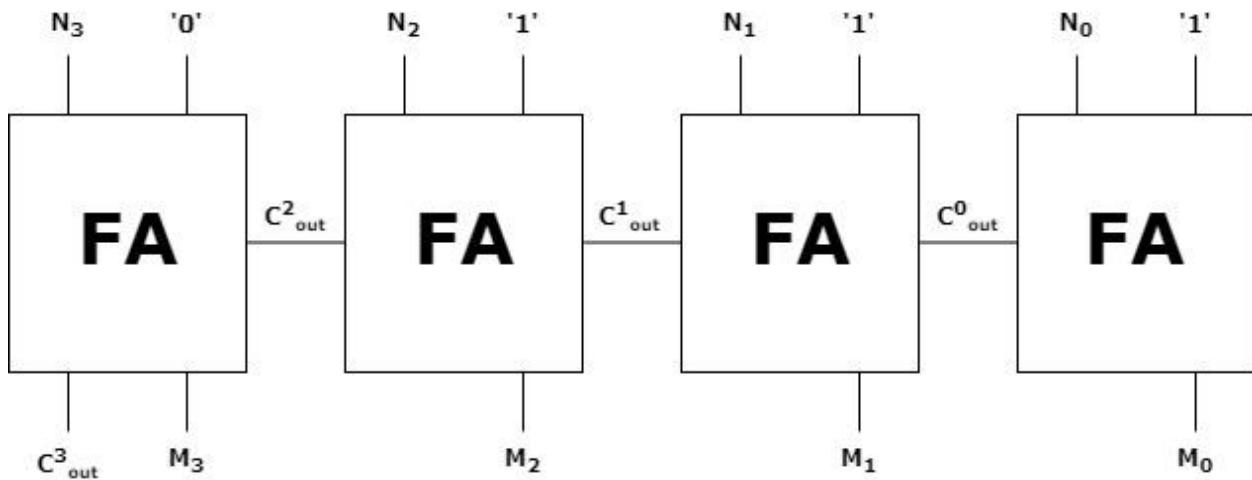
- Sơ đồ khối:



Bài tập 7.12

Tổng hợp mạch tổ hợp thực hiện phép toán sau: $M = N + 3$, biết rằng N là số 4 bit mã BCD còn M là số 4 bit.

Để có $M (M_3 M_2 M_1 M_0) = N (N_3 N_2 N_1 N_0) + 3$, ta sử dụng 4 bộ cộng Full Adder với 3 đầu vào và 2 đầu ra, trong đó 3 bộ cộng FA đầu tiên có đầu vào là 3 bit đầu của N và 3 bit 1 và C_{out} của bộ FA liền trước.



Bài tập tổng hợp 01

Thực hiện bộ chuyển đổi mã, cho phép chuyển đổi từ mã nhị phân 4 bit sang mã chỉ thị 7 thanh.



Đối tượng	A	B	C	D	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1

5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1
A	1	0	1	0	1	1	1	0	1	1	1
b	1	0	1	1	0	0	1	1	1	1	1
C	1	1	0	0	1	0	0	1	1	1	0
d	1	1	0	1	0	1	1	1	1	0	1
E	1	1	1	0	1	0	0	1	1	1	1
F	1	1	1	1	1	0	0	0	1	1	1

- Tối thiểu hóa bằng bảng Karnaugh:

- Thanh a:

CD AB	00	01	11	10
00	1	0	1	1
01	0	1	1	1
11	1	0	1	1
10	1	1	0	1

$$a = \bar{B}\bar{D} + A\bar{D} + \bar{A}C + BC + A\bar{B}\bar{C}$$

- Thanh b:

CD AB	00	01	11	10
00	1	1	1	1
01	1	0	1	0
11	0	1	0	0
10	1	1	0	1

$$b = \bar{B}\bar{D} + \bar{A}\bar{B} + \bar{A}\bar{C}\bar{D} + \bar{A}CD + A\bar{C}D$$

- Thanh c:

CD AB	00	01	11	10
00	1	1	1	0
01	1	1	1	1
11	0	1	0	0
10	1	1	1	1

$$c = \bar{A}\bar{C} + \bar{A}D + A\bar{B} + \bar{B}D + \bar{A}B$$

- Thanh d:

CD AB	00	01	11	10
00	1	0	1	1
01	0	1	0	1
11	1	1	0	1
10	1	1	1	0

$$d = \bar{A}\bar{B}\bar{D} + \bar{A}\bar{B}C + BCD + B\bar{C}D + A\bar{B}D + A\bar{C}$$

- Thanh e:

CD AB	00	01	11	10
00	1	0	0	1
01	0	0	0	1
11	1	1	1	1
10	1	0	1	1

$$e = BD + CD + AB + AC$$

- Thanh f:

CD AB	00	01	11	10
00	1	0	0	0
01	1	1	0	1

11	1	0	1	1
10	1	1	1	1

$$f = \bar{C}\bar{D} + A\bar{B} + AC + \bar{A}B\bar{C} + BC\bar{D}$$

- Thanh g:

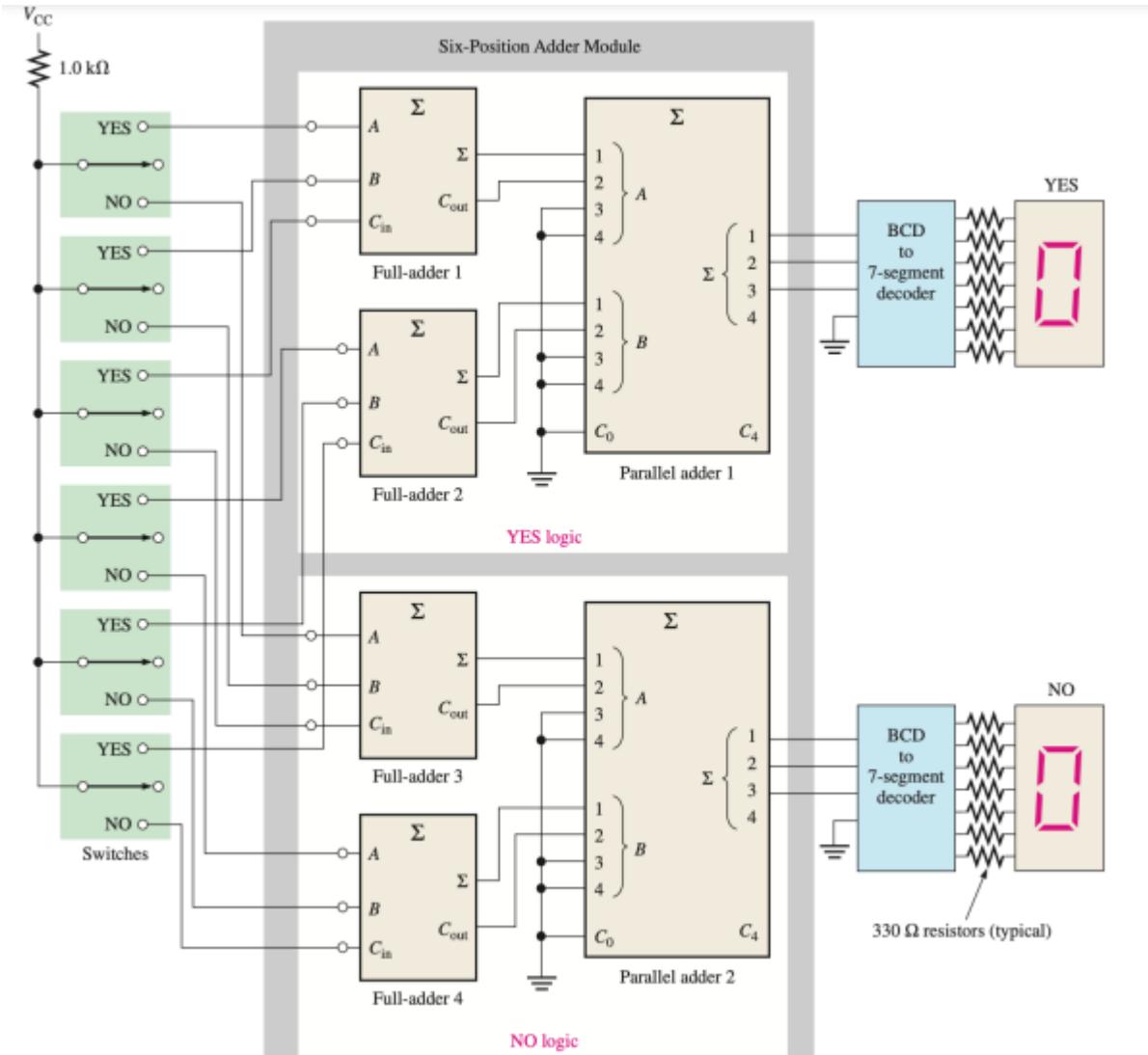
CD AB	00	01	11	10
00	0	0	1	1
01	1	1	0	0
11	0	1	1	1
10	1	1	1	1

$$g = A\bar{B} + C\bar{D} + AD + \bar{A}B\bar{C} + \bar{A}\bar{B}C$$

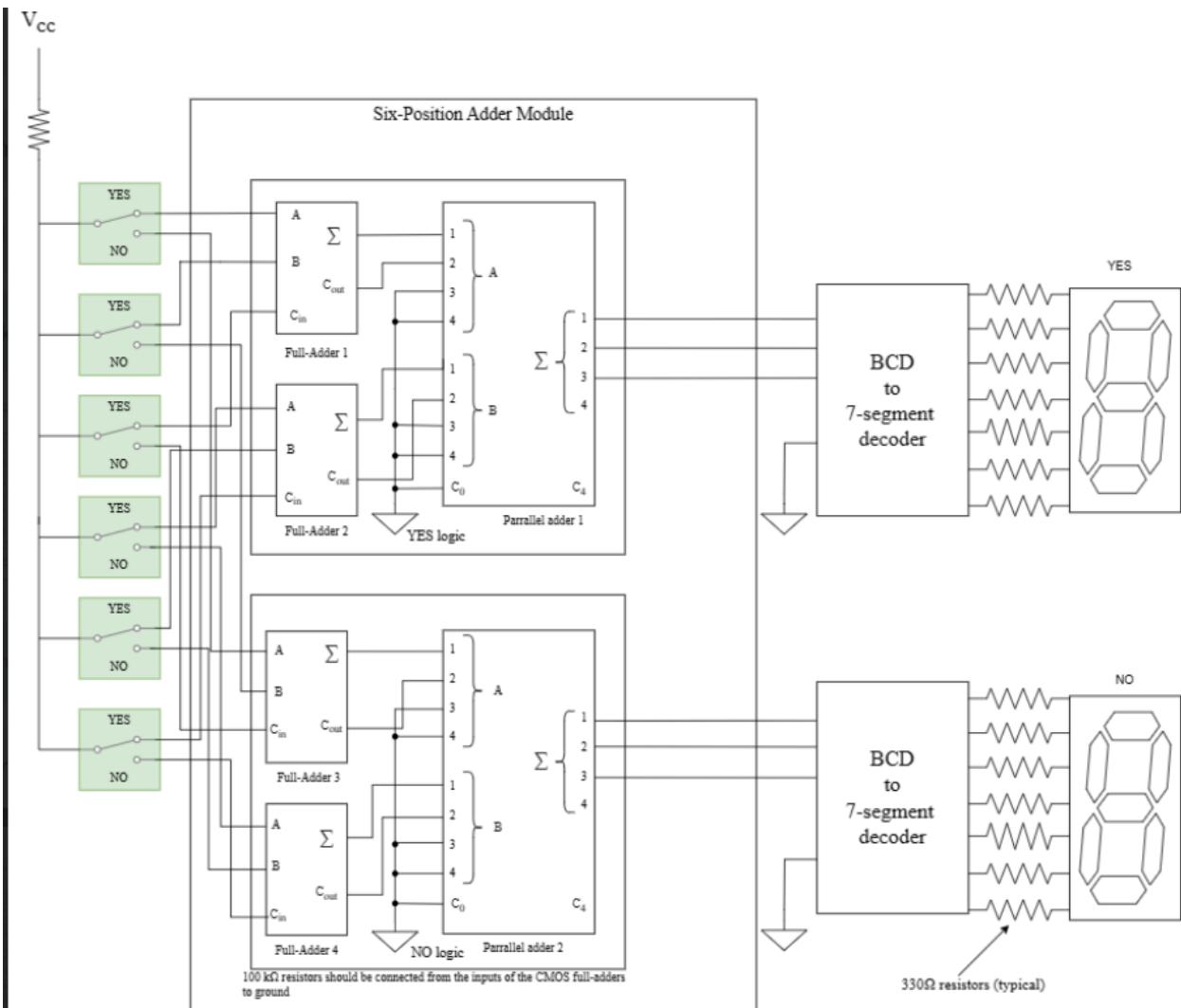
Bài tập tổng hợp 02

Cho một sơ đồ khối của hệ thống đếm biểu quyết như hình bên.

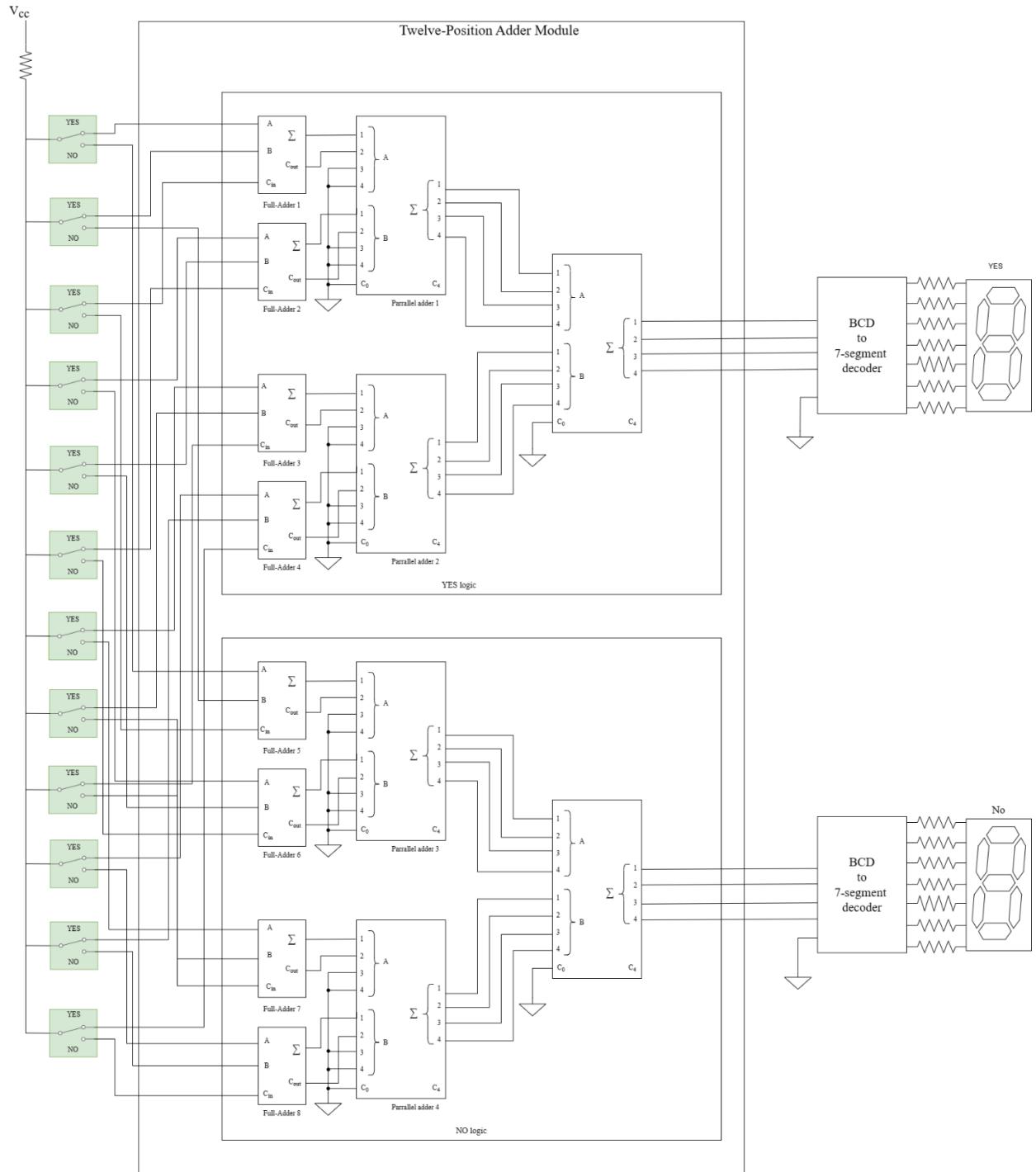
- Hãy giải thích cơ chế hoạt động của hệ thống
- Từ hệ thống trên hãy thiết kế một hệ thống đếm biểu quyết, có thể đếm được tối đa 12 biểu quyết cho mỗi loại.



- Giải thích cơ chế hoạt động:
 - Mỗi bộ cộng đầy đủ (Full Adder) sẽ nhận đầu vào là 3 chân YES hoặc 3 chân NO của các công tắc (không nhận xen kẽ YES và NO).
 - Tín hiệu đầu ra của nó sẽ là số các công tắc đang ở chế độ YES hoặc số các công tắc đang ở chế độ NO trong toàn bộ 3 chân YES hoặc NO được đưa bộ cộng với độ dài tối đa là 2-bit.
 - Tín hiệu ra của các bộ cộng đầy đủ sau đó sẽ được vào một bộ cộng song song nhằm cộng hai kết quả của bộ cộng đầy đủ có độ dài tối đa là 2-bit thành kết quả cuối cùng có độ dài tối đa là 3-bit.
 - Kết quả cuối cùng này chính là tổng số công tắc đang ở chế độ YES hoặc tổng số công tắc đang ở chế độ NO của hệ thống.
- Hệ thống đếm 6 biểu quyết

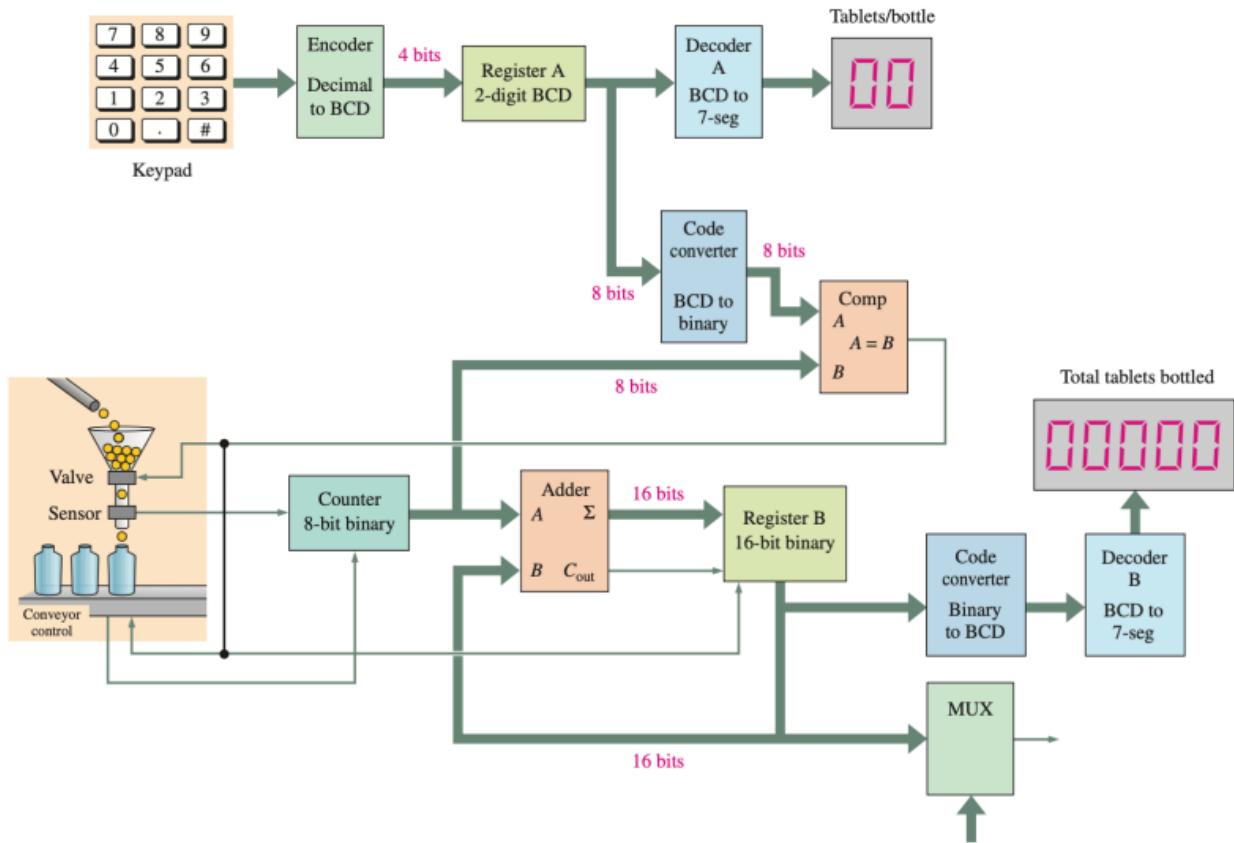


Hệ thống đếm 12 bộ biểu quyết



Bài tập tổng hợp 03

Cho sơ đồ khối của một hệ thống đếm chia như ở hình dưới.



1. Hãy giải thích cơ chế hoạt động của từng khối trong hệ thống, cơ chế hoạt động chung của hệ thống và vẽ lại sơ đồ như hình.

- Cơ chế hoạt động của từng khối

- (1). Bàn phím
- (1). Bộ chuyển đổi tính hiệu từ decimal (thập phân) thành BCD
- (1). Thanh ghi lưu giá trị BCD của 2 chữ số
- (1). Bộ chuyển đổi tín hiệu BCD thành tín hiệu 7 đoạn
- (1). Màn hình hiển thị số đã nhập
- (1). Chuyển đổi từ BCD thành nhị phân
- (1). Bộ so sánh
- (1). Dây truyền sản xuất
- (1). Bộ đếm nhị phân 8-bits
- (1). Bộ cộng 1-bits
- (1). Thanh ghi 16 bits
- (1). Bộ chuyển đổi tín hiệu từ nhị phân thành BCD
- (1). Bộ chọn đa kênh

①. Bộ chuyển đổi tính hiệu BCD thành 7 đoạn

①. Màn hình hiển thị số chia đã đóng

- Cơ chế hoạt động của hệ thống:

- Đầu tiên, người dùng nhập dữ liệu số thông qua bàn phím. Dữ liệu này sau đó được chuyển đổi từ dạng thập phân sang dạng BCD bởi bộ mã hóa.
- Dữ liệu BCD sau đó được lưu trữ trong Đăng ký A và sau đó được chuyển đổi thành mã 7-segment bởi bộ giải mã để hiển thị số hình ảnh.
- Cùng một lúc, dữ liệu BCD cũng được chuyển đổi thành mã nhị phân bởi bộ chuyển đổi mã để xử lý. Bộ so sánh sau đó so sánh hai mã nhị phân và nếu chúng giống nhau, nó sẽ gửi tín hiệu đầu ra.
- Trong khi đó, bộ đếm đếm trong nhị phân 8 bit. Bộ cộng sau đó cộng các số nhị phân và xuất ra tổng và tín hiệu carry-out.
- Dữ liệu nhị phân 16 bit đã được xử lý bởi bộ cộng sau đó được lưu trữ trong Đăng ký B. Dữ liệu nhị phân sau đó được chuyển đổi trở lại thành BCD bởi bộ chuyển đổi mã.

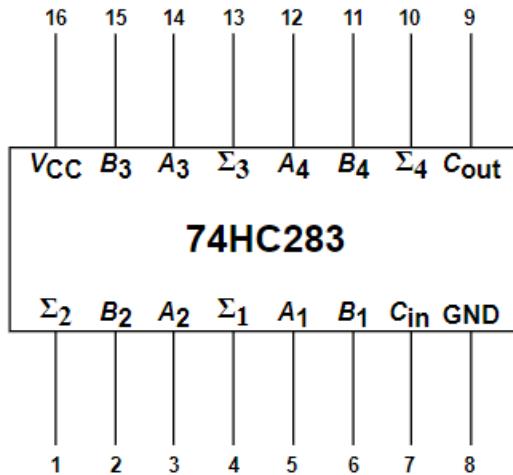
2. Bộ cộng thực hiện phép cộng tín hiệu đếm 8 bit và 16 bit từ thanh ghi B.

Kết quả của phép cộng sau đó được đưa ngược trở lại thanh ghi B. Sử dụng IC 74HC283 để thực hiện chức năng này. Vẽ sơ đồ mạch, bao gồm cả sơ đồ chân IC.

- Cách thức hoạt động của IC 74HC283:

- Đầu vào: Hai số nhị phân 4 bit $A_4A_3A_2A_1, B_4B_3B_2B_1$ và bit nhớ đầu vào C_{in} .
- Đầu ra: Kết quả phép cộng: số nhị phân 5 bit $C_{out}\Sigma_4\Sigma_3\Sigma_2\Sigma_1$.
- Cộng song song từng cặp bit A_i và B_i (từ bit có trọng số nhỏ nhất), kết quả là Σ_i . Biến nhớ đầu vào được đưa vào đầu C_{in} , biến nhớ đầu ra ở đầu C_{out} .

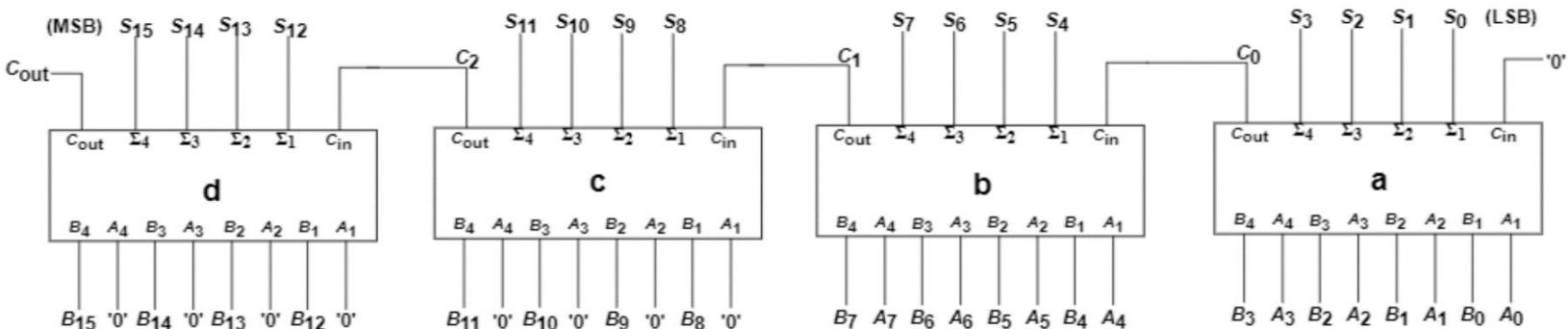
- Sơ đồ chân IC 74HC283:



- Bài toán:** Thực hiện phép cộng 2 số nhị phân 8 bit và 16 bit.
 - Đầu vào $A_7A_6A_5A_4A_3A_2A_1A_0$ (8 bit) và $B_{15}B_{14}B_{13}B_{12}B_{11}B_{10}B_9B_8B_7B_6B_5B_4B_3B_2B_1B_0$ (16 bit).
 - Đầu ra: Kết quả phép cộng: $S_{15}S_{14}S_{13}S_{12}S_{11}S_{10}S_9S_8S_7S_6S_5S_4S_3S_2S_1S_0$ (16 bit) và bit nhớ cuối cùng C_{out} .
- Cách làm:** Sử dụng 4 IC 74HC283 (ký hiệu là a, b, c, d) để thực hiện phép cộng

IC 74HC283	Đầu vào								Đầu ra					
	C _{in}	A ₄	A ₃	A ₂	A ₁	B ₄	B ₃	B ₂	B ₁	Σ ₄	Σ ₃	Σ ₂	Σ ₁	C _{out}
a	Đất	A ₃	A ₂	A ₁	A ₀	B ₃	B ₂	B ₁	B ₀	S ₃	S ₂	S ₁	S ₀	C ₀
b	C ₀	A ₇	A ₆	A ₅	A ₄	B ₇	B ₆	B ₅	B ₄	S ₇	S ₆	S ₅	S ₄	C ₁
c	C ₁	Đất				B ₁₁	B ₁₀	B ₉	B ₈	S ₁₁	S ₁₀	S ₉	S ₈	C ₂
d	C ₂	Đất				B ₁₅	B ₁₄	B ₁₃	B ₁₂	S ₁₅	S ₁₄	S ₁₃	S ₁₂	C _{out}

- Sơ đồ mạch:**

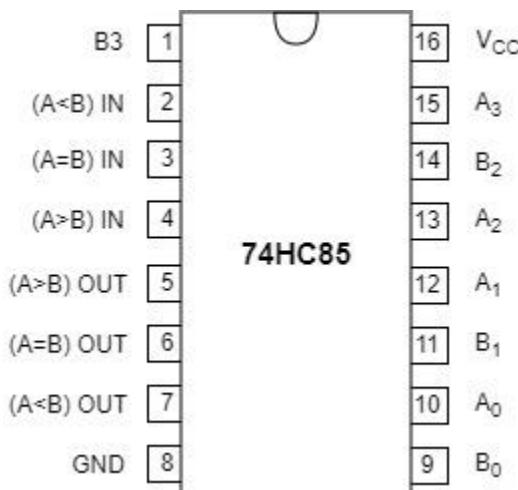


3. Sử dụng IC 74HC85 để thực hiện khối so sánh, vẽ sơ đồ mạch bao gồm cả sơ đồ chân IC. Bộ so sánh so sánh số nhị phân 8 bit từ bộ chuyển đổi BCD-nhị phân với 8 bit từ bộ đếm.

- **Cách thức hoạt động của IC 74HC85**

- Chân Đầu Vào A (A_0, A_1, A_2, A_3) và chân đầu vào B (B_0, B_1, B_2, B_3): Nhận vào 4 bit của dãy số nhị phân A và B cần so sánh
- Ngõ vào nối chồng (2,3,4) : Chỉ được sử dụng khi cần so sánh dữ liệu dài hơn 4-bit. Các chân này sẽ nhận các giá trị từ các chân ra của IC trước để so sánh với các bit tiếp theo.
- Chân đầu ra (5,6,7): Xuất ra tín hiệu kết quả của so sánh ($A > B / A = B / A < B$)
- Nguyên Lý Hoạt Động: So sánh lần lượt từng cặp bit A_i và B_i (từ bit cao trước). Khi tất cả các bit của 2 ngõ vào đều bằng nhau thì phải xét đến logic của các ngõ vào nối chồng (được dùng khi ghép chồng nhiều IC để có số bit so sánh lớn hơn). Trường hợp ngõ vào nối chồng nào lên cao thì ngõ ra tương ứng cũng lên cao.

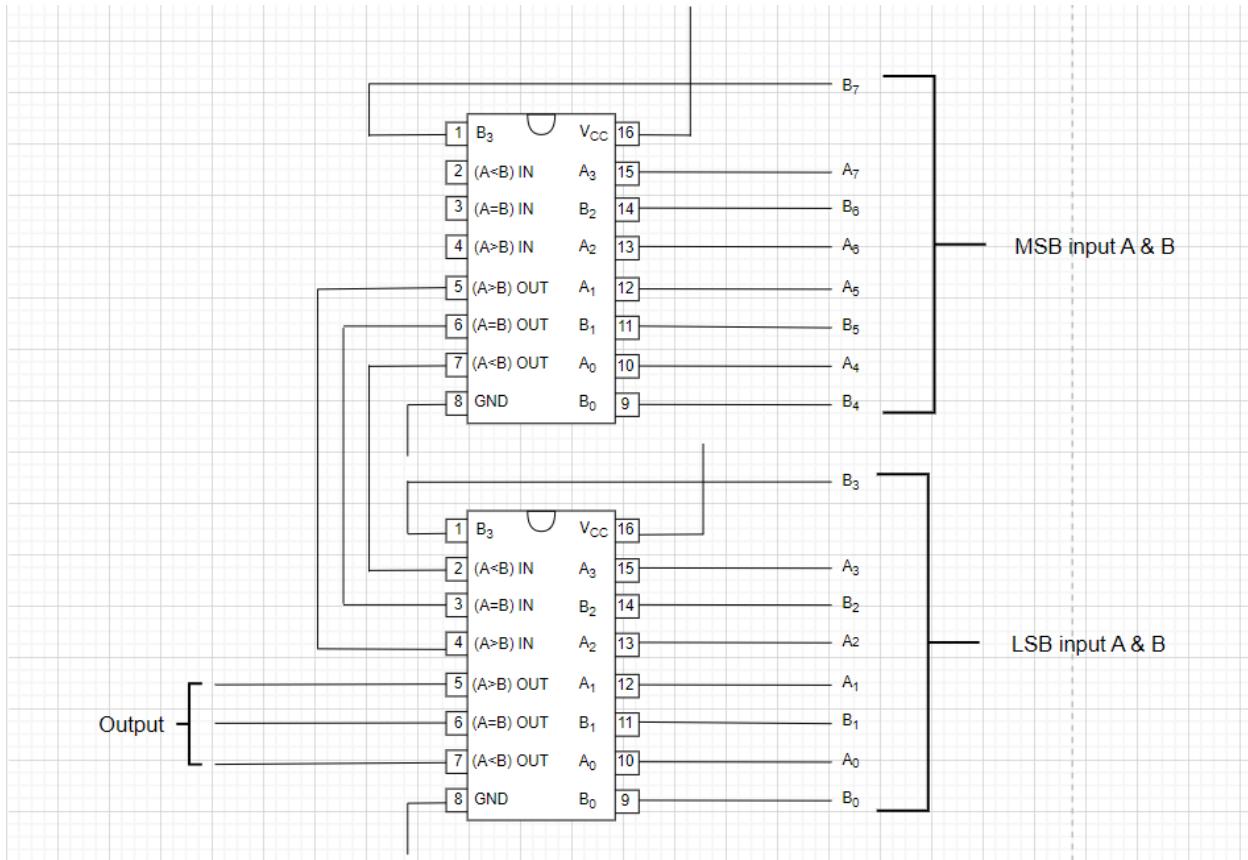
- **Sơ đồ chân IC 74HC85:**



- **Bài toán:** Thực hiện so sánh 2 số nhị phân 8 bit
 - Đầu vào: $A_7A_6A_5A_4A_3A_2A_1A_0$ (8 bit) và $B_7B_6B_5B_4B_3B_2B_1B_0$ (8 bit)
 - Đầu ra: tín hiệu ra ở một trong các đầu ra tương ứng cho thấy $A > B$ hoặc $A = B$ hoặc $A < B$.
- **Cách làm:** Sử dụng 2 IC 74HC85 (kí hiệu a và b) để thực hiện so sánh

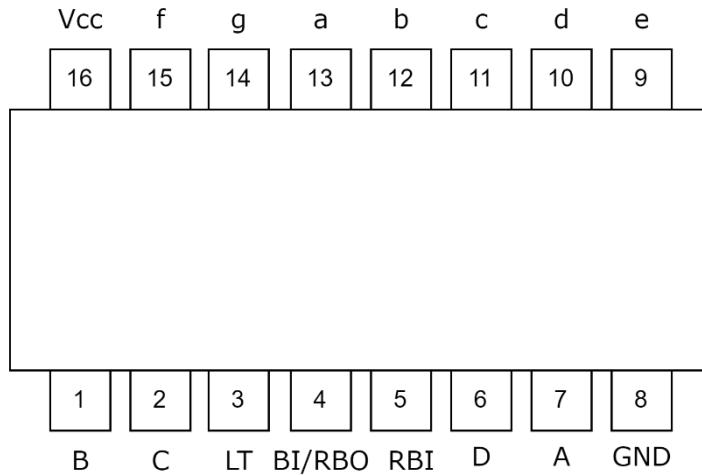
Các đầu vào so sánh IC a				Các đầu vào so sánh IC b				Đầu ra		
A_7, B_7	A_6, B_6	A_5, B_5	A_4, B_4	A_3, B_3	A_2, B_2	A_1, B_1	A_0, B_0	$A > B$	$A < B$	$A = B$
$A_7 > B_7$	x	x	x	x	x	x	x	1	0	0
$A_7 < B_7$	x	x	x	x	x	x	x	0	1	0
$A_7 = B_7$	$A_6 > B_6$	x	x	x	x	x	x	1	0	0
$A_7 = B_7$	$A_6 < B_6$	x	x	x	x	x	x	0	1	0
$A_7 = B_7$	$A_6 = B_6$	$A_5 > B_5$	x	x	x	x	x	1	0	0
$A_7 = B_7$	$A_6 = B_6$	$A_5 < B_5$	x	x	x	x	x	0	1	0
$A_7 = B_7$	$A_6 = B_6$	$A_5 = B_5$	$A_4 > B_4$	x	x	x	x	1	0	0
$A_7 = B_7$	$A_6 = B_6$	$A_5 = B_5$	$A_4 < B_4$	x	x	x	x	0	1	0
$A_7 = B_7$	$A_6 = B_6$	$A_5 = B_5$	$A_4 = B_4$	$A_3 > B_3$	x	x	x	1	0	0
$A_7 = B_7$	$A_6 = B_6$	$A_5 = B_5$	$A_4 = B_4$	$A_3 < B_3$	x	x	x	0	1	0
$A_7 = B_7$	$A_6 = B_6$	$A_5 = B_5$	$A_4 = B_4$	$A_3 = B_3$	$A_2 > B_2$	x	x	1	0	0
$A_7 = B_7$	$A_6 = B_6$	$A_5 = B_5$	$A_4 = B_4$	$A_3 = B_3$	$A_2 < B_2$	x	x	0	1	0
$A_7 = B_7$	$A_6 = B_6$	$A_5 = B_5$	$A_4 = B_4$	$A_3 = B_3$	$A_2 = B_2$	$A_1 > B_1$	x	1	0	0
$A_7 = B_7$	$A_6 = B_6$	$A_5 = B_5$	$A_4 = B_4$	$A_3 = B_3$	$A_2 = B_2$	$A_1 < B_1$	x	0	1	0
$A_7 = B_7$	$A_6 = B_6$	$A_5 = B_5$	$A_4 = B_4$	$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 > B_0$	1	0	0
$A_7 = B_7$	$A_6 = B_6$	$A_5 = B_5$	$A_4 = B_4$	$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 < B_0$	0	1	0
$A_7 = B_7$	$A_6 = B_6$	$A_5 = B_5$	$A_4 = B_4$	$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	0	0	1

- Sơ đồ mạch



4. Trong hệ thống sử dụng 2 bộ giải mã BCD-LED 7 thanh, 1 bộ điều khiển hiển thị số lượng chai có 2 chữ số, 1 bộ hiển thị tổng số chai 5 chữ số. Sử dụng IC 74HC47 để thực hiện mỗi bộ giải mã, vẽ sơ đồ mạch và sơ đồ chân IC.

- Sơ đồ chân IC 74HC47: [IC 74HC47](#)
 - Chân số 1, 2, 6, 7 là đầu vào ứng với B, C, D, A
 - Chân số 9, 10, 11, 12, 13, 14, 15 là các chân đầu ra, những chân này sẽ được nối với led 7 thanh để điều khiển chúng.
 - Chân số 8 là chân nối đất GND
 - Chân số 16 là chân cấp nguồn Vcc .
 - Chân số 3 LT (Lamp Test) dùng để kiểm tra led 7 đoạn. Nếu chân số 3 nối xuống mức thấp thì led sẽ sáng cùng lúc 7 đoạn. Chân này chỉ dùng để kiểm tra xem led 7 thanh có bị hỏng đoạn nào hay không thôi.
 - Chân số 4 BI/RB0 được nối với mức cao hoặc bỏ trống, nếu bị nối với mức thấp thì toàn bộ đèn sẽ không sáng.
 - Chân số 5 RBI nối với mức cao hoặc bỏ trống.

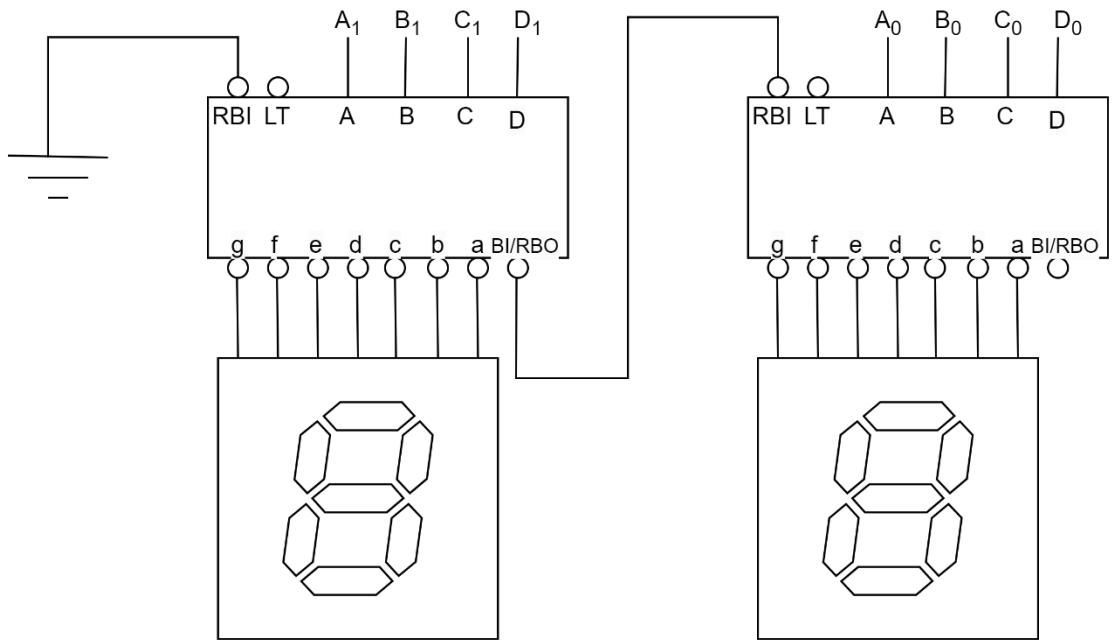


- Cách thức hoạt động IC 74HC47 :
 - Các chân A, B, C, D: Đầu vào của 74HC47, nhận các giá trị theo nhị phân (BCD) từ 0 tới 15, tương ứng với mỗi giá trị nhận được sẽ giải mã ra đầu ra tương ứng.
 - Chân a-g : Nối trực tiếp với LED 7 thanh, giá trị hiển thị trên LED 7 thanh phụ thuộc vào giá trị đầu vào của các mạch.
- Bảng thật của IC (**A có trọng số lớn nhất và D có trọng số nhỏ nhất**)

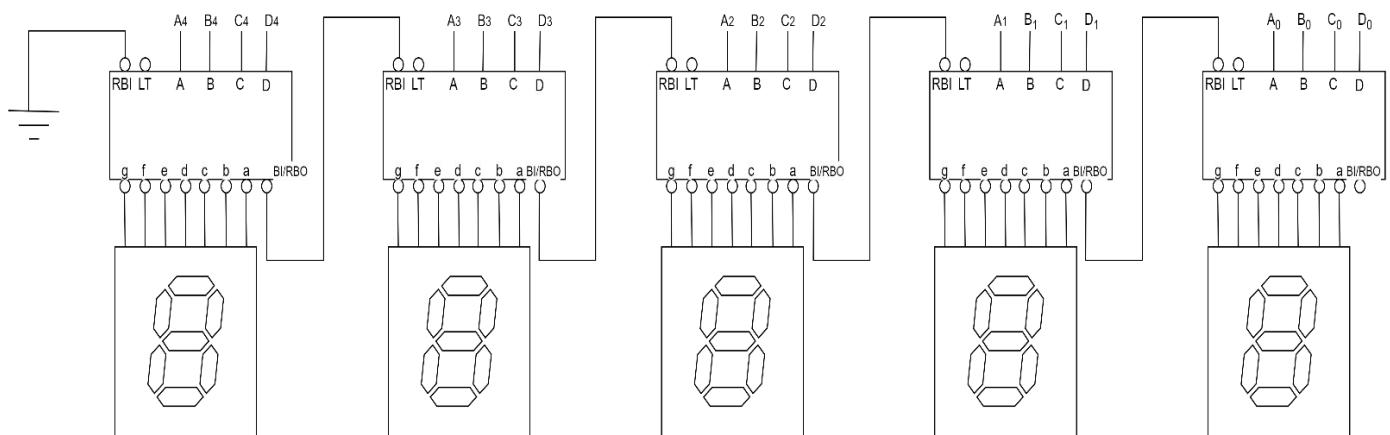
Digit	A B C D	A	b	c	d	e	f	g
0	0 0 0 0	1	1	1	1	1	1	0
1	0 0 0 1	0	1	1	0	0	0	0
2	0 0 1 0	1	1	0	1	1	0	1
3	0 0 1 1	1	1	1	1	0	0	1
4	0 1 0 0	0	1	1	0	1	1	0
5	0 1 0 1	1	0	1	1	0	1	1
6	0 1 1 0	1	0	1	1	1	1	1
7	0 1 1 1	1	1	1	0	0	0	0

8	1 0 0 0	1	1	1	1	1	1	1
9	1 0 0 1	1	1	1	0	0	1	1
A	1 0 1 0	0	0	0	1	1	0	1
B	1 0 1 1	0	0	1	1	0	0	1
C	1 1 0 0	0	1	0	0	0	1	1
D	1 1 0 1	1	0	0	1	0	1	1
E	1 1 1 0	0	0	0	1	1	1	1
F	1 1 1 1	0	0	0	0	0	0	0

- Bộ điều khiển hiển thị số lượng chai có 2 chữ số:
 - Đầu vào : $A_1B_1C_1D_1A_0B_0C_0D_0$ (8 bit BCD)
 - Đầu ra : Hiển thị số có 2 chữ số (loại chữ số 0 ở vị trí chữ số thứ tự cao nhất)
- Sơ đồ mạch : Bộ hiển thị 2 chữ số



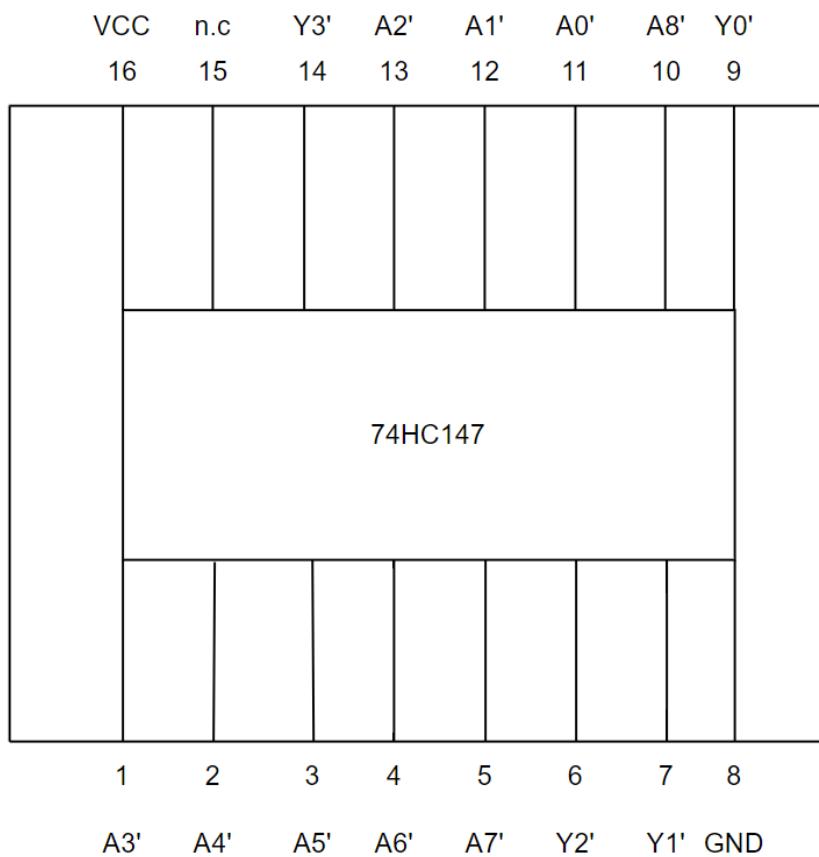
- Bộ hiển thị tổng số chia 5 chữ số :
 - Sau khi qua bộ chuyển đổi mã, 16 bit nhị phân sẽ chuyển đổi thành 20 bit BCD và đi vào bộ giải mã BCD-LED 7 thanh.
 - Đầu vào : $A_4B_4C_4D_4 A_3B_3C_3D_3 A_2B_2C_2D_2 A_1B_1C_1D_1 A_0B_0C_0D_0$
 - Đầu ra : Hiển thị số có 5 chữ số (loại chữ số 0 ở các vị trí chữ số thứ tự cao đến khi gặp chữ số khác không)
- Sơ đồ mạch : Bộ hiển thị 5 chữ số

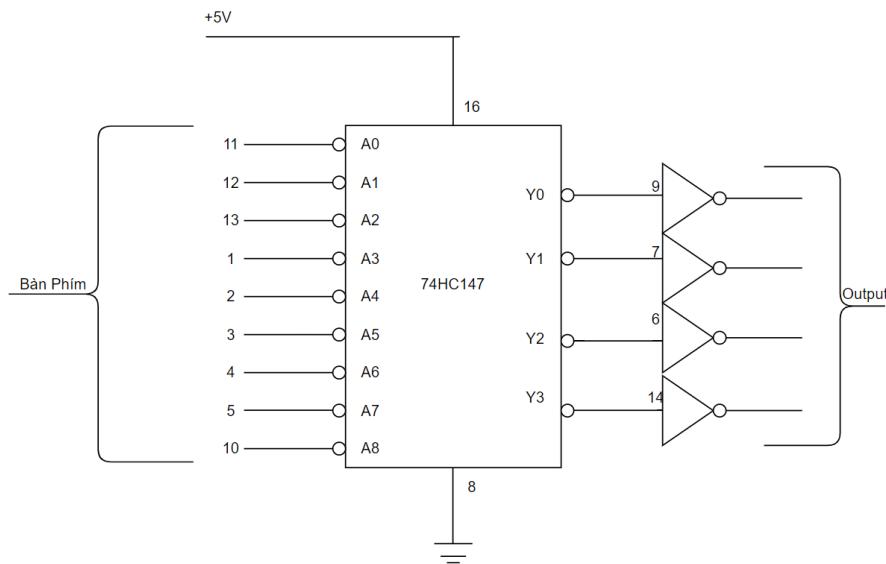


5. Bộ mã hoá mã hoá mỗi số thập phân và chuyển sang mã BCD. Sử dụng IC 74HC147 để thực hiện chức năng trên. Vẽ sơ đồ mạch và sơ đồ chân IC.

- Sơ đồ chân IC [74HC147](#)

- Chân 8 là GND
- Chân 9, 7, 6, 14 là Output (active LOW)
- Chân 11, 12, 13, 1, 2, 3, 4, 5, 10 là Input (active LOW)
- Chân 15 not connected
- Chân 16 VCC

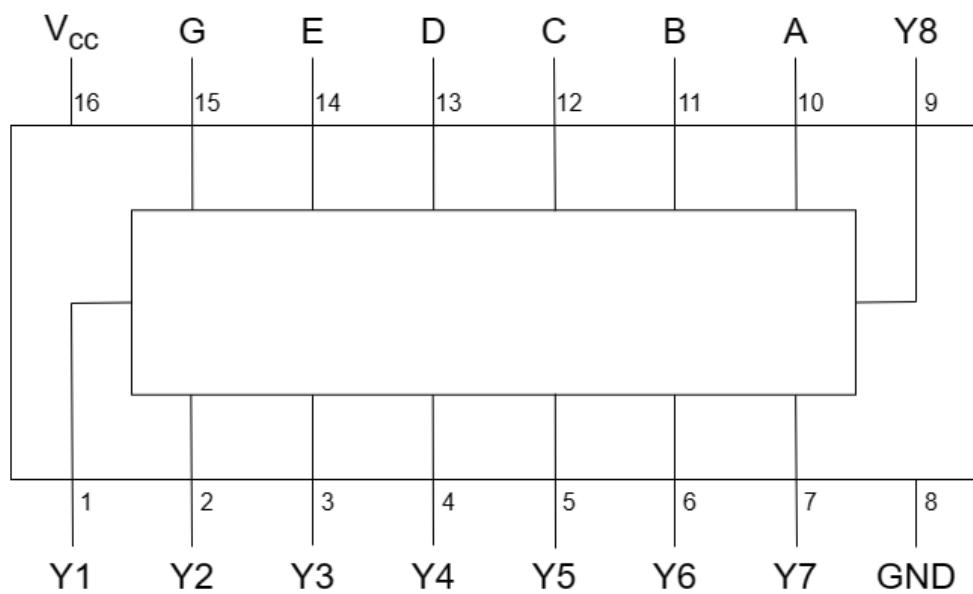




- Sơ đồ mạch : [Decimal to BCD](#) :
 - Ta nối các chân tương ứng với số nhập vào từ bàn phím và cấp nguồn cho bàn phím
 - Đầu ra đang là negative logic ta cho qua NOT để thành positive logic

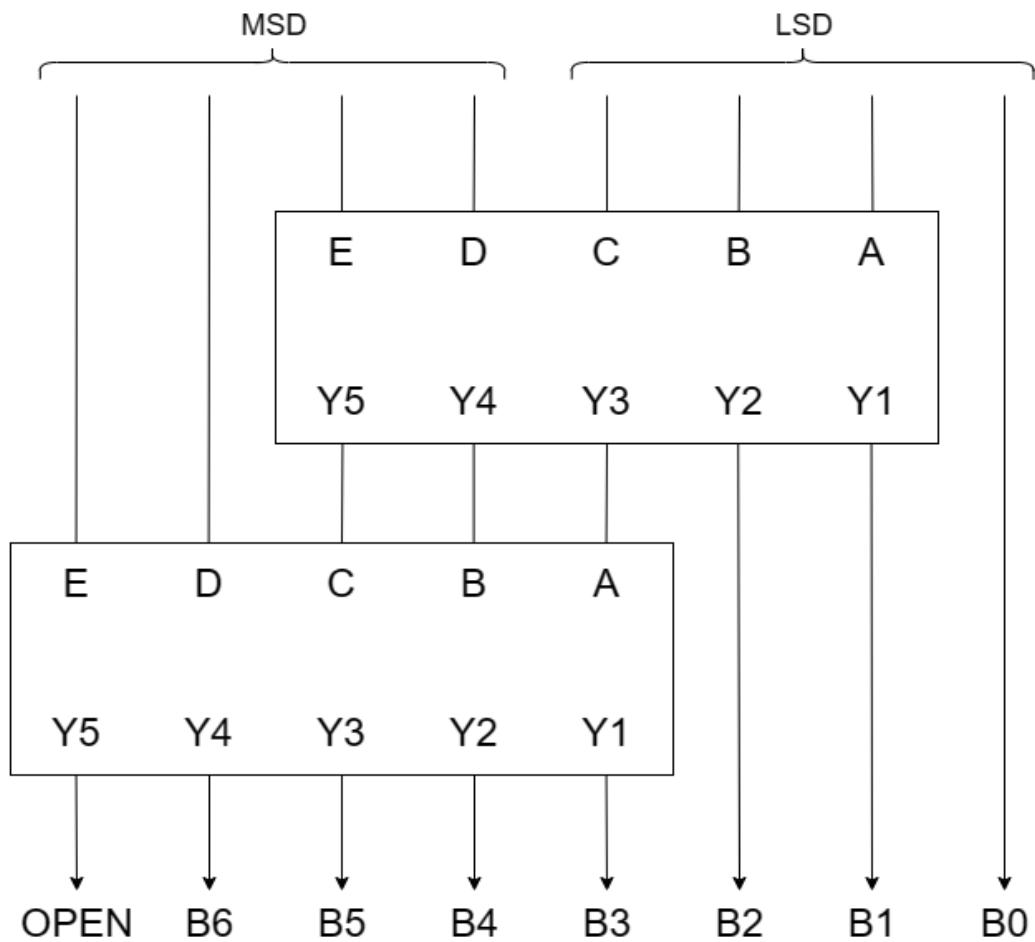
6. Hệ thống sử dụng 2 bộ chuyển đổi mã, BCD-nhi phân chuyển mã BCD 2 chữ số trong thanh ghi A sang mã nhị phân 8 bit. Hãy tìm một IC phù hợp để thực hiện chức năng chuyển đổi từ mã BCD-nhi phân. Vẽ sơ đồ mạch và sơ đồ chân IC.

- Để thực hiện chức năng chuyển đổi từ mã BCD – nhị phân, ta sẽ sử dụng IC DM74184 BCD-to-Binary.
- **Sơ đồ chân IC:** [DM74184](#)



- IC thực hiện chức năng chuyển từ BCD sang số nhị phân 6-bit (chỉ sử dụng các đầu ra Y1-Y5). Để chuyển BCD 2 số sang số nhị phân 8-bit, ta sẽ sử dụng 2 IC DM74184 theo sơ đồ mạch như sau:

- Sơ đồ mạch: [BCD-to-Binary](#)



- INPUT:** 8-bit BCD 2 số.
- OUTPUT:** $B_0 - B_6$ tương ứng với bit trọng số từ $2^0 - 2^6$. Do số nhị phân 8-bit output luôn có giá trị lớn hơn 0 nên bit trọng số lớn nhất luôn bằng 0

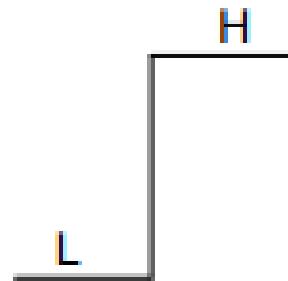
Chương 8: Mạch tuần tự (Mạch dãy)

8.1 Khái niệm mạch tuần tự.

- Mạch tuần tự là mạch có tín hiệu ra phụ thuộc vào **tín hiệu vào tại thời điểm hiện tại thời điểm hiện tại và quá khứ của tín hiệu vào**.
- Một mạch có **n** biến trạng thái nhị phân sẽ có 2^n trạng thái xảy ra, còn gọi là máy trạng thái giới hạn (*finite-state machines – FSMS*)
- Mạch tuần tự còn được gọi là **hệ có nhớ**.

8.2 Flip Flop.

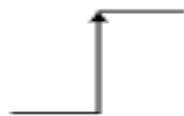
- Để thực hiện được mạch tuần tự, nhất thiết phải có **phần tử nhớ (memory element)**. Ngoài ra, còn có thể có các phần tử logic cơ bản.
- Flip flop là phần tử nhớ cơ bản của mạch tuần tự.
- Đầu ra của flip flop chính là trạng thái của nó.
- Một flip flop có thể làm việc theo 2 chế độ:
 - **Không đồng bộ**: đầu ra của flip flop chỉ phụ thuộc vào tín hiệu đầu vào.
 - **Đồng bộ**: đầu ra của flip flop phụ thuộc vào tín hiệu đầu vào tín hiệu đồng bộ.
- **Đồng bộ theo mức**
 - Mức cao (H):
 - Khi tín hiệu đồng bộ có giá trị logic = 0 thì hệ nghỉ (giữ nguyên trạng thái)
 - Khi tín hiệu đồng bộ có giá trị logic = 1 thì hệ làm việc bình thường.
 - Mức thấp (L):
 - Khi tín hiệu đồng bộ có giá trị logic = 1 thì hệ nghỉ (giữ nguyên trạng thái)
 - Khi tín hiệu đồng bộ có giá trị logic = 0 thì hệ làm việc bình thường.



Hình 1: Đồng bộ theo mức.

- **Đồng bộ theo sườn**

- Sườn trên (*rising edge*):
 - Khi tín hiệu đồng bộ xuất hiện sườn trên ($0 \rightarrow 1$) thì hệ làm việc bình thường
 - Trong các trường hợp còn lại, hệ nghỉ (giữ nguyên trạng thái).



Hình 2: Đồng bộ theo sườn lên.

- Sườn xuống (*falling edge*):

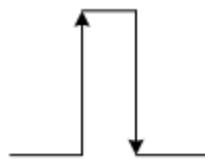
- Sườn xuống (*falling edge*):
 - Khi tín hiệu đồng bộ xuất hiện sườn xuống ($1 \rightarrow 0$), hệ làm việc bình thường.
 - Trong các trường hợp còn lại, hệ nghỉ (giữ nguyên trạng thái).



Hình 3: Đồng bộ theo sườn xuống.

Đồng bộ kiểu xung

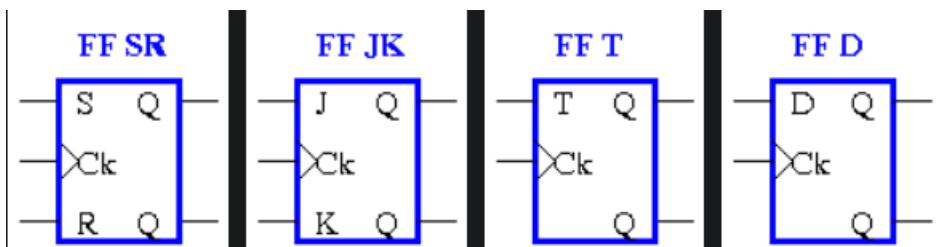
- Khi có xung thì hệ làm việc bình thường.
- Khi không có xung thì hệ nghỉ (giữ nguyên trạng thái).



Hình 4: Đồng bộ kiểu xung.

8.3 Phân loại Flip-Flop

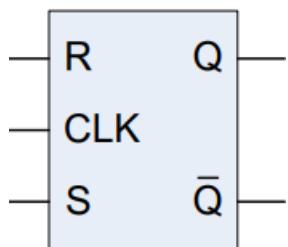
Có 4 loại Flip-Flop



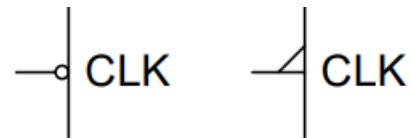
Flip-Flop RS (Reset-Set)

- RS Flip-Flop (Set-Reset Flip-Flop):
- S (Set): Đặt flip-flop thành trạng thái "1" hoặc "ON".
- R (Reset): Đặt flip-flop thành trạng thái "0" hoặc "OFF".

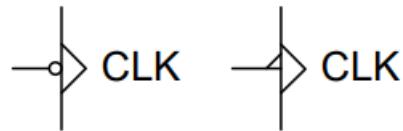
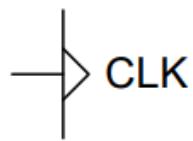
RS FF hoạt động được ở cả 2 chế độ đồng bộ và không đồng bộ



Đồng bộ mức cao



Đồng bộ mức thấp



Đồng bộ sườn dương

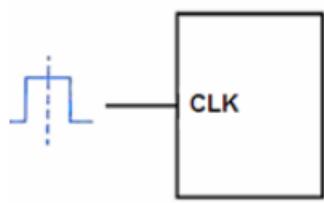
Đồng bộ sườn âm

- Các kiểu đồng bộ FF RS

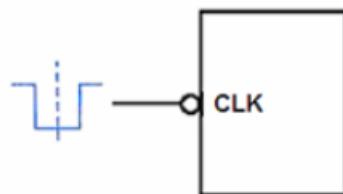
Các FF thường được kích hoạt để nhận thông tin nhờ một tín hiệu đồng bộ.

- Tín hiệu đồng bộ có thể tích cực:

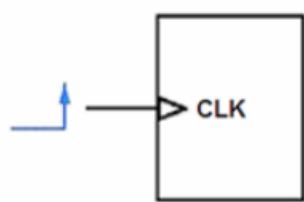
- Theo mức (cao, thấp)
- Theo sườn (lên, xuống)



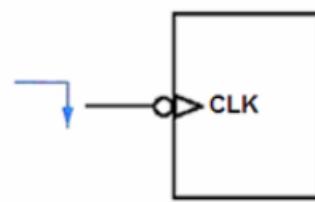
a- mức cao



b- mức thấp



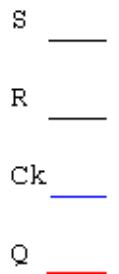
c- sườn lên



d- sườn xuống

- Xung tín hiệu đầu ra

Trạng thái của flip-flop được điều khiển bởi các tín hiệu SET (S) và RESET (R). Trạng thái chỉ được cập nhật khi có sự thay đổi ở đầu vào S hoặc R.

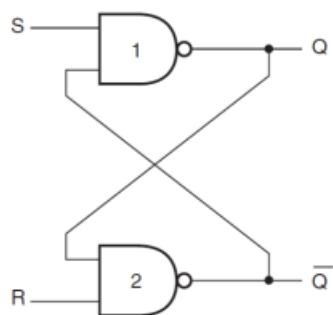


S	R	Ck	Q	\bar{Q}	Trạng thái
0	0	↑	Q_0	\bar{Q}_0	Không đổi
0	1	↑	0	1	Xoá
1	0	↑	1	0	Đặt
1	1	↑	!	!	Cấm

- FF chỉ có thể trao đổi thông tin khi tín hiệu đồng bộ tích cực và ngược lại.

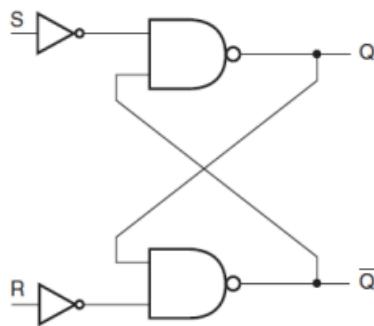
CLK	S	R	Q	Q'
'0'	x	x	Q	Q'
'1'	0	0	Q	Q'
	0	1	0	1
	1	0	1	0
	1	1	x	x

RS tích cực mức cao



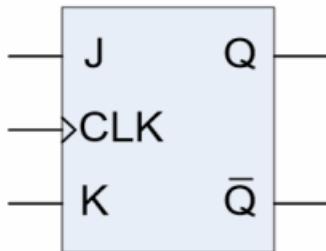
Operation Mode	S	R	Q_{n+1}
No change	1	1	Q_n
SET	0	1	1
RESET	1	0	0
Forbidden	0	0	—

RS tích cực mức thấp



Operation Mode	S	R	Q_{n+1}
No change	0	0	Q_n
SET	1	0	1
RESET	0	1	0
Forbidden	1	1	—

Flip-Flop JK

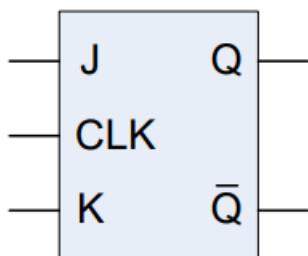


•J (Set): Khi J được kích hoạt (đưa vào mức logic cao), Flip-Flop chuyển sang trạng thái SET (1).

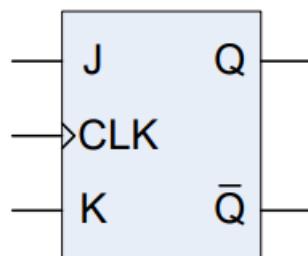
•K (Reset): Khi K được kích hoạt (đưa vào mức logic cao), Flip-Flop chuyển sang trạng thái RESET (0).

JK FF chỉ hoạt động ở chế độ đồng bộ

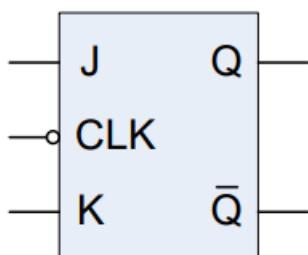
- Sơ đồ khối



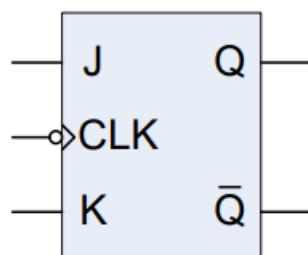
Tích cực mức cao



Tích cực sườn dương



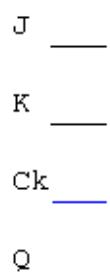
Tích cực mức thấp



Tích cực sườn âm

- Xung tín hiệu ra

Quy luật hoạt động của JK FF là một trạng thái SET hoặc RESET có thể được duy trì, hoặc trạng thái nó đang ở có thể được đảo ngược, tùy thuộc vào tín hiệu ở các đầu vào J và K cùng với xung đồng hồ.



J	K	Ck	Q	\bar{Q}	Trạng thái
0	0	↑	Q_0	\bar{Q}_0	Không đổi
0	1	↑	0	1	Xoá
1	0	↑	1	0	Bật
1	1	↑	\bar{Q}_0	Q_0	Lật

Operation Mode	J	K	Clk	Q_{n+1}
SET	1	0	1	1
RESET	0	1	1	0
NO CHANGE	0	0	1	Q_n
TOGGLE	1	1	1	\bar{Q}_n

- Nhận thấy đầu vào J, K điều khiển trạng thái ngõ ra theo đúng như cách mà S R đã làm trừ 1 điểm là khi $J = K = 1$ thì trạng thái cấm được chuyển thành trạng thái ngược lại (với $J = K = 0$). Nó còn gọi là chế độ lật của hoạt động.
- Từ dạng sóng có thể thấy rằng ngõ ra FF không bị ảnh hưởng bởi sườn xuống của xung ck các đầu vào J K cũng không có tác động trừ khi xảy ra tác động lên của Ck

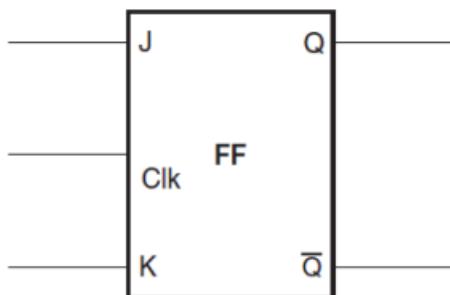
*FF JK với đầu vào có tín hiệu đồng bộ

JK FF với đầu vào tích cực ở mức CAO

Trong trường hợp này, mạch chỉ phản ứng hoặc chuyển đổi trạng thái khi xung đồng hồ (clock) chuyển từ mức thấp lên mức cao.

Tín hiệu đầu vào sẽ chỉ được xem xét và ảnh hưởng đến trạng thái của mạch khi xung đồng hồ chuyển từ 0 lên 1.

Điều này thường được biểu diễn như "đồng bộ với cạnh dương" hoặc "đồng bộ với xung tăng".



Q_n	J	K	Q_{n+1}
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

•Bảng Karnaugh

$Q_n \backslash JK$	00	01	11	10
0			1 1	
1	1			1

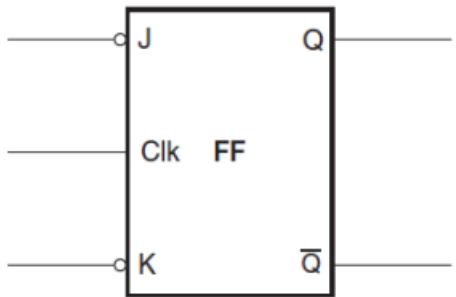
$$Q_{n+1} = J\bar{Q}_n + \bar{K}Q_n$$

•JK FF với đầu vào tích cực ở mức THẤP

Trong trường hợp này, mạch chỉ phản ứng hoặc chuyển đổi trạng thái khi xung đồng hồ chuyển từ mức cao xuống mức thấp.

Tín hiệu đầu vào chỉ được xem xét và ảnh hưởng đến trạng thái của mạch khi xung đồng hồ chuyển từ 1 xuống 0.

Điều này thường được biểu diễn như "đồng bộ với cạnh âm" hoặc "đồng bộ với xung giảm".



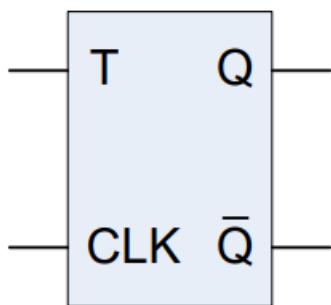
Q_n	J	K	Q_{n+1}
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

• Bảng Karnaugh

$Q_n \backslash JK$	00	01	11	10
0	1	1		
1		1	1	

$$Q_{n+1} = \bar{J}\bar{Q}_n + KQ_n$$

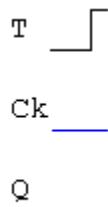
1. Flip-Flop T(Toggle)



- FF T (FF đảo) chỉ hoạt động ở chế độ đồng bộ.
- FF T thay đổi trạng thái mỗi khi được kích thích tại đầu vào T (đầu vào đảo).

T Input (Toggle Input): Đây là đầu vào quyết định xem flip-flop sẽ chuyển đổi trạng thái hay không. Khi tín hiệu T là 1, flip-flop sẽ chuyển đến trạng thái ngược lại so với trạng thái hiện tại khi có xung clock

Xung tín hiệu ra



T	Ck	Q	\bar{Q}	Trạng thái
0	↑	Q₀	\bar{Q}_0	Không đổi
1	↑	\bar{Q}_0	Q₀	lật

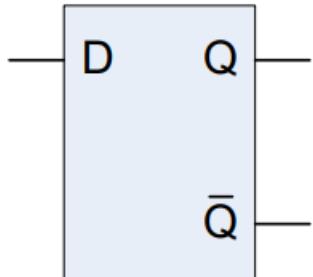
Khi tín hiệu clock xuất hiện và tín hiệu T là 1, flip-flop T chuyển đổi trạng thái. Nếu trạng thái hiện tại là 0, nó sẽ chuyển thành 1; nếu trạng thái hiện tại là 1, nó sẽ chuyển thành 0.

Flip-Flop D

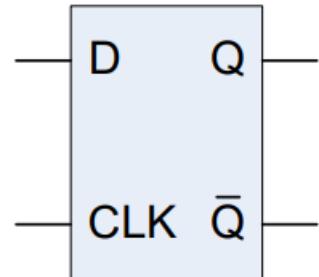
- D Input (Data Input): Đây là đầu vào dữ liệu mà bạn muốn lưu trữ trong flip-flop. Trạng thái của flip-flop sẽ chuyển sang trạng thái của đầu vào D khi có xung clock.
- Clock Input: Tín hiệu này làm cho flip-flop hoạt động. Trạng thái của flip-flop chỉ chuyển đổi khi có xung clock.
- FF D còn gọi là FF trễ, có thể được sử dụng để lưu trữ thông tin tạm thời của 1 bit.

- FF D có 1 đầu vào là D và hoạt động ở 2 chế độ đồng bộ và không đồng bộ.
- Chỉ xét FF D hoạt động ở chế độ đồng bộ.

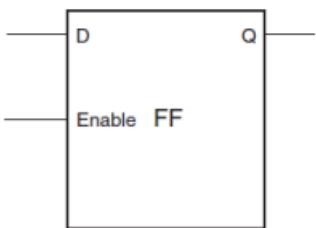
Không đồng bộ



Đồng bộ

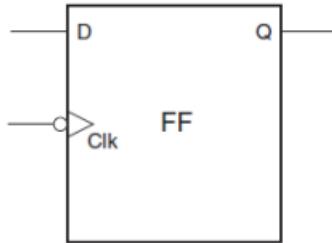


D FF đồng bộ theo mức gọi là chốt D (Latch)



Hoạt Động Liên Tục: Flip-Flop D theo mức là một loại latches, nó hoạt động liên tục và cập nhật trạng thái ngay khi đầu vào D thay đổi, không chờ đến xung clock. Nó không giữ chặt trạng thái chỉ khi có xung clock.

- D FF đồng bộ theo sườn được gọi là xuất phát sườn (Edge triggered)



- Hoạt Động Theo Xung Clock: Flip-Flop D theo sườn chỉ cập nhật trạng thái khi có xung clock. Nó chỉ quan tâm đến trạng thái của đầu vào D tại thời điểm xung clock xảy ra (cạnh dương hoặc cạnh âm).

- Xung tín hiệu đầu ra

D	—					
Ck	—					
Q	—					
		D	Ck	Q	\bar{Q}	Trạng thái
		0	↑	0	1	Xoá
		1	↑	1	0	Đặt

- Xung clock được sử dụng để đồng bộ hóa việc lưu trữ dữ liệu. Khi xung clock chuyển từ trạng thái thấp (0) lên trạng thái cao (1), flip-flop D sẽ lưu giữ giá trị đầu vào D tại thời điểm đó.
- Nghĩa là, giá trị của Q sẽ bằng giá trị của đầu vào dữ liệu D tại thời điểm $t+1$ khi xung clock chuyển từ trạng thái thấp lên trạng thái cao.
- FF D thường là nơi để chuyển dữ liệu từ tín hiệu vào D đến tín hiệu ra Q, cung cấp cho mạch sau như mạch cộng, ghi dịch.
- FF D phải chờ một khoảng thời gian khi xung kích thích mới

đưa ra tín hiệu ra Q.

- Do đó, FF D còn được xem như mạch trì hoãn hay còn gọi là FF trễ.

2. FF với đầu vào Preset và Clear

- Mỗi FF đều có các tín hiệu sau:
 - Tín hiệu vào, ví dụ J, K
 - Tín hiệu đồng bộ clock
 - Tín hiệu ra Q

- Ngoài ra, nhiều FF còn có thêm các tín hiệu trực tiếp có tác dụng điều khiển cường bức trạng thái ra của FF:
 - Clear (CLR), có tác dụng điều khiển để $Q = 0$
 - Preset (PR), làm cho $Q = 1$

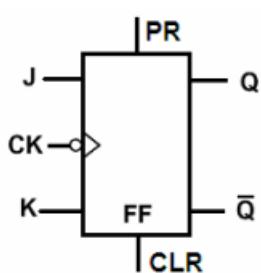
Chức năng Preset (P) thường tương đương với Set (S), nó đặt giá trị của flip-flop về trạng thái HIGH.

Chức năng Clear (C) thường tương đương với Reset (R), nó đặt giá trị của flip-flop về trạng thái LOW.

Chức năng Set và Reset thường được sử dụng trong các ứng dụng yêu cầu đặt hoặc đặt lại trạng thái flip-flop một cách rõ ràng và có thể được kích hoạt bằng các tín hiệu ngoại vi.

Chức năng Preset và Clear thường được sử dụng để cài đặt trạng thái ban đầu của flip-flop, chẳng hạn khi hệ thống bắt đầu hoạt động.

Tín hiệu điều khiển trực tiếp bậc cao

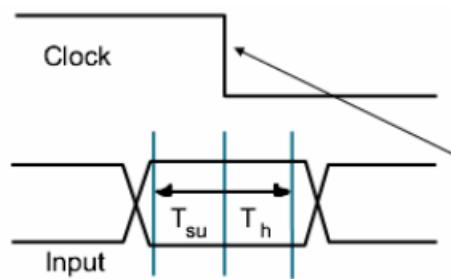


3. Quan hệ thời gian ở Flip Flop

- “Cửa sổ” thời gian của FF được xác định bởi:

- tsu: thời gian chuẩn bị (Setup) – tín hiệu vào cần phải xác lập ổn định ở một khoảng thời gian $\geq tsu$, trước khi có ‘sự kiện’ clock
- th: thời gian duy trì (Hold) – tín hiệu vào cần phải duy trì ổn định thêm một khoảng thời gian $\geq th$, sau khi kết thúc ‘sự kiện’ clock

- Đây là một trong những yếu tố hạn chế tần số của mạch logic dãy



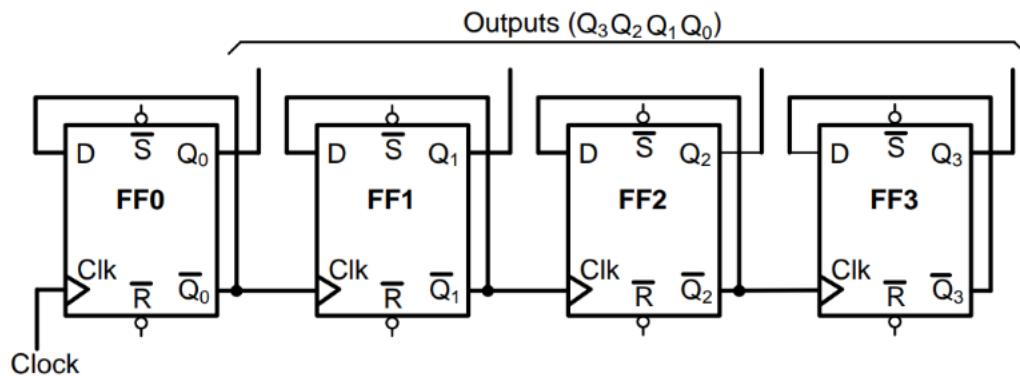
- Có 1 vùng "cửa sổ" thời gian bao quanh sườn lamy mẫu của tín hiệu clock ,ở đó tín hiệu đầu vào cần phải được duy trì ổn định và không thay đổi để cho việc truyền tín hiệu qua Flip-Flop được đảm bảo tin cậy

8.4 Mô hình mạch tuần tự

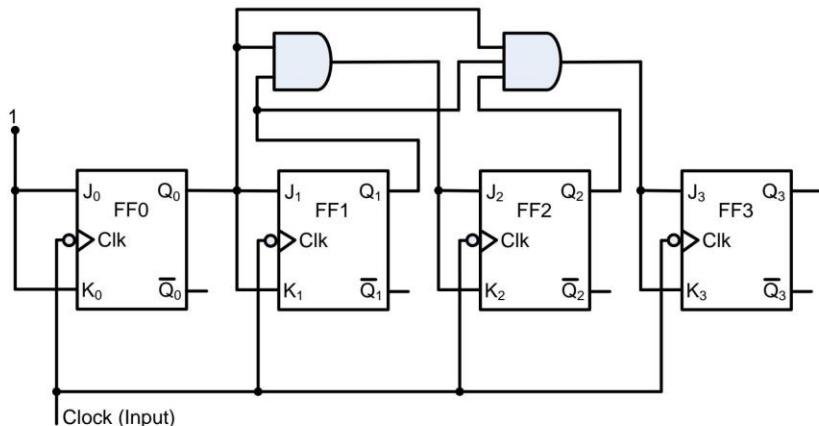
I. Phân loại

- Hệ tuần tự đồng bộ:
 - Tất cả FF đều có tín hiệu đầu vào CLK giống nhau điều khiển.
 - Khi làm việc tất cả FF đều được 1 tín hiệu giữ nhịp.
- Hệ tuần tự không đồng bộ:
 - Đầu vào CLK của FF này là xung đầu ra của FF khác.
 - Không cần tín hiệu đầu vào để giữ nhịp chung cho toàn bộ hệ thống.
- Hệ tuần tự đồng bộ nhanh hơn hệ tuần tự không đồng bộ tuy nhiên có thiết kế phức tạp hơn.
- VD: Mạch đếm tuần tự 0000 đến 1111:

- Mạch đếm không đồng bộ: (chỉ sử dụng 4 FF D)

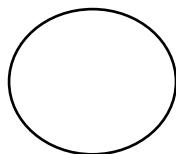


- Mạch đếm đồng bộ: (sử dụng 4 FF JK và cỗng AND):



II. Mô hình trạng thái

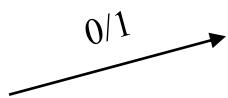
- Để thiết kế được một mạch tuần tự ta cần có mô hình biểu diễn các trạng thái của mạch, mô hình gồm:
 - Trạng thái khởi tạo.
 - Hữu hạn các trạng thái khác.
 - Hữu hạn đầu vào.
 - Hữu hạn đầu ra.
 - Hàm chuyển trạng thái: Hàm chuyển từ trạng thái này sang trạng thái khác với một đầu vào tương ứng.
 - Hàm đầu ra: Hàm chuyển từ trạng thái thành đầu ra tín hiệu đối với một đầu vào tương ứng.
- Sơ đồ trạng thái:
 - Trạng thái được biểu diễn bằng hình tròn:



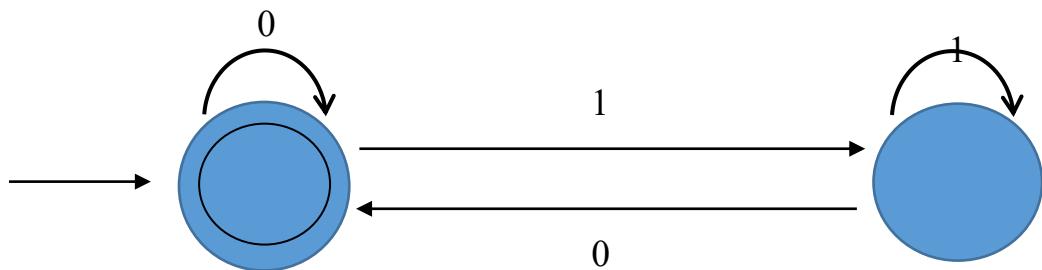
- Mũi tên chỉ hàm chuyển trạng thái:



- Mũi tên được đánh dấu bằng các tín hiệu đầu vào:

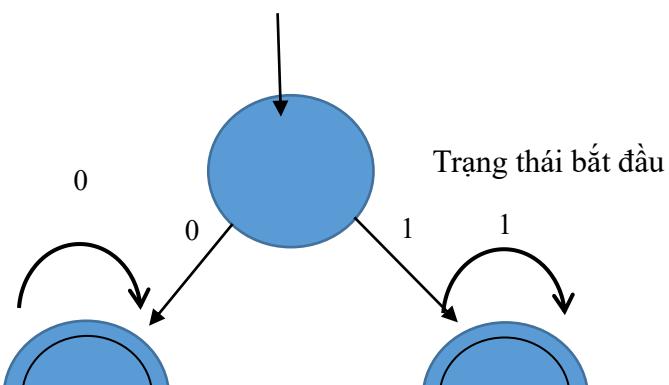


Ví dụ 1:



- Đồ hình trạng thái chấp nhận chuỗi kết thúc bởi bit ‘0’.
 - Tại trạng thái bắt đầu, đầu vào là bit ‘0’ thì nếu không có thêm bit vào chuỗi kết thúc tại bit ‘0’.
 - Bit vào là bit ‘1’ chuyển tiếp sang trạng thái tiếp theo, đầu vào tiếp tục là bit ‘1’ thì đồ hình giữ nguyên trạng thái. Đầu vào tiếp theo là bit ‘0’ thì chuyển về trạng thái ban đầu và nếu không có bit vào thì chuỗi kết thúc tại bit ‘0’.

Ví dụ 2:



Trạng thái 1

Trạng thái 3

Trạng thái 2

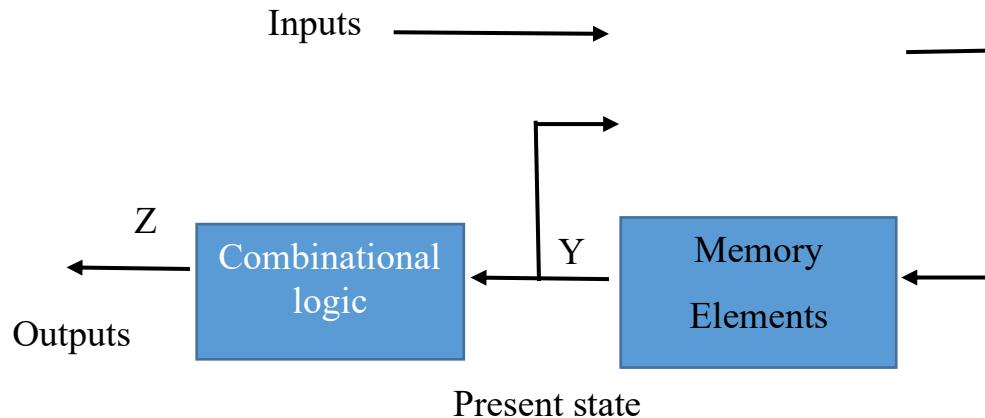
Trạng thái 4



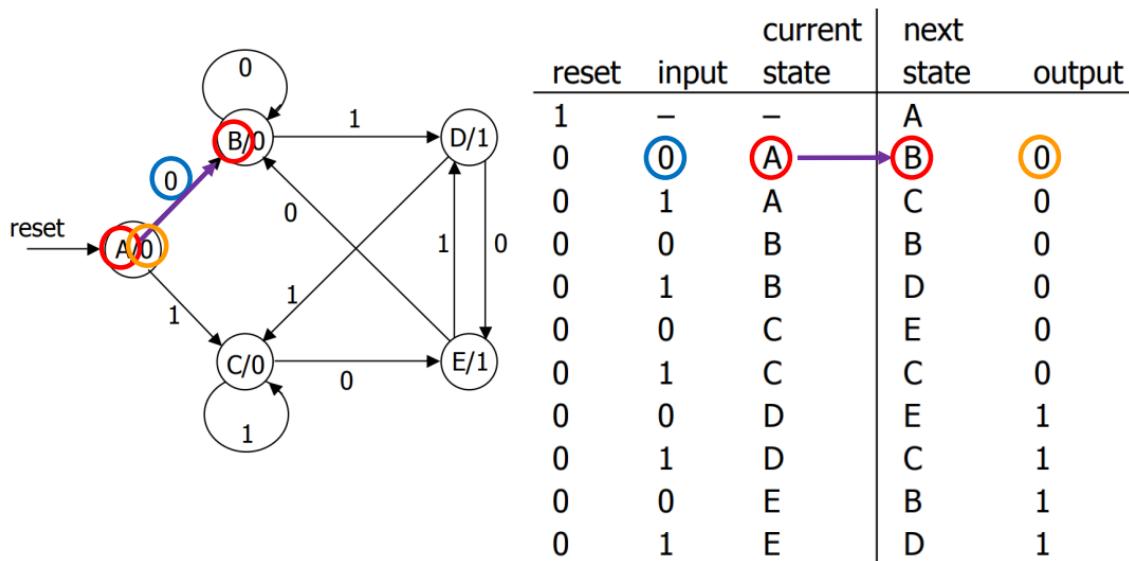
- Đồ hình trạng thái chấp nhận chuỗi bắt đầu và kết thúc bởi cùng 1 bit.
 - o Đầu vào là bit ‘0’:
 - Chuyển từ trạng thái bắt đầu sang trạng thái 1:
 - Bit vào là bit ‘0’, nếu không có bit vào tiếp theo chuỗi kết thúc tại bit ‘0’.
 - Bit vào là bit ‘1’, chuyển sang trạng thái 2, nếu bit vào là ‘1’ giữ nguyên trạng thái, bit vào là bit ‘0’ quay lại trạng thái 1.
 - o Đầu vào là bit ‘1’:
 - Chuyển từ trạng thái bắt đầu sang trạng thái 3:
 - Bit vào là bit ‘1’, nếu không có bit vào tiếp theo chuỗi kết thúc tại bit ‘0’.
 - Bit vào là bit ‘0’, chuyển sang trạng thái 4, nếu bit vào là ‘0’ giữ nguyên trạng thái, bit vào là bit ‘1’ quay lại trạng thái 3.
 - Mô hình Moore:
 - o Đầu ra chỉ phụ thuộc vào trạng thái hiện tại, không phụ thuộc trực tiếp vào tín hiệu đầu vào.
 - o Đầu ra là hàm của trạng thái.
 - o Mũi tên được ký hiệu bởi đầu vào và đầu ra khi chuyển trạng thái.

X

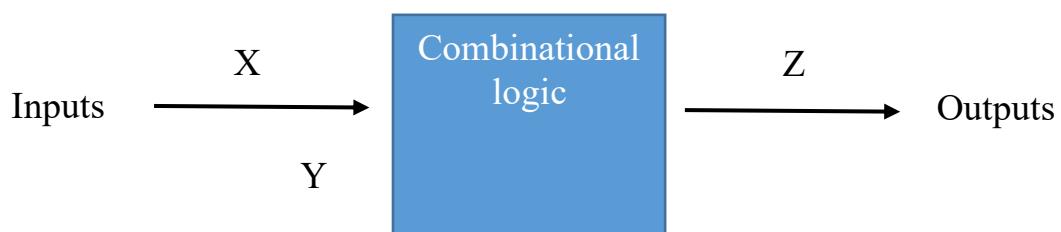
Combinational
logic

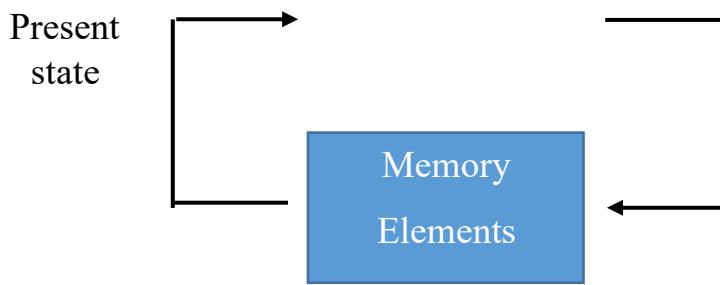


Ví dụ:

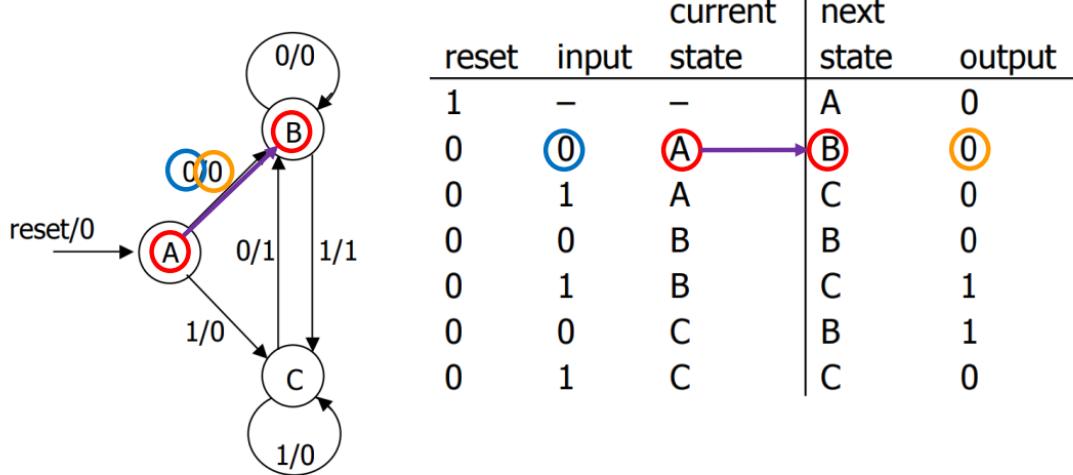


- Đầu ra chỉ phụ thuộc vào trạng thái:
 - Tại các trạng thái A, B, C đầu ra = 0.
 - Tại các trạng thái C, D, E đầu ra = 1.
- Mô hình Mealy:
 - Đầu ra phụ thuộc vào trạng thái hiện tại và tín hiệu đầu vào.
 - Đầu ra là hàm của trạng thái và đầu vào.
 - Mũi tên được ký hiệu bởi đầu vào khi chuyển trạng thái.
 - Vòng tròn trạng thái được ký hiệu bởi trạng thái k/đầu ra.





Ví dụ:



- Đầu ra phụ thuộc vào trạng thái và đầu vào:
 - Khi trạng thái là C đầu vào là 0, đầu ra là 1.
 - Khi trạng thái là B đầu vào là 1, đầu ra là 1.
 - Các trường hợp còn lại đầu ra bằng 0.

III. Các bước thiết kế tuần tự.

1. Mô tả hoạt động của mạch tuần tự cần thiết (đầu vào, đầu ra, các trạng thái, biểu đồ trạng thái, biểu đồ thời gian, hoặc các thông tin thích hợp khác)
 - Vẽ các trạng thái của mạch, mũi tên mô tả các hàm chuyển trạng thái.
2. Lập bảng chuyển trạng thái (state table)
 - Từ đồ họa trạng thái, lập bảng theo mô hình Moore hoặc Mealy phù hợp với thiết kế.
3. Mã hóa trạng thái, đầu vào (nếu có)
 - Mã hóa các đầu vào thành bit '0', '1' hoặc dãy bit v.v...

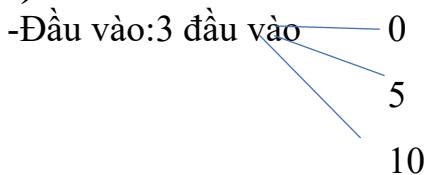
- Mã hóa các trạng thái thành các dãy bit tùy vào số lượng.
- Xác định số FF cần dùng và đánh ký hiệu cho mỗi FF
 - Từ các trạng thái đã mã hóa chọn số lượng FF.
 - Lựa chọn kiểu FF cần dùng
 - Chọn loại FF phù hợp, cách chọn càng tối ưu sơ đồ mạch càng đơn giản.
 - Từ bảng chuyển trạng thái, xác định đầu vào cho mỗi FF (hàm trạng thái của tín hiệu đầu vào với trạng thái tương ứng) và biểu thức của mỗi biến ra
 - Tùy vào loại FF đã chọn và trạng thái đầu vào, đầu ra của từng FF lập bảng cho các kích thích của các FF.
 - Với các logic ‘0’ và ‘1’ cho mỗi biến, mỗi FF có thể có một trong bốn đáp ứng là: ‘S0’, ‘S1’, ‘T0’, T1’
 - Đối với các FF RS, JK, T, D ta có bảng đáp ứng, kích thích sau:

Đáp ứng		Kích thích					
Ký hiệu	$Q \rightarrow Q^+$	S	R	J	K	T	D
S0	$0 \rightarrow 0$	0	x	0	x	0	0
T1	$0 \rightarrow 1$	1	0	1	x	1	1
T0	$1 \rightarrow 0$	0	1	x	1	1	0
S1	$1 \rightarrow 1$	x	0	x	0	0	1

- Tối thiểu hóa đầu vào cho mỗi FF và đầu ra
 - Từ các đầu vào và mô hình Moore hay Mealy đã chọn, tối thiểu hóa các hàm logic.
- Lập sơ đồ mạch logic từ các phần tử cơ bản

Ví dụ: Thiết kế máy bán hàng tự động

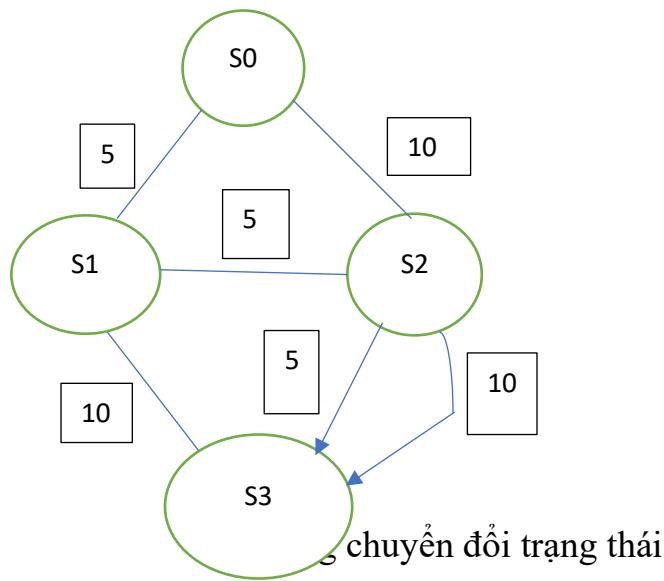
1) Phân tích bài toán



- Đầu ra: 1 đầu ra

- Trạng thái: 3 trạng thái

2) Lập bảng chuyển trạng thái



Trạng thái trước đó	Đầu vào	Trạng thái tiếp theo	Trạng thái đầu vào
S0	0	S0	0
	5	S1	0
S1	10	S2	0
	0	S1	0
	5	S2	0
	10	S3	0
S2	0	S2	0
	5	S3	0
	10	S3	0
S3	0	S0	1
	5	S0	1
	10	S0	1

3) Mã hóa trạng thái,xác định số lượng FF:02,sử dụng FF D

-Đầu vào :2 bit:+0:00

+5:01

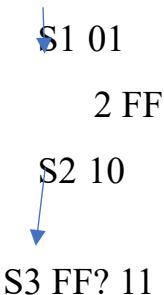
+10:10

+Còn lại:11

-Đầu ra: 2 đầu ra 1bit:+0

+1

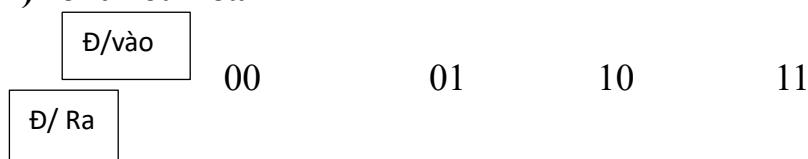
-Trạng thái: S0 2bit 00



-Bảng trạng thái theo bit

Trạng thái trước	Đầu vào	Trạng thái sau	Đầu ra	D0	D1
00	00	00	0	0	0
	01	01	0	0	1
	10	10	0	1	0
	11	⊗	0	⊗	⊗
01	00	01	0	0	1
	01	10	0	1	0
	10	11	0	1	1
	11	⊗	0	⊗	⊗
10	00	10	0	1	0
	01	11	0	1	1
	10	11	0	1	1
	11	⊗	0	⊗	⊗
11	⊗	00	1	0	0

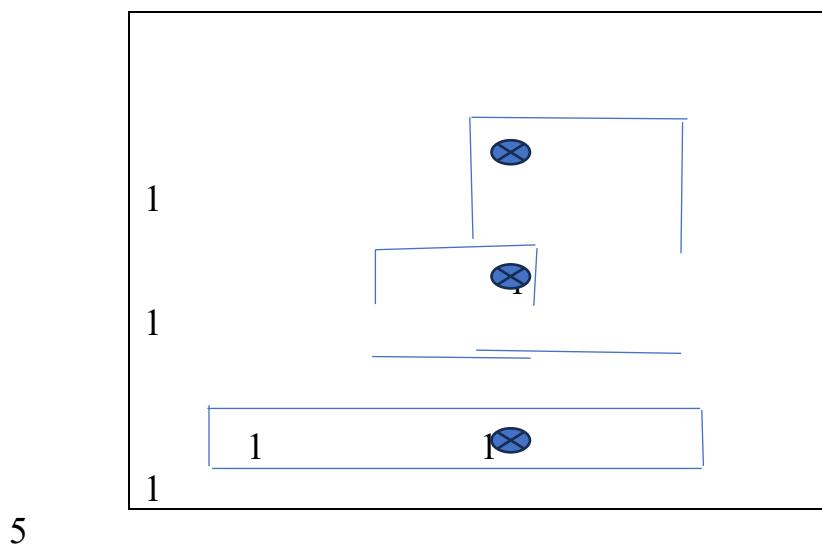
4) Tối thiểu hóa



00

01

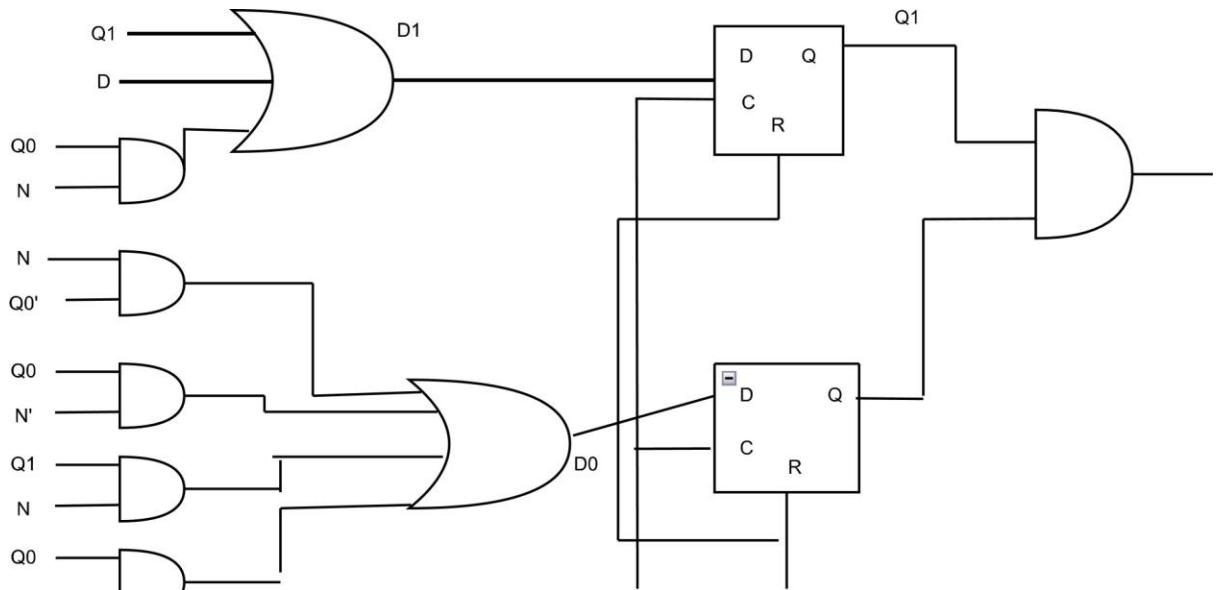
10



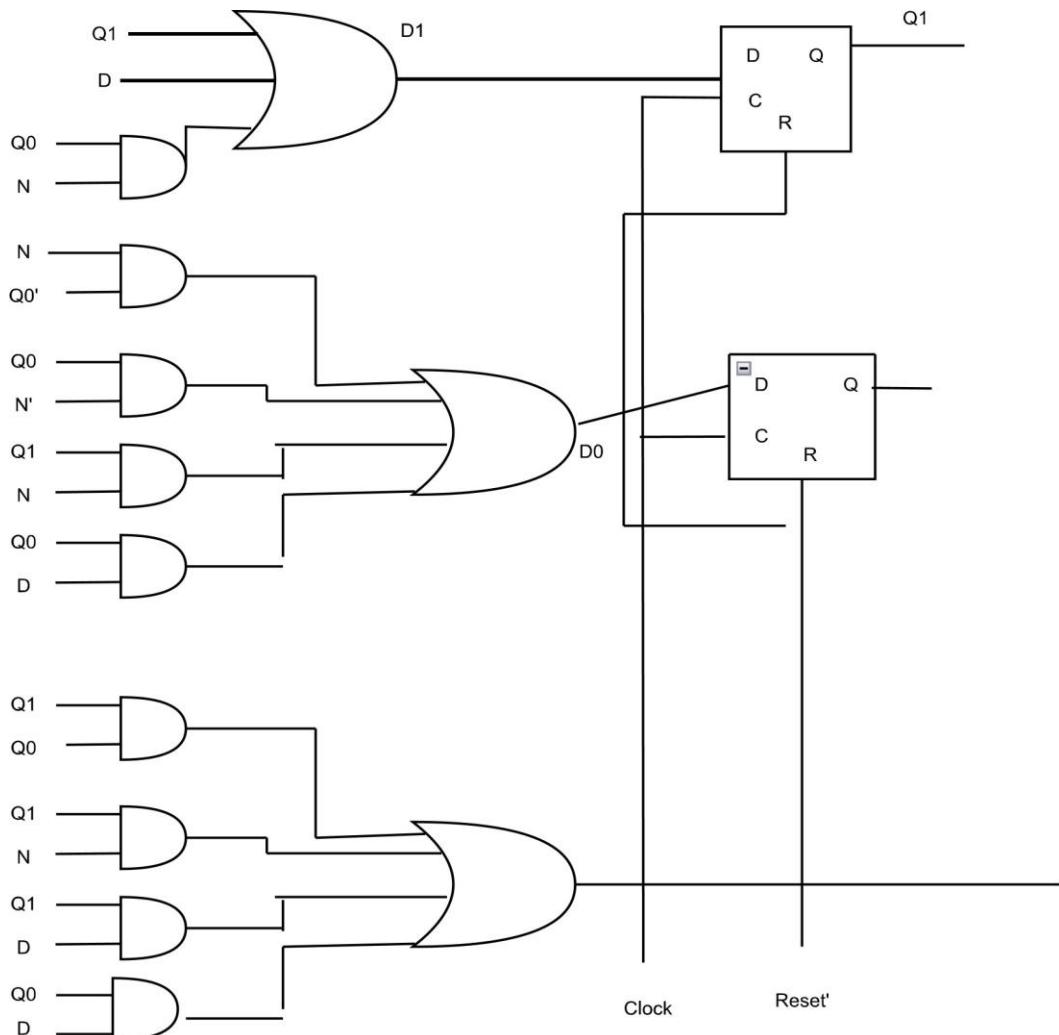
5

5) Sơ đồ mạch

moore



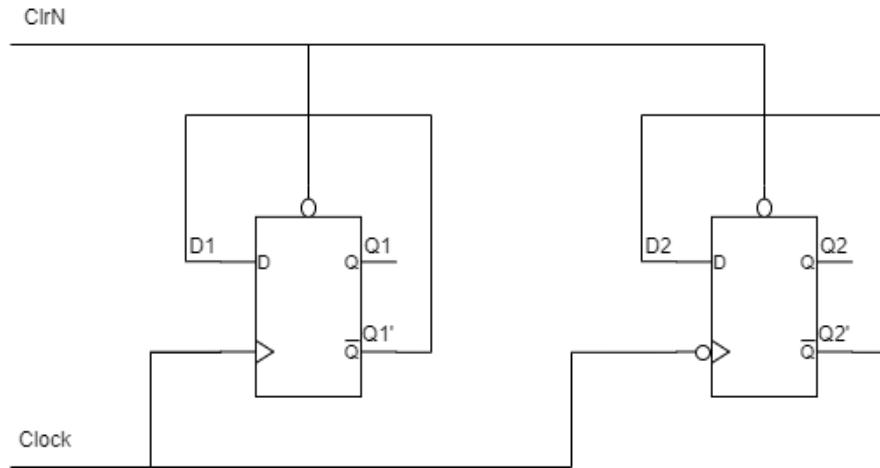
Mealy



6) So sánh mô hình moore và mealy

Mô hình moore	Mô hình mealy
Đầu ra chỉ phụ thuộc vào trạng thái hiện tại mà không phụ thuộc vào trạng thái đầu vào	Đầu ra phụ thuộc vào trạng thái hiện tại đầu vào
Có xu hướng cần ít trạng thái hơn, và do đó cần ít phần cứng hơn để giải quyết bài toán	Có xu hướng cần nhiều trạng thái hơn, và do đó cần nhiều phần cứng hơn để giải quyết bài toán
An toàn hơn khi sử dụng: -Đầu ra thay đổi theo xung đồng hồ(1 chu kỳ muộn hơn) -Trong mô hình Mealy, đầu vào có thể thay đổi đầu ran gay khi làm logic được thực hiện, là 1 vấn đề khi kết hợp cả 2 lại với nhau.	Đáp ứng nhanh hơn với đầu vào: -Đáp ứng trong cùng 1 chu kỳ, không cần đợi xung đồng bộ. -Trong mô hình Moore, có thể cần mã hóa nhiều trạng thái hơn nên sẽ cần nhiều cổng hơn, dẫn đến trễ lớn hơn.

Bài tập 1:

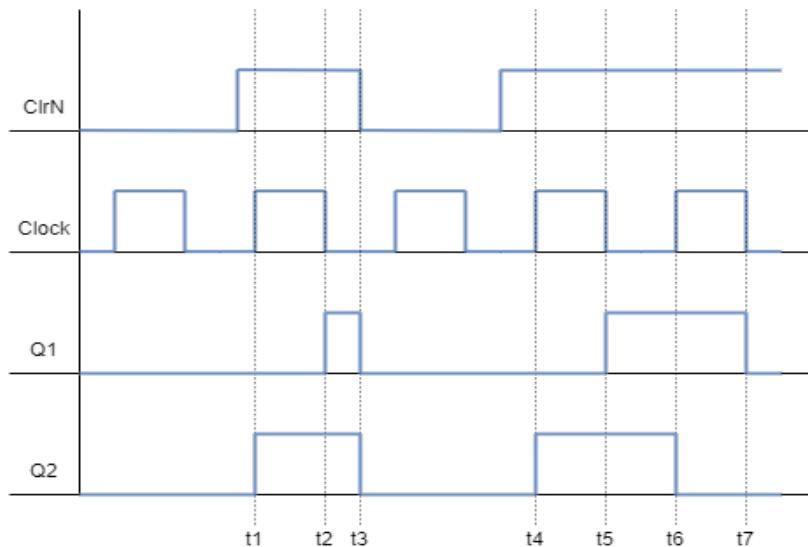


Hình 1: Sơ đồ mạch bài tập 1

Nhận xét:

- Ta thấy cả 2 flip flop cùng có đầu CLR tích cực mức thấp.
- Flip flop Q1 có Ck tích cực sùn dương nên flip flop sẽ thay đổi trạng thái khi ClrN = 1 và Clock chuyển từ 0 → 1.
- Flip flop Q2 có Ck tích cực sùn âm nên flip flop sẽ thay đổi trạng thái khi ClrN = 1 và Clock chuyển từ 1 → 0.

Từ nhận xét trên ta thu được dạng sóng như sau:

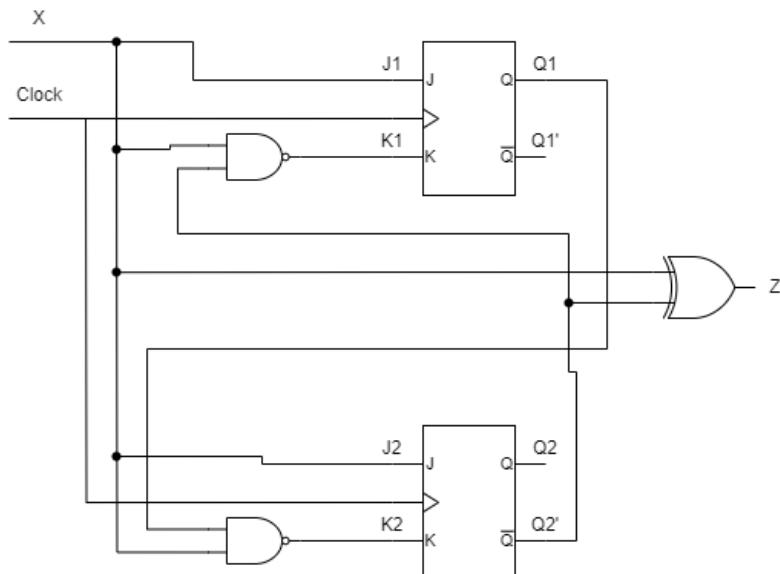


Hình 2: Dạng sóng của mạch

Giải thích:

- t1 và t2 nằm trong khoảng $\text{ClrN} = 1$ nên các flip flop sẽ thay đổi trạng thái theo Clock trong khoảng này với t1 thì flip flop Q2 thay đổi còn t2 thì flip flop Q1 thay đổi.
- t3 là thời điểm $\text{ClrN} = 0$ nên lúc này cả Q1 và Q2 sẽ trở về 0.
- t4, t5, t6, t7 nằm trong khoảng $\text{ClrN} = 1$ nên các flip flop lúc này sẽ tiếp tục thay đổi trạng thái theo Clock.
- t4, t6 là 2 thời điểm mà Q1 thay đổi trạng thái.
- t5, t7 là 2 thời điểm mà Q2 thay đổi trạng thái.

Bài tập 2:

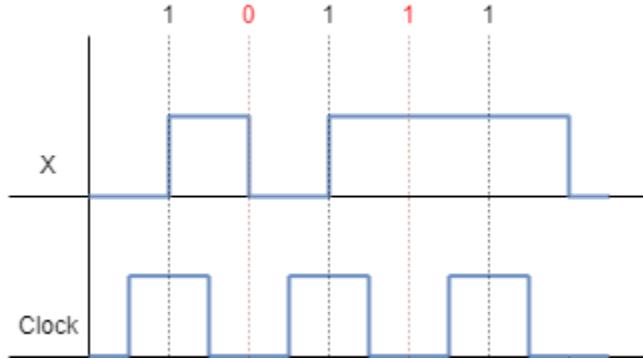


Hình 3: Sơ đồ mạch bài tập 2

Nhận xét:

- Từ hình vẽ ta có thể rút ra được các phương trình sau:
 - + $J_1 = J_2 = X$
 - + $K_1 = X \odot \overline{Q_2}$
 - + $K_2 = X \odot Q_1$
 - + $Z = X \oplus \overline{Q_2}$

- Do các flip flop có Clk tích cực sùn âm, mà X lại thay đổi giá trị tại giữa 1 sùn lên và 1 sùn xuống của tín hiệu Clock nên sẽ có một số tín hiệu của X bị bỏ qua do không nằm bên trái sùn xuống.

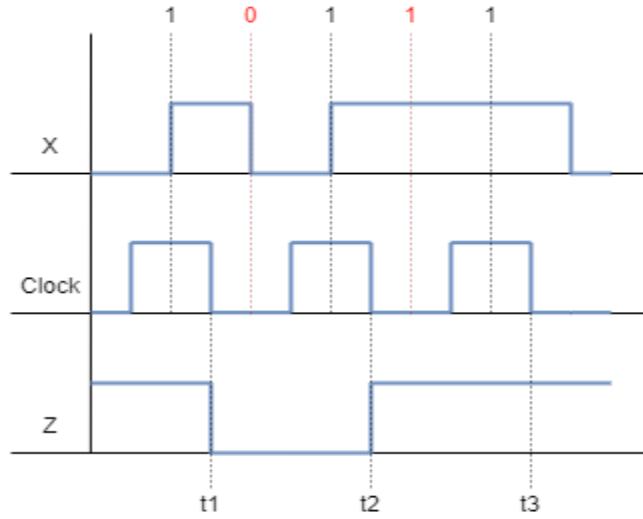


Hình 4: Sự thay đổi của X theo Clock

- Như ta thấy ở hình trên thì ta có thể bỏ qua các bit 0 và 1 (được tô màu đỏ).
- Từ đó ta rút ra được bảng trạng thái sau:

Q_2Q_1	X	J_1	K_1	J_2	K_2	$Q_2Q_1 +$	Z
00	0	0	1	0	1	00	1
00	1	1	0	1	1	11	0
11	1	1	1	1	0	10	1
10	1	1	1	1	1	01	1
01	0	0	1	0	1	00	1

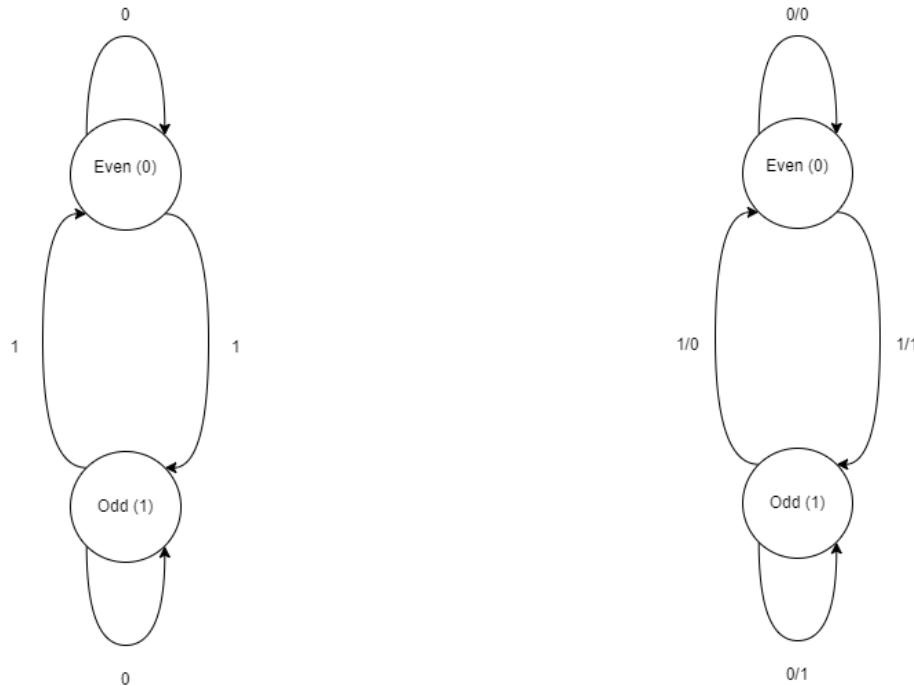
Qua bảng trạng thái trên ta có dạng sóng của Z như sau:



Hình 5: Dạng sóng của Z

Bài tập 3:

- Từ đề bài ta có sơ đồ trạng thái như sau:



- Từ sơ đồ trạng thái trên, ta thấy cả mô hình Moore lẫn Mealy đều có chung bảng chuyển đổi trạng thái như sau:

Current	Input	Next	Output
Even (0)	0	Even (0)	0
Even (0)	1	Odd (1)	1
Odd (1)	0	Odd (1)	1
Odd (1)	1	Even (0)	0

- Qua bảng trạng thái trên, do chỉ có 2 trạng thái odd (1) và even (0) nên ta chỉ cần dùng 1 flip flop.

- Sử dụng flip flop loại D, ta có bảng sau:

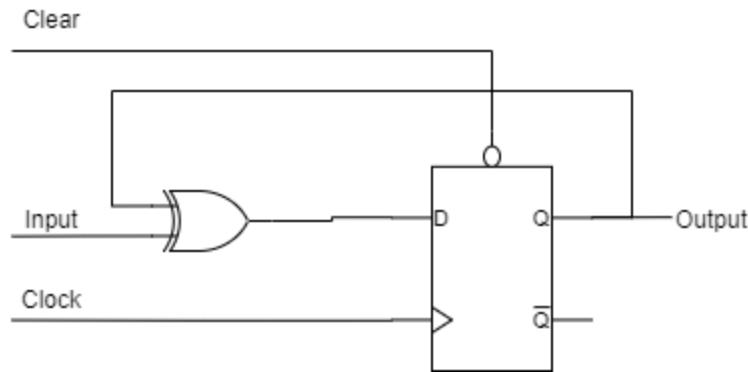
Q	X	D	Output
0	0	0	0
0	1	1	1
1	0	1	1
1	1	0	0

- Tối thiểu hóa D bằng bảng Karnaugh:

Q\X	0	1
0	0	1
1	1	0

$$D = Q \oplus X$$

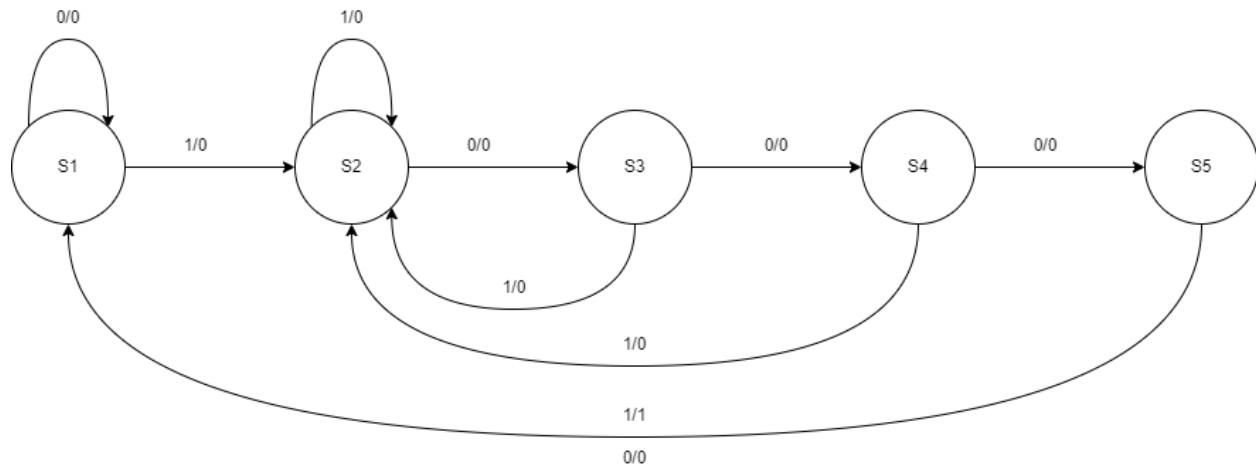
- Từ công thức trên ta có mạch sau:



Hình 8: Sơ đồ mạch đếm số bit chẵn lẻ sử dụng flip flop D

Bài tập 4:

Giải bằng mô hình Mealy:



Hình 9: Sơ đồ trạng thái mạch xác định chuỗi “10001” theo mô hình Mealy

- Từ sơ đồ trên ta có bảng chuyển đổi trạng thái:

Current	Input	Next	Output
S1	0	S1	0
S1	1	S2	0
S2	0	S3	0
S2	1	S2	0

S3	0	S4	0
S3	1	S2	0
S4	0	S5	0
S4	1	S2	0
S5	0	S1	0
S5	1	S1	1

- Có 5 trạng thái, do đó ta cần sử dụng 3 flip flop.

- Sử dụng flip flop loại D, ta có bảng:

$Q_2Q_1Q_0$	X	$D_2D_1D_0$	Y
000	0	000	0
000	1	001	0
001	0	010	0
001	1	001	0
010	0	011	0
010	1	001	0
011	0	100	0
011	1	001	0
100	0	000	0
100	1	000	1

- Từ bảng trên ta có các công thức sau:

+ Flip flop 0:

$$D_0 = \overline{Q_2}(\overline{Q_1 Q_0}X + \overline{Q_1}Q_0X + Q_1\overline{Q_0 X} + Q_1\overline{Q_0}X + Q_1Q_0X)$$

X	$Q_1 Q_0$	00	01	11	10
0		0	0	0	1
1		1	1	1	1

$$D_0 = \overline{Q_2}X + \overline{Q_2}Q_1\overline{Q_0}$$

+ Flip flop 1:

$$D_1 = \overline{Q_2 X}(\overline{Q_1}Q_0 + Q_1\overline{Q_0}) = \overline{Q_2 X}(Q_1 \oplus Q_0)$$

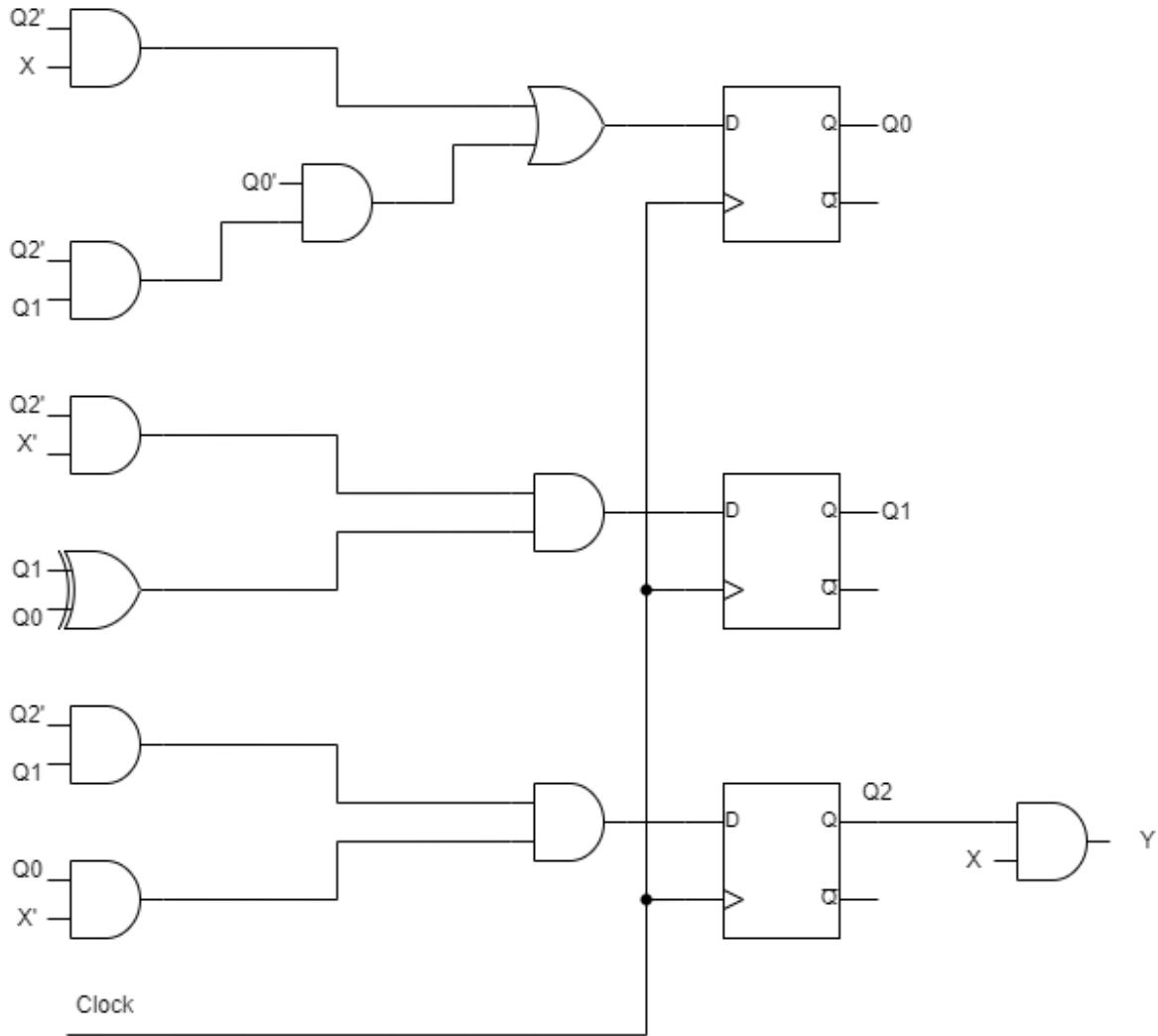
+ Flip flop 2:

$$D_2 = \overline{Q_2}Q_1Q_0\overline{X}$$

+ Output:

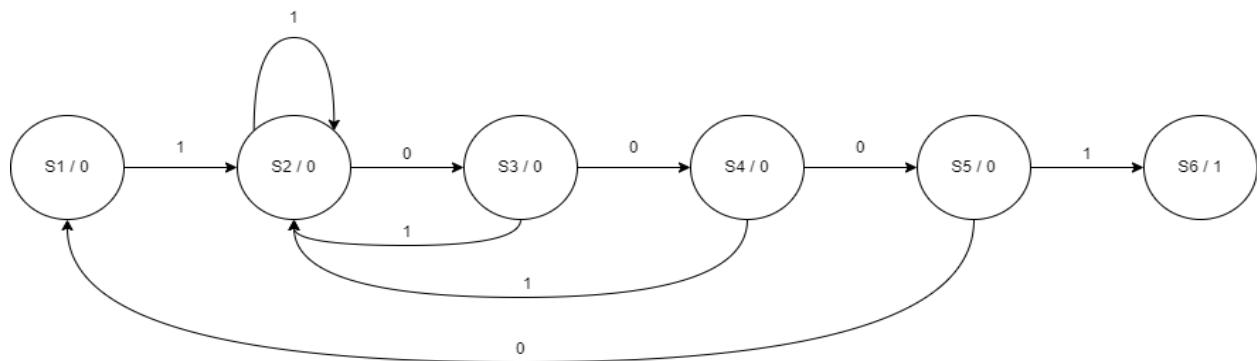
$$Y = Q_2X$$

- Vậy ta có sơ đồ mạch:



Hình 10: Sơ đồ mạch xác định chuỗi “10001” theo mô hình Mealy

Giải bằng mô hình Moore:



Hình 11: Sơ đồ trạng thái mạch xác định chuỗi “10001” theo mô hình Moore

- Từ sơ đồ trạng thái trên ta có bảng chuyển đổi trạng thái:

Current	Input	Next	Output
S1	0	S1	0
S1	1	S2	0
S2	0	S3	0
S2	1	S2	0
S3	0	S4	0
S3	1	S2	0
S4	0	S5	0
S4	1	S2	0
S5	0	S1	0
S5	1	S6	0
S6	x	S6	1

- Có 6 trạng thái, do đó ta cần dùng 3 flip flop.

- Sử dụng flip flop loại D, ta có bảng sau:

$Q_2Q_1Q_0$	X	$D_2D_1D_0$	Y
000	0	000	0
000	1	001	0
001	0	010	0
001	1	001	0
010	0	011	0

010	1	001	0
011	0	100	0
011	1	001	0
100	0	000	0
100	1	101	0
101	x	101	1

- Từ bảng trên ta có các công thức sau:

+ Flip flop 0:

$$D_0 = \overline{Q_2}(\overline{Q_1}Q_0X + \overline{Q_1}Q_0X + Q_1\overline{Q_0}X + Q_1\overline{Q_0}X + Q_1Q_0X) + Q_2\overline{Q_1}Q_0X + Q_2\overline{Q_1}Q_0$$

Q_0X	Q_2Q_1	00	01	11	10
00		0	1	0	0
01		1	1	0	1
11		1	1	0	1
10		0	0	0	1

$$D_0 = \overline{Q_2}X + \overline{Q_1}X + Q_2\overline{Q_1}Q_0 + Q_2\overline{Q_1}Q_0$$

+ Flip flop 1:

$$D_1 = \overline{Q_2}X(\overline{Q_1}Q_0 + Q_1\overline{Q_0}) = \overline{Q_2}X(Q_1 \oplus Q_0)$$

+ Flip flop 2:

$$D_2 = \overline{Q_2}Q_1Q_0\overline{X} + Q_2\overline{Q_1}Q_0X + Q_2\overline{Q_1}Q_0$$

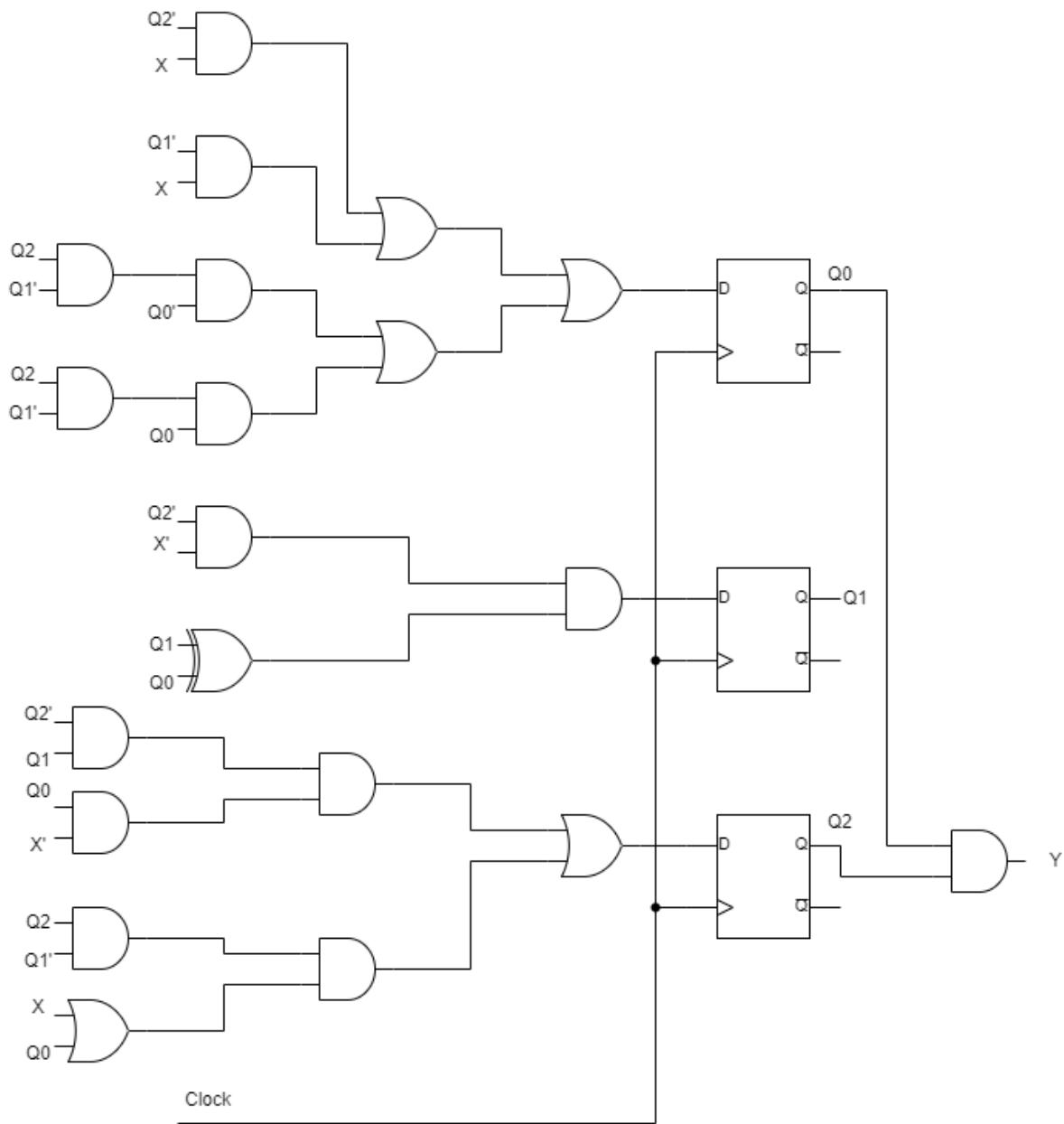
$Q_0 X \backslash Q_2 Q_1$	00	01	11	10
00	0	0	0	0
01	0	0	0	1
11	0	0	0	1
10	0	1	0	1

$$D_2 = \overline{Q_2} Q_1 Q_0 \overline{X} + Q_2 \overline{Q_1} (X + Q_0)$$

+ Output:

$$Y = Q_2 Q_0$$

- Vậy ta có mạch sau:



Hình 12: Sơ đồ mạch xác định chuỗi “10001” theo mô hình Moore

