TRƯỜNG ĐẠI HỌC CÔNG NGHỆ THÔNG TIN

KHOA KỸ THUẬT MÁY TÍNH LỚP CE118.N21.2



BÁO CÁO LAB 2 THIẾT KẾ MÁY TRẠNG THÁI HỮU HẠN

MSSV: 21521810

HỌ TÊN: NGUYỄN QUỐC TRƯỜNG AN

I. LÝ THUYẾT

FSM được chia làm 2 loại:

- FSM Moore là loại mạch có ngỗ ra (output) không phụ thuộc trực tiếp vào ngỗ vào (input).
- FSM Mealy là loại mạch có ngõ ra (output) phụ thuộc trực tiếp vào ngõ vào (input).
- Một **FSM** gồm có 3 thành phần cơ bản như sau:
 - + Mạch tạo trạng thái kế tiếp (Next state logic) là mạch tổ hợp phụ thuộc vào ngõ vào FSM và giá trị trạng thái hiện tại lấy từ bộ nhớ trạng thái (state memory)
 - + Bộ nhớ trạng thái (state memory) là phần tử lưu trạng thái hiện tại của FSM, nó có thể là Flip-Flop, Latch, ... và lấy ngõ vào từ mạch tạo trạng thái kế tiếp.
 - + Mạch tạo ngỗ ra (output logic) là mạch tổ hợp tạo giá trị ngỗ ra tương ứng với trạng thái hiện tại của FSM.
- Các bước thiết kế một FSM:
 - + Xác định số lượng trạng thái và lập sơ đồ trạng thái.
 - + Mã hóa và rút gọn trạng thái.
 - + Lập bảng chuyển trạng thái.
 - + Thiết kế mạch và mô phỏng.

II. THỰC HÀNH

Thiết kế bộ phát hiện số cuối của mã số sinh viên (số thứ 8) theo quy ước sử dụng Moore và Mealy:

- Nếu số thứ 7 là số lẻ thì chuyển số cuối ấy thành 4-bit, nếu chưa đủ sinh viên thêm các bit 0 vào đầu. (VD: số cuối MSSV là 2 thì dãy cần phát hiện là 0010, số cuối MSSV là 9 thì dãy cần phát hiện là 1001).
- Nếu số thứ 7 là số chẵn thì lấy số cuối trừ đi 2 và chuyển số cuối ấy thành 3-bit, riêng các bạn sinh viên có số cuối là 0,1,2 thì số sau khi trừ lần lượt là 5, 6, 7. Nếu chưa đủ sinh viên thêm các bit 0 vào đầu. (VD: số cuối MSSV là 0 thì dãy cần phát hiện là 101, số cuối MSSV là 3 thì dãy cần phát hiện là 001).

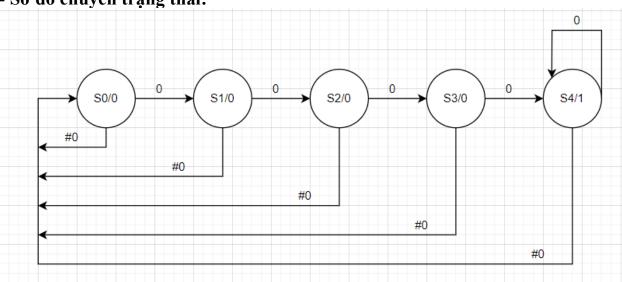
Khi phát hiện đúng số cuối theo quy ước trên thì output = 1, ngược lại bằng 0.

THIẾT KẾ

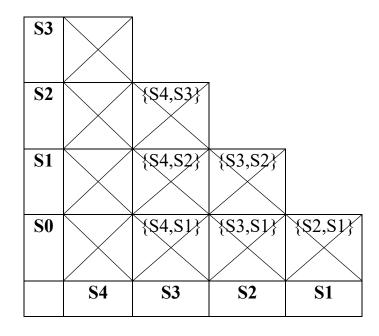
MSSV là 21521810, số thứ 7 là số lẻ và số cuối là 0, nên chuyển số cuối thành 4-bit: **0000. Vậy dãy cần phát hiện là 0000.**

a) Thiết kế kiểu Moore

Số lượng trạng thái: 5 trạng thái
Sơ đồ chuyển trạng thái:



• Rút gọn trạng thái:



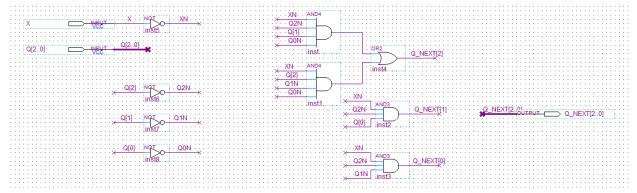
- Bảng chuyển trạng thái:

		T/NGÕ /ÀO	OUTPUT
TTHT	0	1	
S0	S1	S0	0
S1	S2	S0	0
S2	S3	S0	0
S3	S4	S0	0
S4	S4	S0	1

- Mã hóa và tìm các biểu thức:

TRẠNG	MÃ HÓA
THÁI	
S0	000
S1	001
S2	011
S3	010
S4	100

- Thiết kế mạch:
- + Khối tạo trạng thái kế tiếp:
 - Schematic:

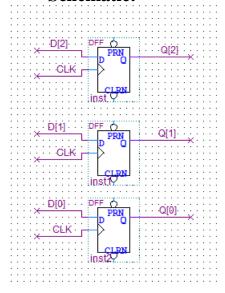


```
NEXT_STATE

X Q_NEXT[2..0]
Q[2..0]

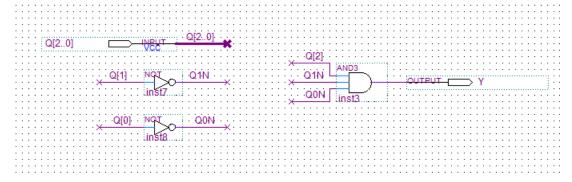
inst
```

- + Khối lưu trữ trạng thái hiện tại:
 - Schematic:

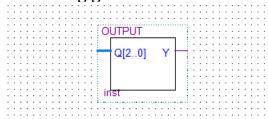


+ Khối tạo output:

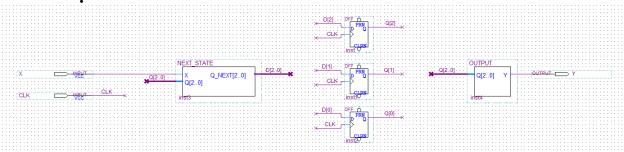
• Schematic:



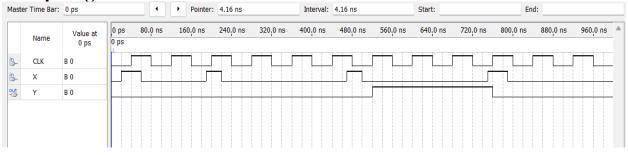
• Đóng gói:



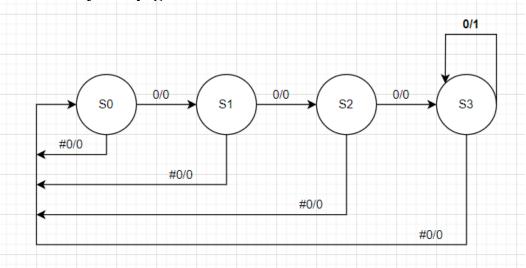
+ Toàn mạch:



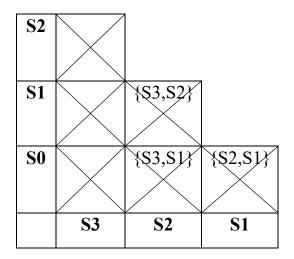
- Mô phỏng:



b) Thiết kế kiểu MealySố lượng trạng thái: 4 trạng tháiSơ đồ chuyển trạng thái:



- Rút gọn trạng thái:



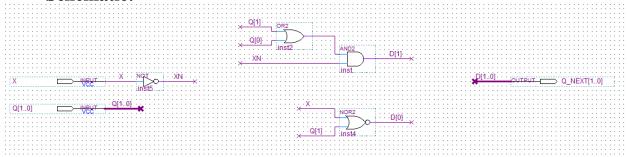
- Bảng chuyển trạng thái:

	TTKT/NGÕ VÀO					
TTHT	0	1				
S0	S1/0	S0/0				
S1	S2/0	S0/0				
S2	S3/0	S0/0				
S3	S3/1	S0/0				

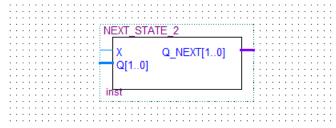
- Mã hóa và tìm các biểu thức:

TRẠNG	MÃ HÓA
THÁI	
S0	00
S1	01
S2	11
S3	10

- Thiết kế mạch:
- + Khối tạo trạng thái kế tiếp:
 - Schematic:

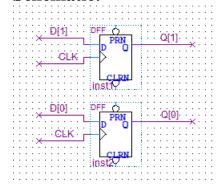


• Đóng gói:



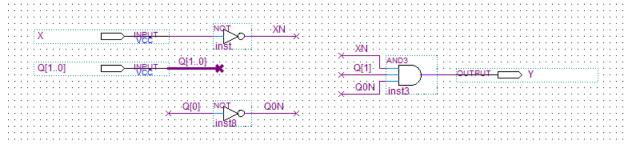
+ Khối lưu trữ trạng thái hiện tại:

• Schematic:

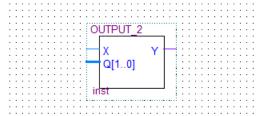


+ Khối tạo output:

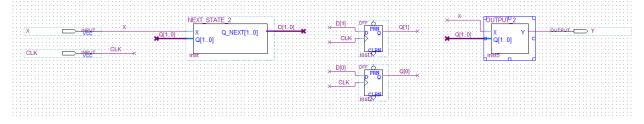
• Schematic:



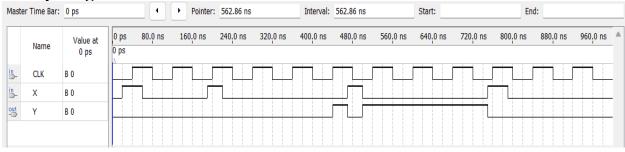
• Đóng gói:



+ Toàn mạch:



- Mô phỏng:



III. BÀI TẬP LÀM THÊM

Thiết kế bộ phát hiện MSSV (8 ký số) theo FSM Moore và Mealy. Giả sử MSSV là 23456789. Khi input lần lượt là 2, 3, 4, 5, 6, 7, 8, 9, lúc input = 9 thì output = 1, có nghĩa là đã phát hiện 8 số của MSSV. Ngược lại output = 0 khi input không thỏa mãn điều trên, chẳng hạn: input lần lượt là 2, 6, 7, 3, 9... hay 3, 6, 8, 9 ...

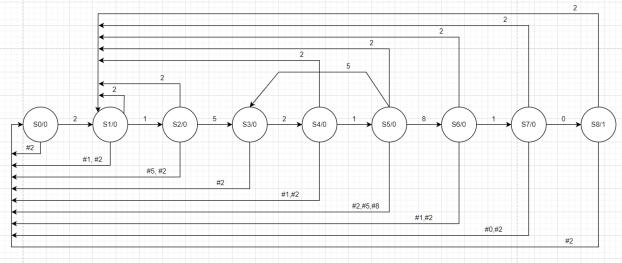
THIẾT KẾ

MSSV là 21521810 nên dãy cần phát hiện là 21521810.

a) Thiết kế kiểu Moore

- Số lượng trạng thái: 9 trạng thái

- Sơ đồ chuyển trạng thái:



-Rút gọn trạng thái:

	S8		S6	S5	S4	S3	S2	S1
SU		(50,50)	(57,30)	(50,50)	193,307	(51,54)	(33,30)	150,343
SO		{\$8,\$0} {\$8,\$0}	{\$7,S0}	\$6,50	\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\	{\$4,\$1} {\$1,\$4}	{\$2,\$0} {\$3,\$0}	{\$0,\$2 <i>}</i>
S1		{S8,\$0} {\$0,\$2}	{S5,\$0} {\$7,\$2}	{S6,	{\$0,\$3} {\$5,\$2}	{\$3,\$0} {\$0,\$2}	\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\	
S2		\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\	{\$7,S0}	{\$6,S0}	{\$5,S0}	{\$4,S1 <i>}</i>		
S3		{\$0,\$4} {\$1,\$4} {\$8,\$0}	{\$7,\$0} {\$1,\$4}	{\$6,\$0} {\$1,\$4}	{\$5,\$0} {\$4,\$1}			
S4		{\$8,50} {\$0,\$5}	{\$7,\$5}	{\$6,\$0} {\$5,\$0}		1		
C/A		{S0,\$6} {\$3,\$0}	(07.05)	\G(G0\)	1			
S5		{\$8,S0}	{\$6,S0}					
S6		{\$0,\$7} {\$8,\$0}						
S7								

- Bảng chuyển trạng thái:

Dange	TTKT/NGÕ VÀO I[30] OUTPUT										
		TTKT/NGÕ VÀO I[30]									
TTHT	0	1	2	3	4	5	6	7	8	>8	
S0	S0	S0	S 1	S0	0						
S1	S0	S2	S 1	S0	0						
S2	S0	S0	S 1	S0	S0	S3	S0	S0	S0	S0	0
S3	S0	S0	S4	S0	0						
S4	S0	S5	S 1	S0	0						
S5	S0	S0	S 1	S0	S0	S3	S0	S0	S6	S0	0
S6	S0	S7	S1	S0	0						
S7	S8	S0	S1	S0	0						
S8	S0	S0	S1	S0	1						

- Mã hóa và tìm các biểu thức:

TRẠNG	MÃ HÓA
THÁI	
S0	0000
S1	0001
S2	0011
S3	0010
S4	0110
S5	0111
S6	0101
S7	0100
S8	1100

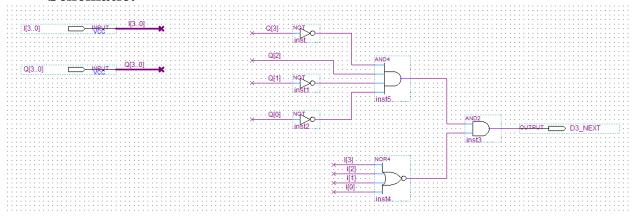
$$\Rightarrow$$
 D3 = (I = 0) * S7
= A'B'C'D'.D3'D2D1'D0'

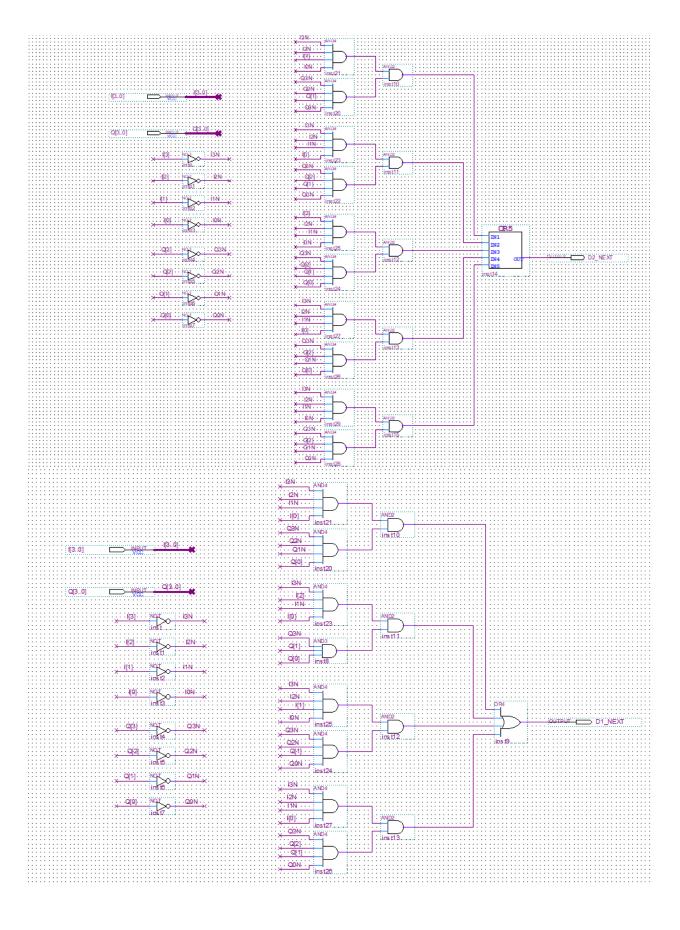
$$\Rightarrow D1 = (I = 1)*S1 + (I = 5)*S2 + (I = 5)*S5 + (I = 2)*S3 + (I = 1)*S4$$
$$= A'B'C'D.Q3'Q2'Q1'Q0 + A'BC'D.Q3'Q1Q0 +$$

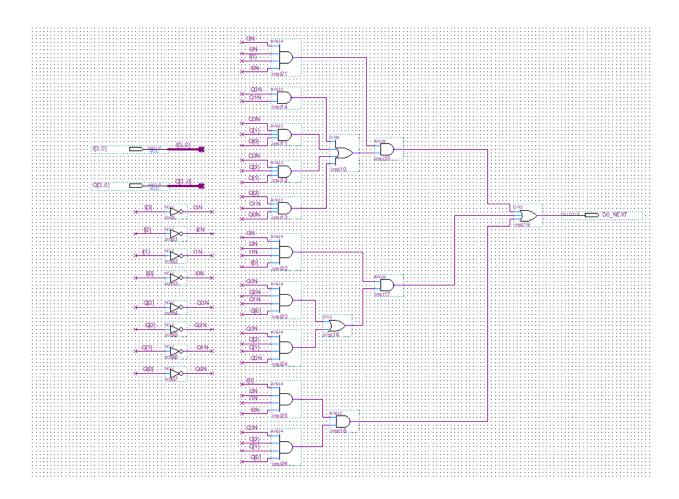
$$\Rightarrow Y = S8$$

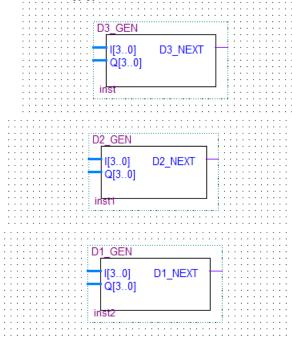
$$= Q3Q2Q1'Q0'$$

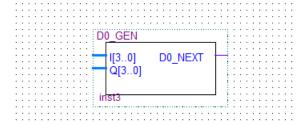
- Thiết kế mạch:
- + Khối tạo trạng thái kế tiếp:
 - Schematic:





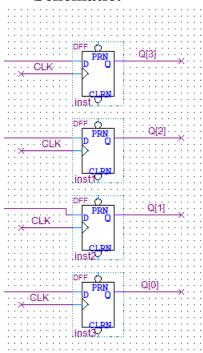






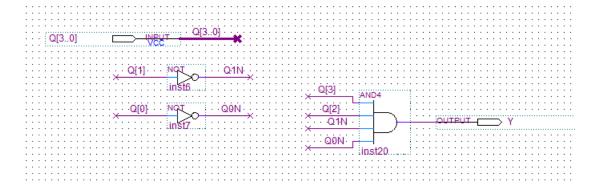
+ Khối lưu trữ trạng thái hiện tại:

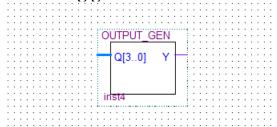
• Schematic:



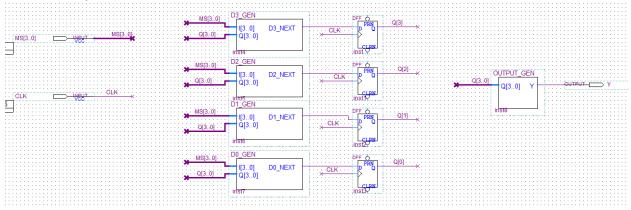
+ Khối tạo output:

• Schematic:

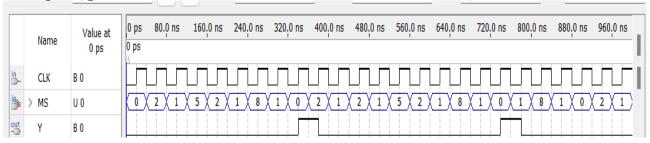




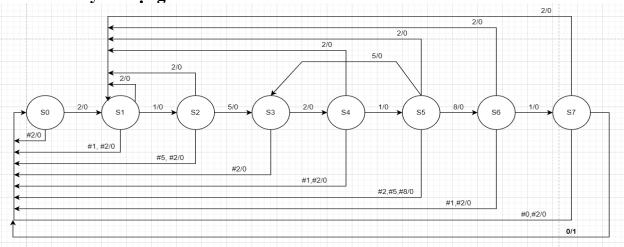
+ Toàn mạch:



- Mô phỏng:



b) Thiết kế kiểu MealySố lượng trạng thái: 8 trạng tháiSơ đồ chuyển trạng thái:



- Rút gọn trạng thái:

S6							
S5		{\$6,\$0}					
S4		{\$7,S5}	{\$6,\$0} {\$5,\$0}				
S3		{\$7,\$0} {\$1,\$4}	{\$6,\$0} {\$1,\$4}	{\$5,\$0} {\$4,\$1}			
S2		{\$7,\$0} {\$5,\$0}	{\$6,\$0}	{\$5,\$0} {\$0,\$3}	{\$4,\$1} {\$3,\$0}		
S1		{\$7,\$2}	{S6, S0}	{\$5,\$2}	{\$0,\$2} {\$4,\$1}	{\$3,\$0} {\$2,\$0}	
SO		{\$7,\$0}	{\$6,\$0}	{\$5,\$0}	{\$1,\$4}	{\$3,\$0}	{\$0,\$2}
	S7	S6	S5	S4	S3	S2	S1

-Bảng chuyển trạng thái:

		TTKT/OUTPUT								
TTHT	0	1	2	3	4	5	6	7	8	>8
S0	S0/0	S0/0	S1/0	S0/0						
S1	S0/0	S2/0	S1/0	S0/0						
S2	S0/0	S0/0	S1/0	S0/0	S0/0	S3/0	S0/0	S0/0	S0/0	S0/0
S3	S0/0	S0/0	S4/0	S0/0						
S4	S0/0	S5/0	S1/0	S0/0						
S5	S0/0	S0/0	S1/0	S0/0	S0/0	S3/0	S0/0	S0/0	S6/0	S0/0
S6	S0/0	S7/0	S1/0	S0/0						
S7	S0/1	S0/0	S1/0	S0/0						

- Mã hóa và tìm các biểu thức:

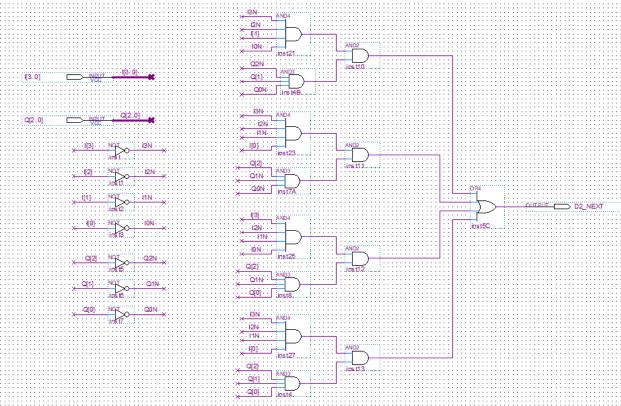
TRẠNG	MÃ HÓA
THÁI	
S0	000
S1	001
S2	011
S3	010
S4	100
S5	101
S6	111
S7	110

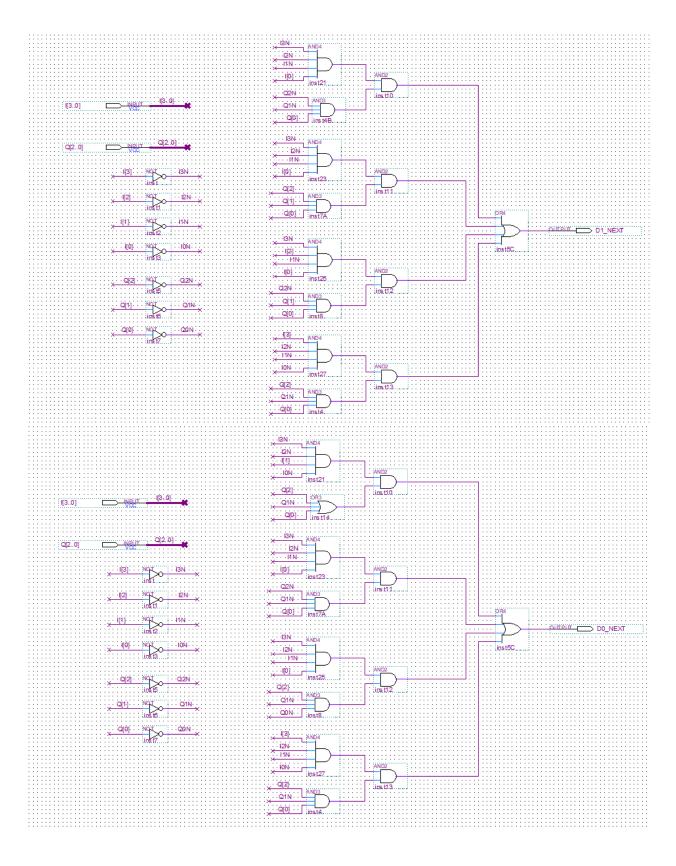
$$\Rightarrow D2 = (I = 2)*S3 + (I = 1)*S4 + (I = 8)*S5 + (I = 1)*S6$$

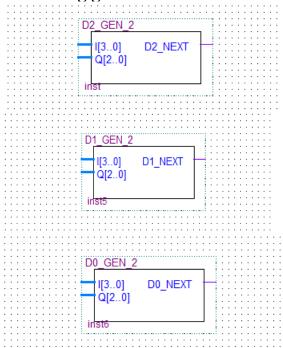
$$= A'B'CD'.Q2'Q1Q0' + A'B'C'D.Q2Q1'Q0' + AB'C'D'.Q2Q1'Q0 + A'B'C'D.Q2Q1Q0$$

$$\Rightarrow$$
 D1 = (I = 1)*S1 + (I = 5)*S2 + (I = 8)*S5 + (I = 1)*S

- Thiết kế mạch:
- + Khối tạo trạng thái kế tiếp:
 - Schematic:

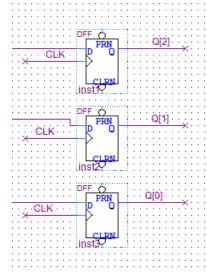






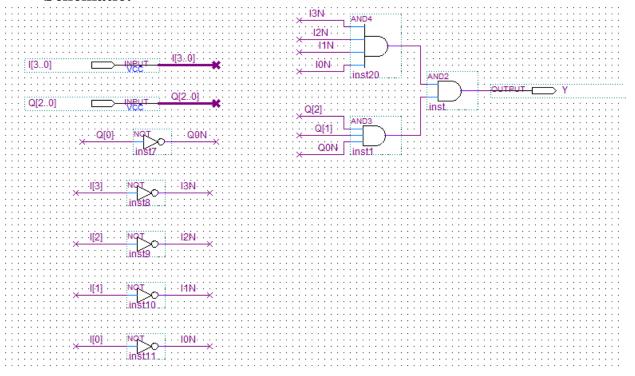
+ Khối lưu trữ trạng thái hiện tại:

• Schematic:

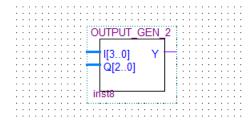


+ Khối tạo output:

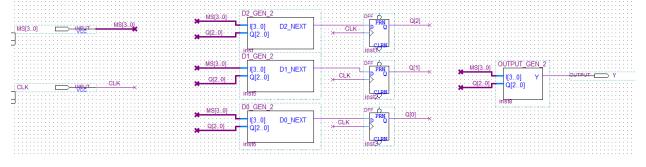
• Schematic:



• Đóng gói:



+ Toàn mạch:



- Mô phỏng:

