



## **BÀI THỰC HÀNH 5**

### **THIẾT KẾ DATAPATH ĐƠN GIẢN**

#### **I. Mục tiêu**

- Sử dụng ngôn ngữ Verilog HDL, thiết kế một DATAPATH đơn giản theo kiến trúc MIPS.

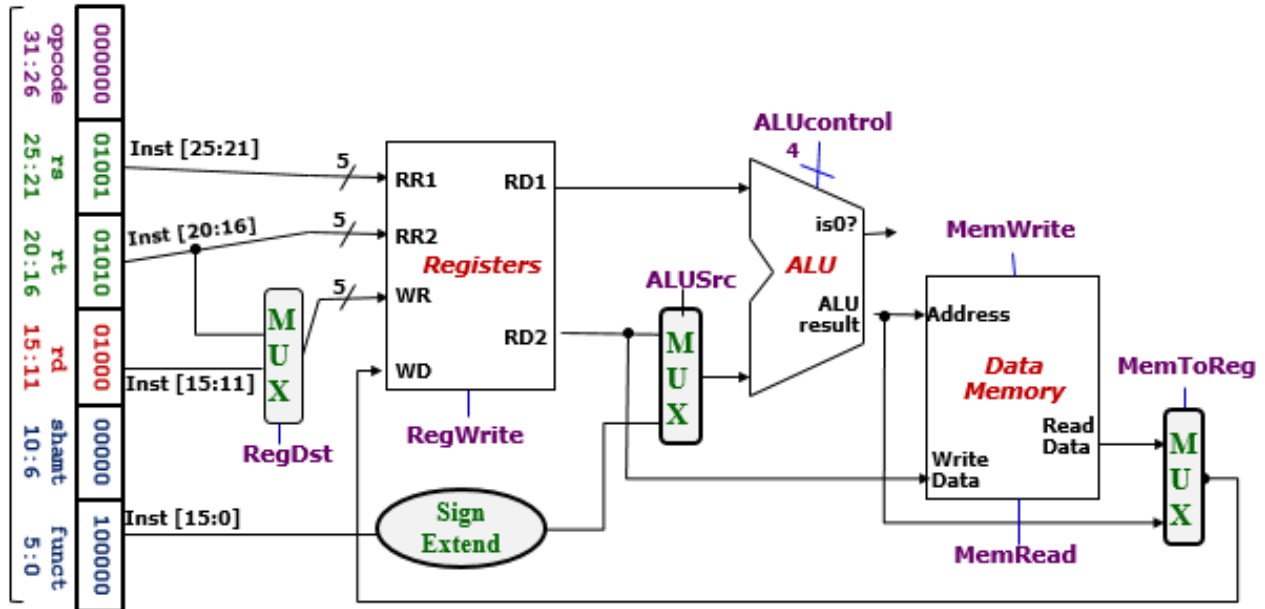
#### **II. Chuẩn bị thực hành**

- Kiểm tra lại các module MUX, Register File, ALU, Data Memory đã thiết kế trong các bài Lab trước.
- Tìm hiểu lại kiến trúc và cách thức hoạt động của DATAPATH trong kiến trúc MIPS.
- Phân tích hoạt động DATAPATH trong Hình 5-1.

#### **III. Nội dung thực hành**

Sinh viên dựa vào lý thuyết về DATA PATH của kiến trúc MIPS đã học trong môn Kiến trúc máy tính như trên Hình 5-1 và sử dụng lại các module đã thiết kế trong các lab trước để thiết kế một DATAPATH thực hiện lệnh các lệnh sau dùng ngôn ngữ Verilog HDL:

- add \$1, \$2, \$3
- lw \$1, 0(\$2)
- sw \$1, 0(\$2)



Hình 5-1 Datapath theo kiến trúc MIPS

**Yêu cầu thực hiện:**

- Đặt thiết kế DATAPATH đã chuẩn bị ở nhà vào project.
- Viết testbench kiểm tra thiết kế trên phần mềm mô phỏng ModelSim ứng với lệnh add \$1, \$2, \$3.
- Viết testbench kiểm tra thiết kế trên phần mềm mô phỏng ModelSim ứng với lệnh lw \$1, 0(\$2).
- Viết testbench kiểm tra thiết kế trên phần mềm mô phỏng ModelSim ứng với lệnh sw \$1, 0(\$2).