# 产品规格

# SPCE061A

# 32K x 16 Sound Controller

日期: 2002/2/28 版本号: 0.1

凌阳授权翻译及转载 供大学计划推广专用

北阳电子技术有限公司保留对此文件修改之权利且不另行通知。北阳电子技术有限公司所提供之资讯相信为正确且可靠的,但并不保证本文件中绝无错误。请于向北阳电子技术有限公司提出订单前,自行确定所使用之相关技术文件及规格为最新之版本。若因贵公司使用本公司之文件或产品,而涉及第三人之专利或著作权等智慧财产权之应用及配合时,则应由贵公司负责取得同意及授权,本公司仅单纯贩售产品,上述关于同意及授权,非属本公司应为保证之责任。又未经北阳电子技术有限公司之正式书面许可,本公司之所有产品不得用于医疗器材,維持生命系統及飞航等相关设备。

北京北阳电子技术有限公司.

北京市海淀区上地信息产业基地中黎科技园 1号楼 6层 C段

TEL: 86-10-62981668 FAX: 86-10-62985972 E-mail:<u>sunnorth@sunplus.com.tw</u> WWW:<u>www.sunnorth.com.cn</u>





## 目 录

		<u> </u>		
1.	总述	3		
	生能			
	结构框图			
	立用领域			
	力能描述			
	5.1. CPU			
	5.2. 存储器			
	5.2.1. RAM			
	5.2.2. 闪存(Flash)ROM	4		
	5.3. 时钟(锁相环振荡器,系统时钟,实时时钟)	4		
	5.3.1. 锁相环(PLL,Phase Lock Loop)振荡器	4		
	5.3.2. 时钟	4		
	5.4. 节电模式	5		
	5.5. 低电压监测和低电压复位	5		
	5.5.1. 低电压监测 (LVD,Low Voltage Detect)	5		
	5.5.2. 低电压复位 (LVR,Low Voltage Reset)	5		
	5.6. 中断(INTERRUPT)	5		
	5.7. 输入/输出端口(I/O,INPUT/OUTPUT)	6		
	5.8. 定时器/计数器(TIMER/COUNTER)	6		
	5.8.1. 时基	7		
	5.9. 睡眠、唤醒	7		
	5.9.1. 睡眠与唤醒	7		
	5.10. 模数转换器 (ADC,Analog to Digital Converter) 与数/模转换器(DAC,Digital to Analog Converter)			
	5.11. 串行设备接口(SIO,SERIAL INPUT OUTPUT)			
	5.12. 音频算法			
	5.13. 保密设定			
	5.14. UART			
6.	免责条款	9		





### 32K x 16 SOUND CONTROLLER

### 1. 总述

SPCE061A 是继µ'nSP™系列产品 SPCE500A 等之后凌阳科技推出的又一个 16 位结构的微控制器。与 SPCE500A不同的是,在存储器资源方面考虑到用户的较少资源的需求以及便于程序调试等功能。SPCE061A 里只内嵌 32K字的闪存 FLASH ROM。较高的处理速度使µ'nSP™能够非常容易地、快速地处理复杂的数字信号。因此,与 SPCE500A 相同,以µ'nSP™为核心的 SPCE061A 微控制器也适用在数字语音识别应用领域。

SPCE061A 在 2.6V~3.6V 工作电压范围内的工作速度范围为 0.32MHz~49.152MHz,较高的工作速度使其应用领域更加拓宽。2K 字 SRAM 和 32K 字闪存 ROM 仅占一页存储空间,32 位可编程的多功能 I/O 端口;两个 16 位定时器/计数器;32768Hz 实时时钟;低电压复位/监测功能;8 通道10位模-数转换输入功能并具有内置自动增益控制功能的麦克风输入方式;双通道10位 DAC 方式的音频输出功能……。SPCE061A 是数字声音和语音识别产品的一种最经济的应用。

### 2. 性能

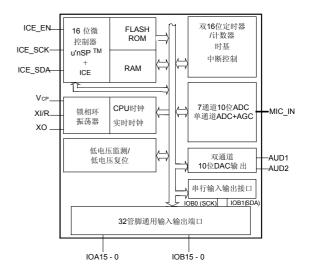
- 16 位μ'nSP™微处理器;
- 工作电压: V<sub>DD</sub> 为 2.6~3.6V(cpu), V<sub>DDH</sub> 为 V<sub>DD</sub>~5.5V(I/O);
- CPU 时钟: 0.32MHz~49.152MHz;
- 内置 2K 字 SRAM:
- 内置 32K 闪存 ROM;
- 可编程音频处理;
- 晶体振荡器;
- 系统处于备用状态下(时钟处于停止状态), 耗电小于 2μA@3.6V;
- 2个16位可编程定时器/计数器(可自动预置初始计数值):
- 2个10位 DAC(数-模转换)输出通道;
- 32 位通用可编程输入/输出端口;
- 14 个中断源可来自定时器 A / B, 时基, 2 个外部时钟源输入, 键唤醒;

- 具备触键唤醒的功能;
- 使用凌阳音频编码 SACM\_S240 方式(2.4K 位/秒), 能容纳 210 秒的语音数据;
- 锁相环 PLL 振荡器提供系统时钟信号:
- 32768Hz 实时时钟:
- 7 通道 10 位电压模-数转换器(ADC)和单通道声音模-数转换器
- 声音模-数转换器输入通道内置麦克风放大器和自动 增益控制(AGC)功能;
- 具备串行设备接口;
- 低电压复位(LVR)功能和低电压监测(LVD)功能;
- 内置在线仿真板(ICE, In- Circuit Emulator)接口。

### 3.结构框图

3

SPCE061A 的结构如下图所示:







### 4.应用领域

- 语音识别类产品
- 智能语音交互式玩具
- 高级亦教亦乐类玩具
- 儿童电子故事书类产品
- 通用语音合成器类产品
- 需较长语音持续时间类产品

### 5. 功能描述

### 5.1. CPU

SPCE061A 配备了凌阳科技开发的最新的 16 位微处理器μ'nSP™。它内含有 8 个寄存器: 4 个通用寄存器 R1~R4,1 个程序计数器 PC,1 个堆栈指针 SP,1 个基址指针 BP 和1 个段寄存器 SR。通用寄存器 R3 和 R4 结合形成一个 32 位寄存器 MR MR 可被用作乘法运算和内积运算的目标寄存器。此外,SPCE061A 有 3 个 FIQ 中断和 14 个 IRQ 中断,并且带有一个由指令 BREAK 控制的软中断。

μ'nSP™不仅可以进行加、减等基本算术运算和逻辑运 算,还可以完成用于数字信号处理的乘法运算和内积运算。

### 5.2. 存储器

### 5.2.1. RAM

SPCE061A 拥有 2K 字的 SRAM(包括堆栈区), 其地址范围从\$000000 到\$0007FF。

### 5.2.2. 闪存(Flash) ROM

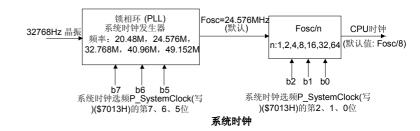
全部 32K 字闪存均可在 ICE 工作方式下被编程写入或被擦除。对闪存设置保密设定后,其内容将不能再通过 ICE 被读写,也就可以使程序不被其他人读取。

### 5.3. 时钟(锁相环振荡器,系统时钟,实时时钟)

### 5.3.1. 锁相环(PLL, Phase Lock Loop)振荡器

PLL 的作用是为系统提供一个实时时钟的基频 (32768Hz), 然后将基频进行倍频, 调整至 49.152MHz、40.96MHz、32.768MHz、24.576MHz 或 20.480MHz。系统 默认的 PLL 自激振荡频率为 24.576MHz。

### PLL 的结构如下图所示:



### 5.3.2. 时钟

### 5.3.2.1. 系统时钟

系统时钟的信号源为 PLL 振荡器。系统时钟频率(Fosc)和 CPU 时 钟 频 率 (CPUCLK)可 通 过 对 P\_SystemClock(写)(\$7013H)单元编程来控制。默认的 Fosc、CPUCLK 分别为 24.576MHz 和 Fosc/8。用户可以通过对 P\_SystemClock 单元编程完成对系统时钟和 CPU 时钟频率的定义。当系统被唤醒后最初时刻的 CPUCLK 频率亦为 Fosc/8,随后逐渐被调整到用户设定的 CPUCLK 频率。这样,可避免系统在唤醒初始时刻读 ROM 出现错误。

### 5.3.2.2. 实时时钟(32768Hz)

32768Hz 实时时钟通常用于钟表、实时时钟延时以及其它与时间相关类产品。SPCE061A 通过对 32768Hz 实时时钟源分频而提供了多种实时时钟中断源。例如,用作唤醒源的中断源 IRQ5\_2Hz,表示系统每隔 0.5 秒被唤醒一次,由此可作为精确的计时基准。"

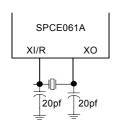
除此之外, SPCE061A 还支持 RTC 振荡器强振模式/自动模式的转换。处于强振模式时, RTC 振荡器始终运行在高耗能的状态下。处于自动弱振模式时, 系统在上电复位后的前 7.5s 内处于强振模式, 然后自动切换到弱振模式以降低功耗。

下图为 SPCE061A 与晶体振荡器的连接电路原理图。

版本号: 0.1







SPCE061A 与振荡器的连接

### 5.4. 节电模式

SPCE061A 可设置节电的备用模式以达到节能的目的。 $T_{RESET}^{VOD^{-1}W}$  512 周期在这种工作模式下,只需很小(小于  $2\mu$ A)的备用电流。

要进入待命工作模式,首先应将所需的键唤醒口IOA[7~0]设为输入端口。在进入待命工作模式前,通过读P\_IOA\_Latch 单元来激活IOA[7~0]口的唤醒功能,或者允许作为唤醒源的中断源中断请求的响应;然后通过写入P\_SystemClock 单元一个 *CPUClk STOP* 控制字(CPU 睡眠信号),以停止 *CPUClk* 工作,进入'睡眠'状态。P\_SystemClock 单元还可用来编程设置在 CPU 进入'睡眠'时是禁止/允许 32768Hz 实时时钟的工作。

在待命模式下,RAM和 I/O 端口的状态都将维持进入'睡眠'前的各个状态,直到产生'唤醒'信号。SPCE061A的唤醒源包括键唤醒 IOA[7~0]端口以及各中断源(IRQ0~IRQ6)。当 SPCE061A 的 CPU 被唤醒后,会继续执行程序指令。

### 5.5. 低电压监测和低电压复位

### 5.5.1. 低电压监测 (LVD, Low Voltage Detect)

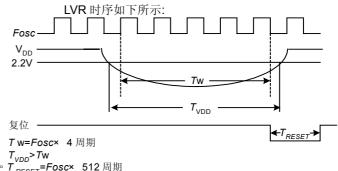
低电压监测功能可以提供系统内电源电压的使用情况。4 级电压监测低限:2.4V、2.8V、3.2 和 3.6V,可通过对  $P_LVD_Ctrl$ 单元编程进行控制。假定  $V_{LVD}$ =3.2V,当系统电压  $V_{cc}$ 低于3.2V时, $P_LVD_Ctrl$ 单元的第15位返回值为"1",这样,CPU 可以通过可编程电压监测低限来完成低电压监测。系统默认的电压监测低限为 2.4V。

### 5.5.2. 低电压复位 (LVR, Low Voltage Reset)

引起 SPCE061A 复位通常有 2 个途径: 电源上电复位、低电压复位 (LVR)。

当电源电压低于 2.2V 时,系统会变得不稳定且易出故障。导致电源电压过低的原因很多,如电压的反跳、负载过

重、电池能量不足……。如果系统设置了低电压复位(LVR) 功能,当电源电压低于该值时,会在 4 个时钟周期之后产生一个复位信号,使系统复位。



### 5.6. 中断 (Interrupt)

SPCE061A 具有两种中断方式: 快速中断请求 FIQ(Fast Interrupt Request)中断和中断请求 IRQ(Interrupt Request)中断。中断控制器可处理 3 种 FIQ 中断和 14 种 IRQ 中断,以及一个由指令 BREAK 控制的软中断。

相比之下,FIQ 中断的优先级较高而 IRQ 中断的优先级较低。也就是说,FIQ 中断可以中断 IRQ 中断服务子程序的执行,而 CPU 执行相应的 FIQ 中断服务子程序的过程不能被任何中断源的中断请求中断。下表列出了中断的优先级别:

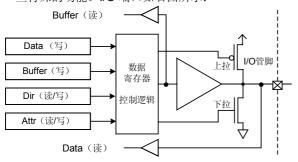
中断源	中断优先级
Fosc/1024 溢出信号	FIQ/IRQ0
TimerA 溢出信号	FIQ/IRQ1
TimerB 溢出信号	FIQ /IRQ2
外部时钟源输入 信号 EXT2	
外部时钟源输入 信号 EXT1	IRQ3
触键唤醒信号	
4096Hz 时基信号	
2048Hz 时基信号	IRQ4
1024Hz 时基信号	
4Hz 时基信号	IDOS
2Hz 时基信号	IRQ5
频选信号 TMB1	IDOS
频选信号 TMB2	IRQ6
UART 传输中断	IRQ7
BREAK	软中断





### 5.7. 输入/输出端口(I/O, Input/Output)

输入输出端口是系统与其它设备进行数据交换的接口。 SPCE061A 具有两个可编程输入输出端口: A 口和 B 口。A 口既是具有可编程唤醒功能的普通 I/O 口,又可与 ADC 的多路 LINE\_IN 输入共用(IOA[6~0]与 LINE\_IN[1~7]共用; B 口除了具有普通 I/O 口的功能外,在特定的管脚上还可以完成一些特殊的功能。I/O 端口如右图所示:



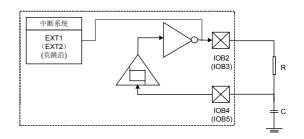
尽管数据能通过数据端口 P\_IOX\_Data 和数据缓冲器端口 P\_IOX\_Buffer 写入相同的数据寄存器,但从这两个端口读出的数据却来自不同的位置;从后者读出的仍是数据寄存器里的数据,而从前者读出的是 I/O 管脚上的电平状态。IOA[7~0]口为键唤醒源,通过读 P\_IOA\_Latch 单元来锁存IOA[7~0]端口的电平状态,从而可激活其唤醒功能。当IOA[7~0]口的状态和锁存时的状态不一致时,会触发系统由节电的睡眠工作模式切换到唤醒模式。

B 口除了具有常规的输入/输出端口功能外,还有一些特殊的功能,如下表所示:

		1
口位	特殊功能	功能描述
IOB0	SCK	串行接口 SIO 的时钟信号
IOB1	SDA	串行接口 SIO 的数据传送信号
	EXT1	外部中断源(下降沿触发)
IOB2	Feedback_Out put1	与 IOB4 组成一个 RC 反馈电路,以获得振荡信号,作为外部中断源 EXT1
	EXT2	外部中断源(下降沿触发)
IOB3	Feedback_Out put2	与 IOB5 组成一个 RC 反馈电路,以获得一个振荡信号,作为外部中断源 EXT2
IOB4	Feedback_Inpu t1	
IOB5	Feedback_Inpu t2	
IOB6		
IOB7	Rx	通用异步串行数据接收端口
IOB8	APWMO	TimerA 脉宽调制输出
IOB9	BPWMO	TimerB 脉宽调制输出
IOB10	Tx	通用异步串行数据发送端口

如下图所示的电路显示了带有反馈应用的 IOB2、IOB3、

IOB4 和 IOB5 等端口的设置情况。有了反馈功能,只要在 IOB2(IOB3)和 IOB4(IOB5)之间增加一个 RC 电路就可以从 EXT1 (EXT2)得到振荡源频率信号。



### 5.8. 定时器/计数器 (Timer/Counter)

SPCE061A 提供了两个 16 位的定时器/计数器: TimerA 和 TimerB。TimerA 为通用计数器, TimerB 为多功能计数器。 TimerA 的时钟源由时钟源 A 和时钟源 B 进行"与"操作而形成; TimerB 的时钟源仅为时钟源 A。定时器发生溢出后会产生一个溢出信号(TAOUT/TBOUT)。一方面,它会作为定时器中断信号传输给 CPU 中断系统: 另一方面,它又会作为 4 位计数器计数的时钟源信号,输出一个具有 4 位可调的脉宽调制占空比输出信号 APWMO 或 BPWMO(分别从 IOB8 和 IOB9 输出),用来控制马达或其它一些设备的速度。此外,定时器溢出信号还可以用于触发 ADC 输入的自动转换过程和 DAC 输出的数据锁存。

时钟源 A 的频率	时钟源 B 的频率
Fosc/2	2048Hz
Fosc/256	1024Hz
32768Hz	256Hz
8192Hz	TMB1
4096Hz	4Hz
1	2Hz
0(默认)	1(默认)
EXT1	EXT2

向定时器的 P\_TimerA\_Data(读/写)(\$700AH)单元或 P\_TimerB\_Data(读/写)(\$700CH)单元写入一个计数值 N 后,选择一个合适的时钟源,定时器/计数器将在所选的时钟频率 下开始以递增方式计数 N, N+1, N+2, ····0xFFFE, 0xFFFF。当计数达到 0xFFFF 后,定时器/计数器溢出,产生中断请求信号,被 CPU 响应后送入中断控制器进行处理。同时, N 值将被重新载入定时器/计数器并重新开始计数。

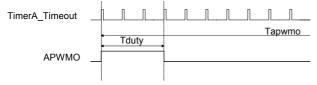
在 TimerA 内,时钟源 A 是一个高频时钟源,时钟源 B 是一个低频时钟源。时钟源 A 和时钟源 B 的组合,为 TimerA





提供出多种计数速度。若以 ClkA 作为门控信号,'1'表示允许时钟源 B 信号通过,而'0'则表示禁止时钟源 B 信号通过而停止 TimerA 的计数。例如,如果时钟源 A 为"1",TimerA 时钟频率将取决于时钟源 B;如果时钟源 A 为"0",将停止TimerA 的计数。EXT1 和 EXT2 为外部时钟源。

下图为一个 3/16 的脉宽调制占空比输出信号产生过程的时序。APWMO 波形是通过写入 P\_TimeA\_Ctrl 单元的 B9~B6 选择一个脉宽数(以计数溢出周期数定义)产生出来的,即每 16 个计数溢出周期将产生一个由上述单元定义的脉宽。此类 PWM 信号可以用于控制马达及其它设备的速度。



一般来说,时钟源 A 为高速时钟源,时钟源 B 来自实时时钟 32678Hz 系统。因此,时钟源 B 能用于一个精确的时间计数器。例如,2Hz 时钟信号可用于实时时间计数。

### 5.8.1. 时基

时间基准信号,简称时基信号,来自于 32768Hz 实时时钟,通过频率选择组合而成。时基信号发生器的 2 个选频逻辑 TMB1 和 TMB2 为 TimerA 的时钟源 B 提供各种频率选择信号并为中断系统提供中断源(IRQ6)信号。此外,时基信号发生器还可以直接生成 2Hz、4Hz、1024Hz、2048Hz 以及4096Hz 的时基信号,为中断系统提供各种实时中断源(IRQ4和 IRQ5)信号。

TMB2	TMB1
128Hz	8Hz
256Hz	16Hz
512Hz	32Hz
1024Hz	64Hz
Default: 128Hz	Default: 8Hz

### 5.9. 睡眠、唤醒

### 5.9.1. 睡眠与唤醒

- 1) 睡眠: IC 在上电复位开始工作,直到接收到睡眠信号后,才关闭系统时钟(PLL振荡器),进入睡眠状态。系统进入睡眠状态后,程序计数器(PC)会停在程序的下一条指令计数上,当有任一唤醒事件发生后开始由此继续执行程序。
- 2) 唤醒: 若要将系统从睡眠状态唤醒,需要有唤醒源提

供一个唤醒信号来启动系统时钟。IRQ 中断请求信号引导 CPU 完成唤醒过程并将系统初始化。IRQ3\_KEY 为触键唤醒源(IOA7~0), 其它中断源(FIQ、IRQ1~IRQ6 及 UART IRQ)都可以作为唤醒源。

# 5.10. 模数转换器 (ADC,Analog to Digital Converter) 与数/模转换器(DAC,Digital to Analog Converter)

SPCE061A 有 8 个 10 位模-数转换器通道, 其中 7 个通道用于将模拟量信号 (例如电压信号)转换为数字量信号,可以直接通过引线(IOA[0~6])输入。另外有一个通道只作为语音输入通道,通过内置有自动增益控制放大器的麦克风通道(MIC\_IN)输入。实际上可以把 ADC 看作是一个实现模/数信号转换的编码器。

SPCE061A 为音频输出提供了两个 10 位的数-模转换器,即 DAC1 和 DAC2。DAC1、DAC2 转换输出的模拟量电流信号分别通过 AUD1 和 AUD2 管脚输出。

### 5.11. 串行设备接口(SIO, Serial Input Output)

串行输入输出端口 SIO 提供了一个 1 位的串行接口,用于与其它设备进行数据通讯。在 SPCE061A 内通过 IOB0 和 IOB1 这 2 个端口实现与设备进行串行数据交换功能。

### 5.12. 音频算法

在 SPCE061A 中可使用以下几种语音信号: PCM, LOG PCM, SACM\_A3200, SACM\_S240, SACM\_S480, SACM\_S720, SACM\_A2000 及 SACM\_A2000\_DVR (Digital Voice Recorder)。至于音调合成,SPCE061A 则提供了 SACM\_MS01 (FM synthesizer)和波表合成器。

### 5.13. 保密设定

如果希望将内部的闪存进行保密设定,可将 P<sub>FUSE</sub> 接 5V, P<sub>VIN</sub> 接 GND 并维持 2s 以上即可将内部保险丝熔化,此后就无法再完成 download, debug 等功能。

### 5.14. UART

UART 模块提供了一个全双工标准接口, 用于完成 SPCE061A 与外设之间的串行通讯(最大的波特率可达 115200bps)。借助于 IOB 口的特殊功能和 UART IRQ 中断,可以完成 UART 接口的通讯功能。此外, SPCE061A 还可以





接收缓冲器内容。也就是说,它可以在读取缓存器内当前数据之前接收新的数据。但是,如果在新的数据接收完毕之前还没有从缓存器中读取当前数据,会发生数据丢失。P\_UART\_Data (读/写) (\$7023H)单元可以用于接收和发送数据。向该单元写入数据,可以将发送的数据送入缓存器;从该单元读数据,可以从缓存器读出单个的数据。UART 模块的接收管脚 Rx 和发送管脚 Tx 可分别与 IOB7 和 IOB10 共用。



# SPCE061A

### 6. 免责条款

凌阳科技所出售之集成电路仅受销售条件中所规定担保及专利赔偿条款之规范。凌阳科技对于本文件所载之信息或本文件 所述芯片无侵害他人专利之情事,不负任何明示、法定默示或叙述性之担保。另,不论为何目的使用,凌阳科技不保证其市场 性及适合性。凌阳科技保留随时暂停生产或变更规格及价格之权利,而无须为任何通知。兹此敬告本文件阅读者于发出订单前 应确认本文件所载资料表及其它信息系符合现况。本文件所述产品系拟为一般商业应用之使用。涉及特殊环境或可靠性要求之 应用,例如军事设备或医疗维生设备等,未经凌阳科技就此等应用目的另行处理时,特别不建议之。敬请注意本文件所述应用 电路仅系供参考之用。