Measurement and Control Technique

O. I. Automation 2006, Vol. 25, No. 1

文章编号: 1006-1576 (2006) 01-0073-02

AVR 单片机+CPLD 体系在测频电路中的应用

朱松柏,刘震宇,朱莹 (中国兵器工业第 58 研究所 军品部,四川 绵阳 621000)

摘要:在测频电路中,其系统单片机与 CPLD 硬件接口采用独立工作方式。系统上电复位后,CPLD 接收经过处理的待测频信号,并通过内部脉冲计数模块得到时间数据,然后通过与 AVR 单片机相联的 14 位端口,把时间数据传给 AVR 单片机。AVR 单片机将数据存储并计算处理后,传给数码管,完成数据的动态扫描显示。

关键词:单片机; CPLD; 测频电路中图分类号: TP274.5 文献标识码: B

Application of AVR MCU and CPLD in Frequency Measurement Circuit

ZHU Song-bai, LIU Zhen-yu, ZHU Ying

(Dept. of Armament Products, NO.58 Research Institute of China Ordnance Industry, Mianyang 621000, China)

Abstract: An independent work mode was used in the system MCU and CPLD hardware interface in a frequency measurement circuit. After the system was powered on and reset, CPLD received the being measured frequency signal which, and the signal was handled was converted into the time data by the inner pulse counter module of the CPLD. Then, the time data was sent to the AVR MCU via the fourteen ports between the CPLD and the AVR MCU. The time data was stored and computed by the AVR MCU, and then was sent it to nixie tube. So the dynamic scan display was finished.

Keywords; MCU; CPLD; Frequency measurement circuit

1 引言

信号频率测量的准确性关系到系统设计的正确性。以单片机为核心的测频系统,测频速度较慢,无法满足高速、高精度的测频要求。采用 CPLD (复杂可编程逻辑电路)通过编程,在芯片内部实现高速、宽范围测频。结合单片机与 CPLD 器件的优点,用 AVR 单片机+CPLD 体系设计信号测频及LED 显示系统。

2 测频原理

测频原理如图 1。通过预置待测频信号脉冲数目 N_x ,测出记数在 N_x 脉冲数目下标准频率(f_s)的脉冲数目 N_S ,则有如下公式成立: $N_x/f_x=N_S/f_S$ 。所以,待测频信号频率为: $f_x=f_S\times N_x/N_S$ 。

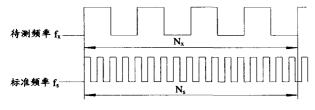


图 1 测频原理示意图

3 系统的组成与设计

信号测频及 LED 显示系统电路图如图 2。该系统由单片机 ATMAGA16L 和 CPLD 芯片 XC9572

构成。单片机与 CPLD 的硬件接口采用独立工作方式。系统上电复位后,CPLD 按照系统的要求,接收经过处理的待测频信号(SignIN),通过内部脉冲计数模块得到时间数据,CPLD 得到时间信号后,通过与 AVR 单片机相联的 14 位端口,把时间数据传给 AVR 单片机。AVR 单片机读取端口数据后,进行存储和数据计算处理,然后把处理后数据传给数码显示管,完成数据的动态扫描显示。

3.1 系统硬件电路设计

该系统电源由+5V 直流电源提供,为稳定电源,加入 0.1uF 的去耦电容,+5V 直流电源分别给 ATMAGA16L 和 XC9572 芯片供电。XC9572 芯片通过 JTAG 编程口,可进行系统编程 10000 次。单片机和 CPLD 共用一个 20M 晶振,由于 CPLD 需要 10M 晶振就足够了,所以在 CPLD 内部用 VHDL编程时需要先对输入的晶振时钟信号进行二分频,然后 CPLD 用 10M 分频信号为基准频率对待测频信号进行脉冲计数。由于 ATMAGA16L 的 A 口和 C口的管脚输出缓冲器能够吸收 20mA 的电流,所以可以直接驱动 LED 显示器,提高系统集成度。

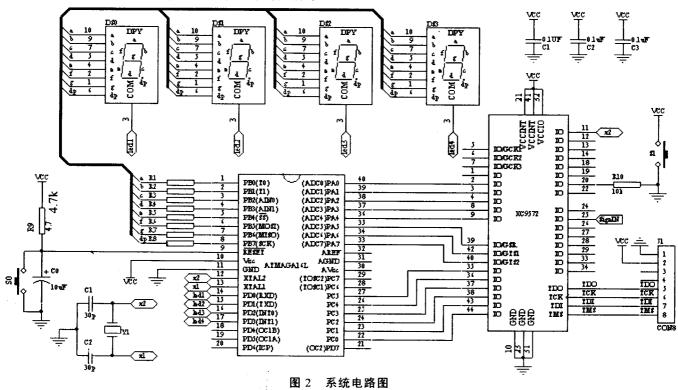
3.2 系统软件设计

系统软件含 CPLD 和单片机软件。XC9572 芯片主要完成脉冲计数功能,编程语言采用 VHDL,

收稿日期: 2005-06-22; 修回日期: 2005-08-02

O. I. Automation 2006, Vol. 25, No. 1

用 Foundation 3.1 完成原代码的编写、调试和编译。



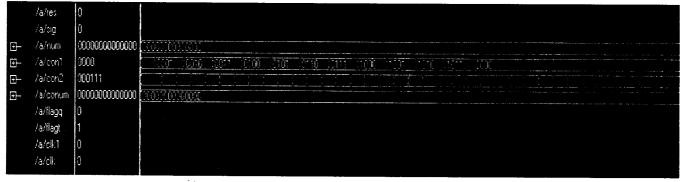


图 3 Modelsim 仿真结果

AVR 单片机软件流程图如图 3。使用 Modelsim 对 VHDL 程序仿真、结果如图 4、满足时序要求。

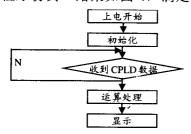


图 4 单片机软件流程图

4 结语

通过制成的实物验证 CPLD 与单片机接口设计完全正确。单片机和 CPLD 具有很强的互补性.在逻辑运算、智能控制方面,单片机具有不可替代

的优越性;而在高速稳定等方面,CPLD 无疑是首选。因此,在目前的电子设计中,充分利用单片机+CPLD 结构将起到事半功倍的效果。

参考文献:

- [1] 潘松, 王国栋. VHDL 实用教程[M]. 成都: 电子科技大学出版社, 2001.
- [2] 张克彦. AVR 单片机实用程序设计[M]. 北京: 北京航空 航天大学出版社, 2004.

