CAT1161/2(16k)

特性

- 看门狗定时器监控 SDA 信号(CAT1161)
- 兼容 400KHz 的 I²C 总线
- 2.7~6.0V 的工作电压
- 低功耗 CMOS 技术
- 16字节的页写缓冲区
- 内置写保护
 - -V_{cc}锁定
 - -写保护管脚,WP
- 复位高电平或低电平有效
 - 一精确的电源电压监控
 - -5V、3.3V 和 3V 的系统
 - -5 个门槛电压选项
- 1,000,000 个编程/擦写周期
- 手动复位
- 数据可保存 100 年
- 8 脚 DIP 封装或 8 脚 SOIC 封装
- 商业和工业级温度范围

描述

CAT1161/2 为基于微控器的系统提供了一个完整的存储和监控方案。运用低功耗 CMOS 技术,在片内集成了带硬件存储写保护的串行 EEPROM 存储器(16K)、节能型系统电源监控电路和一个看门狗定时器。存储器以 I^2C 总线作为接口。

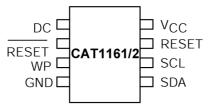
当一个软件或硬件的误操作引起系统的暂停或"挂起"时, 1.6 秒的看门狗电路可将系统恢复到默认 状态。CAT1161 的看门狗定时器监控 SDA 线,这样就不再需要增加 PC 板的跟踪功能。低价位的 CAT1162 不含看门狗定时器。

电源监控和复位电路可在电源电压上升/下降时保护存储器和系统控制器,并防止产生掉电。CAT1161/2 具有 5 个门槛电压,支持 5V、3.3V 和 3V 的系统。一旦电源电压超出允许范围,复位信号立即有效,从而防止系统微控制器、ASIC 或外外围器件继续工作。在电源电压超出复位门槛电压 200ms 之后,复位信号撤除。由于带有高电平和低电平复位信号,因此可以很方便地连接到微控制器和其它 IC。另外,芯片还有一个复位管脚,用作手动复位按钮的去抖输入。

CAT1161/2 存储器含有 16 字节的页写特性。除此之外,写保护管脚 WP 和 V_{CC} 检测电路可实现对硬件数据的写保护。只要 V_{CC} 下降到低于复位门槛电平之后或上电时 V_{CC} 电压上升到复位门槛电平之前, V_{CC} 检测电路都会禁止存储器的写操作。

包括 8 脚 DIP 和表面 8 脚 SO 两种封装形式。

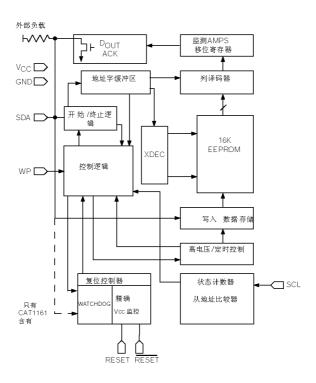
管脚配置



DC = Do not connect

元件分类号	最小门槛值	最大门槛值
-45	4.50	4.75
- 42	4.25	4.50
- 30	3.00	3.15
-28	2.85	3.00
-25	2.55	2.70

方框图



管脚功能

管脚号	管脚名称	功能
1	DC	悬空
2	RESET	复位 I/O,低电平有效
3	WP	写保护
4	GND	地
5	SDA	串行数据/地址
6	SCL	时钟输入
7	RESET	复位 I/O,高电平有效
8	V_{CC}	电源

最大绝对额定值

在应用中,各参数取值不允许超出上述"最大绝对额定值"范围,否则会造成器件的永久损坏。以上只是列出了参数的极限额定值,至于在这些条件下或其它超出规定之外的功能操作并未涉及。器件不宜在最大绝对条件下工作过长的时间,否则将影响器件的可靠性。

可靠性

符号	参数	参考测试方法	最小	最大	单位
N _{END} (3)	耐久性	MIL-STD-883,测试方法 1033	1, 000, 000		周期/字节
T _{DR} (3)	数据保存	MIL-STD-883,测试方法 1008	100		年
V _{ZAP} (3)	ESD 敏感度	MIL-STD-883,测试方法 3015	2000		V
$I_{LTH}^{(3)(4)}$	锁定	JEDEC 标准 17	100		mA

DC 工作特性

除非特别说明, 否则 V_{CC} =+2.7V 到+6.0V。

符号	参数	测试条件	最小	典型	最大	单位
I_{CC}	电源电流	f _{SCL} =100KHz			3	mA
I_{SB}	待机电流	V _{CC} =3.3V			40	uA
		$V_{CC}=5$			50	uA
I_{LI}	输入漏电流	V _{IN} =GND 或 V _{CC}			2	uA
I_{LO}	输出漏电流	V _{IN} =GND 或 V _{CC}			10	uA
V _{IL}	输入低电压		-1		$V_{CC} \times 0.3$	V
V _{IH}	输入高电压		$V_{CC} \times 0.7$		V _{CC} +0.5	V
V_{OL1}	输出低电压(SDA)	I_{OL} =3mA, V_{CC} =3.0V			0.4	V

注:

- (1) 最低 DC 输入电压为-0.5V。转换过程中输入电压在 20ns 内可下降到-2.0V。输出管脚的最高 DC 电压为 $V_{CC}+0.5$ V,20ns 内可上升到 $V_{CC}+2.0$ V。
- (2) 输出短路只持续1秒钟。一次只有一个输出短路。
- (3) 该参数最先测试,但要在影响其结果的设计或过程结束之后。
- (4) 锁定保护可将地址管脚锁定在 100 mA,数据管脚电压限制在-1 V 到 $\text{V}_{\text{CC}} + 1 \text{V}$ 。

电容

 $T_A\!\!=\!\!25\,^{\circ}\!\!\text{C}$, f=1.0MHz, $V_{CC}\!\!=\!\!5V$

符号	测试	条件	最大	单位
$C_{I/O}^{(1)}$	输入/输出电容(SDA)	V _{I/O} =0V	8	pF
$C_{IN}^{(1)}$	输入电容 (SCL)	V _{IN} =0V	6	pF

AC 特性

除非特别说明, 否则 V_{CC} =2.7V 到 6.0V,输出负载是一个 TTL 门和 100pF 的电容。

符号	参数	V_{CC} =2.7 V \sim 6 V		V _{CC} =4.5V	V_{CC} =4.5 V ~5.5 V	
		最小	最大	最小	最大	
F _{SCL}	时钟频率		100		400	KHz
T1 ⁽¹⁾	SCL、SDA 输入引脚的噪声		200		200	ns
	抑制时间常数					
t_{AA}	SCL 低到 SDA 数据输出和		3.5		1	us
	ACK 输出的时间					
t _{BUF} ⁽¹⁾	新一轮数据传输开始前要	4.7		1.2		us
	求总线的空闲时间					
t _{HD;STA}	起始条件保持时间	4		0.6		us
t_{LOW}	时钟低电平宽度	4.7		1.2		us
t_{HIGH}	时钟高电平宽度	4		0.6		us
$t_{SU;STA}$	起始条件建立时间(适用于	4.7		0.6		us
	重复起始条件)					
t _{HD;DAT}	数据保持时间	0		0		ns
t _{SU;DAT}	数据建立时间	50		50		ns
$t_{R}^{(1)}$	SDA 和 SCL 上升时间		1		0.3	us
$t_{F}^{(1)}$	SDA 和 SCL 下降时间		300		300	ns
$t_{\rm SU;STO}$	停止条件建立时间	4		0.6		us
t _{DH}	数据输出保持时间	100		100		ns

上电时间 (1)(2)

符号	参数	最大	单位
t_{PUR}	上电到读操作	1	ms
$t_{ m PUW}$	上电到写操作	1	ms

写周期极限值

符号	参数	最小	典型	最大	单位
$t_{ m WR}$	写周期时间			10	ms

写周期时间是从写时序的有效停止条件到内部编程/擦写周期结束的时间段。在写周期内,总线接口电路无效,SDA 保持高电平,器件不对其从地址产生应答。

注:

- (1) 该参数最先测试,但要在影响其结果的设计或过程结束之后。
- (2) t_{PUR} 和 t_{PUW} 都是延时时间,它们表示从 V_{CC} 稳定到指定操作起动的时间。

复位电路特性

符号	参数	最小	典型	最大	单位
t_{GLITCH}	干扰抑制脉宽			100	ns
V_{RT}	复位门槛滞后	15			mV
V_{OLRS}	复位输出低电压(I _{OLRS} =1mA)			0.4	V
V_{OHRS}	复位输出高电压	V _{CC} -0.75			V
V_{TH}	复位门槛值(V _{CC} =5V)	4.50		4.75	
	(CAT1161/2-45)				
	复位门槛值(V _{CC} =5V)	4.25		4.50	
	(CAT1161/2-42)				
	复位门槛值(V _{CC} =3.3V)	3.00		3.15	V
	(CAT1161/2-30)				
	复位门槛值(V _{CC} =3.3V)	2.85		3.00	
	(CAT1161/2-28)				
V_{TH}	复位门槛值(V _{CC} =3V)	2.55		2.70	
	(CAT1161/2-25)				
t_{PURST}	上电复位停止时间	130		270	ms
t_{WP}	看门狗定时器周期		1.6		sec
t _{RPD}	V _{TH} 到 RESET 输出延时			5	us
V _{RVALID}	RESET 输出有效	1			V

管脚描述

WP: 写保护

若该管脚与 V_{CC} 相连,则整个存储器阵列进入写保护状态(只可读)。当管脚与 GND 相连或悬空时,可以对器件进行正常的读/写操作。

RESET/ RESET: 复位 I/O

它们是开漏输出结构,作为复位触发输入端。一旦在这两个管脚上产生复位条件,器件起动工作,并将复位条件维持约 200ms。RESET 脚必须通过一个下拉电阻连接,而RESET 必须通过一个上拉电阻连接。

SDA: 串行数据地址

双向串行数据/地址管脚用于发送器件数据或从器件外接收数据。SDA管脚是开漏输出结构,可与其它 开漏极或集电极开路输出进行线或。

如果在 SDA 上 1.6s 的时间内无数据传输,看门狗定时器溢出。

SCL: 串行时钟

串行时钟输入。

器件操作

复位控制器描述

CAT1161/2 的精确复位控制器可以保证在掉电条件和电压上升/下降条件下系统操作的正确性。复位配置成开漏输出。电压上升时,RESET 输出保持有效直至 V_{CC} 上升到 V_{TH} 门槛值,在 V_{CC} 上升到 V_{TH} 后,复位输出还将被驱动大约 200ms(t_{PURST})。 t_{PURST} 时间到后,器件停止驱动复位输出端。这时,复位输出端被各自的上拉/下拉电阻将电平拉高/低。在电源掉电时, V_{CC} 下降到 V_{TH} 值后,RESET 端将产生有效输出。

只要 V_{CC}>1.0V(V_{RVALID}), RESET 将一直保持有效。

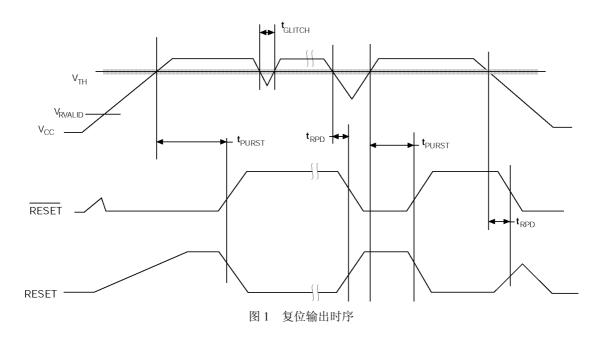
RESET 管脚是一个 I/O 口;因此,CAT1161/2 可作为一个信号条件电路来实现外部手动复位。管脚作为输入口使用时,复位信号为边沿触发;也就是说,当检测到一个由低到高的跳变时,CAT1161/2 的 RESET输入就触发一次复位;同样,在检测到一个由高到低的跳变时,RESET输入触发一次复位。

看门狗定时器

看门狗定时器为微控制器提供了一种特别保护。系统运行失败时,若 1.6 秒后仍无系统活动,CAT1161 就产生一个复位信号。CAT1161 在 SDA 输入端连接看门狗定时器。如果在 1.6 秒内微控制器没有使 SDA 管脚电平翻转,看门狗定时器将会溢出,这会使复位输出端产生一个复位条件。SDA 线上的任何跳变都将使看门狗定时器清零。

在复位信号有效期间,看门狗定时器停止计数,保持清零状态。

CAT1162 无看门狗定时器。



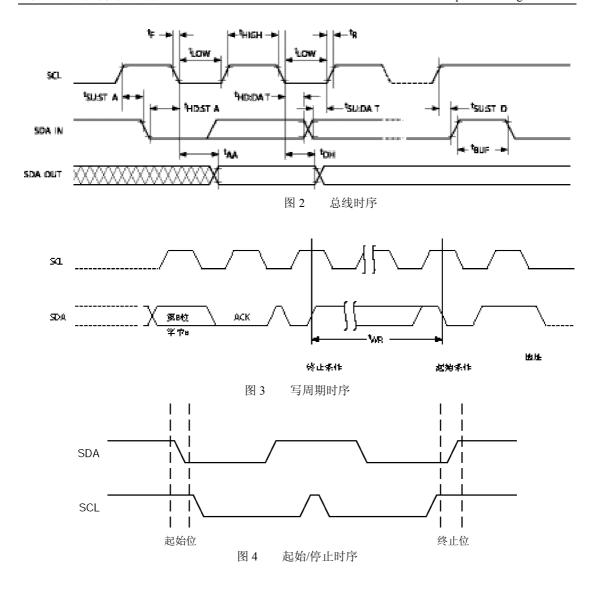
硬件数据保护

CAT1161/2 包含下面这些硬件的数据保护特性,可保证数据的高度完整性。

- (1) CAT1161/2 含有一个 WP 脚。当 WP 脚为高电平时,整个存储器阵列进入写保护状态(只读)。
- (2) 当 V_{CC} 电压下降到低于复位门槛值(V_{TH})后, V_{CC} 检测电路提供写保护。只要 V_{CC} 下降到低于(电压下降) V_{TH} 之后或上升到复位门槛值(电压上升) V_{TH} 之前, V_{CC} 的锁定输出都会禁止对串行 EEPROM 的写操作。

复位门槛电压

CAT1161/2 包含 5 个复位门槛电压范围,分别为 4.50~4.75V,4.25~4.50V,3.00~3.15V,2.85~3.00V 和 2.55~2.70V。



功能描述

CAT1161/2 支持 I²C 总线数据传输协议。这种集成电路间的总线协议定义了发送器(发送数据到总线上的器件)和接收器(从总线上接收数据的器件)。还规定,主控器控制整个数据传输过程,并为总线访问产生串行时钟和所有的起始和停止条件;主控器和从控器都可既用作发送器,又用作接收器,但是只有主控器能控制采用哪种工作方式。

I²C 总线协议

I²C 总线协议定义了以下特性:

- (1) 只能在总线空闲时起动数据传输。
- (2) 在数据传输过程中,时钟线为高电平,数据线状态保持不变。把时钟线为高电平时数据线上的跳变称为起始或停止条件。

起始条件

起始条件在所有命令执行之前产生,它定义为 SCL 线高电平时,SDA 线高到低的跳变。CAT1161/2 监视 SDA 和 SCL 线,在起始条件没有被满足之前,不会做出响应。

停止条件

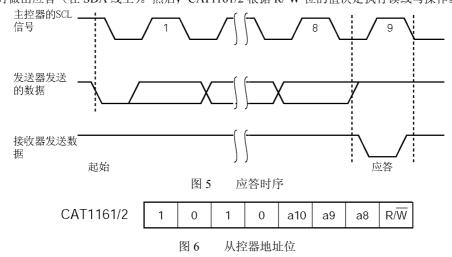
SCL 线高电平时 SDA 线从低到高的跳变定义为停止条件。一旦停止条件产生,所有操作停止。

器件寻址

主控器发送一个起始条件,起动一次数据传输。接着,再发送请求访问的特定从地址。8 位从地址的高4位固定为1010。

接下来的 3 位(图 6) 定义存储器的地址。对于 CAT1161/2 来说,这 3 位为高位。

从地址的最后 1 位用来指定执行的是写还是读操作。这一位为 1 时执行读操作,为 0 时执行写操作。主控器发送完起始条件和从地址字节后,CAT1161/2 对总线进行监控,当它的地址与发送来的从地址相匹配时做出应答(在 SDA 线上)。然后,CAT1161/2 根据 R/\overline{W} 位的值决定执行读或写操作。



应答

一次数据成功传输后,每个接收器都必须产生一个应答信号。应答器件在第 9 个时钟周期将 SDA 线拉低,表明它已接收完 8 位的数据。

在接收完起始条件和从控器地址后,CAT1161/2 产生一个应答信号。若 CAT1161/2 被选中且执行的是写操作,则在每接收完一个 8 位的字节都产生应答信号。

当 CAT1161/2 开始一次读操作时,发送 8 位的数据并监控数据线,等待应答。一旦接收到应答信号,CAT1161/2 继续发送下一个数据。如果主控器不产生应答,CAT1161/2 器件将停止数据传输,等待停止条件的到来。

写操作

字节写

在字节写模式下,主控器将起始条件和从地址信息(R/\overline{W} 位为 0)发送给从器件。接收到从器件应答后,主控器再把要写入的 8 位地址发送给 CAT1161/2 的地址指针。应答信号产生后,主控器发送要写入的指定存储单元的内容。CAT1161/2 再产生一次应答,主控器发送停止条件。这样,器件就开始一次对非易失性存储器的内部编程周期。在该周期内,器件不会对主控器的请求做出应答。

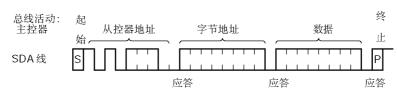


图 7 字节写时序

页写

利用页写操作,在一个写周期内可向 CAT1161/2 写入 16 字节的数据。页写操作的起动与字节写相同,但第一个字节写入后,页写操作并未结束,而是允许主控器继续另外发送 15 个字节。主控器每发送完 1 个字节, CAT1161/2 就产生一次应答,地址低位增加,地址高位保持不变。

如果在停止条件发送前,主控器发送的数据多于 16 字节,地址计数器'循环返回',以前的数据将被覆盖。

器件接收完 16 字节的数据后,主控器产生停止条件,开始内部编程周期。这样,在一个写周期内,所有接收到的数据都写入 CAT1161/2。

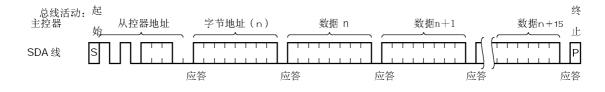


图 8 页写时序

应答查询

利用典型的写周期可禁止输入。一旦产生标志着主控器写操作结束的停止条件,CAT1161/2 就起动其内部写周期。ACK 查询操作也立即起动。该查询过程包括写操作的起始条件的发布,此起始条件后面跟随着从器件地址。只要 CAT1161/2 在执行写操作,就不返回 ACK 信号。一旦写操作结束,返回 ACK 信号,主控器可进行下一次的读或写操作。

写保护

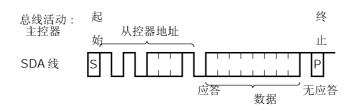
写保护特性允许用户对存储器进行保护,禁止对非易失性存储器阵列的编程。如果 WP 管脚与 V_{CC} 相连,整个存储阵列被保护,只可对其进行读操作。这时,CAT1161/2 可以接收从地址和字节地址,但是禁止对存储单元的访问,通过在接收完第 1 个字节后器件不发送应答信号来实现。

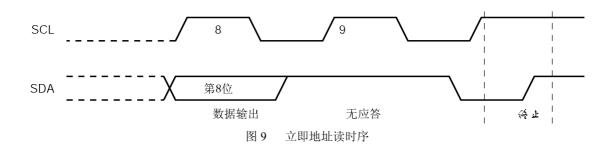
读操作

除 R/W 位为 1 外,CAT1161/2 读操作的起动与写操作完全一样。读操作包含 3 种方式: 立即/当前地址读,选择/随机读和连续读。

立即/当前地址读

CAT1161/2 地址计数器指向最后访问的字节的地址,其值逐次递增。换句话说,如果最后一次读或写访问的是地址 N,则接下来的立即读就从地址 N+1 开始。对所有的器件来说,N=E=2.047。地址计数器将重新循环返回到地址 0,并不断对 16K 器件指定的有效数据进行访问。当 CAT1161/2 接收到与之相匹配的地址信息时(R/\overline{W} 位为 1),产生应答,发送 8 位的字节请求。这个过程中主控器不发送应答信号,但产生停止条件。





选择/随机读

选择/随机读操作允许主控器选择任意存储单元进行读操作。主控器先执行一个'假'写操作,发送起始条件和要读取的存储单元的地址。接收到 CAT1161/2 的应答后,主控器再次发送起始条件和从地址,这次 R/\overline{W} 位为 1。然后 CAT1161/2 做出应答,并发送 8 位的字节请求。这个过程中主控器不发送应答信号,但产生停止条件。

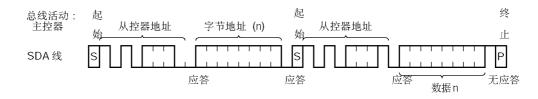


图 10 选择读时序

连续读

连续读操作可由立即地址读或选择读操作来起动。在 CAT1161/2 发送完第 1 个 8 位字节请求后,主控器将产生一个应答来通知器件它需要更多的数据。这样,每产生一次应答,CAT1161/2 就输出一个 8 位的字节数据,直至停止条件的到来。

由 CAT1161/2 发送的数据将以地址 N、地址 N+1 的方式连续输出。读操作地址计数器中的 CAT1161/2 所有地址位都可增加,以便于将整个存储阵列的内容在一次操作中全部读出。如果读出的数据字节数大于 E (CAT1161/162 中 E 的取值为 2074),计数器将'循环返回',继续锁定下一个数据字节。

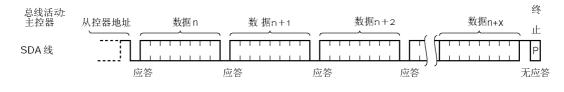


图 11 连续读时序

定购信息

