Transistors et circuits intégrés à hétérostructures (III-V)

par Michel BON

Ingénieur en Chef des Télécommunications Chef du Service de Coordination des Opérations transversales au Centre National d'Études des Télécommunications

et André SCAVENNEC

Ingénieur-Docteur Chef du Groupement Circuits intégrés III-V pour Communications optiques au Centre National d'Études des Télécommunications

1. 1.1 1.2 1.3	Matériaux et physique des hétérostructures	E 2 450 — — —	0 - 3 3 5 7
2.	Transistors à effet de champ à hétérojonction	_	8
2.1	Transistors à gaz d'électrons bidimensionnel GaAlAs/GaAs (HEMT ou TEGFET)Équations de fonctionnement et modélisation des HEMTs GaAlAs/	_	8
2.2	GaAs	_	9
2.3	Procédés de fabrication des HEMTs GaAlAs/GaAs	_	10
2.4	Autres types de transistors à effet de champ	_	10
2.5	Domaines d'applications et exemples de circuits	_	12
3.	Transistors bipolaires à hétérojonction	_	12
3.1	Transistor bipolaire à hétérojonction GaAlAs(N)/GaAs(p) (TBH)	_	12
3.2	Modélisation	_	13
3.3	Procédés de fabrication	_	13
3.4	Autres types de transistors bipolaires à hétérojonction	_	14
3.5	Domaines d'applications et exemples de circuits	_	16
4.	Synthèse comparative et évolutions	_	17
Pou	Doc. E 2	450	

e comportement des composants électroniques à semi-conducteurs est largement conditionné par la nature des interfaces ou jonctions qui en séparent les différentes parties constitutives (métalliques, diélectriques ou semi-conducrices) et par la façon dont les porteurs, électrons ou trous, longent ou traversent ces interfaces. Les jonctions semi-conducteur/semi-conducteur intervenant dans les composants et circuits, à base de transistors à effet de champ ou de transistors bipolaires, qui ont dominé jusqu'à la fin des années 1980 la micro-électronique, sont en général des homojonctions séparant deux régions de dopages différents, quoique éventuellement de même type, d'un même semi-conducteur hôte. En pratique, ce dernier est le plus souvent du silicium (filières NMOS, CMOS, bipolaires et BiCMOS) et plus rarement de l'arséniure de gallium (filières MESFET GaAs).

Au cours des années 1980, des progrès constants en matière d'élaboration des matériaux de technologie de fabrication et de physique des structures semiconductrices complexes ont favorisé l'émergence d'une nouvelle génération de composants microélectroniques dits à hétérojonctions. Ces hétérojonctions sont des jonctions où se trouvent juxtaposés deux semi-conducteurs différents. Elles sont le plus souvent en accord ou quasi-accord de maille cristalline [cas des jonctions GaAs/GaAlAs des transistors à hétérojonction à effet de champ, dits TEGFET ou HEMT, et des transistors bipolaires à hétérojonction, dits TBH (§ 2.1 et 3.1)]. Mais ces hétérojonctions peuvent être aussi en léger désaccord de maille (de l'ordre de 1 % comme dans le cas des jonctions Ga_{0,8} ln_{0,2} As/GaAs à faible taux d'indium des transistors à effet de champ dits pseudomorphiques (§ 2.4), voire en désaccord plus important, au-delà de ce que peut supporter l'élasticité limitée du réseau cristallin, et impliquant alors des zones cristallines très disloquées [cas des structures GaAs/Si ou GaAs/InP (§ 2.4), où les différences de dimensions de mailles cristallines sont de l'ordre de 4 %, mais qui sont encore au niveau d'études de laboratoire].

$$\frac{E_{G} = 1,798 \text{ eV} \quad Ga_{1-x}AI_{x}As \text{ (N)}}{E_{G} = 1,424 \text{ eV} \quad GaAs \text{ (n)}} \qquad \frac{E_{G} = 1,798 \text{ eV} \quad Ga_{1-x}AI_{x}As \text{ (N)}}{E_{G} = 1,424 \text{ eV} \quad GaAs \text{ (p)}}$$

Exemple d'hétérojonctions formées entre un semi-conduceur ternaire à grand gap $\operatorname{Ga}_{1-x}\operatorname{Al}_x\operatorname{As}$ (type noté en majuscule N ou P) et un semi-conduceur binaire GaAs petit gap (type noté en minuscule n ou p)

Cette notion d'hétérojonction entre deux semi-conducteurs différents peut se généraliser à des structures semi-conductrices plus complexes. On parle alors d'hétérostructures qui peuvent inclure des hétérojonctions simples, doubles ou multiples comme dans les superréseaux ou superalliages où peuvent se trouver empilées plusieurs dizaines de couches minces alternées de semi-conducteurs différents. Les épaisseurs des couches utilisées en pratique peuvent varier dans une large gamme allant de quelques micromètres pour les plus épaisses (couches dites tampons par exemple), à quelques nanomètres pour les plus minces qui n'incluent alors que quelques plans atomiques et dans lesquelles on cherche souvent à exploiter des effets quantiques. À la limite, on peut à présent, en laboratoire, contrôler la croissance d'hétérostructures, plan atomique par plan atomique, par une procédure épitaxiale sophistiquée dite ALE (Atomic Layer Epitaxy).

Dans tous les cas, cette possibilité de combiner, au sein d'un même composant, des semi-conducteurs de structures de bandes différentes, apporte des degrés de liberté supplémentaires permettant de développer des composants nouveaux à performances améliorées ou à fonctionnalité originale. En effet, en sus des champs appliqués et des gradients de dopage assurant le contrôle du transport des électrons et des trous dans les composants ordinaires à homostructure semi-conductrice, le fait de pouvoir faire varier l'énergie de bande interdite dans le cas d'une hétérojonction permet des variations spatiales brutales des potentiels et des champs [cf. le puits de potentiel du HEMT utilisé pour séparer porteurs et donneurs (§ 2.1)]. De plus ces variations peuvent être différentes pour les électrons et pour les trous, introduisant ainsi une sorte de filtrage dans le transport de ces deux types de porteurs (cf. l'interface émetteur-base du TBH, § 3.1). L'exploitation de ces degrés de liberté, souvent qualifiée d'ingénierie de bande interdite, a donné lieu à un foisonnement d'innovations, tant en optoélectronique qu'en microélectronique, et ce plus particulièrement dans le cas des matériaux III-V sur lesquels se focalisera par conséquent en grande partie le présent chapitre.

	Signification des sigles					
Techniques d'épitaxie						
MBE (EJM)	Molecular Beam Epitaxy (Épitaxie par jets moléculaires)					
MOVPE ou MOCVD (EOM)	Metal-Organic Vapor Phase Epitaxy ou Metal-Organic Chemical Vapor Deposition (Épitaxie aux organométalliques)					
CBE (EJC)	Chemical Beam Epitaxy (Épitaxie par jets chimiques)					
RHEED (technique de caractérisation in situ pour EJM)	Reflection High Energy Electron Diffraction					
Transistors à effet de champ						
MISFET	Metal Insulator Semiconductor Field Effect Transistor (Transistor à effet de champ métal isolant semi-conducteur)					
MESFET	Metal Semiconductor Field Effect Transistor (Transistor à effet de champ métal semi-conducteur)					
TEGFET ou HEMT ou MODFET ou SDHT (Barrière dopée, canal non dopé) N.B.: le terme HEMT de Fujitsu s'est maintenant imposé au plan mondial, le terme TEGFET d'origine Thomson-CSF reste utilisé en France	Two-dimensional Electron Gaz Field Effect Transistor ou High Electron Mobility Transistor ou Modulation-Doped Field Effect Transistor ou Selectively Doped Heterostructure Transistor					
P-HEMT (HEMT à canal pseudomorphique)	Pseudomorphic High Electron Mobility Transistor					
DMT (Barrière non dopée, canal dopé)	Doped channel MIS-like Field Effect Transistor (TEC à hétérostructure de type MIS à canal dopé)					
HIGFET (Barrière et canal non dopés)	Heterostructure Insulated Gate FET (TEC à hétérostructure à grille isolée)					
SISFET	Semiconductor-(semi-)Insulator-Semiconductor Field Effect Transistor (TEC à hétérostructure semi-conducteur - semi-isolant - semi-conducteur)					
HFET (devrait être le terme générique mais désigne souvent un DMT)	Heterojunction Field Effect Transistor (TEC à hétérojonction)					
Transistors bipolaires à hétérojonction						
НВТ, DHBT (ТВН, ТВDН)	(Double) Heterojunction Bipolar Transistor [Transistor bipolaire à (double) hétérojonction]					
Techniques d'hybridation et d'intégration hyperfréquence						
MIC	Microwave Integrated Circuits [Circuits intégrés hyperfréquence (hybrides)]					
MMIC	Monolithic Microwave Integrated Circuits (Circuits monolithiques hyperfréquences)					
Structures logiques						
BFL	Buffered FET Logic					
DCFL	Direct Coupled FET Logic					
SCFL	Source Coupled FET Logic					
SDFL	Schottky-Diode FET Logic					
ECL	Emitter Coupled Logic					
12L	Integrated Injection Logic					
Nota : La plupart des sigles utilisés dans ce domaine sont anglo-sax	Nota: La plupart des sigles utilisés dans ce domaine sont anglo-saxons. Leurs équivalents français, quand ils sont usités, sont indiqués entre parenthèses.					

1. Matériaux et physique des hétérostructures

1.1 Matériaux pour composants électroniques à hétérojonction

La nombreuse famille des semi-conducteurs III-V, dont GaAs et InP ne sont que les représentants les plus connus (et les plus répan-

dus sous forme de substrats semi-isolants), comprend des alliages combinant, en proportions égales, des atomes de la colonne III (AI, Ga, In...) et de la colonne V (P, As, Sb...) du tableau périodique des éléments de Mendeleïev. Leur structure cristalline se présente sous la forme de deux sous-réseaux cubiques face centrée, constitués respectivement d'atomes de la colonne III et de la colonne V, et qui s'interpénètrent pour former un cristal du type zinc blende. Ce type de cristal est analogue au réseau du type diamant du silicium, dont il ne diffère que par le fait que les deux sous-réseaux sont ici constitués d'atomes différents.

Le paramètre cristallin, autrement dit la longueur de l'arête de la maille cristalline cubique, varie selon la nature des atomes constitutifs et est en général supérieur de quelques pour-cent à celui du sili-

cium (+ 4 % pour GaAs, + 8 % pour InP, par exemple). Les tableaux 1, 2 et 3 montrent respectivement la zone utile du tableau de Mendeleïev, incluant les colonnes II, IV et VI des dopants, les valeurs de l'énergie de bande interdite (gap) et de mobilité des porteurs de charge pour quelques alliages binaires, ternaires et quaternaires parmi les plus importants, et un tableau comparatif des propriétés essentielles des alliages binaires et ternaires III-V les plus utiles en pratique. La figure 1, quant à elle, visualise la position des alliages III-V, en particulier des familles les plus usitées Ga_{1-x} Al_x As, $\mathsf{Ga}_{1-\mathsf{X}}\mathsf{In}_\mathsf{X}\mathsf{As}$, $\mathsf{Ga}_{1-\mathsf{X}-\mathsf{Y}}\mathsf{Al}_\mathsf{X}\mathsf{In}_\mathsf{Y}\mathsf{As}$, $\mathsf{Ga}_{1-\mathsf{X}}\mathsf{In}_\mathsf{X}\mathsf{As}_{1-\mathsf{Y}}\mathsf{P}_\mathsf{Y}$, dans un diagramme à deux dimensions (a dimension de maille cristalline ou paramètre cristallin, E_G énergie de bande interdite).

Tableau 1 – Éléments III et V et dopants II, IV et VI						
II	III	IV	V	VI		
	В	С	N	0		
	Al	Si	Р	S		
Zn	Ga	Ge	As	Se		
Cd	ln	Sn	Sb	Te		
Hg		Pb				

Tableau 2 – Énergie de bande interdite et mobilité de quelques semi-conducteurs composés III-V					
	Énergie Mobilité de bande interdite électronique		Masse effective		
	(eV)	$(cm^2 \cdot V^{-1} \cdot s^{-1})$			
Si	1,12	1 500	0,19		
GaAs	1,42	8 500	0,068		
InP	1,35	5 500	0,077		
InAs	0,354	30 000	0,027		
AlAs	2,13 (indirect)		0,14 (Bande L)		
GaP	2,26	300	0,33		
In _{0,52} Al _{0,48} As	1,47	2 000	0,075		
Al _x Ga _{1 -x} As	1,42 à 2,16 $(x = 0 - 0,45)$: gap direct)	3 500 (<i>x</i> = 0,3)	0,075 ($x = 0,3$)		
Ga _{0,47} In _{0,53} As	0,75	12 000	0,041		
Ga _{0,27} In _{0,73} As _{0,6} P _{0,4}	0,89	7 000			

Tableau 3 – Propriétés à 300 K de Si, GaAs, Ga _{0,7} Al _{0,3} As, InP, In _{0,53} Ga _{0,47} As, In _{0,52} Al _{0,48} As							
Propriété	Symbole	Si	GaAs	$Ga_{1-x} AI_x As$ $(x = 0,3)$	InP	$ In_x Ga_{1-x} As $ (x = 0,53)	$ln_{1-x} Al_x As$ (x = 0,48)
Paramètre de maille(nm)	а	54,3	56,533	56,556	58,69	58,69	58,69
Structure de bande		indirecte	directe	directe	directe	directe	directe
Énergie de bande interdite (gap)(eV)	E_G	1,12	1,424	1,798	1,351	0,75	1,45
Séparation intervallée(eV)	Δ_{\GammaL}		0,33		0,52	0,55	0,5
Offset de bande conduction(eV)	Δ <i>E</i> _c	0/SiGe x _{Ge} =	0,25/Ga _{0,7} Al _{0,3} As	0,34 In _{0,2} Ga _{0,8} As/ Ga _{0,8} Al _{0,2} As		0,23/InP 0,4/Ga _{0,7} Al _{0,3} As 0,5/In _{0,52} Al _{0,48} As	0,25/InP
Hauteur de barrière(eV)	Φ_{Bn}		0,8	1	0,4	0,2	0,7
Concentration intrinsèque à 300 K(cm ⁻³)	n _i	1,5 · 10 ⁶	2,2 · 10 ⁶		2 · 10 ⁷		
Masse effective	m* _e /m ₀	0,19	0,068	0,075	0,077	0,041	0,075
Mobilité électronique .(cm $^2 \cdot V^{-1} \cdot s^{-1}$)	μ _n (10 ¹⁷)	1 500	8 500 (4 000) (1)	(3 500)	5 500 (3 200)	12 000 (8 000)	2 000 (900)
Vitesse de saturation(cm/s)	v _s	10 ⁷	10 ⁷	10 ⁷	10 ⁷	0,6 à 0,7 · 10 ⁷	0,4 · 10 ⁷
Vitesse pic(cm/s)	$v_{ m p}$		2,1 · 10 ⁷		2,7 à 3 · 10 ⁷	2,5 à 3 · 10 ⁷	1,8 · 10 ⁷
Mobilité des trous(cm $^2 \cdot V^{-1} \cdot s^{-1}$)	$\mu_{\rm p}$ (10 ¹⁷)	600	400 (250)	(230)	200 (150)	300 (300)	(180)
Champ critique(kV/cm)	E _c		3,2		11	3	
	К	1,45	0,46		0,88	0,05	
Coefficient d'expansion thermique(K ⁻¹)		2,6 · 10 ⁻⁶	6,86 · 10 ⁻⁶		4,5 · 10 ⁻⁶	5,25 · 10 ⁻⁶	
Vitesse de recombinaison(cm/s)	s	10 ²	10 ⁶		10 ³	10 ⁴	
Permittivité relative	ε_{r}	11,9	13,18		12,35	13,77	
(1) Les valeurs entre parenthèses correspondent à un dopage de 10^{17} , tant pour $\mu_{\rm n}$ que pour $\mu_{\rm p}$; la première valeur se réfère à un matériau non dopé.							

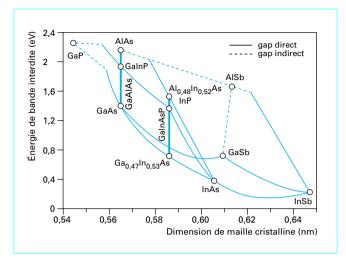


Figure 1 – Diagramme d'énergie de bande interdite (gap) - paramètre cristallin (dimension de la maille)

Trois **propriétés essentielles** sont à la base du succès des semiconducteurs III-V en microélectronique :

— une **forte mobilité électronique** (respectivement environ 3, 5 et 8 fois supérieure à celle du silicium pour InP, GaAs et InGaAs pour des niveaux de dopage identiques). Une vitesse limite des électrons sous fort champ généralement plus importante et la possibilité d'effets balistiques renforcent cet avantage ;

— des **substrats semi-isolants** de très forte résistivité ($\approx 10^7~\Omega \cdot \text{cm}$), obtenus par introduction d'impuretés compensatrices (Fe dans InP par exemple) ou de défauts cristallins natifs générant des centres profonds ad hoc compensant le dopage résiduel et bloquant le niveau de Fermi vers le milieu de la bande interdite [par exemple piège du type donneur EL2 (*Electron Level 2*) dans GaAs, probablement lié à un atome d'arsenic en antisite]. De tels substrats semi-isolants, non disponibles dans le cas du silicium, permettent un isolement facile entre composants et les procédés de fabrication des circuits intégrés s'en trouvent donc considérablement simplifiés. Par ailleurs, les capacités parasites normalement associées à un substrat conducteur (capacités entre interconnexions et masse par exemple) se trouvent ainsi, en général, largement réduites ;

— des hétérojonctions (jonctions entre deux semi-conducteurs différents) réalisables par épitaxie d'alliages III-V les uns sur les autres, puisque certains alliages d'une même famille ont la même dimension de maille (figure 1). Cela est à la base de l'ingénierie de bande interdite citée en introduction, qui permet, comme on le verra ci-après, de concevoir des composants à performances améliorées, voire à fonctionnalités nouvelles.

Une quatrième propriété est citée ici pour mémoire car elle est, quant à elle, à la base du succès des semi-conducteurs III-V en opto-électronique : un gap fréquemment direct, en tout cas dans certaines gammes de composition (par exemple pour un pourcentage d'aluminium x inférieur à 45 % dans le cas de $\operatorname{Ga}_{1-x}\operatorname{Al}_x\operatorname{As}$). Cette propriété permet l'émission efficace de photons par recombinaison de paires électron-trou sans besoin d'assistance de phonon (vibration du réseau cristallin), ce qui en augmente considérablement la probabilité d'occurrence et permet ainsi, contrairement au cas du silicium, la réalisation de lasers. On exploite, en fait, dans ces derniers à la fois la propriété de gap direct et la possibilité de confiner les porteurs et les photons entre deux hétérojonctions (ingénierie de bande interdite et d'indice optique).

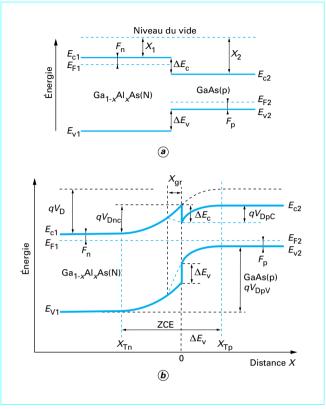


Figure 2 – Diagramme d'énergie d'une hétérojonction : exemple d'une hétérojonction anisotype GaAlAs(N)/GaAs(p)

La synergie de cette propriété optoélectronique de gap direct avec les propriétés précédentes plus spécifiquement microélectroniques est particulièrement exploitée dans les circuits intégrés mixtes micro-optoélectroniques. Il s'agit de circuits associant sur un même substrat transistors et composants optoélectroniques tels que lasers, photodétecteurs et composants d'optique guidée. Ce type de circuits est toutefois hors sujet et reste encore du domaine des études de laboratoire.

1.2 Physique des hétérojonctions

1.2.1 Diagrammes de bandes

Le diagramme des bandes d'énergie d'une hétérojonction peut s'établir selon le modèle d'Anderson qui est fondé sur la continuité du « niveau du vide », ainsi que celle du niveau de Fermi, à l'interface entre les deux semi-conducteurs. On se limite ici au cas similé d'une hétérojonction idéale où il n'y a pas de charges à l'interface dues, par exemple, à des pièges associés à un désaccord de maille, à une non-stoechiométrie ou encore à des impuretés accumulées à l'interface lors de la croissance épitaxiale de l'hétérojonction. La figure 2 illustre le raisonnement dans le cas d'une hétérojonction anisotype: matériau grand gap (dopé N)-matériau petit gap (dopé p).

La figure **2a** représente les diagrammes de bandes des deux semi-conducteurs supposés fictivement séparés par un espace infi-

nitésimal, suffisant toutefois pour ne pas imposer l'alignement des niveaux de Fermi (systèmes indépendants). Le niveau du vide est par contre continu à travers cette séparation puisqu'il correspond, par définition, au niveau d'énergie d'un électron extrait de l'un ou l'autre des deux semi-conducteurs. Ces derniers sont supposés homogènes (composition, dopage...) et électriquement neutres. Tous les niveaux d'énergie y sont plats :

- E_0 = niveau du vide ;
- E_{c1} et E_{c2} = niveaux des bas de bandes de conduction ;
- $-E_{F1}$ et E_{F2} = niveaux de Fermi ;
- $-E_{v1}$ et E_{v2} = niveaux des hauts de bandes de valence.

Les **affinités électroniques** sont les énergies requises pour extraire un électron du bas de la bande de conduction :

$$X_1 = E_0 - E_{c1}$$

$$X_2 = E_0 - E_{c2}$$

Ce sont des grandeurs intrinsèques caractéristiques des deux matériaux, au même titre que leur **énergie de bande interdite** ou **gap** :

$$E_{G1} = E_{c1} - E_{v1}$$

$$E_{G2} = E_{c2} - E_{v2}$$

La figure **2b** représente les diagrammes de bande raccordés après avoir « recollé » les deux semi-conducteurs en formant ainsi une hétérojonction. Les porteurs de charge sont à présent libres de se redistribuer entre les deux semi-conducteurs. Ceux-ci ne forment plus qu'un seul système dont le niveau de Fermi $E_{\rm F}$ est constant puisque nous le considérons à l'équilibre thermodynamique ($E_{\rm F}=E_{\rm F1}=E_{\rm F2}$).

Le niveau du vide étant continu, le bas de bande de conduction doit présenter la même discontinuité que l'affinité électronique :

$$\Delta E_{\rm c} = X_1 - X_2$$

Le haut de la bande de valence doit donc présenter une discontinuité complémentaire par rapport à celle du gap :

$$\Delta E_{\rm v} = \Delta E_{\rm G} - \Delta E_{\rm c}$$

Notons que la répartition $\Delta E_{\rm c}/\Delta E_{\rm v}$ est une constante puisqu'elle ne dépend que des affinités électroniques et des gaps des deux matériaux. Elle correspond à 60 %/40 % dans le cas GaAs/Ga_{1-x} Al_x As (x = 30 %) où $\Delta E_{\rm c}$ est de l'ordre de 0,23 eV.

Infiniment loin de l'interface, de chaque côté de l'hétérojonction, le diagramme de bande doit tendre asymptotiquement vers chacun des diagrammes initiaux. Cela implique donc que les bandes de conduction et de valence sont courbées au voisinage de l'hétérojonction. Cette courbure de bande et la constance du niveau de Fermi sont assurées par la redistribution des porteurs et la création associée d'une zone de charge d'espace dont les épaisseurs $X_{\rm Tn}$ et $X_{\rm Tp}$ de part et d'autre de l'hétérojonction peuvent être obtenues par intégration de l'équation de Poisson.

1.2.2 Transport et hétérojonctions

Le transport des porteurs de charge parallèlement ou perpendiculairement à une telle hétérojonction présente des caractères spécifiques rencontrés respectivement dans les transistors à hétérojonction de type à effet de champ (HEMT/TEGFET) et bipolaire (TBH) décrits dans les paragraphes suivants. Nous nous limiterons auspects généraux des relations vitesse-champ en régime stationnaire et de phénomènes de survitesse et transport balistique en régime non stationnaire dans les semi-conducteurs III-V.

Sous l'influence d'un champ constant supposé appliqué brutalement sous forme d'un échelon, les électrons atteignent très rapidement (1 ps typiquement) une vitesse stationnaire correspondant

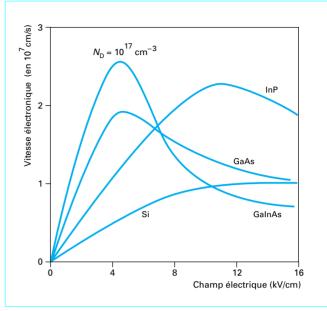


Figure 3 – Vitesse de dérive électronique en fonction du champ électrique dans GaAs, InP, InGaAs et Si

à un équilibre entre le gain d'énergie par unité de temps sous l'effet du champ et la perte d'énergie due aux interactions subies par ces électrons (collisions électrons-phonons associées aux vibrations du cristal, interactions coulombiennes avec les impuretés ionisées, etc.). La figure 3 représente cette vitesse stationnaire en fonction du champ dans GaAs, InP, InGaAs et Si. On observe que la vitesse est tout d'abord proportionnelle au champ pour de faibles valeurs de ce dernier (quelques kV/cm). Le coefficient de proportionnalité correspond à la mobilité (cf. valeurs dans le tableau 3). Dans le cas, assez typique, des semi-conducteurs III-V considérés, la vitesse stationnaire atteint ensuite un maximum, supérieur à 2 · 107 cm/s, suivi d'une zone à mobilité différentielle négative due au transfert d'une partie des électrons de la vallée Γ à la vallée L (de masse effective plus élevée et où ils sont donc freinés) lorsque leur énergie atteint l'énergie de transfert $\Delta E_{\Gamma L}$. À très fort champ (> 20 kV/cm), la vitesse stationnaire converge vers une vitesse limite ou vitesse de saturation voisine de 10⁷ cm/s.

Avant d'atteindre un régime stationnaire, la vitesse des électrons croît d'abord proportionnellement au temps (figure 4). C'est un régime balistique transitoire très bref durant lequel les électrons se déplacent sans collisions. Les interactions avec le réseau et ses imperfections interviennent ensuite pour limiter l'augmentation de vitesse et faire tendre cette dernière vers sa valeur stationnaire. Il peut cependant arriver que ceci ne se fasse qu'après que la vitesse soit passée par un maximum très supérieur à la valeur stationnaire. On parle alors de survitesse. Ces effets balistiques et de survitesse sont particulièrement intéressants pour pousser les performances des transistors. Les semi-conducteurs III-V ont pour cela des caractéristiques favorables (cf. tableau 3 : faible masse effective, forte mobilité, long temps de relaxation). L'observation de ces effets et, plus encore, leur exploitation restent cependant encore mal maîtrisées bien que les transistors à hétérojonction pourraient s'y prêter particulièrement bien (cf. ci-après : très forte mobilité des HEMTs à basse température, et possibilité d'injection balistique d'électrons à travers l'hétérojonction émetteur-base d'un

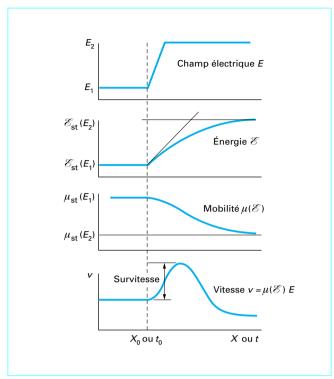


Figure 4 - Régime balistique et survitesse transitoire (d'après [11])

1.3 Techniques d'épitaxie

L'utilisation industrielle d'hétérojonctions dans des transistors, et plus encore dans des circuits intégrés, est largement conditionnée par la possibilité d'obtenir, sur des substrats de surface suffisante [en pratique 5 à 10 cm de diamètre (2" à 4") actuellement pour les III-VI, des empilements de couches de matériaux de bonne qualité cristalline, uniformes et reproductibles en épaisseur (1 à 2 %), dopage (5 à 10 %) et composition, et ce avec un bon contrôle de la qualité et de la raideur des interfaces (1 nm). Cela est dorénavant assuré par les techniques d'épitaxies suivantes.

L'épitaxie par jets moléculaires (EJM) (figure 5) : cette méthode « physique » consiste à évaporer en ultravide les éléments constitutifs (Ga, As, In, Al...) et les dopants (Si, Be...) à partir de cellules réfractaires à effusion. Les jets de molécules neutres ainsi évaporées viennent frapper le substrat auquel elles adhèrent dans une proportion dite coefficient de collage. Leurs atomes se réarrangent à la surface du substrat chauffé (de 500 à 650 °C typiquement), assurant ainsi une croissance, couche atomique après couche atomique, que l'on peut contrôler in situ par diffraction d'électrons haute énergie en incidence rasante (RHEED). Outre la satisfaction des critères de qualité, mentionnés précédemment, une très grande rigueur en matière de pureté des produits utilisés, de contrôle du dégazage des parties chauffées et de piégeage des gaz résiduels par les parois refroidies à l'azote liquide permet d'obtenir des couches pures à très faible taux d'impuretés résiduelles (10¹⁴ cm⁻³). Les inconvénients de cette technique remarquable restent les limitations concernant certains constituants (phosphore) ou dopants (carbone), et une adaptation jusqu'ici malaisée à une production industrielle de masse. Ce dernier point évolue positivement puisqu'il existe dorénavant des bâtis industriels multiplaques à forte productivité et qu'une partie du marché des lasers pour compact disc et des circuits intégrés de type HEMT est à présent couvert par cette technique.

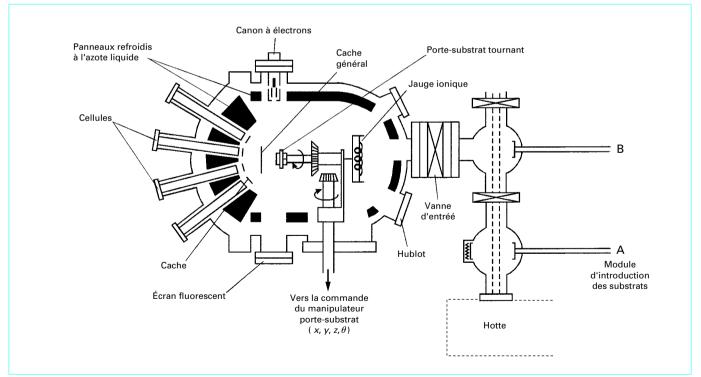


Figure 5 - Schéma de principe d'un bâti d'épitaxie par jets moléculaires (EJM ou MBE)

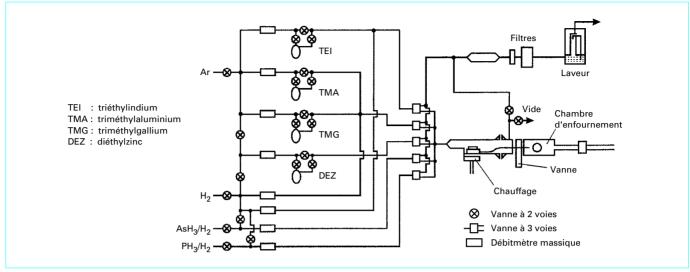


Figure 6 - Schéma de principe d'un bâti d'épitaxie aux organométalliques (MOCVD)

- L'épitaxie aux organométalliques en phase vapeur ou EOM (figure 6): cette méthode « chimique » consiste à balayer un substrat chauffé (de 500 à 700 °C typiquement) par un mélange de gaz précurseurs incorporant les constituants (hydrures AsH₃, PH₃ pour les éléments V, organométalliques Ga(CH₃)₃, Al₅(CH₃)₃, In(C₂H₅)₃ pour les éléments III). Ces gaz se décomposent au voisinage de la surface du substrat pour y donner naissance aux couches de composition requise. Cette technique qui semble à juste titre plus difficile à contrôler que l'EJM (combinaisons de réactions chimiques et flux de mélanges gazeux complexes à modéliser et difficiles à contrôler) a fait elle aussi d'énormes progrès et n'a plus grandchose à envier à sa concurrente EJM sur la plupart des critères. Par ailleurs, elle se prête mieux à une fabrication industrielle de par la disponibilité de bâtis multiplaques à forte capacité de production. Enfin, elle semble permettre l'obtention d'une densité de défauts plus faible qu'en EJM (moins de 10 défauts par cm²), mais la compétition reste sans doute ouverte sur ce dernier point.
- Enfin, il convient de mentionner une technique plus récente, dite **épitaxie par jets chimiques** (EJC). Cette technique est dérivée de la technique EJM par remplacement, total ou partiel, des sources d'évaporation solides par des sources gazeuses analogues à celles utilisées en EOM. Il y a là un espoir de combiner les avantages des deux techniques précédentes.

2. Transistors à effet de champ à hétérojonction

L'utilisation d'une hétérojonction à dopage dit modulé, grand gap (dopé N) - faible gap (non dopé), est à la base de la plupart des transistors à effet de champ à hétérojonction. Le principe d'une telle hétérojonction a été proposé par les Bell Laboratories à la fin des années 1970. Son intérêt est illustré ci-après dans le cas particulier, actuellement le plus courant, du transistor HEMT ou TEGFET GaAlAs(N)/GaAs(n.d.), introduit simultanément par Fujitsu et Thomson-CSF au début des années 1980 sous deux noms différents HEMT (High Electron Mobility Transistor) et TEGFET (Two-dimensional Electron Gas Field Effect Transistor).

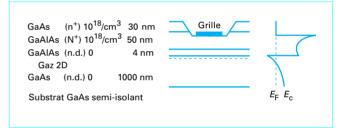


Figure 7 - Structure et diagramme de bande d'un HEMT GaAlAs/GaAs

2.1 Transistors à gaz d'électrons bidimensionnel GaAlAs/GaAs (HEMT ou TEGFET)

La structure épitaxiale de ces transistors (figure **7**) se présente typiquement sous la forme d'une couche de Ga_{0,7} Al_{0,3} As dopée n (couche à grand gap de 1,8 eV dite barrière) au-dessus d'une couche de GaAs dite non intentionnellement dopée, de gap plus faible (1,42 eV). À l'équilibre thermodynamique, les électrons issus des donneurs de la couche barrière à grand gap sont transférés dans la couche GaAs à faible gap. Cette séparation dipolaire entre donneurs ionisés et porteurs a pour effet de créer un puits de potentiel triangulaire côté GaAs, le long de l'interface GaAlAs/GaAs. L'étroitesse de ce puits (10 à 20 nm) induit la quantification des niveaux d'énergie dans la direction perpendiculaire à la jonction, et le mouvement des électrons se trouve confiné dans un plan parallèle à l'hétérojonction. On parle alors de gaz d'électrons bidimensionnel, de densité surfacique N_{2D}, dans un puits quantique tenant lieu de canal (canal 2D).

Les électrons étant ainsi séparés des impuretés ionisées, leur mobilité est plus grande que s'ils se trouvaient dans un canal dopé du type de celui des MESFETs GaAs. Cette mobilité peut être encore améliorée par l'introduction, entre la couche barrière dopée GaAlAs et le canal quantique 2D GaAs, d'une fine couche barrière non dopée GaAlAs appelée espaceur (de quelques nanomètres seule-

ment pour que la réduction induite de la densité surfacique N_s reste acceptable), qui permet de minimiser l'interaction coulombienne entre porteurs du canal et impuretés ionisées de la couche barrière. Ce type d'interaction est, de plus, atténué par l'effet d'écran électrostatique dû à la couche de porteurs elle-même et fonction de sa den-sité (typiquement 10¹² cm⁻²). La mobilité avoisine alors celle du matériau massif GaAs non dopé, limitée par les interactions entre électrons et vibrations du réseau cristallin (essentiellement les phonons optiques polaires), et, à très basse température (< 50 K), par l'interaction avec les modes piézoélectriques du réseau.

La mobilité électronique du gaz bidimensionnel peut ainsi théoriquement atteindre 9 000 cm $^2 \cdot V^{-1} \cdot s^{-1}$ à 300 K (valeur limitée essentiellement par les interactions des électrons avec les phonons optiques polaires) au lieu de 4 000 dans un canal de MESFET (valeur limitée par les interactions coulombiennes avec les impuretés ionisées en assez forte concentration dans le canal, de l'ordre de $10^{17}/\text{cm}^2$ typiquement). Cette mobilité peut atteindre $80~000~\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ à 77 K (au lieu de 6000) et $2 \cdot 10^6~\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ à 4 K (valeur de mobilité limitée, en dessous de 50 K, par les interactions piézoélectriques). Ces fortes valeurs de mobilité impliquent une fréquence de coupure ft plus élevée (> 100 GHz pour des longueurs de grilles $L_{\rm g}$ de 0,25 µm), un meilleur facteur de bruit (aussi bas que 1 dB à 12 GHz), un meilleur gain (supérieur de 2 dB à celui des MESFETs de mêmes règles de dessin), etc. Ce phénomène est particulièrement marqué à basse température et pour des longueurs effectives de canal très courtes (< 0,25 μm) qui favorisent l'apparition d'effets balistiques permettant une vitesse moyenne des électrons le long du canal supérieure à la vitesse de saturation, voire à la vitesse stationnaire maximale (respectivement voisines de 10⁷ et 2 · 10⁷ cm/ s). Dans l'état de l'art actuel, ces effets restent cependant difficiles à observer de façon incontestable et à caractériser de façon précise. Ils demeurent, néanmoins, potentiellement intéressants à exploiter dans les futurs transistors à grille ultracourte.

Le transfert spatial des électrons de la couche barrière vers le canal quantique 2D, et donc la densité interfaciale de porteurs N_{2D} , peuvent être contrôlés par polarisation d'une grille Schottky, par exemple en TiPtAu ou TiW Au (barrière Schottky de 0,9 eV), déposée sur la couche barrière. La valeur maximale de cette polarisation, $V_{\rm Gmax}$, est limitée par l'apparition d'un canal de MESFET parasite dans la barrière GaAlAs qui fait chuter la transconductance du fait de la mobilité médiocre des électrons dans GaAlAs et de l'écrantage ainsi introduit entre la grille de commande et le canal 2D. En général, on s'arrange pour que, dans les conditions normales de polarisation du dispositif, la couche barrière GaAlAs soit totalement désertée. Tout se passe alors comme si le contrôle du canal se faisait à travers une couche diélectrique. Le canal lui-même étant de type interfacial, du fait de la localisation dans un plan 2D, le fonctionnement du dispositif présente, de ce point de vue, de fortes analogies avec les dispositifs de type MOSFET (contrôle du courant par l'intermédiaire de la densité de porteurs localisés à une distance fixe de la grille), plus encore qu'avec ceux de type MESFET (contrôle du courant par l'épaisseur de la partie du canal non désertée). Notons que, en jouant sur le dopage et l'épaisseur de la barrière GaAlAs, et donc sur l'épaisseur de la zone désertée sous la grille Schottky, on peut obtenir à volonté un HEMT à déplétion (canal normalement passant ou $N_{\rm on}$), ou à enrichissement (canal normalement bloquant ou $N_{\rm off}$).

2.2 Équations de fonctionnement et modélisation des HEMTs GaAIAs/GaAs

Commençons par donner quelques éléments concernant le contrôle de la charge du canal par le potentiel de la grille Schottky.

• La tension de seuil (tension de polarisation de grille correspondant à $N_{2D} = 0$) est donnée par :

$$V_{\rm S} = (\Phi_{\rm B} - \Delta E_{\rm c} - E_{\rm F}) / q - q N_{\rm d} d^2/2 \varepsilon$$

≈ 0,9 eV (potentiel de barrière Schottky métal/ avec Φ_{B}

> discontinuité de bande de conduction à ΔE_{c} l'hétérojonction:

$$\Delta E_{\rm c} = 0.81 \ x_{\rm A\ell} \ (x_{\rm A\ell} \le 0.45)$$

Pour $x_{\rm A\ell} = 0.3$, $\Delta E_{\rm c} = 0.25 \ {\rm eV}$ potentiel de Fermi $\approx -0.057 \ {\rm eV} + 1.39 \cdot 10^{-6} \ N_{\rm 2D}^{2/3}$, E_{F}

 $N_{\rm d}$ et drespectivement dopage et épaisseur de la barrière (le terme $q N_d d^2/2 \varepsilon$ correspondant à la tension de désertion de la couche barrière),

q charge de l'électron.

permittivité du matériau.

• La densité de charge dans le canal bidimensionnel N_{2D} est donnée par :

$$N_{\rm 2D} = C_0 (V_{\rm gs} - V_{\rm S})/q$$

avec C_0 capacité grille-canal 2D par unité de surface.

 C_0 = $\varepsilon/(d_{\text{barrière}} + d_{\text{espaceur}} + 0.5 d_{\text{puits 2D}})$

Ordres de grandeur :
$$d_{\rm barrière} = 30$$
 à 100 nm, $d_{\rm espaceur} = 2$ à 5 nm, $d_{\rm puits~2D} = 2$ nm, $N_{\rm 2D} = 10^{11}$ à 10^{12} cm $^{-2}$.

Le modèle petit signal (linéaire) des HEMTs est analogue à celui des MESFETs (figure 8). On peut lui associer les grandeurs sui-

• La fréquence de coupure du gain en courant intrinsèque (fré-

$$f_{\rm t} = g_{\rm m}/(2\pi C_{\rm qs})$$

 C_{qs} capacité grille-source, avec

> transconductance du transistor : $g_{\rm m}$

$$g_{\rm m} = \frac{\partial I_{\rm ds}}{\partial V_{\rm qs}}$$

courant drain-source, I_{ds} tension grille-source.

• La fréquence maximale d'oscillation (fréquence de coupure du gain maximal disponible):

$$f_{\text{max}} = \frac{f_{\text{t}}}{2} \left[(R_{\text{g}} + R_{\text{i}} + R_{\text{s}}) G_{\text{d}} + g_{\text{m}} R_{\text{i}} \frac{C_{\text{gd}}}{C_{\text{gs}}} \right]^{-1/2}$$

• Le facteur de bruit :

quence de transition):

$$F_{\text{min}}(dB) = 10 \ln \left(1 + 2\pi KfC_{gs}\sqrt{\frac{R_g + R_s}{g_m}}\right)$$

K≈ 1,5 à 2 (paramètre empirique de Fukui, fonction de la qualité du matériau et valant de 2 à 2,5 dans les MESFETs).

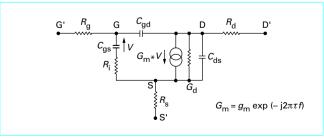


Figure 8 - Modèle petit signal (linéaire) d'un HEMT

Il est utile de donner des expressions simplifiées (très grossièrement) de $g_{\rm m}$ et $C_{\rm qs}$ pour situer les ordres de grandeur et les paramètres essentiels (cas des grilles microniques ou demi-microniques dominées par le régime de saturation de vitesse) :

$$\begin{split} g_{\rm m} \approx \varepsilon \ V_{\rm sat} \ W_{\rm g}/d_{\rm GaAlAs} (\approx 200 \ {\rm \grave{a}} \ 300 \ {\rm mS/mm}) \\ C_{\rm gs} \approx \varepsilon \ W_{\rm g} \ L_{\rm g}/d_{\rm GaAlAs} \ (\approx 1 \ {\rm pF/mm}) \\ f_{\rm t} \approx V_{\rm sat}/2 \ \pi \ L_{\rm g} \qquad (\approx 50 \ {\rm GHz}) \end{split}$$
 avec $L_{\rm g}$ longueur de la grille, $W_{\rm g}$ largeur de la grille.

L'ensemble des paramètres du modèle linéaire petit signal peuvent être obtenus à partir de mesures de paramètres Sii par des logiciels dits d'extraction de schémas équivalents.

Quant aux modèles grand signal non linéaires, il en existe plusieurs types, souvent déduits de modèles MESFETs tels que le modèle de Curtice. Ils comportent en général essentiellement :

- les deux capacités grille-source $C_{
 m gs}$ et grille-drain $C_{
 m gd}$; les deux diodes $D_{
 m gs}$ et $D_{
 m gd}$ en parallèle avec les capacités cidessus:
- la source de courant $I_{
 m ds}$ commandée par $V_{
 m qs}$ et $V_{
 m ds}$, et dont les dérivées correspondent à la transconductance et à la conductance de sortie.

Les éléments du modèle possèdent en général des expressions partiellement ou totalement empiriques dont les paramètres sont à extraire de mesures sur transistors réels comme dans le cas des

2.3 Procédés de fabrication des HEMTs GaAlAs/GaAs

La fabrication d'un HEMT GaAlAs/GaAs nécessite tout d'abord de faire croître, sur substrat de 2", 3" ou 4" (soit environ 50, 75 ou 100 mm), la structure épitaxiale par EJM ou EOM, voire EJC. Ces techniques sont les seules à pouvoir satisfaire les critères d'uniformité et de reproductibilité des compositions d'alliages, des niveaux de dopage, des épaisseurs de couches, de guelques pour-cent, nécessaires à une faible dispersion de la tension de seuil et à la reproductibilité des caractéristiques. L'épitaxie de l'hétérojonction à dopage modulée incluant un espaceur, GaAlAs(N)-GaAlAs(n.d.)-GaAs(n.d.), se fait en général après celle d'une couche tampon GaAs(n.d.) et est suivie de celle d'une couche de contact GaAs(n+) favorisant l'obtention ultérieure de contacts ohmiques de faible résistivité (0,1 Ω · mm) et de résistances d'accès de faibles valeurs en réduisant la distance effective source-drain.

Le traitement technologique de la plaque épitaxiée sur substrat semi-isolant est alors très voisin des circuits MESFET GaAs et suit la séquence typique suivante (figure 9) :

- isolation latérale entre transistors obtenue simplement par gravure de mesa ou implantation de bore (l'isolation sous-jacente étant assurée par le caractère semi-isolant du substrat) ;
- prise des contacts source et drain (usuellement AuGeNi évaporé, puis allié par recuit thermique);
- formation de la grille Schottky sous la forme d'une bande étroite de métal (par exemple en TiPtAu), déposée directement sur la couche barrière GaAlAs après avoir éliminé par gravure à cet endroit la couche de contact GaAs(n+) voire une partie supérieure de la couche barrière elle-même. Il faut noter que cette dernière opération, qui réduit l'épaisseur effective de la couche barrière sous la grille, sert à ajuster la tension de seuil $V_{\rm S}$ et constitue une opération critique. À noter également que l'obtention de grilles courtes (≤ 0,25 μm) nécessite une lithographie par faisceau d'électrons et une métallisation de grille à section en forme de T pour en réduire la résistivité (≈ 80 Ω/mm) :
- passivation par nitrure de silicium (Si₃N₄ en général déposé par dépôt chimique en phase vapeur assisté par plasma pour limiter la température de dépôt à des valeurs supportables par les III-V);

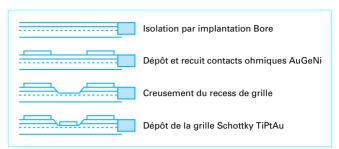


Figure 9 - Procédé de fabrication du HEMT GaAlAs/GaAs

- interconnexions et éléments passifs éventuels : métallisations TiAu, diélectriques intermétalliques (polyimide, Si₃N₄ ou autre, selon le but recherché : planarisation, diélectrique des capacités...);
- traitement face arrière (dans le cas des circuits intégrés monolithiques micro-ondes dits MMICs): amincissement à 100 µm, voire à 50 ou même 30 µm dans le cas de circuits de puissance ; gravure de vias à travers le substrat ; métallisation de cette face arrière pour connecter à la masse les sources des transistors et favoriser l'évacuation de la chaleur.

Bien entendu, cela n'est qu'un procédé de traitement typique et de nombreuses variantes existent, comme dans le cas des circuits intégrés MESFET GaAs.

2.4 Autres types de transistors à effet de champ

2.4.1 PHEMT GaAlAs(N+)/InGaAs(n.d.)/GaAs

La densité de charge dans le canal d'un HEMT étant limitée par le peuplement en électrons de la barrière, de nouvelles structures ont été proposées afin d'accroître cette densité et donc améliorer les caractéristiques de fonctionnement. En particulier, il est possible de remplacer le canal en GaAs par une couche mince de InGaAs, à faible teneur en indium. Cette couche est donc en désaccord de maille avec le substrat GaAs et la barrière GaAlAs. Cependant, en se limitant à environ 15 à 20 % d'indium, pour une couche canal de faible épaisseur (≈ 20 à 15 nm), les contraintes dues au désaccord de maille d'environ 1 % restent dans les limites élastiques du réseau cristallin qui conserve donc une bonne qualité. Outre le gain en densité de charge, ce composant bénéficie de la mobilité des électrons dans le InGaAs, supérieure à celle du GaAs.

Ces HEMTs GaAlAs/InGaAs/GaAs sont appelés HEMTs pseudomorphiques ou PHEMTs et permettent d'atteindre des performances très élevées ($f_{\rm t}$ > 150 GHz et $f_{\rm max}$ > 350 GHz pour $L_{\rm q}$ = 0,15 μ m), presque aussi bonnes, y compris en matière de bruit hyperfréquence, que dans le cas des HEMTs en accord de maille sur InP, tout en permettant un procédé de fabrication très proche de celui des HEMTs GaAlAs/GaAs, lui-même très proche de celui des MESFETs standards. À noter qu'on peut se permettre ici de réduire le taux d'aluminium dans la couche barrière à environ 20 %, voire moins, tout en conservant un confinement adéquat des porteurs dans le puits. Cela permet de réduire le phénomène d'effondrement des caractéristiques I-V observé dans les HEMTs GaAlAs/GaAs et dû à des défauts dits DX dont la concentration est favorisée par l'aluminium. Par ailleurs, les performances en puissance sont meilleures que celles du HEMT GaAs/GaAlAs classique et on peut même obtenir un bon compromis entre performances en puissance et en bruit en jouant sur le dopage de canal (possibilité de MMICs mixtes puissance-faible bruit). L'ensemble de ces avantages et la démonstration d'une bonne fiabilité malgré le canal pseudomorphique ont favorisé la mise en place de filières PHEMT industrielles dès le début des années 1990. C'est désormais, pour les composants à hétérostructures, la technologie industrielle la plus développée, associant des caractéristiques de choix en faible bruit et tenue en tension.

Couche de contact	GaAs (n ⁺)	GaAs (n ⁺)	GalnAs (n ⁺)
Couche barrière	GaAlAs (n^+) ou $\frac{(n.d.)}{(n^+)}$	GaAlAs (n ⁺) ou $\frac{(n.d.)}{(n^+)}$	AllnAs (n^+) ou $\frac{(n.d.)}{(n^+)}$
Espaceur	GaAlAs (n.d.)	GaAlAs (n.d.)	AllnAs (n.d.)
Canal (gaz d'électrons 2D)		GalnAs (n.d.)	GalnAs (n.d.)
Couche tampon non dopée	GaAs (n.d.)	GaAs (n.d.)	AllnAs (n.d.)
Substrat semi-isolant	GaAs	GaAs	InP

Figure 10 - Structures HEMT

2.4.2 HEMT InAIAs(N+)/InGaAs(n.d.)/InP

Le même principe d'hétérojonction à dopage modulé peut être utilisé avec d'autres couples de matériaux (figure 10). La famille Ga_{1-x-v} In_v Al_x As en accord de maille sur InP permet en particulier d'épitaxier sur InP une structure In_{0,52} Al_{0,48} As (grand gap, dopé N) au-dessus de Ga_{0,47} In_{0,53} As (faible gap, non dopé), encore plus favorable que la précédente du fait de la mobilité et de la vitesse électronique maximale plus élevées dans GalnAs que dans GaAs, d'une barrière de potentiel deux fois plus importante à l'interface $(\Delta E_{\rm c}=0.55~{\rm eV})$ et d'un dopage de la barrière $\ln_{0.52}$ Al $_{0.48}$ As pouvant dépasser $10^{19}~{\rm cm}^{-3}$ au lieu de $2\cdot 10^{18}~{\rm cm}^{-3}$ pour ${\rm Ga}_{0.7}$ Al $_{0.3}$ As. Le premier point assure des ft plus importants et des facteurs de bruit plus faibles qui constituent des records toutes catégories (f, de 250 GHz pour $L_{\rm g}$ = 0,15 μm avec un facteur de bruit de 0,3 dB à 18 GHz et inférieur à 1 dB à 60 GHz). Le second garantit un meilleur confinement des électrons dans le puits et évite qu'ils ne repassent dans le matériau barrière dont les propriétés de transport sont mauvaises (mobilité $\mu \approx 1\,000\,\mathrm{cm}^2\cdot\mathrm{V}^{-1}\cdot\mathrm{s}^{-1}$). Combiné avec le troisième point, il permet ainsi d'obtenir dans le canal des densités interfaciales de porteurs de 4 · 10¹² cm⁻², doubles du cas du HEMT classique

Il faut cependant noter que ce type de composant présente en général une faible tension de claquage (3 à 4 V typiquement) et des fuites de grille liées à une plus faible hauteur de barrière du contact Schottky et à la trop facile ionisation par choc dans le canal à petit gap en InGaAs. Cela en limite les applications en puissance et certaines applications en optoélectronique intégrée.

Bien que la fabrication de ces transistors et MMICs HEMTs sur InP, ainsi que leur fiabilité, soient plus difficiles à maîtriser que celle des HEMTs sur GaAs, l'utilisation industrielle de ce type de composants de très hautes performances est désormais prévue à court terme, en particulier pour des applications spatiales au-delà de 30 GHz (Hughes, TRW). Il convient également de noter l'effort présent de plusieurs laboratoires pour réaliser ces HEMTs InAlAs/InGaAs directement sur des substrats en GaAs, de plus grande dimension et moins fragiles que les substrats en InP.

2.4.3 Autres structures

Un grand nombre d'autres FETs à hétérojonction ou HFETs et de variantes associées ont été introduits pour optimiser certains critères en faisant appel à toutes les ressources de l'ingénierie de bande interdite. Parmi celles qui sont déjà utilisées industriellement ou qui présentent de bonnes chances de l'être à court ou moyen terme, on peut en particulier :

- localiser l'essentiel du dopage de la barrière dans un plan (dopage planar), ce qui permet d'améliorer la tension de claquage à $N_{\rm 2D}$ donné et de réduire les problèmes liés aux centres DX en séparant ainsi donneurs et aluminium ;
- utiliser une hétérojonction inverse, par exemple GaAs au-dessus de GaAlAs lui-même épitaxié sur substrat GaAs. La qualité d'interface est alors moins bonne, mais une telle hétérojonction inverse peut être cependant utile, par exemple dans le cas multicanal ci-après;
- empiler plusieurs hétérojonctions, normales et inverses, afin d'augmenter la densité de courant dans le canal, ou plutôt le multicanal, du transistor (utile pour applications de puissance) ;
- utiliser un canal pseudomorphique InGaAs désaccordé sur InP (avec typiquement 60 à 65 % d'indium). Les performances dynamiques remarquables du HEMT InGaAs/InP s'en trouvent encore améliorées ($f_{\rm t}$ de 305 GHz pour $L_{\rm g}$ = 0,065 μm), au détriment toutefois de la tenue en tension ;
- utiliser un canal composite dans lequel une couche de petit gap est épitaxiée au-dessus d'une couche à plus grand gap (par exemple InGaAs/InP). On peut alors bénéficier de la bonne mobilité de InGaAs dans les zones d'accès soumis à un faible champ électrique, et de la plus faible ionisation par choc et de la meilleure tenue en tension dans InP, où les électrons se déplacent à fort champ :
- utiliser un canal dopé et une barrière non dopée : on perd alors le bénéfice lié à la séparation des porteurs et des impuretés, mais cela permet d'optimiser d'autres critères. On parle alors de DMT (Doped Channel Misfet-like Transistor);
- ne doper ni la barrière ni le canal : on parle alors de SISFET (Semiconductor-Insulator-Semiconductor FET) ou de MIS-like FET.

À un stade plus exploratoire, et pour mieux illustrer les ressources offertes par l'ingénierie de gap avec les semi-conducteurs III-V, on peut également mentionner :

- utiliser comme barrière un superréseau de couches très minces alternées AlAs(n.d.)/GaAs(n^+) pour réduire les effets de piégeage par centres DX ;
- utiliser d'autres combinaisons d'alliages semi-conducteurs, par exemple GalnP/GaAs (qui permet d'éviter les centres DX liés à l'aluminium et assure un meilleur confinement des porteurs dans le canal 2D), ou encore $\ln_{0.52} \mathrm{Al}_{0.48} \, \mathrm{As}(\mathrm{barrière})/\mathrm{lnP}(\mathrm{canal})$;
- réaliser des FETs à hétérojonction à canal de type p, et même des circuits complémentaires CHFET. Il s'agit probablement là d'un objectif stratégique pour l'avenir à long terme de la microélectronique III-V.

2.5 Domaines d'applications et exemples de circuits

Contrairement au cas des circuits MESFET dont les applications numériques constituent une minorité importante, la quasi-totalité des applications commerciales actuelles des HEMTs concernent les hyperfréquences. Outre leur utilisation comme transistors discrets très faible bruit (< 1 dB) dans des têtes de réception hyperfréquence, en particulier pour réception de télévision par satellite, ils sont de plus en plus utilisés dans des circuits hybrides et intégrés microondes (MIC et MMIC), en particulier faible bruit et/ou en fréquence millimétrique, sous forme de HEMT ou plus généralement de PHEMT de courtes longueurs de grille (typiquement 0,2 µm). Les avantages de ce dernier laissent présager qu'il s'imposera rapidement au détriment du HEMT conventionnel. Bien que les performances en bruit du PHEMT restent voisines de celles des HEMTs malgré l'usage du canal InGaAs, le gain est plus élevé et il est mieux adapté aux applications de puissance, en particulier dans le domaine millimétrique. Une proportion importante de fonderies industrielles de MMICs GaAs disposent désormais de filières PHEMT de longueur de grille typique 0,2 µm et des longueurs encore plus courtes commencent à être proposées.

Le HEMT sur InP, par contre, bien qu'encore plus performant en bruit et bande passante, présente encore des inconvénients (tensions de claquage encore faible malgré des progrès récents, technologie moins mûre et substrats plus petits, fiabilité à conforter) qui retardent et peut-être limiteront son impact industriel. Cependant, certaines applications sont déjà planifiées (§ 2.4.2). Notons aussi qu'il a l'avantage d'être plus aisément intégrable avec des composants optoélectroniques sur InP pour émission ou détection à 1,3-1,5 μm.

La technologie HEMT a donné lieu à démonstration de la plupart des fonctions intégrables sous forme de MMICs, généralement en technologie microstrip, parfois en coplanaire; amplificateurs faible bruit, amplificateurs large bande, amplificateurs de puissance, mélangeurs, oscillateurs, convertisseurs et doubleurs de fréquence, atténuateurs, déphaseurs, etc. Les amplificateurs à faible bruit et large bande constituent un créneau d'application privilégié pour les HEMTs. Avec le développement du PHEMT, l'amplification de puissance est également un domaine où des résultats remarquables ont été obtenus.

Exemples:

```
– amplificateur faible bruit 18-23 GHz, F = 2 dB, G_{ass} = 29 dB
(General Electric);
                     faible bruit (InP) 56-60 GHz, F = 5.3 dB,
    - amplificateur
G_{\rm ass} = 8.2 \text{ dB (COMSAT)};
```

- amplificateur distribué (HEMT 0,2 μ m) 2-20 GHz, F = 3,5 dB, $G_{ass} = 9.5 \text{ dB (TRW)}$;

- amplificateur distribué 2-42 GHz, F = 5,2 dB (< 20 GHz), $G_{\rm ass} = 5 \text{ dB (LEP-PML)}$;

amplificateur 65-66 GHz, F < 7,5 dB, $G_{\rm ass}$ = 21 dB (PML) ;

— amplificateur faible bruit (InP) 70° - 110 GHz, F < 5 dB, $G_{ass} = 10.8 \text{ dB (Lockheed Martin)};$

amplificateur distribué (HEMT InP 0,1 μm coplanaire): DC -90 GHz, $G_{ass} = 9 \text{ dB (NTT)}$;

- amplificateur de puissance 1 W, 37 - 43 GHz, G_{ass} = 9 dB, rendement 30 %.

Bien que les applications logiques se développent plus lentement sur le plan commercial, à l'image de ce qui s'est passé jusqu'ici pour les filières MESFET GaAs, elles donnent déjà lieu à des performances impressionnantes en prédéveloppement : RAM de 64 kbit à 1 ns de temps d'accès et réseaux de 45 000 portes à 35 ps de temps de propagation chez Fujitsu en HEMT GaAlAs/GaAs 0,25 µm; sélecteur (multiplexeur à deux entrées) fonctionnant à 80 Gbit/s chez NTT en HEMT InP 0,1 µm. Les applications visées sont tout d'abord les supercalculateurs et les communications ultrarapides.

3. Transistors bipolaires à hétéroionction

L'utilisation d'une hétérojonction grand gap-petit gap comme jonction émetteur-base d'un transistor bipolaire permet d'en améliorer notablement les performances. Bien que l'idée en soit ancienne, sa mise en œuvre n'a pu se faire de façon convaincante qu'après développement, au début des années 1980, des techniques d'épitaxie modernes EJM et EOM. Ce type de composant est présenté ci-après dans le cas particulier, actuellement le plus courant, du couple de matériaux GaAlAs/GaAs.

3.1 Transistor bipolaire à hétérojonction GaAlAs(N)/GaAs(p) (TBH)

Le TBH GaAlAs/GaAs (HBT en anglais) est un transistor bipolaire dont l'émetteur en Ga_{1-x} Al_x As (x voisin de 30 % typiquement) possède une bande interdite plus grande que celle de la base en GaAs (cf. structure typique et diagramme des bandes de la figure 11). Il en résulte une dissymétrie des barrières de potentiel rencontrées respectivement par les électrons (courant J_n) injectés dans la base (barrière atténuée de la discontinuité des bandes de conduction ΔE_c) et par les trous (courant J_p) injectés dans l'émetteur (barrière augmentée de la discontinuité des bandes de valence ΔE_{v}). Cette dissymétrie introduit dans l'expression du coefficient d'injection $J_{\rm n}/J_{\rm p}$ un facteur de forte valeur :

$$\exp \left[(\Delta E_{\rm c} + \Delta E_{\rm v})/kT \right] = \exp \left(\Delta E_{\rm G}/kT \right)$$

soit environ 10⁶ à 300 K. Cela permet, contrairement au cas des transistors à homojonction tels que le transistor silicium usuel, de doper très fortement la base et faiblement l'émetteur tout en conservant un très grand rapport des courants injectés $J_{\rm n}/J_{\rm p}$ et donc un coefficient d'injection γ voisin de 1. Cette configuration de dopage, inverse de celle du transistor silicium usuel, permet ainsi, sans dégrader le gain en courant, d'obtenir une faible résistance de base (quelques dizaines d'ohms) et une faible capacité de jonction émet-teur-base (quelques 10⁻¹⁵ F), ce qui est favorable aux performances dynamiques.

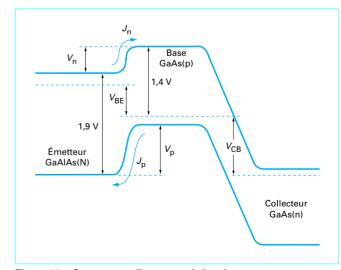


Figure 11 - Structure et diagramme de bande d'un TBH GaAlAs/GaAs

3.2 Modélisation

Les paramètres essentiels associés au gain statique sont les suivants:

— l'efficacité d'injection des électrons de l'émetteur dans la base :

$$\gamma = J_{\rm n}/J_{\rm E} = J_{\rm n}/(J_{\rm n} + J_{\rm p} + J_{\rm r})$$

où J_r représente la densité de courant de recombinaison

 $J_{\rm n}/J_{\rm p} = \exp{(\Delta E_{\rm G}/kT)} (N_{\rm E} N_{\rm CB} N_{\rm VB} L_{\rm pE} D_{\rm nB}/P_{\rm EE} P_{\rm VE} W_{\rm B} D_{\rm pE}),$

$$J_{\rm n}/J_{\rm p}$$
 $\propto (N_{\rm E}/P_{\rm B}) \exp (\Delta E_{\rm G}/kT)$

— le facteur de transport dans la base reste égal à :

$$\delta = 1/\text{ch} (W_{\text{B}}/L_{\text{EB}}) \approx 1 - W_{\text{B}}^2/2 \cdot L_{\text{EB}}^2$$

(formule du bipolaire, classique);

— le gain en courant :

$$\beta = \delta \gamma / (1 - \delta \gamma)$$

Le gain β en fonction du courant collecteur présente alors trois zones (figure ${\bf 12}$) :

• $\ln \beta \propto I_{\rm E}^{[1-(1/n)]}$ à faible courant

où n est le facteur de non-idéalité du courant de recombinaison ;

- $\beta = \beta_{\text{max}} = 2 L_{\text{EB}}^2 / W_{\text{B}}^2$ (à courant fort face aux recombinaisons);
- β redécroissant à forte injection.

Les paramètres dynamiques essentiels du TBH sont :

La fréquence de transition (où le gain en courant est égal à 1) :

$$f_t = 1/2 \pi \tau_{FC}$$

où au_{EC} est le temps de transit des électrons à travers la structure :

$$\tau_{EC} = \tau_E + \tau_B + \tau_D + \tau_C$$

$$\tau_{\rm EC} = (C_{\rm TE} + C_{\rm TC}) \; kT/qI_{\rm E} + \; W_{\rm B}^2/2,34 \; D_{\rm nB} + \; W_{\rm TC}/2 \; V_{\rm S} + (R_{\rm C} + R_{\rm E}) \; C_{\rm TC}$$

avec
$$C_{TC} = [q N_C \varepsilon/2 (V_D - V_A)]^{1/2}$$

La fréquence maximale d'oscillation :

$$f_{\text{max}} = (f_{\text{t}}/8 \pi R_{\text{B}} C_{\text{TC}})^{1/2} = (1/\tau_{\text{EC}} R_{\text{B}} C_{\text{TC}})^{1/2}/4 \pi$$

avec
$$R_{\rm B} \propto 1/q W_{\rm B} \mu_{\rm p} N_{\rm B}$$

À noter que diverses formules approximatives ont été proposées pour exprimer le temps de propagation par porte dans un circuit ECL. Ainsi, d'après Dumke :

$$\tau_{\rm nD} \approx 2.5 \ R_{\rm B} \ C_{\rm TC} + \tau_{\rm B} \ R_{\rm B}/R_{\rm L} + (3 \ C_{\rm TC} + C_{\rm L}) \ R_{\rm L}$$

Modèles CAO (schémas équivalents pour simulateurs de circuits).

Il existe essentiellement deux types de modèles CAO du TBH GaAs, dérivés respectivement des modèles Ebers-Moll et Gummel-Poon du transistor bipolaire silicium. Le modèle d'Ebers-Moll modifié n'est valable qu'à faible injection mais suffit pour des applications en circuits logiques ou hyperfréquences de faible puissance. Dans ce dernier cas peut également être utile un modèle petit signal obtenu par linéarisation du modèle Ebers-Moll modifié (figure 13). Le modèle Gummel-Poon modifié (figure 14) est mieux adapté aux applications de puissance car, aux dépens d'un nombre de paramètres plus élevé, il prend mieux en compte les effets de haute injection (effet Kirk d'élargissement de base, quasi-saturation decollecteur). Par ailleurs, on peut y incorporer les effets de température qui se traduisent, contrairement au cas du transistor bipolaire silicium, par une pente négative dans les courbes $I_{\rm C}$ ($V_{\rm CE}$).

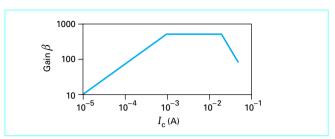


Figure 12 - Gain d'un TBH en fonction du courant collecteur

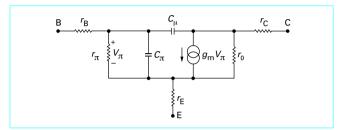


Figure 13 - Modèle Ebers-Moll modifié linéarisé (petit signal) du TBH

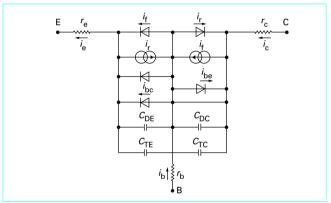


Figure 14 - Modèle Gummel-Poon non linéaire (grand signal) du TBH

3.3 Procédés de fabrication

La fabrication d'un TBH GaAlAs/GaAs nécessite tout d'abord de faire croître, sur substrat de 5 à 10 cm (2" à 4") actuellement, la structure épitaxiale (figure 15) par EJM, EOM ou encore EJC. En sus des trois couches fondamentales d'émetteur (GaAlAs), de base (GaAs) et de collecteur (GaAs), une structure typique inclut également d'une part des couches de contact GaAs(n+) sur la couche d'émetteur GaAlAs(N) et sous la couche de collecteur GaAs(n), et d'autre part des couches graduelles en composition d'aluminium encadrant l'émetteur. Ces couches permettent d'une part d'obtenir ensuite des faibles résistivités de contacts ohmiques à $10^{-6}~\Omega \cdot \text{cm}^2$) et d'autre part d'éviter, dans le diagramme de bande de conduction, la présence d'un pic parasite associé à une discontinuité abrupte du pourcentage d'aluminium. À noter que de multiples variantes sont possibles pour améliorer le transport ou faciliter le traitement technologique ultérieur en exploitant en particulier, comme dans le cas des HFETs, les multiples ressources de l'ingénierie de gap : gradualité de gap dans la base, introduction de superréseaux dans la base ou l'émetteur, etc.

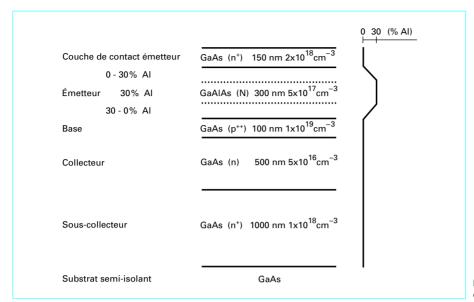


Figure 15 – Structure épitaxiale d'un TBH GaAlAs/GaAs

La plaque épitaxiée subit ensuite un traitement technologique comprenant typiquement, pour un procédé classique double mesa, les étapes suivantes (figure **16**) :

- accès à la couche de base : par gravure ;
- accès à la couche sous-collecteur : par gravure ;
- isolation: implantation de protons (ou gravure pour un procédé triple mesa);
 - prise de contact d'émetteur (N+) : contact allié AuGeNi ;
 - prise de contact du sous-collecteur (n⁺) : contact allié AuGeNi ;
- prise de contact de base (p⁺⁺) : contact allié AuZn, AuBe ou non allié AuMn ou TiPtAu ;
- interconnexions : deux niveaux de TiAu séparés par un diélectrique intermétallique (qui peut être un polyimide de planarisation).

Dans le cas de circuits intégrés hyperfréquences (MMICs), il faut bien sûr assurer en plus la fabrication de composants passifs en combinant des étapes spécifiques éventuelles (nitrure de silicium pour le diélectrique des capacités, ponts à air pour les inductances) avec les étapes d'interconnexions précédentes. Il faut, par ailleurs, en général, effectuer un traitement face arrière, courant pour tout procédé MMIC de type microruban, mais néanmoins délicat vis-àvis du rendement de fabrication : amincissement à 100 µm ou moins, gravure de vias et métallisation de cette face arrière.

Les procédés double mesa non autoalignés présentent d'une part des dénivellations qui limitent le rendement de fabrication et donc la densité d'intégration et, d'autre part, une distance émetteur-base importante, car liée à la précision d'alignement lithographique, ce qui limite les performances fréquentielles. Diverses techniques ont été introduites pour pallier ces inconvénients et obtenir des procédés partiellement ou totalement autoalignés et/ou planar : planarisation par accès aux couches de base, voire même de collecteur, par puits implantés ou diffusés ; autoalignement par espaceurs verticaux de silice ou nitrure de silicium, ou par surplomb de métallisation ou de cristal d'émetteur (figure 17).

3.4 Autres types de transistors bipolaires à hétérojonction

Le TBH GaAlAs/GaAs a donné lieu à diverses variantes de la structure épitaxiale standard de la figure **15** :

- diverses variantes de dopage de base : Zn en EOM (abandonnée à cause du fort coefficient de diffusion de Zn), Be en MBE et finalement C en EOM et CBE qui semble donner les meilleurs résultats, tant en résistivité de base (dopage > 10^{20} cm⁻³) qu'en fiabilité (absence de diffusion du dopant de base, même à forte polarisation). Le binôme EOM-dopage C est désormais le choix majoritaire (mais non exclusif) au niveau industriel ;
- diverses variantes de structures, encore peu exploitées sur le plan industriel du fait de la priorité à la mise en place de filières de fabrication à rendement bien maîtrisé sur des structures standards elles-mêmes bien contrôlées : double hétérojonction avec collecteur en GaAlAs (TBDH), structure inversée à collecteur en haut, base graduelle en composition d'aluminium ou d'indium (base pseudomorphique dans ce dernier cas) pour amélioration du transport dans la base, puits quantiques ou même superréseaux dans la structure, par exemple dans l'émetteur pour en réduire le taux d'aluminium;
- transistor réalisé à partir d'autres couples de matériaux grand gap (pour l'émetteur)/faible gap (pour la base) : le plus répandu, très prometteur sur le plan industriel, utilise le couple Ga_{0,5} In_{0,5} P/GaAs, accordé en maille cristalline. Il présente plusieurs avantages par rapport au TBH classique, en particulier en ce qui concerne l'accès à la base facilité par la gravure sélective de GalnP par rapport à GaAs, l'élimination de l'aluminium, élément chimiquement réactif et peu favorable à une bonne qualité cristalline et à une faible densité de pièges, et une possibilité d'autopassivation de la base extrinsèque par la couche GalnP elle-même. Ce type de composant bénéficie par ailleurs de la plus faible discontinuité de bande de conduction entre GaAs et GalnP, qui rend inutiles les couches de composition graduelle. Il connaît actuellement un développement comparable à celui du TBH à émetteur GaAlAs ;
- transistors sur substrat InP: une autre catégorie de composants, à un stade de développement industriel moins avancé, est constituée par les TBHs en accord de maille sur InP de type:

$$\mathsf{In}_{0,52}\,\mathsf{AI}_{0,48}\,\mathsf{As}/\mathsf{Ga}_{0,47}\,\mathsf{In}_{0,53}\,\mathsf{As}$$

et de type :

Ce dernier type a donné lieu à une fréquence $f_{\rm t}$ la plus élevée pour un TBH ($f_{\rm t}$ = 220 GHz), nettement supérieure à celles des TBHs sur GaAs. Les avantages de ces composants sont liés aux meilleures propriétés de transport des matériaux de la famille InP (diffusion dans la base GalnAs, dérive dans le collecteur en GalnAs ou compo-

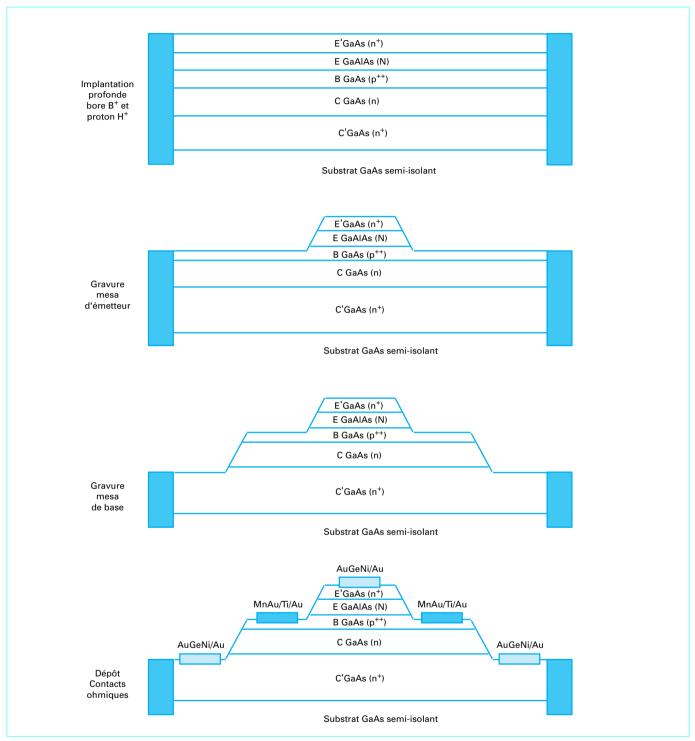


Figure 16 - Procédé classique double mesa de fabrication d'un circuit TBH

site en GalnAs/InP), mais aussi à une tension de seuil, une vitesse de recombinaison en surface de base, une résistivité thermique du substrat InP plus faibles. Il faut également noter que la sélectivité de

gravure entre GalnAs et InP permet la réalisation de structures avec des sous-gravures importantes, caractérisées par des fréquences $f_{\rm max}$ très élevées. L'ensemble de ces caractéristiques est particuliè-

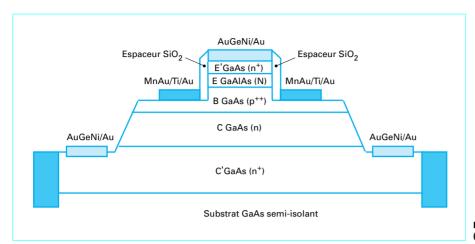


Figure 17 – TBH autoaligné (structure à espaceurs)

rement favorable à la réalisation d'amplificateurs à très faible consommation et d'oscillateurs à très faible bruit de phase pouvant fonctionner jusque dans le domaine millimétrique. Les inconvénients initiaux de ce type de TBH sont progressivement éliminés : tenue en tension médiocre des composants à collecteur GalnAs augmentée par l'adoption d'un collecteur composite, conduisant à un TBH à double hétérojonction InP/GalnAs/InP, maturité insuffisante de la technologie améliorée par la mise au point de procédés adaptés aux matériaux utilisés. Actuellement plusieurs industriels disposent de lignes pilotes, et s'attachent à valider la fiabilité de ces composants ;

— enfin, il convient de mentionner ici le **TBH SiGe** dont la base pseudomorphique permet d'augmenter les performances des bipolaires silicium (f_t de 75 GHz déjà démontré) et qui fait l'objet d'un effort de recherche et développement croissant (IBM, Siemens...).

3.5 Domaines d'applications et exemples de circuits

Le TBH GaAlAs/GaAs dispose, comme le HEMT GaAlAs/GaAs, de fortes valeurs de $f_{\rm t}$ et $f_{\rm max}$ qui permettent de traiter des applications jusqu'à des fréquences millimétriques en circuits micro-ondes et jusqu'à des débits largement multigigabits en circuits logiques.

En circuits logiques, bien que les $f_{\rm t}$ et $f_{\rm max}$ records soient un peu plus faibles que ceux des HEMTs, le TBH est grâce à sa forte transconductance bien adapté à des circuits ultrarapides de petite et moyenne complexité en structure logique de type ECL (*Emitter Coupled Logic*). Il peut fournir des performances très élevées en conservant une lithographie optique classique. Des diviseurs TBH ont ainsi atteint des vitesses records supérieures à 40 GHz. Les systèmes de transmission sur fibre optique à très hauts débits (10 à 40 Gbit/s par longueur d'onde) constituent un créneau d'application potentiel (multiplexeurs, amplificateurs d'interface optoélectronique, particulièrement du côté émetteur laser illustrés par le circuit en TBH sur lnP capable de fournir un signal de 4 V à 20 Gbit/s, FT-CNET).

L'utilisation de structures logiques du type I2L permet, comme pour les circuits I2L silicium, une densité d'intégration plus élevée associée à une consommation plus faible mais aux dépens de performances moindres (exemple : un processeur RISC 200 MHz chez Texas Instruments). Cette voie de compromis vitesse-consommation a cependant du mal à trouver une niche commerciale face aux filières bipolaires ou BiCMOS silicium et FET/HEMT DCFL GaAs.

Dans le domaine de la conversion analogique-numérique, le TBH présente l'avantage d'une excellente uniformité de tension

de seuil du fait que, contrairement aux MESFETs et HEMTs, elle est déterminée par des paramètres intrinsèques du matériau et non par des paramètres liés au traitement technologique des plaques. Combiné avec un gain important, une bonne linéarité ($\beta \times V_{\rm Early}$), et des performances fréquentielles élevées, cela permet la réalisation de CAN ultrarapides de résolution supérieure à celle permise par les technologies MESFET ou HEMT. Citons, par exemple, un CAN 8 bits à 2 GHz (fréquence d'échantillonnage) de Rockwell et TRW.

En matière de circuits micro-ondes, le TBH dispose de divers avantages : densité de courant élevée et forte tension de claquage pour des amplificateurs de puissance à haut rendement en puissance ajoutée, faible bruit en 1/f pour oscillateurs à faible bruit de phase, forte transconductance $g_{\rm m}$ et faible conductance de sortie (donc fort gain $g_{\rm m}/g_0$), bonne linéarité et relation I-V exponentielle pour divers types d'amplificateurs (faible puissance, faible distorsion, large bande, logarithmique...). Il lui manque bien sûr l'avantage du faible bruit hyperfréquence qui reste l'apanage des HEMTs et PHEMTs, le TBH étant plus mauvais que le HEMT, et même que le MESFET, sur ce point. De plus il faut remarquer que la dissymétrie des jonctions émetteur-base et collecteur-base fait apparaître une tension de déchet, limitant le rendement en puissance des amplificateurs à TBH, en particulier lorsqu'ils sont utilisés à faible tension de polarisation.

On cite ci-après quelques réalisations significatives, au niveau recherche et développement, en MIC ou MMIC au cours des années récentes :

- transistor de puissance 12 GHz, 1 W, G = 7.2 dB, rendement 72 % (Mitsubishi);
- amplificateur de puissance 8,75 GHz, 12 W, G = 13,1 dB, rendement 53 % :
- amplificateur de puissance 7 11 GHz, 5 W, G = 14 dB, rendement 44 %;
- amplificateur logarithmique (\pm 1 dB), 0,5 1,5 GHz avec une dynamique de 65 dB (TRW) ;
- oscillateur VCO (*Voltage Controlled Oscillator*) 62 GHz avec un bruit de phase de –78 dBc/Hz à 100 kHz en TBH sur InP (TRW)

Enfin, la technologie TBH est actuellement identifiée comme bien adaptée à la réalisation de circuits mixtes, non seulement analogiques-numériques (dans la gamme GHz-Gbit/s) du type CAN cité précédemment, mais aussi du type micro-ondes-logiques ultrarapides. Un exemple préliminaire récemment démontré est celui d'un atténuateur variable à commande numérique intégrée sur la même puce.

4. Synthèse comparative et évolutions

Une synthèse comparative des transistors à hétérojonction les plus développés (HEMT, PHEMT GaAs, InP et TBH GaAs) et leur situation par rapport aux autres technologies (MESFET GaAs, bipolaire silicium...) sont présentées dans le tableau **4**. On peut y ajouter les commentaires généraux qui suivent.

- La technologie MESFET GaAs (sans hétérojonction) s'est établie solidement sur le marché des composants et circuits micro-ondes où elle continue à progresser. Elle l'a fait plus lentement, et sous une forme encore fragile, sur celui des circuits numériques haute vitesse. Il s'agit encore actuellement d'un marché restreint mais qui semble à un tournant (apparition de circuits LSI, et même VLSI, à coût modéré et faible consommation, mais surtout transistors et circuits pour les marchés de masse en hyperfréquences liés à l'explosion des radiocommunications et liaisons de proximité).
- Les technologies HEMT et PHEMT GaAlAs/GaAs sont désormais industrielles et compatibles avec les moyens et procédés de production des MESFETs GaAs. Elles devraient donc s'imposer rapidement sur les applications exigeantes (en fréquence, bruit...). Les avantages du PHEMT en font déjà la technologie de choix, réduisant la fenêtre d'utilisation du HEMT originel.
- La technologie TBH sur GaAs, à émetteur GaAlAs ou GalnP est en voie d'industrialisation avec des créneaux identifiés variés en hyperfréquences, en logique ultrarapide et en circuits mixtes analogiquesnumériques. Les débouchés commerciaux à court terme sont d'abord ceux des applications hyperfréquences : déjà des transistors de puissance sont utilisés dans des téléphones mobiles (RF Micro Devices); plus généralement le TBH doit s'imposer dans des applications de forte puissance (≥ quelques watts) et/ou à fort rendement en puissance ajoutée (≥ 50 % et plus), applications à faible bruit de phase (10 à 20 dB de mieux qu'avec des MESFETs ou HEMTs typiquement, aussi bien que les bipolaires silicium à quelques gigahertz mais avec des possibilités de monter plus haut en fréquence et d'obtenir par exemple – 82 dBc/Hz à 38 GHz à 100 kHz de la porteuse), mais exclusion des applications à très faible bruit hyperfréquence (inférieur à 1 dB entre 1 et 10 GHz par exemple), apanage des HEMTs.
- Du fait des performances des circuits intégrés GaAs à haute fréquence, un certain volume de marché, limité mais en croissance rapide, est déià assuré au GaAs en micro-ondes avec la technologie MESFET GaAs, et se développe, quoique plus difficilement, en logique ultrarapide où les filières VLSI DCFL à faible consommation sont en voie de s'imposer. L'industrialisation de filières à hétérojonction HEMT (ou PHEMT) et TBH confortera la situation du GaAs face aux progrès continus du silicium. L'un des points clés sera la disponibilité d'équipements d'épitaxie multiplaques de forte productivité et de haute qualité (en termes de qualité des interfaces, de contrôle, d'uniformité et de reproductibilité des dopages et des épaisseurs, de densité de défauts...), et plus généralement la maîtrise de procédés de fabrication avec un bon rendement sur plaques de grande dimension (100 mm et bientôt 150 mm). L'apparition de marchés d'applications à grande diffusion, professionnels et même grand public (radiocommunications avec les mobiles, liaisons de proximité, informatique...) devrait favoriser cette évolution de l'industrie de la microélectronique GaAs (MESFET, HEMT, PHEMT et TBH confondus) qui, bien que répondant à des besoins critiques, reste néanmoins marginale en terme de volumes de marchés au regard de la microélectronique silicium.
- L'avenir de la microélectronique sur InP est plus incertain, ne bénéficiant pas d'une technologie de mise en œuvre simple, de type MESFET ou MISFET. Les transistors à hétérostructures, HEMT ou TBH, constituent un passage obligé. Mais il faut, pour que ces technologies se développent, des applications justifiant des performances (gain ou puissance consommée) ou un coût supérieurs à ceux des transistors sur substrat de GaAs (les substrats InP n'ont actuellement qu'une dimension de 75 mm et sont plus fragiles que ceux en GaAs). De premières applications industrielles se développent dans le cas des HEMTs InAlAs/InGaAs et même dans celui des TBH InAlAs/InGaAs et InP/InGaAs. Divers laboratoires cherchent d'ailleurs à bénéficier des caractéristiques particulièrement intéressantes de ces composants et de la maturité de la technologie GaAs en mettant au point des structures métamorphiques (désaccordées en maille cristalline), dans lesquelles les couches du composant en AllnAs/InGaAs/InP sont épitaxiées sur un substrat en GaAs; les résultats actuels semblent tout à fait prometteurs. Par ailleurs il convient de rappeler que les transistors sur substrat InP sont directement intégrables avec les composants optoélectroniques sous forme de circuits intégrés micro-optoélectroniques pour communication optique, ce qui pourrait en constituer à terme un des débouchés.

Tableau 4 – Comparaison des transistors MESFET, HEMT et TBH sur GaAs					
Critère	MESFET	HEMT	ТВН	Application privilégiée par ce critère	
$f_{\rm t}$ (fréquence de coupure du gain en courant)	++	+++	+++		
f _{max} (fréquence maximale d'oscillation)	++	+++	+++		
Facteur de bruit	+	++	-	Amplificateur faible bruit	
Bruit en 1/f	-	+	++	Oscillateur, mélangeur	
g_{m} (transconductance)/ g_{0} (conductance de sortie)	-	+	++	Amplificateur linéaire	
Produit gain × largeur de bande	+	++	++	Amplificateur large bande	
$\sigma_{ m V_{th}}$ (dispersion de tension de seuil)	_	+	+++	CAN	
Densité de puissance	-	+	++	Amplificateur de puissance	
Rendement en puissance ajoutée	+	++	++	Amplificateur de puissance	
IP3/P _{dc} (intermodulation d'ordre 3)	+	+	+	Amplificateur de puissance avec contraintes de linéarité	
Hystérésis	_	+	++	Échantillonneur-bloqueur	

Transistors et circuits intégrés à hétérostructures (III-V)

par Michel BON

Ingénieur en Chef des Télécommunications Chef du Service de Coordination des Opérations transversales au Centre National d'Études des Télécommunications

et André SCAVENNEC

Ingénieur-Docteur Chef du Groupement Circuits intégrés III-V pour Communications optiques au Centre National d'Études des Télécommunications

Références bibliographiques

- [1] SZE (S.M.). Physics of semiconductor devices. 1981.
- [2] BON (M.). Circuits intégrés sur arséniure de gallium et phosphure d'indium. L'Onde Électrique, nov. 1987, vol. 67, nº 6, p. 49-57.
- [3] SCAVENNEC (A.) et POST (G.). La microélectronique sur InP. Écho des Recherches, 3^e trim., 1986, p. 11-18.
- [4] LADBROOKE (P.H.). MMIC design: GaAs FETs and HEMTs. Artech House, 1989.
- [5] HEIME (K.). InGaAs Field-Effect Transistors. Wiley, 1989.
- [6] ROCCHI (M.). High-speed digital IC technologies. Artech House, 1990.
- [7] DAEMBKES (H.). Modulation-doped Field-Effect Transistors. IEEE Press, 1991.
- [8] ALI (F.) et GUPTA (A.). HEMTs & HBTs. Artech House, 1991.
- 9] GOLIO (J.M.). Microwave MESFETs & HEMTs, Artech House, 1991.
- [10] SOARES (R.A), GRAFFEUIL (J.) et OBREGON (J.). – Applications des transistors à effet de champ en arséniure de gallium. Collection technique des Télécommunications, 1984.
- [11] CASTAGNÉ (R.), DUCHEMIN (J.P.), GLOANEC (M.) et RUMELHARD (C.H.). – Circuits intégrés en arséniure de gallium. Collection technique et scientifique des Télécommunications, Masson, 1989.
- [12] MUN (J.) et M'BAYE (A.). Gallium Arsenide Technology in Europe. Springer-Verlag, 1994.

Acteurs industriels

En 1998, une cinquantaine de firmes dans le monde ont une activité de fabrication de composants en arséniure de gallium à base de MESFETs (circuits hyperfréquences ou logiques). Bon nombre d'entre elles ont déjà mis en place des filières de fabrication à base de HEMT GaAlAs/GaAs ou PHEMT GaAlAs/InGaAs sur substrat GaAs. Un certain nombre d'entre elles mettent également actuellement en place des filières TBH GaAs/GaAlAs. Citons parmi les acteurs industriels les plus importants :

États-Unis : Rockwell (TBH) TRW et TI (HEMT et TBH), HP (HEMT)...

Japon : Fujitsu, NEC, NTT, Mitsubishi, Toshiba, Sony...

Europe: Philips/PML (1^{re} fonderie PHEMT ouverte en Europe), GMMT, Siemens, UMS (société commune entre Thomson et Daimler-Benz).

Remarque: les activités concernant les autres transistors à hétérojonction (autres substrats InP, Si... ou variantes de structures) restent encore souvent du domaine de la recherche et développement. Les HEMTs et TBHs sur InP sont cependant déjà en phase de transition vers une utilisation industrielle (Hughes, TRW). De même le développement industriel des TBHs SiGe se poursuit activement (IBM, Siemens, Daimler-Benz...).