

Esercitazioni ESD#2

23/04/08 (Aula)

- Premesse
 - obiettivi
 - Formazione gruppi
- DSP: cenni.
- Set-up laboratorio;
 - DSK + Ambiente di sviluppo;
 - Daughter card
 - Student-card
- A/D sigma-delta:
 - principio di funzionamento;
- Richiami di: rumore di quantizzazione, oversampling, noise-shaping;

30/04/08 (Aula)

- Modulatore del primo ordine:
 - progetto
 - Esempi di funzionamento;
 - Dallo schema di principio al circuito da implementare.
 - Dimensionamento del circuito.
- Dal bit-stream al sample-stream:
 - Filtraggio numerico;
 - Codifica numerica;
 - Esempio di implementazione.

14/05/07 - (Lab)

- Dimensionamento e montaggio modulatore.

21/05/07 (Lab)

- Test elettrico e funzionale ad anello aperto;
- Connessione del modulatore con il DSK / Daughter-card.

28/05/07 (Lab)

- Ambiente di sviluppo DSK;
- Analisi algoritmo;
- Test del modulatore ad anello chiuso.

4/06/07 (Lab)

- Analisi del bit-stream prodotto (segnale noto di IN)
- Introduzione di un LPF di tipo "comb-filter";
- Analisi della sequenza di campioni di uscita.

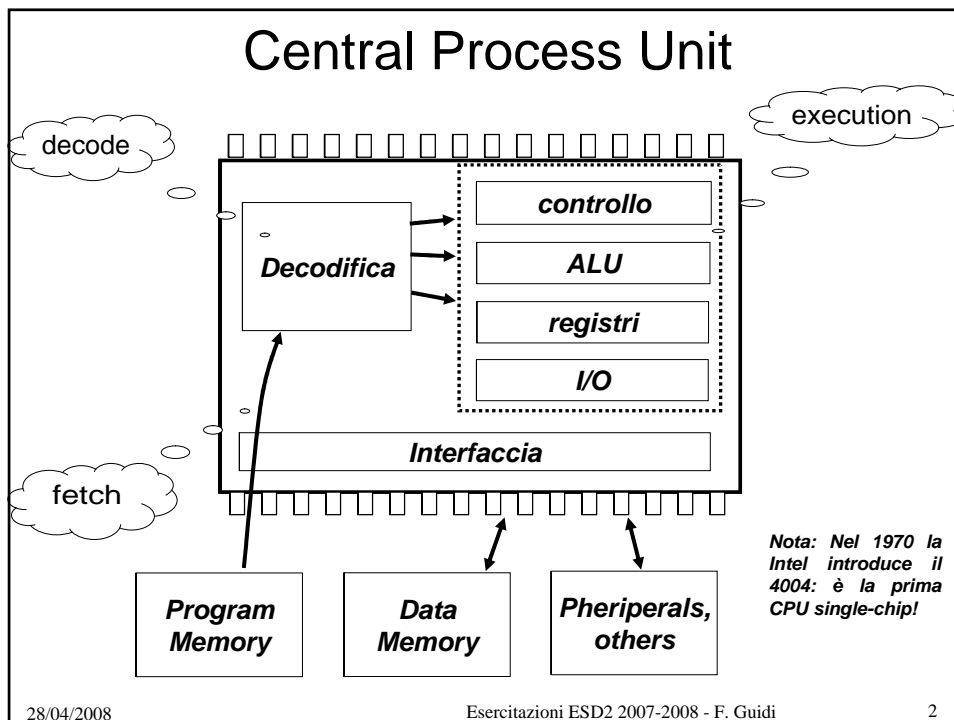
11/06/07 (Lab)

- Analisi (in frequenza) dei campioni di uscita;
- Analisi delle caratteristiche principali (noise-shaping, rapporto S/N,...);
- Analisi al variare di: frequenza modulatore.

18/06/07 (Lab)

- Incremento delle prestazioni
 - aumento freq. modulatore,
 - τ integratore
 - Introduzione di un filtro FIR passa-basso da 128 tap seguito da un modulo decimatore.

28/04/2008 Esercitazioni ESD2 2007-2008 - F. Guidi 1



University of
Hertfordshire
😊

DSP: what is DSP?

Analog Computer

Digital Computer

LECTURE 1
1-1
TEXAS
INSTRUMENTS

Un Digital Signal Processor (DSP) è un circuito integrato progettato per l'elaborazione digitale di dati (segnali) ad alta velocità

28/04/2008
Esercitazioni ESD2 2007-2008 - F. Guidi
3

DSP: algoritmi tipici

FourierTransform : $X_m = \sum_{n=0}^{N-1} x_n e^{-j2mn\pi/N}$

IIR : $y_n = \sum_{k=0}^{N-1} a_k \cdot x_{n-k} + \sum_{k=1}^{N-1} b_k \cdot y_{n-k}$

Convoluzione, correlazione, espansioni in serie, ...

↪

Problema ricorrente -> MAC

28/04/2008
Esercitazioni ESD2 2007-2008 - F. Guidi
4

DSP: caratteristiche essenziali

- Architetture ALU orientate al signal-processing
 - Moltiplicatori
 - ALU e accumulatori a 32-48 bit
 - Barrel-shifters
- Metodi di indirizzamento specializzati
- Architettura Harward (interna) da 16 o più bit
- Memorie veloci (interne)

TMS320c5510: diagramma a blocchi

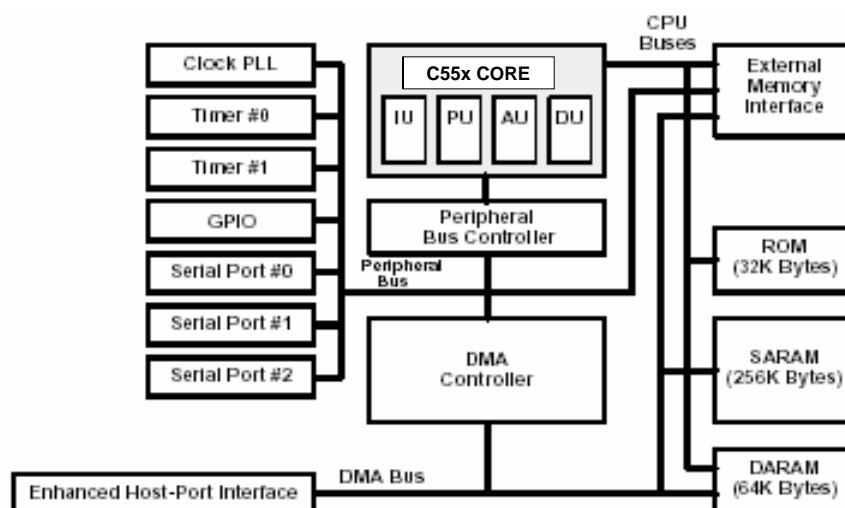
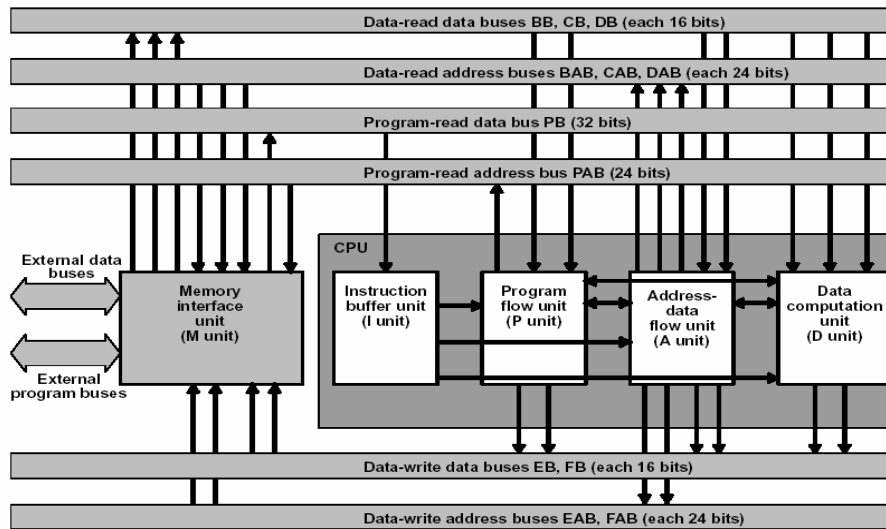


Figure 2-1. TMS320VC5510 Functional Block Diagram

C55x core: architettura



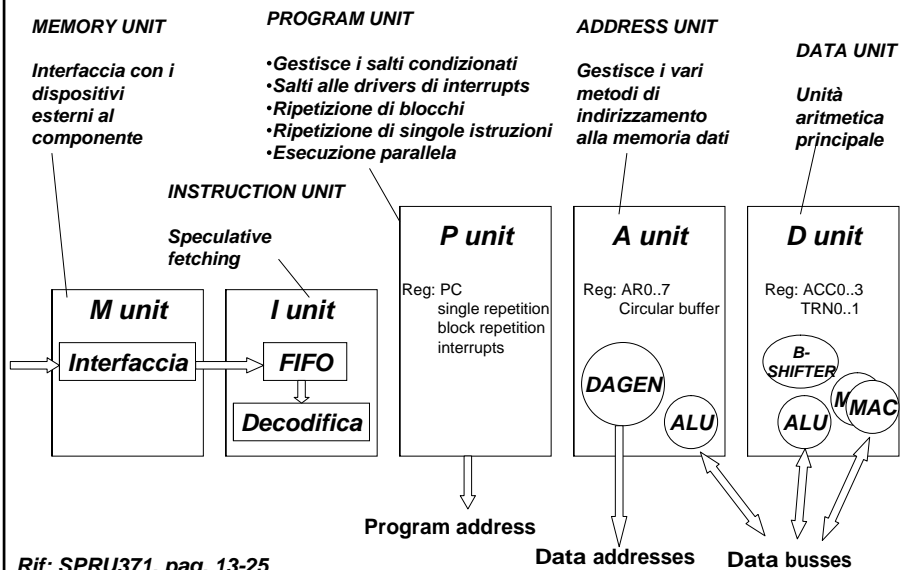
Rif: SPRU371, pag. 14

28/04/2008

Esercitazioni ESD2 2007-2008 - F. Guidi

7

C55x core: diagramma logico



Rif: SPRU371, pag. 13-25

28/04/2008

Esercitazioni ESD2 2007-2008 - F. Guidi

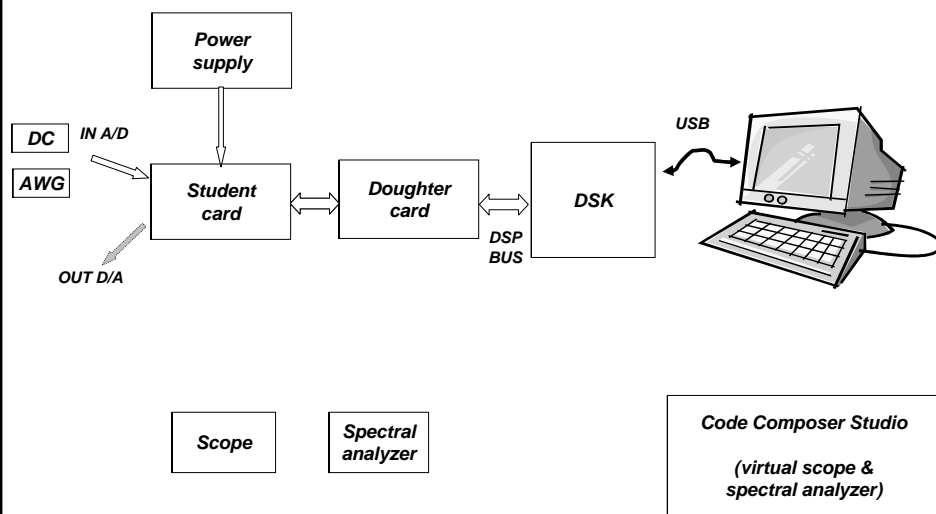
8

C55x core: elementi chiave

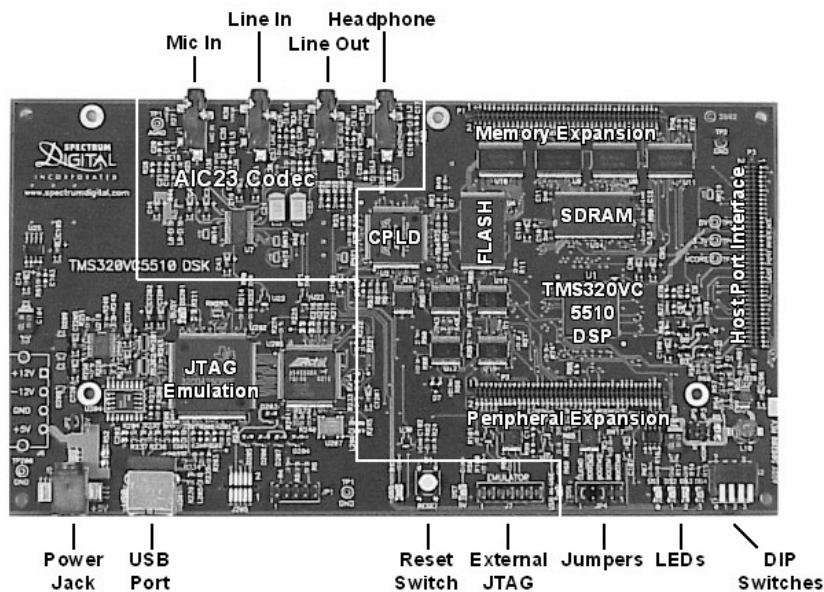
Unità matematica

- 2 unità MAC da 17x17 bit
 - 1 ALU da 40-bit
 - 1 Barrel Shifter da 40-bit
 - 1 ALU da 16-bit
 - 4 accumulatori da 40-bit
- 12 bus indipendenti
 - 3 bus dati per leggere (+ relativi bus indirizzi)
 - 2 bus dati per scrivere (+ relativi bus indirizzi)
 - 1 bus programma (+ relativo bus indirizzi)
 - 32 words Instruction buffer queue

Lab. Ex-forno: Set-up



TMS320VC5510 DSK

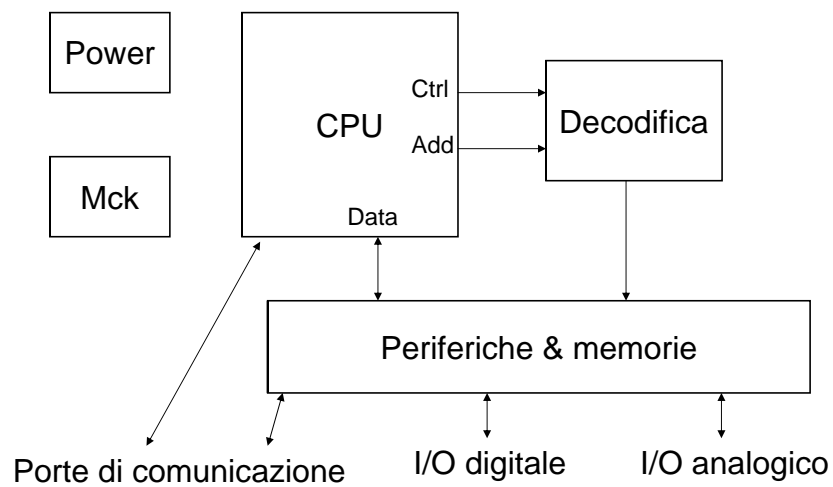


28/04/2008

Esercitazioni ESD2 2007-2008 - F. Guidi

11

DSK: schema essenziale

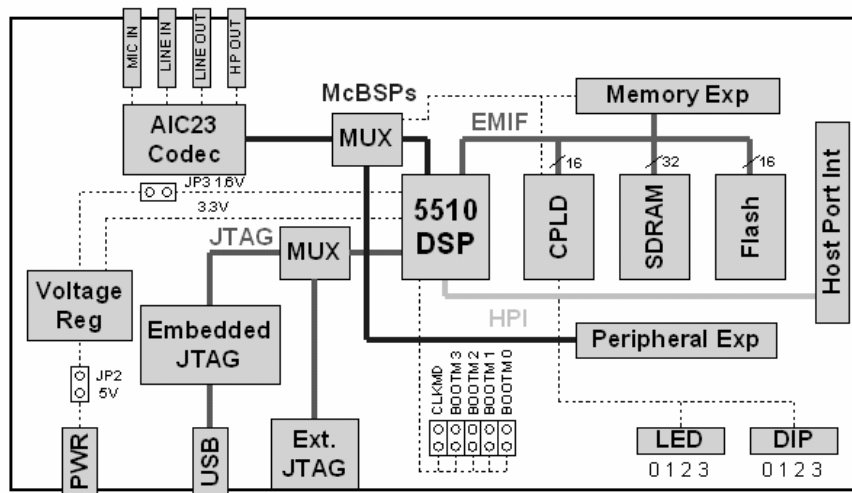


28/04/2008

Esercitazioni ESD2 2007-2008 - F. Guidi

12

DSK: schema a blocchi



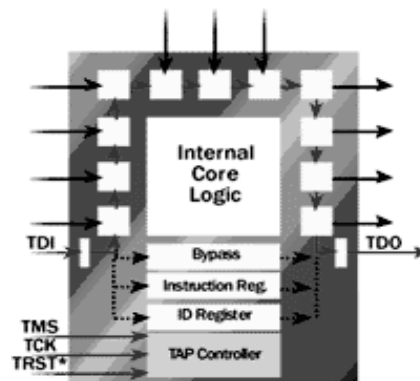
28/04/2008

Esercitazioni ESD2 2007-2008 - F. Guidi

13

Tecniche di debugging

- **Sw:** una parte del codice del debugger viene eseguito dal processore sotto test
- **Hw:** elettronica esterna, talvolta integrata all'interno della cpu;
- **JTAG:** architettura boundary scan + IEEE 1149.1

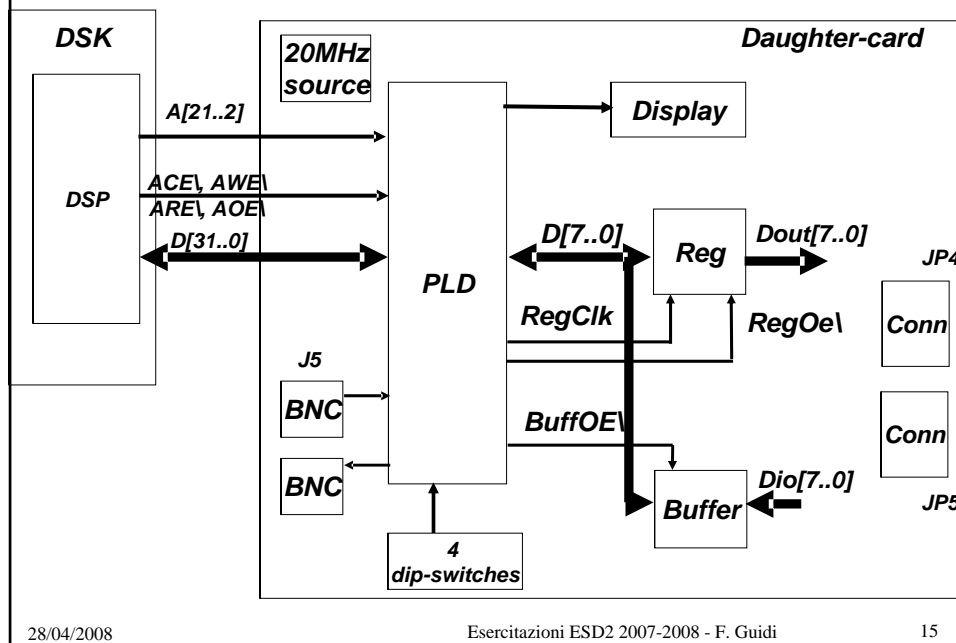


28/04/2008

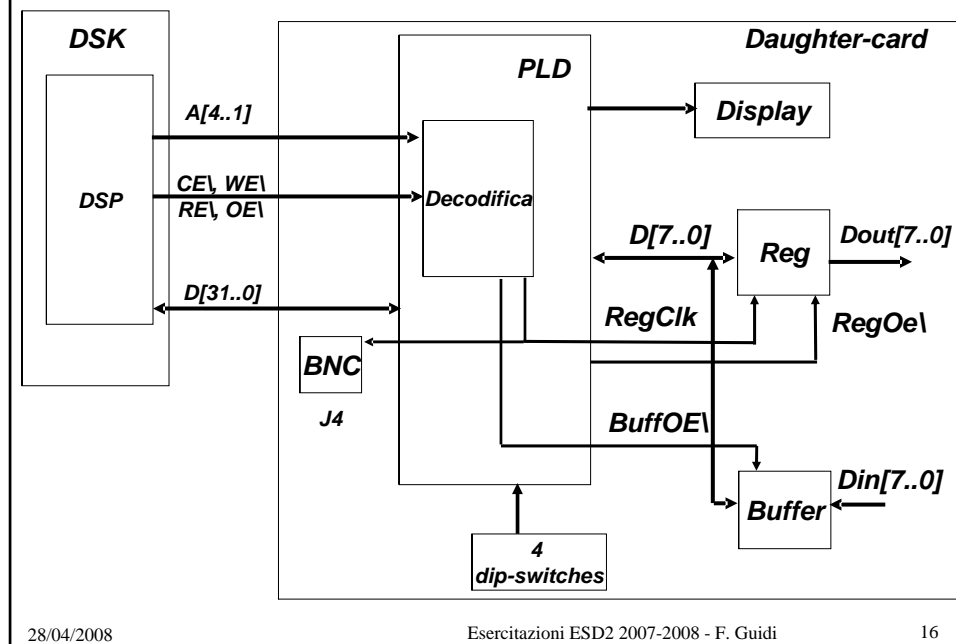
Esercitazioni ESD2 2007-2008 - F. Guidi

14

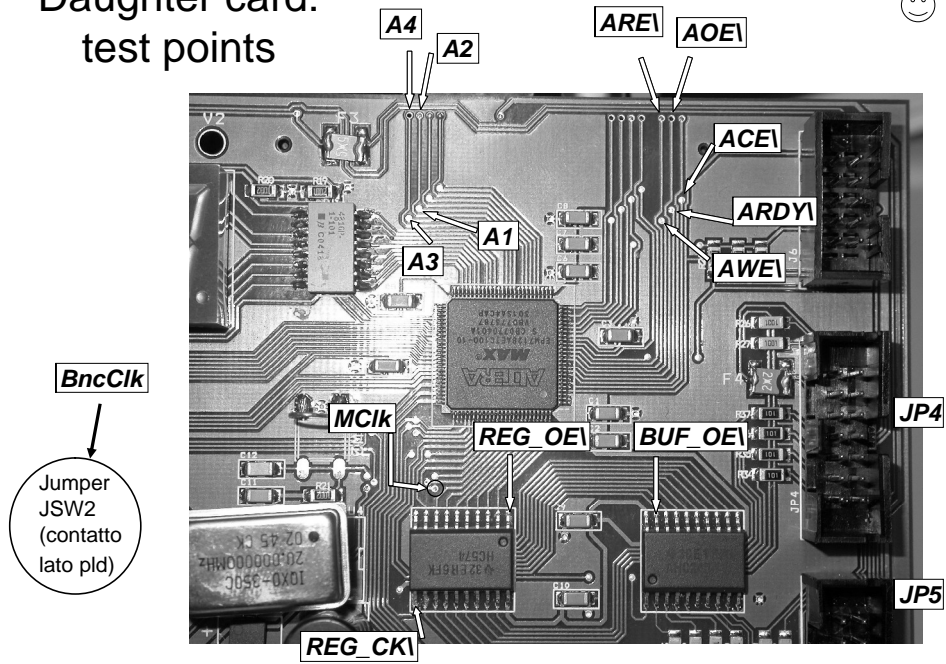
Daughter card: schema a blocchi



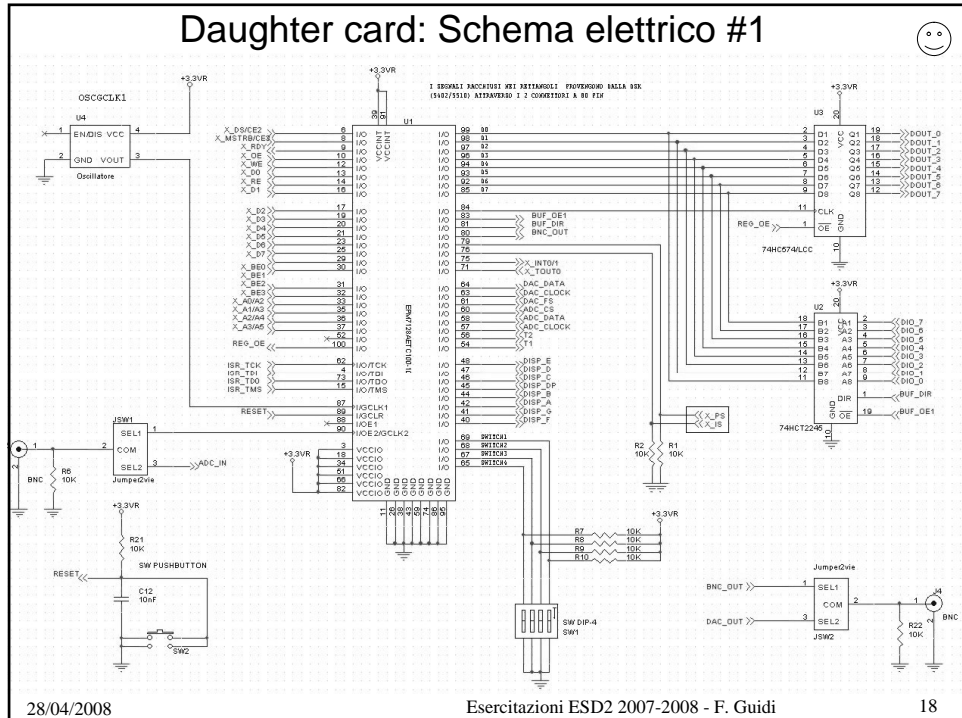
Daughter card: implementazione decodifica



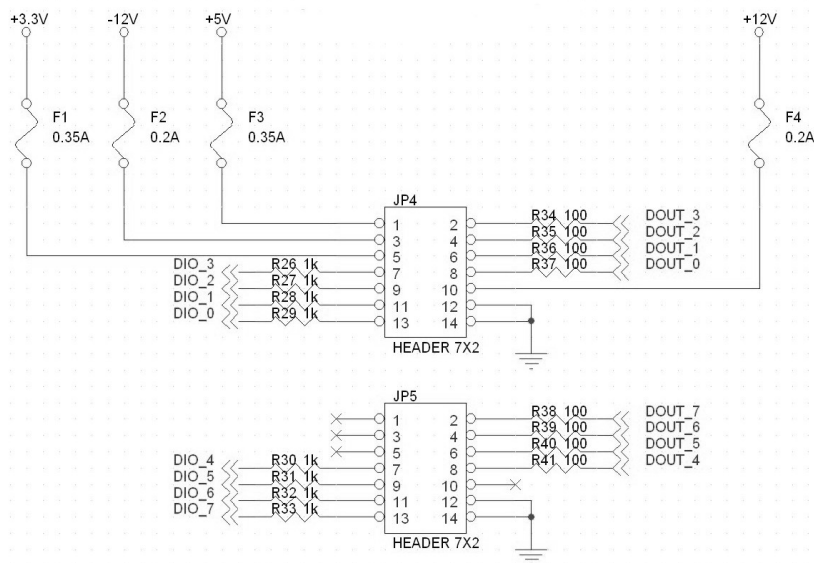
Daughter card: test points



Daughter card: Schema elettrico #1



Daughter card: schema elettrico #2

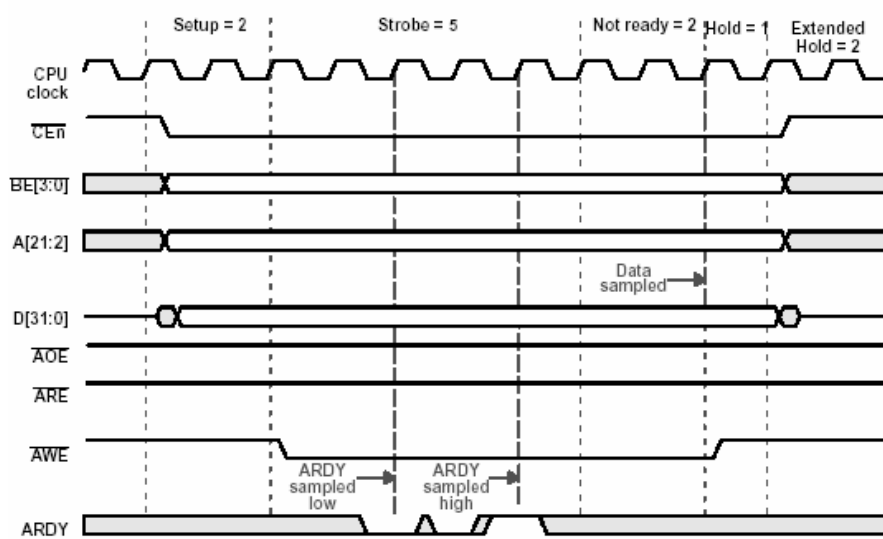


28/04/2008

Esercitazioni ESD2 2007-2008 - F. Guidi

19

CPU timings - write

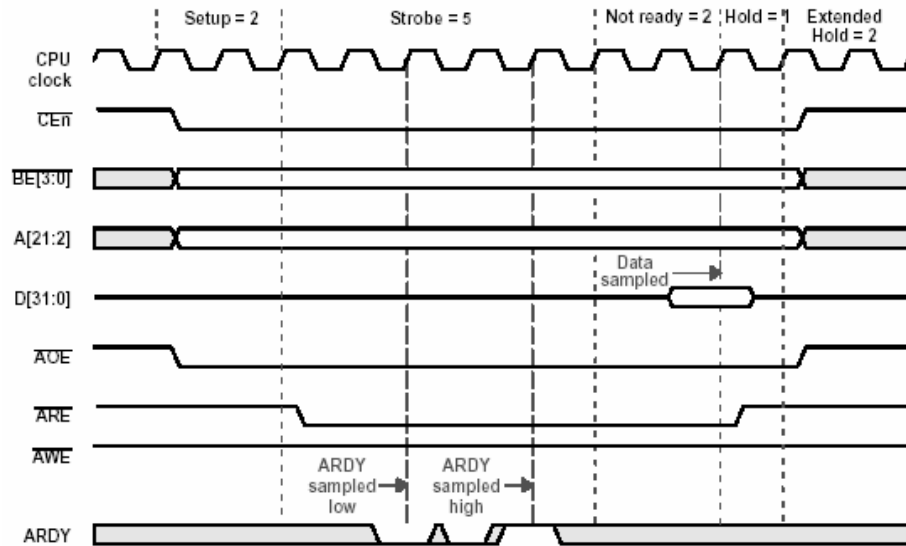


28/04/2008

Esercitazioni ESD2 2007-2008 - F. Guidi

20

CPU timings - read



28/04/2008

Esercitazioni ESD2 2007-2008 - F. Guidi

21

Esercitazioni Elettronica dei Sistemi Digitali #1 – Gennaio-Marzo 2008



N: _____

Nome GRUPPO: _____

Studente: _____

Studente: _____

Studente: _____

Studente: _____

Note:

28/04/2008

Esercitazioni ESD2 2007-2008 - F. Guidi

22

This document was created with Win2PDF available at <http://www.win2pdf.com>.
The unregistered version of Win2PDF is for evaluation or non-commercial use only.
This page will not be added after purchasing Win2PDF.