$$F(z)z^{k-1} = \frac{-z^k}{z-1} + \frac{z^k}{z-2}$$

i residui dei due poli sono:

$$r_1 = \frac{z^k}{z - 2}\Big|_{z=1} = -1$$

$$r_2 = \frac{z^k}{z - 1}\Big|_{z=2} = 2^k$$

 $f(k) = -1 + 2^k$

() Convoluzione discreta

iascuna più semplice di F(z). tile nel caso in cui sia semplice esprimere la F(z) come prodotto di due funzioni, Questo metodo sfrutta la proprietà 8, illustrata nel paragrafo 10.5, ed è quindi $F(z) = F_1(z)F_2(z)$

$$F(z) = (f_1(0) + f_1(1)z^{-1} + f_1(2)z^{-2} + \dots)(f_2(0) + f_2(1)z^{-1} + (10.42) + f_2(2)z^{-2} + \dots)$$
erando la proprietà 8, si ottiene:
$$\frac{k}{2}$$

, considerando la proprietà 8, si ottiene:

$$f(k) = \sum_{n=0}^{k} f_1(n) f_2(k-n) = \sum_{n=0}^{k} f_1(k-n) f_2(n).$$
 (10.43)

Esempio 10.11

rata nei precedenti esempi: Vediamo, anche per questo metodo, l'applicazione alla funzione già conside-

$$F(z) = \frac{z}{(z-1)(z-2)} = \frac{z}{z-1} \frac{1}{z-2} = F_1(z)F_2(z).$$

Sviluppando F_1 ed F_2 in serie di potenze, si ha:

$$F_1(z) = 1 + z^{-1} + z^{-2} + \dots$$

 $F_2(z) = z^{-1} + 2z^{-2} + 4z^{-3} + \dots$

10.2 Analisi di circuiti a condensatori commutati

esempio f(3) è dato da: A questo punto la sequenza f(k) può essere calcolata usando la (10.43); per

$$f(3) = \sum_{n=0}^{\infty} f_1(n) f_2(3-n) =$$

$$= f_1(0) f_2(3) + f_1(1) f_2(2) + f_1(2) f_2(1) + f_1(3) f_2(0) =$$

$$= 1 \cdot 4 + 1 \cdot 2 + 1 \cdot 1 + 1 \cdot 0 =$$

$$= 7.$$

10.2 Analisi di circuiti a condensatori commutati

10.2.1 Circuiti a condensatori commutati

ponenti essenziali di molti circuiti analogici, in particolare dei filtri attivi. condensatori, ma risulta molto difficoltosa la realizzazione di resistori lineari, comcircuiti analogici. Con essa, infatti, è molto semplice realizzare transistori MOS e contenenti molte decine di migliaia di transistori, non è adatta alla realizzazione di inizialmente sviluppata per circuiti digitali e consente la realizzazione di integrati grati a larga e larghissima scala di integrazione (LSI e VLSI) è, senza dubbio, la tecnologia MOS (Metallo, Ossido, Semiconduttore). Questa tecnologia, che è stata Attualmente la tecnologia più impiegata per la realizzazione di circuiti inte-

Per superare questo inconveniente, già dalla fine degli anni '70, è stata introdotta la tecnica dei condensatori commutati (in inglese Switched Capentors,

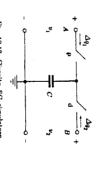


Fig. 10.13: Circuito SC simulatore

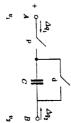


Fig. 10.14: Circuito SC simulatore di resistore.

razione che è possibile simulare il comportamento di un resistore impiegando un condensatore e degli interruttori (facilmente realizzabili con transistori MOS). Si considerino, a questo proposito, i due semplici circuiti di Fig. 10.13 e Fig. 10.14. Nei Nel circuito di Fig. 10.13 il condensatore viene alternativamente caricato alle ten-Fig. 10.15 (un segnale a livello alto implica la chiusura del rispettivo interruttore). due circuiti sono presenti due interruttori comandati da segnali del tipo illustrato in L'idea alla base di questa tecnica è molto semplice e deriva dalla conside-

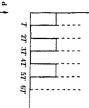




Fig. 10.15: Segnali di comando degli interruttori.

sioni v_1 e v_2 ; di conseguenza, ad ogni periodo di commutazione, fluisce nel circuito una carica $\Delta q_1 = C(v_1 - v_2) = -\Delta q_2$.

Nel circuito di Fig. 10.14 il condensatore viene alternativamente caricato alla tensione $v_1 - v_2$. Durante la chiusura dell'interruttore p fluisce nel circuito una carica: $\Delta q_1 = -\Delta q_2 = C(v_1 - v_2)$.

Il flusso di cariche è costituito da brevi impulsi alla frequenza del segnale di comando degli interruttori (poiché si può assumere che le resistenze di chiusura di questi siano piccole, e quindi che le costanti di tempo di carica dei condensatori siano trascurabili rispetto al tempo di chiusura).

Se si definisce come corrente media i_m la carica Δg che fluisce nel circuito durante un periodo di clock $\tau(\tau=2T)$, divisa per τ , si ha:

$$i_m = \frac{\Delta q}{\tau} = \frac{v_1 - v_2}{\tau/C}$$

I due circuiti si comportano, quindi, come resistori di valore $R=\tau/C$ connessi tra i nodi A e B.

Da quanto detto segue che, in una generica rote analogica costituita da resistori, condensatori ed elementi attivi, si può sostituire a ciascun resistore un circuito a condensatori commutati. Segue anche che la generica costante di tempo del circuito, $T = R_A C_B$, viene trasformata in $T^* = r C_B / C$, il cui valore dipende dalla frequenza di commutazione, $f = 1/\tau$, e dal rapporto di due capacità. La frequenza di commutazione può essere fissata in maniera molto accurata impiegando oscillatori al quarzo; per quanto riguarda il rapporto di capacità, si fa notare che, benché il valore di un condensatore realizzato in tecnologia MOS sia caratterizzato da una tolleranza di fabbricazione dell'ordine del 5% - 10%, i rapporti tra due capacità possono essere ottenuti con accuratezze notevoli (sino a 0.1% - 0.5%).

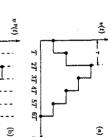
L'interpretazione di blocchi SC come resistori equivalenti consente solamente uno studio approssimato delle reti SC, in quanto viene completamente trascurato il campionamento del segnale operato dagli interruttori presenti nel circuito, con tutte le conseguenze che questa operazione provoca sui segnali stessi.

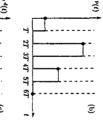
Uno studio rigoroso delle reti SC può essere effettunto mediante l'impiego della trasformata z. A questo scopo si suppone che i segnali presenti in un circuito SC siuno segnali a dati campionati, che cambiano di valore solo negli istanti di conmutazione degli interruttori, kT. In altre parole le tensioni d'ingresso e le tensioni presenti nel circuito vengono considerate come campionate negli istanti kT e mantenute per mezzo periodo della frequenza di clock (vedi Fig. 10.16). Perché queste ipotesi siano verificate, è sufficiente che il segnale d'ingresso provenga da un circuito

Sample/Hold (vedi Fig. 10.17), e che le costanti di tempo di carica dei condensatori (dovute alla resistenza di chiusura degli interruttori) siano trascurabili rispetto al periodo del segnale di clock che comanda gli interruttori.

E opportuno notare, comunque, che Puso della trasformata z implica la presenza di un campionamento di tipo implisivo sui segnali (così come avviene, per esempio, nei filtri numerici). Il comportamento dei segnali tra un istante di campionamento ed il successivo, che rappresenta la natura analogica dei circuiti a condensatori commutati, non viene tenuto in conto.

Per lo studio della risposta in frequenza di un circuito SC mediante la trasformata z, la natura analogica dei segnali a dati campionati dovrà essere considerata, moltiplicando la risposta in frequenza, ottenuta tramite la trasformata z, per la funzione (sin \u03c4\tau2)/(\u03c4\tau2)) (\u03c4\tau72), dove \u03c4\ta è il periodo di campionamento. Quest'ultima funzione rappresenta, infatti, la risposta in frequenza di un circuito Sample/Hold.





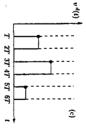


Fig. 10.10: Segnale Sample/Hold;
b) parte pari del segnale;
c) parte dispari del segnale.

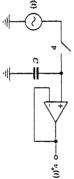


Fig. 10.17: Circuito Sample/Hold.

10.2.2 Segnali presenti in circuiti SC

La presenza di interruttori comandati ciclicamente rende le reti SC di natura tempo variante; in altre parole, l'uscita di un circuito SC dipende, in generale, da stanti di tempo nei quali l'uscita stessa viene campionata. Dal punto di vista tordico si ha una rete il cui grafo cambia nel tempo, alternandosi tra due topolog().

Una di queste topologie è quella che si ottiene quando sono chiusi gli interruttori comandati dal segnale di comando attivo nei periodi di commutazione pari, mentre l'altra corrisponde alla chiusura degli interruttori con segnale di comando attivo nei periodi dispari. Questa situazione può essere interpretata come l'interazione tra due reti tempo-invarianti, nel senso che le due topologie possono essere considerate come disaccoppiate e lo stato di una topologia al termine del suo periodo attivo determina le condizioni iniziali dell'altra per il successivo periodo.

Un'altra interpretazione possibile è quella di combinare insieme le due topologie (pari e dispari) in un unico circuito equivalente nel dominio z.

In ogni caso, risulta conveniente suddividere i segnali presenti nel circuito nelle loro componenti pari e dispari. Si consideri a tale proposito il generico segnale v(t) di Fig. 10.16a; esso può essere considerato come la somna della parte pari del segnale stesso $v_p(t)$ (Fig. 10.16b) e della sua parte dispari $v_d(t)$ (Fig. 10.16c).

In termini di trasformata z, si otterrà: $V(z) = V_p(z) + V_d(z)$.

Sempre nel dominio z, si avrà che una generica rete n porte sarà caratterizzata da un circuito equivalente 2n porte (cioè n porte per la topologia pari ed n porte per la topologia dispari).

Mediante questa interpretazione, è possibile utilizzare, per i circuiti a condensatori commutati, la trasformata z in modo analogo a quello che si è soliti fare con la trasformata di Laplace per lo studio dei circuiti analogici tempo-continul. Si può cioè individuare un circuito equivalente nel dominio z su cui applicare le metodologie di analisi per ricavare, direttamente nel dominio z, le funzioni di rete richieste.

Ci sono, tuttavia, alcune significative difference tra-t-due metadi: nel caso di circuiti analogici tempo-continui, è possibile definire un circuita equivalente nel dominio di Lalace per ciacun componente deimentare; nel caso, invece, dei circuiti SC, le cose sono pui complesse in quanto per il componente "interruttore" non rest ste un circuito equivalente nel dominio z. Occorre, pertanto, far ricorso a circuiti equivalenti di blocchi costituiti da più componenti elementari (interruttori e condensatori). Si considerano, quindi, i blocchi elementari più comunemente usatt e si ricava, per est. Il circuito equivalente nel dominio z. A quiesto punto la procedura di analisi è del tutto analoga a quella che si applica, nel dominio di Laphace: dato un certo circuito SC, si individuano i blocchi base che lo costituiscono e si sostituisce a questi il corrispondente circuito equivalente in z; si applicano, al circuito così ottenuto, le metodologic di analisi e si ottengono le desiderate funzioni di rete, direttamente nel dominio z.

10.2.3 Funzioni di trasferimento di una rete SC

Se si considera una rete due porte SC, come si è già accennato, nel dominio z si otterrà un circuito equivalente 4 porte, del tipo illustrato in Fig. 10.18.

Si può notare che, come grandezze di porta, al posto delle correnti si sono indicate delle variazioni di carica $\Delta Q(z)$; questo per le ipotesi già discusse nei precedenti paragrafi.

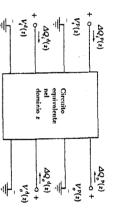


Fig. 10.18: Circuito equivalente nel dominio z di una rete due porte.

In generale una rete quattro porte di questo tipo è caratterizzata da una n (2×2) di funzioni di trasferimento; si ha cioè:

$$\begin{bmatrix} V_0^d(z) \end{bmatrix} = \begin{bmatrix} H_{pp}(z) & H_{pd}(z) \\ H_{dp}(z) & H_{dd}(z) \end{bmatrix} \begin{bmatrix} V_i^p(z) \\ V_i^d(z) \end{bmatrix}$$
(10 4)

e, per quanto già detto nel paragrafo precedente:

L'equazione (10.45) descrive completamente la natura tempo-variant rete. Infatti la tensione di uscita è data, in generale, da:

$$\begin{split} V_0(z) &= V_0^p(z) + V_0^d(z) = \\ &= \left[H_{pp}(z) + H_{dp}(z) \right] V_i^p(z) + \left[H_{pd}(z) + H_{dd}(z) \right] V_i^d(z) \end{split} \tag{1} ; \ \ b \in \mathcal{N} \end{split}$$

ma, se si suppone di campionare l'uscita durante le fasi pari, si ottiene:

$$V_0(z) = V_0^p(z) = H_{pp}(z)V_i^p(z) + H_{pd}(z)V_i^d(z)$$

mentre, campionando durante le fasi dispari, si ha:

$$V_0(z) = V_0^d(z) = H_{pd}(z)V_i^p(z) + H_{dd}(z)V_i^d(z)$$
.

Queste operazioni di selezione sul segnale di uscita, se richieste, sono MADA semplici da realizzare utilizzando il componente "interruttore".

In modo analogo è facile imporre dei vincoli sul segnale d'ingresso; per es who con una semplice combinazione di interruttori, si può amullare $V_i^p \circ V_i^d \circ V_i^d$

$$V_i^d(z) = V_i^p(z)z^{-1/2}$$

In definitiva, la relazione ingresso uscita di un circuito SC può essere imi- (1248) a partire dalla relazione generale (10.46), in sede di progetto, con un'opportuya disposizione di interruttori aggiuntivi.

10.2.4 Circuiti equivalenti nel dominio z di biocchi SC

I blocchi base SC comunemente considerati sono costituiti da un condensatore e da alcuni interruttori. Per ottenere il circuito equivalente nel dominio z, occorre, per pinna cosa, analizzare il circuito nel dominio del tempo.

Ad ogni istante di commutazione degli interruttori, le cariche presenti nel circuito si ridistribuiscono istantaneamente. Questa ridistribuisone può essere descritta mediante equazioni di bilancio della carica su ciascum nodo della rete, in modo analogo a quanto avviene nelle reti tempo continue con l'uso della legge di Kirchoff per le correnti. Per questo motivo, nelle reti SC, si usano, come grandezze di porta, le variazioni finite di carica Δq al posto delle correnti.

In generale si hanno due distinte, ma accoppiate, equazioni nodali di carica che caratterizzano il bilancio della carica su un particolare nodo, una per ciascuna fase: pari e dispari.

Una generica rete due porte, quindi, potrà essere descritta da quattro equazioni che esprimono le variazioni di carica alle due porte nelle due fasi di clock.

Come primo esempio, si consideri il circuito di Fig. 10.13, già introdotto precedentemente.

Cominciamo con l'esprimere la variazione di carica alla porta 1 durante un generico istante kT nella fase pari. Questa variazione di carica è quella che consente al condensatore C, che era carico alla tensione v_2 , di passare alla tensione v_1 ; si ha quindi:

$$\Delta q_1^p(kT) = C\left(v_1^p(kT) - v_2^d\left[(k-1)T\right]\right).$$

Durante la fase dispari l'interruttore p è aperto e, di conseguenza:

 $\Delta q_1^a(kT)=0.$

$$\Delta q_2^P(kT)=0$$

in modo analogo, per la porta 2 si ha:

$$\Delta q_2^d(kT) = C\Big(v_2^d(kT) - v_1^p[(k-1)T]\Big)^*.$$

Si sono così ottenute 4 equazioni alle differenze alle quali può essere applicata la trasformata z:

$$\Delta Q_1^p(z) = C(V_1^p(z) - V_2^d(z)z^{-1/2})
\Delta Q_1^d(z) = 0
\Delta Q_2^p(z) = 0
\Delta Q_2^d(z) = C(V_2^d(z) - V_1^p(z)z^{-1/2}).$$
(10.47)

Si fa notare che la trasformata z di un termine del tipo v[(k-1)T] è data da $V(z)z^{-1/2}$ poiché l'effettivo passo di campionamento è quello che intercorre tra una fase pari (o dispari) e la successiva fase pari (o dispari), cioè 2T. D' conseguenza il ritardo T che si ha tra una fase pari e la precedente fase dispari è espresso, in termini di variabile z, da $z^{-1/2}$.

A questo punto, per ottenere il circuito equivalente nel dominio z, si Maddi individuare un circuito che sia caratterizzato dalle equazioni (10.47). A quando scopo risulta utile far ricorso al circuito equivalente ai parametri y, generalizzany longi l'uso ad una rete 4 porte.

Con riferimento alla generica rete 4 porte di Fig. 10.18, la descrizione in to $\chi_{\gamma\gamma}$ di parametri y è data da:

$$\begin{aligned} & \Delta Q_{1}^{p} = y_{1}^{p} V_{1}^{p} + y_{1}^{p} V_{1}^{q} + y_{1}^{p} V_{2}^{p} + y_{1}^{pq} V_{2}^{q} \\ & \Delta Q_{1}^{q} = y_{1}^{q} V_{1}^{p} + y_{1}^{pq} V_{1}^{q} + y_{2}^{q} V_{2}^{p} + y_{2}^{pq} V_{2}^{q} \\ & \Delta Q_{2}^{p} = y_{2}^{p} V_{1}^{p} + y_{1}^{pq} V_{1}^{q} + y_{2}^{pq} V_{2}^{p} + y_{2}^{pq} V_{2}^{q} \\ & \Delta Q_{2}^{q} = y_{2}^{q} V_{1}^{p} + y_{2}^{pq} V_{1}^{q} + y_{2}^{q} V_{2}^{p} + y_{2}^{pq} V_{2}^{q} \end{aligned}$$

$$(1 \stackrel{\frown}{\smile}) \stackrel{\frown}{\smile} \stackrel$$

Se si suppone che la rete sia reciproca (condizione sempre verificata per UNA, SC a due fasi), la matrice [y] associata al sistema (10.48) è simmetrica, e il COVO, spondente circuito equivalente ai parametri y è quello rappresentato in Fig. 1(), |),

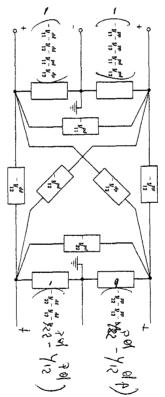


Fig. 10.19: Circuito equivalente 4-porte a parametri y.

Per il circuito che stiamo considerando le equazioni (10.47) possono e \mathcal{SN} scritte nella forma:

$$\begin{split} &\Delta Q_1^p = CV_1^p - Cz^{-1/4}V_2^d = y_{11}^p V_1^p + y_{12}^{d}V_2^d \\ &\Delta Q_1^d = 0 \\ &\Delta Q_2^q = 0 \\ &\Delta Q_2^p = 0 \\ &\Delta Q_2^d = CV_2^d - Cz^{-1/2}V_1^p = y_{22}^{dd}V_2^d + y_{21}^{db}V_1^p \,. \end{split}$$

Si ha quindi:

$$y_{11}^{pp} = C;$$
 $y_{12}^{pd} = -Cz^{-1/2};$ $y_{22}^{dd} = C;$ $y_{21}^{dp} = -Cz^{-1/2}$

tutti gli altri parametri y sono nulli.

Il circuito equivalente nel dominio z della rete di Fig. 10.13 è, pertanto, quello rappresentato in Fig. 10.20.

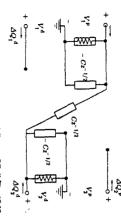


Fig. 10.20: Circuito equivalente in z della rete SC di Fig. 10.13.

Come si può notare, le ammettenze il cui valore risulta indipendente dalla variabile z sono state rappresentate con un simbolo simile a quello di un resistore, per evidenziare il fatto che tali componenti sono privi di memoria e, quindi, indipendenti dalla frequenza.

Come secondo esempio, si consideri il circuito di Fig. 10.14. Si banno le seguenti equazioni nel dominio del tempo:

$$\begin{split} &\Delta q_1^p(kT) = C \left(v_1^p(kT) - v_2^p(kT) \right) \\ &\Delta q_1^d(kT) = 0 \\ &\Delta q_2^p(kT) = C \left(v_2^p(kT) - v_1^p(kT) \right) \\ &\Delta q_2^d(kT) = 0 \end{split}$$

e, nel dominio z:

$$\Delta Q_1^P(z) = CV_1^P(z) - CV_2^P(z)$$

$$\Delta Q_1^d(z) = 0$$

$$\Delta Q_2^p(z) = CV_2^P(z) - CV_1^P(z)$$

$$\Delta Q_2^d(z) = 0.$$

Si ottiene, pertanto, il circuito equivalente di Fig. 10.21.

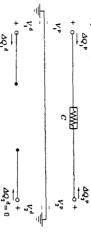
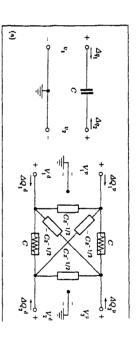
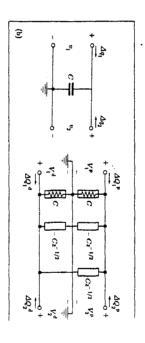
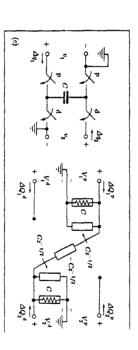


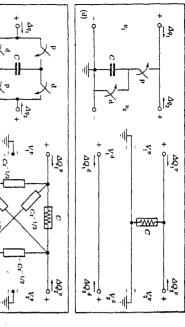
Fig. 10.21; Circuito equivalente in z della rete SC di Fig. 10.14.

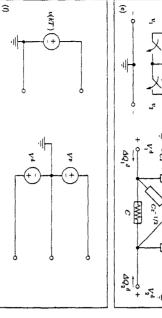
I circuiti equivalenti in z dei blocchi più comunemente usati in reti $S\!K$ 20000 riportati nelle figure 10.22a-g.











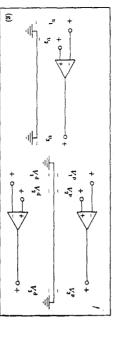


Fig. 10.22: a-g): circuiti equivalenti in z di reti due-porte SC.

10.2.5 Esempio di analisi mediante circuiti equivalenti in z

Si consideri il circuito SC di Fig. 10.23, che rappresenta la realizzazione SC di un integratore, e si supponga di voler ottenere le quattro funzioni di trasferimento V_0/V_i che lo caratterizzano nel dominio z.

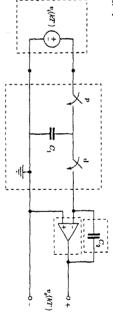


Fig. 10.23: Integratore SC.

I blocchi base che lo costituiscono sono quelli evidenziati in figura. Sostituendo a questi blocchi il loro corrispondente circuito equivalente in z, si ottiene il circuito di Fig. 10.24.

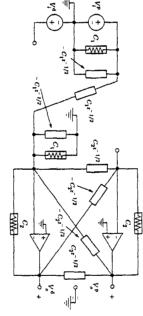


Fig. 10.24: Circuito equivalente nel dominio z.

Questo circuito può essere notevolmente semplificato, tenendo presente che si è interessati alle funzioni di trasferimento in tensione; infatti:

- le ammettenze collegate in parallelo al generatore ideale d'ingresso $(C_1 \, {\rm e} C_1 z^{-1/2})$ non influiscono sulle funzioni di trasferimento in tensione; le ammettenze collegate tra massa e la massa virtuale dell'amplificatore operazionale $(C_1 \, {\rm e} C_1 z^{-1/2})$ non hanno alcuna influenza sulle funzioni
- tenziale nulla;
 lo stesso avviene per l'ammettenza connessa tra le due masse virtuali dei due amplificatori operazionali $(C_2z^{-1/2})$;

di trasferimento, poiché sono sempre sottoposte ad una differenza di po-

În base alle considerazioni precedenti, il circuito può essere semplificato e ridi-

l'ammettenza collegata tra le due uscite degli amplificatori operazionali ideali $(C_2z^{-1/2})$ non influisce sulle funzioni di trasferimento in tensione.

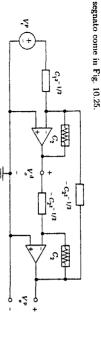


Fig. 10.25: Circuito equivalente semplificato.

Il circuito può essere ulteriormente semplificato considerando il blocco costituito dal secondo amplificatore operazionale e dalle due ammettenze collegate al suo ingresso. Per esso si ha:

$$\frac{V_0^p(z)}{V_0^d(z)} = -\frac{-C_2 z^{-1/2}}{C_2} = z^{-1/2}.$$

Tale blocco costituisce, pertanto, un'unità di ritardo, indipendente dai valori delle capacità presenti nel circuito. Si può, quindi, ridisegnare il circuito come in Fig. 10.26.

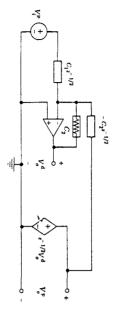


Fig. 10.26: Circuito equivalente con ulteriore semplificazione.

Si consideri, infine, l'ammettenza $-C_2z^{-1/2}$ connessa tra l'uscita V_0^P e l'ingresso del primo amplificatore operazionale. La corrente che attraversa tale ammettenza è data da:

$$(V_0^d z^{-1/2})(-C_2 z^{-1/2}) = -V_0^d C_2 z^{-1}$$

essa può, pertanto, essere sostituita da un'altra ammettenza, di valore $-C_2z^{-1}$, connessa all'uscita V_0^d , invece che all'uscita V_0^P . Il circuito finale è riportato in Fig. 10.27.

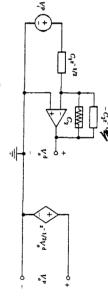


Fig. 10.27: Circuito equivalente finale.

L'analisi di questo circuito consente di ottenere le quattro funzioni di tras \mathcal{LR}_{λ} mento del circuito:

$$\frac{V_0^p(z)}{V_i^d(z)} = \frac{V_0^d(z)}{V_i^d(z)} = 0$$

$$\frac{V_0^d(z)}{V_i^p(z)} = -\frac{C_1}{C_2} \frac{z^{-1/2}}{(1-z^{-1})}$$

$$\frac{V_i^p(z)}{V_i^p(z)} = -\frac{C_1}{C_2} \frac{z^{-1}}{(1-z^{-1})}.$$

10.3 Trasformata z e circuiti digitali

10.3.1 Premessa

Si vuole illustrare un procedimento per ottenere, a partire da un assegni circuito tempo continuo, un circuito tempo discreto che esegua in modo digita e cioè tramite moltiplicazioni, somme, e ritardi, le stesse funzioni che esegue circuito tempo continuo. Si vuole anche illustrare il fatto che per i circuiti tem discreto è possibile usare metodi di analisi analoghi a quelli dei circuiti tem continuo, qualora si lavori nel dominio della variabile z e si utilizzino le proprie dell'operatore trasformata z.

Si intende per circuito tempo continuo un circuito costituito dalla interconnisione dei componenti tradizionali, *L*, *C*, *R*, ..., e da sorgenti di segnale, in cui so presenti correnti e tensioni analogiche e cioè definite per ogni valore del tempo t

Un circuito di tipo tempo discreto è costituito invece da sommatori, moltipeatori, elementi di ritardo, sorgenti, opportunamente connessi fra di loro.

Nel circuito sono presenti segnali tempo discreto e cioè definiti solo su u sequenza discreta di istanti nT, $n=0,1,2,\ldots$, dove T rappresenta il periodo campionamento, che supporremo costante. Un circuito tempo discreto può ess