

DISSENY DIGITAL BÀSIC 2019-2020

PRÀCTICA 3: Implementació de circuits combinacionals i seqüencials amb arquitectura "ifthen" ***(dies 15, 18, 19, 20, 21 de novembre)***

Treball a desenvolupar al laboratori:

1. Comproveu el funcionament dels FFs descrits anteriorment i compareu-los amb la teoria.
2. Amb arquitectures de tipus 'ifthen' (amb retard) realitzeu un Latch D i un Flip-Flop JK per flanc de pujada, ambdós amb PRESET i CLEAR (feu que el PRESET tingui prioritat).
3. Fent servir els biestables Latch D per nivel alt i Flip-Flop JK per flanc de pujada, ambdós amb PRESET i CLEAR (feu que el PRESET tingui prioritat), i les portes necessàries, realitzeu amb arquitectura de tipus estructural el següent circuit, anomenat **Circuit**, i amb entrades '**x**' i '**Ck**', i sortida '**z**'.
4. Dissenyeu un banc de proves **Banc_D_P** que tingui en compte de manera correcta la variació temporal de les entrades representada al cronograma inferior, i amb la simulació reproduïu el comportament del circuit.

