Εργαστήριο Μικρουπολογιστών

Παπαδόπουλος Κωνσταντίνος el20152 Σκούρτης Παύλος el20052

ΑΣΚΗΣΗ 1

.include "m328PBdef.inc"	
.equ FOSC_MHZ=16	;MHz
.equ DEL_mS=10	;mS
.equ F1=FOSC_MHZ*DEL_mS	
reset:	
ldi r24,low(RAMEND)	
out SPL,r24	
ldi r24,high(RAMEND)	
out SPH,r24	
ser r24	
out DDRD,r24	
out PORTD,r24	
clr r26	
loop1:	
ldi r24, low(F1-1)	
ldi r25, high(F1-1)	
rcall delay_mS	
com r26	
out PORTD,r26	
rjmp loop1	
delay_mS:	
пор	

nop	
ldi r22, 248	; (1 cycle)
loop_out:	
dec r22	;1 cycle
nop	; 1 cycle
brne loop_out	; 1 or 2 cycles
	;total group delay 996 cycles
delay_inner:	
ldi r23, 249	; 1 cycle
loop_inn:	
dec r23	; 1 cycle
nop	; 1 cycle
brne loop_inn	; 1 or 2 cycles
sbiw r24 ,1	; 2 cycles
brne delay_inner	; 1 or 2 cycles
ret	;4 cycles

ΑΣΚΗΣΗ 2

.include "m328PBdef.inc"	
reset:	
ldi r24,low(RAMEND)	
out SPL,r24	
ldi r24,high(RAMEND)	
out SPH,r24	
ldi r16,0x45	Καταχώρητης Α
ldi r17,0x23	Καταχώρητης Β
ldi r18,0x21	Καταχώρητης C
ldi r19,0x01	Καταχώρητης D
ldi r24,0x01	
ldi r25,0x02	
ldi r26,0x04	
ldi r27,0x05	
ldi r28,0x05	R28 -> counter
loop:	
mov r20,r16	Υπολογισμός Α΄, Β΄
com r20	
mov r21,r17	
com r21	
and r20,r21	r20—>A' * B'
mov r21,r18	Ομοίως υπολογισμός C΄
com r21	
and r20,r21	r20> A' * B' * C'
or r20,r19	r20> A' * B' * C' + D
com r20	r20> F0

mov r21,r16	Ομοίως υπολογισμός F1
com r21	
or r21,r18	r21> A' + C
mov r22,r17	
com r22	
mov r23,r19	
com r23	
or r22,r23	r22—> B' + D'
and r21,r22	R21> F1
add r16,r24	Προσθέσεις επόμενου κύκλου
add r17,r25	
add r18,r26	
add r19,r27	
dec r28	Μείωση μετρητή και έξοδος στις 10
brne loop	επαναλήψεις

Άσκηση 3

.include "m328PBdef.inc" .equ FOSC_MHZ=16 ;MHz .equ DEL_mS1=1500 ;mS	to Late Hardoopp Late H	
.equ DEL_mS1=1500 ;mS	.include "m328PBdef.inc"	
.equ DEL_mS1=1500 ;mS		
.equ DEL_mS2=2000 ;mS Καθυστέρηση 2 sec .equ F1=FOSC_MHZ*DEL_mS1 .equ F2=FOSC_MHZ*DEL_mS2 reset: Idi r24,low(RAMEND) out SPL,r24 Idi r24,high(RAMEND) out SPH,r24 PORTD output ser r24 PORTD,r24 out PORTD,r24 Ξεκινά η κίνηση των βαγονέτων από το LSB Idi r24, low(F2-1) Περίμενε 2 sec (είναι στην άκρη) Idi r25, high(F2-1) Γαι (Εξ) (Εξ) (Εξ) (Εξ) (Εξ) (Εξ) (Εξ) (Εξ)	.equ FOSC_MHZ=16 ;MHz	
.equ F1=FOSC_MHZ*DEL_mS1 .equ F2=FOSC_MHZ*DEL_mS2 reset: Idi r24,low(RAMEND) out SPL,r24 Idi r24,high(RAMEND) out SPH,r24 ser r24 PORTD output out PORTD,r24 Idi r26,0x80 Ξεκινά η κίνηση των βαγονέτων από το LSB Idi r24, low(F2-1) Περίμενε 2 sec (είναι στην άκρη) Idi r25, high(F2-1) rcall delay_mS start: Θέτω το T →> 1 επειδή η κίνηση είναι προς τα αριστερά Idi r26,0x80 Idi r27,0x08	.equ DEL_mS1=1500 ;mS	Καθυστέρηση 1,5 sec
.equ F2=FOSC_MHZ*DEL_mS2 reset: ldi r24,low(RAMEND) out SPL,r24 ldi r24,high(RAMEND) out SPH,r24 ser r24 PORTD output out PORTD,r24 ldi r26,0x80 Ξεκινά η κίνηση των βαγονέτων από το LSB ldi r24, low(F2-1) Περίμενε 2 sec (είναι στην άκρη) ldi r25, high(F2-1) Γαια Ι delay_mS start: Θέτω το T → 1 επειδή η κίνηση είναι προς τα αριστερά ldi r26,0x80 Idi r27,0x08	.equ DEL_mS2=2000 ;mS	Καθυστέρηση 2 sec
reset: Idi r24,low(RAMEND) out SPL,r24 Idi r24,high(RAMEND) out SPH,r24 ser r24 out DDRD,r24 out PORTD,r24 Idi r26,0x80 out PORTD,r26 Idi r24, low(F2-1) rcall delay_mS start: seT Θέτω το T → 1 επειδή η κίνηση είναι προς τα αριστερά Idi r26,0x80 Idi r27,0x08 Idi r2	.equ F1=FOSC_MHZ*DEL_mS1	
Idi r24,low(RAMEND) Out SPL,r24 Idi r24,high(RAMEND) Out SPH,r24 PORTD Output	.equ F2=FOSC_MHZ*DEL_mS2	
Idi r24,low(RAMEND) Out SPL,r24 Idi r24,high(RAMEND) Out SPH,r24 PORTD Output		
Out SPL,r24 Idi r24,high(RAMEND) Out SPH,r24 PORTD output	reset:	
Idi r24,high(RAMEND) out SPH,r24 ser r24 PORTD output out DDRD,r24 Eεκινά η κίνηση των βαγονέτων από το LSB out PORTD,r26 Περίμενε 2 sec (είναι στην άκρη) Idi r24, low(F2-1) Περίμενε 2 sec (είναι στην άκρη) rcall delay_mS start: seT Θέτω το T → 1 επειδή η κίνηση είναι προς τα αριστερά Idi r26,0x80 Idi r27,0x08	ldi r24,low(RAMEND)	
out SPH,r24 ser r24 PORTD output out DDRD,r24 Εεκινά η κίνηση των βαγονέτων από το LSB ldi r26,0x80 Εεκινά η κίνηση των βαγονέτων από το LSB ldi r24, low(F2-1) Περίμενε 2 sec (είναι στην άκρη) ldi r25, high(F2-1) σταll delay_mS start: Θέτω το T → 1 επειδή η κίνηση είναι προς τα αριστερά ldi r26,0x80 Idi r27,0x08	out SPL,r24	
Ser r24	ldi r24,high(RAMEND)	
out DDRD,r24 out PORTD,r24 Idi r26,0x80 Ξεκινά η κίνηση των βαγονέτων από το LSB Idi r24, low(F2-1) Περίμενε 2 sec (είναι στην άκρη) Idi r25, high(F2-1) rcall delay_mS start: Θέτω το T → 1 επειδή η κίνηση είναι προς τα αριστερά Idi r26,0x80 Idi r27,0x08	out SPH,r24	
out DDRD,r24 out PORTD,r24 Idi r26,0x80 Ξεκινά η κίνηση των βαγονέτων από το LSB Idi r24, low(F2-1) Περίμενε 2 sec (είναι στην άκρη) Idi r25, high(F2-1) rcall delay_mS start: Θέτω το T → 1 επειδή η κίνηση είναι προς τα αριστερά Idi r26,0x80 Idi r27,0x08		
out PORTD,r24 Idi r26,0x80 Ξεκινά η κίνηση των βαγονέτων από το LSB Idi r24, low(F2-1) Περίμενε 2 sec (είναι στην άκρη) Idi r25, high(F2-1) rcall delay_mS start: Θέτω το T -> 1 επειδή η κίνηση είναι προς τα αριστερά Idi r26,0x80 Idi r27,0x08	ser r24	PORTD output
Idi r26,0x80	out DDRD,r24	
LSB LSB	out PORTD,r24	
Idi r24, low(F2-1)	ldi r26,0x80	
Idi r25, high(F2-1) rcall delay_mS start: Θέτω το Τ —> 1 επειδή η κίνηση είναι προς τα αριστερά Idi r26,0x80 Idi r27,0x08	out PORTD,r26	LSB
Idi r25, high(F2-1) rcall delay_mS start: Θέτω το Τ —> 1 επειδή η κίνηση είναι προς τα αριστερά Idi r26,0x80 Idi r27,0x08		
rcall delay_mS start: seT Θέτω το Τ —> 1 επειδή η κίνηση είναι προς τα αριστερά Idi r26,0x80 Idi r27,0x08	ldi r24, low(F2-1)	Περίμενε 2 sec (είναι στην άκρη)
start: seT Θέτω το T → 1 επειδή η κίνηση είναι προς τα αριστερά Idi r26,0x80 Idi r27,0x08	ldi r25, high(F2-1)	
seT Θέτω το T —> 1 επειδή η κίνηση είναι προς τα αριστερά Idi r26,0x80 Idi r27,0x08	rcall delay_mS	
τα αριστερά Idi r26,0x80 Idi r27,0x08	start:	
ldi r27,0x08	seT	
	ldi r26,0x80	
rimp loop 4	ldi r27,0x08	
ւյութ roop4	rjmp loop4	

loop1:	Κίνηση προς τα αριστερά
ldi r24, low(F1-1)	
ldi r25, high(F1-1)	
rcall delay_mS	
loop4:	Κίνηση προς τα αριστερά
out PORTD,r26	
lsr r26	
dec r27	
brne loop1	Όσο το r27 != Ο συνέχισε την κίνηση προς τα αριστερά
ldi r24, low(F2-1)	Αλλιώς είσαι σε άκρη, οπότε περιμένεις 2
ldi r25, high(F2-1)	sec
rcall delay_mS	
ldi r27,0x08	
ldi r26,0x01	
cIT	Θέτω το T —> Ο επειδή η κίνηση αλλάζει προς τα δεξιά
rjmp loop3	
loop2:	Κίνηση προς τα δεξιά
ldi r24, low(F1-1)	
ldi r25, high(F1-1)	
rcall delay_mS	
loop3:	Κίνηση προς τα δεξιά (ομοίως με πριν)
out PORTD,r26	
lsl r26	
dec r27	
brne loop2	Όσο το r27 != Ο συνέχισε την κίνηση προς τα αριστερά
ldi r24, low(F2-1)	Αλλιώς είσαι σε άκρη, οπότε περιμένεις 2 sec
ldi r25, high(F2-1)	
rcall delay_mS	

rjmp start		Ξαναξεκίνα από την αρχή τη κίνηση
delay_mS:		Ρουτίνα καθυστέρησης όπως στην άσκηση 1
nop		
пор		
ldi r22, 248	; (1 cycle)	
loop_out:		
dec r22	; 1 cycle	
пор	; 1 cycle	
brne loop_out	; 1 or 2 cycles	
total group delay 99;	96 cycles	
delay_inner:		
ldi r23, 249	; (1 cycle)	
loop_inn:		
dec r23	; 1 cycle	
nop	; 1 cycle	
brne loop_inn	; 1 or 2 cycles	
sbiw r24 ,1	; 2 cycles	
brne delay_inner	; 1 or 2 cycles	
ret	;4 cycles	