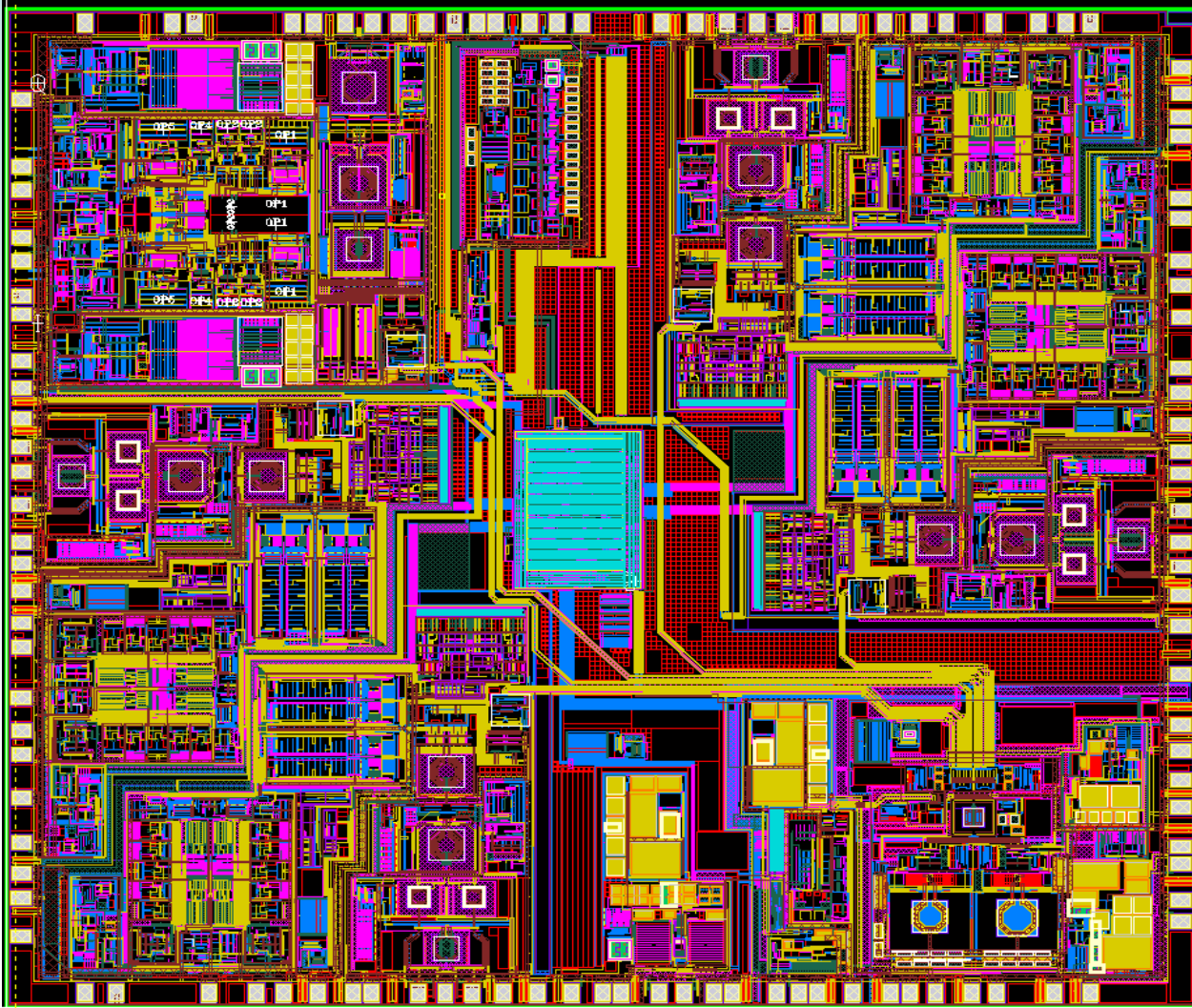
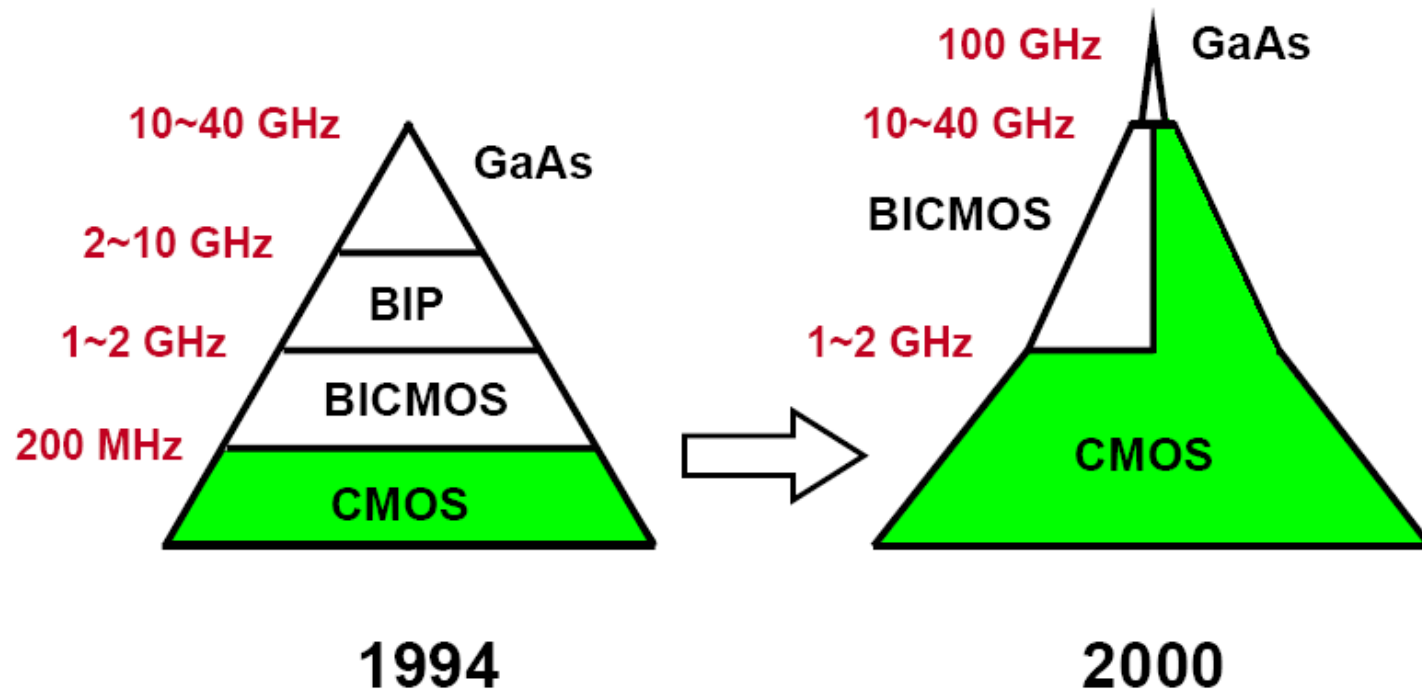
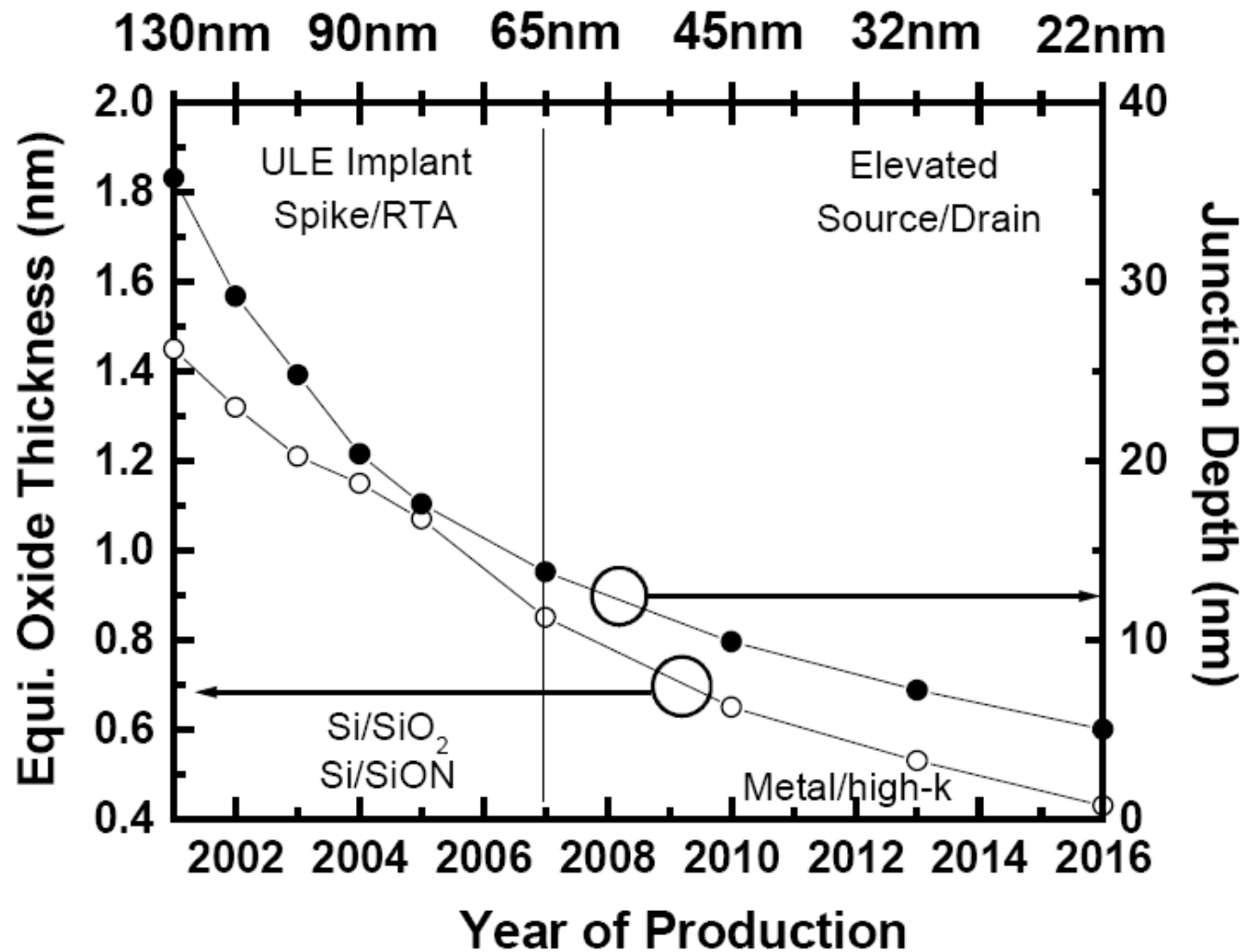


ΗΛΕΚΤΡΟΝΙΚΗ II





Ref. Toshiba [from W. Sansen: 'Analog Design Essentials']



| ITRS Technology Nodes and Chip Capabilities ² | | | | |
|--|------|------|------|-------|
| | 2004 | 2007 | 2010 | 2018 |
| DRAM Half-Pitch (nanometers) | 90 | 65 | 45 | 18 |
| DRAM Memory Size (mega or gigabits) | 1G | 2G | 4G | 32G |
| DRAM Cost/Bit (micro-cents) | 2.7 | 0.96 | 0.34 | 0.021 |
| Microprocessor Physical Gate Length (nanometers) | 37 | 25 | 18 | 7 |
| Microprocessor Speeds (GHz) | 4.2 | 9.3 | 15 | 53 |

→ SiGe BiCMOS

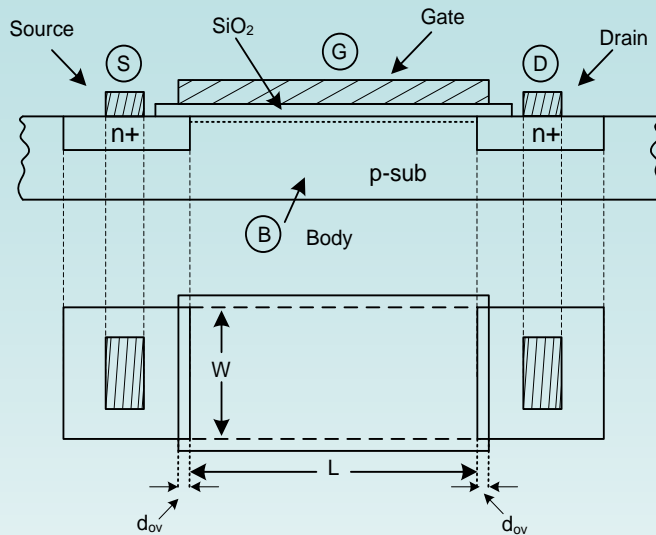
Technology nodes include 0.18 μ m, 0.13 μ m and, recently 90 nm.

The latter can provide bipolar transistors with a unity gain frequency beyond 200GHz.

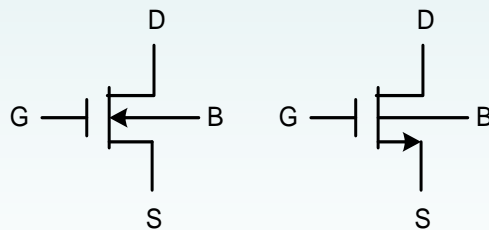
→ CMOS

Technology nodes include 0.18 μ m down to 22nm or even smaller.

- Applications from cellular telephony transceivers (1-2 GHz) to WLAN applications (5GHz) to UWB (10GHz) and radar applications (40GHz – 60GHz)
- RF front-end designs as high as 100GHz have been recently reported using a 65nm digital CMOS process (ISSCC 2008)



nMOS device



symbol

- Substrate doping $\approx 10^{16}$ atoms/cm³
- Gate material : low – resistivity polysilicon
- Gate SiO₂ thickness : 100 Å to only a few atoms in modern nm processes (SiO₂ to be replaced by high-k dielectric materials in deep nm processes)
- Conditions for proper operation of the nMOS device :

$$V_{SB} \geq 0$$

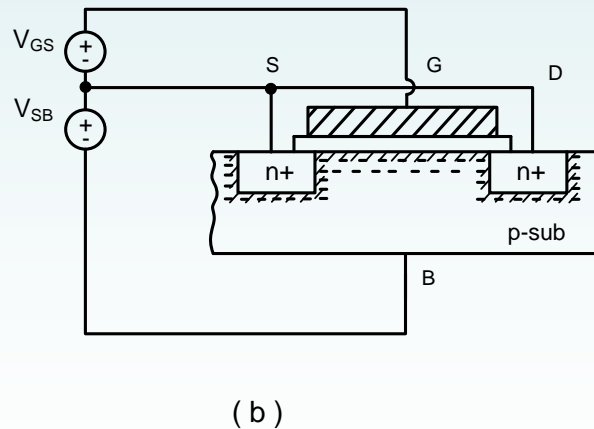
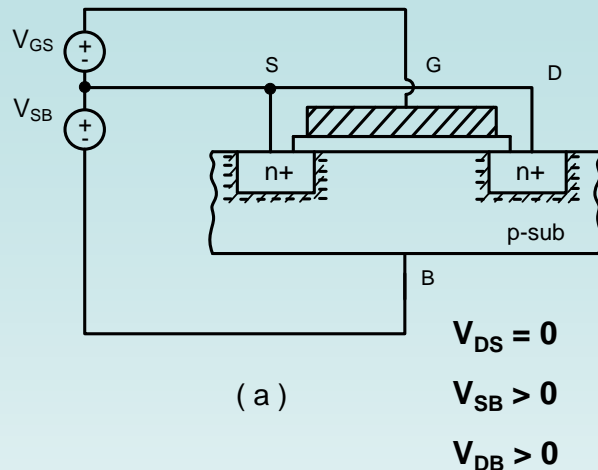
$$V_{DB} \geq 0$$

The BS and BD diodes are always reverse – biased.

- The MOS transistor is a bilateral device but we always consider the condition :

$$V_{DS} \geq 0$$

Operation of the MOS Transistor



(i) $V_{GS} < 0$: holes are accumulated at the surface.

As V_{GS} increases, the holes concentration is reduced.

(ii) $V_{GS} = V_{FB}$ (FB – flat-band voltage) : The surface becomes electrically neutral (fig. (a))

(iii) $V_{GS} > V_{FB}$: As V_{GS} increases, the depletion region under the gate is as deep as is around the S and D regions (fig. (b)). Electrons are now free to move in the channel : the surface is **inverted**.

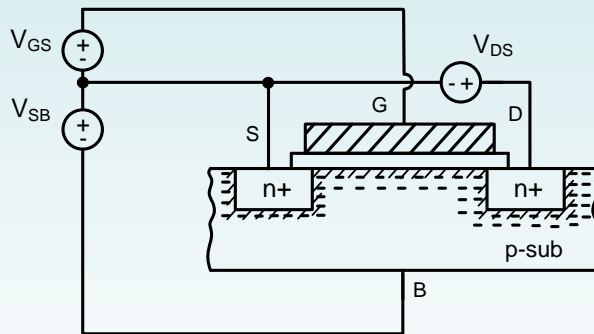
(iv) Depending on the V_{GS} value, three inversion regions are defined :

- Weak
- Moderate
- Strong

The Body effect

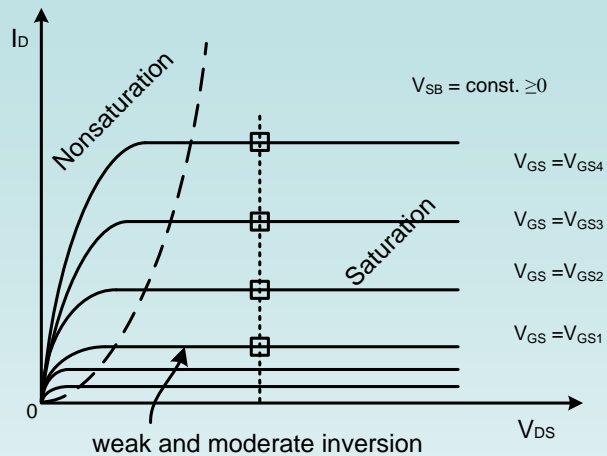
- The body effect is caused by V_{SB} : an increase in the V_{SB} value increases the depletion regions under the S and D regions. Therefore, a higher V_{GS} value is now demanded in order for the inversion layer to become equally thick compared to the S and D regions.

The Drain Current

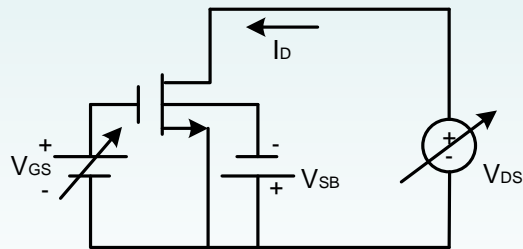


- A drain to source voltage is now applied ($V_{DS} > 0$)
Thus : $V_{DB} = V_{DS} + V_{SB}$: the depletion region under the D region becomes deeper.
- A free electron approaching the D region is now swiftly pulled towards the drain. This phenomenon defines the drain current (I_D) with a conventional direction from the drain to the source.

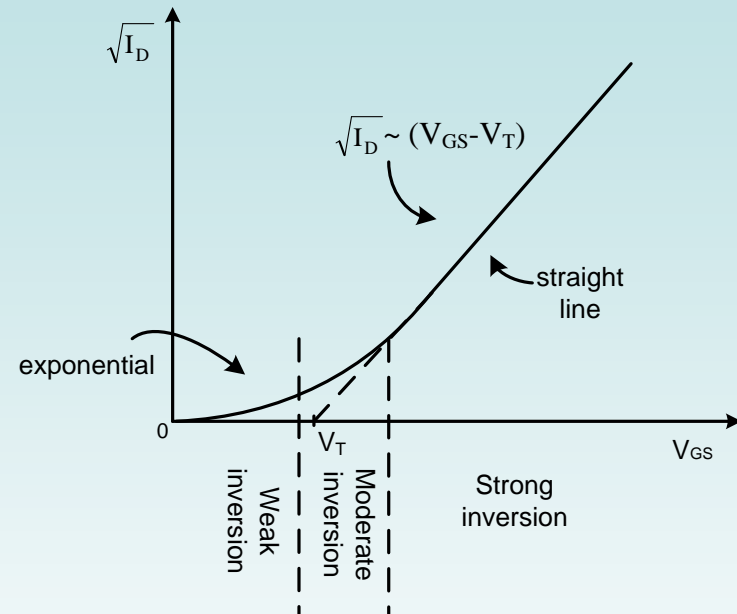
The MOS Transistor : I – V Characteristics



(a)



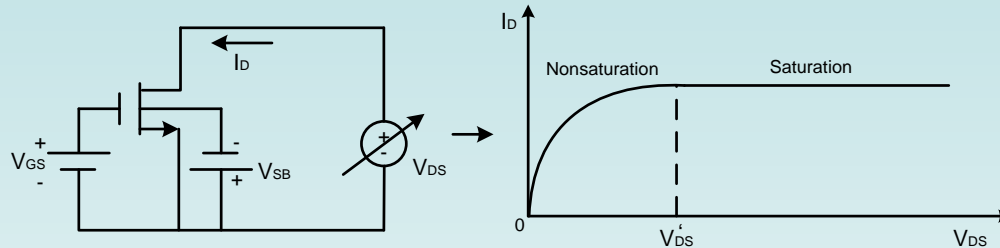
(b)



(c)

The MOS Transistor : Operation in Strong Inversion

We mostly focus in strong inversion operation (V_{GS} is larger than V_T by 100 – 200 mV min.) In strong inversion, the following equations apply :



$$I_D = \begin{cases} K' \frac{W}{L} [2(V_{GS} - V_T)V_{DS} - (1 + \delta)V_{DS}^2], & V_{DS} \leq V'_{DS} \text{ (nonsat.)} \\ k' \frac{W}{L} (V_{GS} - V_T)^2, & V_{DS} \geq V'_{DS} \text{ (sat.)} \end{cases}$$

$$V'_{DS} = \frac{V_{GS} - V_T}{1 + \delta}, \quad K' = \frac{1}{2} \mu C'_{ox}$$

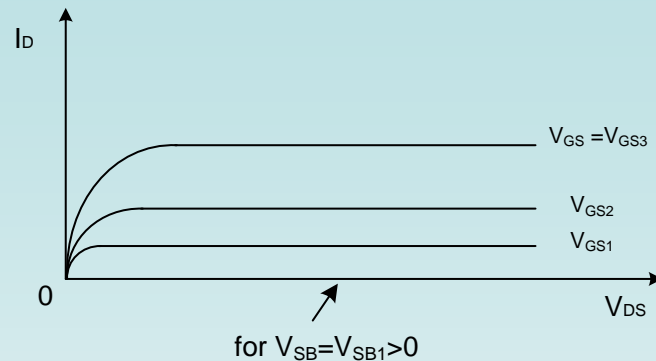
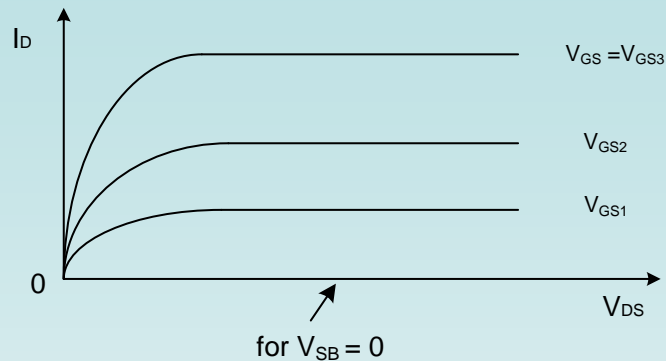
$$k' = \frac{K'}{1 + \delta}$$

μ = carrier mobility

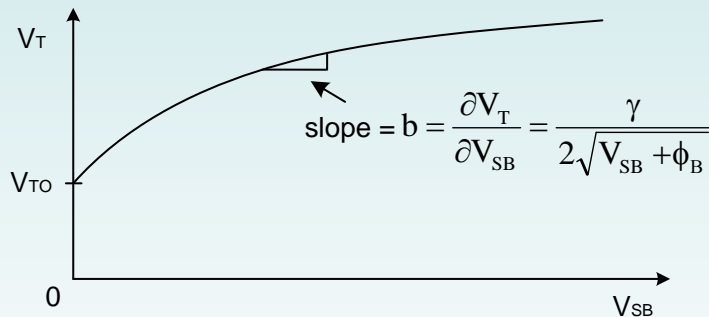
C'_{ox} = oxide capacitance per unit area

δ = between 0 and 1

Operation of the MOS Transistor: Body Effect



$V_{SB} \uparrow \Rightarrow V_T \uparrow$
(Body effect)



Threshold voltage $V_T = V_{TO} + \gamma(\sqrt{V_{SB} + \phi_B} - \sqrt{\phi_B})$

$$V_{TO} = V_T \Big|_{V_{SB}=0}$$

$$\gamma = \frac{\sqrt{2qN_A\epsilon_S}}{C'_{ox}}$$

q = electron charge

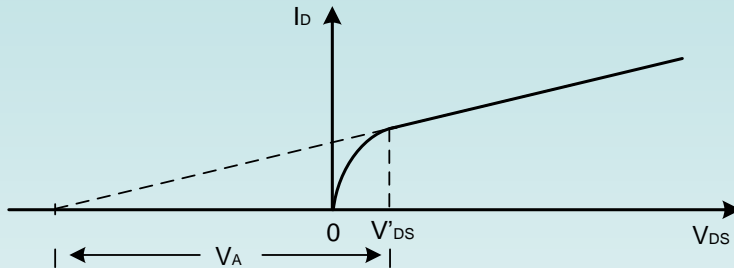
N_A = body's doping concentration

ϵ_S = Si permittivity

$\phi_B = 0.6V \div 0.7V$



Operation of the MOS Transistor: Saturation Region

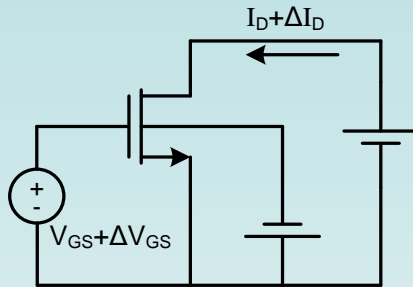


I_D dependence on V_{DS} in saturation region
(channel length modulation)

$$I_D \approx k' \frac{W}{L} (V_{GS} - V_T)^2 \left(1 + \frac{V_{DS} - V'_{DS}}{V_A} \right), \quad V_{DS} > V'_{DS}$$

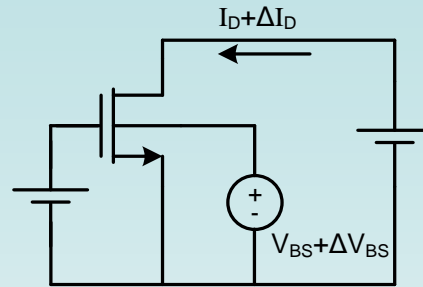
- V_A is a process – dependent parameter, equivalent to the Early voltage of bipolar transistors
- $V_A \sim L$

Small - signal equivalent circuit : low – frequencies model



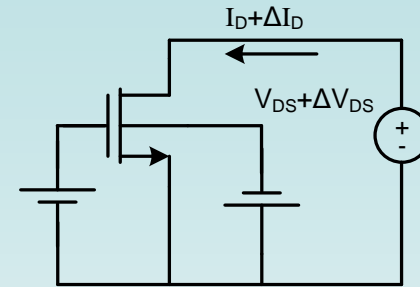
$$g_m \equiv \left. \frac{\partial I_D}{\partial V_{GS}} \right|_{V_{DS}, V_{BS}}$$

transconductance



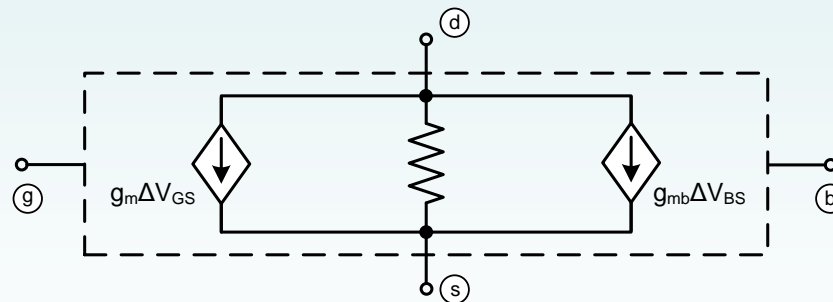
$$g_{mb} \equiv \left. \frac{\partial I_D}{\partial V_{BS}} \right|_{V_{GS}, V_{DS}}$$

body transconductance



$$g_d \equiv \left. \frac{\partial I_D}{\partial V_{DS}} \right|_{V_{GS}, V_{BS}}$$

output conductance



Small – signal equivalent circuit : low frequencies

Small – signal parameters in strong inversion

$$g_m = \begin{cases} 2K' \left(\frac{W}{L} \right) V_{DS} & , \text{ nonsat.} \\ 2K' \left(\frac{W}{L} \right) V'_{DS} & , \text{ sat.} \end{cases}$$

$$g_{mb} = b g_m, \quad \text{sat. and nonsat.}, \quad b = \frac{\gamma}{2\sqrt{V_{SB} + \phi_B}}$$

$$g_d = \begin{cases} 2K' \left(\frac{W}{L} \right) [V_{GS} - V_T (1 + \delta) V_{DS}] & , \text{ nonsat.} \\ \approx \frac{I_D}{V_A} & , \text{ sat.} \end{cases}$$

Applying superposition : $\Delta I_D = g_m \Delta V_{GS} + g_{mb} \Delta V_{BS} + g_d \Delta V_{DS}$



Velocity Saturation

- Further increase in V_{GS} leads to high electric fields in the channel : electrons move at maximum speed v_{sat} ($\approx 10^7$ cm/s)

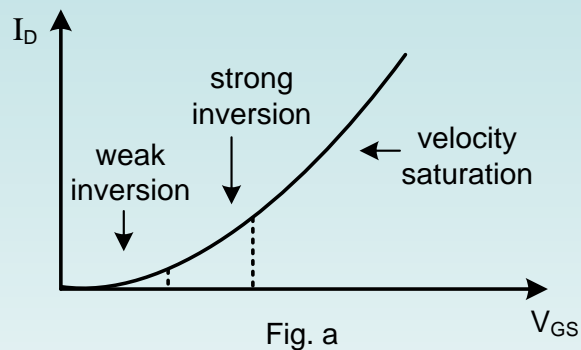


Fig. a

$$I_{D_{VS}} = W C'_{ox} v_{sat} (V_{GS} - V_T)$$

(independent of L)

- The transconductance reaches a maximum value at velocity saturation :

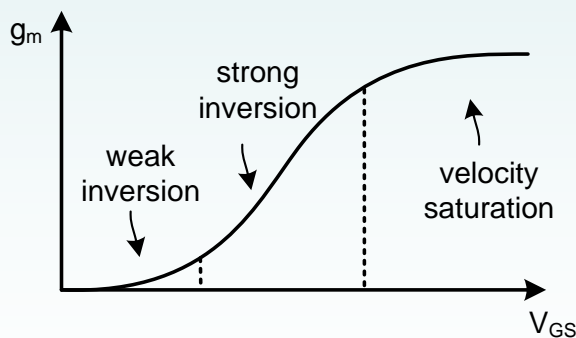


Fig. b

$$g_{m_{VS}} = W C'_{ox} v_{sat}$$

Overdrive voltage

- The value $(V_{GS} - V_T)$ is often called overdrive voltage (V_{od}).
- Typical values for V_{od} for operation in strong inversion are around 0.2V (low end) and 0.5V (high end).
- The max. V_{od} value for the transition between strong inversion and velocity saturation is proportional to the channel length L .

$$V_{od,max} = (V_{GS} - V_T)_{max} \approx 5L$$



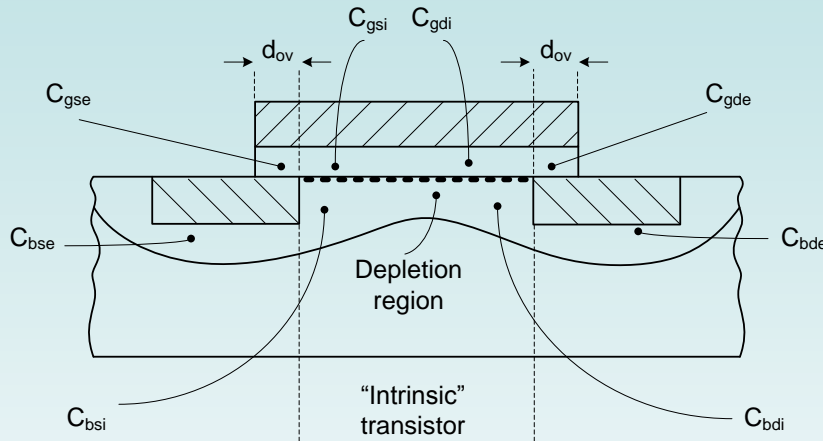
nm CMOS : The challenge

| Geometry (μm) | V_{DD} (V) | V_T (V) | $V_{od,max}$ (V) |
|----------------------------|--------------|-----------|------------------|
| 0.5 | 3.6 | 0.6 | 2.5 |
| 0.18 | 2 | 0.4 | 0.9 |
| 0.13 | 1.6 | 0.3 | 0.65 |
| 0.09 | 1 | 0.27 | 0.45 |
| 0.065 | 1 | 0.24 | 0.32 |

- As geometry shrinks, $V_{od,min}$ and $V_{od,max}$ approach each other : no margin left between strong inversion and velocity saturation.
- As geometry shrinks, the design of analog and RF ICs becomes more challenging in terms of biasing.

Small – signal equivalent circuit : moderate frequencies

The MOS device capacitances formed are shown in the figure. The following types of capacitances are formed :



(A) Overlap capacitances

$$C_{gse} = W d_{ov} C'_{ox}$$

$$C_{gde} = W d_{ov} C'_{ox}$$

(B) Junction capacitances

$$C_{bse} = C_{bde} = A_{S1} \frac{C'_{j01}}{\sqrt{1 + \frac{V_{SB}}{\phi_o}}} + A_{S2} \frac{C'_{j02}}{\sqrt{1 + \frac{V_{SB}}{\phi_o}}}$$

A_{S1} = junction's bottom area

A_{S2} = junction's sidewall area

C'_{j0i} = unit area junction capacitance for $V_{SB} = 0$

Φ_o = junction potential

Small – signal equivalent circuit : moderate frequencies – cont'd

(C) Intrinsic capacitances

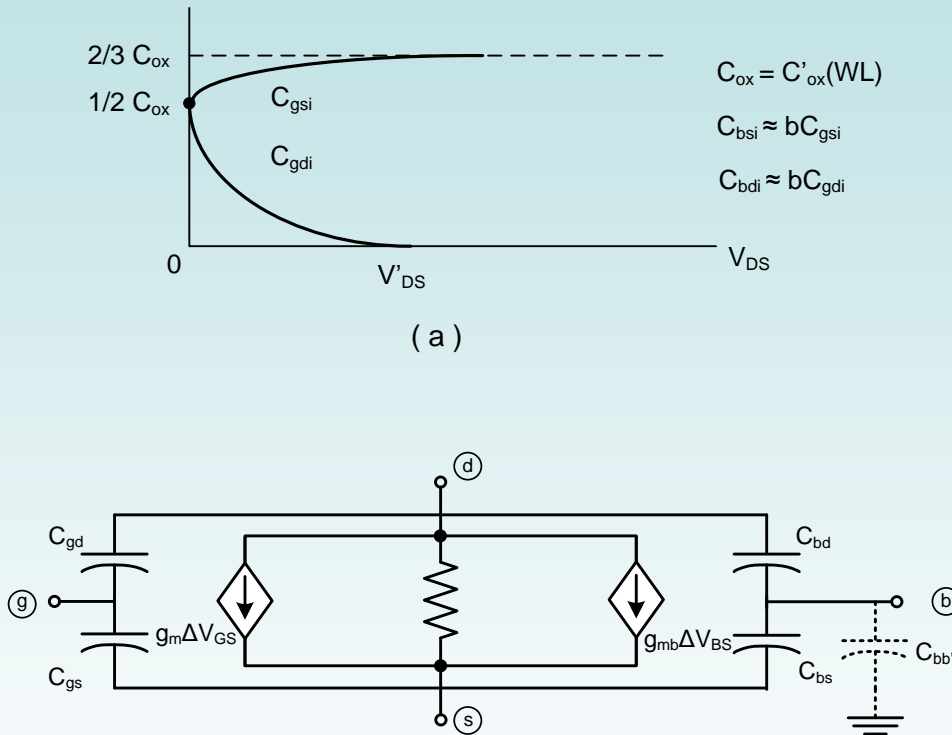
where

$$C_{ox} = C'_{ox}(WL)$$

$$C_{bsi} \approx bC_{gsi}$$

$$C_{bdi} \approx bC_{gdi}$$

Based on the above definitions, the small – signal equivalent circuit of Fig. (b) for moderate frequencies is formed.

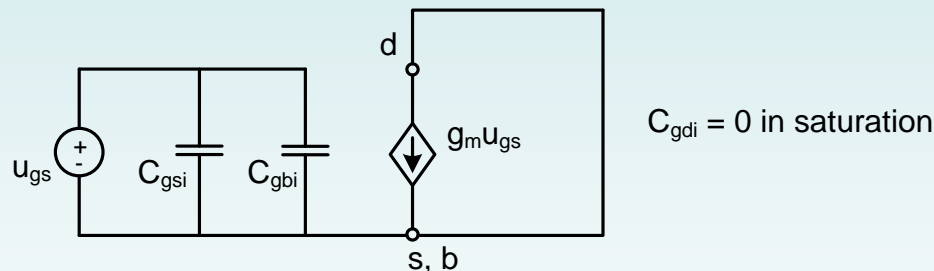


(b) : Small – signal equivalent circuit for moderate frequencies

where $C_{xy} = C_{xyi} + C_{xye}$
 $C_{bb'}$ is the body-substrate capacitance and applies only to triple-well devices.

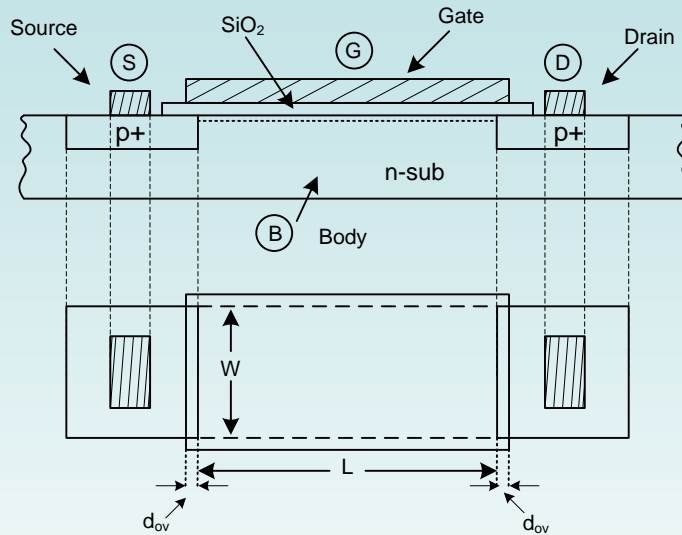
The MOS Transistor at High Frequencies

- The internal cutoff frequency f_{Ti}
 - The gate current at dc or low frequencies is practically zero.
 - At high frequencies, a capacitive gate current appears
 - Considering the intrinsic part of the transistor, the small – signal equivalent circuit is derived.

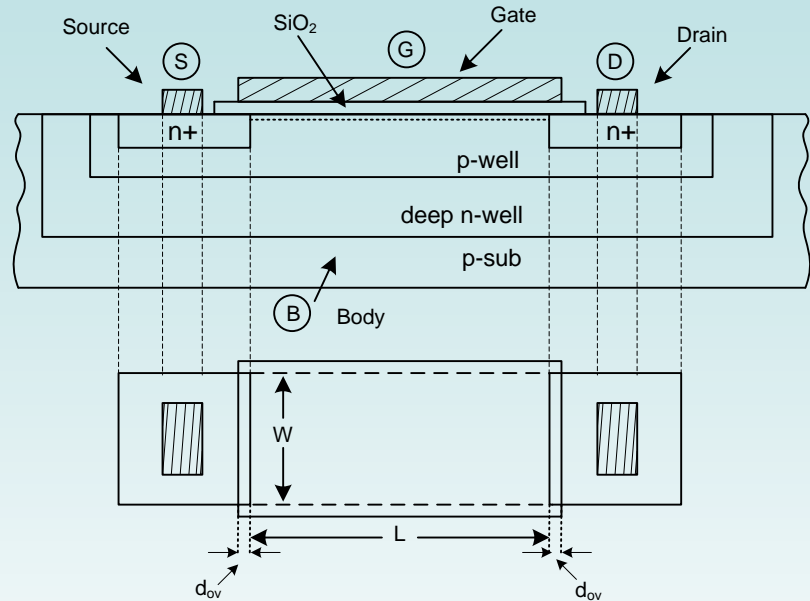


- The internal (or intrinsic) cutoff frequency is defined as the value of f at which the amplitudes of drain and gate currents become equal.

- Most popular MOS transistor SPICE models
 - BSIM3v3
 - BSIM4
 - PSP
 - EKV
- For RF devices, a complete subcircuit is built around the intrinsic transistor model.
- SPICE – like MOS transistor models usually exhibit non physical behavior due to poor implementation.
- Benchmark tests have been developed to reveal modeling problems.

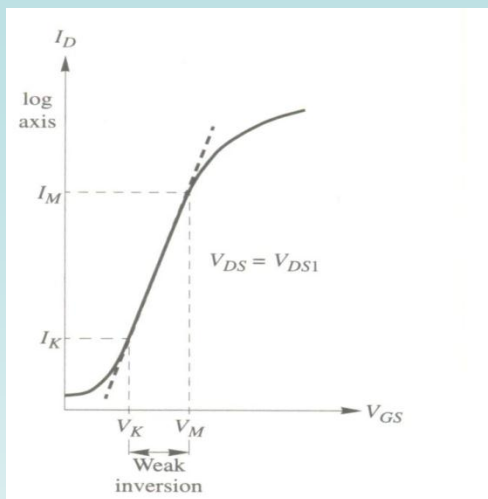


The pMOS transistor

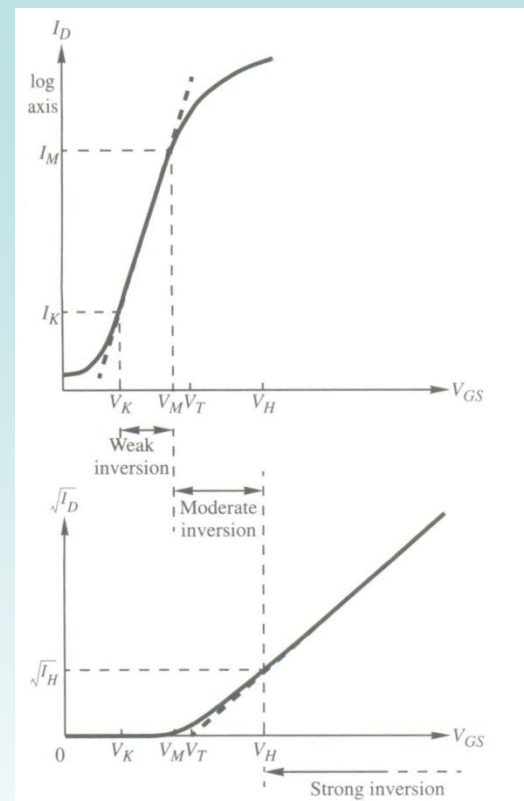


The triple-well nMOS transistor

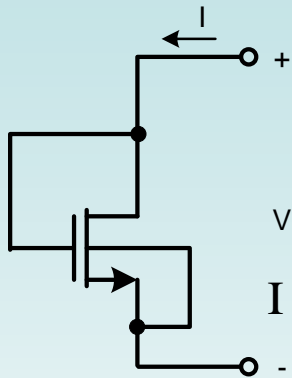
The MOS Transistor in Weak and Moderate Inversion



- In weak inversion, the transistor exhibits an exponential $I_D - V_{GS}$ characteristic.
- In moderate inversion, no simple expression for the I-V characteristic can be denoted.
- The limits of the three regions of inversion (V_K , V_M , V_H) are process-dependent, closed formulae exist but are not handy.
- The lower limit (V_K , I_K) is the threshold where leakage currents are comparable to the drain current.



Το Τρανζίστορ ως Δίοδος



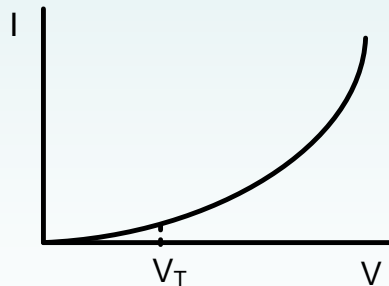
(α)

- Το MOS τρανζίστορ γίνεται στοιχείο δύο ακροδεκτών.
- $V_{GS} = V_{DS} \Rightarrow V_{DS} > V_{GS} - V_T$ άρα

το τρανζίστορ είναι ΠΑΝΤΑ στον κορεσμό.

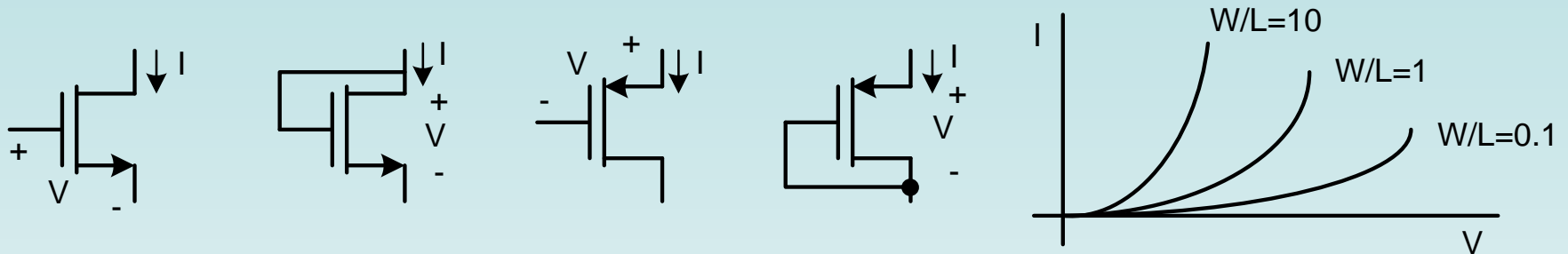
$$I = k' \frac{W}{L} (V - V_T)^2 \rightarrow \text{δίοδος με τετραγωνική}$$

$I - V$ χαρακτηριστική



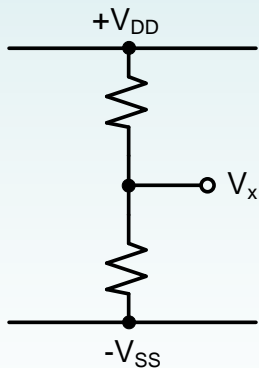
(β)

Μετατοπιστές τάσης (level shifters)

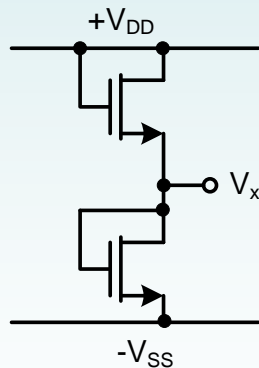


Διαιρέτες τάσης (voltage dividers)

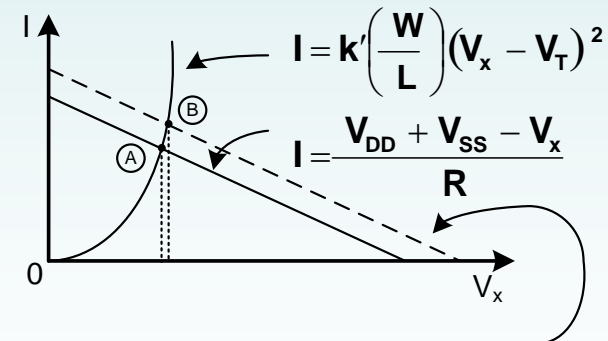
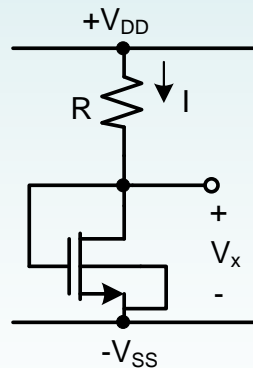
Με αντιστάσεις :



Με τρανζίστορ :

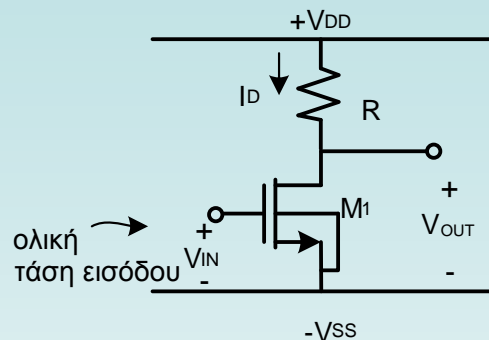


Μικτοί :



Αν αυξηθεί το $V_{DD} + V_{SS}$, η γραμμή φόρτου γίνεται έτσι.
Το σημείο λειτουργίας από Α γίνεται Β \rightarrow Τα V_x δεν αλλάζει πολύ

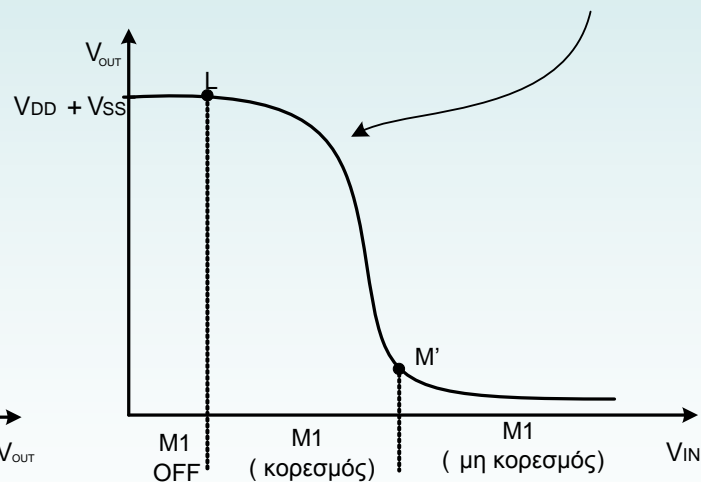
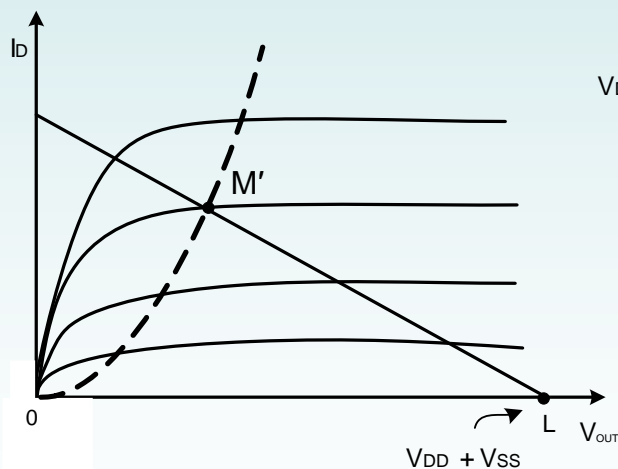
Βασικά Δομικά Στοιχεία Ενισχυτών – Αναστροφέας με Αντίσταση



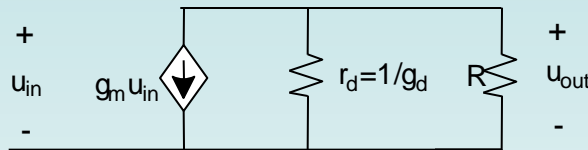
Στον κορεσμό :

$$\left. \begin{aligned} I_D &= k' \left(\frac{W}{L} \right)_1 (V_{IN} - V_{TO})^2 \\ V_{OUT} &= V_{DD} + V_{SS} - R I_D \end{aligned} \right\} \Rightarrow$$

$$\Rightarrow V_{OUT} = V_{DD} + V_{SS} - R k' \left(\frac{W}{L} \right)_1 (V_{IN} - V_{TO})^2$$

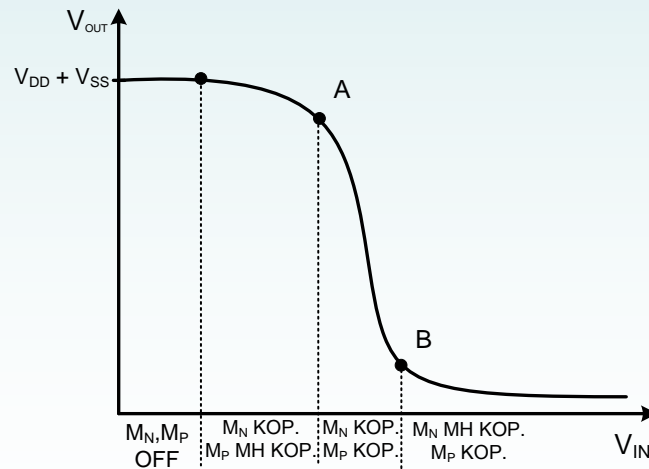
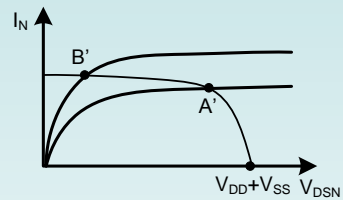
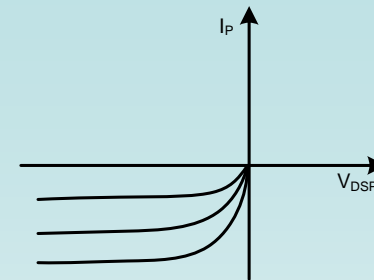
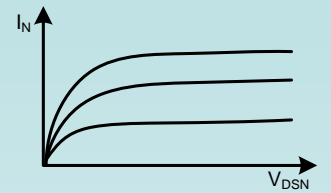
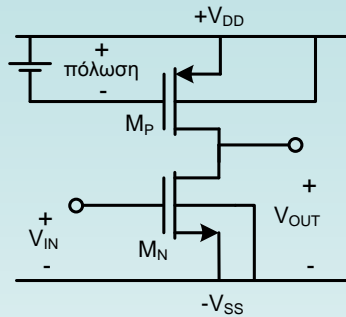


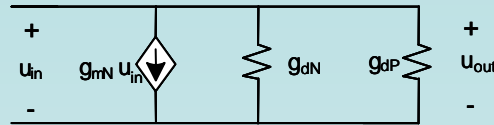
ΙΚΑΣ (σε χαμηλές συχνότητες) :



$$A_o = \frac{u_{out}}{u_{in}} = -\frac{(g_m u_{in})(r_d // R)}{u_{in}} = -g_m (r_d // R)$$

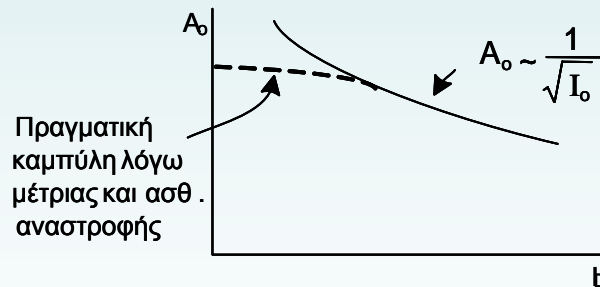
Για μεγάλη ενίσχυση χρειάζεται μεγάλο R , άρα μεγάλο εμβαδόν στο Ο.Κ. Μια καλύτερη λύση δίνεται παρακάτω.





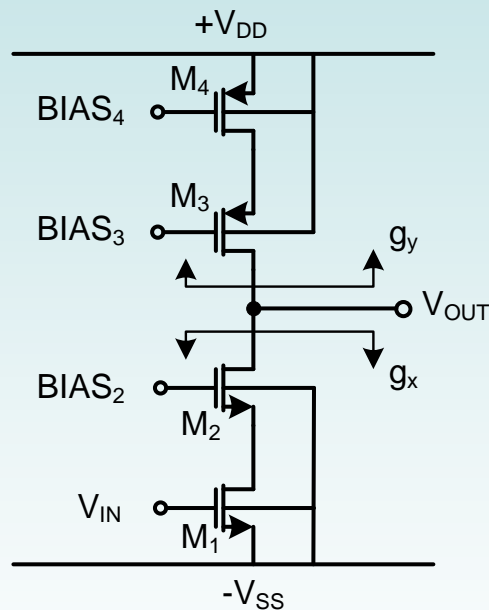
$$A_o \approx -\frac{g_{mN}}{g_{dN} + g_{dP}} \approx -\frac{2\sqrt{k'_N \left(\frac{W}{L}\right)_N I_D}}{\frac{I_D}{V_{AN}} + \frac{I_D}{V_{AP}}} = -\frac{2\sqrt{k'_N \left(\frac{W}{L}\right)_N}}{\frac{1}{V_{AN}} + \frac{1}{V_{AP}}} \frac{1}{\sqrt{I_D}}$$

Για μεγάλο A_o , υποθ. σταθερό I_D και σταθερό $(W/L)_N$, χρειάζονται μεγάλα V_{AN} , V_{AP} , άρα μεγάλα L . Επίσης, για σταθερά W και L , $A_o \sim \frac{1}{\sqrt{I_D}}$.



Για μεγάλο A_o , χρειάζεται λοιπόν μικρό I_D άρα, για σταθερά W και L , χρειάζεται μικρό $V_{GS} - V_T$.

Για περισσότερη ενίσχυση, η αγωγιμότητα φορτίου πρέπει να είναι μικρότερη από $g_{dN} + g_{dP}$. Χρησιμοποιούμε ένα στάδιο cascode :

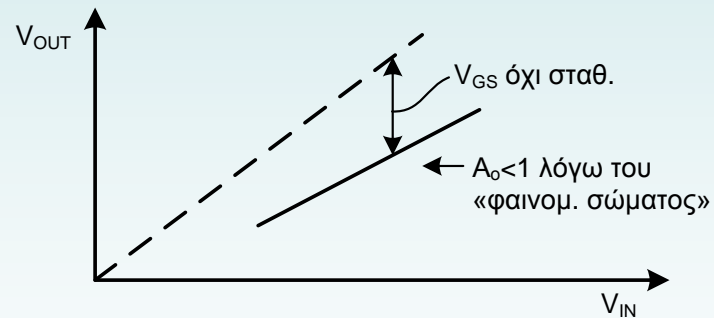
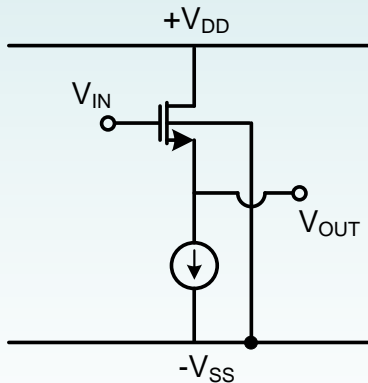
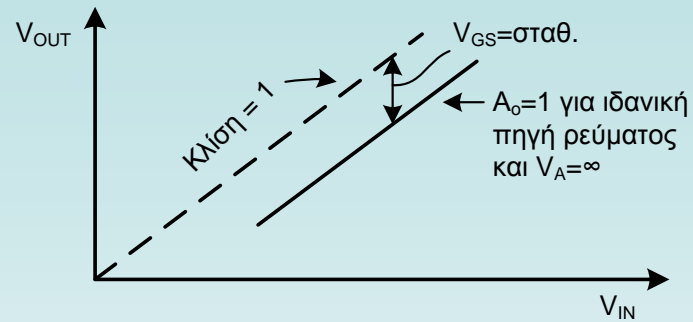
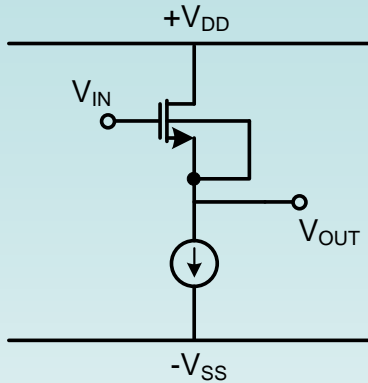


$$g_x = \frac{g_{d1}}{\left(\frac{g_{m2}}{g_{d2}} \right)} \text{ και } g_y = \frac{g_{d4}}{\left(\frac{g_{m3}}{g_{d3}} \right)}$$

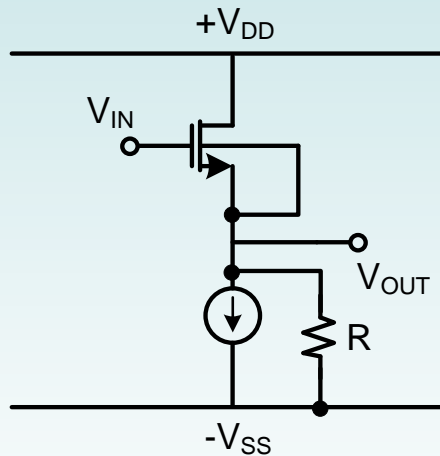
$$A_o = -\frac{g_{m1}}{g_x + g_y}$$

Με κοινό σώμα για τα M_3, M_4 μπορούμε να χρησιμοποιήσουμε κοινό πηγάδι.

Ακόλουθος Πηγής (Source Follower)



Υπολογισμός κέρδους με ΙΚΑΣ



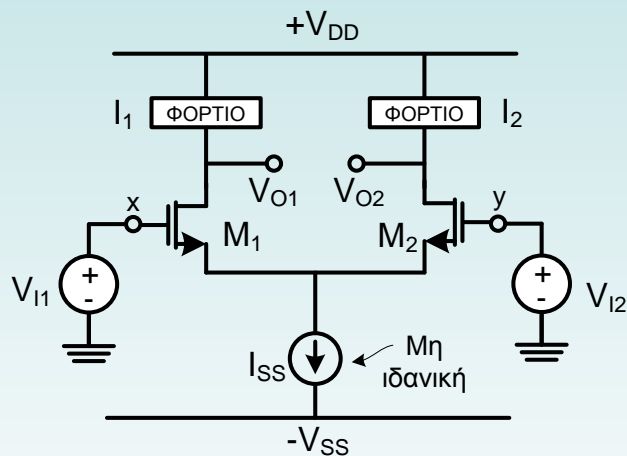
R =εσωτ. αντίσταση πηγής ρεύματος

$$A_o = \frac{g_m}{g_m + g_d + 1/R}$$

Αγνοούμε φαιν. Early και φαιν. σώματος

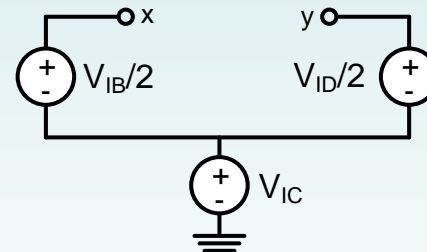
Differential Mode (DM)

Common Mode (CM)



$$V_{ID} \equiv V_{I1} - V_{I2}$$

$$V_{IC} \equiv \frac{V_{I1} + V_{I2}}{2}$$



$$V_{OD} \equiv V_{O1} - V_{O2}$$

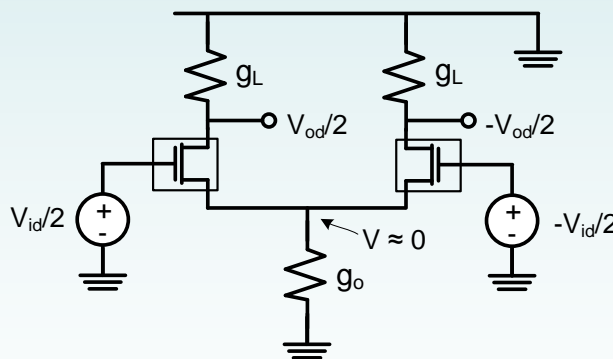
$$V_{OC} \equiv \frac{V_{O1} + V_{O2}}{2}$$

Κέρδος διαφ. σήματος $A_{dm} = \frac{V_{od}}{V_{id}}$

Κέρδος κοινού σήματος $A_{cm} = \frac{V_{oc}}{V_{ic}}$

Λόγος απόρριψης κοινού σήματος (CMRR) = $\frac{A_{dm}}{A_{cm}}$

Για την εύρεση του A_{dm} :

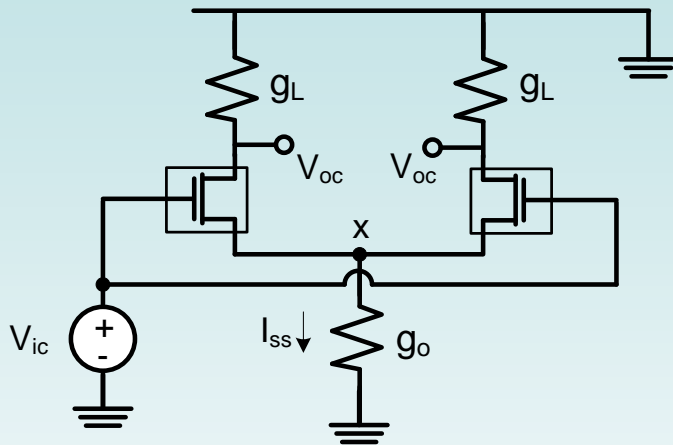


$$i = g_m \frac{V_{id}}{2} \Rightarrow$$

$$\frac{V_{od}}{2} = -\left(g_m \frac{V_{id}}{2}\right)\left(\frac{1}{g_L}\right)$$

$$A_{dm} = -\frac{g_m}{g_L}$$

Για την εύρεση του A_{cm} :



Υποθ. $g_o \ll g_m$

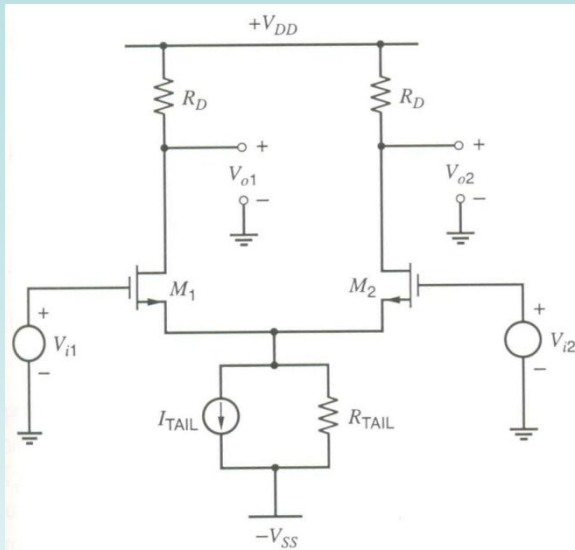
Δείτε το σαν ακολουθητή πηγής. $V_x \approx V_{ic}$

$$\Rightarrow i_{ss} = g_o V_x \approx g_o V_{ic}$$

$$V_{oc} = -\left(\frac{i_{ss}}{2}\right)\left(\frac{1}{g_L}\right) = -\frac{g_o V_{ic}}{2g_o}$$

$$A_{cm} \approx -\frac{g_o}{2g_L}$$

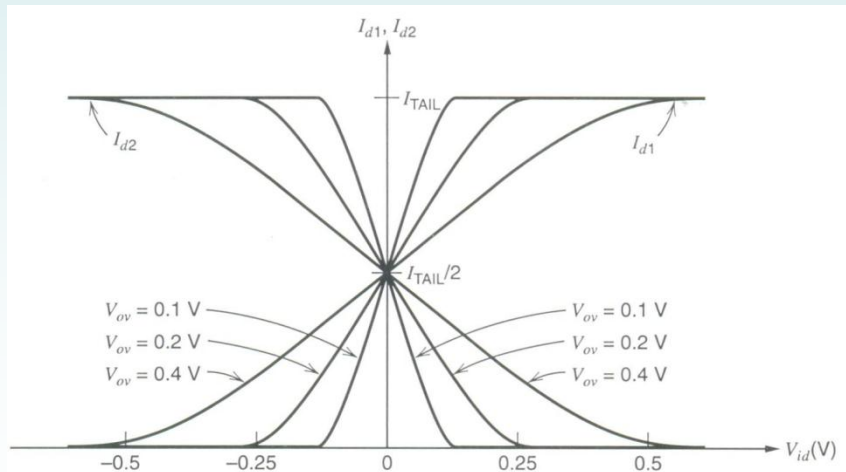
Το Διαφορικό Ζεύγος – Ανάλυση Μεγάλου Σήματος



Από KVL : $V_{i1} - V_{gs1} + V_{gs2} - V_{i2} = 0$

$$V_{gs} = V_T + \sqrt{\frac{2I_d}{k'(W/L)}}$$

άρα $V_{id} = V_{i1} - V_{i2} = \frac{\sqrt{I_{d1}} - \sqrt{I_{d2}}}{\sqrt{\frac{k' W}{2 L}}}$



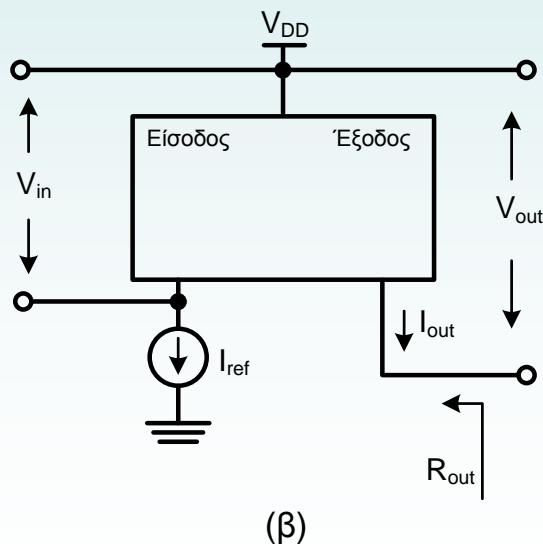
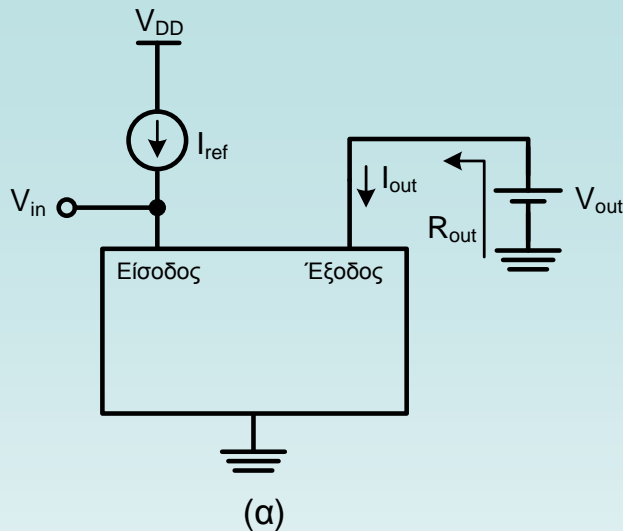
$$I_{d1} + I_{d2} = I_{TAIL}$$

ΟΠΟΤΕ

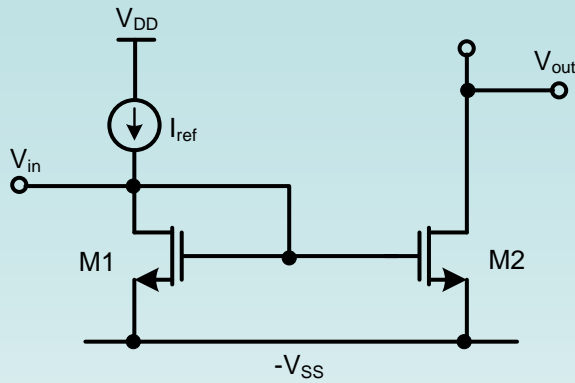
ΑΝΤΙΚΑΘΙΣΤΩΝΤΑΣ :

$$I_{d1} = \frac{I_{TAIL}}{2} + \frac{k' W}{4 L} V_{id} \sqrt{\frac{4I_{TAIL}}{k'(W/L)} - V_{id}^2}$$

$$V_{id} \leq \sqrt{2} \left(\sqrt{\frac{2I_{d1}}{k'(W/L)}} \right) \bigg|_{V_{id}=0} = \sqrt{2} V_{ov} \big|_{V_{id}=0}$$



- Οι καθρέφτες ρεύματος χρησιμοποιούνται για τη δημιουργία πόλωσης από ένα ρεύμα αναφοράς.
- Το κέρδος ρεύματος του καθρέφτη καθορίζεται από τις γεωμετρικές διαστάσεις των τρανζίστορ.
- Ιδανικά το κέρδος ρεύματος είναι ανεξάρτητο από τη συχνότητα.
- Ιδανικά το ρεύμα εξόδου είναι ανεξάρτητο της τάσης εξόδου (ιδανική πηγή ρεύματος).
- ΜΗ ΙΔΑΝΙΚΟΤΗΤΕΣ
 - Εξάρτηση του κέρδους ρεύματος από τη συχνότητα.
 - Εξάρτηση του ρεύματος εξόδου από την τάση (πεπερασμένη αντίσταση εξόδου).
 - Σφάλμα κέρδους (συστηματικό/τυχαίο)



(α)

- $V_{GS2} = V_{GS1}$

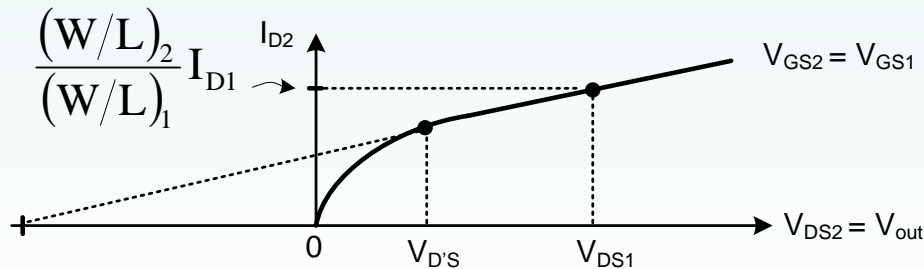
- $V_{GS2} = V_T + \sqrt{\frac{2I_{D2}}{k'(W/L)_2}} = V_{GS1} = V_T + \sqrt{\frac{2I_{D1}}{k'(W/L)_1}}$

υποθέτοντας $g_d \rightarrow 0$ (αγνοούμε φαινόμενο Early)

- Έτσι : $I_{D2} = \frac{(W/L)_2}{(W/L)_1} I_{D1}$

$$\frac{(W/L)_2}{(W/L)_1} = \text{λόγος καθρέπismi ού}$$

• Ένταξη φαινομένου Early στον καθρέφτη ρεύματος



(β)

$$I_{D2} = \frac{(W/L)_2}{(W/L)_1} I_{D1} \left(1 + \frac{V_{DS2} - V_{DS1}}{V_A} \right)$$

- Το συστηματικό σφάλμα ορίζεται ως $E = \frac{V_{DS2} - V_{DS1}}{V_A}$
- Άρα η αλλαγή στο ρεύμα πόλωσης (I_{D2}) θα επηρεάσει τη V_{DS2} και κατά συνέπεια θα μεταβάλλει το συστηματικό σφάλμα E .
- Η επίδραση της τάσης εισόδου στο ρεύμα πόλωσης :

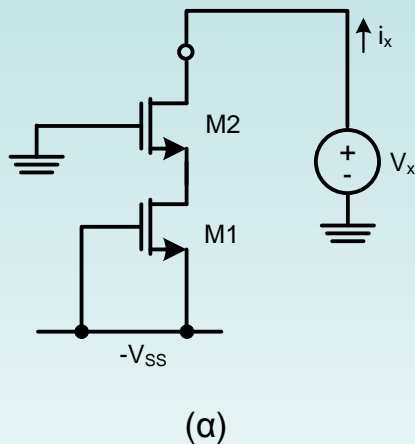
$$V_{in} = V_{GS1} = V_T + V_{od} \quad (\text{overdrive voltage})$$

$$V_{od} \sim \sqrt{I_D}$$

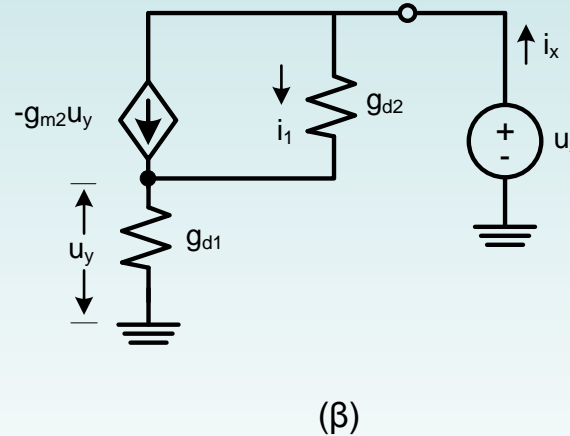
- Τυχαίο σφάλμα :

Οφείλεται σε μη ταίριασμα μεταξύ των τρανζίστορ M1 και M2 κατά τη διαδικασία κατασκευής του ολοκληρωμένου κυκλώματος

- Συνδεσμολογία cascode :

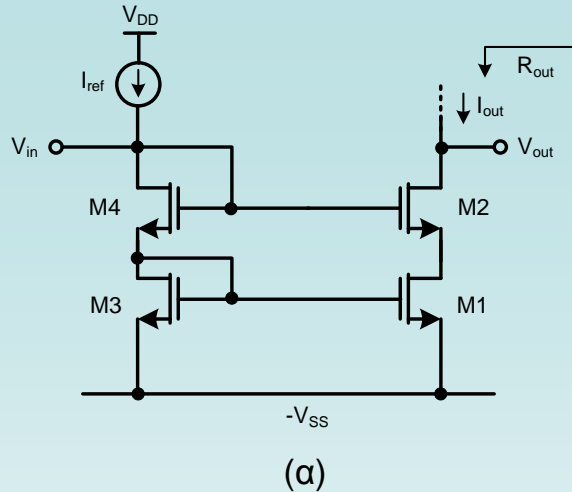


Υπολογισμοί αντίστασης εξόδου $r_{out} \equiv \frac{u_x}{i_x}$
ΙΚΑΣ



$$\frac{1}{r_{out}} = g_{out} = \frac{g_{d1}}{g_{m2} / g_{d2}}$$

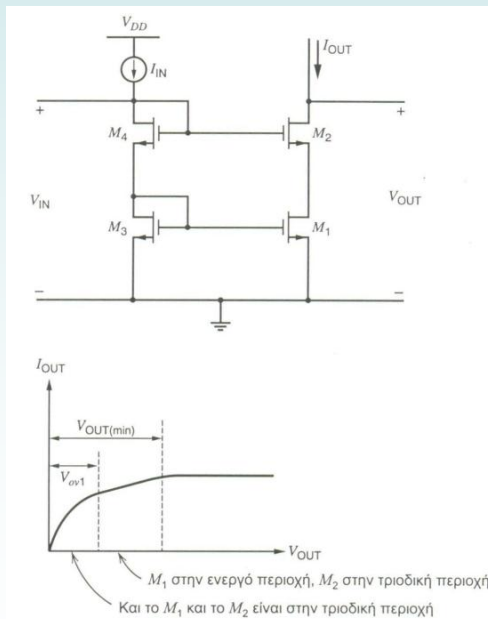
- Η αγωγιμότητα εξόδου της συνδεσμολογίας cascode (g_{out}) είναι πολύ μικρότερη αυτής του απλού τρανζίστορ (g_d).



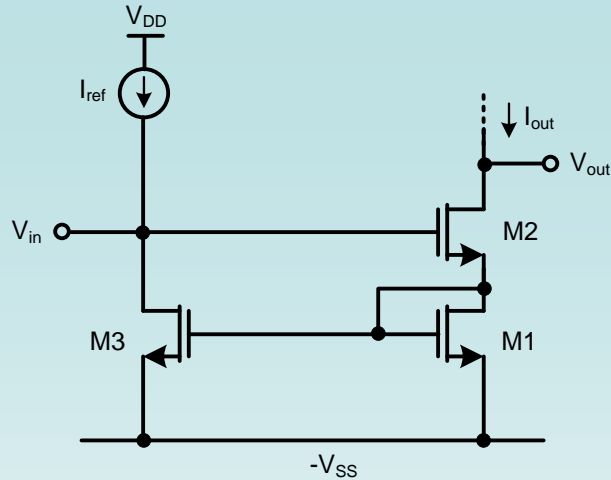
- Με βάση την προηγούμενη ανάλυση :

$$R_{out} = r_{d2} [1 + (g_{m2} + g_{mb2}) r_{d1}] + r_{d1}$$

[έχει ληφθεί υπόψη και το φαινόμενο σώματος]

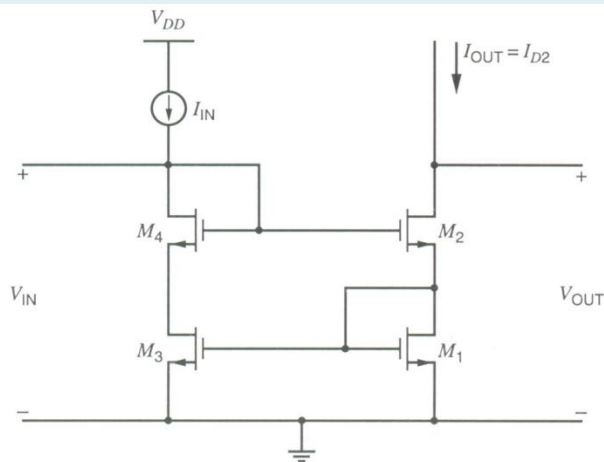


- Ο κασκοδικός καθρέφτης βοηθά να φτιαχτεί πηγή ρεύματος πιο κοντά στην ιδανική.
- Ακόμη μεγαλύτερη βελτίωση μπορεί να επιτευχθεί εάν χρησιμοποιηθεί διπλός κασκοδικός καθρέφτης.
- Μειονέκτημα είναι η δυσκολία πόλωσης των κυκλωμάτων όπου χρησιμοποιούνται κασκοδικοί καθρέφτες ρεύματος – ιδιαίτερα σε χαμηλές τάσεις τροφοδοσίας.



(α)

- Μηχανισμός αρνητικής ανάδρασης επιτυγχάνει τη σταθερότητα του ρεύματος εξόδου :
 - Υποθέτουμε ότι το I_{out} αυξάνεται.
 - V_{GM1} αυξάνεται.
 - V_{GM3} αυξάνεται.
 - Αναγκαστικά V_{DM3} μειώνεται διότι I_{ref} σταθερό
 - Άρα V_{GM2} μειώνεται και I_{out} μειώνεται.



(β)

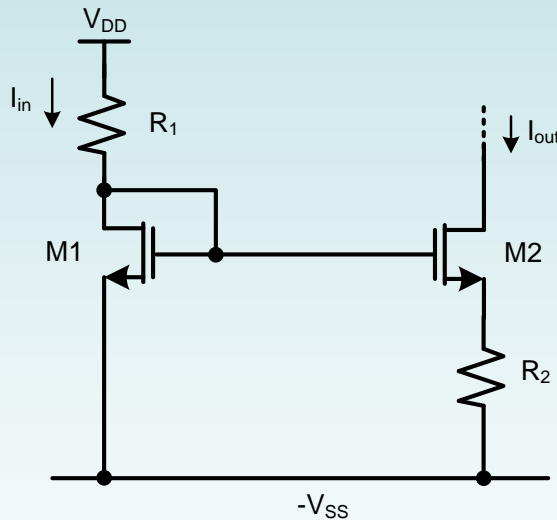
- Στο διπλανό σχήμα φαίνεται μια βελτιωμένη έκδοση του καθρέφτη ρεύματος Wilson.

- Το συστηματικό σφάλμα κέρδους του απλού καθρέφτη Wilson δίνεται από τη σχέση :

$$E = \frac{V_{DS1} - V_{DS3}}{V_A} = -\frac{V_{GS2}}{V_A}$$

- Το τρανζίστορ M4 του βελτιωμένου καθρέφτη Wilson έρχεται να εξισώσει τις τάσεις V_{DS} και έτσι να ελαχιστοποιήσει το συστηματικό σφάλμα.

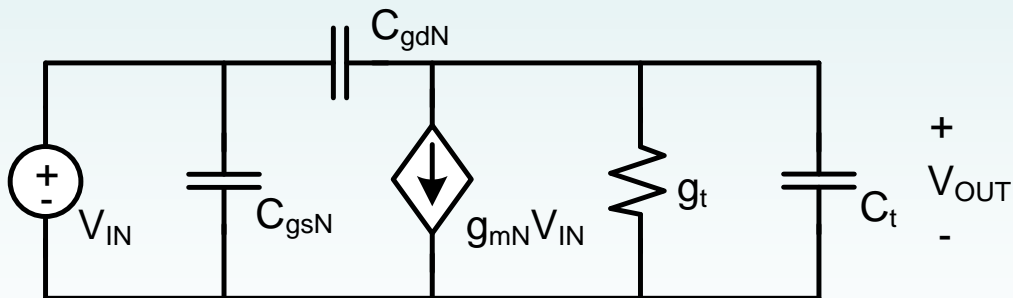
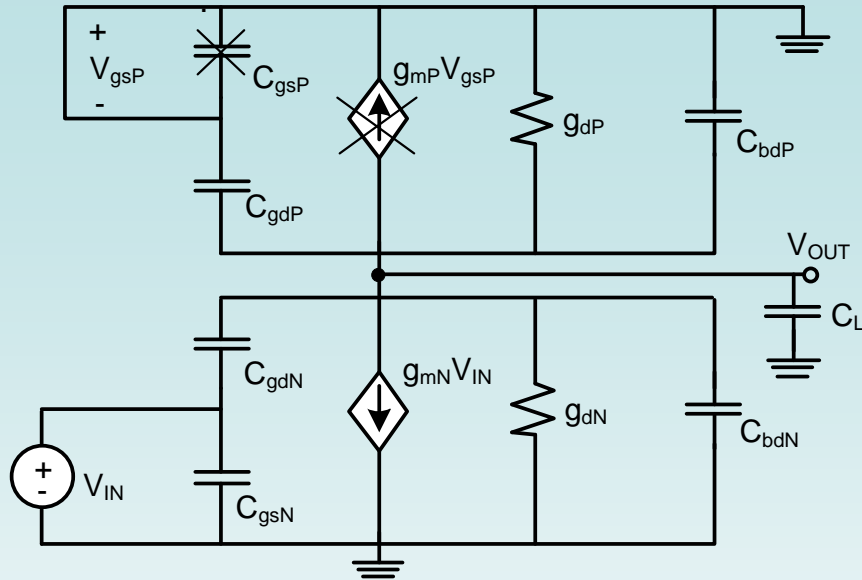
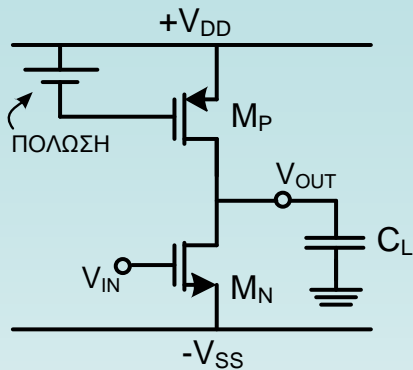
- Εάν χρειάζονται μικρά ρεύματα πόλωσης σε ένα κύκλωμα, τότε οι προαναφερθείσες συνδεσμολογίες καθρεφτών δεν ενδείκνυνται εάν θέλουμε χαμηλή κατανάλωση και περιορισμό του εμβαδού στην επιφάνεια του πυριτίου.
- Στην περίπτωση αυτή χρησιμοποιείται η πηγή ρεύματος Widlar του σχήματος.



- Επειδή το I_{out} εξαρτάται πολύ λιγότερο από το ρεύμα εισόδου και την τάση τροφοδοσίας γι' αυτό το κύκλωμα ονομάζεται πηγή ρεύματος και όχι καθρέφτης ρεύματος.
- Η ύπαρξη της αντίστασης R_2 δημιουργεί διαφορετική V_{GS} στο M2 από το M1 (κάτι που δεν ισχύει στους απλούς καθρέφτες). Έτσι το I_{out} μπορεί να είναι σημαντικά μικρότερο.

$$\sqrt{I_{out}} = \frac{-\sqrt{\frac{2}{k'(W/L)_2}} + \sqrt{\frac{2}{k'(W/L)_2} + 4R_2 V_{od1}}}{2R_2}$$

Απόκριση Συχνότητας - Αναστροφείας



$$g_t = g_{dN} + g_{dP}, \quad C_t = C_{bdP} + C_{bdN} + C_{gdP} + C_L$$

Μετατροπή κατά Norton :

$$V_{\text{OUT}} = -[(g_m - sC_{\text{gdN}})V_{\text{in}}] \frac{1}{g_t + s(C_t + C_{\text{gdN}})}$$

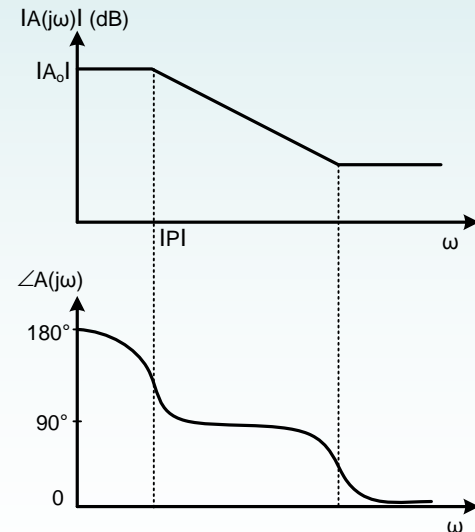
$$A(s) = \frac{V_{\text{OUT}}}{V_{\text{IN}}} = -\frac{g_m - sC_{\text{gdN}}}{g_t + s(C_t + C_{\text{gdN}})} = -\left(\frac{g_m}{g_t}\right) \frac{1 - s(C_{\text{gdN}}/g_m)}{1 + s\left(\frac{C_t + C_{\text{gdN}}}{g_t}\right)} = A_o \frac{1 - \frac{s}{z}}{1 - \frac{s}{p}}$$

$$A_o = -\frac{g_m}{g_t}$$

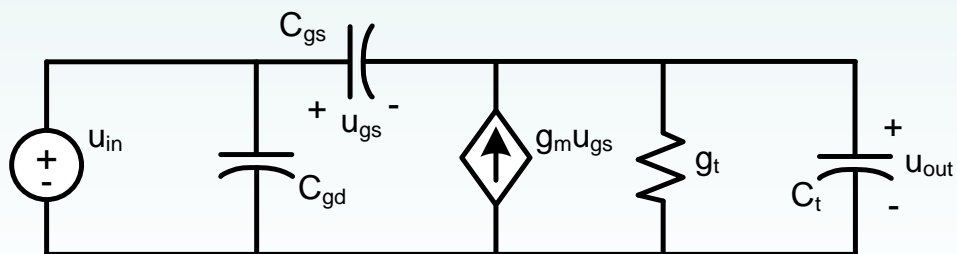
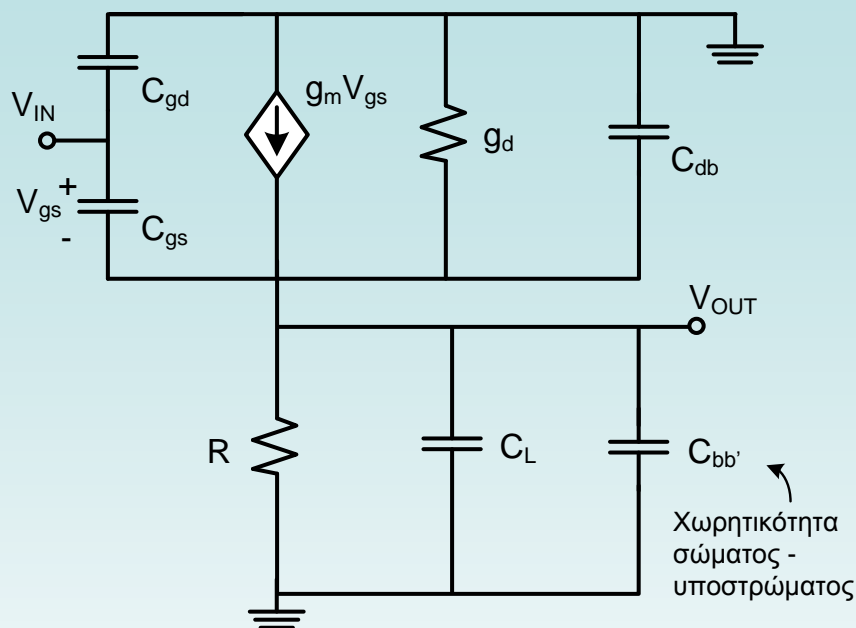
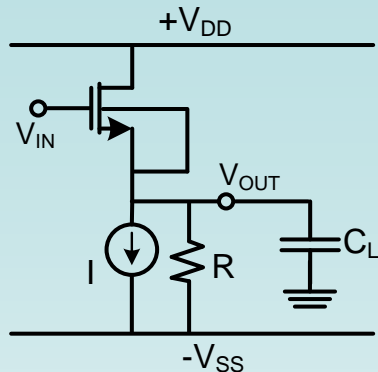
$$z = \frac{g_m}{C_{\text{gdN}}}$$

Μηδενικό στο θετικό ημιπίεδο!

$$p = -\frac{g_t}{C_t + C_{\text{gdN}}}$$



Απόκριση Συχνότητας – Ακόλουθος Πηγής

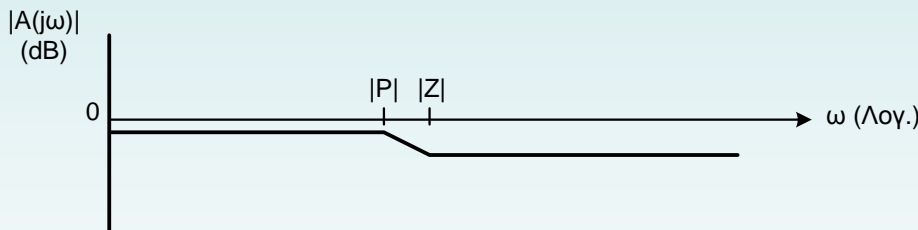


$$g_t = g_d + \frac{1}{R}$$

$$C_t = C_{bd} + C_L + C_{bb'}$$

$$A(s) = \frac{V_{OUT}}{V_{IN}} = A_o \left(\frac{1 - \frac{s}{z}}{1 - \frac{s}{p}} \right)$$

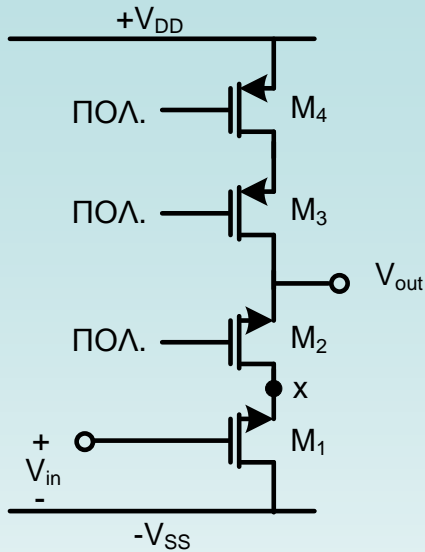
$$A_o = \frac{g_m}{g_m + g_t}, \quad z = -\frac{g_m}{C_{gs}}, \quad p = -\frac{g_m}{C_{gs} + C_t} \left(1 + \frac{g_t}{g_m} \right) \approx -\frac{g_m}{C_{gs} + C_t} \quad \alpha \nu \quad g_m \gg g_t$$



Στις χαμηλές συχνότητες, η χωρητικότητα εισόδου είναι : $C_{in} \approx C_{gd} + C_{gs}(1 - A_o) \approx C_{gd} \quad \alpha \nu \quad A_o \approx 1$

$$\text{Αγωγιμότητα εξόδου : } g_{out} = \frac{V_x}{I_x} = g_m + g_t \approx g_m, \quad \alpha \nu \quad g_m \gg g_t$$

Απόκριση Συχνότητας – Στάδιο Cascode



Ολική αγωγιμότητα στον κόμβο εξόδου :

$$g_{out} = g_v + g_w$$

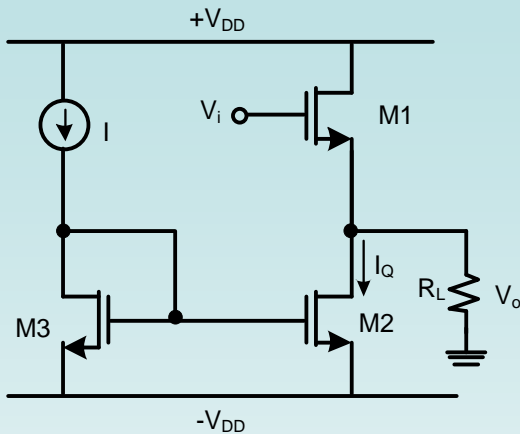
$$g_v = \frac{g_{d1}}{g_{m2}/g_{d2}}, \quad g_w = \frac{g_{d4}}{g_{m3}/g_{d3}}$$

Ολική χωρητικότητα στον κόμβο εξόδου :

$$C_t = C_{gd2} + C_{bd2} + C_{gd3} + C_{db3} + C_L$$

τυχόν
χωρητικότητα
φορτίου

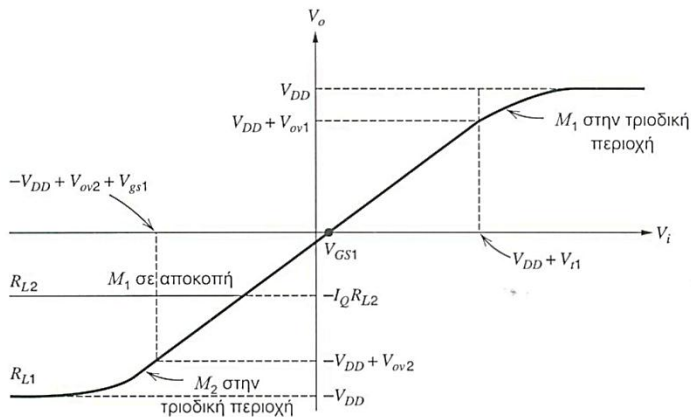
Βαθμίδες Εξόδου – Ο Ακόλουθος Πηγής



$$V_i = V_{gs1} + V_o = V_{ov1} + V_{T1} + V_o$$

$$V_i = V_o + V_{TO} + \gamma \left(\sqrt{2\phi_B + \underbrace{V_o + V_{DD}}_{V_{SB}}} - \sqrt{2\phi_B} \right) + \sqrt{\frac{2(I_Q + \frac{V_o}{R_L})}{k'(W/L)_1}}$$

$$V_i|_{V_o=0} = V_{TO} + \gamma(\sqrt{2\phi_B + V_{DD}} - \sqrt{2\phi_B}) + \sqrt{\frac{2I_Q}{k'(W/L)_1}}$$



$$\text{κλίση : } \frac{V_o}{V_i} = \frac{g_m R_L}{1 + (g_m + g_{mb}) R_L} \quad \text{για } R_L \rightarrow \infty$$

$$\frac{V_o}{V_i} = \frac{g_m}{g_m + g_{mb}} = \frac{1}{1 + x}$$

$$\text{όπου } x = 0.1 \div 0.3 \quad \text{άρα κλίση από } 0.7 \div 0.9$$

$$V_i = V_I + v_i = \sum_{n=0}^{\infty} \frac{f^{(n)}(V_o = V_o)(V_o - V_o)^n}{n!}$$

$$V_i = f(V_o) = V_o + V_{TO} + \gamma(\sqrt{V_o + V_{DD} + 2\phi_B} - \sqrt{2\phi_B}) + V_{ov1}$$

$$\text{ΟΠΟΤΕ} \quad f'(V_o) = 1 + \frac{\gamma}{2}(V_o + V_{DD} + 2\phi_B)^{-1/2}$$

$$f''(V_o) = -\frac{\gamma}{4}(V_o + V_{DD} + 2\phi_B)^{-3/2}$$

$$f'''(V_o) = \frac{3\gamma}{8}(V_o + V_{DD} + 2\phi_B)^{-5/2}$$

$$V_i = \sum_{n=0}^{\infty} b_n (v_o)^n \quad \text{όπου} \quad b_n = \frac{f^{(n)}(V_o = V_o)}{n!}$$

$$v_i = \sum_{n=1}^{\infty} b_n (v_o)^n$$

$$v_o = \sum_{n=1}^{\infty} a_n (v_i)^n = a_1 v_i + a_2 v_i^2 + a_3 v_i^3 + \dots$$

Αντικαθιστώντας έχουμε :

$$v_i = b_1(a_1 v_i + a_2 v_i^2 + a_3 v_i^3 + \dots) + b_2(a_1 v_i + a_2 v_i^2 + a_3 v_i^3 + \dots)^2 + \dots$$

Εξισώνοντας τους συντελεστές, βρίσκουμε :

$$1 = b_1 \alpha_1$$

$$0 = b_1 \alpha_2 + b_2 \alpha_1^2$$

...

ΟΠΟΤΕ $\alpha_2 = -\frac{b_2}{b_1^3}$

$$\alpha_1 = \frac{1}{b_1}$$

Αντικαθιστώντας τέλος τις τιμές για τα b_n έχουμε :

$$a_1 = \frac{1}{1 + \frac{\gamma}{2} (V_O + V_{DD} + 2\varphi_B)^{-1/2}}$$
$$a_2 = \frac{\frac{\gamma}{8} (V_O + V_{DD} + 2\varphi_B)^{-3/2}}{\left(1 + \frac{\gamma}{2} (V_O + V_{DD} + 2\varphi_B)^{-1/2}\right)^3}$$

Με βάση τα παραπάνω, υπολογίζεται η παραμόρφωση για ημιτονοειδές σήμα εισόδου $v_i = \hat{v}_i \sin \omega t$:

$$v_o = a_1 \hat{v}_i \sin \omega t + a_2 \hat{v}_i^2 \sin^2 \omega t + a_3 \hat{v}_i^3 \sin^3 \omega t + \dots =$$

$$a_1 \hat{v}_i \sin \omega t + a_2 \frac{\hat{v}_i^2}{2} (1 - \cos 2\omega t) + a_3 \frac{\hat{v}_i^3}{4} (3 \sin \omega t - \sin 3\omega t) + \dots$$

$$HD_2 = \frac{\gamma}{16} \frac{(V_O + V_{DD} + 2\varphi_B)^{-3/2}}{\left(1 + \frac{\gamma}{2} (V_O + V_{DD} + 2\varphi_B)^{-1/2}\right)^2}$$

γραμμική εξάρτηση από το πλάτος του σήματος εισόδου $HD_2 = \frac{a_2 \hat{v}_i^2}{2} \frac{1}{a_1 \hat{v}_i} = \frac{1}{2} \frac{a_2}{a_1} \hat{v}_i$