

Μικροελεγκτής Atmel ATmega328PB



Ε.Μ.Π. - ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧ. ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ
ΤΟΜΕΑΣ ΤΕΧΝΟΛΟΓΙΑΣ ΠΛΗΡΟΦΟΡΙΚΗΣ ΚΑΙ ΥΠΟΛΟΓΙΣΤΩΝ
ΕΡΓΑΣΤΗΡΙΟ ΜΙΚΡΟΎΠΟΛΟΓΙΣΤΩΝ ΚΑΙ ΨΗΦΙΑΚΩΝ ΣΥΣΤΗΜΑΤΩΝ

Περιγραφή μικροελεγκτή

- Ο μικροελεγκτής ATmega328PB είναι CMOS, 8-bit πολύ χαμηλής κατανάλωσης ισχύος, βασισμένος στην προηγμένη αρχιτεκτονική AVR® RISC.
- Εκτελώντας ισχυρές εντολές σε έναν μόνο κύκλο ρολογιού, επιτυγχάνει απόδοση κοντά στο 1MIPS ανά 1 MHz συχνότητας λειτουργίας.
- Επιτρέπει στους σχεδιαστές συστημάτων να επιτύχουν βέλτιστη εξισορρόπηση της λειτουργίας της συσκευής μεταξύ κατανάλωσης ισχύος και ταχύτητας επεξεργασίας.

Χαρακτηριστικά λειτουργίας

- Υψηλή απόδοση, χαμηλή κατανάλωση AVR® 8-bit μικροελεγκτής
- 131 ισχυρές εντολές, οι περισσότερες εκτελούνται σε έναν κύκλο ρολογιού.
- 32 x 8 γενικούς καταχωρητές εργασίας.
- Λειτουργία μέχρι 20 MIPS στα 20MHz.
- Ενσωματωμένος πολλαπλασιαστής 2 κύκλων ρολογιού.
- 32KB ενσωματωμένη μνήμη προγράμματος Flash.
- 1KB ενσωματωμένη μνήμη EEPROM
- 2KB ενσωματωμένη μνήμη SRAM
- Κλείδωμα μνήμης προγράμματος για ασφάλεια του λογισμικού.
- Δύο χρονομετρητές(Timer/Counter) 8-bit με ξεχωριστή διάταξη υποδιαίρεσης του χρονισμού τους και λειτουργίες σύγκρισης(Compare).
- Τρεις χρονομετρητές(Timer/Counter) 16- bit με ξεχωριστή διάταξη υποδιαίρεσης του χρονισμού τους και λειτουργίες σύγκρισης(Compare) και σύλληψης(Capture)
- Χρονιστής πραγματικού χρόνου(Real Time) με ξεχωριστό ταλαντωτή.
- 10 κανάλια PWM

Χαρακτηριστικά λειτουργίας

- 8-κάναλος ADC 10-bit.
- Δύο προγραμματιζόμενοι μονάδες σειριακής επικοινωνίας (USART).
- Δύο σειριακές διεπαφές SPI (Master/Slave)
- Δύο σειριακές διεπαφές τύπου I²C .
- Προγραμματιζόμενος χρονομετρητής επιτήρησης(Watchdog timer),
- Ενσωματωμένος αναλογικός συγκριτής
- Διακοπή και αφύπνιση σε αλλαγές των ακροδεκτών εισόδου.
- Εσωτερικός ταλαντωτής 8 MHz (βαθμονομημένος).
- Πηγές εξωτερικών και εσωτερικών διακοπών.
- Έξι καταστάσεις ύπνου (sleep mode): Αδράνεια(Idle), Μείωση θορύβου ADC(ADC Noise Reduction), Εξοικονόμηση ισχύος(Power-save), Τερματισμός ισχύος(Power-down), Αναμονή(Standby) και εκτεταμένη αναμονή(Extended Standby).
- 27 προγραμματιζόμενοι ακροδέκτες εισόδου/εξόδου (I/O).
- Τάση λειτουργίας: 1.8 – 5.5V.
- Θερμοκρασία λειτουργίας: -40°C έως 105°C.

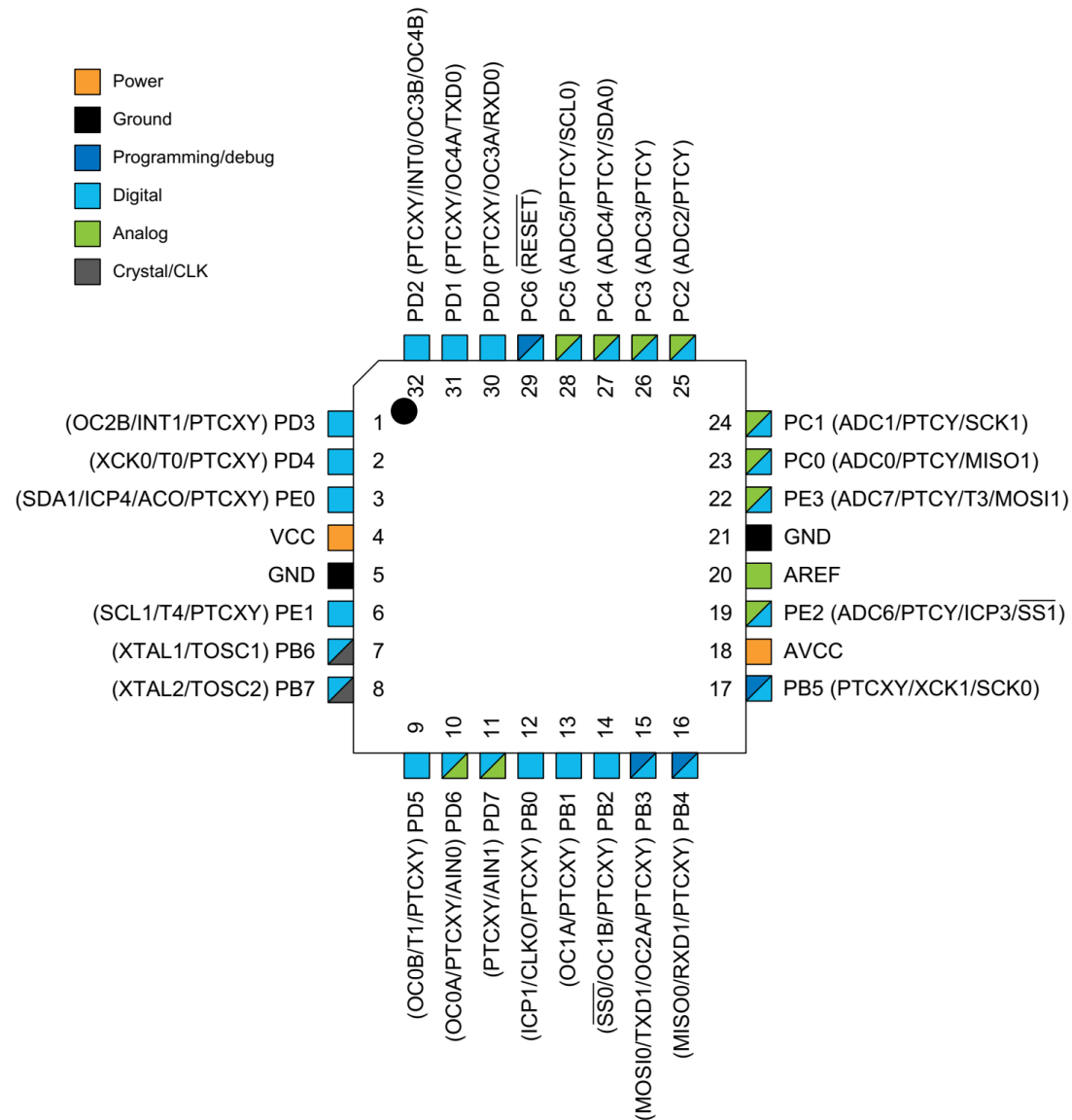
Τάση τροφοδοσίας

Συχνότητα λειτουργίας	Τάση τροφοδοσίας
0 – 4MHz	1.8–5.5V
0 – 10MHz	2.7–5.5V
0 – 20MHz	4.5–5.5V

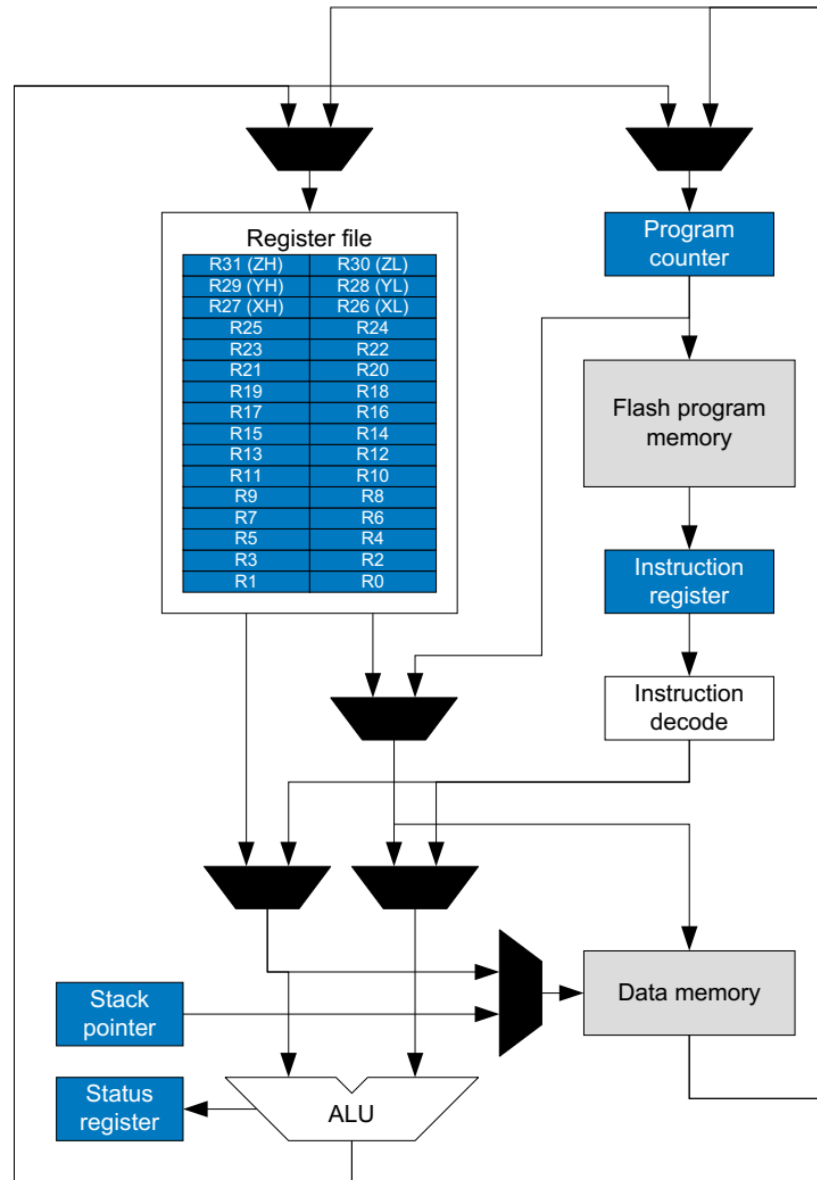
Κατανάλωση Ισχύος

Κατάσταση λειτουργίας	Κατανάλωση ρεύματος
Ενεργή λειτουργία	0.24mA
Τερματισμός ισχύος	0.2μA
Εξοικονόμηση ισχύος	1.3μA (συμπεριλαμβανομένου RTC 32kHz)

Ακροδέκτες εισόδου/εξόδου



Αρχιτεκτονική μικροελεγκτών AVR



Καταχωρητές γενικής χρήσης

- Ο ATmega328PB έχει 32 καταχωρητές γενικής χρήσης R0 – R31.
- Βρίσκονται στις πρώτες 32 θέσεις της μνήμης δεδομένων(SRAM).
- Οι περισσότερες εντολές έχουν άμεση πρόσβαση στους καταχωρητές γενικής χρήσης και οι περισσότερες από αυτές εκτελούνται σε έναν μόνο κύκλο ρολογιού

Καταχωρητής Κατάστασης (SREG)

Bit	7	6	5	4	3	2	1	0
	I	T	H	S	V	N	Z	C
Access	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	0	0	0	0	0	0	0	0

- Ο καταχωρητής κατάστασης περιέχει πληροφορίες σχετικά με το αποτέλεσμα της πιο πρόσφατα εκτελεσμένης αριθμητικής εντολής.
- Ο καταχωρητής ενημερώνεται μετά από κάθε πράξη της αριθμητικής λογικής μονάδας (ALU), όπως περιγράφεται στο εγχειρίδιο εντολών.
- Ο SREG δεν αποθηκεύεται αυτόματα κατά την είσοδο σε ρουτίνα εξυπηρέτησης διακοπής (interrupt), ούτε επαναφέρεται αυτόματα κατά την επιστροφή από αυτήν. Αυτό πρέπει να το χειριστεί το λογισμικό.

Σημαίες(flag) του SREG

- **I:** Γενική Ενεργοποίηση Διακοπών (Global Interrupt Enable). Το bit I πρέπει να είναι ρυθμισμένο (σε '1') για να επιτραπεί η λειτουργία των διακοπών. Ο επιμέρους έλεγχος για κάθε διακοπή γίνεται σε ξεχωριστά καταχωρητές. Το bit I μηδενίζεται από το υλικό μετά από την εκτέλεση μιας διακοπής και επανατίθεται από την εντολή RETI. Το bit I μπορεί επίσης να τεθεί ή να καθαριστεί από το πρόγραμμα μέσω των εντολών SEI και CLI.
- **T:** Bit Αντιγραφής (Copy Storage). Οι εντολές αντιγραφής bit BLD (Bit Load) και BST (Bit Store) χρησιμοποιούν το bit T ως πηγή ή προορισμό. Ένα bit από κάποιον καταχωρητή μπορεί να μεταφερθεί στο T με την εντολή BST, και αντίστροφα, ένα bit από το T μπορεί να αντιγραφεί σε καταχωρητή με την εντολή BLD.
- **H:** Σημαία μερικού κρατούμενου (Half Carry Flag). Η σημαία H υποδεικνύει ότι υπήρξε μεταφορά (carry) από τη χαμηλή τετράδα bit στην υψηλή τετράδα bit, κατά τη διάρκεια ορισμένων αριθμητικών πράξεων. Είναι χρήσιμη σε αριθμητική BCD (δεκαδικός δυαδικός κώδικας).

Σημαίες(flag) του SREG

- **S:** Σημαία Πρόσημου (Sign Flag). Η σημαία S ισούται με την αποκλειστική διάζευξη (XOR) της αρνητικής σημαίας N και της σημαίας υπερχείλισης $S = N \oplus V$.
- **V:** Σημαία υπερχείλισης(Overflow Flag), σε αριθμητική συμπληρώματος ως προς δύο.
- **N:** Αρνητική σημαία (Negative Flag). Η σημαία N υποδεικνύει ότι το αποτέλεσμα μιας αριθμητικής ή λογικής πράξης είναι αρνητικό.
- **Z:** Σημαία μηδενικού (Zero Flag). Η σημαία Z ενεργοποιείται όταν το αποτέλεσμα μιας αριθμητικής ή λογικής πράξης είναι μηδέν.
- **C:** Σημαία κρατούμενου(Carry Flag). Η σημαία C υποδεικνύει μεταφορά (carry) σε αριθμητικές ή λογικές πράξεις.

Καταχωρητές δείκτες

- ATmega328PB διαθέτει τρεις 16-bit καταχωρητές δείκτες X, Y και Z για έμμεση προσπέλαση του χώρου δεδομένων.
- Οι καταχωρητές αυτοί σχηματίζονται από το συνδυασμό των καταχωρητών γενικής χρήσης R26 έως R31



Δείκτης Στοίβας (SPH:SPL)

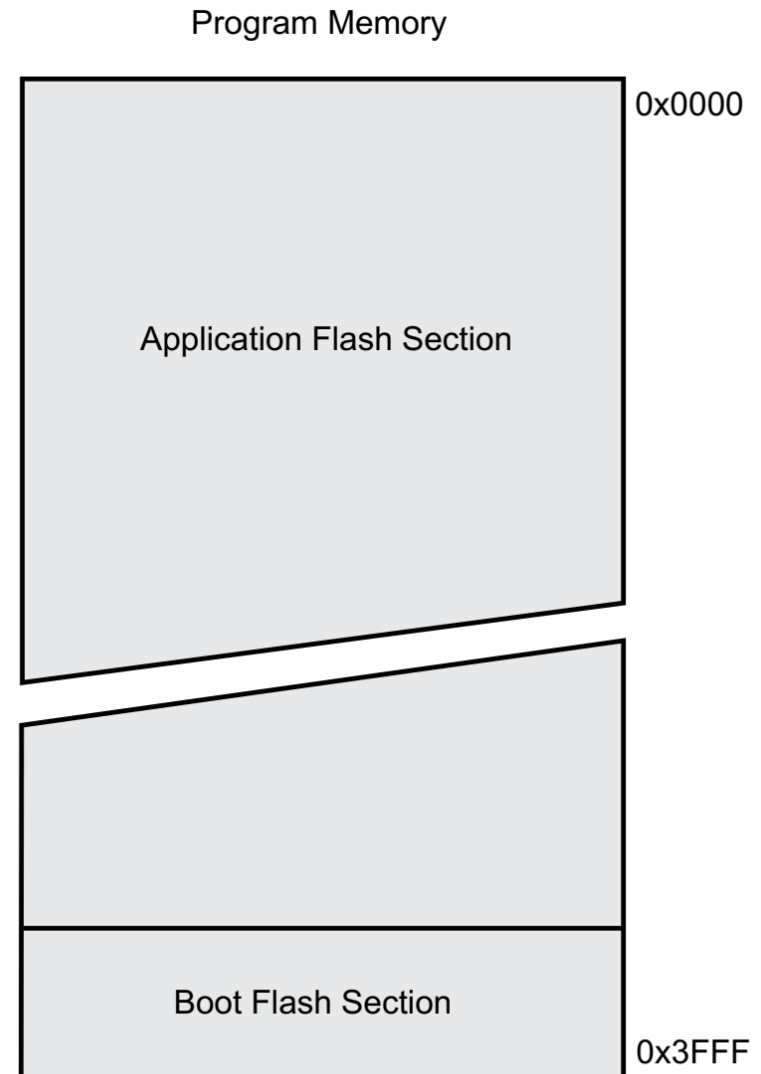
- Η Στοίβα (Stack) αυξάνεται από υψηλότερες προς χαμηλότερες θέσεις μνήμης.
- Ο καταχωρητής δείκτη στοίβας (Stack Pointer) δείχνει στην κορυφή της Στοίβας και η αρχική του τιμή ορίζεται ως η τελευταία διεύθυνση της εσωτερικής SRAM.
- SPH–SPL (Διεύθυνση: 0x5E–0x5D)

Bit	15	14	13	12	11	10	9	8
					SP11	SP10	SP9	SP8
Access	R	R	R	R	RW	RW	RW	RW
Reset	0	0	0	0	1	0	0	0

Bit	7	6	5	4	3	2	1	0
	SP7	SP6	SP5	SP4	SP3	SP2	SP1	SP0
Access	RW	RW	RW	RW	RW	RW	RW	RW
Reset	1	1	1	1	1	1	1	1

Μνήμη προγράμματος Flash

- Ο ATmega328PB περιέχει ενσωματωμένη μνήμη Flash 32Kbyte για την αποθήκευση του κώδικα η οποία είναι επαναπρογραμματιζόμενη.
- Δεδομένου ότι όλες οι εντολές AVR είναι 16 ή 32 bit, η μνήμη Flash είναι οργανωμένη ως 16K x 16 και ο μετρητής προγράμματος (PC) είναι 14 bit.
- Οι πίνακες σταθερών μπορούν να εκχωρηθούν σε ολόκληρο τον χώρο διευθύνσεων μνήμης προγράμματος και μπορούν να προσπελαστούν με χρήση της εντολής LPM(Load Program Memory).



Μνήμη Δεδομένων SRAM

IN/OUT

Load/Store

0x0000 – 0x001F

32 registers

0x0000 – 0x001F

64 I/O registers

0x0020 – 0x005F

160 Ext I/O registers

0x0060 – 0x00FF

**Internal SRAM
(2048x8)**

0x0100

0x08FF

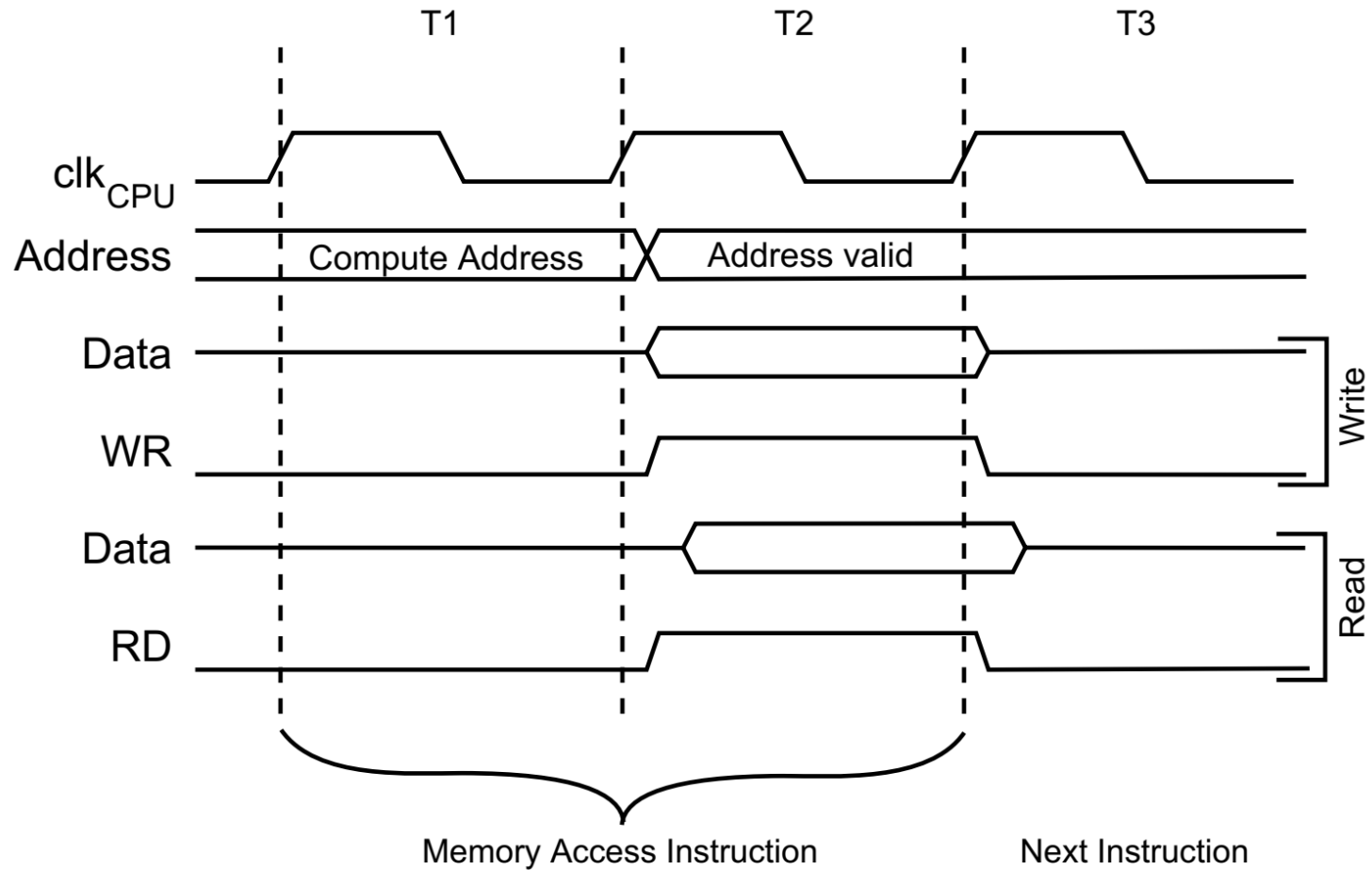
Μνήμη Δεδομένων SRAM

- οι πρώτες 32 θέσεις της μνήμη δεδομένων διατίθενται για τους 32 καταχωρητές γενικής χρήσης (R0 – R31).
- Στις επόμενες 64 θέσεις βρίσκονται οι 64 καταχωρητές εισόδου/εξόδου(I/O Registers)
- Στις επόμενες 160 θέσεις μνήμης υπάρχει η εκτεταμένη ομάδα καταχωρητών εισόδου/εξόδου(Extended I/O Registers).
- Οι επόμενες 2K θέσεις αντιστοιχούν στην εσωτερική μνήμη δεδομένων SRAM.

Προσπέλαση μνήμης δεδομένων

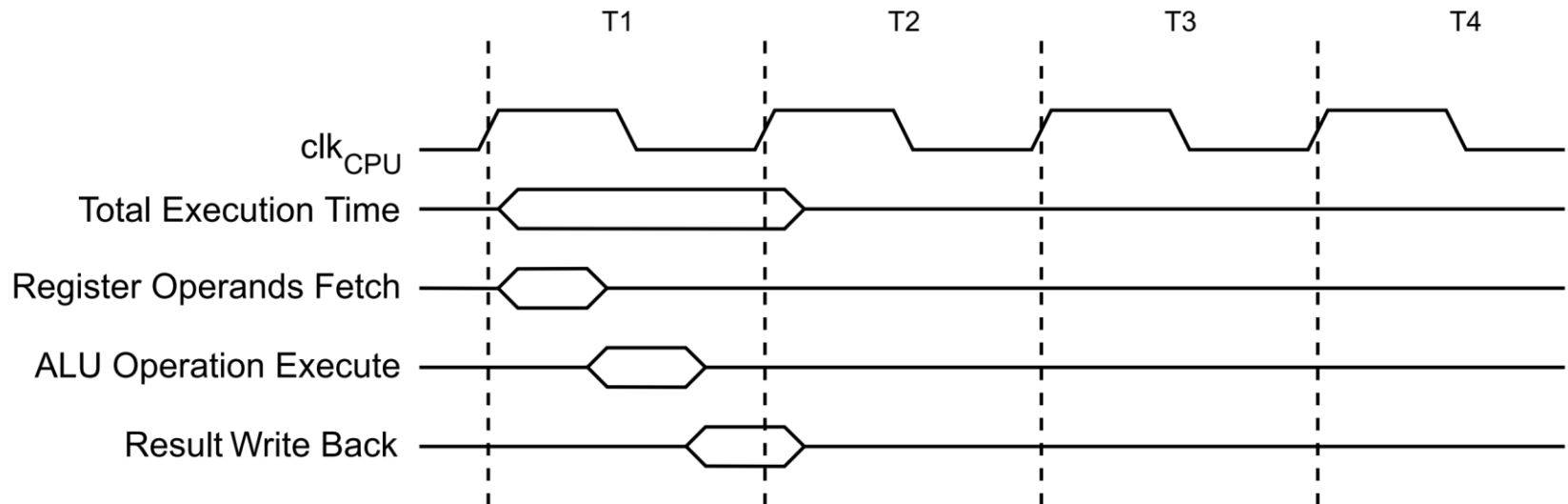
- Άμεση (Direct). Η άμεση προσπέλαση καλύπτει ολόκληρο τον χώρο δεδομένων.
- Έμμεση (Indirect). Οι καταχωρητές R26 έως R31 λειτουργούν ως δείκτες έμμεσης προσπέλασης.
- Έμμεση με προ-μείωση (Indirect with Pre-decrement). Οι δείκτες διευθύνσεων X, Y και Z μειώνονται πριν από την προσπέλαση.
- Έμμεση με μετέπειτα αύξηση (Indirect with Post-increment). Οι δείκτες διευθύνσεων X, Y και Z αυξάνονται μετά την προσπέλαση.
- Έμμεση με μετατόπιση (Indirect with Displacement). Προσπελαύνει τη βασική διεύθυνση που ορίζεται από τον καταχωρητή Y ή Z ενώ ταυτόχρονα μπορεί να οριστεί και μια μετατόπιση μέχρι και 63 θέσεων σε σχέση με τη βασική διεύθυνση.

Χρονισμός της μνήμης RAM



Λειτουργία αριθμητικής και λογικής μονάδας

Μέσα σε έναν μόνο κύκλο ρολογιού(clk_{CPU}) εκτελείται μια λειτουργία της αριθμητικής και λογικής μονάδας (ALU), με δύο τελεστές αποθηκευμένους σε δυο καταχωρητές γενικής χρήσης, και το αποτέλεσμα αποθηκεύεται στον καταχωρητή προορισμού



Επαναφορά και Χειρισμός Διακοπών

- Κατά την επαναφορά (reset), όλοι οι καταχωρητές εισόδου/εξόδου (I/O Registers) επανέρχονται στις αρχικές τους τιμές και το πρόγραμμα ξεκινά την εκτέλεση από το διάνυσμα επαναφοράς (Reset Vector).
- Η ενεργοποίηση μιας πηγής διακοπής αναγκάζει τον μικροελεγκτή να σταματήσει άμεσα την τρέχουσα εργασία και να εκτελέσει τον κώδικα που βρίσκεται σε προκαθορισμένη διεύθυνση, γνωστή ως διάνυσμα διακοπής (interrupt vector).
- Μετά την ολοκλήρωση της ρουτίνας διακοπής, ο μικροελεγκτής συνεχίζει την εργασία που διέκοψε, επιστρέφοντας στο ακριβές σημείο όπου έγινε η διακοπή.
- Κάθε διακοπή διαθέτει ξεχωριστό bit ενεργοποίησης, το οποίο πρέπει να τεθεί σε λογικό 1 μαζί με το καθολικό bit ενεργοποίησης διακοπών (Global Interrupt Enable) στο Status Register ώστε να ενεργοποιηθεί η διακοπή.
- Οι χαμηλότερες διευθύνσεις στον χώρο μνήμης προγράμματος ορίζονται εξ ορισμού ως τα Διανύσματα Επαναφοράς και Διακοπών.
- Αυτά έχουν προκαθορισμένα επίπεδα προτεραιότητας: όσο χαμηλότερη είναι η διεύθυνση, τόσο υψηλότερη είναι η προτεραιότητα.

Επαναφορά και Χειρισμός Διακοπών

- Η επαναφορά (RESET) έχει την υψηλότερη προτεραιότητα, ακολουθούμενη από την εξωτερική διακοπή INT0.
- Αν το πρόγραμμα δεν ενεργοποιήσει καμία πηγή διακοπής, τα Διανύσματα Διακοπών δεν χρησιμοποιούνται και μπορεί να τοποθετηθεί εκεί κανονικός κώδικας προγράμματος.
- Όταν συμβεί διακοπή, το καθολικό bit ενεργοποίησης διακοπών (I) μηδενίζεται και όλες οι διακοπές απενεργοποιούνται.
- Το λογισμικό του χρήστη μπορεί να γράψει λογικό ένα στο I ώστε να επιτρέψει φωλιασμένες (nested) διακοπές.
- Όλες οι ενεργοποιημένες διακοπές μπορούν στη συνέχεια να διακόψουν την τρέχουσα ρουτίνα διακοπής.
- Το I επανέρχεται αυτόματα όταν εκτελείται η εντολή επιστροφής από διακοπή RETI.

Τύποι διακοπών

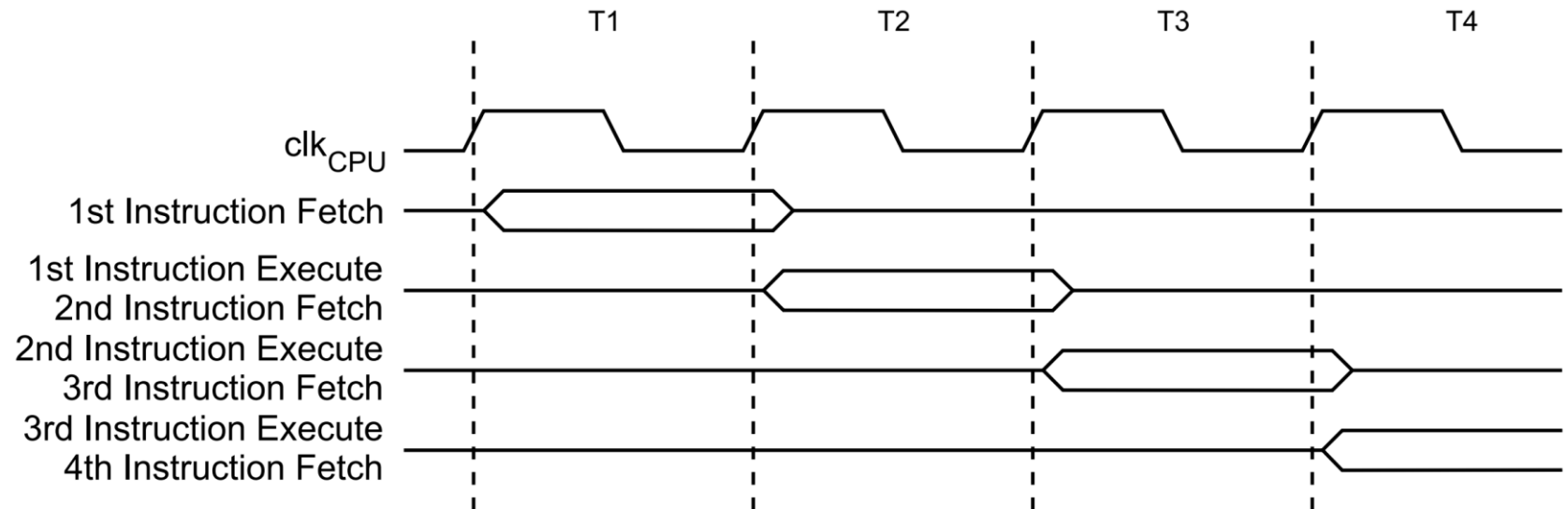
- Ο πρώτος τύπος ενεργοποιείται από ένα συμβάν που θέτει μια σημαία διακοπής (Interrupt Flag).
- Σε αυτή την περίπτωση, ο μετρητής προγράμματος (Program Counter) κατευθύνεται στο αντίστοιχο διάνυσμα διακοπής ώστε να εκτελέσει τη ρουτίνα χειρισμού, και το υλικό (hardware) μηδενίζει αυτόματα τη σχετική σημαία διακοπής.
- Οι σημαίες διακοπών μπορούν επίσης να μηδενιστούν γράφοντας λογικό ένα στη σχετική θέση bit. Αν προκύψει συνθήκη διακοπής ενώ το αντίστοιχο bit ενεργοποίησης είναι μηδενισμένο, η σημαία διακοπής θα παραμείνει ενεργή μέχρι να ενεργοποιηθεί η διακοπή ή να καθαριστεί από το λογισμικό.
- Αντίστοιχα, αν μια ή περισσότερες συνθήκες διακοπής προκύψουν ενώ το καθολικό bit διακοπών είναι μηδενισμένο, οι σχετικές σημαίες θα διατηρηθούν και οι διακοπές θα εκτελεστούν μόλις ενεργοποιηθεί το bit, ακολουθώντας την καθορισμένη προτεραιότητα.

Τύποι διακοπών

- Ο δεύτερος τύπος διακοπών ενεργοποιείται όσο διαρκεί η συνθήκη διακοπής.
- Αυτές οι διακοπές ενδέχεται να μην διαθέτουν σημαίες διακοπής.
- Αν η συνθήκη εξαφανιστεί πριν ενεργοποιηθεί η διακοπή, δεν θα προκληθεί διακοπή.
- Όταν ο AVR εξέλθει από μια διακοπή, επιστρέφει πάντα στο κύριο πρόγραμμα και εκτελεί μία ακόμα εντολή πριν εξυπηρετήσει οποιαδήποτε εκκρεμή διακοπή.

Χρόνος Εκτέλεσης Εντολών

- Παράλληλη ανάκτηση και εκτέλεση εντολών, που καθίστανται δυνατές χάρη στην αρχιτεκτονική Harvard και την ιδέα της γρήγορης πρόσβασης των καταχωρητών γενικής χρήσης (Register File).



Ροή εντολών στην εξυπηρέτηση διακοπών

- Όταν ο AVR εξέλθει από μια διακοπή, επιστρέφει πάντα στο κύριο πρόγραμμα και εκτελεί μία ακόμα εντολή πριν εξυπηρετήσει οποιαδήποτε εκκρεμή διακοπή.
- Η καθυστέρηση εκτέλεσης διακοπής για όλες τις ενεργοποιημένες διακοπές του AVR είναι κατ' ελάχιστο τέσσερις κύκλοι ρολογιού.
- Το διάνυσμα διακοπής αποτελεί συνήθως άλμα προς τη ρουτίνα διακοπής, και αυτό το άλμα απαιτεί τρεις κύκλους ρολογιού.
- Αν προκύψει διακοπή κατά την εκτέλεση εντολής πολλών κύκλων, η εντολή αυτή θα ολοκληρωθεί πριν εξυπηρετηθεί η διακοπή.
- Αν προκύψει διακοπή ενώ ο μικροελεγκτής βρίσκεται σε κατάσταση ύπνου (sleep mode), ο χρόνος απόκρισης αυξάνεται κατά τέσσερις κύκλους ρολογιού επιπλέον του χρόνου εκκίνησης της επιλεγμένης κατάστασης ύπνου.
- Η επιστροφή από ρουτίνα διακοπής απαιτεί τέσσερις κύκλους ρολογιού. Κατά τη διάρκεια αυτών, ο Μετρητής Προγράμματος επαναφέρεται από τη στοίβα, ο δείκτης στοίβας αυξάνεται κατά δύο, και το I bit στο SREG τίθεται.
- Ο καταχωρητής κατάστασης (Status Register) δεν αποθηκεύεται αυτόματα κατά την είσοδο σε ρουτίνα διακοπής, ούτε αποκαθίσταται αυτόματα κατά την επιστροφή. Αυτό πρέπει να γίνεται από το λογισμικό.
- Όταν χρησιμοποιείται η εντολή CLI για την απενεργοποίηση διακοπών, οι διακοπές απενεργοποιούνται αμέσως. Καμία διακοπή δεν θα εκτελεστεί μετά την CLI, ακόμα κι αν συμβεί ταυτόχρονα με αυτή.

Διανύσματα Επαναφοράς και Διακοπών

Vector No	Program Address	Source	Interrupts definition
1	0x0000	RESET	External Pin, Power-on Reset, Brown-out Reset and Watchdog System Reset
2	0x0002	INT0	External Interrupt Request 0
3	0x0004	INT1	External Interrupt Request 0
4	0x0006	PCINT0	Pin Change Interrupt Request 0
5	0x0008	PCINT1	Pin Change Interrupt Request 1
6	0x000A	PCINT2	Pin Change Interrupt Request 2
7	0x000C	WDT	Watchdog Time-out Interrupt
8	0x000E	TIMER2_COMP A	Timer/Counter2 Compare Match A
9	0x0010	TIMER2_COMP B	Timer/Counter2 Compare Match B
10	0x0012	TIMER2_OVF	Timer/Counter2 Overflow
11	0x0014	TIMER1_CAPT	Timer/Counter1 Capture Event
12	0x0016	TIMER1_COMP A	Timer/Counter1 Compare Match A
13	0x0018	TIMER1_COMP B	Timer/Counter1 Compare Match B
14	0x001A	TIMER1_OVF	Timer/Counter1 Overflow
15	0x001C	TIMER0_COMP A	Timer/Counter0 Compare Match A
16	0x001E	TIMER0_COMP B	Timer/Counter0 Compare Match B
17	0x0020	TIMER0_OVF	Timer/Counter0 Overflow
18	0x0022	SPI0 STC	SPI1 Serial Transfer Complete
19	0x0024	USART0_RX	USART0 Rx Complete
20	0x0026	USART0_UDRE	USART0, Data Register Empty
21	0x0028	USART0_TX	USART0, Tx Complete
22	0x002A	ADC	ADC Conversion Complete

Διανύσματα Επαναφοράς και Διακοπών

23	0x002C	EE READY	EEPROM Ready
24	0x002E	ANALOG COMP	Analog Comparator
25	0x0030	TWI	2-wire Serial Interface (I ² C
26	0x0032	SPM READY	Store Program Memory Ready
27	0x0034	USART0_START	USART0 Start frame detection
28	0x0036	PCINT3	Pin Change Interrupt Request 3
29	0x0038	USART1_RX	USART0 Rx Complete
30	0x003A	USART1_UDRE	USART0, Data Register Empty
31	0x003C	USART1_TX	USART0, Tx Complete
32	0x003E	USART1_START	USART1 Start frame detection
33	0x0040	TIMER3_CAPT	Timer/Counter3 Capture Event
34	0x0042	TIMER3_COMPA	Timer/Counter3 Compare Match A
35	0x0044	TIMER3_COMPB	Timer/Counter3 Compare Match B
36	0x0046	TIMER3_OVF	Timer/Counter3 Overflow
37	0x0048	CFD	Clock failure detection interrupt
38	0x004A	PTC_EOC	PTC End of Conversion
39	0x004C	PTC_WCOMP	PTC Window comparator mode
40	0x004E	SPI1_STC	SPI1 Serial Transfer Complete
41	0x0050	TWI1	TWI1 Transfer complete
42	0x0052	TIMER4_CAPT	Timer/Counter3 Capture Event
43	0x0054	TIMER4_COMPA	Timer/Counter3 Compare Match A
44	0x0056	TIMER4_COMPB	Timer/Counter3 Compare Match B
45	0x0058	TIMER4_OVF	Timer/Counter3 Overflow

Εξωτερικές Διακοπές

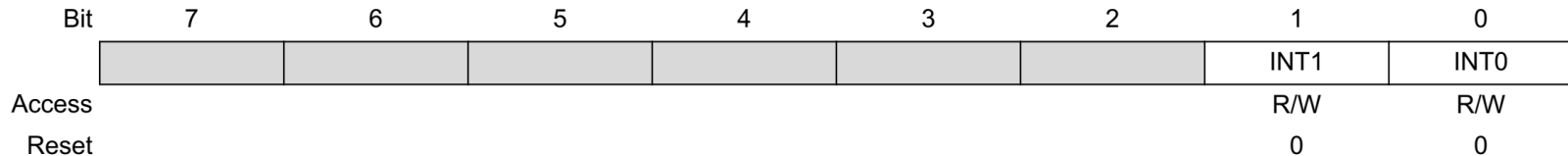
- Ο μικροελεγκτής ATmega328PB διαθέτει εισόδους διακοπής για άμεση απόκριση σε εξωτερικές συνθήκες.
- Για τη λειτουργία του συστήματος διακοπών κάθε μικροελεγκτή, είναι πρώτα απαραίτητο να ενεργοποιηθούν οι αντίστοιχες σημαίες και να γίνουν οι κατάλληλες ρυθμίσεις οι οποίες καθορίζουν την ακριβή λειτουργία του.

EICRA (External Interrupt Control Register A)

Bit	7	6	5	4	3	2	1	0
					ISC1n	ISC1n	ISC0n	ISC0n
Access					R/W	R/W	R/W	R/W
Reset					0	0	0	0

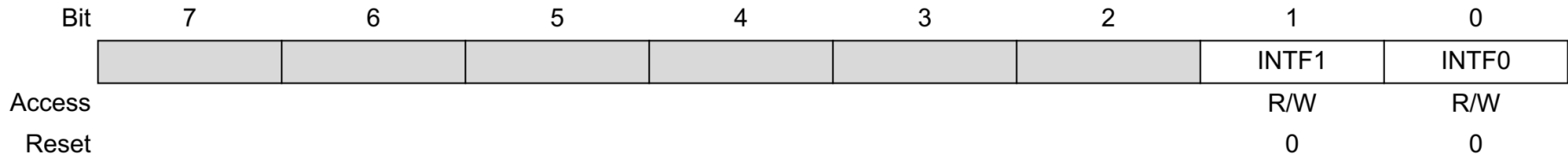
ISCx1	ISCx0	Description
0	0	Χαμηλό λογικό επίπεδο (low level)
0	1	Αλλαγή λογικής κατάστασης (any logical change)
1	0	Αρνητική ακμή (falling edge)
1	1	Θετική ακμή (rising edge)

EIMSK (External Interrupt Mask Register)



- Όταν το bit INT_x του EIMSK είναι ενεργοποιημένο (λογικό 1) και το I bit στον καταχωρητή κατάστασης SREG είναι επίσης ενεργοποιημένο, τότε η Εξωτερική Διακοπή x είναι ενεργοποιημένη.
- Το x παίρνει τιμές 0 ή 1.

EIFR (External Interrupt Flag Register)



- Όταν μία μεταβολή στον ακροδέκτη INTx προκαλέσει αίτημα διακοπής, η σημαία INTFx τίθεται.
- Αν το I bit στον καταχωρητή κατάστασης (SREG) και το bit INTx στον καταχωρητή EIMSK είναι ενεργοποιημένα, τότε ο μικροελεγκτής θα μεταπηδήσει στο αντίστοιχο Διάνυσμα Διακοπής (Interrupt Vector).
- Οποιαδήποτε από αυτές τις σημαίες μπορεί να εκκαθαριστεί (καθαριστεί) γράφοντας λογικό ένα σε αυτήν.

Είσοδοι Εξωτερικών Διακοπών

- Στον μικροελεγκτή AVR ATmega328P, ο ακροδέκτης PD2, εκτός από είσοδος/έξοδος γενικής χρήσης λειτουργεί εναλλακτικά και ως εξωτερική είσοδος της διακοπής INT0.
- Ομοίως, ο ακροδέκτης PD3 λειτουργεί εναλλακτικά και ως εξωτερική είσοδος της διακοπής INT1.

Διανύσματα Εξωτερικών Διακοπών

- Το διάνυσμα διακοπής για την INT0 είναι στη διεύθυνση 0x002.
- Το διάνυσμα διακοπής για την INT1 είναι στη διεύθυνση 0x004.

Αποθήκευση του SREG στη Στοίβα

Αποθήκευση του SREG

push r0 ; Ώθηση τον καταχωρητή r0 στη στοίβα
in r0, SREG ; Αντιγραφή της τιμής του SREG στον r0
push r0 ; Ώθηση την τιμή του SREG (r0) στη στοίβα

Ανάκληση του SREG

pop r0 ; Ανάκληση του SREG (r0) από τη στοίβα
out SREG, r0 ; Επαναφορά της τιμής του r0 στον SREG

Θύρες Εισόδου/Εξόδου

- Οι ακροδέκτες των θυρών τίθενται σε κατάσταση υψηλής αντίστασης (tri-stated) όταν ενεργοποιείται η συνθήκη επαναφοράς (reset), ακόμα κι αν δεν λειτουργεί κάποιο ρολόι.
- Κατά την κανονική λειτουργία, οι ακροδέκτες των θυρών ελέγχονται μέσω τριών καταχωρητών: DDRx, PORTx, και PINx.
- Όλες οι αναφορές σε καταχωρητές και bits παρουσιάζονται με γενική μορφή. Το γράμμα x αντιπροσωπεύει το γράμμα της θύρας (π.χ., B, C, D) και το γράμμα n αντιπροσωπεύει τον αριθμό του bit. Όταν όμως χρησιμοποιούνται σε κώδικα, πρέπει να χρησιμοποιούνται με τη συγκεκριμένη τους μορφή (π.χ., PORTD2, PINC0 κ.λπ.).

Κατεύθυνση Θυρών

- Όλες οι θύρες του AVR μπορούν να ρυθμιστούν είτε ως είσοδοι, είτε ως έξοδοι, με δυνατότητα ανάγνωσης-τροποποίησης-εγγραφής (Read-Modify-Write).
- Αυτό σημαίνει ότι μπορεί να αλλάξει η κατεύθυνση ενός μόνο ακροδέκτη χωρίς να επηρεαστούν οι υπόλοιποι, με τη χρήση των εντολών SBI και CBI.
- Το bit DDR_{xn} στον καταχωρητή DDR_x καθορίζει την κατεύθυνση του ακροδέκτη.
- Αν $DDR_{xn} = 1$, ο ακροδέκτης ορίζεται ως έξοδος.
- Αν $DDR_{xn} = 0$, ο ακροδέκτης ορίζεται ως είσοδος.

Εσωτερικές Αντιστάσεις Pull-up

- Όλες οι ακροδέκτες των θυρών διαθέτουν εσωτερικές αντιστάσεις pull-up, οι οποίες μπορούν να ενεργοποιηθούν ανεξάρτητα, με αντίσταση ανεξάρτητη της τάσης τροφοδοσίας.
- Αν το bit PORTxn του καταχωρητή PORTx τεθεί σε '1' ενώ ο ακροδέκτης έχει ρυθμιστεί ως είσοδος, τότε η pull-up αντίσταση ενεργοποιείται.
- Για να απενεργοποιηθεί η pull-up το bit PORTxn πρέπει να γραφτεί ως '0', ή ο ακροδέκτης να ρυθμιστεί ως έξοδος.
- Όταν ενεργοποιηθεί το bit PUD (Pull-up Disable) στον καταχωρητή MCUCR τότε απενεργοποιείται η λειτουργία pull-up για όλους τους ακροδέκτες όλων των θυρών.

Ακροδέκτες Εξόδου

- Αν το bit PORTx_n του καταχωρητή PORTx τεθεί σε '1' και ο ακροδέκτης έχει ρυθμιστεί ως έξοδος, τότε ο ακροδέκτης οδηγείται σε υψηλό λογικό επίπεδο (High).
- Αν PORTx_n = 0, ο ακροδέκτης οδηγείται σε χαμηλό λογικό επίπεδο (Low).
- Το κύκλωμα εξόδου των ακροδεκτών διαθέτει συμμετρική οδήγηση και υψηλή ικανότητα ρεύματος εξόδου, επαρκής για άμεση οδήγηση ενός LED.

Αλλαγή κατάστασης ακροδέκτη

- Γράφοντας '1' στο bit PINx_n του καταχωρητή PINx, γίνεται εναλλαγή (toggle) της τιμής του αντίστοιχου bit PORTx_n του PORTx, ανεξάρτητα από την τιμή του DDRx_n στον καταχωρητή DDRx.
- Η εντολή SBI μπορεί επίσης να χρησιμοποιηθεί για την αλλαγή μιας μόνο ακίδας.

Ανάγνωση κατάστασης ενός ακροδέκτη

Ανεξάρτητα από τη ρύθμιση του bit κατεύθυνσης DDR_{xn}, η τιμή της ακίδας μπορεί να διαβαστεί μέσω του bit PIN_{xn} του καταχωρητή PIN_x

Περίληπτικός πίνακας ρύθμισης των ακροδεκτών εισόδου/εξόδου

DDRxn	PORTxn	PUD (in MCUCR)	I/O	Pull-up	Comment
0	0	X	Input	No	Tri-state (Hi-Z)
0	1	0	Input	Yes	Pxn will source current if ext. pulled low
0	1	1	Input	No	Tri-state (Hi-Z)
1	0	X	Output	No	Output Low (Sink)
1	1	X	Output	No	Output High (Source)