

# Μικροελεγκτές AVR

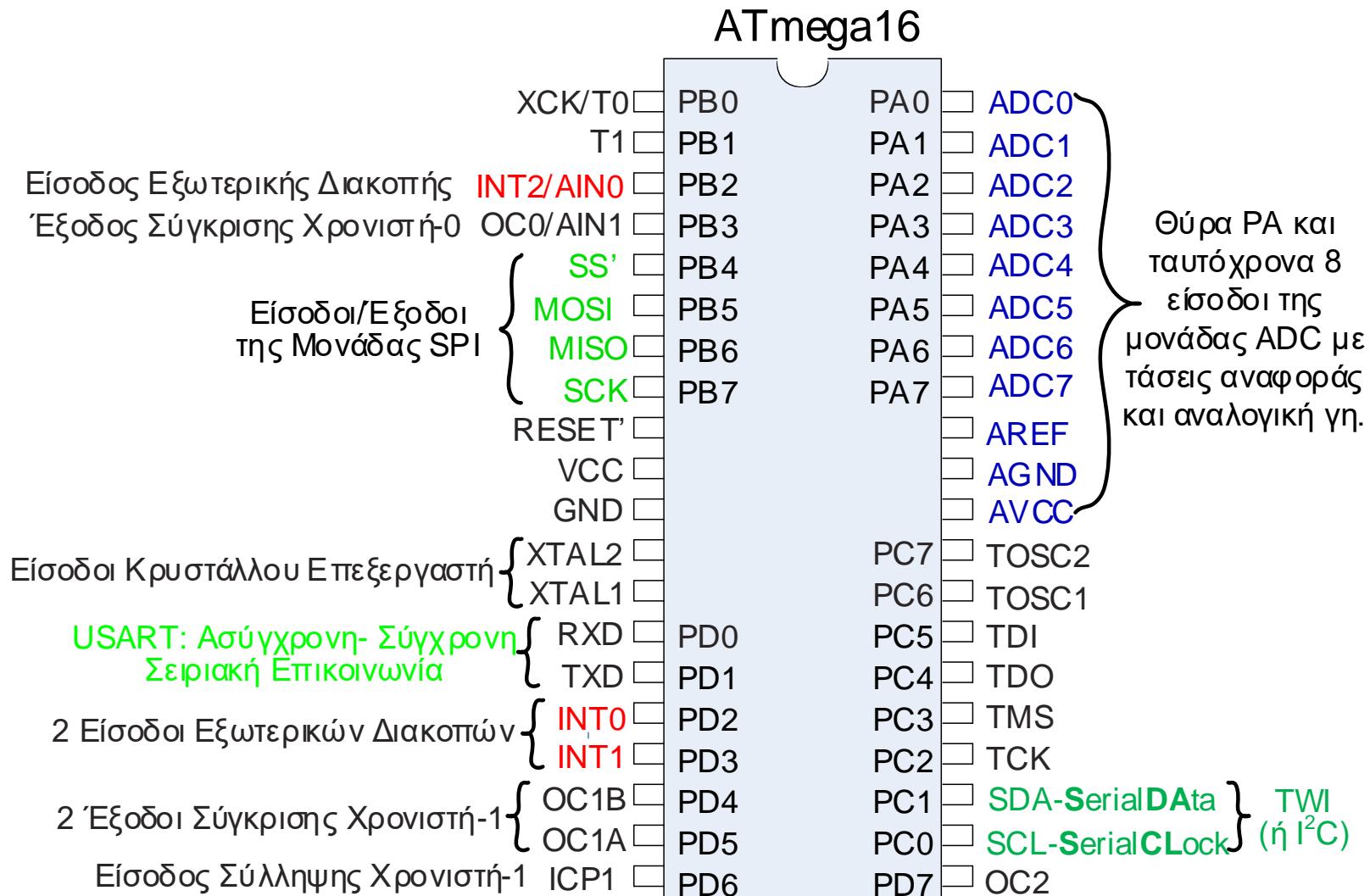
**2η ΕΝΟΤΗΤΑ:**  
**ΠΕΡΙΦΕΡΕΙΑΚΑ ΤΩΝ  
ΜΙΚΡΟΕΛΕΓΚΤΩΝ AVR**

Ε.Μ.Π.  
Εργ. Μικροϋπολογιστών & Ψηφιακών Συστημάτων  
Υπεύθυνος: Κ. ΠΕΚΜΕΣΤΖΗ Καθ.

# Περιφερειακά του μΕ AVR

- 8-bit Timer/Counter με (Prescaler) και λειτουργία σύγκρισης (Compare Mode)
- 16-bit Timer/Counter με (Prescaler), λειτουργία σύγκρισης, σύλληψης (Capture Mode), 4 PWM κανάλια
- Χρονιστής επιτήρησης (Watchdog Timer)
- Σειριακή μονάδα USART
- Μνήμη EEPROM
- Master/Slave SPI σειριακή διεπαφή
- Two-wire σειριακή διεπαφή TWI
- 8-κάναλο, 10-bit ADC
- Αναλογικός συγκριτής

# Ακροδέκτες περιφερειακών ATmega16



# Διακοπές του AVR

Τα διανύσματα διακοπών ενός μικροελεγκτή ξεκινούν στη διεύθυνση 0x0000, με πρώτο το διάνυσμα επανατοποθέτησης reset.

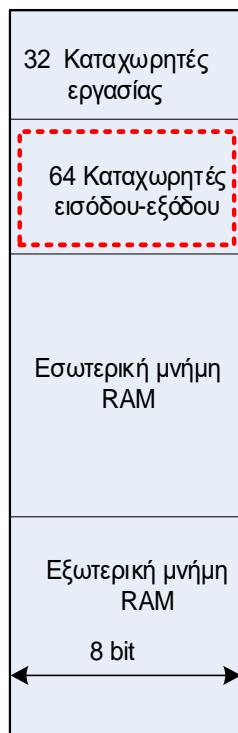
- επανατοποθέτηση (reset)
- εξωτερική διακοπή IRQ0 στον ακροδέκτη PD2
- εξωτερική διακοπή IRQ1 στον ακροδέκτη PD3
- εξωτερική διακοπή IRQ2 στον ακροδέκτη PB2
- διακοπή σε λειτουργία σύλληψης του χρονιστή timer1
- διακοπή του αναλογικού συγκριτή
- διακοπή σε λειτουργία συγκριτή B του χρονιστή timer1
- διακοπή υπερχείλισης του χρονιστή timer1
- διακοπή υπερχείλισης του χρονιστή timer0
- κατά την ολοκλήρωση της μετάδοσης από τη μονάδα SPI
- διακοπή κατά την ολοκλήρωση της λήψης από τη μονάδα UART
- διακοπή κατά την εκκένωση του καταχ/τή UDR της μονάδας UART
- διακοπή κατά την ολοκλήρωση της εκπομπής από τη μονάδα UART
- διακοπή σε λειτουργία συγκριτή A του χρονιστή timer1

# Γενικό πρόγραμμα εγκατάστασης Reset και Διεύθυνσης Διανυσμάτων Διακοπών στον μικροελεγκτή ATmega16

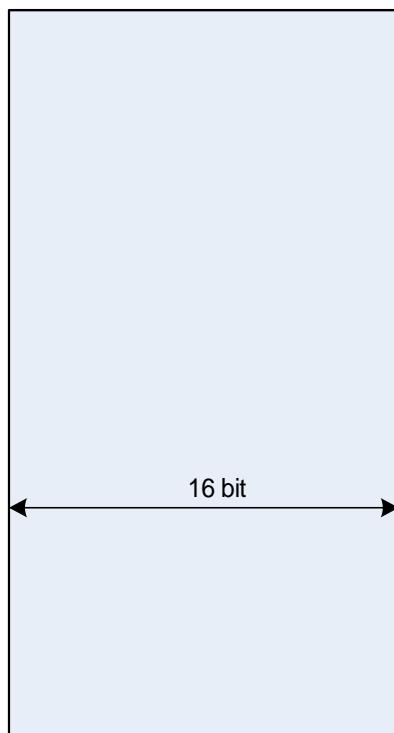
\$000	jmp RESET	; Reset Handler
\$002	jmp EXT_INT0	; IRQ0 Handler
\$004	jmp EXT_INT1	; IRQ1 Handler
\$006	jmp TIM2_COMP	; Timer2 Compare Handler
\$008	jmp TIM2_OVF	; Timer2 Overflow Handler
\$00A	jmp TIM1_CAPT	; Timer1 Capture Handler
\$00C	jmp TIM1_COMPA	; Timer1 CompareA Handler
\$00E	jmp TIM1_COMPB	; Timer1 CompareB Handler
\$010	jmp TIM1_OVF	; Timer1 Overflow Handler
\$012	jmp TIM0_OVF	; Timer0 Overflow Handler
\$014	jmp SPI_STC	; SPI Transfer Complete Handler
\$016	jmp USART_RXC	; USART RX Complete Handler
\$018	jmp USART_UDRE	; UDR Empty Handler
\$01A	jmp USART_TXC	; USART TX Complete Handler
\$01C	jmp ADC	; ADC Conversion Complete Handler
\$01E	jmp EE_RDY	; EEPROM Ready Handler
\$020	jmp ANA_COMP	; Analog Comparator Handler
\$022	jmp TWI	; Two-wire Serial Interface Handler
\$024	jmp EXT_INT2	; IRQ2 Handler
\$026	jmp TIM0_COMP	; Timer0 Compare Handler
\$028	jmp SPM_RDY	; Store Program Memory Ready Handler

# Τύποι μνήμης του μικροελεγκτή AVR

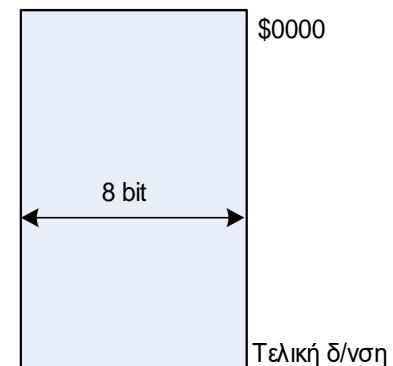
Μνήμη δεδομένων



Μνήμη προγράμματος



Μνήμη EEPROM



Ένας Μικροελεγκτής διαθέτει τα εξής είδη μνήμης:

- μνήμη δεδομένων (1 Kbyte)
- μνήμη προγράμματος τύπου flash (16KByte)
- μνήμη EEPROM με αρχική διεύθυνση \$0000 και χωρητικότητα από 64bytes ως 4Kbytes.

# Θύρες- καταχωρητές των μικροελεγκτών AVR

Μονάδα	Καταχωρητής	Σύμβολο
Timer 0	Timer/Counter 0 Control Register	TCCR0
	Timer/Counter 0	TCNT0
Timer 1	Timer/Counter Control Register1A	TCCR1A
	Timer/Counter Control Register1B	TCCR1B
	Timer/Counter 1	TCNT1
	Output Compare Register 1 A	OCR1A
	Output Compare Register 1 B	OCR1B
	Input Capture Register	ICR1L - H
Timer 2	Timer/Counter2 (8 Bits)	TCNT2
	Timer/Counter Control Register	TCCR2
	Timer/Counter2 Output Compare Register	OCR2
	Asynchronous Status Register	ASSR
Watchdog Timer	Watchdog Timer Control Register	WDTCR
UART	UART Data Register	UDR
	UART Status Register	USR
	UART Control Register	UCR
	UART Baud Rate Register	UBRR

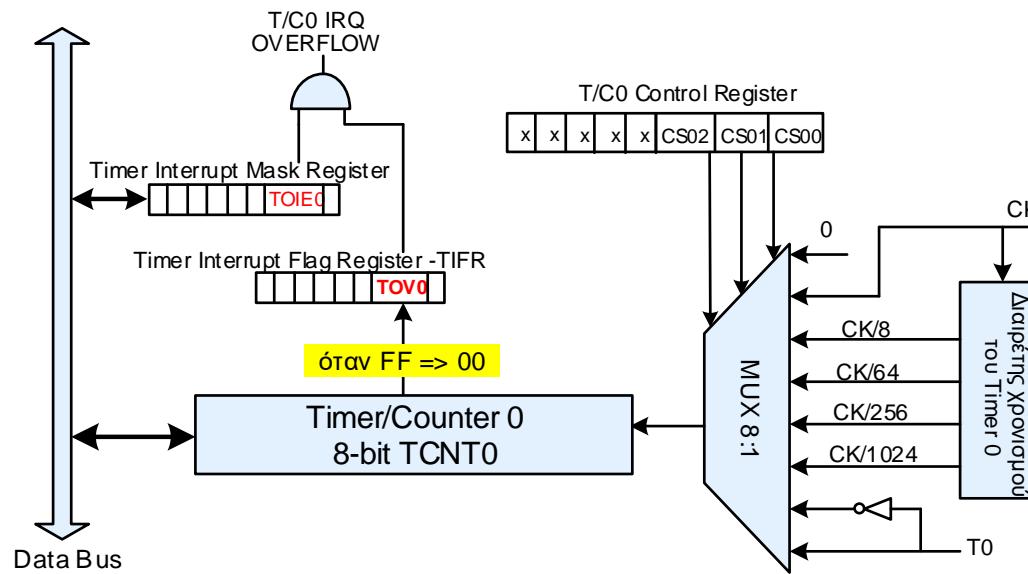
# Θύρες-καταχωρητές των μικροελεγκτών AVR

Μονάδα	Καταχωρητής	Σύμβολο
EEPROM	EEPROM Adress Register	EEAR
	EEPROM Data Register	EEDR
	EEPROM Control Register	ECCR
SPI	Serial Peripheral Control Register	SPCR
	Serial Peripheral Status Register	SPSR
	Serial Peripheral Data Register	SPDR
Analog Comparator	Analog Comparator Control and Status Register	ACSR
Two-wire Serial (I <sup>2</sup> C) Interface TWI	TWI Data Register	TWDR
	TWI Address Register	TWAR
	TWI Bit Rate Register	TWBR
	TWI Control Register	TWCR
	TWI Status Register	TWSR
ADC	Πολυπλέκτης επιλογής 8 γραμμών εισόδου ADC Multiplexer Selection Register	ADCMUX
	ADC Control and Status Register A	ADCSRA
	ADC Data Register (high and low)	ADCH - L

# Χρονιστής/Μετρητής (Timer/Counter)

Οι AVR διαθέτουν απλό Χρονιστή/Μετρητή-0 των 8-bits (timer/counter0) και πολύπλοκο Χρονιστή/Μετρητή των 16-bits (timer/counter1) με 4 τρόπους λειτουργίας. Η είσοδος χρονισμού του timer0 συνδέεται είτε με το κεντρικό ρολόι, είτε με ένα σήμα υποπολλαπλάσιας συχνότητας του κεντρικού ρολογιού, είτε με εξωτερικό σήμα στον ακροδέκτη εισόδου-εξόδου (T0 Pin).

Με τον prescaler επιτυγχάνουμε μεγαλύτερες τιμές μέτρησης, αλλά μικρότερη ακρίβεια. Παίρνει τις τιμές 8, 64, 256 ή 1024 σε σύγκριση με το ρολόι του συστήματος.



# Μετρητής/ Χρονιστής (Timer/Counter)

Η λειτουργία των Timer/Counter 0, 1 και 2, ρυθμίζεται μέσω των καταχωρητών:

- Μάσκας διακοπών (Timer Interrupt Mask Register -**TIMSK**): καθορίζει ποιες διακοπές είναι έγκυρες, θέτοντας τα αντίστοιχα bits του (**TOIE2/1/0**).
- Μάσκας διακοπής υπερχείλισης - συγκριτή A, B -εισόδου σύλληψης
- Σημαίας διακοπών (Timer Interrupt Flag Register -**TIFR**): μας ενημερώνει ποιες διακοπές εκκρεμούν.

Bit	7	6	5	4	3	2	1	0	
Bits μάσκας	OCIE2	<b>TOIE2</b>	TICIE1	<b>OCIE1A</b>	<b>OCIE1B</b>	<b>TOIE1</b>	OCIE0	<b>TOIE0</b>	<b>TIMSK</b>
Bits σημαίας	OCF2	<b>TOV2</b>	ICF1	OCF1A	OCF1B	<b>TOV1</b>	OCF0	<b>TOV0</b>	<b>TIFR</b>

**TOIE2/1/0** - Timer Overflow Interrupt Enable/Timer 2/1/0

**OCIE2/1A/1B/0** - Output Compare Interrupt Enable

TICIE1 - Timer 1 Input Capture Interrupt Enable

**TOV2/1/0** – Timer 2/1/0 Overflow Interrupt

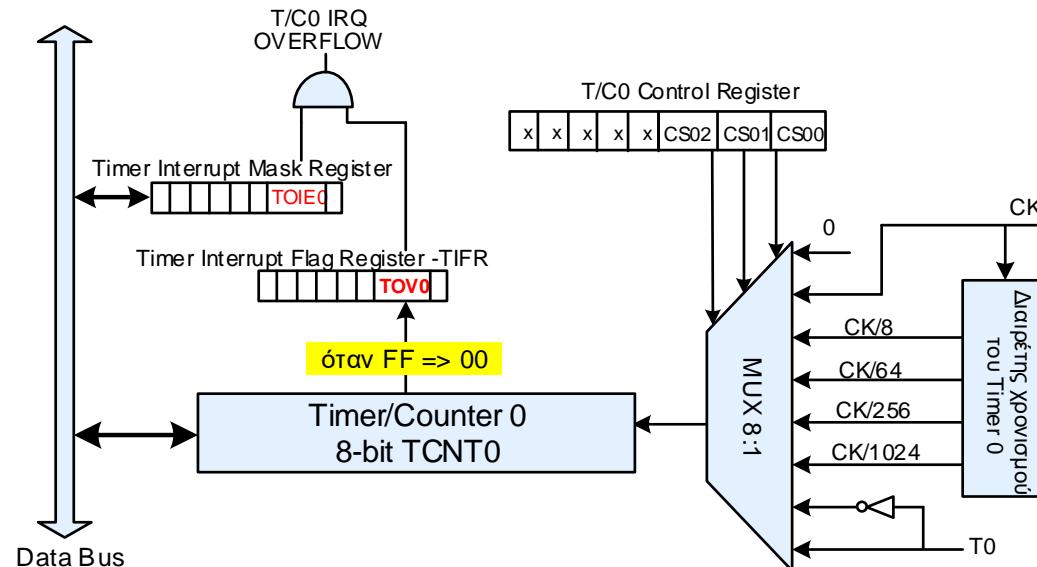
**OCF2/1A/1B/0** – Timer 2, 1, 0 Output Compare

Register Overflow Interrupt

**ICF1**- Timer 1 Input Capture Overflow Interrupt

# Μετρητής/ Χρονιστής 0 (Timer/Counter0)

Το ρολόι μετρά προς τα άνω μέσω του TCNT0. Όταν αυτός υπερχειλίσει τίθεται η σημαία υπερχείλισης του καταχ. κατάστασης (Overflow Flag) και η σημαία διακοπής λόγω υπερχείλισης του χρονιστή. Αν το bit TOIE0 στον TIMSK και οι καθολικές διακοπές είναι '1', τότε θα έχουμε άλμα στο αντίστοιχο διάνυσμα διακοπής.



Η λειτουργία ρυθμίζεται μέσω των καταχωρητών:

- Ελέγχου του TIMER/COUNTER0 (**TCCR0**)
- **TIMER/COUNTER0 (TCNT0):** μετρά τους παλμούς της εισόδου χρονισμού μέχρι να φτάσει την τιμή που του έχουμε φορτώσει.

# Καταχωρητής ελέγχου TIMER/COUNTER0 (TCCR0)

T/C0 Control Register

x	x	x	x	x	CS02	CS01	CS00
---	---	---	---	---	------	------	------

Bit	7 - 3	2	1	0
Bits ελέγχου	Λειτουργίες συγκριτή και PWM (που δεν θα παρουσιαστούν)	CS02	CS01	CS00

Πηγές χρονισμού του TIMER/COUNTER0

CS02	CS01	CS00	Σχόλιο
0	0	0	Διακοπή λειτουργίας του χρονιστή
0	0	1	CK
0	1	0	CK/8
0	1	1	CK/64
1	0	0	CK/256
1	0	1	CK/1024
1	1	0	Αρνητικό μέτωπο παλμού στον ακροδέκτη T0
1	1	1	Θετικό μέτωπο παλμού στον ακροδέκτη T0

# Παράδειγμα 1ο μετρητή δευτερολέπτων

Υλοποιείται ένας μετρητής δευτερολέπτων. Αξιοποιείται η λειτουργία χρονιστή-0 για διακοπή ανά 1/16 sec σε ένα βρόχο 16 επαναλήψεων. Για τη ρύθμιση του χρονιστή γνωρίζουμε τη συχνότητα του μΕ  $f=4\text{ MHz}$  και θέτουμε τον prescaler 1024, οπότε έχουμε:

$T_0 = 1024 \cdot T_{Cl} \cdot x = 1/16\text{sec}$ , όπου  $T_{Cl} = 1/4\text{MHz} \Rightarrow x = 244$ . Αρχική τιμή του χρονιστή-0 πρέπει να τεθεί  $256 - 244 = 12$  γιατί έτσι απαιτούνται 244 βήματα για να μηδενιστεί (οπότε και προκαλεί τη διακοπή).

```
.include "m16def.inc"
.def temp = r16
.def counter = r17
.def leds = r18 ; ορίζεται ως μετρητής sec
.equ start = 12 ; ορίζουμε τιμή εκκίνησης 256-244=12
.equ loops = 16
    jmp reset ; Θα χρειαστούν συνολικά 16 reti για να είναι
    reti (x16) ; η επόμενη εντολή στη θέση 12Hex=18 όπου βρίσκεται
                ; η εντολή άλματος στη ρουτίνα εξυπηρέτησης
                ; της διακοπής υπερχείλισης του χρονιστή-0.
                ; Υπόλοιποι Handlers
    jmp TIM0_OVF
    reti

reset:ldi temp,high(RAMEND) ; κύριο πρόγραμμα
    out SPH,temp ; θέτουμε δείκτη στοίβας στην RAM
    ldi temp,low(RAMEND)
    out SPL,temp
```

# Μετρητής δευτερολέπτων (συνεχ.)

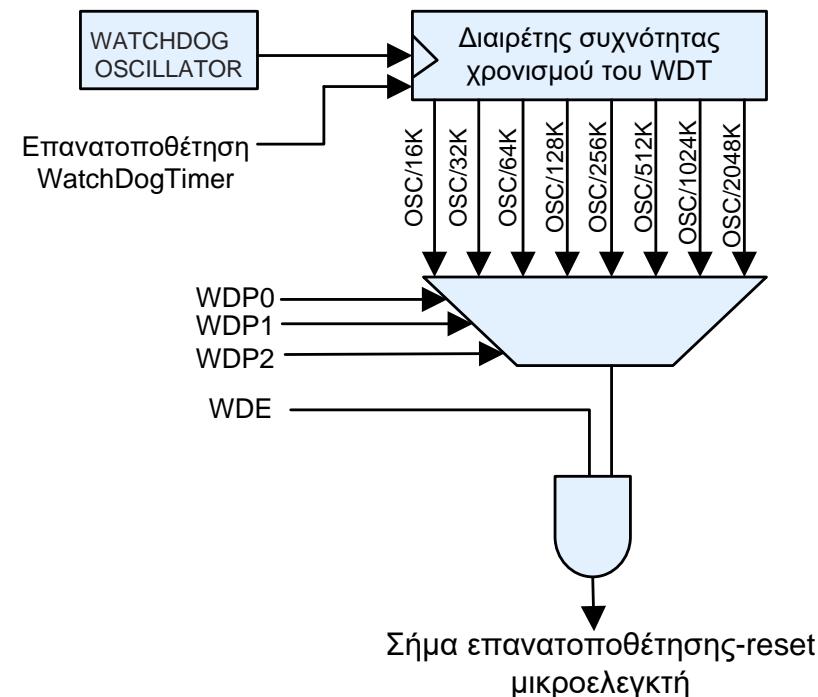
ldi temp, 0xFF	;	Θέτουμε το PORTB ως έξοδο των leds
out DDRB, temp		
ldi temp, 0xFF	;	Σβήνονται τα LEDs
out PORTB, leds	;	Ενεργοποίηση μάσκας διακοπής <i>timer</i> 0 για
ldi temp, 1<<TOIE0	;	υπερχείλιση ( <b>TOIE0=0</b> , τιμή 0000 0001)
out TIMSK, temp		
ldi temp, <b>start</b>	;	Θέτουμε ως τιμή εκκίνησης μετρητή το <b>12</b>
out TCNT0, temp	;	Θέτουμε τιμή prescaler <b>1024</b>
ldi temp, 0b00000101	;	βλέπε Πίνακα 3 ; θέτουμε counter=16
out TCCR0, temp	;	
ldi counter, <b>loops</b>	;	ανάβουμε το <b>led0</b>
ldi <b>leds</b> , 0xFE	;	ενεργοποίηση διακοπών
sei		
loop: rjmp loop	;	αναμονή υπερχείλισης
TIM0_OVF:	;	ρουτίνα εξυπηρέτησης διακοπής
dec counter	;	Αν δεν συμπληρώθηκαν 16 επαναλήψεις
brne restart	;	άλμα στην αρχή.
ldi counter, loops	;	Αλλιώς αρχικοποίηση μετρητή ξανά σε 16
dec <b>leds</b>	;	leds ως μετρητής sec (αρνητικής λογικής)
out PORTB, <b>leds</b>	;	επίδειξη στα LEDs
restart:		
ldi temp, start	;	Επανεκκίνηση μετρητή/χρονιστή-0
out TCNT0, temp	;	για καθυστέρηση 1/16 sec
reti		

# Χρονιστής επιτήρησης (Watch Dog Timer)

Ο WDT είναι μια βιοηθητική μονάδα ανάκτησης της κανονικής λειτουργίας του συστήματος. Δηλ., όταν ο έλεγχος του προγράμματος χαθεί εντός ενός ατέρμονα βρόχου ή σε περίπτωση εσφαλμένης εκτέλεσης του προγράμματος εφαρμογής (π.χ. αλλοίωση τιμής του PC), τότε ο WDT προκαλεί reset του μΕ.

Το χρονικό διάστημα λειτουργίας του WDT ωστου προκύψει επανατοποθέτηση, ρυθμίζεται θέτοντας κατάλληλες τιμές στον διαιρέτη συχνότητας Watchdog Timer prescaler. Εάν αυτή η περίοδος εκπνεύσει χωρίς να μηδενιστεί ο WDT, τότε ο ελεγκτής επανατοποθετείται και εκτελείται το διάνυσμα Reset.

Η εντολή WDR επανατοποθετεί τον Watchdog Timer. Επίσης επανατοποθετείται όταν είναι απενεργοποιημένος και όταν προκύψει ένα Chip Reset.



## Ρυθμίσεις μέσω του καταχωρητή ελέγχου (WDTCR)

# Μνήμη EEPROM του AVR

Μέγεθος από 64(AT Tiny10, AT Tiny12 και AT90S1200) έως 4096 bytes (AT Mega103).

**Καταχωρητής διευθύνσεων (EEAR)** : περιέχει τη διεύθυνση της μνήμης EEPROM.

**Καταχωρητής δεδομένων (EEDR)**: Στην εγγραφή, ο κατ/τής αυτός περιέχει τα δεδομένα που πρέπει να γραφτούν στη διεύθυνση που δίνεται από τον EEAR. Για ανάγνωση, περιέχει τα δεδομένα που διαβάστηκαν από τη διεύθυνση που δίνεται από τον κατ/τή EEAR.

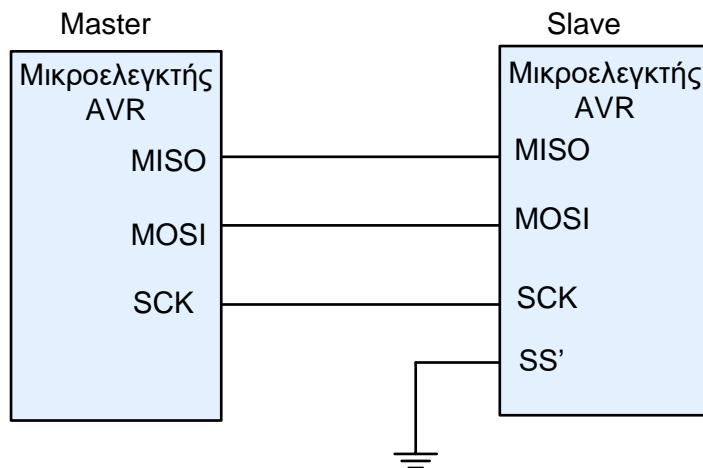
**Καταχωρητής ελέγχου (EECR)** : ελέγχει τις διαδικασίες εγγραφής και ανάγνωσης.

1. Bit 3 (EERIE- EEPROM Ready Interrupt Enable): ενεργοποίηση διακοπών της μνήμης
2. Bit 2 (EEMWE-EEPROM Master Write Enable): επίτρεψη εγγραφής
3. Bit 1 (EEME- EEPROM Write Enable): Η διαδικασία εγγραφής ενεργοποιείται. Η διαδικασία εγγραφής στην EEPROM είναι:
  - αναμονή ωστόυ το bit EEWE μηδενιστεί
  - εγγραφή της διεύθυνσης στον EEAR και των δεδομένων στον EEDR
  - θέτουμε το bit EEMWE του EECR
  - μετά από 4 περιόδους θέτουμε και το bit EEWE
4. Bit 0 (EERE: EEPROM Read Enable): Η διαδικασία ανάγνωσης ενεργοποιείται

Bits ελέγχου	7	6	5	4	3	2	1	0
					EERIE	EEMWE	EEWE	EERE

# Μονάδα σύγχρονης σειριακής επικοινωνίας SPI (Serial Peripheral Interface)

Χρησιμοποιείται για την επικοινωνία του μΕ με διατάξεις, όπως εξωτερικές EEPROM, μετατροπείς DAC και ADC, άλλοι μικροελεγκτές, κλπ. Ο πυρήνας της μονάδας SPI είναι ένας 8-μπιτος καταχωρητής ολίσθησης ευρισκόμενος σε κύρια και δευτερεύουσα, καθώς επίσης και το σήμα χρονισμού παραγόμενο από την κύρια διάταξη.



- κύρια συσκευή (master) αρχικοποιεί και ελέγχει την επικοινωνία
- μία ή περισσότερες δευτερεύουσες συσκευές (slaves) λαμβάνουν και εκπέμπουν στην κύρια.

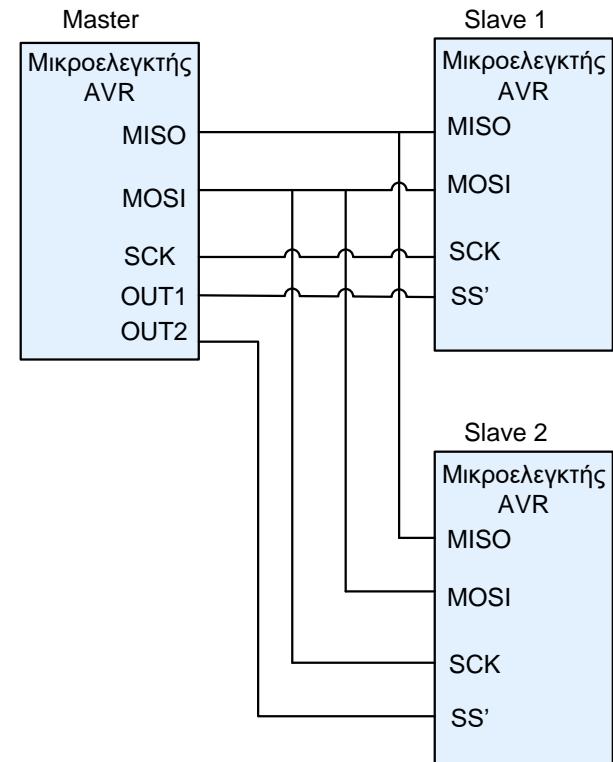
# Μονάδα σύγχρονης σειριακής επικοινωνίας SPI (Serial Peripheral Interface)

4 σήματα (ακροδέκτες) χρειάζονται για την επικοινωνία:

- MISO (Master In Slave Out): η είσοδος του κατ/τη ολίσθησης του Master και η έξοδος του κατ/τη ολίσθησης του slave.
- MOSI (Master Out Slave In): η έξοδος του κατ/τη ολίσθησης του Master και η είσοδος του κατ/τη ολίσθησης του slave.
- SCK (Serial Clock): Στον Master, το σήμα αυτό είναι η έξοδος της γεννήτριας χρονισμού.  
Στον slave πρόκειται για την είσοδο του σήματος χρονισμού.
- SS' (Slave Select): Σε μια εγκατάσταση SPI μπορούν να συνδεθούν πολλές δευτερεύουσες διατάξεις. Το σήμα SS' επιλέγει με ποια θα επικοινωνήσουμε.

Η επικοινωνία ρυθμίζεται μέσω των κατ/των:

- ελέγχου της σειριακής θύρας SPI(SPCR)
- κατάστασης της σειριακής θύρας SPI(SPSR)
- δεδομένων της σειριακής θύρας SPI(SPDR)



# Διεπαφή TWI (I<sup>2</sup>C)

Το πρωτόκολλο TWI επιτρέπει τη διασύνδεση έως 128 συσκευών με τη χρήση μόνο 2 αμφίδρομων διαύλων, ενός για τα δεδομένα(SDA) και ενός για το ρολόι (SCL).

- Κάθε συσκευή έχει ξεχωριστή διεύθυνση
- Μηχανισμοί επίλυσης συγκρούσεων
- Απλή συνδεσμολογία μέσω pull-up αντιστάσεων

Ορολογία I2C bus:

**Master**: αρχίζει μια μεταφορά (εντολή έναρξης), παράγει σήμα ρολογιού (SCL) και τερματίζει τη μεταφορά

**Slave**: η συσκευή που καλείται από τον master

**Transmitter**: η συσκευή που στέλνει τα στοιχεία στο bus

**Receiver**: λαμβάνει τα στοιχεία από το bus

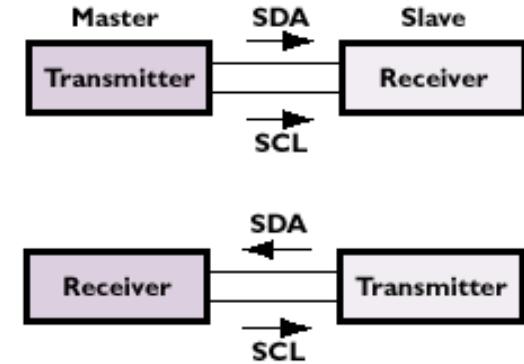
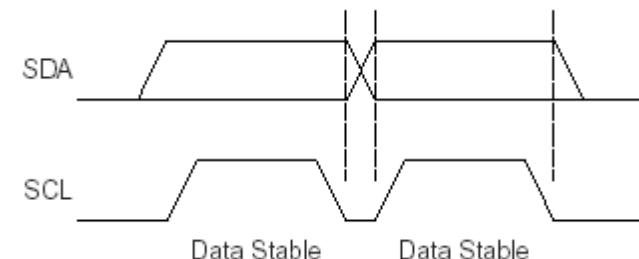
**Multi-Master**: η δυνατότητα για περισσότερους από έναν master να συνυπάρξουν στο bus συγχρόνως χωρίς απώλεια λόγω σύγκρουσης δεδομένων.

**Arbitration**: διαδικασία που εγκρίνει μόνο έναν master τη φορά να πάρει τον έλεγχο του bus.

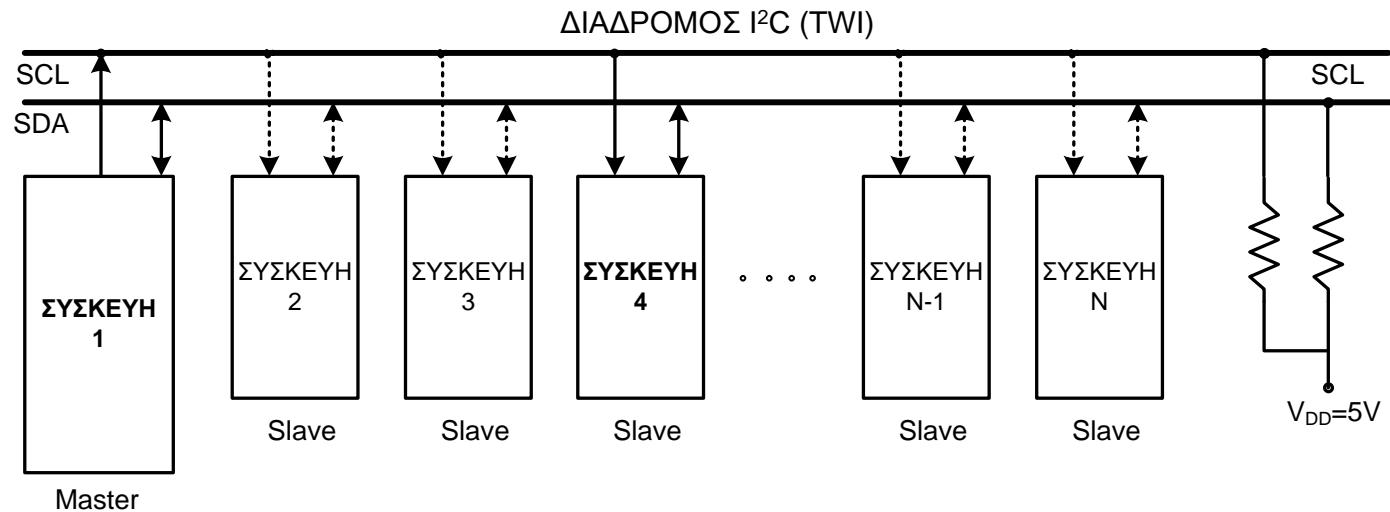
**Synchronization**: διαδικασία που συγχρονίζει τα σήματα ρολογιών που παρέχονται από δύο ή περισσότερους master.

**SDA**: γραμμή σημάτων δεδομένων (Serial DAta)

**SCL**: γραμμή σημάτων ρολογιών (Serial CLock)

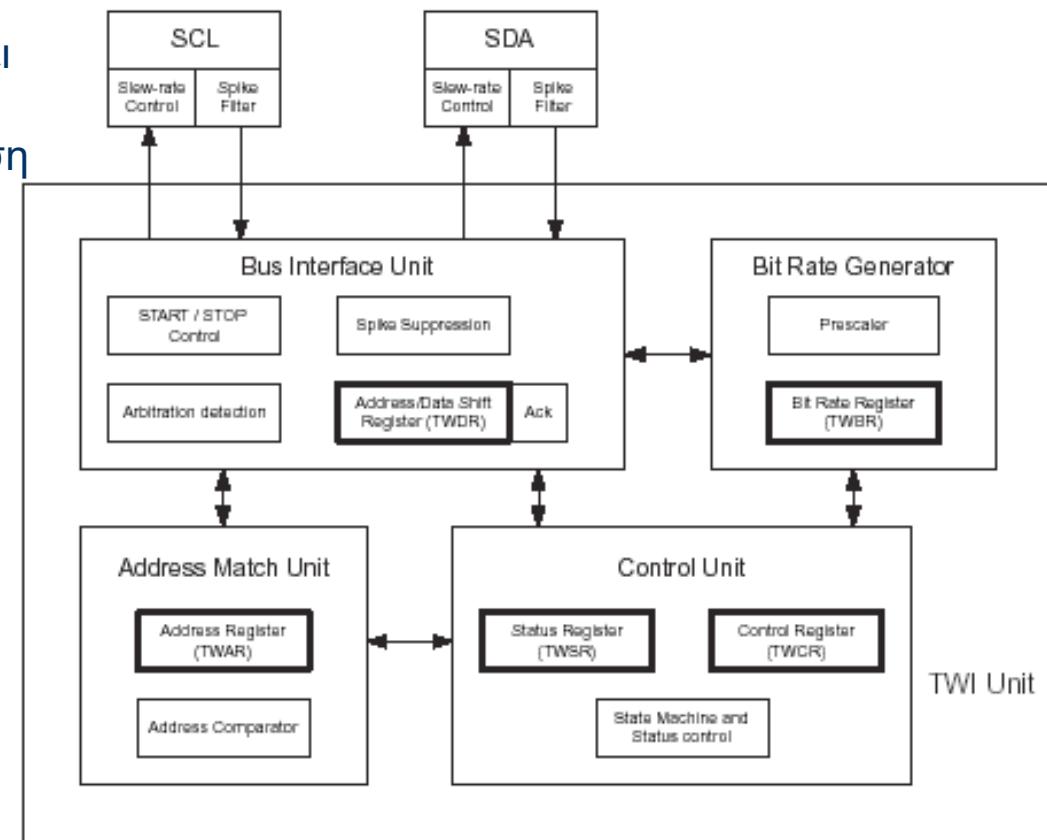


# Διάδρομος I<sup>2</sup>C



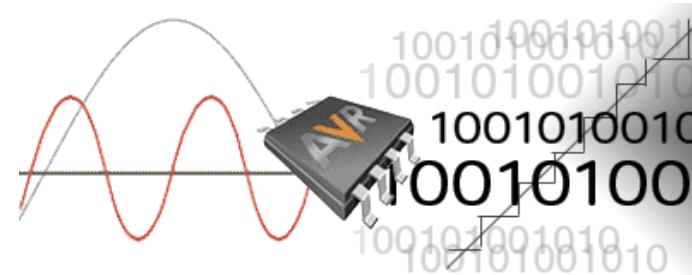
# Διεπαφή TWI (I<sup>2</sup>C)

- Η λειτουργία ρυθμίζεται μέσω των κατ/των:
- Address/Data Shift Register (TWDR): περιέχει τη διεύθυνση ή τα δεδομένα προς μετάδοση ή από λήψη.
- Bit Rate Register (TWBR): καθορισμός του ρυθμού μετάδοσης (διαίρεση τιμής γεννήτριας ρυθμού μετάδοσης).
- Address Register(TWAR): περιέχει την 7-bit διεύθυνση.
- Status Register(TWSR): κατάσταση διαύλου-επικοινωνίας.
- Control Register(TWCR): έλεγχος λειτουργίας (συνθήκη εκκίνησης-λήξης, επιβεβαίωση λήψης, ειδοποίηση σύγκρουσης).



# Μετατροπέας αναλογικού σήματος σε ψηφιακό (ADC)

- Μετατρέπει ένα αναλογικό σήμα εισόδου σε ψηφιακό σήμα των 10 bits με τη μέθοδο των διαδοχικών προσεγγίσεων. Ο ADC είναι συνδεδεμένος σε έναν αναλογικό πολυπλέκτη 8 καναλιών που επιτρέπει τη λήψη 8 τάσεων εισόδου από τους ακροδέκτες της PortA. Οι ακροδέκτες αυτοί είναι μη διαφορικοί (η τάση τους είναι σε αναφορά προς τη γη).
- Η συσκευή επίσης υποστηρίζει 16 συνδυασμούς διαφορικών τάσεων εισόδου. Δύο από τις εισόδους αυτές (η ADC1, ADC0 και η ADC3, ADC2 ) είναι εξοπλισμένες με προγραμματιζόμενο στάδιο κέρδους με δυνατότητα ενίσχυσης 0dB (1x), 20dB (10x) ή 46dB (200x) της διαφορικής τάσης εισόδου πριν την A/D μετατροπή. Επτά κανάλια διαφορικών εισόδων τάσης μοιράζονται κοινό αρνητικό τερματικό (ADC1) ενώ για θετικό μπορεί να επιλεγεί οποιαδήποτε άλλη είσοδος του ADC.
- Ο ADC περιλαμβάνει κύκλωμα δειγματοληψίας και διατήρησης (Sample and Hold) που εξασφαλίζει τη διατήρηση της τάσης εισόδου σε σταθερό επίπεδο κατά την μετατροπή. Διαθέτει επίσης ξεχωριστό ακροδέκτη τροφοδοσίας για το αναλογικό του μέρος.



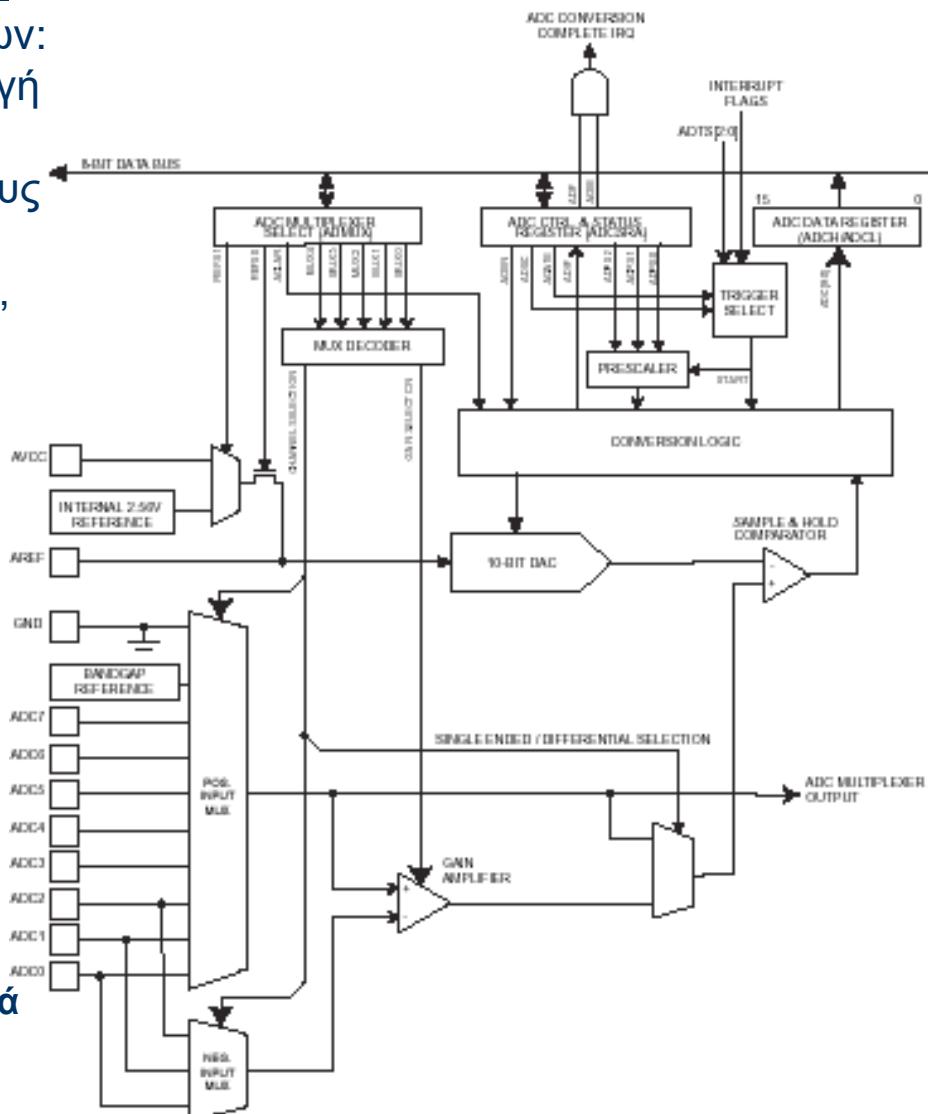
# Μετατροπέας αναλογικού σήματος σε ψηφιακό (ADC)

- Η λειτουργία ρυθμίζεται μέσω των κατ/των:
  - ADC Multiplexer Select (ADMUX): επιλογή τάσης αναφοράς, παρουσίαση αποτελέσματος, επιλογή εισόδων και κέρδους
  - ελέγχου και κατάστασης (ADCSRA): ενεργοποίηση ADC, διακοπή, τιμές σημαίας, κλπ.
  - δεδομένων (ADCH-L): αποτέλεσμα μετατροπής

$$ADC = \frac{V_{IN} \cdot 1024}{V_{REF}}$$

$$ADC = \frac{(V_{POS} - V_{NEG}) \cdot GAIN \cdot 512}{V_{REF}}$$

διαφορικά  
κανάλια



# Αναλογικός Συγκριτής

Σύγκριση δύο αναλογικών σημάτων. Π.χ. έξοδο ενός αισθητήρα θερμοκρασίας με μια τάση αναφοράς, και να εκτελέσουμε κάποια λειτουργία όταν η θερμοκρασία υπερβαίνει το όριο που αντιστοιχεί στην τάση αυτή. Ο αναλογικός συγκριτής χωρίζεται σε 2 τμήματα. Το πρώτο είναι ο ίδιος ο συγκριτής, ο οποίος έχει 2 εισόδους: αναλογική είσοδο 0 και 1 (AIN0-1). Αν η είσοδος AIN0 είναι μεγαλύτερη από την AIN1, τότε η έξοδος του συγκριτή είναι υψηλή. Το 2ο τμήμα παίρνει την έξοδο του συγκριτή και θέτει τη σημαία διακοπής (ACI) και τη σημαία εξόδου του συγκριτή (ACO).

Η έξοδος του συγκριτή μπορεί να ρυθμιστεί για να αιχμαλωτίσει την είσοδο σύλληψης του Μετρητή/Χρονιστή

