

# 1. Computer Abstractions and Technology

---

## 1.1 介紹

### 計算應用的種類與它們的特性

- 個人型計算機
  - 最為人熟知的計算型式
  - 強調以低成本提供單一使用者不錯的效能
  - 能執行其他公司的軟體
- 伺服器
  - 大型主機、迷你計算機及超級電腦的現代版
  - 通常經由網路來使用
  - 伺服器強調其可靠度，其當機的代價通常高於單一使用者的個人電腦
- 嵌入式計算機
  - 計算機中最大的一個族群
  - 在應用與效能的範圍也最廣
  - 嵌入式計算系統是設計來執行單一應用或一組相關的應用
  - 嵌入式應用通常有其獨特的應用需求以及最低效能和嚴格的成本與功耗限制

## 1.2 計算機架構的八大理念

- 配合摩爾定律作設計
  - 該定律指出IC容量於每18至24年即加倍
- 用抽象化來簡化設計
  - 計算機架構師與程式師均需想出使自己更有產能的方法，否則其花費在設計上的時間將有如資源量隨摩爾定律而膨脹般遽增。
  - 使用抽象化，可提供一個簡潔的模型予上方各層
- 使經常的情形變快
  - 經常的情形往往也比較少見者為單純且易於改良
  - 需透過仔細的實驗與測量以求確保
- 經由平行性提升效能
- 經由管道處理提升效能
- 經由預測提升效能
  - 在一些情況下假設你的預測已經夠準確並且由錯誤的預測中回復的機制不會太昂貴的話，平均而言猜測結果後就劇以開始繼續作下去會比等到確之結果才更快。
- 記憶體的階層
  - 程式設計師希望記憶體要容量大，速度快且低廉
  - 記憶體的速度會影響效能、容量又限制可以處理問題的規模、而且目前計算機價格的主要部份來自於記憶體的成本。
  - 可以用階層式的不同記憶體來滿足這些互相抵觸的要求，其方式是將最快最小和每位元單價最貴的記憶體至於頂層，而最慢最大和每位元單價最廉價的記憶體置於底層。
- 經由冗餘提升可靠性
  - 計算機不只快，還要可靠。
  - 物理裝置難免失效，於是我們以加入額外組件以便失效發生時接手及幫助檢出失效情況的方式使系統成為可靠。

## 1.3 你的程式之下

- 每一個計算機中最重要的有兩類：作業系統與編譯器
- 作業系統將使用者應用與硬體關聯上，並提供各種服務與管控的功能
  - 處理基本輸出入的動作
  - 配置儲存體與記憶體
  - 在多個應用同時使用計算機時提供有保護的分享
- 編譯器執行另一重要功能：將高階語言如C、C++、Java或Visual Basic所寫的程式翻譯成硬體可執行的一群指令。
- 程式將一道以符號表示的組合語言翻譯成二進形式的機器語言，稱為組譯器。
- 程式師應將他們的生產力，以及他們可以更清楚思考，歸功於高階程式語言以及可以將以其編撰的程式翻譯成組合指令的編譯器。
- 高階程式語言的好處
  - 他們使用英語文字與算術表示法，容許程式師以更自然的語言思考，也使得程式看起來更像文字而非晦澀難懂的符號表
  - 更好的程式產生力，軟體開發領域裡少有的共識之一，就是當程式開發時如果能採用可以用更少行來表達一個思想的語言，則所需時間較少
  - 程式不須與開發他們時所使用的計算機相關，此乃因為編譯器與組譯器可將高階語言程式翻譯成任何計算機的二進指令。

## 1.4 覆蓋之下

- 所有計算機內的硬體都執行以下的基本功能：輸入資料、輸出資料、處理資料以及儲存資料。
- 計算機的兩種關鍵組件是輸入裝置以及輸出裝置
- 有些裝置比如無線網路可同時提供計算機輸入與輸出
- 存資料的安全地方
  - 計算機內的記憶體是揮發性記憶體，一旦失去電力就會忘記
  - 光碟並不因你切斷電力而失去所記錄的影片，因此其為一種非揮發性記憶體
  - 我們以名詞主記憶體來代表保存正在執行中的數據及程式的揮發性記憶體
  - 我們以名詞次記憶體來代表保存執行之間的數據及程式的非揮發性記憶體
- 有網路的電腦的優勢
  - 通訊：資訊可在計算機間以高速交換
  - 資源分享：與其每個計算機擁有自己的輸入/輸出裝置，同一網路上的計算機可共享之
  - 非本地存取：連結遠距離的計算機，使用者即可使用遠方的計算機

## 1.5 建構處理器與記憶體的技術

---

### 1.5.1 科技趨勢

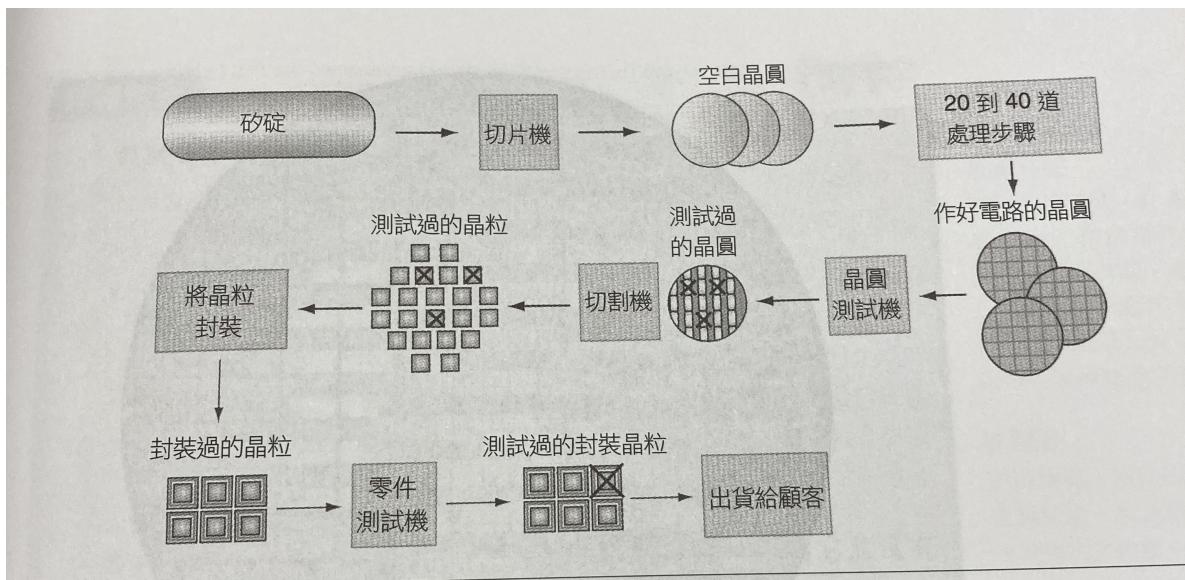
- 電子產品逐漸發展中
- 追求效能增加與價格減少
- 效能與價格比越來越高

年代	一些科技	效能與價格比
1951	真空管	1
1965	電晶體	35
1975	積體電路	900
1995	超大積體電路	2400000
2013	極大積體電路	2500000000000

## 1.5.2 半導體科技

- 半導體由矽組成
- 加上導體、絕緣體、開關改變他的性質

## 1.5.3 積體電路的製造



- 良率：一個晶元上好晶粒占所有晶粒數量的百分率。

## 1.5.4 良率

$$\text{Cost per die} = \frac{\text{Cost per wafer}}{\text{Dies per wafer} \times \text{Yield}}$$

$$\text{Dies per wafer} \approx \frac{\text{Wafer area}}{\text{Die area}}$$

$$\text{Yield} = \frac{1}{(1 + (\text{Defects per area} \times \text{Die Area}/2))^2}$$

面積與不良率的非線性關係

- 晶圓圓片價格與面積是固定的
- 不良率取決在於製造的流程
- 晶片損毀區域大小取決於架構與電路設計

## 1.6 效能

## 1.6.1 回應時間與流通量

回應時間：要花多少時間能夠完成工作

流通量：在一個時間單位內，總共能夠完成多少工作

## 1.6.2 時間

定義時間：

- 完成一個工作總共需要多少時間，包含硬碟與記憶體存取，輸入輸出的動作，OS...
- 可能包含其他程式在多執行緒的執行時間
- 包含很多因素

CPU的時間：

- 被稱作「CPU的執行時間」或者「CPU的時間」
- 通常還會細分成「對於OS的CPU時間」與「對於使用者程式的CPU時間」

CPU的表現：對於一個單一的程式，使用者的CPU時間。

## 1.6.3 相關表現

$$\text{定義表現} : \text{Performance} = \frac{1}{\text{Execution Time}}$$

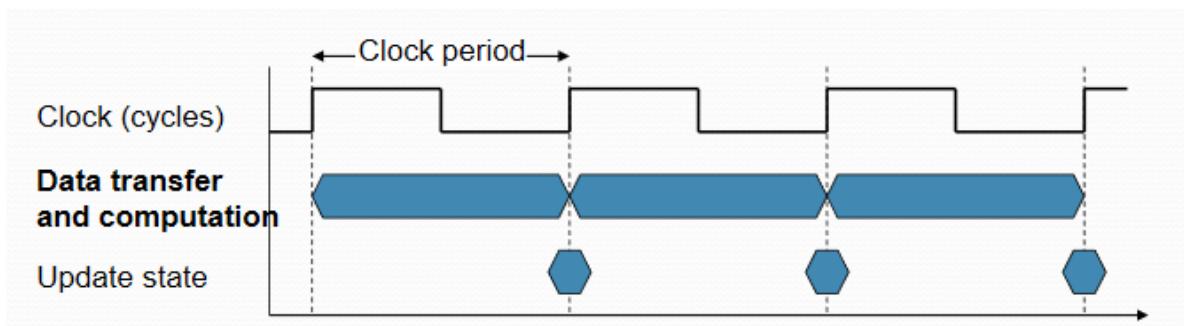
若我們說 $x$ 比 $y$ 快 $n$ 倍，則

$$n = \frac{\text{Performance } p_x}{\text{Performance } p_y} = \frac{\text{Execution time } e_y}{\text{Execution time } e_x}$$

要精確的確定一個程式的執行時間不是一件簡單的事情

我們通常都是「預估」一個程式的執行時間

## 1.6.4 CPU的時脈



時脈週期：一個時間週期的時間，例如 $250\text{ps} = 2.5 \times 10^{-10}\text{s}$

時鐘頻率：一秒鐘的時脈次數，例如 $4.0\text{GHz} = 4000\text{MHz} = 4 \times 10^9\text{Hz}$

$$\text{CPU時間} : \text{CPU Clock Cycles} \times \text{Clock Cycles Time} = \frac{\text{CPU Clock Cycles}}{\text{Clock Rates}}$$

表現會隨著「減少一個時脈週期的時間」、「增加時鐘頻率」進步

通常來說，設計硬體的人會在這兩者之間衡量取決。

### **Example**

Computer A: 2GHz clock, 10s CPU Time

設計一個電腦B，目標是6s CPU Time，且clock cycle增加1.2倍

$$\text{Clock Rate}_B = \frac{\text{Clock Cycles}_B}{\text{CPU Time}_B} = \frac{1.2 \text{Clock Cycles}_A}{6s}$$

$$\text{Clock Cycles}_A = \text{CPU Times}_A \times \text{Clock Rates}_A = 10s \times 2\text{GHz} = 20 \times 10^9$$

$$\text{Clock Rate}_B = \frac{\text{Clock Cycles}_B}{\text{CPU Time}_B} = \frac{1.2 \times 20 \times 10^9}{6s} = 4\text{GHz}$$

## **1.6.5 指令執行時間**

時間單位：依照使用者的看法，通常來說是秒。

CPU時間：電腦利用固定頻率的時脈來執行指令，並且決定事件發生的時間。

執行時間以cycle為單位。

## **1.6.6 程式執行時間**

CPU的執行程式的時間：

$$\text{Clock Cycle for program} \times \text{Clock Cycle Time} = \frac{\text{Clock Cycles for Program}}{\text{Clock Rate}}$$

CPI : Clock cycles per Instruction，也就是一個指令所需的時脈週期

對於程式的CPU的時脈週期：程式的指令數  $\times$  CPI

## **1.6.7 指令數量與CPI**

$\text{Clock Cycles} = \text{Instruction Count} \times \text{Cycles per Instruction}$

$$\text{CPU Time} = \text{Instruction Count} \times \text{CPI} \times \text{Clock Cycles Time} = \frac{\text{Instruction Count} \times \text{CPI}}{\text{Clock Rates}}$$

決定程式指令數量的要素：決定於程式、指令集架構與編譯器

平均一個指令的時脈週期：決定於CPU，也被不同種類的指令所影響

### **Example**

A電腦：Cycle Time = 250ps, CPI = 2.0

B電腦：Cycle Time = 500ps, CPI = 1.2

一樣的指令集架構，哪一個比較快速，然後大概需要多少時間？

在A電腦，一個指令通常需要執行  $250 \times 2.0 = 500$ ps

在B電腦，一個指令通常需要執行  $500 \times 1.2 = 600$ ps

故A電腦比B電腦快。

$$\text{A電腦比B電腦快} \frac{600}{500} = 1.2\text{倍}$$

## 1.6.8 更多關於CPI的部分

不同的指令類別，使用不同數量的時脈

$$\text{Clock Cycles} = \sum_{i=1}^n (CPI_i \times IC_i)$$

計算加權平均的CPI

$$CPI = \frac{\text{Clock Cycles}}{\text{Instruction Count}} = \sum_{i=1}^n (CPI_i \times \frac{\text{Instruction Count}_i}{\text{Instruction Count}})$$

### Example

Class	A	B	C
CPI for class	1	2	3
IC in sequence 1	2	1	2
IC in sequence 2	4	1	1

若Sequence 1的 $IC = 5$ ，則Clock Cycles =  $2 \times 1 + 2 \times 1 + 3 \times 2 = 10$

$$\text{所以Avg. CPI} = \frac{10}{5} = 2$$

若Sequence 2的 $IC = 6$ ，則Clock Cycles =  $4 \times 1 + 1 \times 2 + 1 \times 3 = 9$

$$\text{所以Avg. CPI} = \frac{9}{6} = 1.5$$

## 1.6.9 對於CPU表現的總結

$$\text{CPU Times} = \frac{\text{Instruction}}{\text{Program}} \times \frac{\text{Clock Cycles}}{\text{Instruction}} \times \frac{\text{Seconds}}{\text{Clock Cycles}}$$

表現通常依賴於：

1. 演算法(影響指令數量與可能影響CPI)
2. 程式語言(影響IC與CPI)
3. 編譯器(影響IC與CPI)
4. 指令集架構(影響IC與CPI以及時脈)

## 1.7 功耗壁障

- 對於CMOS，能耗可以這樣表示：

$$\circ \text{Energy} \propto \frac{1}{2} \times \text{Capacitive load} \times \text{Voltage}^2 \times \text{Clock Rate}$$

其中Energy是能量，Capacitive load是電容性負載，Voltage是電壓。Clock Rate是時脈。

- 降低電壓會使得電晶體漏電太多，有如水龍頭無法關緊，故降低電壓可以有效降低能量，但不適用於現代的方法。

## 2. Instructions: Language of the Computer

## 2.1 介紹

- 計算機語言中的單字稱為指令，而它的字彙稱為指令集。

### 2.1.1 MIPS運算元

名稱	舉例	註解
32個暫存器	\$s0-\$s7, \$t0-\$t9, \$zero, \$a0-\$3, \$v0-\$v1, \$gp, \$fp, \$sp, \$ra, \$at	快速存取資料的地方。在MIPS中，資料必須要在暫存器裡才能執行運算，暫存器\$zero恆等於0，而暫存器\$at則是保留給組譯器來處理值很大的常數。
$2^{30}$ 記憶體字組	Memory[0], Memory[4] ... Memory[4294967292]	在MIPS裡，記憶體只能由資料傳輸指令來存取。MIPS使用位元組位址，所以連續的字組位置相差4。記憶體裡儲存資料結構，陣列和溢出暫存器(spilled register)

### 2.1.2 MIPS組合語言

指令	舉例	意義	註解
加法	<code>add \$s1,\$s2,\$s3</code>	$\$s1=\$s2+\$s3$	三個暫存器運算元
減法	<code>sub \$s1,\$s2,\$s3</code>	$\$s1=\$s2-\$s3$	三個暫存器運算元
加立即值	<code>addi \$s1,\$s2,20</code>	$\$s1=\$s2+20$	加上常數
載入字組	<code>lw \$s1, 20(\$s2)</code>	$\$s1=Memory[\$s2+20]$	字組由記憶體載入至暫存器
儲存字組	<code>sw \$s1, 20(\$s2)</code>	$Memory[\$s2+20] = \$s1$	字組由暫存器儲存至記憶體
載入半字組	<code>lh \$s1, 20(\$s2)</code>	$\$s1 = Memory[\$s2+20]$	半字組由記憶體載入至暫存器
載入無號半字組	<code>lhu \$s1, 20(\$s2)</code>	$\$s1 = Memory[\$s2+20]$	無號半字組由記憶體載入至暫存器
儲存半字組	<code>sh \$s1,20(\$s2)</code>	$Memory[\$s2+20] = \$s1$	半字組由暫存器儲存至記憶體
載入位元組	<code>lb \$s1,20(\$s)</code>	$\$s1=Memory[\$s2+20]$	位元組由記憶體載入至暫存器
載入無號位元組	<code>lbu \$s1,20(\$s2)</code>	$\$s1=Memory[\$s2+20]$	無號位元組由記憶體載入至暫存器
儲存位元組	<code>sb \$s1,20(\$s2)</code>	$Memory[\$s2+20]=\$s1$	位元組由暫存器儲存至記憶體
載入連結的字元組	<code>ll \$s1,20(\$s2)</code>	$\$s1=Memory[\$s2+20]$	作為不可分割的（記憶體與儲存器內容）交換中第一部分的載入字元組
條件式儲存字元組	<code>sc \$s1,20(\$s2)</code>	$Memory[\$s2+20]=\$s1;\$s1=0$ 或1	作為不可分割的（記憶體與儲存器內容）交換中第二部分的載入字元組
載入上半部立即值	<code>lui \$s1, 20</code>	$\$s1=20*65536$$	載入常數至較高的16位元
及	<code>and \$s1,\$s2,\$s3</code>	$\$s1=\$s2 \& \$s3$	三個暫存器運算元；逐位元的及運算
或	<code>or \$s1,\$s2,\$s3</code>	$\$s1=\$s2   \$s3$	三個暫存器運算元；逐位元的或運算
反或	<code>nor \$s1,\$s2,\$s3</code>	$\$s1=\sim(\$s2   \$s3)$	三個暫存器運算元；逐位元的反或運算

指令	舉例	意義	註解
及立即值	<code>andi \$s1, \$s2, 20</code>	<code>\$s1 = \$s2 &amp; 20</code>	暫存器與常數做逐位元的及運算
或立即值	<code>ori \$s1, \$s2, 20</code>	<code>\$s1 = \$s2   20</code>	暫存器與常數做逐位元的或運算
邏輯左移	<code>sll \$s1, \$s2, 10</code>	<code>\$s1 = \$s2 &lt;&lt; 10</code>	左移常數個位元位置
邏輯右移	<code>srl \$s1, \$s2, 10</code>	<code>\$s1 = \$s2 &gt;&gt; 10</code>	右移常數個位元位置
若等於則分支	<code>beq \$s1, \$s2, 25</code>	若 ( <code>\$s1==\$s2</code> ) 則前往 <code>PC+4+100</code>	等於測試：PC相對的 分支
若不等於則分支	<code>bne \$s1, \$s2, 25</code>	若 ( <code>\$s1!=\$s2</code> ) 則前往 <code>PC+4+100</code>	不等於測試：PC相對 的分支
若小於則分支	<code>slt \$s1, \$s2, 25</code>	若 ( <code>\$s2&lt;\$s3</code> ) · <code>\$s1=1</code> ; 否則 <code>\$s1=0</code>	小於比較，用於beq, bne
無號若小於則設 定	<code>sltu \$s1, \$s2, \$s3</code>	若 ( <code>\$s2&lt;\$s3</code> ) · <code>\$s1=1</code> ; 否則 <code>\$s1=0</code>	無號數的小於比較
若小於立即值則 設定	<code>slti \$s1, \$s2, 20</code>	若 ( <code>\$s2&lt;20</code> ) · <code>\$s1=1</code> ; 否則 <code>\$s1=0</code>	小於某常數的比較
若無號小於立即 值則設定	<code>sltiu \$s1, \$s2, 20</code>	若 ( <code>\$s2&lt;20</code> ) · <code>\$s1=1</code> ; 否則 <code>\$s1=0</code>	無號數的小於某常數 的比較
跳躍	<code>j 2500</code>	前往10000	跳至目的位置
透過暫存器跳躍	<code>jr \$ra</code>	前往 <code>\$ra</code>	用於switch敘述、程 序返回
跳躍並連結	<code>jal 2500</code>	<code>\$ra=PC+4</code> 前往 10000	用於程序呼叫

### 2.1.3 Opcodes Table

Opcode bitfields								
add	000000	rs	rt	rd	00000	100000		
sub	000000	rs	rt	rd	00000	100010		
addi	001000	rs	rt		imm			
lw	100011	rs	rt		offset			
sw	101011	rs	rt		offset			
lh	100001	rs	rt		offset			
lhu	100101	rs	rt		offset			
sh	101001	rs	rt		offset			
lb	100000	rs	rt		offset			
lbu	100100	rs	rt		offset			
sb	101000	rs	rt		offset			
lui	001111	rs	rt		imm			
and	000000	rs	rt	rd	00000	100100		
or	000000	rs	rt	rd	00000	100101		
nor	000000	rs	rt	rd	00000	100111		
andi	001100	rs	rt		imm			
ori	001101	rs	rt		imm			
sll	000000	rs	rt	rd	sa	000000		
srl	000000	rs	rt	rd	sa	000010		
beq	000100	rs	rt		offset			
bne	000101	rs	rt		offset			
slt	000000	rs	rt	rd	00000	101010		
sltu	000000	rs	rt	rd	00000	101011		
slti	001010	rs	rt		imm			
sltiu	001011	rs	rt		imm			
j	000010			target				
jal	000011			target				

## 2.2 計算機硬體的運作

- 每一道MIPS算術指令只能執行一種運算且永遠一定使用三個變數。
- 若我們要相加四個變數a, b, c, d，則可以寫成以下

```
add a, b, c
add a, a, d
```

## 2.3 計算機硬體的運算元

- MIPS架構中暫存器的大小是32位元；一群群的32位元如此經常地被使用，因此它們也在MIPS架構中被稱為字組(word)。
- 很大數量的暫存器單純地由於其內部的電子訊號必須傳遞更遠而需時更久、可能導致時脈週期時間增加。

### 2.3.1 記憶體運算元

- 程式語言具有內含單一數據元素的簡單變數，如以上各例所見；然而也有較複雜的資料結構—陣列(array)與結構(structure)。

該等複雜資料結構可包含較計算機中所具有的暫存器數目。

- MIPS指令的算術運算僅在暫存器上運作；因此MIPS也必須具有能在暫存器及記憶體間轉移資料的指令。

該類地指令稱為資料轉移指令。

- 存取記憶體字組時，指令必須提供記憶體的位址。
- 記憶體是一個很大的一維陣列，並且由0開始的、稱為位置者作為其索引。
- 傳統上稱呼將記憶體中的值複製至暫存器中的資料轉移指令為載入。載入指令的格式包含運作名稱、後接將被載入值的暫存器、之後是用以存取記憶體的另一個常數以及另一個暫存器。

記憶體位址由該常數加上第二個暫存器的內容而得。

- 實際的MIPS該指令稱為lw，代表載入字組(load word)

#### Example - 編譯有一個運算元在記憶體中的賦值敘述

假設A為含有100個字組的陣列，且編譯器已如前述將g與h存於 \$s1 以及 \$s2 中。另設陣列的開始位址，或稱基底位置，存於 \$s3 中。

編譯下述C賦值敘述：

```
g=h+A[8]
```

先把 A[8] 轉移至暫存器中： lw \$t0, 8(\$s3)

再將其與 h 相加，存至 g : add \$s1, \$s2, \$t0

#### Example - 編譯使用到讀取與儲存的賦值敘述

假設變數h的值已被編譯器存至暫存器 \$s2，且base address陣列A已被編譯器存至暫存器 \$s3，求下列的C語言編譯後的MIPS組語敘述。

```
A[12] = h + A[8]
```

```
ls $t0, 48($s3)    # 取得A[12]的值，並且放到暫存器  
ls $t1, 32($s3)    # 取得A[8]的值，並且放到暫存器  
add $t0, $s2, $t1 # h與A[8]做相加  
sw $t0, 48($s3)    # 存回A[12]的記憶體中
```

### 2.3.2 常數或immediate運算子

- 程式很常在運算子中使用常數，例如增加index來讀取陣列的下一個元素。

#### Example - 用load word來做常數相加

假設 `$s1 + AddrConstant4` 是常數4的記憶體位址。

```
lw $t0, AddrConstant4($s1)    #$t0 = 常數4  
add $s3, $s3, $t0             #$s3 = $s3 + $t0 = $s3 + 4
```

#### Example - 用add immediate來做整數相加

我們可以用addi來直接做整數的相加，省略掉讀取或暫存的部分。

```
addi $s3, $s3, 4              #$s3 = $s3 + 4
```

## 2.4 有號數與無號數

與數位邏輯相同，MIPS中用的32位元數字，最左邊的數字代表有號或者無號，針對這個對二進制運算後轉成10進制。

## 2.5 指令呈現在電腦的方式

- 暫存器很常被指令所提及，因此我們可以透過指令的編號，來將指令表達成一連串的數字。

#### Example - 將MIPS組語翻譯成機器碼

將以下的MIPS組語翻譯成機器碼。

```
add $t0, $s1, $s2
```

我們可以翻譯成

0	17	18	8	0	32
MIPS指令形式	第一個指令元素	第二個指令元素	目標暫存器	沒有用到的指令格	MIPS指令形式
000000	10001	10010	01000	00000	100000

### 2.5.1 MIPS欄位

- MIPS欄位有各自的名子，方便我們去討論。

#### R-format

op	rs	rt	rd	shamt	func
這個指令的運算類別	第一個指令元素	第二個指令元素	目標暫存器	左移/右移數量	函數

#### I-format

op	rs	rt	constant or address
這個指令的運算類別	第一個指令元素	第二個指令元素	常數或暫存器的地址

#### Example - 翻譯MIPS組語翻譯至機器語言

若base address陣列A存於暫存器 \$t0，變數h存於暫存器 \$s2 中，且翻譯以下的C語言至機器語言。

```
A[300] = h + A[300];
```

首先我們要先把C語言轉成MIPS指令

```
lw $t1, 1200($t0)add $t0, $t1, $s2sw $t1, 1200($t0)
```

則接下來將其轉為R-format或者I-format

OP	RS	RT	RD	ADDR/SHAMT	FUNC
35	9	8		1200	
0	18	8	8	0	32
43	9	8		1200	

再將每一個欄位轉成二進制

100011	01001	01000	0000010010110000		
000000	10010	01000	01000	00000	100000
101011	01001	01000	0000010010110000		

## 2-6 邏輯運算子

Logical Operation	C operators	Java operators	MIPS instructions
Shift left	<<	<<	sll
Shift right	>>	>>>	srl
Bit-by-bit AND	&	&	and, andi
Bit-by-bit OR			or, ori
bit-by-bit NOT	~	~	nor

### Example - 將MIPS組語翻譯至機器語言

若我們假設 \$s0 為9<sub>ten</sub>，翻譯以下MIPS組語至機器語言，並求出 \$s0 的值。

```
sll $t2, $s0, 4
```

我們要使用R-format中的shamt來代表移位的格數，故

op	rs	rt	rd	shamt	funct
0	0	16	10	4	0

接著再將其翻譯成長度為32的二進制碼。

op	rs	rt	rd	shamt	funct
000000	00000	10000	01010	00100	000000

也就是

```
0000 0000 0001 0000 0101 0001 0000 0000
```

也因為左移4格，故原先的

```
$s1 = 0000 0000 0000 0000 0000 0000 0000 1001
```

變成了

```
$t1 = 0000 0000 0000 0000 0000 0000 1001 0000
```

故 \$t1 的值為144。

## 2-7 能作決定的指令

- MIPS組合語言包含了兩個作決定的指令，兩者均與if且含有go to的敘述類似。

- `bq register 1, register 2, L1`

若register 1內含的值與register 2內含的值相同，則接下來執行被標記為L1的敘述。

- `bne register 1, register 2, L1`

若register 1內含的值與register 2內含的值不同，則接下來執行被標記為L1的敘述。

- MIPS組合語言包含有一暫存器跳躍(jump register, jr)指令，意為無條件跳躍至暫存器內容所示之位址處。
- 通常來說，我們會用I-format來構造bne/beq指令
  - opcode就是bne、beq的opcode
  - rs與rt用來比較兩個的暫存器
  - immediate用來儲存word address
    - 指令通常都是word aligned (byte address通常都是隔4，也就是最後兩個bit永遠都是0)
    - 如果敘述達成，那麼就跳躍到 $PC = (PC + 4) + (Immediate + 4)$
    - 如果敘述不達成，那麼就跳躍到 $PC = (PC + 4)$
    - 如此一來，我們可以掌握大概土 $2^{17}$ 個byte，來進行跳躍。
- 通常來說，我們會用J-format來構造jal或者j指令
  - J-format指令由6bits的opcode與26bits的target address所組成
  - 跳躍一樣是跳躍word address
  - 如果我們一定要指定32-bits的address
    - 我們會把位址設定在暫存器，接著用jr來進行跳躍
    - `jr $ra #跳躍到$ra存進的記憶體地址`

### Example - 將C語言編譯至MIPS碼

下列程式片段中，f、g、h、i及j為變數。若該五變數f至j對應至五個暫存器 \$s0 至 \$s4，該C if敘述編譯成的 MIPS 碼為何？

```
if(i == j) f=g+h else f=g-h
```

```
bne $s3, $s4, Else          #若i=j則跳到Else
add $s0, $s1, $s2            #把$s1,
$s2相加並且assign到$s0
j Exit                      #跳躍至Exit
Else: sub $s0, $s1, $s2      #跳躍至Else: sub $s0, $s1,
$s2
Exit:
```

### Example - 將C語言編譯至MIPS碼

設i及k在暫存器 \$s3 及 \$s5 中且save數列的基底位址在 \$s6 中。相對於此C片段的MIPS組合碼為何？

```
while(save[i] == k){    i += 1;}
```

```
Loop: sll $t1, $s3, 2      # 暫時暫存器 $t1 = i * 4
      add $t1, $t1, $s6      # t1 = save[i] 的位址
      lw   $t0, 0($t1)        # 暫時暫存器 $t0 = save[i]
      bne $t0, $s5, Exit     # 若 save[i] != k 則前往 Exit
      addi $s3, $s3, 1         # i = i + 1
      j   LoopExit             # 前往 LoopExit:
```

### Example - 在小於時設定

```
slt $t0, $s3, $s4      # 若 $s3 < $s4， 則設定 $t0 = 1
```

```
slti $t0, $s3, 10      # 若 $s3 < 10， 則設定 $t0 = 1
```

### Example - 有號與無號的比較

若 \$s0 內含二進制數字

```
1111 1111 1111 1111 1111 1111 1111 1111
```

及暫存器 \$s1 內含二進制數字

```
0000 0000 0000 0000 0000 0000 0000 0001
```

則下列兩指令執行後暫存器 \$t0 及 \$t1 的值各為何？

```
slt $t0, $s0, $s1
sltu $t0, $s0, $s1
```

```
slt $t0, $s0, $s1 # -1 < 1, $t0 = 1
sltu $t0, $s0, $s1 # 4294967295 > 1, $t0 = 0
```

### Example - 邊界檢測捷徑

若 \$s1 >= \$t2 或者 \$s1 為負， 則分支至 IndexOutOfBoundsException

```
sltu $t0, $s1, $t2
beq $t0, $zero, IndexOutOfBoundsException
```

## 2.8 Supporting Procedures in Computer Hardware

### 2.8.1 Procedure Calling Step

1. 把參數放進變數暫存器( \$a )
2. 跳到函數標籤(jal ProcedureLabel)
3. 讀取函數的資料
4. 運行函數的運算
5. 把結果丟到 \$v 暫存器
6. 回去呼叫的原點(jr \$ra )

### 2.8.2 Register Usage

- \$a0 - \$a3: 變數暫存器
- \$v0, \$v1: 結果暫存器
- \$t0 - \$t9: 暫時暫存器
- \$s0 - \$s7: 儲存暫存器(Callee可以儲存或複寫，Caller在Caller做回傳後使用)
- \$gp: 靜態資料的全域指標暫存器
- \$sp: 堆疊指標暫存器
- \$fp: 堆疊框指標暫存器
- \$ra: 回傳地址暫存器

### 2.8.3 Procedure Call Instructions

- 用來呼叫函數的指令 : jal (jump and link)
  - 用法 : jal ProcedureLabel
  - 把PC + 4的位置放到暫存器 \$ra 上
  - 跳到目標位址
- 用來回去原函數的指令 : jr
  - 用法 : jr \$ra
  - 複製 \$ra 暫存器的值到程序計數器PC上

### 2.8.4 Callee的權利，Caller的責任

- Callee的權利
  - 可以自由的使用V/A/T暫存器
  - 可以認定參數有被正確的傳遞
  - 為了Callee的權利，Caller必須要負上一定的責任，在有必要的時候把值傳至指定的暫存器
- Caller的責任
  - 回傳地址 : \$ra
    - 這樣函數呼叫時會複寫 \$ra
  - 變數 : \$a0, \$a1, \$a2, \$a3
    - 如果在函數運行完後，我們還依然要用到這些變數的話
  - 暫時暫存器 : \$t0 - \$t9
    - 如果在函數運行完後，我們還依然要用到這些暫時暫存器的值的話
  - 回傳值 : \$v0, \$v1

- 如果在函數運行完後，回傳的值有在這些暫存器上的話

## 2.8.5 Caller的權利，Callee的責任

- Caller的權利
  - 可以自由的使用 \$s 暫存器，不用擔心被callee所覆寫
  - 可以認定回傳的結果有被正確的傳遞
  - 為了Caller的權利，Callee必須要負上一定的責任，也就是在Callee執行完後，把S暫存器復原

## 2.8.6 函數呼叫的溝通

- Callee的義務
  - 如果用到了 \$s，或者有很大的local structure，那麼就下拉 \$sp 來讓我們之後能對暫存器做還原。
    - `addi $sp, $sp, -12`
  - 如果用到了 \$s，那麼就先把原先的值做備份。
    - `sw $s0, 8($sp)`
  - 從 \$a0 ~ \$a3 來拿取函數的參數。
  - 執行函數的指令
  - 如果不是void，那就把要回傳的值丟到 \$v0, \$v1。
  - 函數結束後，把前面的兩個步驟反向操作來還原。
  - `jr $ra`
- Caller的義務
  - 下拉 \$sp 來還原暫存器。
    - `addi $sp, $sp, -28`
  - 儲存 \$ra 的值，因為 jal 會影響它的值
    - `sw $ra, 24($sp)`
  - 如果函數呼叫結束之後，我們還會用到 \$a, \$t, \$v 的值的話，我們把這些值壓到stack，或者從 \$s 作複製。
    - `sw $t0, 20($sp)`
  - 把前面四個變數丟到暫存器 \$a0~\$a3，額外的變數將會被丟到stack，也就是 `$a4 = 0($sp)`
  - `jal` 到想要的函數
  - 反向操作前面三個步驟。

### An Example of Passing Argument

```
int doh(int i, int j, int k, int l, int m, char c, int n){ return i+j+n}
```

```
doh: lw $t0, 4($sp)    add $a0, $a0, $a1    add $v0, $a0, $t0    jr $ra
```

## Leaf Procedure Example

```
int leaf_example(int g, h, i, j){    int f;    f = (g + h) - (i + j);    return f;}
```

- 因為有四個變數，所以第四個變數會被壓到stack上。
- 因為有local變數f，所以這個部分會被壓到stack上。
  - Callee的義務
- 回傳值到 \$v0

```
leaf_example: addi $sp, $sp, -4          sw    $s0, 0($sp)      # 把$s0存到stack  
上，這是callee的義務           add   $t0, $a0, $a1          add   $t1, $a2,  
$a3          sub   $s0, $t0, $t1          add   $v0, $s0, $zero # 運行程式  
lw    $s0, 0($sp)          addi $sp, $sp, 4      # 還原$s0，這是callee的義  
務          jr    $ra          # 回傳
```

## 2.8.7 非末端程序

- 非末端程序的舉例：一個副程式呼叫自己，或者呼叫別的副程式
- 對於巢狀呼叫，caller必須要儲存這些東西到stack：
  - 它的回傳地址 \$ra
  - 在呼叫之後，所有的變數暫存器 \$a，暫時暫存器 \$t，還有它的回傳值 \$v
  - 在呼叫之後還原回去

## Non-Leaf Procedure Example

```
int fact(int n){    if (n < 1){        return 1;    }else{        return n * fact(n-  
1);    }}
```

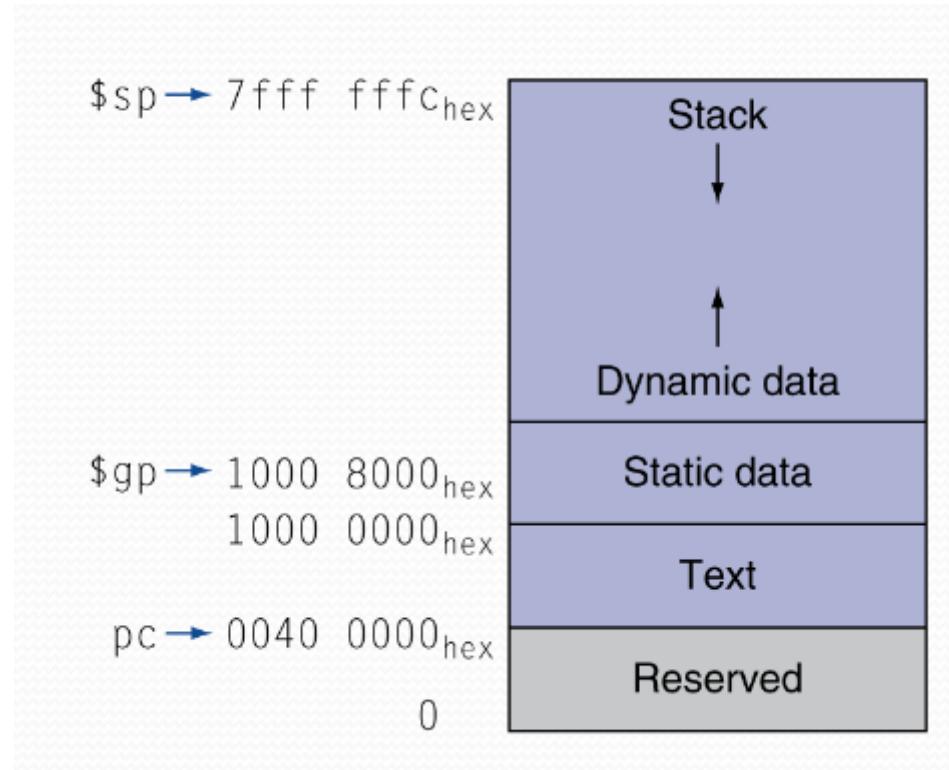
- 變數n在 \$a0
- 結果在 \$v0

```
fact:    addi $sp, $sp, -8      #讓stack儲存兩個東西(caller的義務)    sw    $ra,  
4($sp)    sw    $a0, 0($sp)    slti $t0, $a0, 1      #如果$a0小於1，那$t0就會被設置  
成0    beq   $t0, $zero, L1  #如果$t0不等於0，那就會跳到L1    addi $v0, $zero, 1  
#如果是0的話，那就把return 1加回去    addi $sp, $sp, 8      #把stack前面兩個東西pop掉  
jr    $ra    L1: addi $a0, $a0, -1    #實作n-1    jal  fact  
#跳到fact，並且將$ra設置成下面的(PC+4)    lw    $a0, 0($sp)    #恢復之前的$a0  
lw    $ra, 4($sp)    #恢復之前的$ra    addi $sp, $sp, 8      #把stack前面兩個東西pop  
掉    mul   $v0, $a0, $v0    #把$a0跟$v0做相乘    jr    $ra
```

## 2.8.8 Stack的區域資料

- 區域資料會被callee所分配
- Procedure Frame(\$fp)：用來給編譯器去控制stack的儲存

## 2.8.9 記憶體的布局



- Text: 程式碼
- Static data: 用來放全域變數
  - 例如一些static的變數、靜態記憶體array、字串也會放在這裡
  - \$gp 用來設置初始的記憶體位置，讓我們可以很快速的找到靜態的資料
- Dynamic data: heap
  - 一些動態陣列，或者Java的new實作類別
- Stack
  - 自動儲存空間

## 3. Arithmetic for Computers

### 加法跟減法

在二進制作加法、減法跟在十進制作加法差不多概念，就是從右加或減到左

## Example 1

嘗試用二進制加法把 $6_{\text{ten}}$ 與 $7_{\text{ten}}$ 加起來。

$$\begin{array}{r} 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0111_{\text{two}} = 7_{\text{ten}} \\ + \quad 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0110_{\text{two}} = 6_{\text{ten}} \\ \hline = \quad 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 1101_{\text{two}} = 13_{\text{ten}} \end{array}$$

## Example 2

嘗試用二進制減法把 $7_{\text{ten}}$ 減去 $6_{\text{ten}}$

$$\begin{array}{r} 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0111_{\text{two}} = 7_{\text{ten}} \\ - \quad 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0110_{\text{two}} = 6_{\text{ten}} \\ \hline = \quad 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0001_{\text{two}} = 1_{\text{ten}} \end{array}$$

或者你可以用補數來做減法，先把 $6_{\text{ten}}$ 取補數然後加起來

$$\begin{array}{r} 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0111_{\text{two}} = 7_{\text{ten}} \\ + \quad 1111 \ 1111 \ 1111 \ 1111 \ 1111 \ 1111 \ 1111 \ 1010_{\text{two}} = -6_{\text{ten}} \\ \hline = \quad 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0001_{\text{two}} = 1_{\text{ten}} \end{array}$$

## 溢位

若一個有號數用32個bit所儲存，則做相加或相減可能會使有號數結果超過32個bit，超出變成33個bit

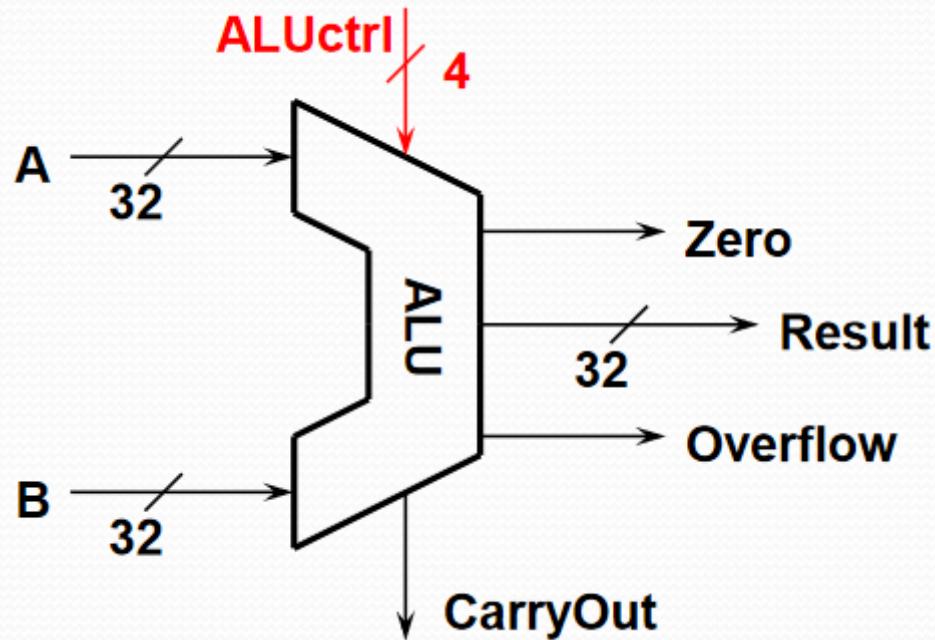
在這種情況，我們稱作為溢位，溢位會使最後相加的結果是錯誤的，見以下表格。

	A	B	結果(R)
A+B	$A \geq 0$	$B \geq 0$	$R < 0$
A+B	$A < 0$	$B < 0$	$R > 0$
A-B	$A \geq 0$	$B < 0$	$R < 0$
A-B	$A < 0$	$B \geq 0$	$R > 0$

在MIPS中提供了兩種運算子。

- add, addi, sub，皆為有號數加法、減法，會在溢位發生時給予異常的結果
- addu, addiu, subu，皆為無號數加法、減法，會比有號數加法多一個bit，在有號數溢位發生時，顯示正常的結果

## ALU的功能介紹



- 輸入端A：輸入一個32位二進制數字
- 輸入端B：輸入一個32位二進制數字
- ALUctrl：輸入一個4位數，用來設定運算子，例如0010就是ADD
- Zero：輸出0代表結果不是0，輸出1代表結果為0
- Result：輸出一個32位二進制數字，代表運算的結果
- Overflow：輸出1代表結果溢位，輸出0代表結果沒有溢位
- CarryOut：輸出1代表進位，輸出0代表沒有進位

## ALUctrl 表格

ALU控制用的二進制數字	函數
0000	ADD
0001	OR
0010	add
0110	subtract
0111	set on less than
1100	NOR

## 設計ALU的指南

## Trick 1 - 分而治之

處理and、or之類的東西，其實我們可以一個bit一個bit做運算。

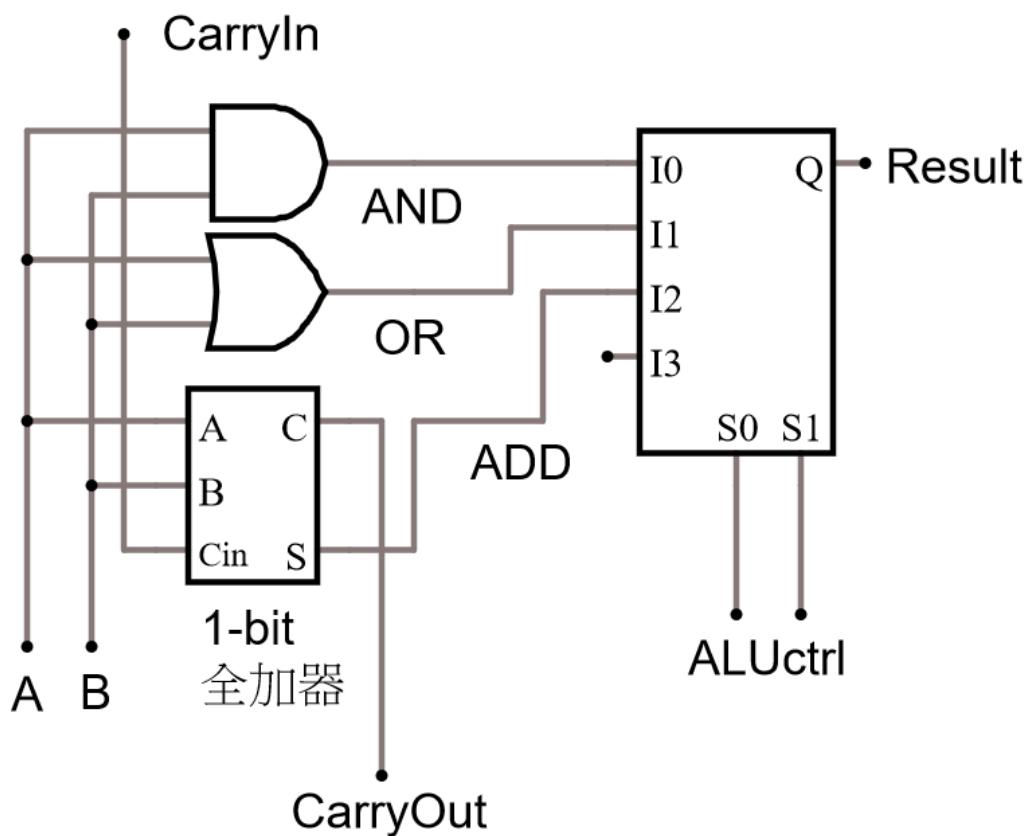
但是像是加法要處理進位的部分，所以我們的結果沒辦法單純一個一個算。

所以我們可以用32個ALU，把加法的部分拆成32個bit，接著把ALU串在一起就能得到加法的結果了。

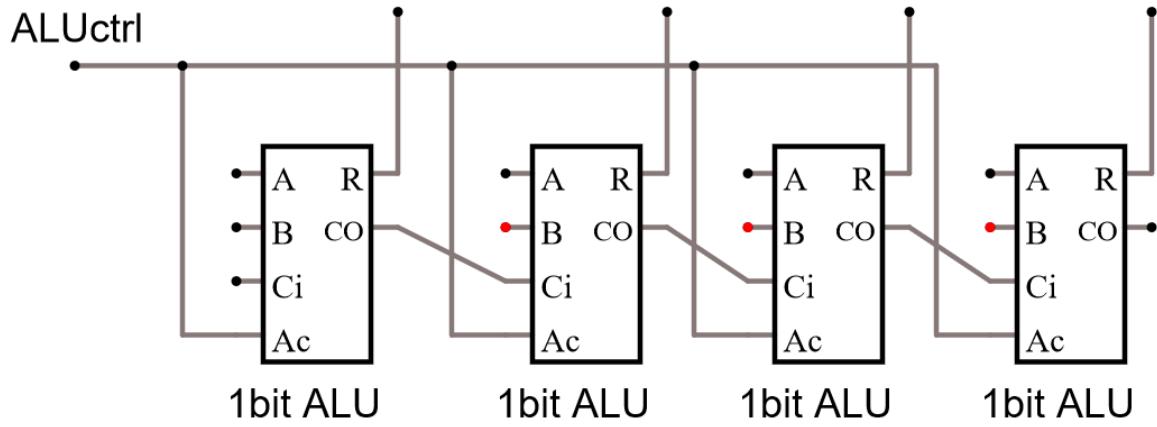
## Trick 2 - 完成部分的問題後延伸

要實作slt、xor，我們可以先弄出add、or、and、sub，再來實作slt、xor的部分。

## 實作1-bit ALU

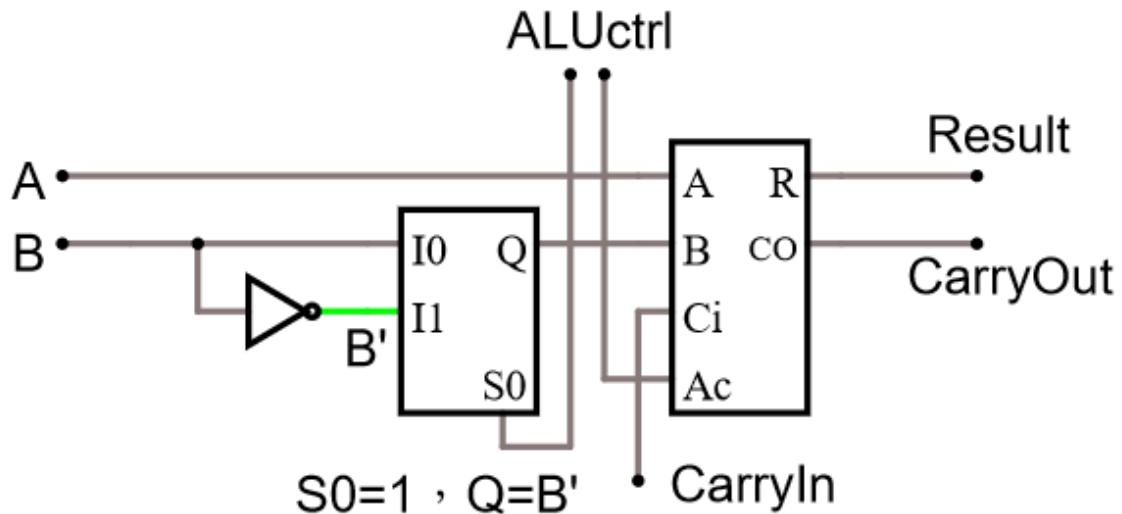


## 實作4-bit ALU



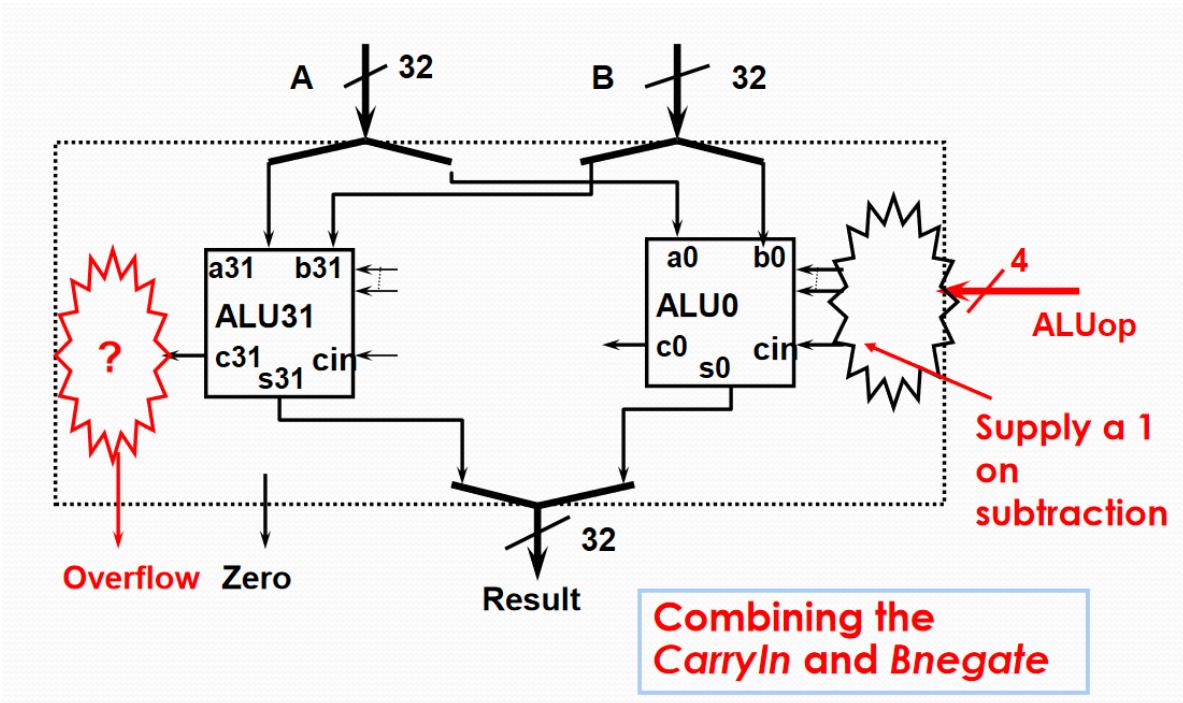
## 實作ALU Subtract

利用補數 ·  $A + (-B) = A - B$



## 實作32-bit ADD串接加法

由於加法與減法皆為二補數加法、減法，所以對於MSB、LSB的部份我們要稍微做一點修改。



MSB :

判斷有沒有Overflow

LSB :

減法的部份會是1補數，那為了要轉成二補數，所以我們得要加1

這個1的部分不可能會無中生有，在剛剛我們有講到若 $S_0=1$ ，則信號會輸出 $B'$

我們可以用這個 $S_0$ 的信號接到 $Cin$ 上，這樣就能有+1的部分了。

## 實作溢位偵測

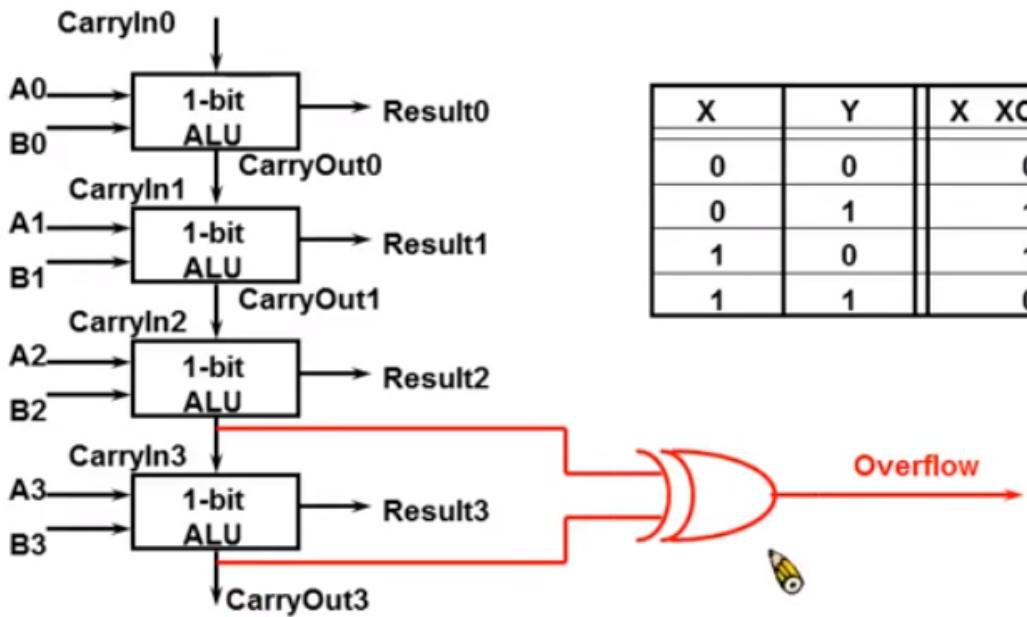
$$\text{Overflow} = \text{CarryIn}[n-1] \oplus \text{CarryOut}[n-1]$$

如果最高位元的CarryIn是0，然後CarryOut是1

或者最高位元的CarryIn是1，然後CarryOut是0

就會發生溢位

因此在實作的部分，我們只需要將CarryIn與CarryOut取XOR即可。



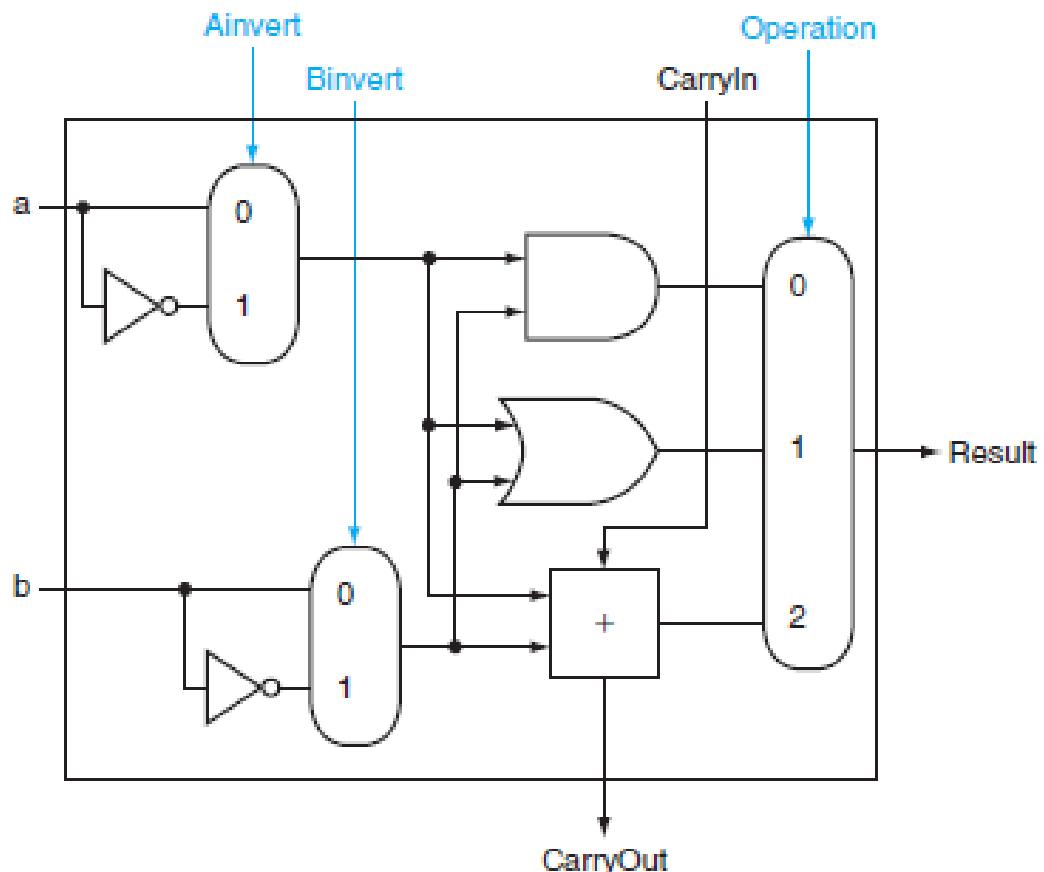
X	Y	X XOR Y
0	0	0
0	1	1
1	0	1
1	1	0

## 實作NOR運算子

$$\overline{A + B} = \overline{A} \cdot \overline{B}$$

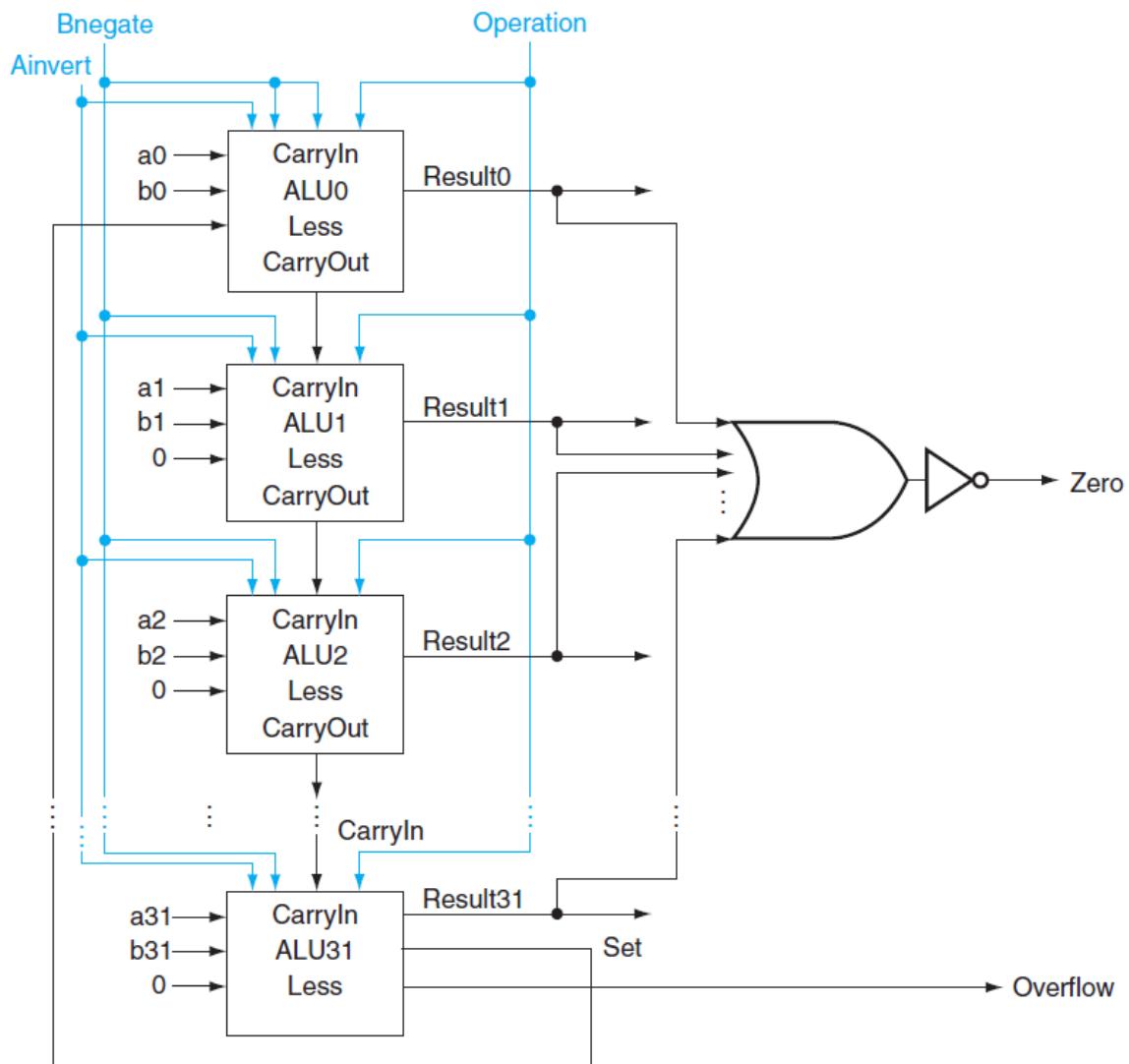
所以其實我們可以把ALUCtrl理解成，第一個bit為A取不取反相，第二個bit為B取不取反相

第三與第四個bit則為控制AND、OR、ADD的多工器Select。



## 實作零檢測

我們只需要把Result全部連到一個NOR上，若Result存在一個1，則必使NOR=0。



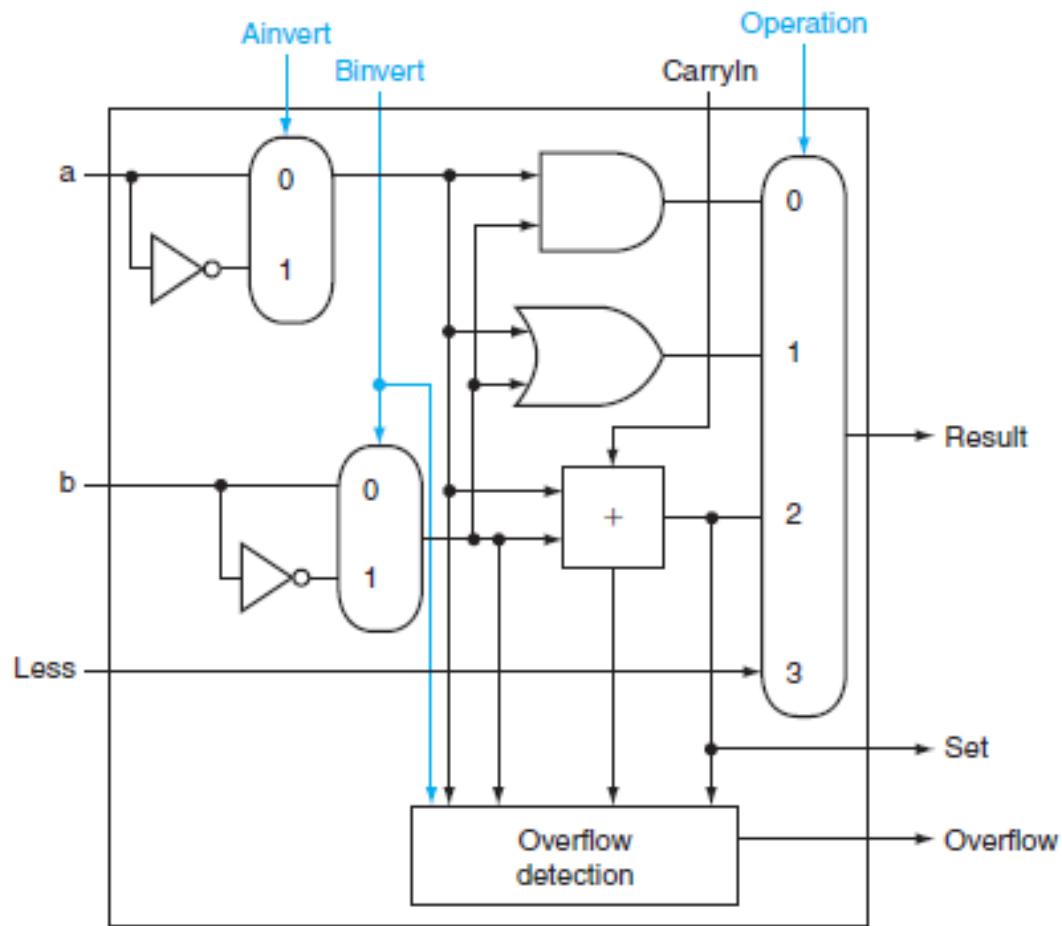
## 實作SLT運算子

如果  $A < B$ ，那麼第一個暫存器的LESS應該要等於1

已知如果  $A < B$ ，那麼經過減法之後，他的第31個ALU sign-bit應該要是1，所以已知SET=1。

所以我們把第1~第30個ALU的LESS全部設成0。

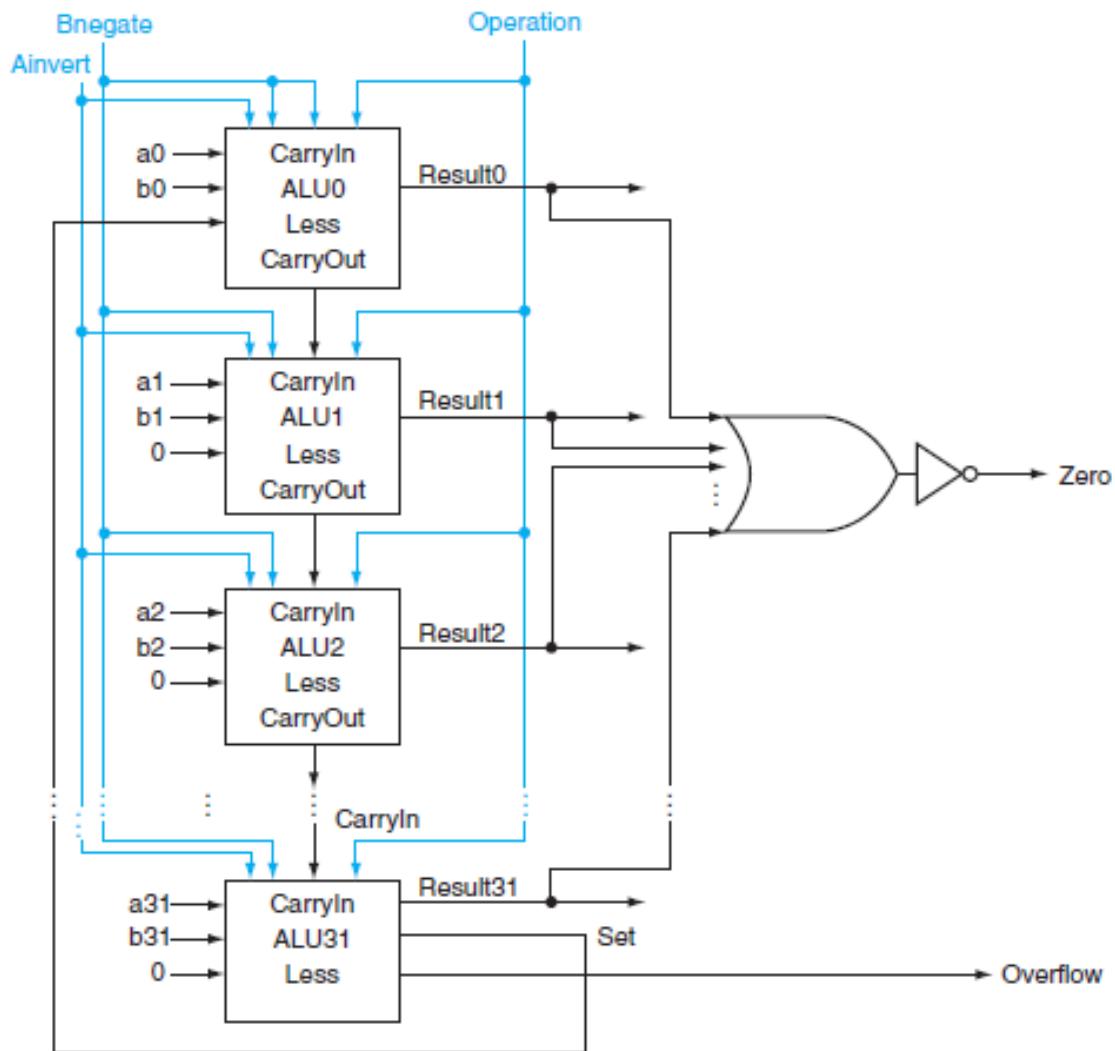
把SET往前拉到第0個ALU的LESS上，這樣只要對ALU0下ALUctrl=0111就能夠知道SLT的結果了。



## 濂波進位加法器ALU

可以注意到CarryIn · CarryOut的部分是串接的。

這個部分可能會導致Delay很長，從LSB到MSB會經過很多個Gate，因此最好的方法是平行處理加法。



**FIGURE B.5.12 The final 32-bit ALU.** This adds a Zero detector to Figure B.5.11.

## Carry Look-ahead加法器

我們希望能夠讓每個Bit的Carry不用仰賴前面的ALU所產生的結果，就能夠知道每個Bit的Carry。

透過加法器的進位真值表

Inputs			Outputs		
Carry			Carry		
X	Y	In	Sum	Out	
0	0	0	0	0	
0	0	1	1	0	
0	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	
1	0	1	0	1	
1	1	0	0	1	
1	1	1	1	1	

$$\text{我們可以知道} \cdot \text{CarryOut} = (X \times \text{CarryIn}) + (Y \times \text{CarryIn}) + (X \times Y)$$

因此，我們可以知道。

$$\text{CarryIn}_1 = \text{CarryOut}_0 = (X_0 \times \text{CarryIn}_0) + (Y_0 \times \text{CarryIn}_0) + (X_0 \times Y_0)$$

$$\text{CarryIn}_2 = \text{CarryOut}_1 = (X_1 \times \text{CarryIn}_1) + (Y_1 \times \text{CarryIn}_1) + (X_1 + Y_1)$$

$$= (X_1 \times X_0 \times Y_0) + (X_1 \times X_0 \times \text{CarryIn}_0) + (X_1 \times Y_0 \times \text{CarryIn}_0)$$

$$+ (Y_1 \times X_0 \times Y_0) + (Y_1 \times X_0 \times \text{CarryIn}_0) + (Y_1 \times Y_0 \times \text{CarryIn}_0) + (X_1 \times Y_1)$$

因此我們要求CarryIn<sub>2</sub> · 只會需要X<sub>0</sub>, X<sub>1</sub>, Y<sub>0</sub>, Y<sub>1</sub>, CarryIn<sub>0</sub> · 而不用透過前一個ALU的運算結果

即使前一個ALU再複雜 · 我們只需要這些值就能算出Carry了 · 就能有效的解決串接所造成的Delay問題。

## Carry Look-ahead的名詞

接著我們定義兩個新的名詞：

$$\text{Generate Carry at Bit i: } G_i = A_i \times B_i$$

$$\text{Propagate Carry at Bit i: } P_i = A_i + B_i$$

因此 · 上面的式子我們可以寫成

$$\text{CarryIn}_1 = \text{CarryIn}_0 \times (P_0) + (G_0)$$

$$\text{CarryIn}_2 = \text{CarryIn}_1 \times (P_1) + (G_1)$$

$$= [\text{CarryIn}_0 \times (P_0) + (G_0)] \times (P_1) + G_1$$

$$= P_1 P_0 \text{CarryIn}_0 + P_1 G_0 + G_1$$

$$\text{CarryIn}_3 = \text{CarryIn}_2 \times P_2 + G_2$$

$$= [P_1 P_0 \text{CarryIn}_0 + P_1 G_0 + G_1] \times P_2 + G_2$$

$$= P_0 P_1 P_2 \text{CarryIn}_0 + P_1 P_2 G_0 + G_1 P_2 + G_2$$

透過上面的觀察，我們可以知道，如果 $\text{CarryIn}_i$ 要進位，則

$G_{i-1}$ 必須要為true (i.e.  $A_{i-1} \times B_{i-1} = 1$ )

或者 $G_{i-2}$ 必須要為true，且 $P_{i-2}$ 必須要讓 $G_{i-2}$ 來通過(i.e.  $P_{i-2}$ 為true)

或者 $G_{i-3}$ 必須要為true，且 $P_{i-2} \times P_{i-3}$ 必須要為true

或者 $G_{i-j}$ 必須要為true，且 $P_{i-2} \times P_{i-3} \times \dots \times P_{i-j}$ 必須要為true

或者我們使用 $\text{Cin}_0$ ，條件是 $P_{i-2} \times P_{i-3} \times \dots \times P_0$ 必須要為true

## Carry Look-ahead的延遲

已知

Generate Carry at Bit i:  $G_i = A_i \times B_i$  · delay = 1

Propagate Carry at Bit i:  $P_i = A_i + B_i$  · delay = 1

所以

$\text{CarryIn}_1 = \text{CarryIn}_0 \times (P_0) + (G_0)$  · 總共是3個delay

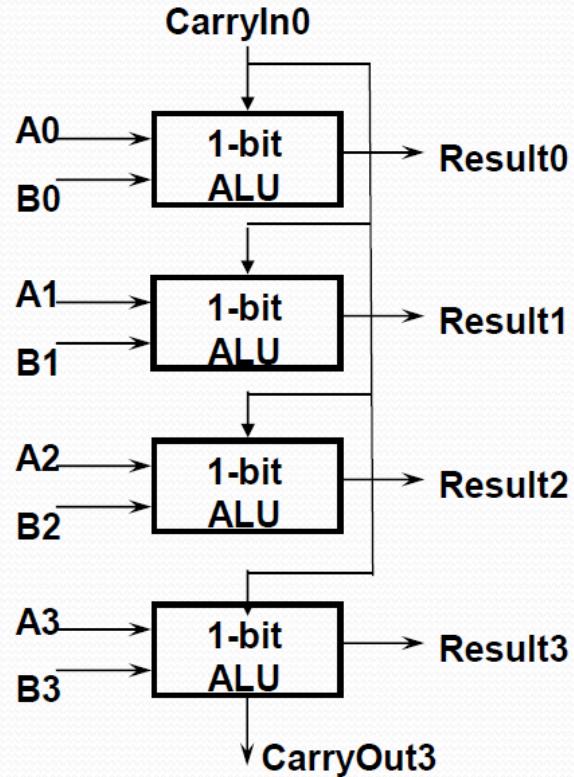
$\text{CarryIn}_2 = P_1 P_0 \text{CarryIn}_0 + P_1 G_0 + G_1$  · 總共是3個delay

$\text{CarryIn}_3 = P_0 P_1 P_2 \text{CarryIn}_0 + P_1 P_2 G_0 + G_1 P_2 + G_2$  · 總共是3個delay。

所以 $\text{CarryIn}$ 的delay幾乎為常數。

## Carry Look-ahead的電路

實務上，我們不把Propagate建出來。



建立完整的Carry-Lockhead很貴，而且當CarryIn<sub>31</sub>的時候，電路會非常非常長，會拉低效能。

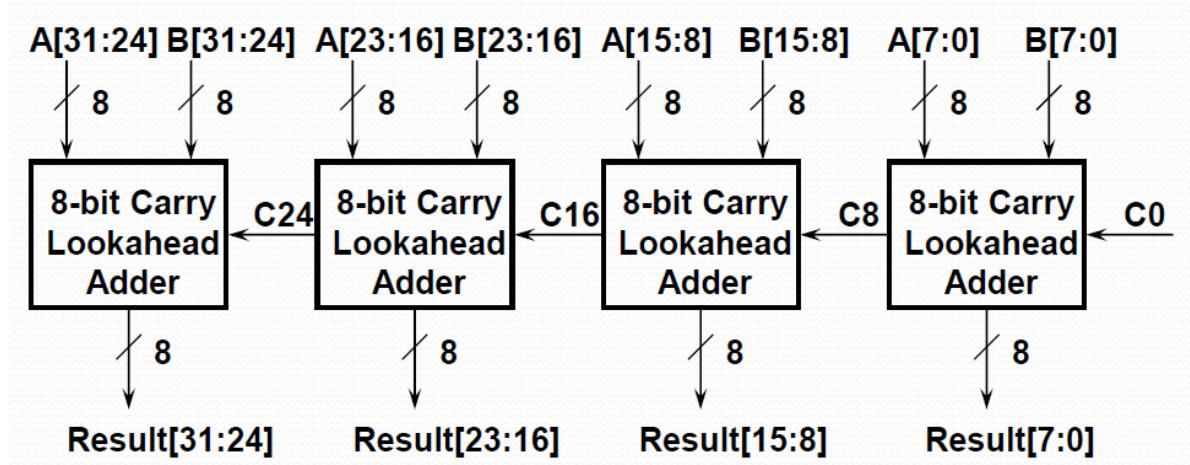
所以我們會用兩種方法解決這個問題：

「cascaded carry look-ahead adder」與「multiple level carry look-ahead adder」

## Cascaded Carry Look-ahead Adder

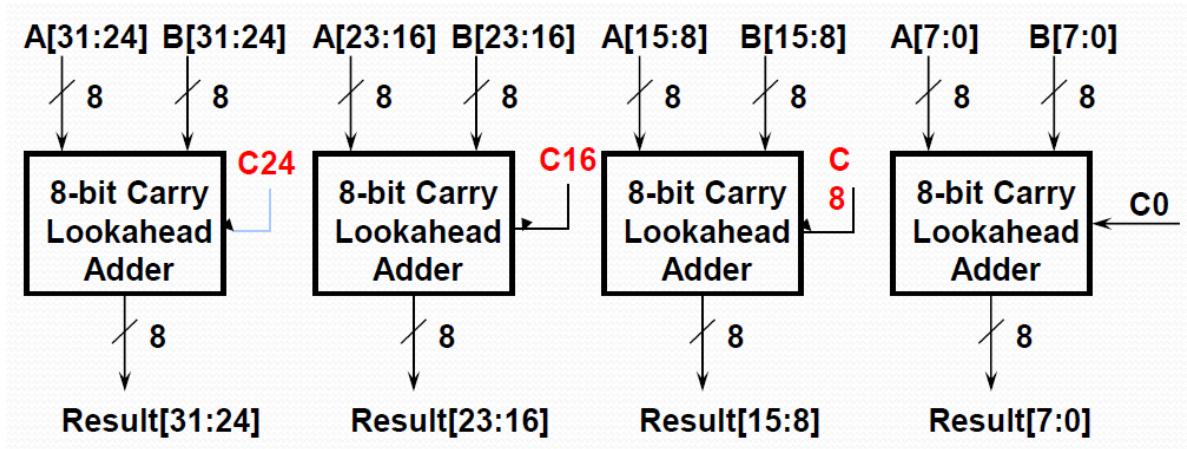
把這一堆的Carry Lockahead adder串接起來，本身來說8-bit Carry Lockahead Adder進行Carry Lock-ahead。

然後C8, C16, C24的方式把他做串接。



## Multiple Level Carry Look-ahead Adder

稍微優化一下串接的delay。



C8, C16, C24的部分，我們可以製造出一個Super Propagate跟Super Generate。

這樣就能把他化簡成一般的Lock-ahead了。

舉個例子，已知

$$\text{CarryInput}_4 = G_3 + (P_3 G_2) + (P_3 P_2 G_1) + (P_3 P_2 P_1 G_0) + (P_3 P_2 P_1 P_0 \text{CarryInput}_0)$$

$$\text{我們令 } SG_0 = G_3 + (P_3 G_2) + (P_3 P_2 G_1) + (P_3 P_2 P_1 G_0) + (P_3 P_2 P_1 P_0 \text{CarryInput}_0)$$

$$SP_0 = P_3 P_2 P_1 P_0$$

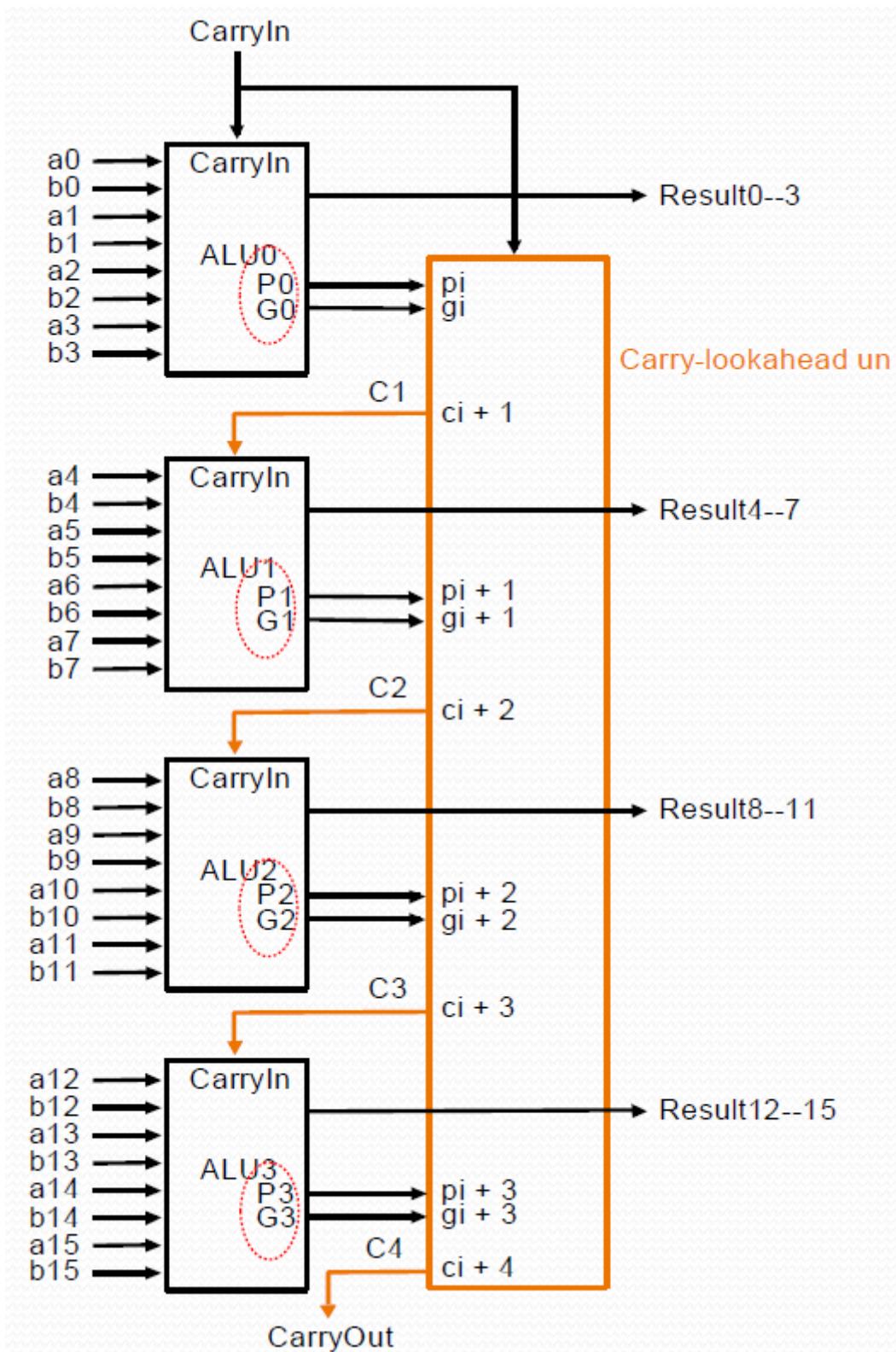
$$\text{所以 } \text{CarryInput}_4 = SG_0 + SP_0 \times \text{CarryInput}_0 \text{。Delay變成4個delay。}$$

根據上面，我們可以知道第*i*個8-bit Carry Lock-ahead。

$$\text{CarryInput}_{i+1} = SG_i + SP_i \times \text{CarryInput}_i$$

就能把區塊化簡成一個高階的Carry Lock-ahead，因此每個區塊的delay都是一樣的。

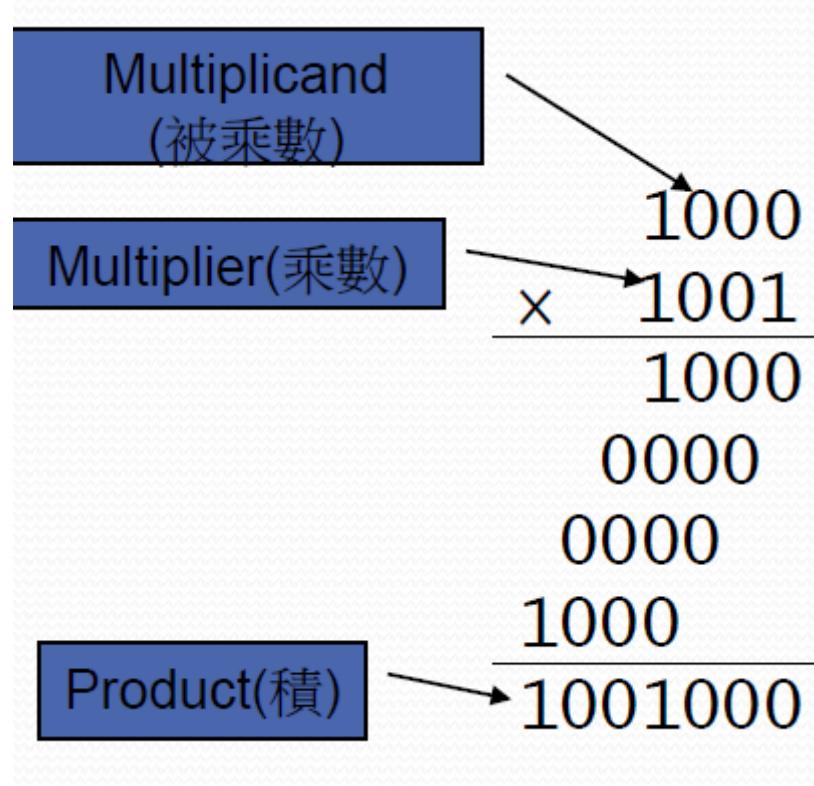
## Multiple Level Carry Lookahead Adder 的實作



## 乘法概念

我們利用長乘法(直式乘法)來進行乘法。

例如 $1000_{(2)} \times 1001_{(2)} = 1001000_{(2)}$



## 乘法觀察

透過上面的觀察，可以知道當 $n$ 個bit乘以 $m$ 個bit，結果最多會有 $n + m$ 個bit。

再仔細觀察，我們可以知道：

令被乘數為 $M$ 且乘數為 $m$ ，則若 $m_i = 1$ 時，就Copy一次 $M$ 加至結果，若 $m_i = 0$ 時，就加0，加完之後左移一格。

## 乘法在硬體上的概念

透過上面的乘法結果，我們可以知道：

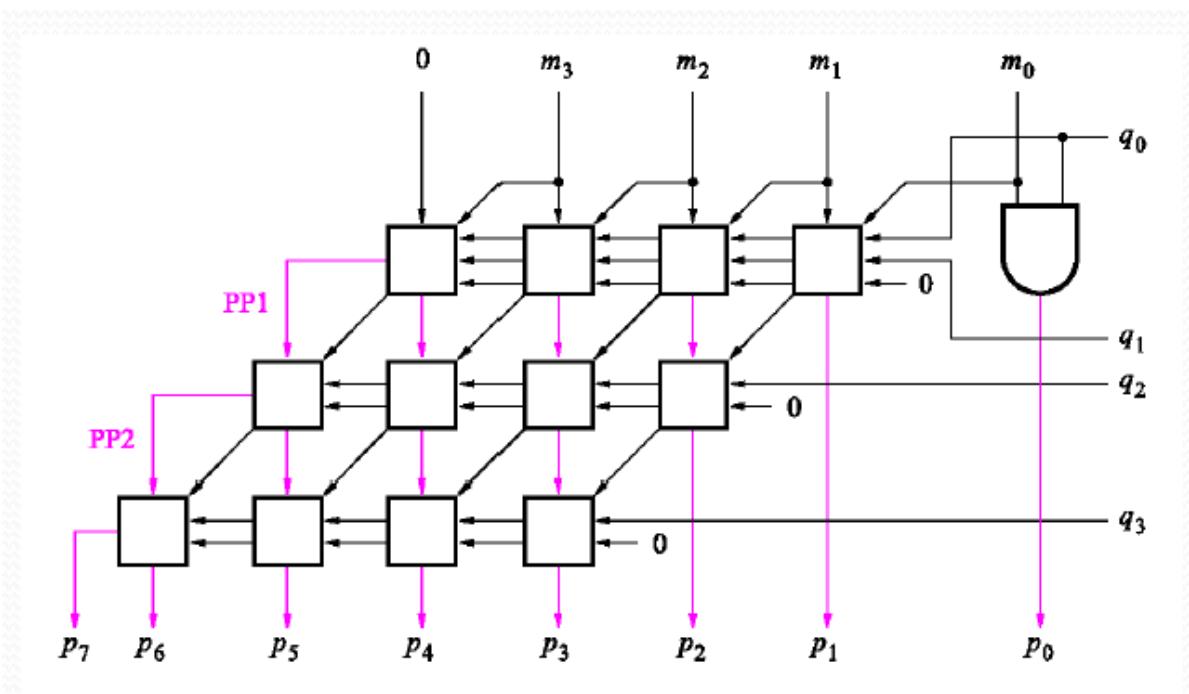
令被乘數為 $M$ 且乘數為 $Q$

第一個bit單純只有 $M_1 \times Q_1$

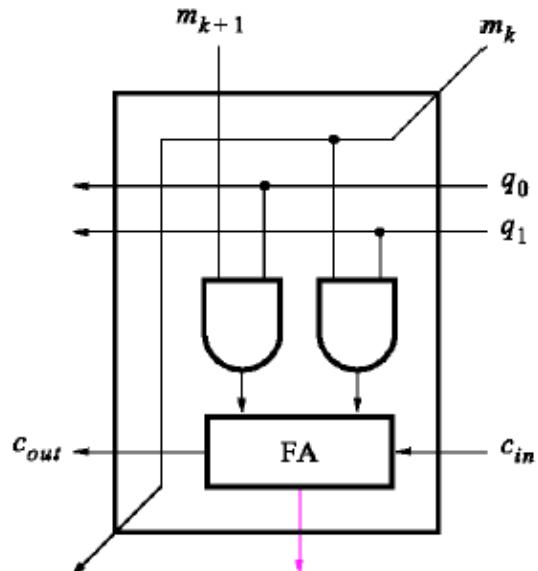
第二個bit為 $Q_0 \times M_1 + Q_1 \times M_0$

第三個bit為 $Q_1 \times M_2 + Q_2 \times M_1 + Q_3 \times M_0$

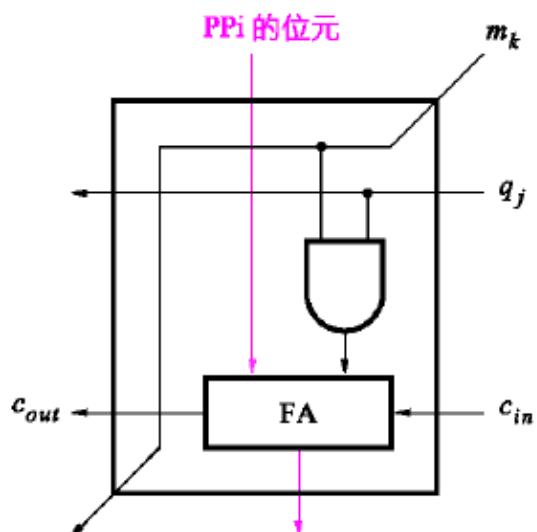
依照這個概念，我們可以畫出這一張圖



其中

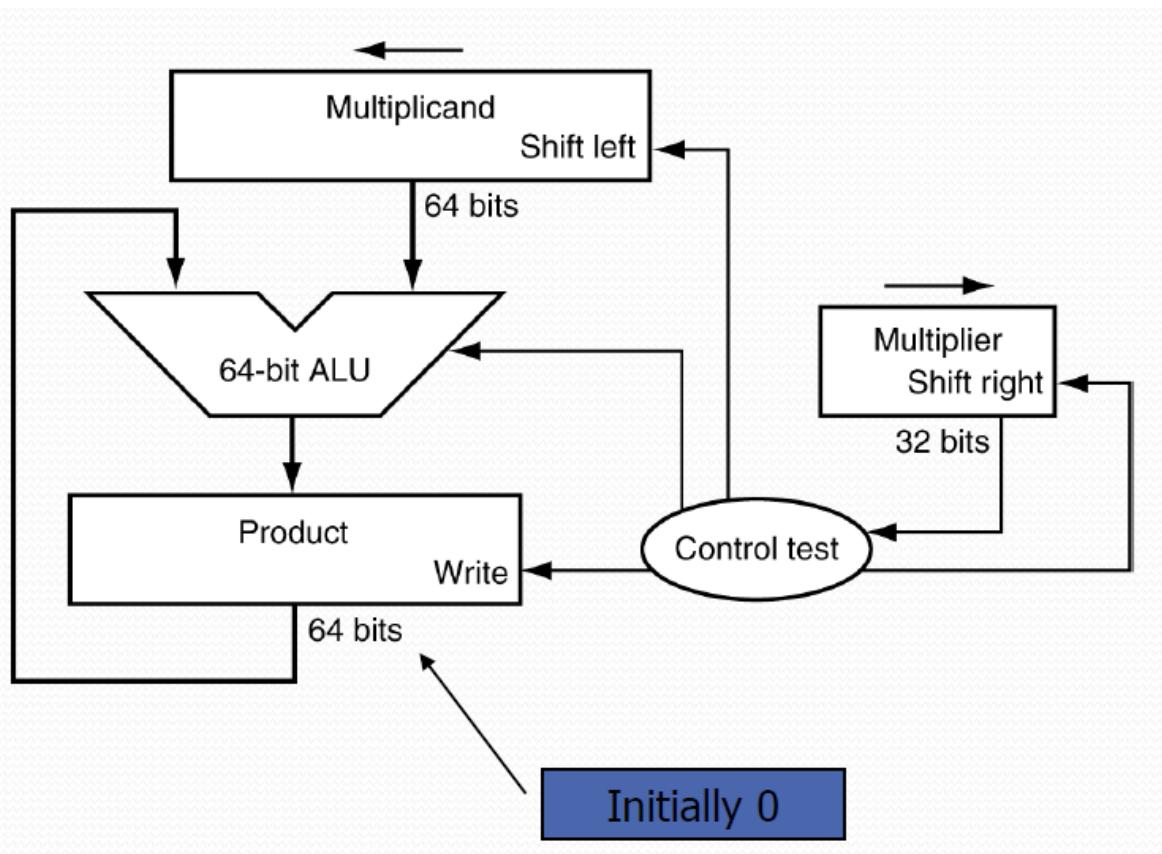


(b) 最上列的區塊

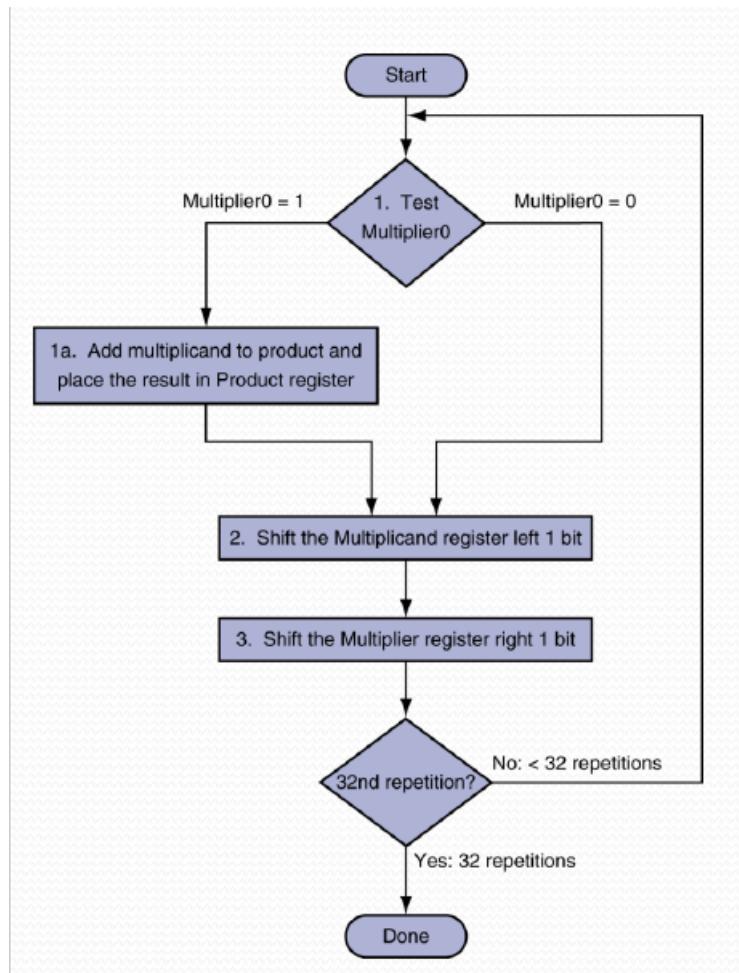


(c) 下兩列的區塊

因此，我們可以回來理解這一張圖



運作原理可以歸納成這一張圖



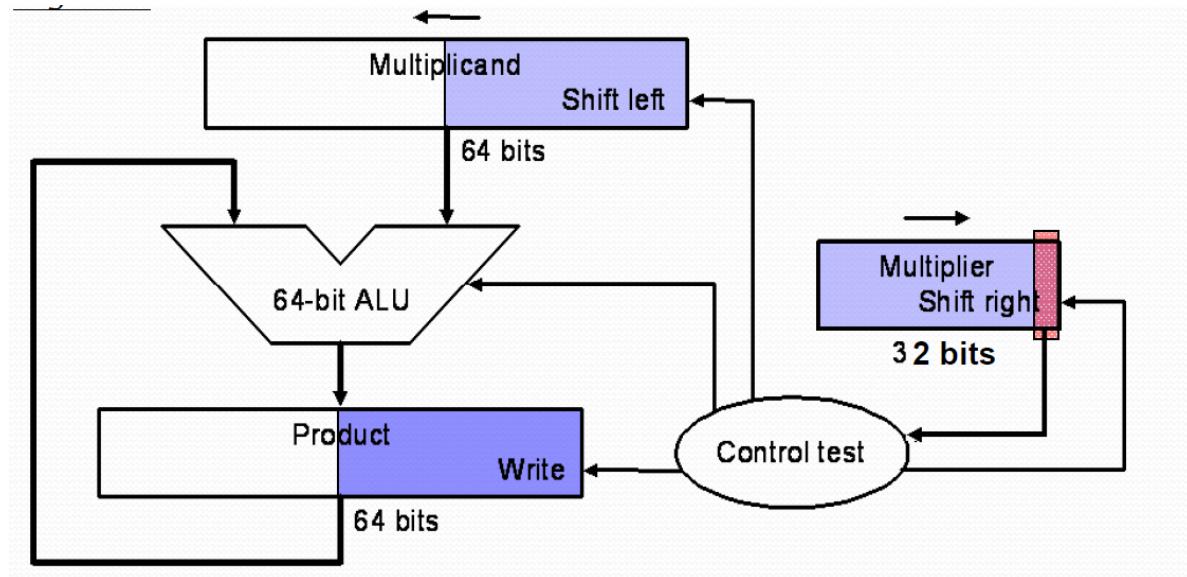
如果被乘數的LSB=1，就把乘數與暫存在Product的前一個結果做相加。

接著把被乘數右移，乘數左移，確定是不是第32位，如果是就跳出，否就回去第一個步驟。

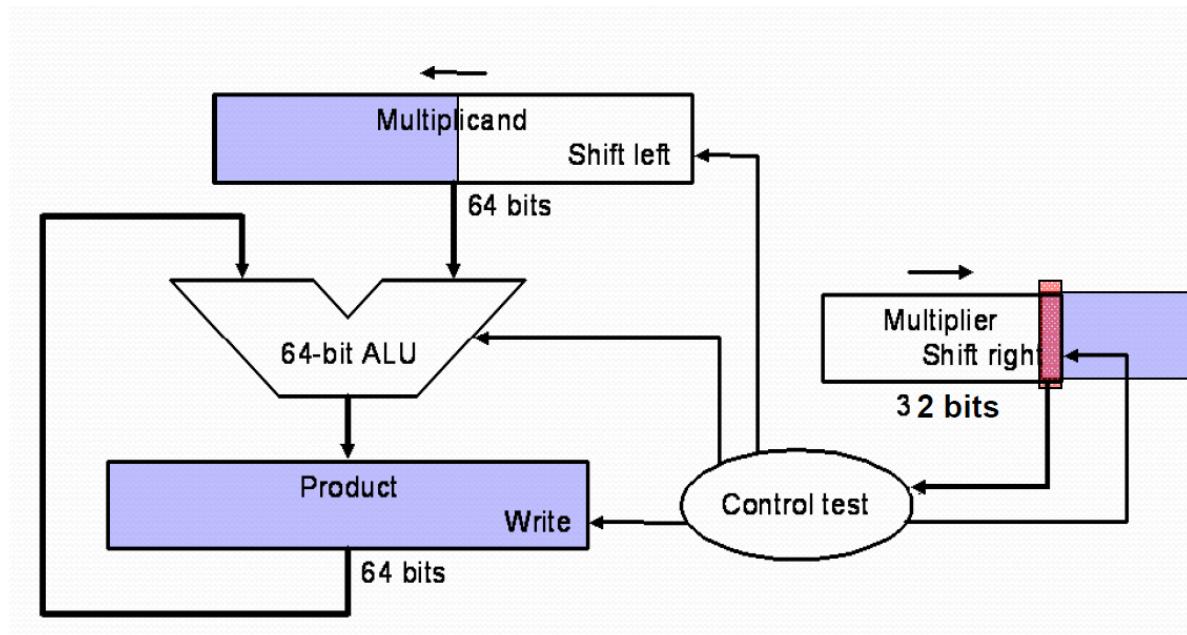
## 乘法在硬體上的實作：版本1

製作一個32bit的乘法器，我們需要一個64bit的乘數暫存器，32bit的被乘數暫存器，64bit的ALU，以及64bit的乘法結果暫存器。

原因是乘數每做一次步驟就要往左推一次，所以64bit才能存取32bit的乘數乘法過程所產出的0。



做完乘法後，會長得像這樣



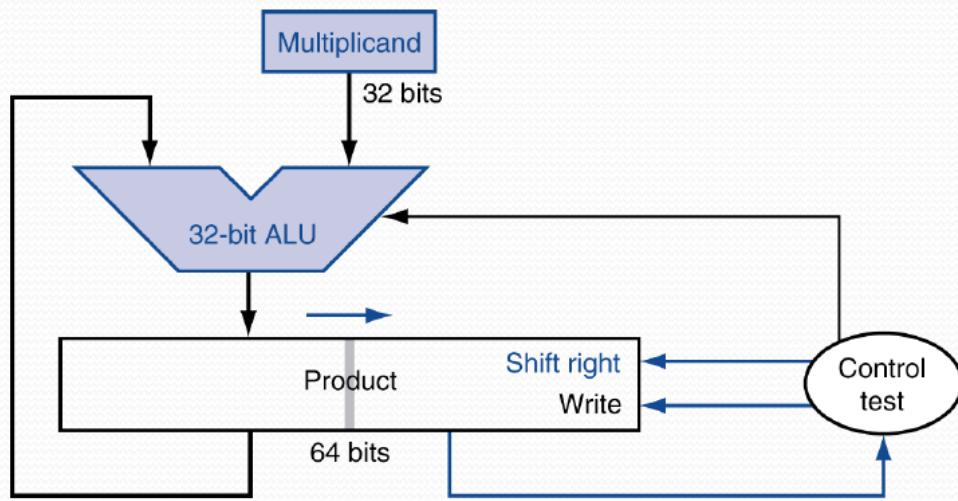
觀察一下這個做法，可以知道

1. Multiplicand很佔空間，一半以上都是0
2. 每做一次乘法大概需要花上快100個Clock，左移與右移加上加法以及一些細碎的東西， $32 \times 3 + start \approx 100$
3. 要把Product結果存起來很浪費空間

也許我們可以

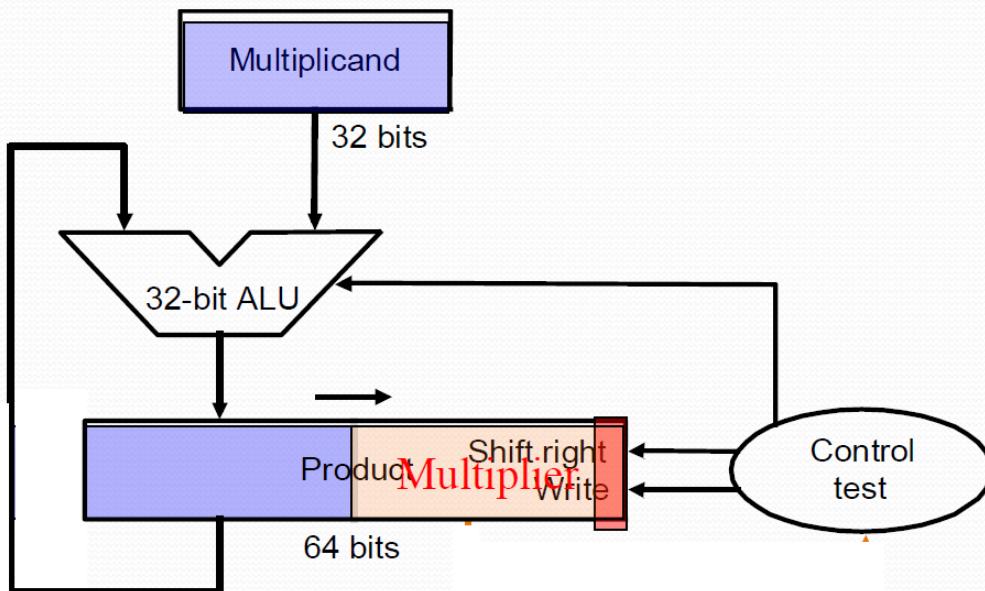
1. 取代乘數左移，被乘數右移的部分
2. 把乘數與Product弄成一塊暫存器

## 乘法在硬體上的實作：版本2



我們用一個32bit的乘數暫存器，32bit的ALU，以及一個64bit的Product暫存器，這個Product暫存器可以寫入以及右移

這個Product包含了右半部Multiplier與左半部Product暫存器，用Hi/Lo控制，加起來有64bit，省去了Multiplier原先的32bit。



運算的方式如下

已知結果的左半邊0用不到(因為都是0)，被乘數只需要用到第一位的數字  
所以被乘數如果第1個bit已經被用過了，那就沒用了，即使右移也沒關係

那麼如果我們把結果左移的話，被乘數就會把第1個bit給pop，結果就會往左一格  
例如原先已經加完的結果暫存器為0110 1011，乘數為0110，我們可以知道結果的部分為5~8格的bit，乘數的部分為1~4格的bit

那麼我們將整個結果暫存器右移一格，得到0011 0101，乘數為0110，因為被乘數的第一位是1，所以5~8格加上0110

得到1001 0101，此時的結果是第4~8格，也就是10010

原因是，在前面的時候我們將整個暫存器右移一格，所以結果所佔的格數變成了左邊的4~8格  
已知結果左邊bit的0不影響，所以右移這個動作本身不影響結果，只是結果的格數多一格最左邊的bit  
那麼如果我們在原來的位置加上乘數，就變相等於在乘數的右邊多加上了一個0，就達成了Version 1的左移部分

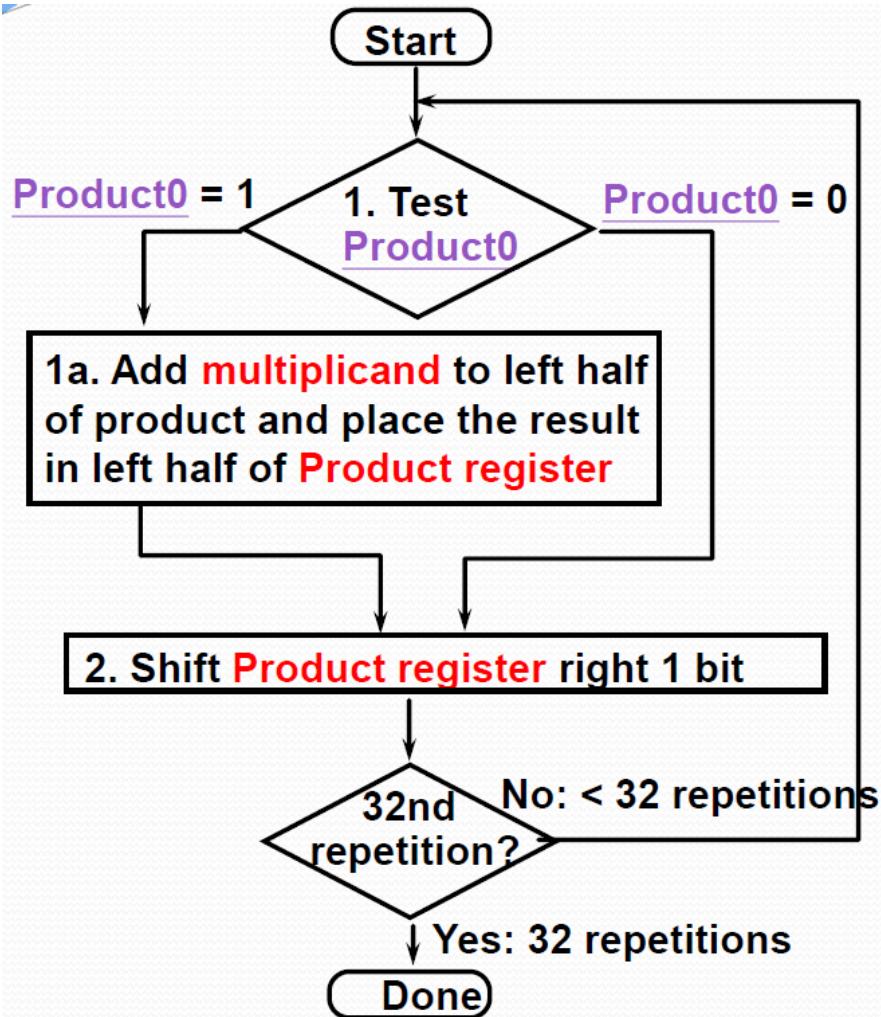
因此如果我們執行到最後，則結果所佔的格數就是1~8格，此時被乘數的bit均被pop掉

根據上面，我們可以得出一個結論

如果被乘數的第一位是0，那什麼都不要動，否則在左半邊的bit加上乘數

接著右移一格，然後回去再運行一次步驟，直到所有的被乘數bit均被pop

因此，演算法可以表示成以下這張圖



舉個例子  $0010_2 \times 0011_2$

Example:  $0010 \times 0011$

Multiplicand	Product
0010	0000 0011 (S, 1)
	0010 0011 (1a)
0010	0001 0001 (2, 1)
	0011 0001 (1a)
0010	0001 1000 (2, 1)
0010	0000 1100 (2, 1)
0010	0000 0110 (2, D)

觀察這個做法可以知道，數與乘法的暫存器合併在一起了，所以能夠節省很多空間

## 有號乘法的做法

考慮一下有號乘法要怎麼做：

我們先把所有的數字由負轉成正，然後接下來考慮數字的**signed bit**乘起來結果會是如何  
如果乘起來是正的，那把所有數字由負轉乘正，再相乘後本身的結果就是正確答案，如同 $(-7) * (-7) = 7 * 7 = 49$

但是如果乘起來是負的，那我們就要把數字再加上負的部分就是正確解答，某種程度上來說就是取二補數

所以，我們可以得出一個小小的結論：如果**signed bit**是0，那最後一位其實就不用做處理了，是1再做處理

那麼，我們來考慮怎麼計算二補數，先從簡單的1001轉換成2補數開始，先反向得到0110，然後再+1得到0111

因此這樣我們可以從1001的**signed bit**知道這個數字是負的，然後從0111得到這個數字是7，因此是-7  
那麼計算模式就是： $-(2^3) + 0 \cdot 2^2 + 0 \cdot 2^1 + 2^0 = -7$

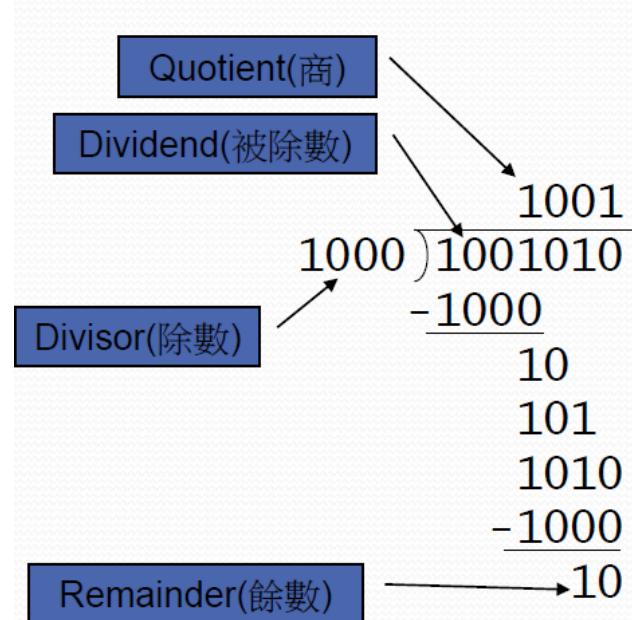
因此，我們可以直接把最後的**signed bit**用減的部分減掉(i.e. 取二補數然後用加的)  
如果**signed bit**本身就是0，那就不用去理會它了

## 更快的乘法做法

1. 我們可以建立Wallace tree，用很多個ALU串接，然後Carry傳到下一級來做進位，這樣64個bit會需要64個ALU
2. 銀彈法則，利用multiple adders，要花費超級多ALU，好處是多個乘法運行可以指令管線化。

## 手算除法

用筆操作一下除法



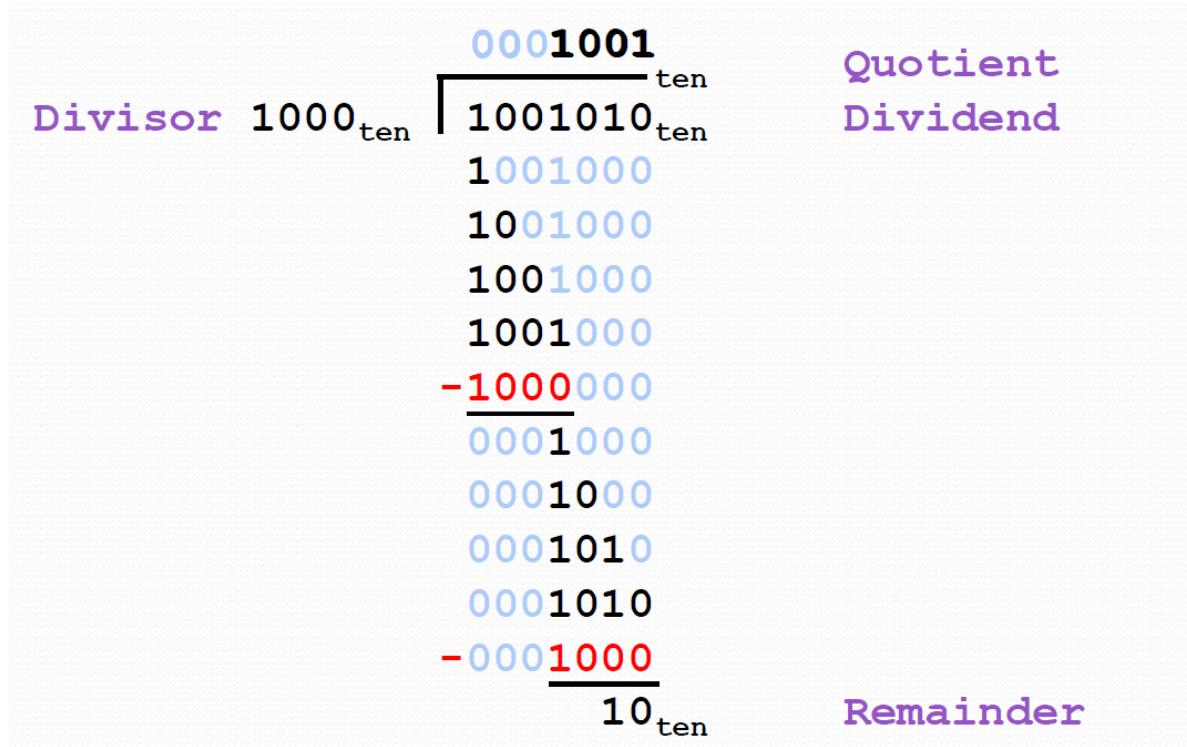
可以知道，除法是被除數連減除數的過程

我們可以知道，如果被除數小於除數，則我們在商的最右邊加上一個0，接著把下一個被除數的bit帶下來

如果被除數大於等於除數，則我們在商的最右邊加上一個1，並且把被除數減去餘數。

如果餘數是負的，那我們就把餘數再加上除數，使其變成正

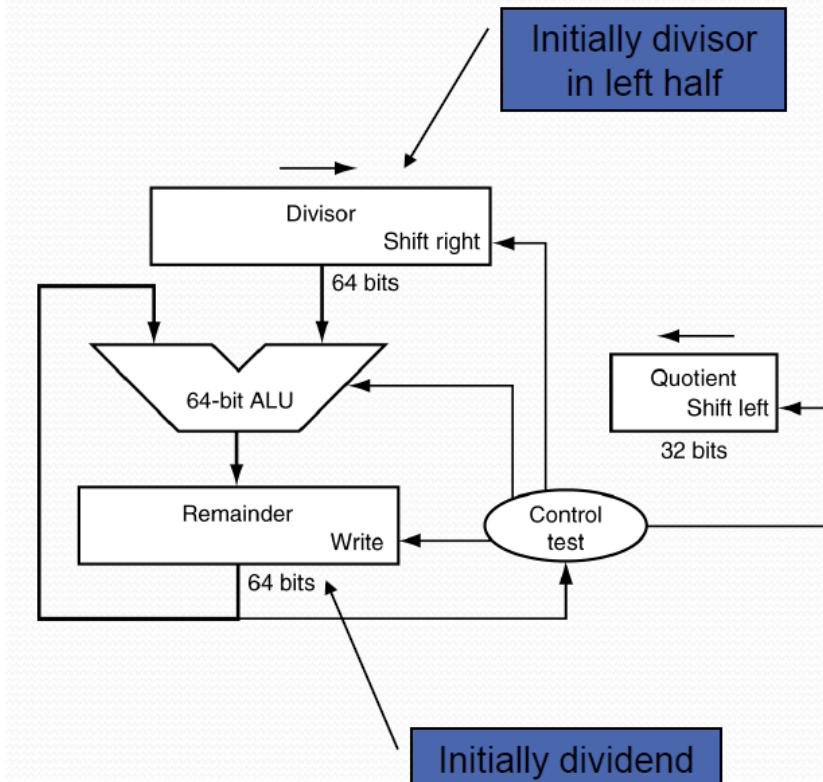
如同以下的結果。

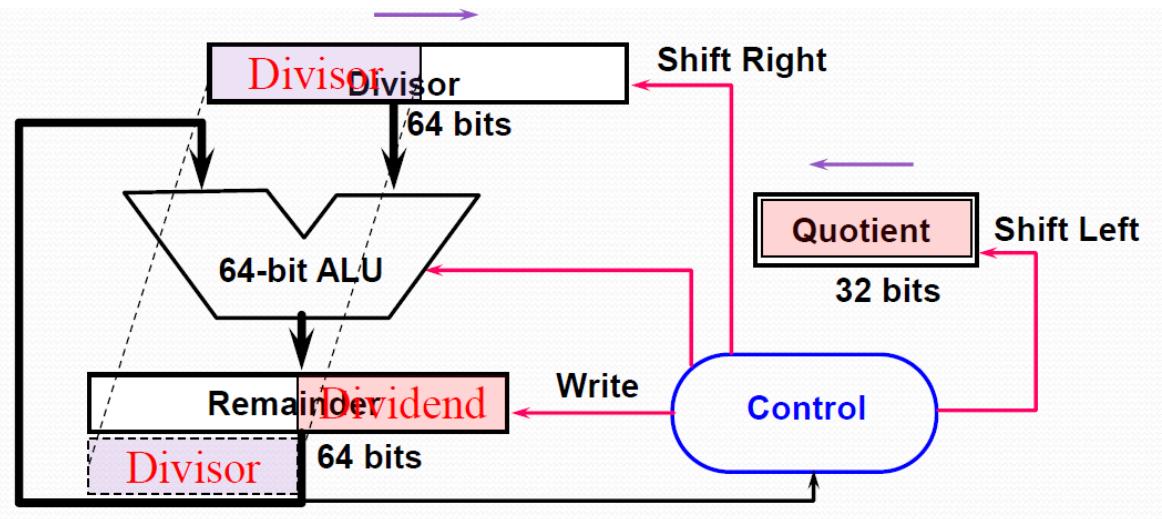


## 在硬體上的除法：版本1

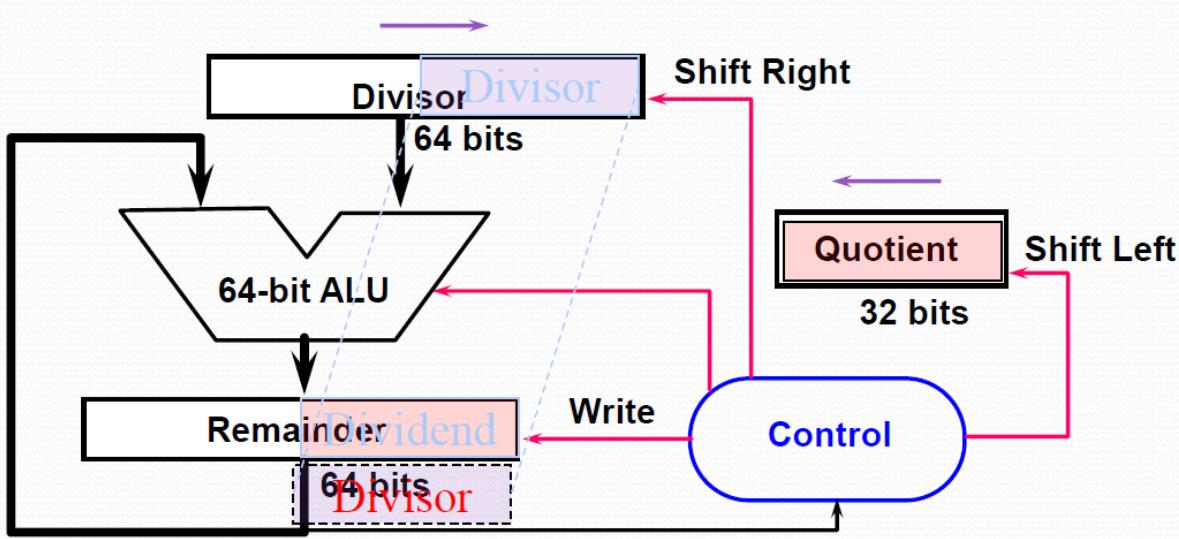
我們使用一個32bits的Quotient暫存器來儲存結果，用兩個64bits的暫存器，用來分別儲存Divisor與Remainder

以及一個64-bit的ALU，而divisor的部分，我們預設先分給左半邊的32bits，預設dividend的部分，我們放在Remainder暫存器上





當所有的運算結束之後，Divisor的暫存器左半部會全部移至右半部。



運算想法如下：

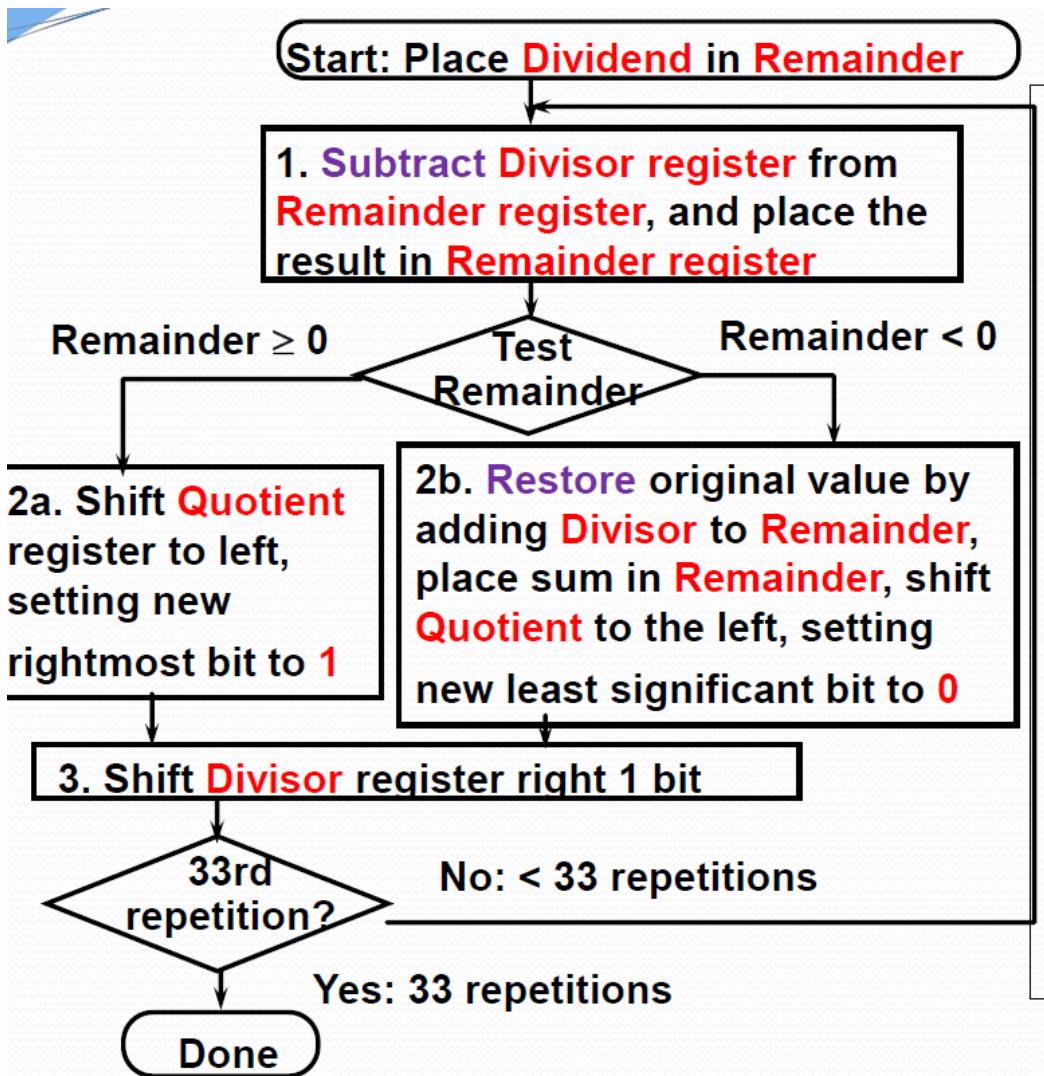
第一個步驟，先把Dividend與Remainder的部分先放置好

接著每一次進行除法時，我們將Remainder register減去Divisor register

如果Remainder register大於0，則代表Remainder register > Divisor Register  
這時候我們把Quotient register左移一格，並將最右邊的bit設置為1

如果Remainder register小於0，則代表Remainder register < Divisor Register  
因為餘數不能是負的，所以我們把原本的餘數加回去原先的樣子，也就是加上Divisor Register  
接著我們把Quotient register左移一格，並將最右邊的bit設置為0

接著我們把Divisor的部分右移一格，如果bit已經運算到第33位，則結束運算，否則繼續進行除法



因此，透過這個演算法，試著去運算 $0111_{(2)} / 0010_{(2)}$ ，得到以下的結果：

## Example: 0111 / 0010

Quot.	Divisor	Remainder
0000	<u>00100000</u>	00000111 (S)
		11100111 (1)
0000		00000111 (2b)
0000	<u>00010000</u>	00000111 (3)
		11110111 (1)
0000		00000111 (2b)
0000	<u>00001000</u>	00000111 (3)
		11111111 (1)
0000		00000111 (2b)
0000	<u>00000100</u>	00000111 (3)
		00000011 (1)
0001		<u>00000011</u> (2a)
0001	<u>00000010</u>	00000011 (3)
		00000001 (1)
00011		<u>00000001</u> (2a)
0011	<u>00000001</u>	00000001 (3, D)

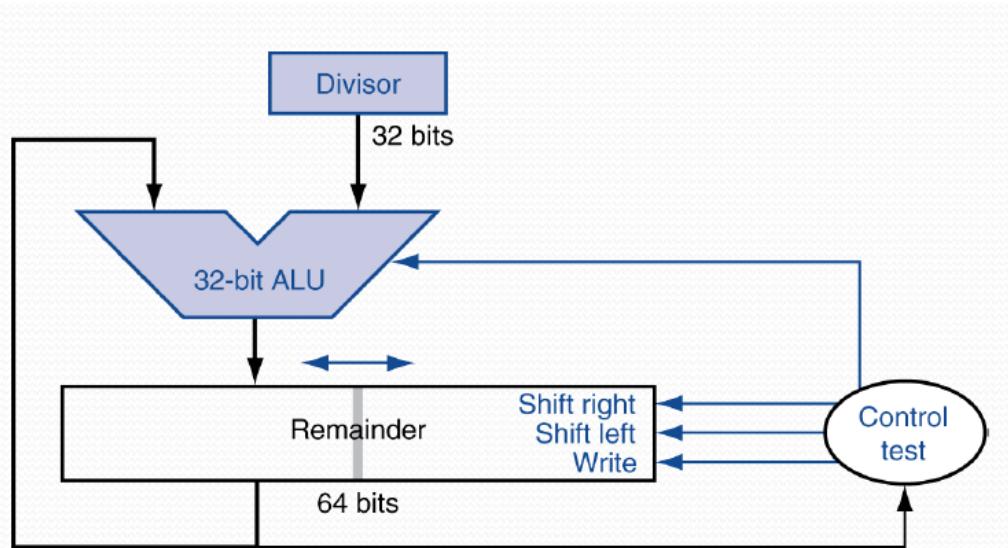
觀察版本1的模式，我們可以知道

1. Divisor在運算結束後，一半以上的空間都為0
2. 64-bit adder很浪費，用不到這麼多

所以其實我們可以考慮

1. 如同除法一樣，把位移所需要的空間進行壓縮
2. 似乎可以把結果跟Remainder的暫存器併在一起
3. 1st step cannot produce a 1 in quotient bit (otherwise quotient is too big for the register)

## 改善版本1的問題

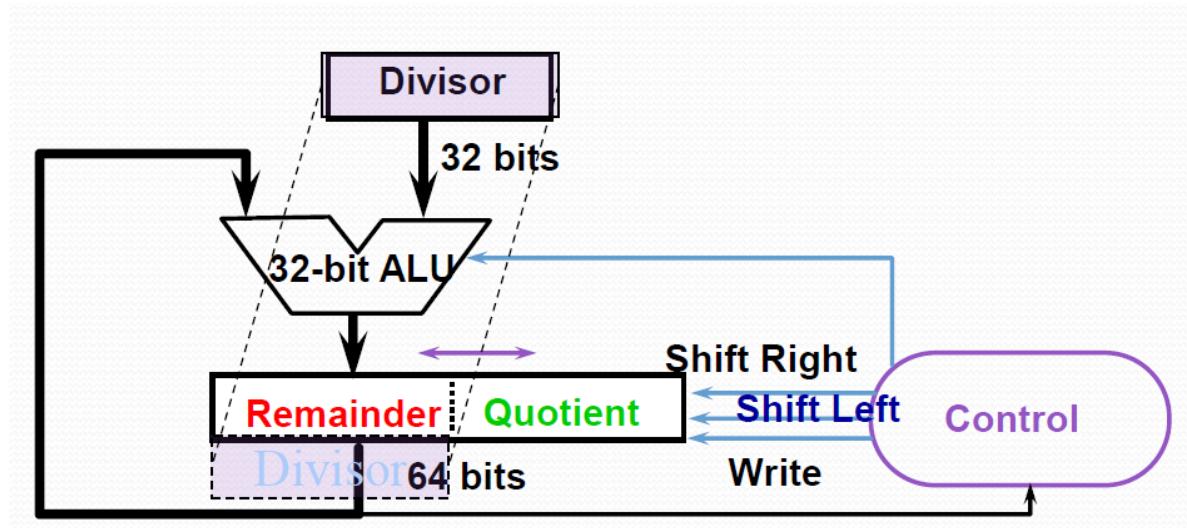


看起來很像乘法器，所以乘法器也許可以當成除法器用。

每一個Cycle做一次除法中的減法。

## 在硬體上的除法：版本2

電路開始時，我們將Dividend放在Remainder暫存器的右半邊



當除法運行結束之後，商會在Remainder暫存器的右半邊，餘數會在Remainder的左半邊

接著我們把Divisor的暫存器壓縮到只需要32bit的暫存器，以及原先的Quotient暫存器拋棄不用。

運算想法如下：

在一開始時，我們將Dividend放在Remainder暫存器的右半部。

接著進行除法，先把Remainder register左移一格，用Divisor Register減去Remainder register的左半邊暫存器

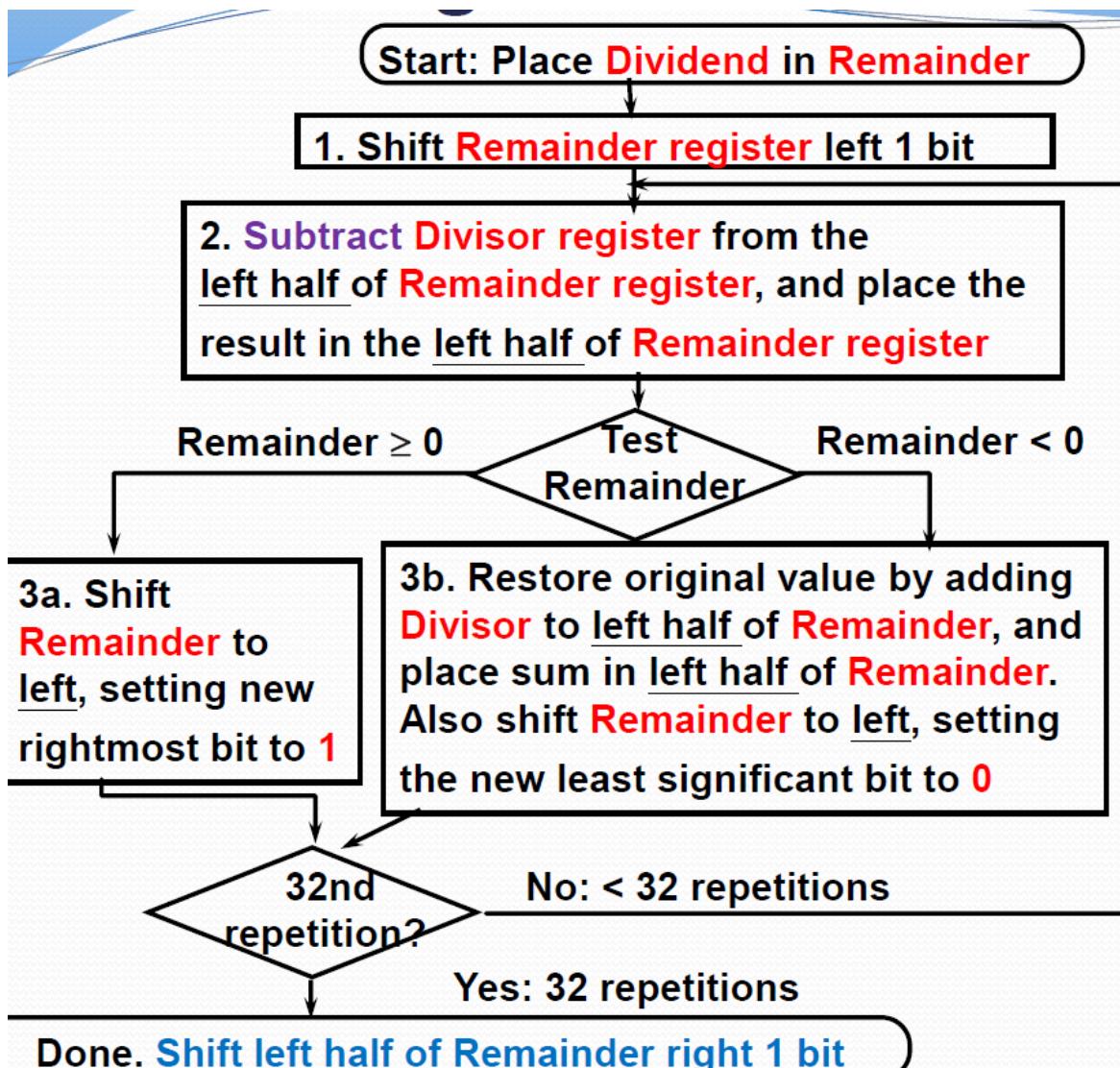
接著把結果放在Remainder register的左半邊暫存器

接著判斷Remainder register的大小，如果大於等於0，那就把Remainder register左移一格，並且設置最右邊的bit為1

如果小於0，那就把Divisor Register加回去左半邊的remainder暫存器，然後把結果存在左半邊的remainder暫存器

接著一樣把Remainder register左移一格，並且設置最右邊的bit為0。

如果bit已經處理了32個，那就結束除法，並且將Remainder整個右移一格，如果還沒就繼續除法



使用這個方式進行 $0111_{(2)} / 0010_{(2)}$ ，得到以下結果

### Example: $0111 / 0010$

Step	Remainder	Divs.
0 S	0000	0111 0010
1.1	0000	1110
1.2	1110	1110
1.3b	0001	1100
2.2	1111	1100
2.3b	0011	1000
3.2	0001	1000
3.3a	0011	0001
4.2	0001	0001
4.3a	0010	0011
4.D	0001	0011

## 有號數的除法

在手做有號數的除法時，我們會把被除數與除數換成正的，然後做除法，再把號補上去就好。

硬體上的有號數除法，我們的最終目標是讓被除數與餘數的正負一致。

如果除數與被除數的相除結果正負與商的正負不一致，那就把商做一次反相(就是乘以-1)。

這樣結果就會符合這個等式

$$\text{Dividend} = \text{Quotient} \times \text{Divisor} + \text{Remainder}$$

至於Quotient會不會過大呢

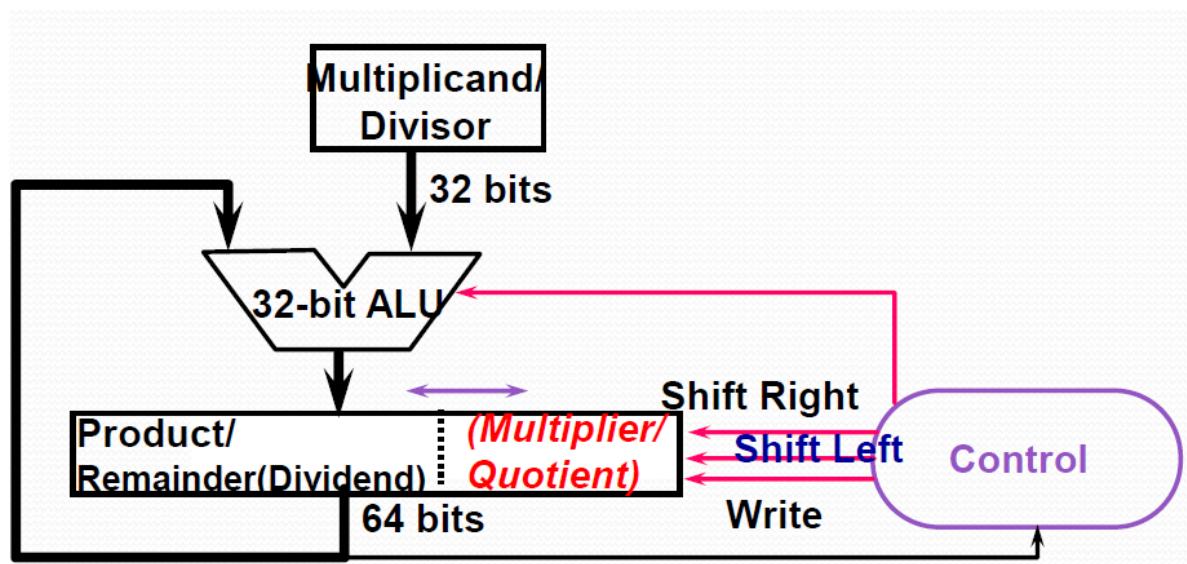
假設Divisor = 1，那Remainder = 0。因此若Dividend是一個64bits的數字，那Quotient就會是個64bits的數字。

## 觀察：乘法與除法

乘法與除法共用同一個硬體設備，只需要可以控制Remainder/Product暫存器的左移右移，即可把乘法器當成除法器。

## 硬體上的乘除法器

一個32-bit的Multiplicand/Divisor暫存器，一個32-bit的ALU，一個64-bit的Product/Remainder暫存器。



## 快速除法

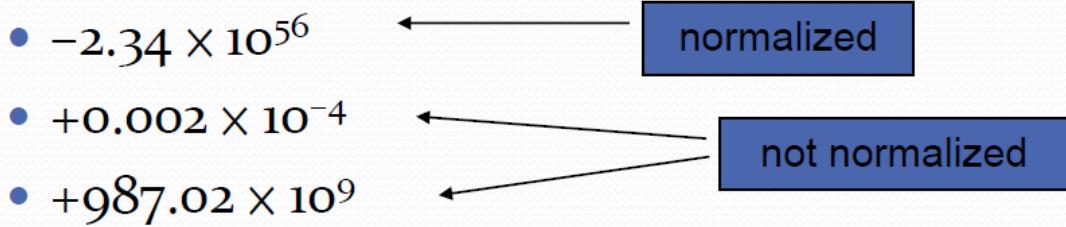
除法並不能夠指令管線化，因為remainder的正負關係。

一種快速除法：SRT division，在每個除法步驟時，製造出其他的除數bit來達成快速除法，但依然會需要乘法的步驟。

## 二進位浮點數

用來儲存不完整的除法的數字，例如 $1/3 = 0.33333\dots$

用來儲存科學記號，像這些



也可以拿來儲存二進制的浮點數，像

$$\bullet \pm 1.xxxxxxx_2 \times 2^{yyyy}$$

我們使用64-bit儲存Double的浮點數，使用32-bit儲存float的浮點數。

在Normalized floating point中，小數點前是一個1，則我們會說他是Normalized floating point。

## 二進位浮點數的呈現方式

single: 8 bits

double: 11 bits

single: 23 bits

double: 52 bits

S	Exponent	Fraction(Mantissa)
---	----------	--------------------

$$x = (-1)^S \times (1 + \text{Fraction}) \times 2^{(\text{Exponent} - \text{Bias})}$$

在Normalized floating point中，我們可以知道前面的第一個數字是1，因此Fraction的部分我們直接不用呈現他，因此我們多了一個bit可以拿來做事。

但是這樣也會有一個問題，就是我們沒辦法呈現小數點前為0的結果。

而指數的部分則為Exponent - Bias的部分是無號數，在Double的浮點數，Bias為1023，在Single的Bias為127。

## 浮點數的呈現範圍

考慮Single Fraction最小的呈現範圍，也就是讓Exponent = 00000001，Fraction = 00000...00000

則Exponent會是-126，結果會是 $\pm 1.0 \times 2^{-126} \approx \pm 1.2 \times 10^{-38}$

考慮最大的呈現範圍，也就是讓Exponent = 11111110，Fraction = 11111...11111

則Exponent會是127，結果會大概為 $\pm 2.0 \times 2^{126} \approx \pm 1.2 \times 10^{38}$

考慮Double Fraction最小的呈現範圍，也就是讓Exponent = 000000000001，Fraction = 00000...00000

則Exponent會是-1022，結果會是 $\pm 1.0 \times 2^{-1022} \approx 2.2 \times 10^{-308}$

考慮Double Fraction最小的呈現範圍，也就是讓Exponenet = 11111111110，Fraction = 1111...11111

則Exponent會是1023，結果會大概為 $2.0 \times 2^{1023} \approx 1.8 \times 10^{308}$

## 浮點數的精確度

在浮點數中的Fraction，是個有號數。

在Single的Fraction中，精確度約為 $2^{-23}$ bits，換算大概是 $23 \log 2 \approx 6$ ，因此在十進制中，只能精確呈現小數點後六位的數字

在Double的Fraction中，精確度約為 $2^{-52}$ bits，換算大概是 $52 \log 2 \approx 16$ ，因此在十進制中，只能精確呈現小數點後十六位的數字

舉個例子，若我們要呈現-0.75，則 $-0.75 = (-1)^1 \times 1.1_{(2)} \times 2^{-1}$

所以可以知道， $S = 1$ ，Fraction的精確度為 $1000\dots00000_{(2)}$

Exponenet = -1 - Bias

如果是Single即為 $-1 - 127 = -128$ (signed) = 126(unsigned) =  $01111110_{(2)}$

如果是Double即為 $-1 - 1023 = -1024$ (signed) = 1022(unsigned) =  $01111111110_{(2)}$

因此Single為 $101111110100\dots00_{(2)}$ ，Double為 $101111111110100\dots00_{(2)}$

再舉個例子，若我們要知道 $11000000101000\dots00$ 的結果，則

$S = 1 \cdot \text{Fraction} = 0100000\dots00_{(2)} \cdot \text{Exponent} = 10000001_{(2)} = 129$

因此 $x = (-1)^1 + (1 + 01_{(2)}) \times 2^{(129-127)} = (-1) \times 1.25 \times 2^2 = -5.0$

## 浮點數的加法

假設我們考慮四位數十進制浮點數加法。

$$9.999 \times 10^1 + 1.610 \times 10^{-1}$$

我們先讓小數點對齊，也就是小的指數往大的指數靠齊

$$9.999 \times 10^1 + 0.061 \times 10^1$$

將兩個數字做加法，也就是 $9.999 \times 10^1 + 0.061 \times 10^1 = 10.015 \times 10^1$

接著把他做調整，使他符合科學記號的定義，得到 $1.0015 \times 10^2$

如果有需要的話，可以將他做四捨五入等調整，得到 $1.002 \times 10^2$

## 浮點數加法的硬體實作

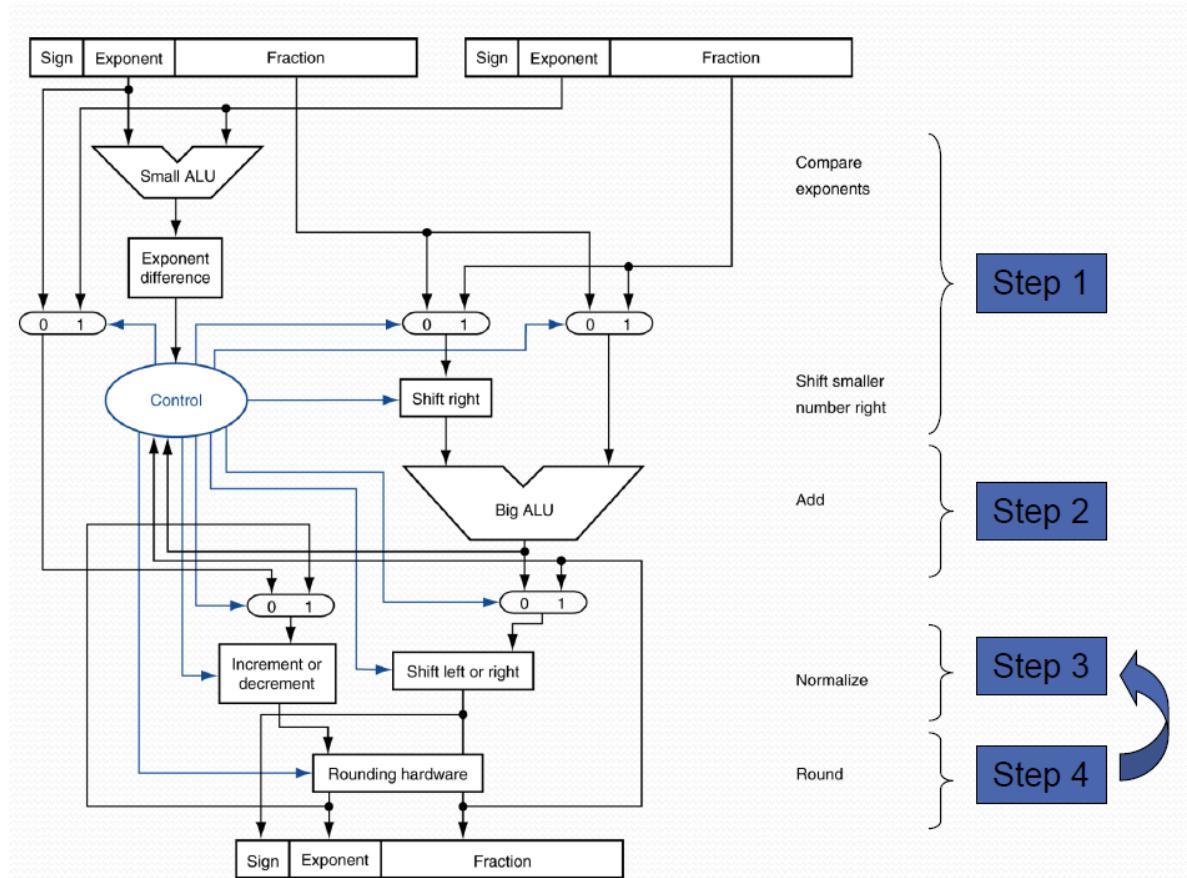
比整數加法還要複雜。

如果要在一個Clock Cycle內完成浮點數加法的部分，那一定比整數加法的耗時還要久。

如果Clock很慢，就會順勢影響到所有的指令。

所以浮點數加法通常會耗費很多個Cycle，且浮點數加法可以被管線化。

結構上大概長這樣



## 浮點數運算子的硬體實作

浮點運算中，乘法跟加法的複雜度差不多，但是有效位數的部分使用的是乘法器而不是加法器。

浮點數運算子的硬體實作通常做：加法、減法、乘法、除法、倒數、開根號。

且運算子通常會耗費很多個Cycle，運算子也可以被管線化。

## 結合律

程序的平行可能會讓運算子的位置亂跑，所以假設結合律會爛掉，就會出現以下的情況

		$(x+y)+z$	$x+(y+z)$
x	-1.50E+38		-1.50E+38
y	1.50E+38	0.00E+00	
z	1.0	1.0	1.50E+38
		1.00E+00	0.00E+00

Need to validate parallel programs under varying degrees of parallelism.

## 除法右移的問題

右移僅只限於unsigned integer，算數運算子的右移會複製sign bit。

例如 $-5/4$ ，我們可以寫成 $11111011 >> 2$ ，這樣會變成 $11111110$ ，如果再多做幾次他會變成 $-\infty$

## 誰會在乎精確度？

- 對於科學來說很重要，當然現實生活中你也不會希望你的餘額少了0.00002塊錢 (除非你不care之類的)
- Intel FDIV Bug

## 4. 處理器

### 4.1 介紹

一台電腦的性能由三個關鍵因素所決定：指令數目、時間週期長度、和每條指令所需的時鐘週期數。

在本章中，我們為MIPS指令集的兩種不同實作方式分別建立資料路徑與控制單元。

### 一個基本的MIPS實作

MIPS指令集中，最重要的一個指令子集有以下指令。

- 記憶體存取指令：`lw`與`sw`
- 算術邏輯指令：`add`、`sub`、`and`、`or`、`slt`
- 分支指令：`beq`, `j`

### 實現方式概述

- 從指令計數器中拿出指令
- 透過指令的格式，選擇讀取一個或兩個暫存器，某些指令只需要一個，例如`lw`。

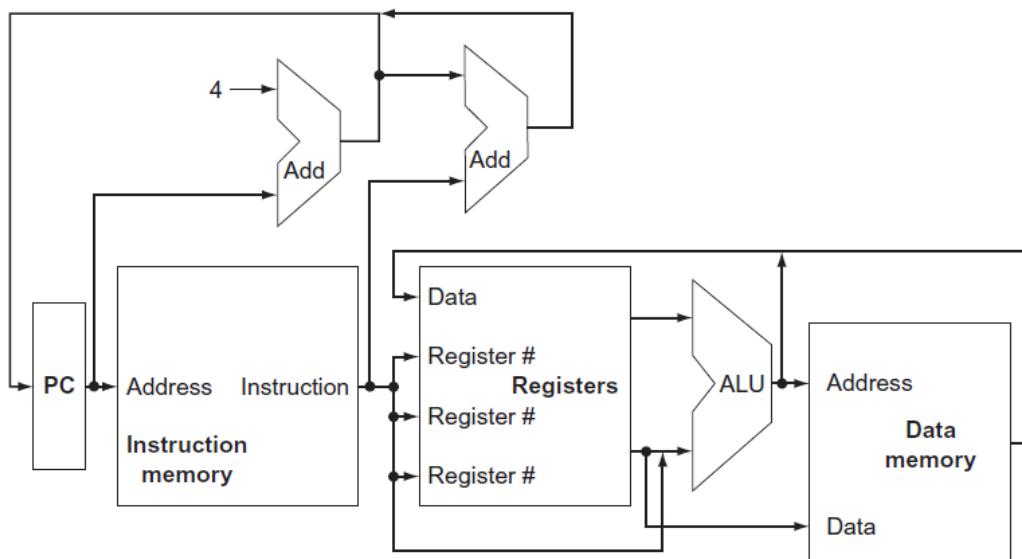
除了跳躍指令(`j`)之外，所有的指令在讀取暫存器後，都要用ALU去做處理。

指令類別	使用ALU的用途
記憶體存取指令	計算位址
算術邏輯指令	執行運算
分支指令	進行比較

使用ALU之後，所要執行的動作取決於指令。

指令類別	接下來的動作
記憶體存取指令	讀取記憶體，然後寫入資料或讀取資料
算術邏輯指令	把計算的結果寫入暫存器
分支指令	決定是否改變下一條指令的地址，如果不修改就把PC+4

下圖給了一個大概的MIPS指令實作電路



所有的指令都開始於程式計數器PC給的記憶體地址。

取得指令後，指令所使用的暫存器operand由指令中對應的欄位來決定。

取得暫存器的operand後，可以做以下的動作

指令類別	使用ALU的用途
記憶體存取指令	計算位址
算術邏輯指令	執行運算
分支指令	進行比較

進入ALU所做的動作結束後，每個指令類別可以使用ALU的結果執行以下動作。

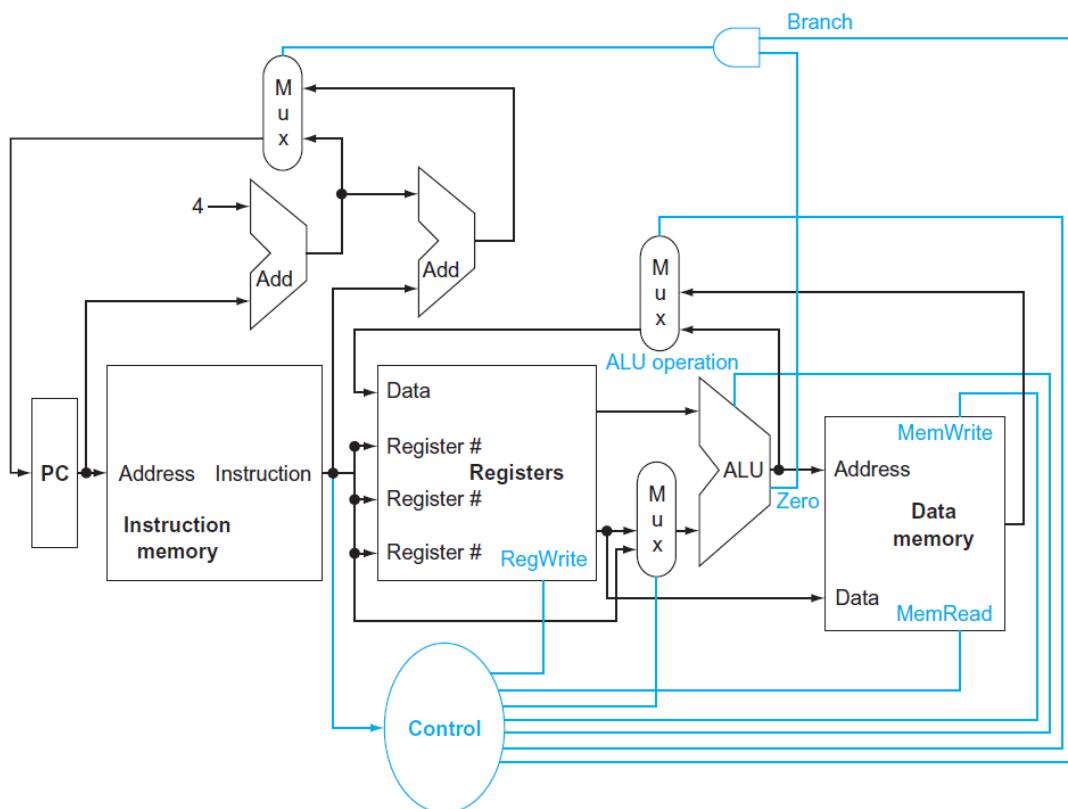
指令類別	如何善用使用完ALU後的結果
記憶體存取指令	當作讀寫記憶體的地址
算術邏輯指令	寫回暫存器
分支指令	決定下一個指令的地址，可能來自ALU或者上面的加法器

大多單元的控制都取決於指令的類別。

例如記憶體的讀取或寫入由記憶體存取指令控制，暫存器的寫入由讀取指令，算術邏輯指令所用到。

ALU會根據不同的指令執行不同的操作，就像是多工器的概念一樣，操作什麼都是由操作訊號決定，而操作訊號由指令的欄位所決定。

所以我們把整個MIPS指令實作電路再加上三個多工器與控制單元。



其中控制單元以指令為輸入，用來決定功能單元和兩個多工器的控制訊號。

第三個多工器用來決定指令計數器是寫入分支目標地址，或者寫入+4的地址。

而控制第三個多工器的選擇訊號，連接著一個AND Gate，用來根據ALU的結果來控制第三個多工器的選擇，寫入對應的地址。

## 4.2 邏輯設計的一般方法

考慮電腦的設計時，必須決定機器的邏輯實作與機器的時鐘。

MIPS實作中的資料路徑功能包含兩種不同的邏輯單元：處理資料的單元和儲存資料、更新狀態的單元。

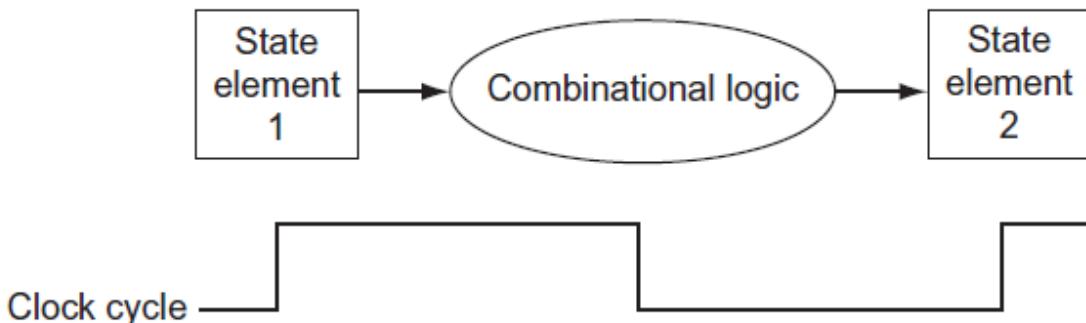
處理資料的單元是組合單元，也就是輸出只取決於當前的輸入，例如AND Gate或者ALU都是組合單元。

更新狀態的單元是狀態單元，也就是輸出不僅只取決當前的輸入也取決於當前的狀態，例如暫存器或記憶體都是狀態單元。

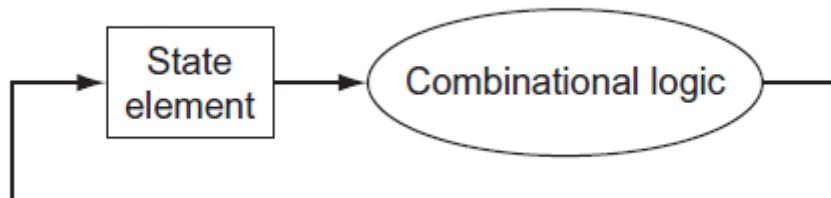
## 時鐘方法

時鐘方法規定了信號可以讀取或寫入的時間。

為了方便，假設我們現在採用邊緣觸發的方式，即在時序邏輯單元中儲存的值都只允許在時鐘跳變時改變。



另一種邊緣觸發的方式，我們可以利用邏輯閘本身的delay來當作clock，但是要保證時鐘週期夠長。



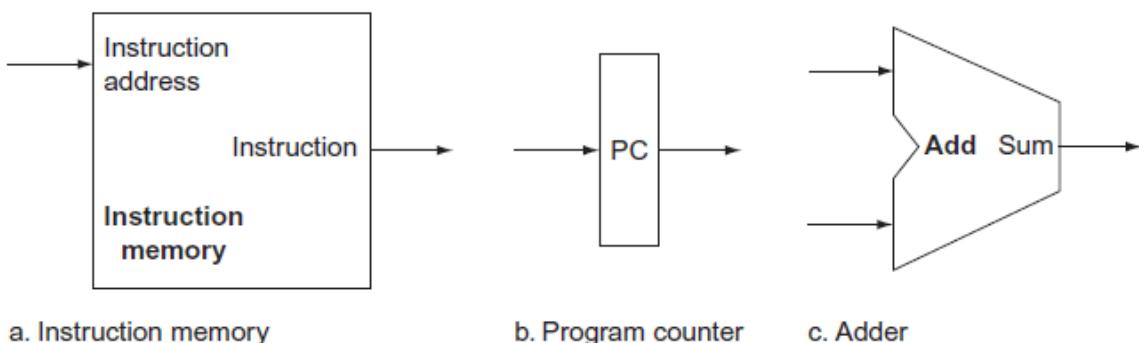
對於一個32位元的MIPS架構而言，幾乎所有的狀態輸入或輸出都是32位元，因為處理器處理的資料大多都是32位元。

## 4.3 建立資料路徑

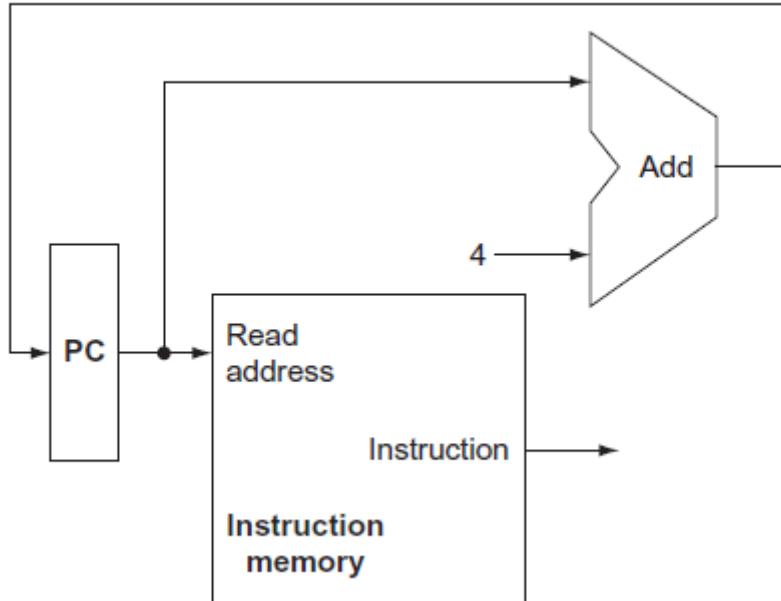
設計資料路徑比較合理的方法是首先分析執行每種MIPS指令時需要哪些單元。

首先我們先分析每條指令需要什麼資料路徑元件。

基本上來說，我們會需要三個元素：一個指令記憶體，一個程式計數器，以及一個加法器。



我們就能夠透過這三個組件來計算出位址，如下圖。

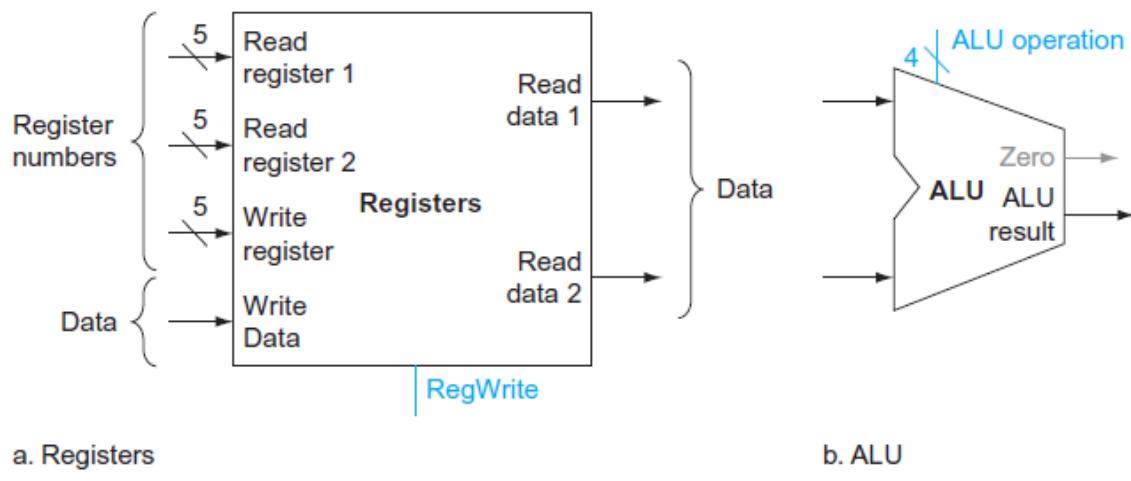


## 考慮運算指令

接下來討論R-Format指令，例如add、sub、and、or、slt等指令。

這類的指令通常會需要存取暫存器的值，然後透過ALU做計算。

因此我們會需要一個暫存器組，暫存器組有許多的暫存器可以供我們使用，還有一個ALU。



這樣一來，我們就能透過指令記憶體解析指令

並且傳輸到對應的欄位，再從暫存器組取出數值後透過ALU運算，得到結果。

## 考慮存取指令

接下來考慮MIPS的存取指令，一般來說都是 `lw $t1, offset_value($t2)`，`sw $t1, offset_value($t2)`

在這些指令中，透過基礎地址暫存器 `$t2` 的內容與指令中的16位元帶符號偏移地址相加，得到記憶體的地址。

如果是儲存指令，則要把暫存器 `$t1` 寫入指定的記憶體位置。

如果是讀取指令，則要從記憶體讀取出指定的資料，存入暫存器 `$t1` 中。

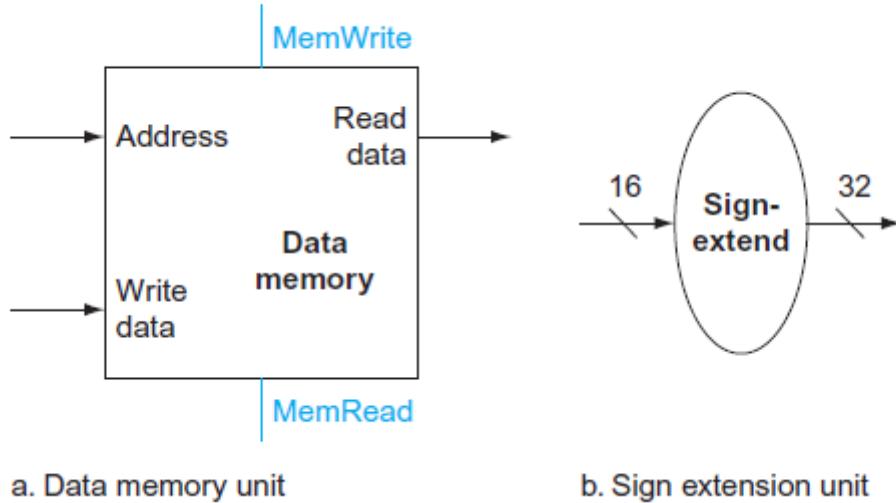
因此我們會需要用到ALU、暫存器組。

除此之外，由於偏移地址只有16bits，因此我們還需要一個符號擴展單元來把16bit有號位數擴展到32bit。

我們還會需要一個儲存讀取的數值以及寫入指定記憶體的資料記憶體。

這個資料記憶體有選擇讀取或寫入的控制信號(MemWrite/MemRead)

地址的輸入接口(Address)、準備寫入記憶體的資料接口(WriteData)，以及一個輸出讀取資料的接口(ReadData)。



## 考慮分支指令

beq指令有三個操作引數，其中兩個為暫存器，用於比較是否相等。

另一個是16位偏移量，用於計算相對於分支指令所在地址的分支目標地址。

格式為 `beq $t1, $t2, offset`。

為了實作該指令，我們必須將PC值與符號擴展後的指令偏移量欄位相加來得到分支目標地址。

記得分支指令的定義有兩個地方需要注意：

1. 指令集規定計算分支地址所使用的基本地址，是分支指令下一條指令的地址

原因是我們在資料路徑的部分已經計算了PC+4，用這個值來計算分支目標地址會比較容易。

2. 偏移量會左移兩位，這樣偏移量的有效範圍就擴大了四倍。

為了處理後面的情況，我們要把偏移量往左移兩位。

除了計算分支目標地址，還必須要確定是順序執行下一條指令，還是去執行分支目標地址的指令。

當分支條件為真時，分支目標地址成為新的PC，否則PC+4會取代原來的PC，也就是分支沒有發生。

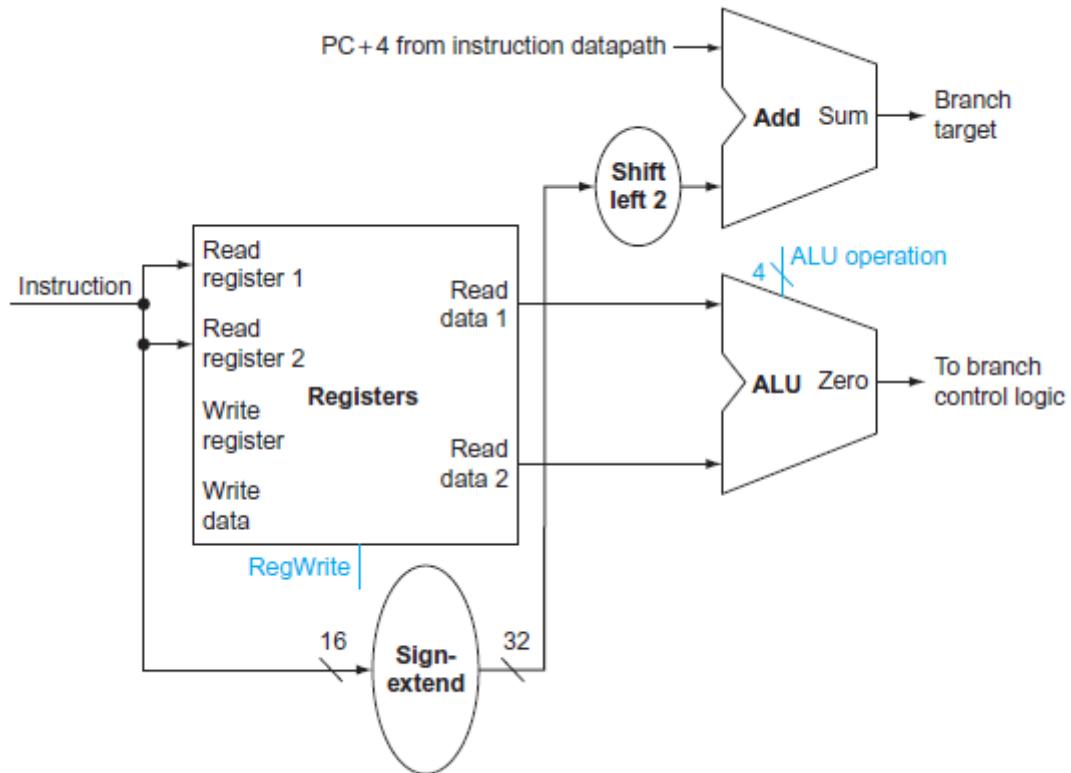
綜合以上，分支指令的資料路徑會需要進行兩個操作：偏移量延伸至32bit，計算分支目標地址還有比較操作引數。

延伸至32bit可以用前面的符號擴展單元來解決。

計算分支目標地址我們可以用ALU解決，將PC+4與左移兩位的偏移量加起來。

比較操作引數的部份我們也可以用ALU的slt來解決，整個資料路徑看起來會像這樣。

因此整個分支指令的資料路徑會長得像這樣。



## 創建簡單的資料路徑

討論完不同的指令有不同的資料路徑，接下來比較關鍵的部分是如何把每個部分都連起來。

這個簡單的資料路徑中，我們希望每一個時鐘週期過去後，就能執行一條完整的指令。

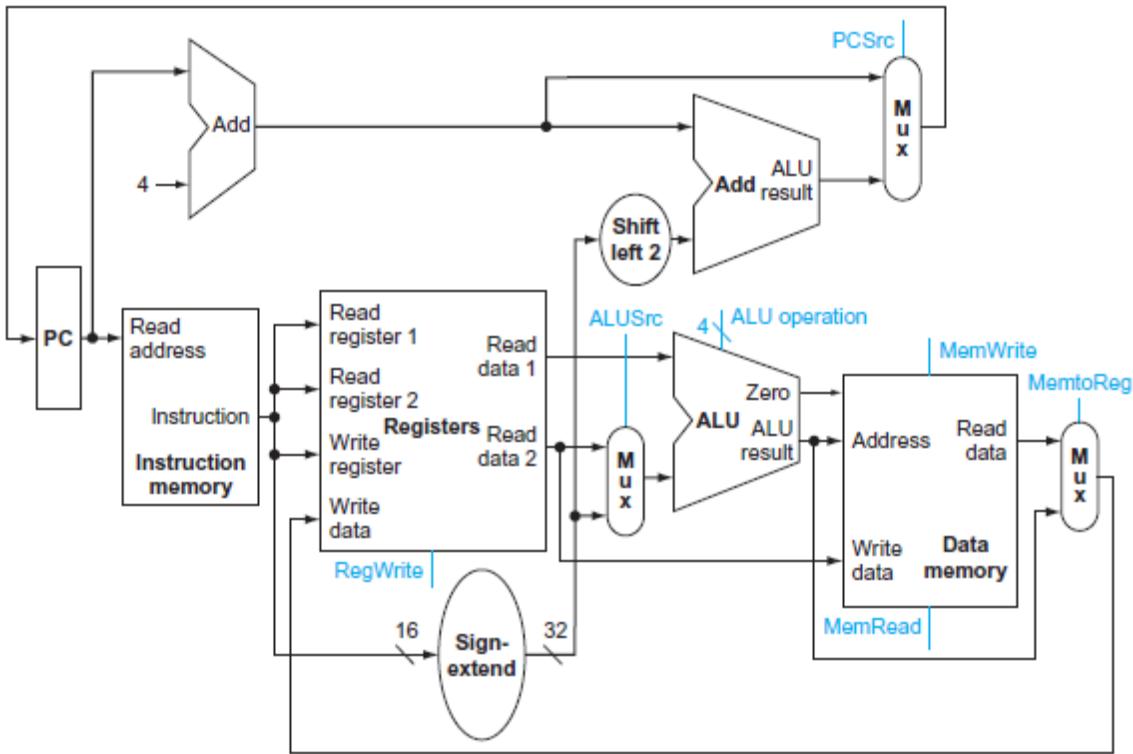
這也意味著，每條指令執行的過程中任何的資料路徑都只被用過一次。

原因是如果要使用很多次，避免發生衝突的情況下，就必須要複製很多個那樣的資料路徑。

雖然有些單元需要被複製，但是有些單元也可以共用給不同的指令來操作。

為了讓兩種不同的指令能夠共用同一個單元，因此我們會需要多工器和控制信號來控制資料與控制單元。

因此，我們得到了以下的這張圖。



可以發現，ALUSrc的功用是能夠選擇資料是偏移量或者是暫存器的值，在分支指令/運算指令的時候我們會需要這個。

MemtoReg的功用是決定寫入暫存器的資料來源是從ALU或者是從DataMemory，這個部分在運算指令/存取指令的時候會需要這個。

PCSrc的功用是決定寫入程式計數器的資料來源是目標分支地址，或是PC+4的地址，取決於是否分支來控制，分支指令會需要這個。

這樣就達成了利用多工器來控制信號，使單元能夠共用的部分。

## 4.4 簡單的實作架構

### ALU控制

在前面的第三章有提到過ALU的功能介紹，表格如下：

ALU控制用的二進制數字	函數
0000	AND
0001	OR
0010	add
0110	subtract
0111	set on less than
1100	NOR

其中NOR的部分在我們要介紹的東西不會用到。

我們舉出一些指令，觀察前面的opcode與funct，可以得到這樣的表格。

指令	ALU opcode	funct	ALU control input
SW	00	xxxxxx	0010
LW	00	xxxxxx	0010
BEQ	01	xxxxxx	0110
AND	10	100100	0010
OR	10	100101	0110
ADD	10	100000	0000
SUB	10	100010	0001
SLT	10	101010	0111

觀察一下，可以發現到

1. 當ALU opcode = 00時，ALU control input必定是0010。
2. 當ALU opcode = 01時，ALU control input必定是0110
3. 當ALU opcode = 10時，ALU control input會取決於後四位數字而有所改變

因此我們可以建構一個表格，來化簡並決定ALU control input。

ALU op		Function field							Operation
ALUOp1	ALUOp2	F5	F4	F3	F2	F1	F0		
0	0	X	X	X	X	X	X	0010	
X	1	X	X	X	X	X	X	0110	
1	X	X	X	0	0	0	0	0010	
1	X	X	X	0	0	1	0	0110	
1	X	X	X	0	1	0	0	0000	
1	X	X	X	0	1	0	1	0001	
1	X	X	X	1	0	1	0	0111	

## 主控制單元的設計

考慮三種指令類型的格式與欄位：運算指令、分支指令跟存取指令，如下圖。

運算指令	opcode[31:26]	rs[25:21]	rt[20:16]	rd[15:11]	shamt[10:6]	funct[5:0]	
分支指令	opcode[31:26]	rs[25:21]	rt[20:16]		address[15:0]		
存取指令	opcode[31:26]	rs[25:21]	rt[20:16]		address[15:0]		

我們考慮的分支指令beq，opcode=4，且存取指令lw, sw，opcode=35或者43

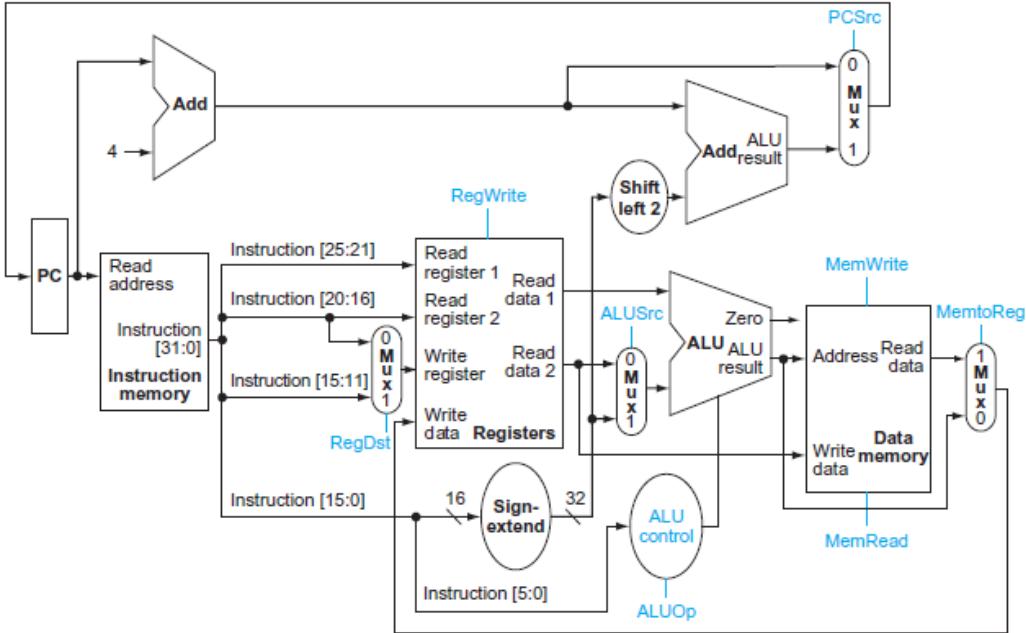
在傳輸指令時

funct[5:0]該被丟進ALU控制信號中，在這個部分我們會建立一個單元來控制ALU

rt[20:16]與rd[15:11]的部份，考慮R-format與I-format的部分，因為R-format的目標暫存器在rd，而I-format的目標暫存器在rt，因此我們會需一個多工器來控制對於不同指令的情況下，所要導向的目標暫存器，而rt[20:16]恆接在讀取暫存器2上。

rs[25:21]的部份，即為第一個指令元素，因此接在讀取暫存器1上。

因此我們可以得到以下的這一張圖。



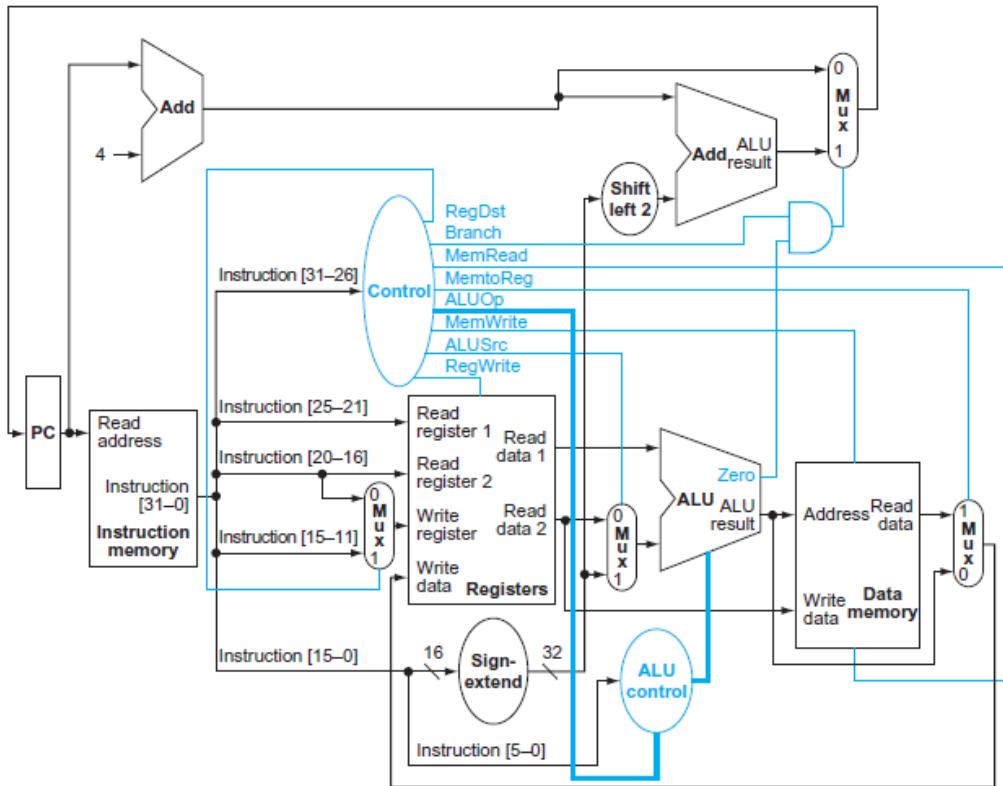
以下解釋不同的控制信號的不同功能。

控制信號	當控制信號不作用時	當控制信號作用時
RegDest	目標暫存器指定寫入rt	目標暫存器指定寫入rd
RegWrite	無	使WriteData生效並且寫入目標暫存器
ALUSrc	第二個指令元素來自於讀取暫存器2	第二個指令元素來自於地址欄位的16位符號擴展數
PCSrc	PC由PC+4取代	PC由目標分支地址所取代
MemRead	無	讀取由Address輸入接口所指定的地址的資料，然後輸出至ReadData接口
MemWrite	無	讀取由Address輸入接口所指定的地址，然後將其資料取成WriteData接口的資料
MemtoReg	指定寫入暫存器的資料來自ALU	指令寫入暫存器的資料來自資料記憶體

了解信號的功能之後，再來觀察他們如何被設置上去。

除了PCSrc的信號之外，剩下的控制信號都可以用opcode[31:26]來做操控，我們將這個部分交由控制單元來做處理。

而PCSrc的條件成立即為指令為相等則分支，且用來當作比較功能的ALU的零輸出是有效的，為了生成這樣的一個信號，我們需要將一個來自控制單元的branch信號與ALU的零接口做AND運算。



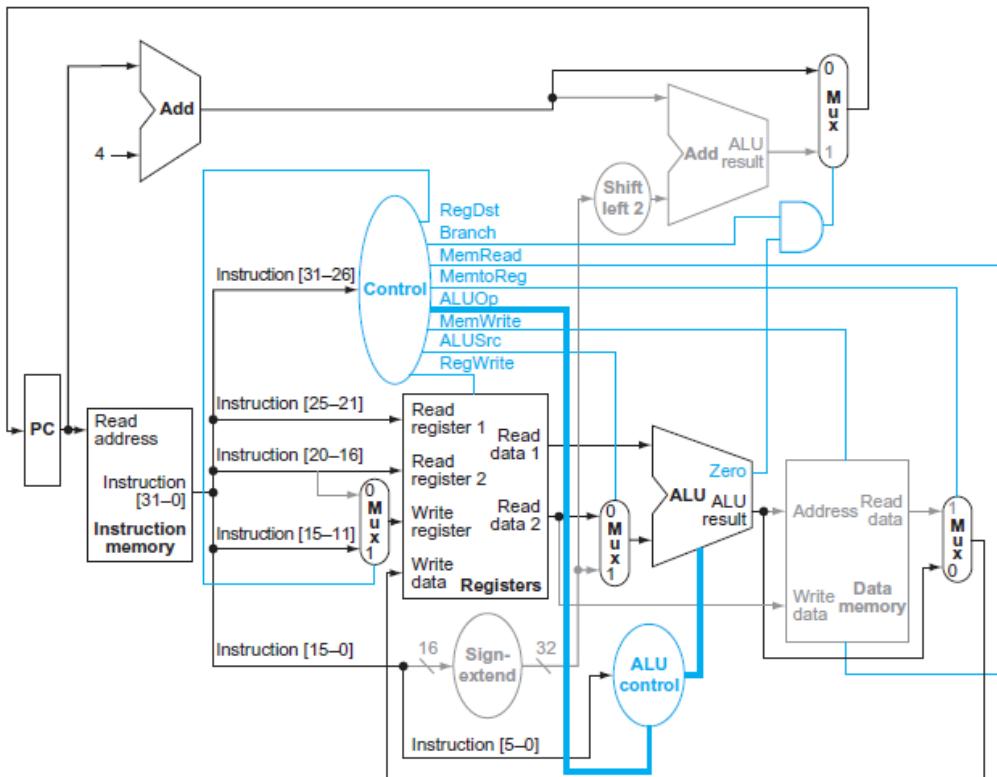
這個控制信號將會按照opcode去進行設置，得到下表。

指令	RegDest	ALUSrc	MemtoReg	RegWrite	MemRead	MemWrite	Branch	ALUOp1	ALUOp2
R-Format	1	0	0	1	0	0	0	1	0
lw	0	1	1	1	1	0	0	0	0
sw	X	1	X	0	0	1	0	0	0
beq	X	0	X	0	0	0	1	0	1

觀察一下指令

指令	意義
Regdest	因為R-format的指令所用到的目標暫存器為rd，所以RegDest必須要設成1，而lw所用到的目標暫存器為rt，所以RegDest必須要設成0，sw與beq不會用到目標暫存器，所以可以省略。
ALUSrc	因為R-format、beq的指令都會需要用到讀取暫存器來做運算，所以ALUSrc=0，而lw, sw皆用address來運算，因此ALUSrc=0。
MemtoReg	R-format不用將記憶體的資料寫入暫存器，因此MemtoReg=0，而lw需要，因此MemtoReg=1。
RegWrite	R-format與lw需要將資料寫入暫存器，所以RegWrite=1，而sw、beq不用，所以RegWrite=0。
MemRead	R-format、sw、beq不需要讀取記憶體的資料，因此MemRead=0，而lw需要讀取記憶體的資料，因此MemRead=1。
MemWrite	R-format、lw、beq不需要寫入記憶體，因此MemWrite=0，而sw需要將資料寫入記憶體，因此MemWrite=1。
Branch	Beq需要Branch來取AND，因此Branch=1，其餘的指令不用，因此Branch=0。

下圖展示一次執行R-format指令



首先，Branch=0，因此PC自增，取代為PC+4

接著RegDest=1，因為我們需要rd來當作我們的目標暫存器，接著我們會需要ALUOp=01，來告訴ALU我們要進行運算。

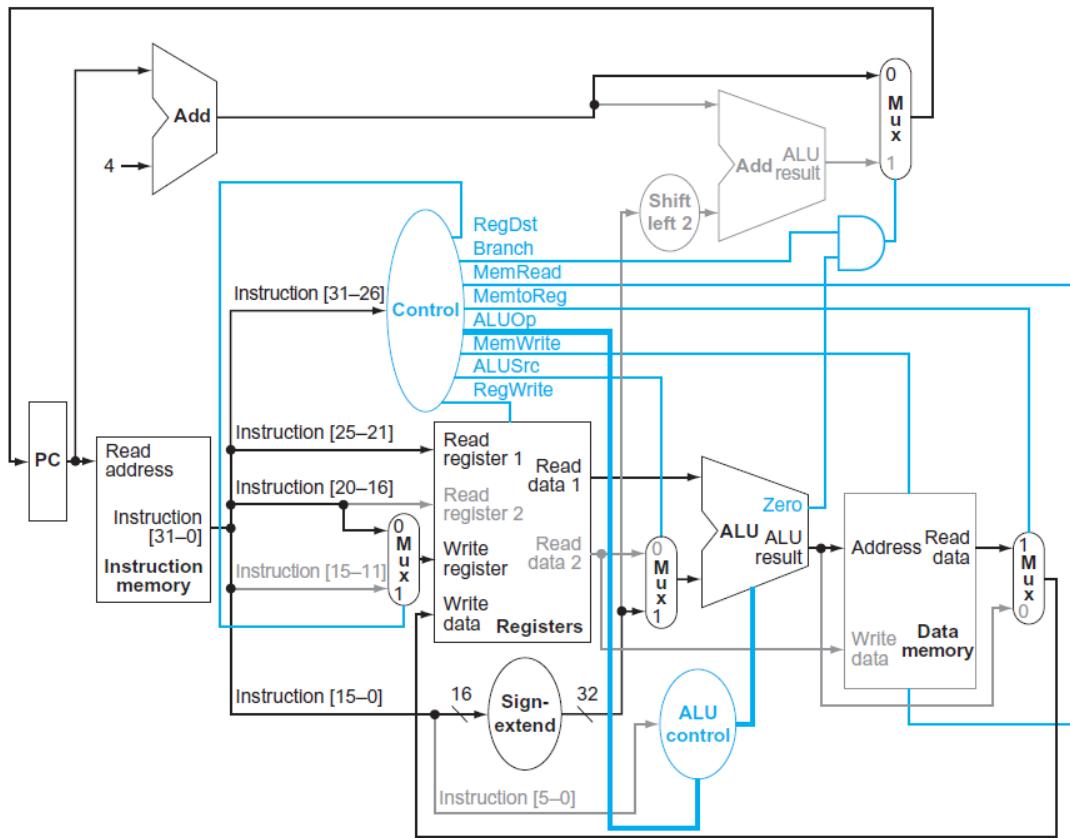
我們要以讀取記憶體的資料來進行運算，因此ALUSrc=0。

接著因為R-format不需要寫入或讀取記憶體，因此MemRead=0，MemWrite=0。

我們需要把結果回傳回目標暫存器，並且寫入目標暫存器內，因此MemtoReg=0，且RegWrite=1。

這樣就完成了一整個R-format指令的運作。

下圖展示一次執行取數指令的運作原理



首先，Branch = 0，所以PC=PC+4。

PC經過Instruction Memory後，由於讀取指令的Write register是rt，所以RegDst = 0。

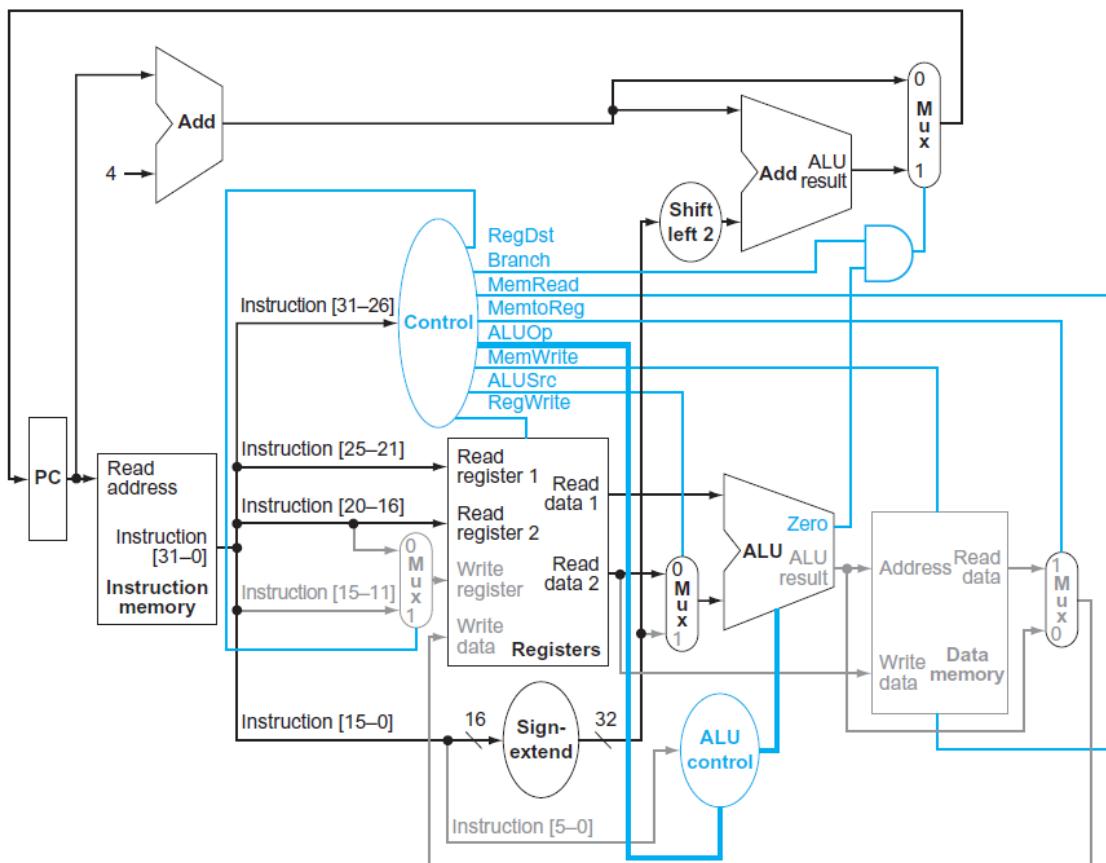
I-format中記憶體位置由後面16個bit決定，因此會經過Sign-extend單元擴增成32位元，來源為後16bit因此ALUSrc = 1。

ALUOp輸入至ALU control來控制ALU。

經過ALU的計算之後，輸入至Data Memory，我們要讀取記憶體，所以MemRead = 1，不用寫入記憶體所以MemWrite=0。

由於讀出來的東西是要寫入暫存器的，所以MemtoReg = 1，也由於要寫入記憶體，所以RegWrite = 1。

下圖展示一次執行分支指令的運作原理



由於要做分支指令，所以Branch=1。

我們需要兩個暫存器來進行讀取，因為不用寫入所以不用寫入暫存器，RegDest = 0, RegWrite = 0。

由於j-format的部份，跳躍的目標地址是指令的後16個bit，因此擴展成32個bit後，輸入至左移元件左移兩格。

ALUOp輸入至ALU control來控制ALU。

由於信號來源是後16bit的地址，所以ALUSrc = 1。

由於不需要進行記憶體的讀取與寫入，也不用寫入暫存器，因此MemRead=0，Memtoreg=0，Regwrite=0，MemWrite=0。

經過ALU進行比較運算後，確定是否為0來決定是否分支。

如果運算結果為0，則不分支，因此PC=PC+4。

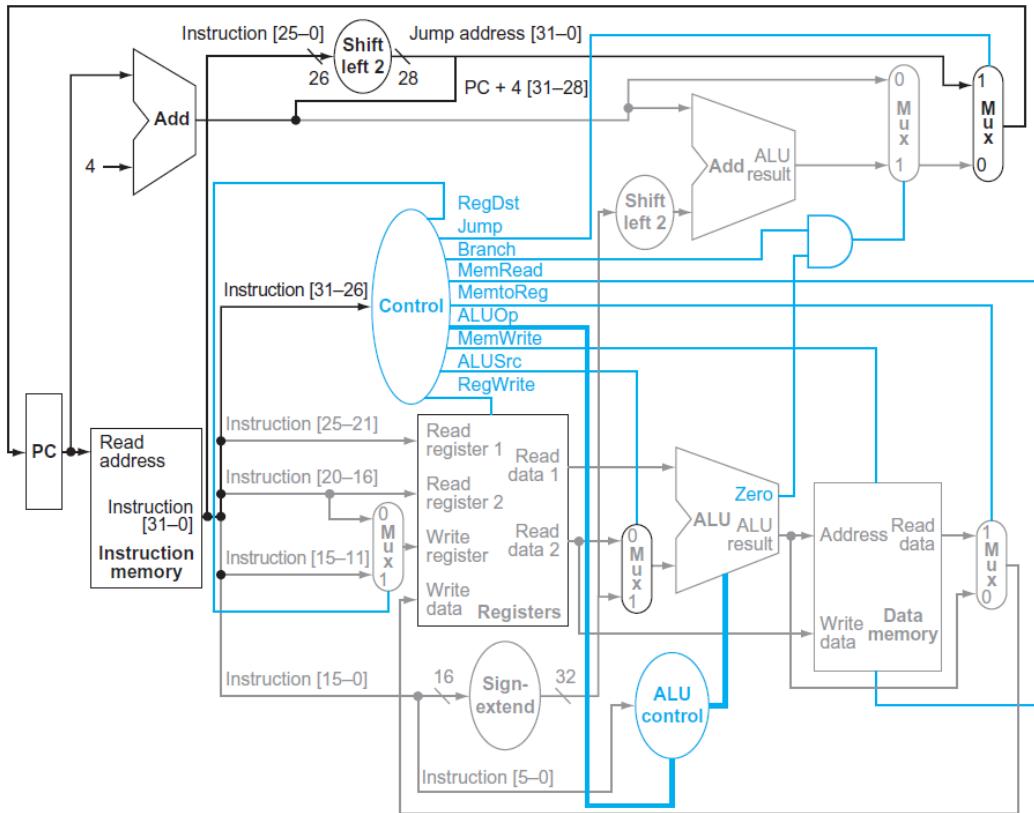
如果運算結果為1，則分支，因此PC=目標地址+4。

## 實作跳轉

J-format指令由以下欄位組成，分別是opcode與address。

由於address的部分需要乘4，所以address必須要經過左移兩位的元件。

為了更好的控制是否跳躍，我們在Control單元中新增一個Jump信號，當Jump信號為1時進行跳轉，否則無作用，如下圖。



## 為什麼不用單週期設計

耗時問題。

## 4.5 流水線概述

### 流水線概述

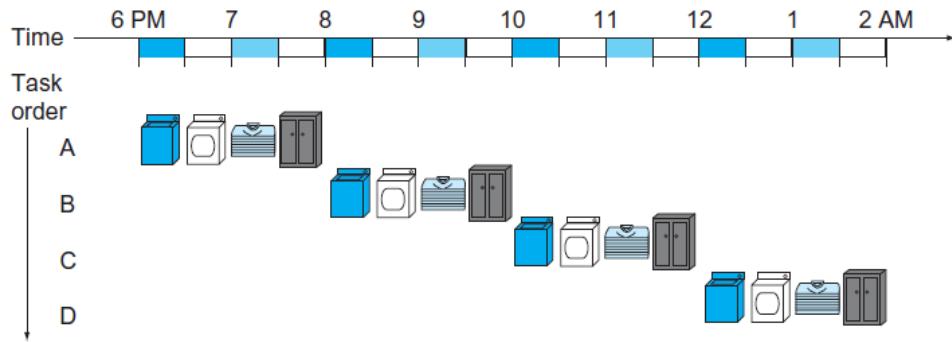
流水線是一種實作多條指令的方式，以一個簡單的例子來描述流水線。

思考一下洗衣服的步驟：

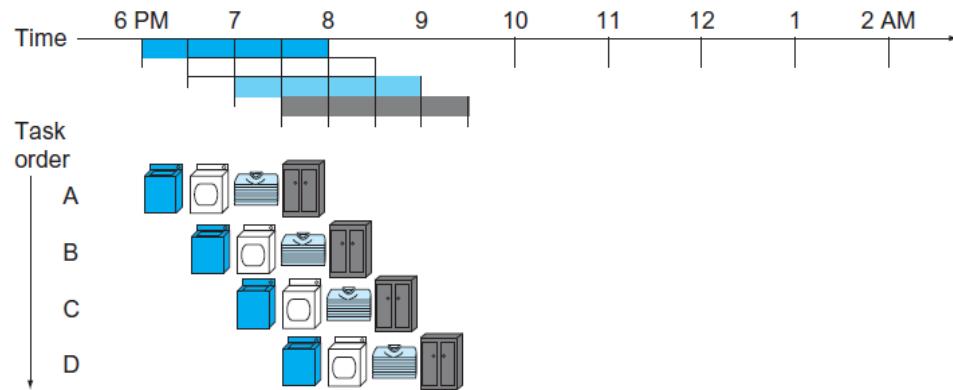
1. 丟進洗衣機
2. 烘乾
3. 摺好
4. 放進衣櫃

假設丟進洗衣機需要50分鐘，烘乾需要30分鐘，摺好需要10分鐘，放進衣櫃需要5分鐘

則假設有四個有潔癖的居民在排隊要洗衣服，假設不用流水線優化，則四個居民洗衣服的時間如下。



但洗衣機其實洗完之後，就能換下一個人丟入衣服了，所以其實可以用流水線來優化。



用這樣的方式就叫做流水線。

## 套用在MIPS的流水線基礎概念

同樣的原理也可以用在處理器中，也就是採用流水線的方式執行指令。

一個MIPS指令會執行以下步驟：

1. 從PC讀取指令
2. 把指令轉成欄位輸入至各單元的時候，同時讀取暫存器 (MIPS可以這樣做)
3. 執行操作或者計算地址
4. 從記憶體讀取參數
5. 將結果寫回暫存器

假設我們現在有一個流水線結構，我們考慮八個指令：lw、sw、add、sub、AND、OR、slt、beq。

假設在單週期模型中，讀取指令需要200ps、讀暫存器需要100ps、ALU操作需要100ps、資料存取需要200ps、寫入暫存器需要100ps

則我們根據指令，可以得到以下的表格。

Instruction class	Instruction fetch	Register read	ALU operation	Data access	Register write	Total time
Load word (lw)	200 ps	100 ps	200 ps	200 ps	100 ps	800 ps
Store word (sw)	200 ps	100 ps	200 ps	200 ps		700 ps
R-format (add, sub, AND, OR, slt)	200 ps	100 ps	200 ps		100 ps	600 ps
Branch (beq)	200 ps	100 ps	200 ps			500 ps

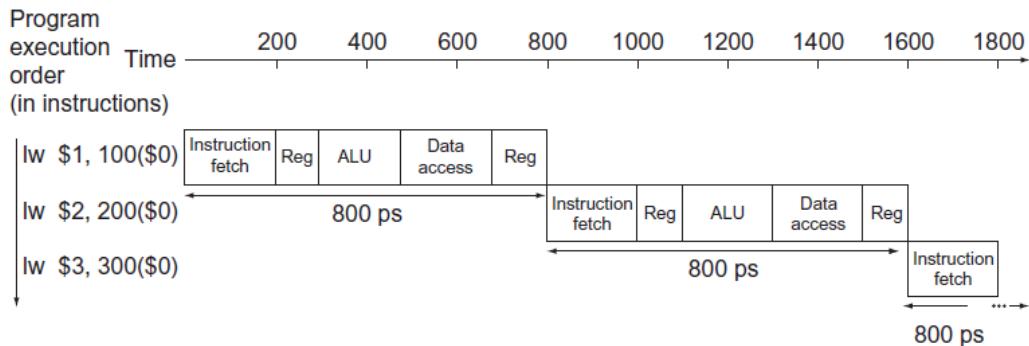
因此，假設我們要執行以下的指令

```

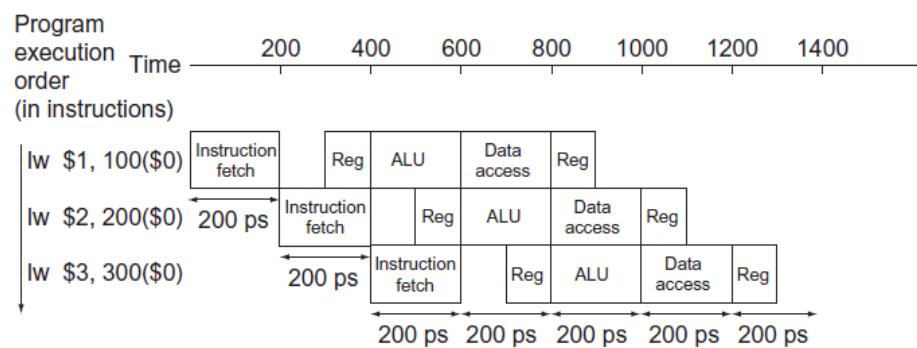
lw $1, 100($0)
lw $2, 100($0)
lw $3, 100($0)

```

非流水線的耗時如下圖。



而流水線的耗時如下圖，由第一條至第四條指令的時間為 $3 \times 800 = 2400$ 。



這樣就能大幅減少耗時。

## 流水線級數

所有的流水級都只花費一個時間週期的時間，所以時間週期必須能夠滿足最慢的操作需要。

可以看到上面的指令，`lw`需要800ps、`branch`需要500ps，則我們應該選擇800ps來當作時間週期而不是500ps。

流水線的執行模型也一樣，時間週期也應該選擇最壞的200ps而不是最快的100ps。

因此第一條與第四條指令的時間差距縮短至600ps (`Instruction fetch` x3)。

假設流水線的各個階段操作平衡，我們可以把上面討論的流水線歸納成一個公式，也就是流水線級數，如下。

$$\text{Time between instruction}_{\text{pipelined}} = \frac{\text{Time between instruction}_{\text{nonpipelined}}}{\text{Number of pipe stages}}$$

在理想且有大量指令的情況下，流水線的級數約等於流水線的加速比。

一個五級的流水線在800ps的非流水線執行時間上，約可以獲得5倍的加速，也就是 $800/5=160$ ps。

但是觀察一下上面的例子，可以知道，流水線的級數為 $\frac{2400}{1600} = 1.5$ 倍，與我們估算的4倍相差很多。

這是因為執行指令的數量不夠多，假設現在有1000000條指令在運行

利用流水線運行完這些指令的時間需要 $200 \times 1000000 + 800 = 200000800$

不利用流水線運行完這些指令需要 $800 \times 1000000 = 800000000$

可以得到級數為 $\frac{800000000}{200000800} \approx 4$ ，也就是我們估算的倍數。

## 面向流水線的指令集設計

針對於MIPS，討論流水線的執行。

1. MIPS的指令長度是固定的，相對於x86來說，MIPS較容易實現流水線。
2. MIPS的指令格式很少，且每一條指令的暫存器位置都一樣，這樣我們就不用把流水線第二級一分为二。
3. MIPS的記憶體操作數只存在於存取指令中，這樣也就可以利用ALU來計算記憶體位置，下一個階段就能存取記憶體，如果是像x86的話直接操作記憶體的操作數，那麼第三級與第四級必須要擴展成地址計算，記憶體存取，與執行階段。
4. MIPS的所有操作數都是對齊的，所以我們不用擔心一個資料傳輸指令需要存取兩次記憶體的情況。

## 流水線的風險

流水線有一種情況，在下一個時間週期中下一條指令不能執行，這種情況稱為風險，以下有三種風險。

### 結構風險

硬體不支援多個指令在同一個時間週期執行，就跟洗衣機一樣，如果洗跟烘合併在一台洗衣機上，就會發生結構風險。

因此結構風險的定義為，無法在指定時間週期執行指令。

### 資料風險

發生在一條指令必須等待另一條指令的流水線完成之後才能進行，而造成暫停的情況。

例如摺衣服的時候發現少了一隻襪子，你可能會看看是不是掉在某個地方而停下手邊的工作。

因此資料風險的定義為，無法提供指令所需的資料，而導致指令無法在指定的時間週期執行。

例如，以下的指令需要先做加法，再拿加法的結果來進行減法，如以下。

```
add $s0, $t0, $t1  
sub $t2, $s0, $t3
```

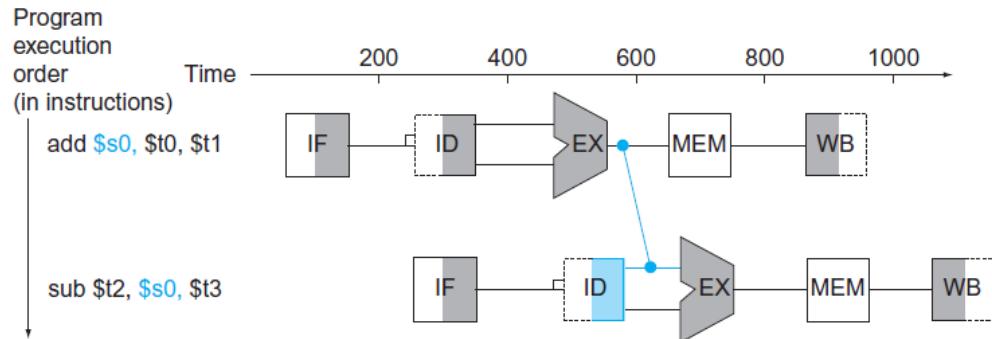
因為加法需要到第五步才能夠儲存結果，因此在流水線中浪費了三個時間週期。

一種最基本的解決方法是，因為在解決資料風險之前不需要等待指令的執行結束，對於上面的程式，一旦ALU生成了加法運算的結果，則可以直接拿它來進行減法運算的輸入項，這個部分稱為前推或旁路。

其中，旁路必須要目標運行時間晚於旁路元件運行時間才能奏效，也就是旁路必須要生完資料之後再透過旁路丟給下一串指令，否則會造成時間回朔。

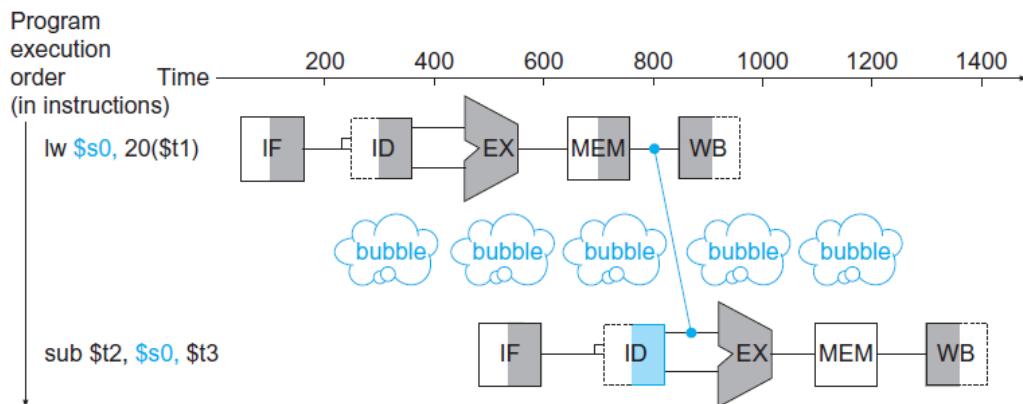
旁路可以工作得很好，但是他並沒有辦法避免所有流水線阻塞的發生。

假設第一條指令是add，則旁路會在第三級的時候透過旁路給予sub指令資料。



**FIGURE 4.29 Graphical representation of forwarding.** The connection shows the forwarding path from the output of the EX stage of add to the input of the EX stage for sub, replacing the value from register \$s0 read in the second stage of sub.

但是如果第一條指令是lw，旁路會在第四級給予資料，這樣對於sub來說就太遲了。



**FIGURE 4.30 We need a stall even with forwarding when an R-format instruction following a load tries to use the data.** Without the stall, the path from memory access stage output to execution stage input would be going backward in time, which is impossible. This figure is actually a simplification, since we cannot know until after the subtract instruction is fetched and decoded whether or not a stall will be necessary. Section 4.7 shows the details of what really happens in the case of a hazard.

這種風險叫做存取-使用型資料風險，流水線必須要阻塞一個步驟，來讓資料能夠傳遞。

而中間穿插的流水線常被叫做氣泡，用來讓我們來阻塞步驟而產生的。

這樣流水線就能在第四級的時候穿插給下一個指令資料。

當然實際的情況一定會比這個複雜得許多。

## 控制風險

第三種風險叫做控制風險，也就是某條指令決策依賴於一條指令的結果，但是這條指令還在運行中。

定義為取到的指令地址並不是流水線預期的，因此導致指令無法在預定的時間週期內執行。

舉個例子，假設你負責洗宿舍的好朋友們產出來的大量的髒衣服，由於衣服髒到不行，所以你必須要確定洗衣劑的用量與水溫來保證能夠把衣服洗得乾乾淨淨而且衣服不會爛掉。

但是要確保把衣服洗得乾乾淨淨且衣服不會爛掉，你一定要洗完烘完才會知道衣服到底是乾淨還是不乾淨的。

這時候到了把第一批衣服烘乾的過程了，正常來說你應該要把第二批衣服丟進去洗衣機了。

但是因為衣服還沒烘乾，你並不清楚這樣的洗衣劑調整會不會讓衣服爛掉。

為了解決這樣的方法，我們可以把第一條流水線讓他一路執行到烘乾衣服。

確定烘乾完之後衣服是讚的來確認洗劑ok之後，再丟進去下一批衣服。

這個方法就是利用前面的阻塞，不過這樣做其實有點慢。

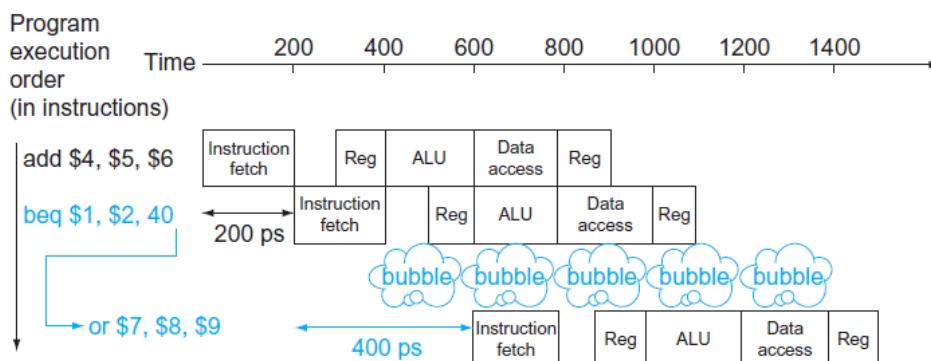
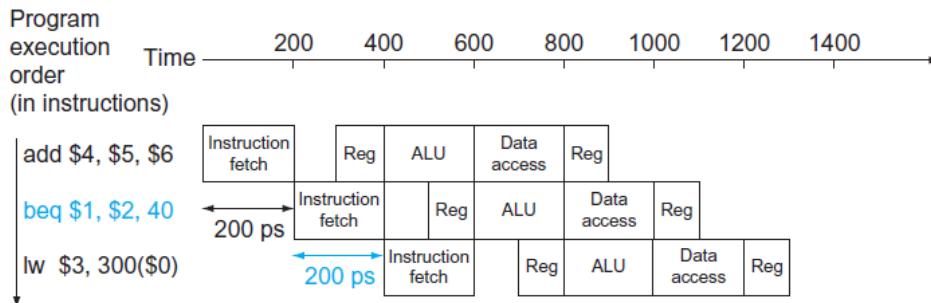
計算機在執行決策就是利用分支指令，在取分支指令的時候就會接著下一條指令，但是由於前面的分支指令才剛把指令拿出來，還沒進行運算就要知道下一條指令在哪裡是不可能的事情，在計算機來說就可以利用阻塞，先把指令算完之後再丟給下一串指令做運行。

假設我們可以用硬體來使流水線的第二級能測試暫存器、計算分支地址然後更新PC，這樣我們只需要阻塞一個時間週期就能解決問題了。

假設我們不能在第二級解決控制風險的問題，那分支結構上的阻塞就會造成更大量的延遲，對很多計算機來說這種阻塞的方法太大了，於是衍伸出了另一種消除控制冒險的方法，叫做預測。

以上面洗衣服的例子來說，如果你可以有十足的信心確定這些衣服能夠用這個洗劑來完成，那就直接在第一批衣服烘乾的時候直接把第二批衣服丟進去洗，如果預測成功的話衣服就能夠順利得被洗乾淨，流水線會全速運行，如果預測失敗的話大概就是災難，你會被你的朋友扁而且衣服要重洗。

計算機在處理分支風險時較常使用預測來解決，一種簡單的預測方法是總是預測分支未發生，如果每次預測都正確那流水線就會全速進行，如果預測失敗時才會發生阻塞。



另一種比較成熟的預測方法是預測一些分支發生而預測另一些分支不發生。

由於迴圈的部分，在最底部的分支指令會跳回迴圈的最上面，在這種情況下來說，分支總是一直發生且會向前跳躍，因此我們可以預測分支會跳回前面的某個地址上，這種分支方法依賴於始終不變的行為，沒有考慮到特定分支指令的特點。

動態硬體預測器與上面的方法完全不同，他的預測取決於每條支路的行為，並且在程式生命週期內可能改變分支的結果。

用洗衣服的例子，使用動態預測的方法，你將會記錄每一次丟進去的衣服髒的程度來預測一個洗衣的配置，然後根據這次洗衣成功的結果來動態調整下一次洗衣服的預測行為，當這種觀察樣本數夠多時，你就能成為洗衣大師並且準確的預估出洗衣的配置，但是當你預估錯誤時，必須要確保被錯誤預估的分支後面的指令不會生效，並在正確的分支地址處來重新開始並啟動流水線。

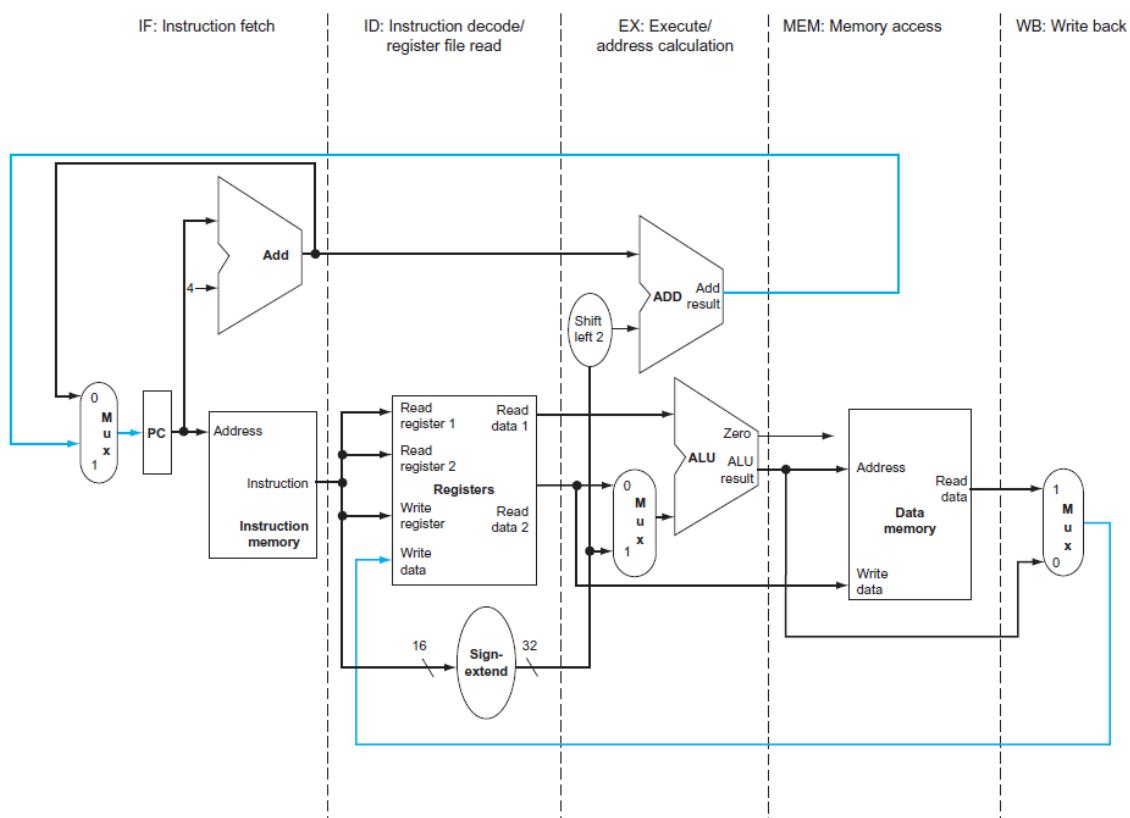
就跟其他的風險一樣，流水線越長則越容易惡化預測的性能，並且提高預測的代價。

## 對於流水線的結論

流水線很好用，但是有許多風險要處理。

## 4.6 流水線資料路徑與其控制

我們將單時間週期資料路徑的圖分成五級作處理。

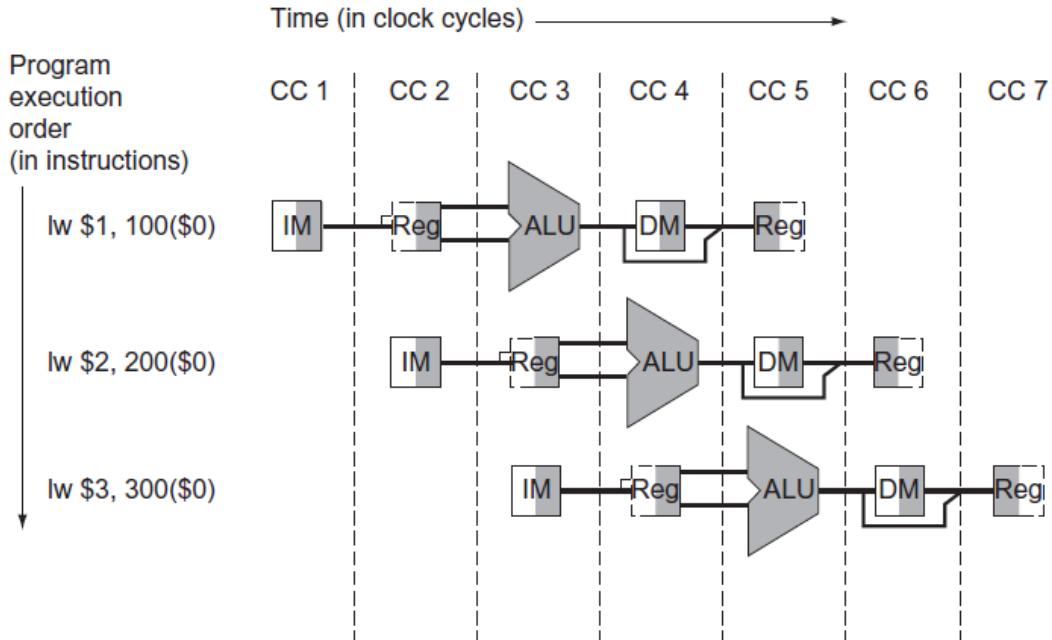


級數名稱	意義
IF : Instruction Fetch	取指令
ID: Instruction decode	解碼指令與讀取暫存器
EX: Execute	執行或計算地址
MEM: Memory Access	記憶體存取
WB: Write Back	寫回

指令會從左到右依序通過流水級，除了要把資料寫回以及選擇PC下一個值時，是由右到左。

需要注意的是第一個會造成資料風險，第二個會造成控制風險。

我們可以假設指令都有他獨立的資料路徑，然後把這些指令放到流水線上來表示他們的關係，如下圖。

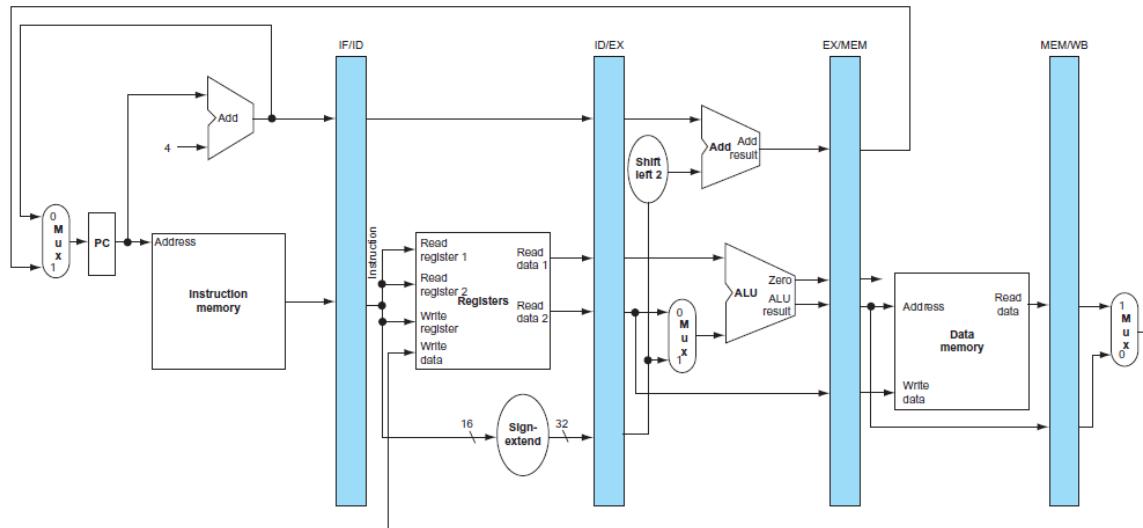


上圖的指令看起來需要三條資料路徑，但透過保存中間的數值，我們可以讓他在指令執行的過程可以共享部分的資料。

例如IM只會在五個流水級的第一個步驟被用到，因此可以允許他的值在其他四級使用時，供給給其他指令做使用。

因此我們可以用個暫存器先把這個值給存起來，讓IM空給其他指令做使用。

做法是我們在單週期資料路徑的圖，分割線上各佈局一個暫存器來做儲存，得到以下的圖。

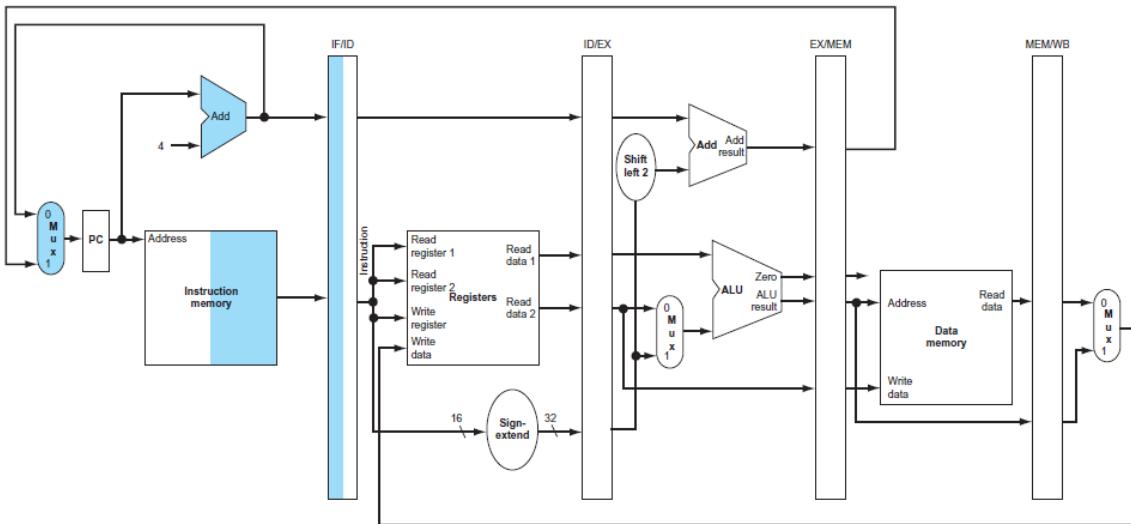


每個暫存器都有自己的名子，取決於他在哪兩級中間，例如IF與ID中間的暫存器名子就叫IF/ID。

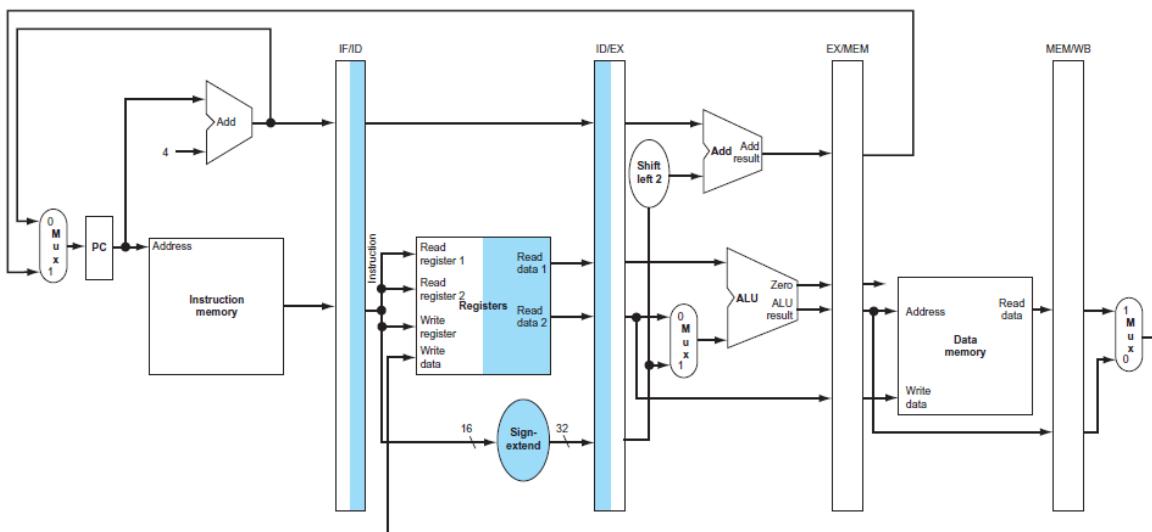
每個暫存器的長度取決於要存的值有多少，例如IF/ID要儲存PC地址與IM的值，因此有64bits，其餘三個分別是128, 97與64bits。

也因為每一條指令都會更新PC，所以可以把PC看成一個IF的暫存器，即將供給給IF來做使用。

以下四張圖用來演示一次lw指令的運行方式，暫存器若是左半部有色，則代表待寫入，右半部則是已寫入。

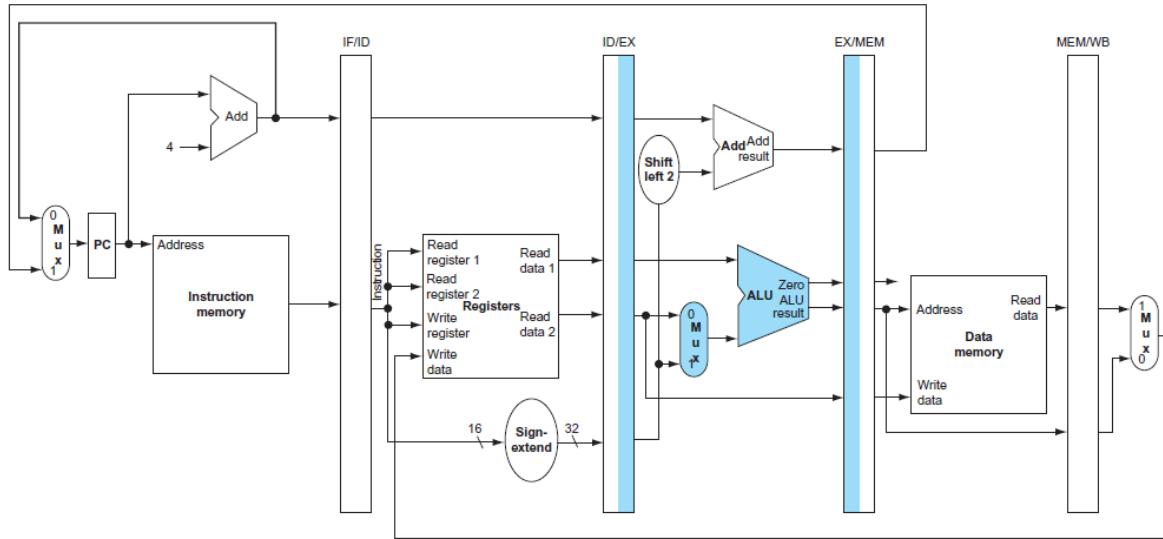


第一步是將資料放入IF級，使用PC的地址來取得資料，然後把資料放入IF/ID暫存器中，接著把PC+4寫回PC，進到下一個步驟。



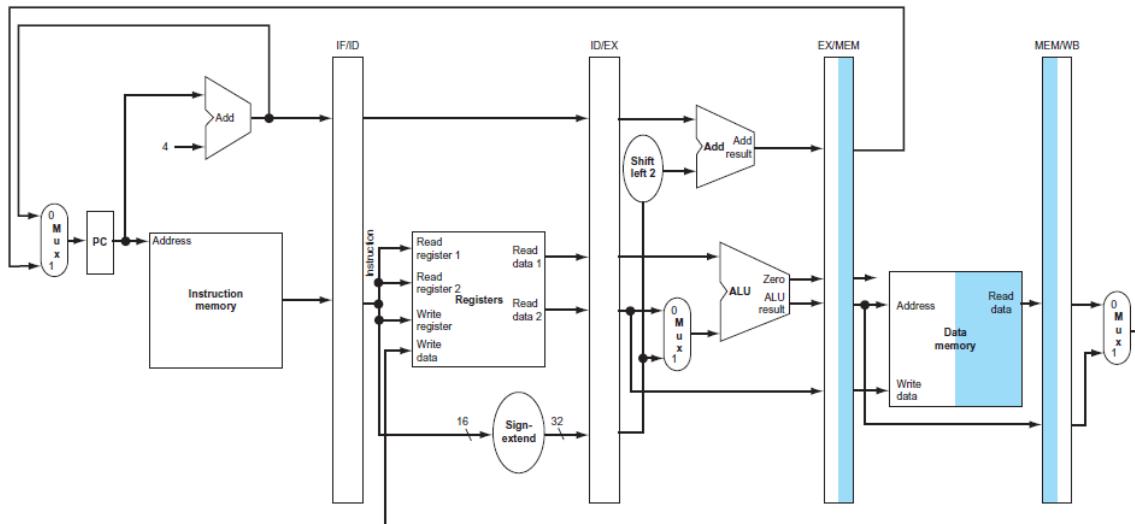
第二步是將資料放入ID級，讀取IF/ID暫存器的值來讀出兩個暫存器的暫存器編號與一個16bits的立即數來擴展成32bits。

讀出的兩個暫存器數值、32bits的擴展數、以及PC+4的值接下來都會放進ID/EX暫存器中。



第三步是把資料放入EX級，讀取ID/EX暫存器的值來讀出兩個暫存器的值與32bit的擴展數來做運算。

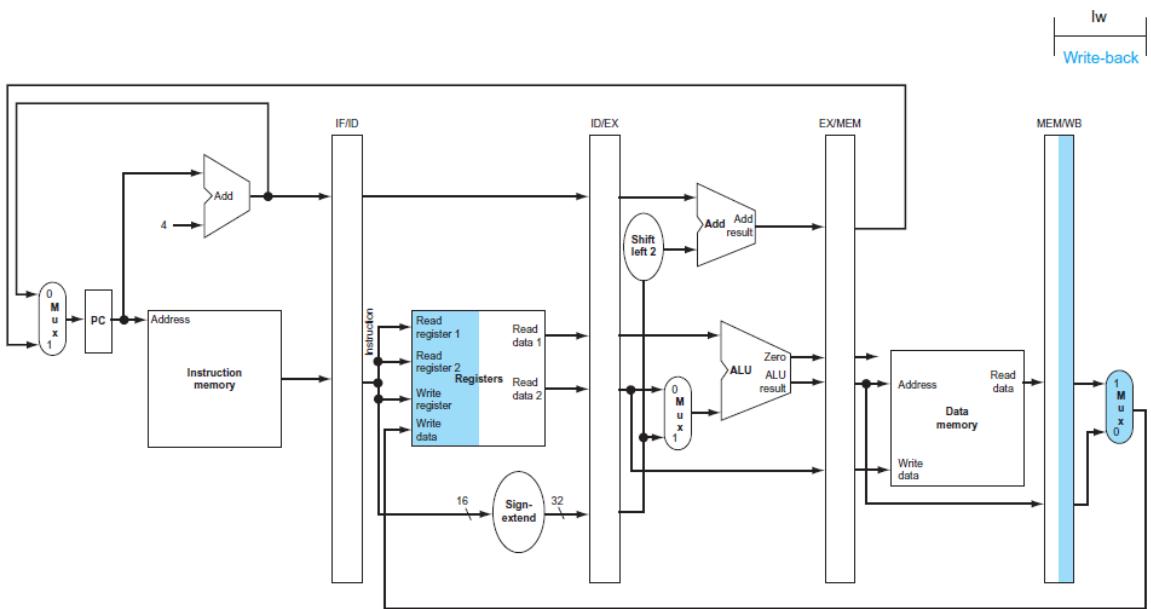
經過一連串的運算之後，把運算完的地址數、運算結果以及Register 2的值放入EX/MEM暫存器中。



第四步是把資料放入MEM級，讀取EX/MEM暫存器。

利用運算結果來讀取記憶體的數值或者利用Register 2的值來當作寫入記憶體的值。

接著把運算結果與讀取結果寫入MEM/WB暫存器。

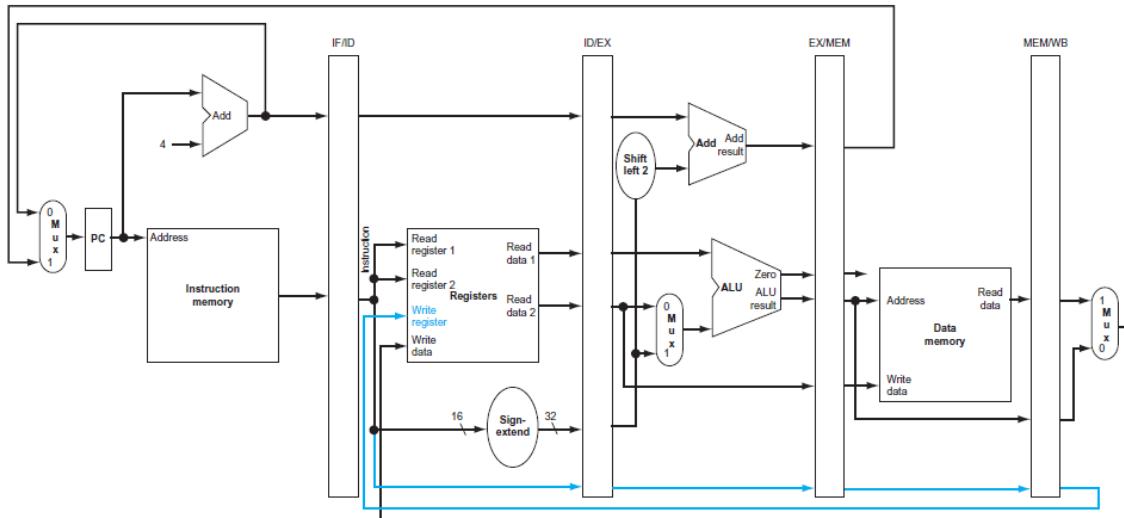


第五步將會寫回暫存器，請注意到這邊有一個錯誤。

一般來說，IF/ID的暫存器會儲存要寫入哪個暫存器的值，但隨著流水線的運行，IF/ID的暫存器早就被覆蓋過去了。

因此這樣運行，我們會不知道Write Data該寫給哪個Write Register。

解決這個辦法是，隨著流水線運行，我們順便把這個值帶過去。



這樣就能解決我們找不到Write Register的問題。

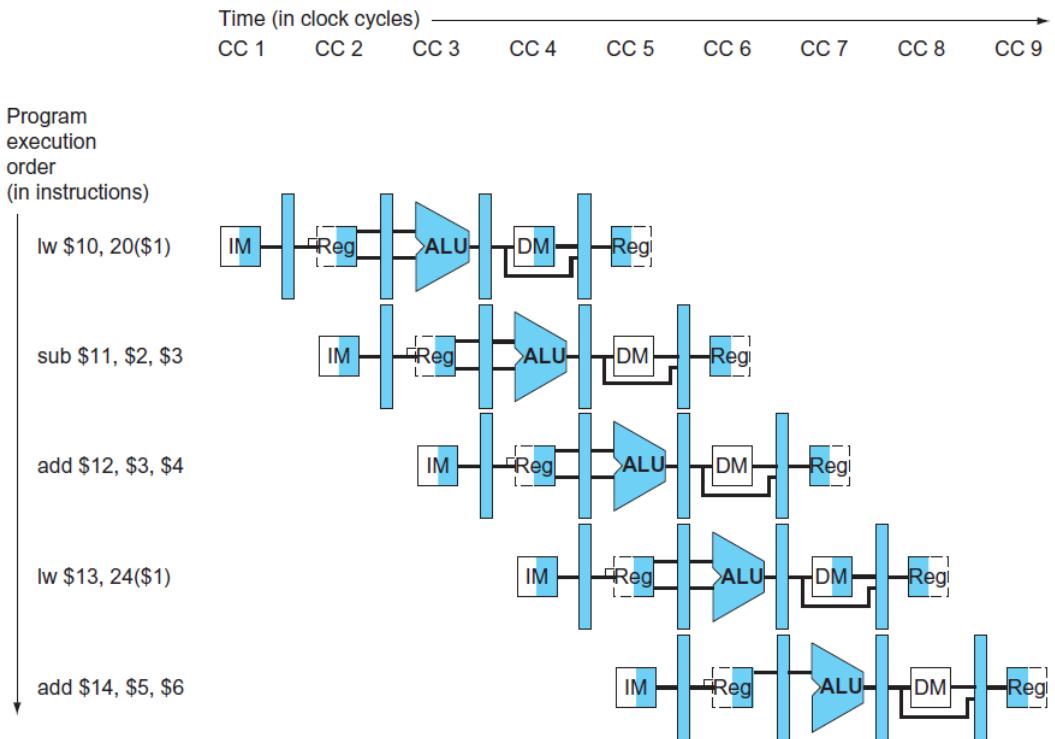
#### 4.6.1 圖形化表示流水線

一般來說我們會用兩種方式表示流水線：多時鐘週期流水線與單時鐘週期流水線。

以以下的五條指令來描述。

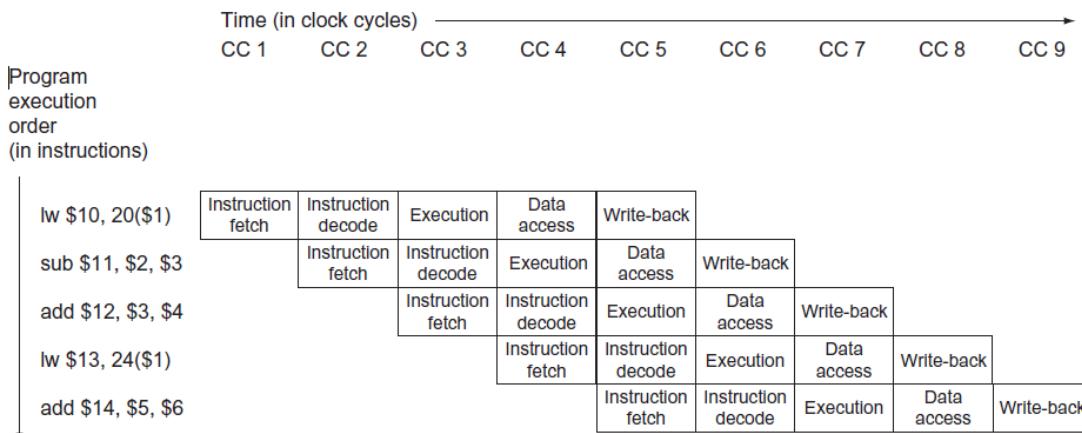
```
lw $10, 20($1)
sub $11, $2, $3
add $12, $3, $4
lw $13, 24($1)
add $14, $5, $6
```

我們用以下的圖來描述多時鐘週期流水線。



時鐘週期由左到右運行。

我們可以再簡化一點。



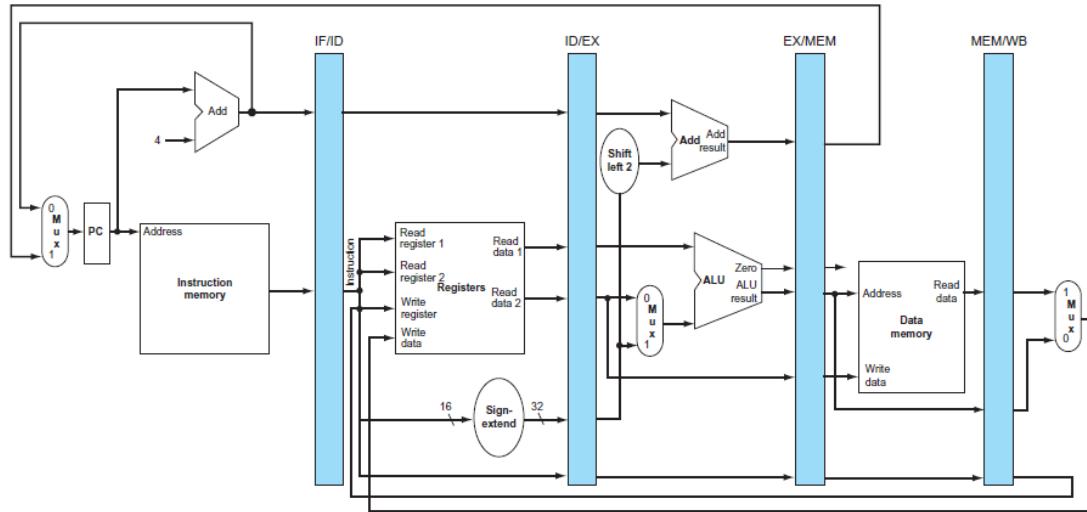
**FIGURE 4.44 Traditional multiple-clock-cycle pipeline diagram of five instructions in Figure 4.43.**

單時鐘週期流水線通常用來表示一個指令在單一一個時鐘週期的運行狀況。

通常來說，五個流水級中的指令都在流水級上做相對的標示，這種流水線表示詳細的描述的指令經過的情況。

可以使用一個單時鐘週期流水線來表示在一系列時鐘週期內的流水線操作，然後用多時鐘週期流水線來做全局描述。

而從多時鐘週期流水線抽出一列，即為單時間週期流水線。

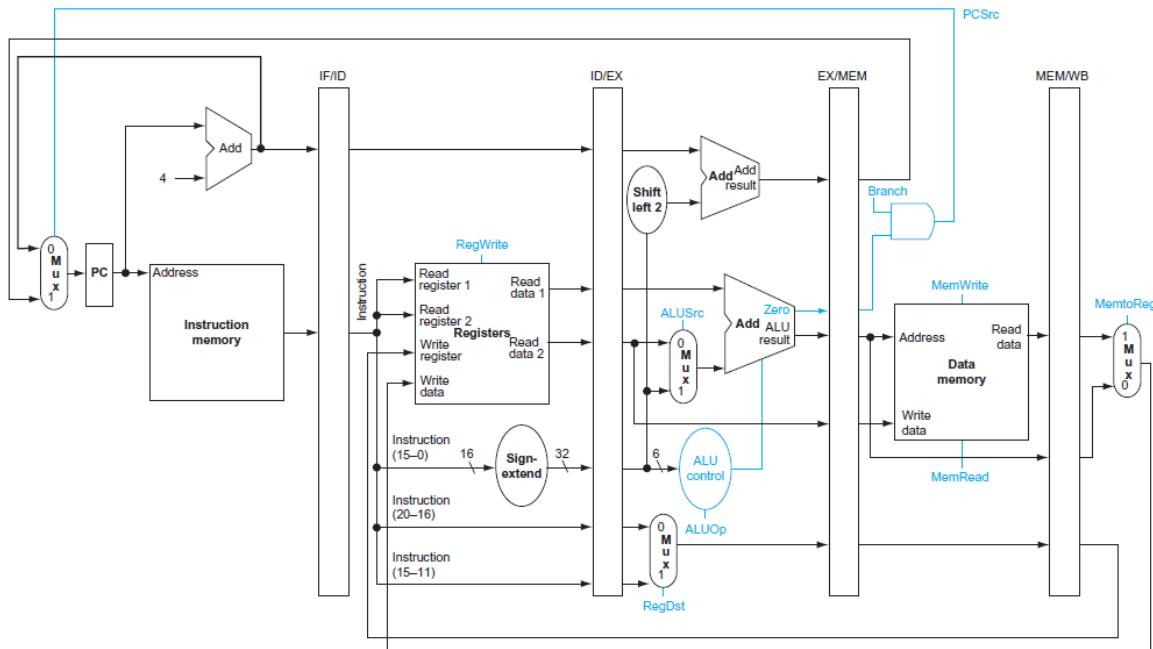


這兩者表示各有優缺點。

單時鐘週期流水線可以更鉅細靡遺地描述流水線的細節，但是比起多時鐘週期流水線會佔用很多空間來表示。

## 4.6.2 流水線控制

我們將單時間週期資料路徑的圖標上控制信號。



每個時鐘週期都會寫PC，所以我們可以不用單獨的去寫PC信號。

而每個流水線暫存器每個週期都會寫資料，同樣也不用特別去寫控制信號。

每一個控制信號都只跟某級有關係，所以我們分成五級去描述他。

1. 取指令的部份，因為PC跟Instruction Memory每個週期都會使用，所以不用特別設置控制信號。
2. 指令解碼與暫存器讀取的部分，每個時間週期做的事情都是一樣的，所以不用特別設置控制信號。
3. 指令執行與地址計算的部分，控制信號有RegDst、ALUOp與ALUSrc。

根據這些信號選取暫存器，ALU操作，讓ALU能夠讀取暫存器2或者經過符號擴展的擴展數。

#### 4. 記憶體存取的部分，控制著Branch, MemRead與MemWrite。

這些信號由分支指令與存取指令來控制，並且如果能夠確定該條指令是分支指令且ALU結果為0，來決定地址取決於目標地址或PC+4。

#### 5. 寫回的部份，控制信號有MemtoReg與RegWrite，前者決定資料是由記憶體還是由ALU，後者決定是否寫入暫存器。

採用流水線並不改變信號的意義，所以我們依然可以用簡單資料路徑所建的控制信號表格。

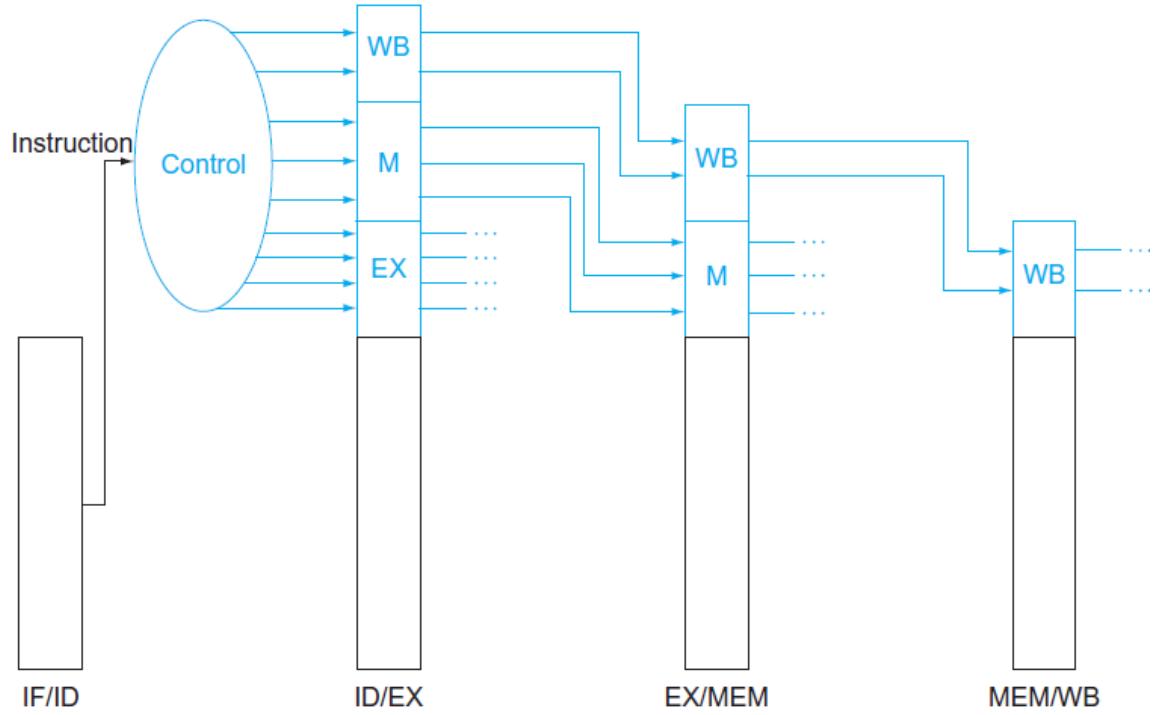
Instruction opcode	ALUOp	Instruction operation	Function code	Desired ALU action	ALU control input
LW	00	load word	XXXXXX	add	0010
SW	00	store word	XXXXXX	add	0010
Branch equal	01	branch equal	XXXXXX	subtract	0110
R-type	10	add	100000	add	0010
R-type	10	subtract	100010	subtract	0110
R-type	10	AND	100100	AND	0000
R-type	10	OR	100101	OR	0001
R-type	10	set on less than	101010	set on less than	0111

Signal name	Effect when deasserted (0)	Effect when asserted (1)
RegDst	The register destination number for the Write register comes from the rt field (bits 20:16).	The register destination number for the Write register comes from the rd field (bits 15:11).
RegWrite	None.	The register on the Write register input is written with the value on the Write data input.
ALUSrc	The second ALU operand comes from the second register file output (Read data 2).	The second ALU operand is the sign-extended, lower 16 bits of the instruction.
PCSrc	The PC is replaced by the output of the adder that computes the value of PC + 4.	The PC is replaced by the output of the adder that computes the branch target.
MemRead	None.	Data memory contents designated by the address input are put on the Read data output.
MemWrite	None.	Data memory contents designated by the address input are replaced by the value on the Write data input.
MemtoReg	The value fed to the register Write data input comes from the ALU.	The value fed to the register Write data input comes from the data memory.

Instruction	Execution/address calculation stage control lines				Memory access stage control lines			Write-back stage control lines	
	RegDst	ALUOp1	ALUOp0	ALUSrc	Branch	Mem-Read	Mem-Write	Reg-Write	Memto-Reg
R-format	1	1	0	0	0	0	0	1	0
lw	0	0	0	1	0	1	0	1	1
sw	X	0	0	1	0	0	1	0	X
beq	X	0	1	0	1	0	0	0	X

由於控制信號在EX級開始，所以我們可以在指令解碼階段來創信號。

加上流水線的暫存器後，我們可以這樣傳遞相關的信號。



因此，整個電路圖實作如下。

