

ĐẠI HỌC QUỐC GIA THÀNH PHỐ HỒ CHÍ MINH  
**TRƯỜNG ĐẠI HỌC CÔNG NGHỆ THÔNG TIN**



**UIT**

**BÁO CÁO MÔN HỌC**

**LAB001 - IT012.P24.1**

Nguyễn Quốc Khánh

MSSV: 24520793


# Mục lục

1. Các cổng logic cơ bản .....	3
2. Các loại Memory cơ bản .....	7
3. Mô phỏng các loại cổng Logic và D-Latch, D-Flip-Flop, Register trong Logisim .....	8

---

# LAB001 - IT012.P24.1

---

Nguyễn Quốc Khánh 

MSSV: 24520793

Trường Đại học Công Nghệ Thông Tin

06/05/2025

## ABSTRACT

Bài viết này trình bày các cổng logic cơ bản (AND, OR, NOT, NAND, NOR, XOR, XNOR) và mô phỏng của chúng. Các cổng logic là các khối xây dựng cơ bản của các mạch kỹ thuật số và được sử dụng để thực hiện các phép toán logic trên các tín hiệu đầu vào nhị phân. Ngoài ra, bài viết còn trình bày mô phỏng của D-latch, D-flip-flop và thanh ghi, là các phần tử bộ nhớ được sử dụng trong các mạch kỹ thuật số.

## 1 Các cổng logic cơ bản

### 1.1 Cổng AND:

- Tính chất:
  1. Đầu ra là 1 chỉ khi tất cả đầu vào là 1.
  2. Thực hiện phép toán logic “và”.
- Kí hiệu:



Figure 2: Kí hiệu của cổng Logic AND

- Bảng chân trị:

A	B	O
0	0	0
0	1	0
1	0	0
1	1	1

## 1.2 Cổng OR:

- Tính chất:
  1. Đầu ra là 1 nếu ít nhất một đầu vào là 1.
  2. Thực hiện phép toán logic “hoặc”.
- Kí hiệu:

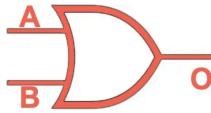


Figure 3: Kí hiệu của cổng Logic OR

- Bảng chân trị:

A	B	O
0	0	0
0	1	1
1	0	1
1	1	1

## 1.3 Cổng NOT:

- Tính chất:
  1. Đảo ngược đầu vào.
  2. Nếu đầu vào là 1, đầu ra là 0 và ngược lại.
- Kí hiệu:

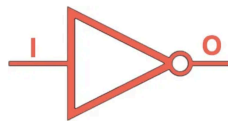


Figure 4: Kí hiệu của cổng Logic NOT

- Bảng chân trị:

A	O
0	1
1	0

## 1.4 Cổng NAND:

- Tính chất:

1. Đầu ra là 0 chỉ khi tất cả đầu vào là 1.
2. Là cổng “AND phủ định”.

- Kí hiệu:

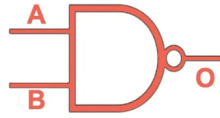


Figure 5: Kí hiệu của cổng Logic NAND

- Bảng chân trị:

A	B	O
0	0	1
0	1	1
1	0	1
1	1	0

## 1.5 Cổng NOR:

- Tính chất:

1. Đầu ra là 1 chỉ khi tất cả đầu vào là 0.
2. Là cổng “OR phủ định”.

- Kí hiệu:



Figure 6: Kí hiệu của cổng Logic NOR

- Bảng chân trị:

A	B	O
0	0	1
0	1	0
1	0	0
1	1	0

## 1.6 Cổng XOR (Exclusive OR):

- Tính chất:
  1. Đầu ra bằng 1 khi 2 đầu vào khác nhau.
- Kí hiệu:

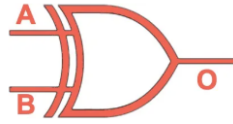


Figure 7: Kí hiệu của cổng Logic XOR

- Bảng chân trị:

A	B	O
0	0	0
0	1	1
1	0	1
1	1	0

## 1.7 Cổng XNOR (Exclusive NOR):

- Tính chất:
  1. Đầu ra bằng 1 khi 2 đầu vào giống nhau.
- Kí hiệu:

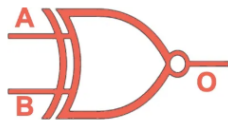


Figure 8: Kí hiệu của cổng Logic NOR

- Bảng chân trị:

A	B	O
0	0	1
0	1	0
1	0	0
1	1	1

## 2 Các loại memory cơ bản

### 2.1 D Latch:

- Tính chất:
  1. D-latch là một phần tử bộ nhớ đơn giản có thể lưu trữ một 1 dữ liệu.
  2. Đầu ra của D-latch thay đổi theo đầu vào D khi tín hiệu cho phép (enable) được kích hoạt.
  3. Khi tín hiệu cho phép không được kích hoạt, D-latch giữ giá trị hiện tại của nó.

### 2.2 D Flipflop:

- Tính chất:
  1. D-flip-flop là một phần tử bộ nhớ đồng bộ, nghĩa là đầu ra của nó chỉ thay đổi tại cạnh lên hoặc cạnh xuống của tín hiệu xung nhịp (clock).
  2. D-Flip-flop cũng có thể lưu trữ 1 bit dữ liệu.

### 2.3 Thanh ghi (Register):

- Tính chất:
  1. Thanh ghi là các thành phần bộ nhớ cơ bản trong các hệ thống kỹ thuật số.
  2. Thanh ghi là một tập hợp các flip-flop được sử dụng để lưu trữ nhiều bit dữ liệu.

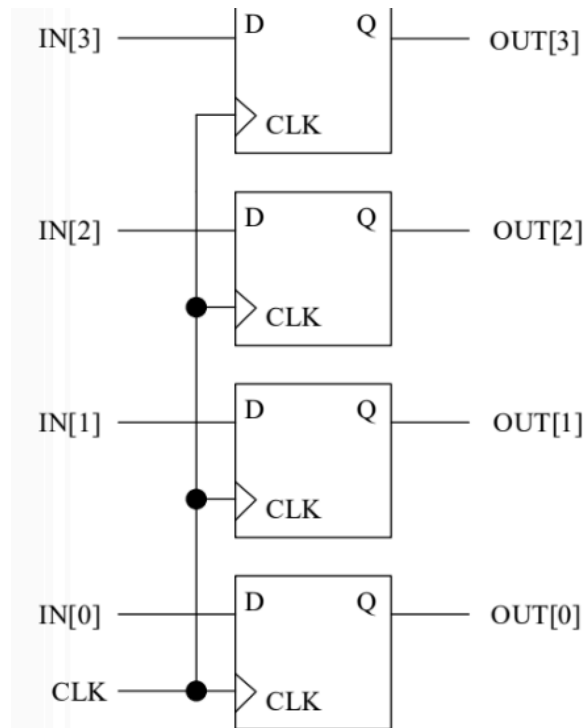
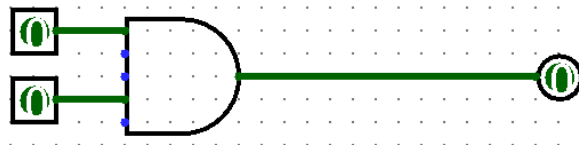


Figure 9: Mô phỏng một thanh ghi 4-bit cơ bản.

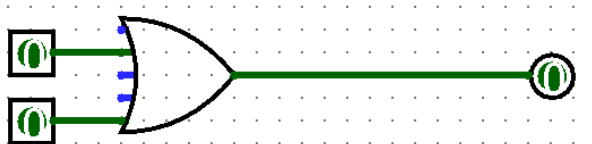
### 3 Mô phỏng các loại cổng Logic và D-Latch, D-Flip-Flop, Register trong Logisim:

#### 3.1 Bài tập 2.1: Mô phỏng chức năng các cổng luận lý AND, OR, NOT, NAND, NOR, XOR, XNOR:

##### 3.1.1 AND:



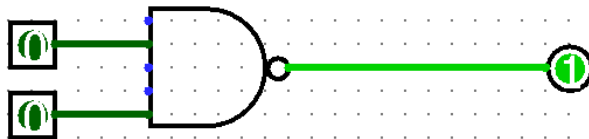
##### 3.1.2 OR:



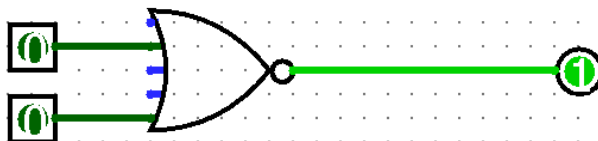
##### 3.1.3 NOT:



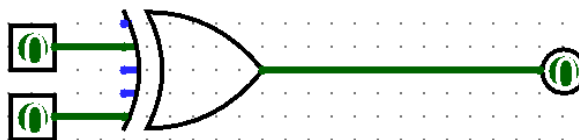
##### 3.1.4 NAND:



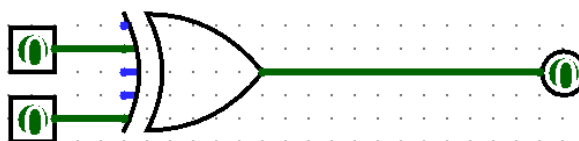
##### 3.1.5 NOR:



##### 3.1.6 XOR:



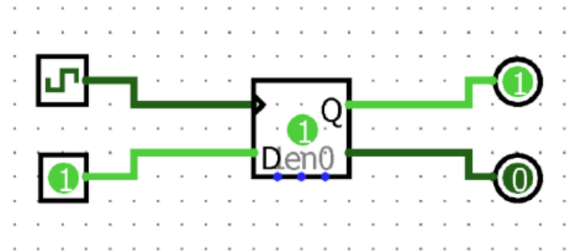
##### 3.1.7 XNOR:





## 3.2 Bài tập 2.2: Mô phỏng cá thiết bị lưu trữ D-Latch, D-Flip-Flop, Thanh ghi:

### 3.2.1 D-Latch:

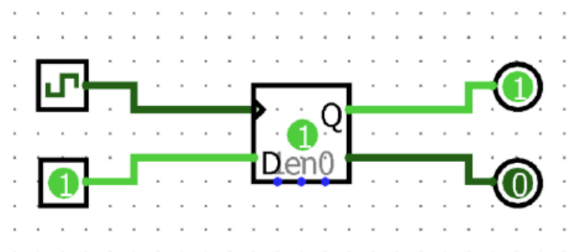


- Bảng chân trị:

E	D	Q	Q <sup>+</sup>	
0	0	0	0	
0	0	1	1	
0	1	0	0	
0	1	1	1	
1	0	0	0	
1	0	1	0	
1	1	0	1	
1	1	1	1	

E	Q <sup>+</sup>
0	Q
1	D

### 3.2.2 D-Flip-Flop:



- Bảng chân trị:

CLK	D	Q	Q <sup>+</sup>	
-	0	0	0	
-	0	1	1	
-	1	0	0	
-	1	1	1	
↑	0	0	0	CLK   Q <sup>+</sup>
↑	0	1	0	-   Q
↑	1	0	1	↑   D
↑	1	1	1	

### 3.2.3 Mô phỏng thành ghi:

