

Disciplina: <b>Arquitectura de computador</b>	Ano Lectivo: <b>2024/2025</b>	
Curso: <b>Informática de Gestão</b>	<b>Iª Frequência - CHAVE</b>	<b>Iº Semestre</b>
Docente: : Eng.º Nzuzi Rodolfo	Data: <b>30/04/2024</b>	<b>Duração: 1h:30</b>
Nome:	Turma: <b>A</b>	<b>1º Ano</b>

- ( 4 val )Um estudante do 5º ano de engenharia informática do INSTIC , está a escrever um artigo científico sobre organização e arquitectura de computadores e durante a pesquisa ele encontra dificuldade em provar certas afirmações, ajude-o preenchendo com V-verdadeiro, F-falso, justificando os falsos ?
  - É uma questão de projeto arquitetural se o computador deve ter uma unidade de multiplicação(F)**R: Uma unidade é um elemento de projecto organizacional.**
  - É uma questão de projeto organizacional se o computador deve ter detalhes de hardware transparentes ao programador que realizem a instrução de multiplicação( V )
  - É uma questão de projeto organizacional se o computador deve ter uma instrução de multiplicação ( F ) **R: Instrução de multiplicação refere-se a uma questão de projecto arquitetural.**
  - É uma questão de projeto arquitetural se o computador deve ter uma técnicas de endereçamento de memória capaz de endereçar operandos de uma instrução de multiplicação e outras operações aritmeticas(V )
- ( 3,5 val) O departamento de informática do INSTIC , pretende construir um computador para definição da estrutura de interconexão pretende-se fazer o uso de barramento multiplos para conectar diversos componentes do computador
  - Que vantagens têm relativamente se fizesse o uso de um único barramento ? destacando as causas ou problemas.**R: Não há vantagens, pois devido muitos dispositivos em um único barramento causa atraso de propagação dos sinais e quando transferência de dados se aproxima da capacidade máxima do barramento causa Gargalo(congestionamento); Portanto faz-se bem em utilizar múltiplos barramentos organizados de forma hierárquica que dará mais eficiência nas transferência de dados entre os principais módulos.**
- Dada uma certa memória de um computador hipotético , capaz da armazenar nas suas células 2048 informações e possui 2048 células.  
R: **Dados: M = 2048; N= 2048.**
  - Qual é o tamanho da célula e com quantos bits podemos representar os endereços ? (1 valor) **R:  $M = 2^B \Rightarrow 2048 = 2^B \Rightarrow 2^{11} = 2^B \Rightarrow$  tamanho da célula(B) = 11 bits;  
 $N = 2^E \Rightarrow 2048 = 2^E \Rightarrow 2^{11} = 2^E =$   
> podemos representar os endereços(E) = 11 bits;**
  - Qual o valores em binário dos endereços 24; 30 e 50 e tamanho em byte dessa memória? (2 valores) **R:**

	1024	512	256	128	64	32	16	8	4	2	1
24 →	0	0	0	0	0	0	1	1	0	0	0
30 →	0	0	0	0	0	0	1	1	1	1	0
50 →	0	0	0	0	0	1	1	0	0	1	0

$$\begin{aligned}
 \text{Tamanho da memória}(T) &= N \times B = 2 \times 2^{10} \times 11\text{bits} = 22\text{Kbits} \\
 &= 22528\text{bits} = 2816\text{bytes} = 22 \times 2^7\text{bytes}
 \end{aligned}$$

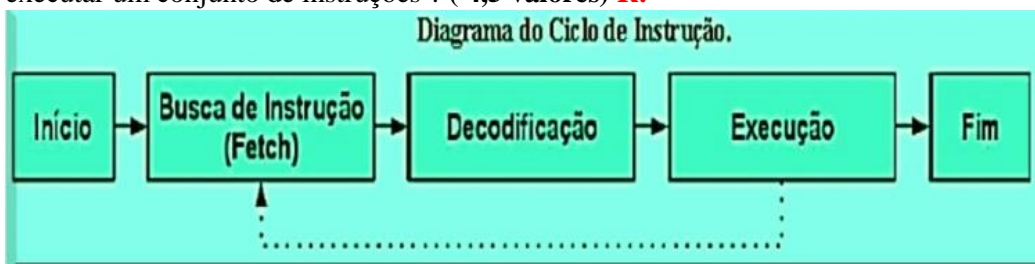
- c) Faça o layout dessa memória preenchida com os endereço e valores por cada célula até a 6ª célula. ( 2 valores) **R:**

000000000000 0	000000000000
000000000001 1	000000000001
000000000010 2	000000000010
000000000011 3	000000000011
000000000100 4	000000000100
000000000101 5	000000000101
000000000110 6	000000000110

4 – Suponha que em certo computador hipotético de memória de capacidade de 16EB e suas células tivessem tamanho de 8 bits. **R: Dados : T= 16EB; B=8bits= 1byte.**

- a) Quantas linhas de endereços e dados são necessário para este chip de memória ? ( 2 valores) **R:**  $N = 2^E; T = N \times B \Rightarrow T = 2^E \times B \Rightarrow \frac{T}{B} = 2^E \Rightarrow \frac{16EB}{1B} = 2^E \Rightarrow 16 \times 2^{60} \Rightarrow 2^E = 2^4 \times 2^{60} \Rightarrow E = 64\text{ bits que é inerente a 64 linhas de endereços}$
- b) Quantas células contém essa memória ( 1valor) **R:**  $N = \frac{T}{B} = \frac{16EB}{1B} \Rightarrow N = 16E = 16 \times 2^{60}\text{ células}$

5 – Faça o esboço do ciclo de instrução da cpu, explicando cada um dos seus passos a executar um conjunto de instruções ? ( 4,5 valores) **R:**



**1-Busca a instrução:** UC lê da memória próxima instrução a executar (cujo endereço está em PC) e copia-a para IR; **2. Decodifica a instrução atual:** UC determina qual é a instrução(**operação**),investigando conteúdo de IR;

**3. Determina o endereço e busca o operando na memória (quando necessário):** Caso instrução precise de operandos na memória, UC lê operandos da memória;**4. Executa a operação (sinais de controle):** ALU executa operação indicada pela instrução, utilizando operandos e gerando resultado;**5.(fim)** Armazena os resultados: caso instrução precise que resultado fique na memória, UC escreve resultado na memória **6. Repete passos anteriores:** UC atualiza PC, para apontar para próxima instrução a executar

