

Questionnaire examen final

INF1500

Sigle du cours

	Identificati	on de l'étudiant(e)		Réservé
Nom:		Prénom :		
Signature .		Matricule	Groupe	
				,
	Sigle e	t titre du cours		
	INF1500 Logique o	des systèmes numéri	ques	
Pro	fesseur	Groupe	Trimestre	
Sylva	in Martel	Tous	A20	
Jour	Date	Durée	Heures	
Mardi	8 décembre	2h30	13h30 à 16h00	
Documentation		Calculatrice	Outils électroniques	
	s particulières		Les appareils électroniques personnels sont interdits.	
	Directiv	es particulières		
vous ne pouve	ne répondra à aucune d	question durant cet exam question pour diverses ra		
• Il est stricteme	nt interdit de débroche	r l'examen.		
• IMPORTANT : i	nscrire votre matricule	sur toutes les pages nur	mérotées.	
				i
Cet examen con		s sur un total de 17	pages	

L'étudiant doit honorer l'engagement pris lors de la signature du code de conduite.

Matricule:

Question 1

(2 points)

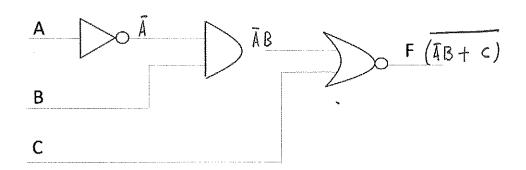
Convertir:

- 53 (décimal) en binaire : <u>O O I I I O I</u> (Remplir les 8 espaces) (0.5 pt)
- 53 (décimal) en hexadécimal : 3 5 (0.5 pt)
- -23 (décimal) en Complément de 1 en binaire: 1 1 1 0 1 0 0 (Remplir les 8 espaces) (0.5 pt)
- -23 (décimal) en Complément de 2 en binaire: 1 1 0 1 0 0 1 (Remplir les 8 espaces) (0.5 pt)

Question 2

(2 points)

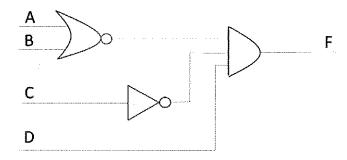
Pour le circuit suivant ayant une porte ET, un inverseur et une porte NON-OU:



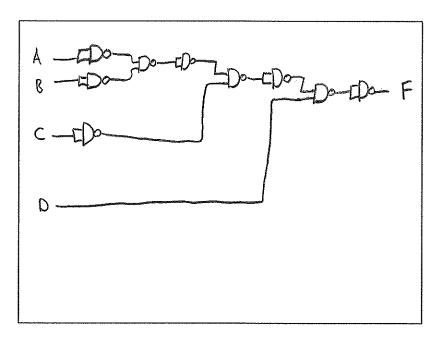
Écrire l'équation booléenne : $F = (\overline{A} + C)$ (2 pts)

(2 points)

Pour le circuit suivant :

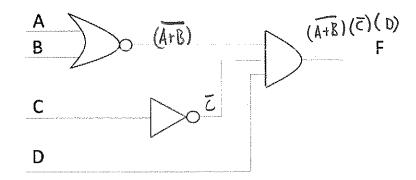


Convertir le circuit et le dessiner dans la case ci-bas en utilisant que des portes NON-ET (NAND) à 2 entrées seulement.



(2 points)

Pour le circuit suivant avec une porte NON-OU, un inverseur et une porte ET à 3 entrées:



F

В C D 0 Ö o O ò

Écrire la table de vérité :

Matricule:

Question 5

(2 points)

Pour la table de vérité suivante avec les entrées A, B, C et la sortie F:

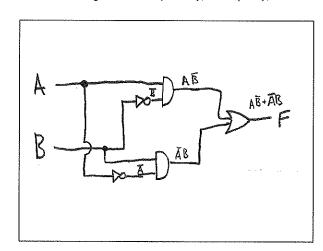
Α	В	C	F
0	0	0	$\overline{1}$
0	0	1	
0	1	0	
0	1	1	
1	0	0	1
1	0	1	<u>(1)</u>
1	1	0	
1	1	1	

Écrire l'équation de la somme de produits $F = (\overline{A} \overline{B} \overline{C}) + (\overline{$

Question 6

(2 points)

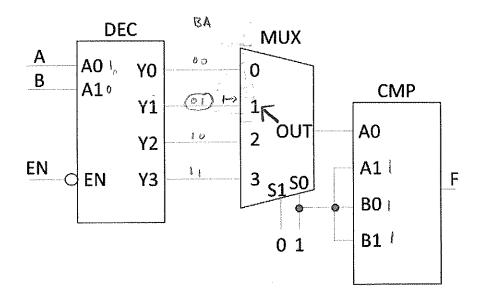
Dessinez dans la case ci-bas le circuit équivalent à une porte OU-EXCLUSIF (XOR) \ 2 entrées en utilisant seulement des portes ET (AND), OU (OR), et inverseurs.



Question 7 (8 points)

Pour le circuit suivant contenant un décodeur (DEC) avec une entrée Enable (EN), un multiplexeur (MUX) et un comparateur (CMP)

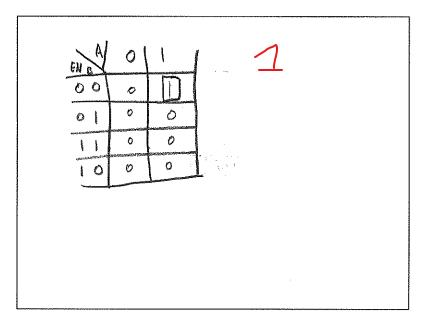




A. Écrire la table de vérité de ce circuit (2 pts):

EN	В	A	F	\bigcirc
O	0	6	6	\ /
٥	0			/ _
Ö	ı	ð	O	
0	1	\	0	
4	٥	٥	O	
The state of the s	0	١	0	m11
1	1	0	O CONTRACTOR OF THE PARTY OF TH	
	1	1	0	
, and	1	i i		

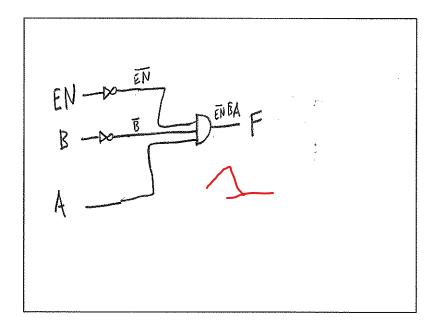
B. Dessinez dans la case ci-bas avec EN suivi de B (de gauche à droite) sur l'axe vertical et A sur l'axe horizontal, la table de Karnaugh correspondant à ce circuit et encerclez les 0's ou les 1's pour obtenir la somme de produits sans se préoccuper de possibles hasards statiques (1 pt):



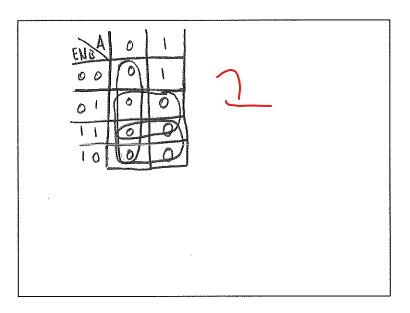
C. Écrire l'équation simplifiée de la somme de produits (1 pt):

F = EN BA

D. Dessinez dans la case ci-bas le circuit simplifié de la somme de produits (1 pt):



E. Dessinez dans la case ci-bas avec EN suivi de B (de gauche à droite) sur l'axe vertical et A sur l'axe horizontal, la table de Karnaugh correspondant à ce circuit et encerclez les 0's ou les 1's pour obtenir le produit de sommes sans se préoccuper de possibles hasards statiques (1 pt):



F. Écrire l'équation simplifiée du produit de sommes (1 pt):

 $F = (A)(\overline{EN})(\overline{B})$

G. Dessinez dans la case ci-bas le circuit simplifié du produit de somme (1 pt):

A CANCENDIB) F

EN DOB

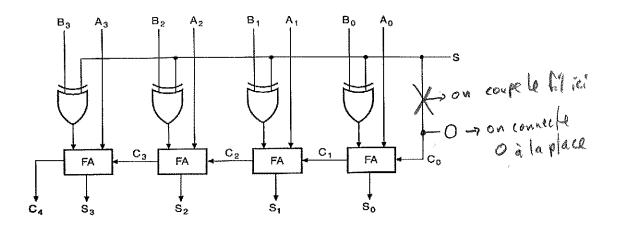
B

DOB

B

(2 points)

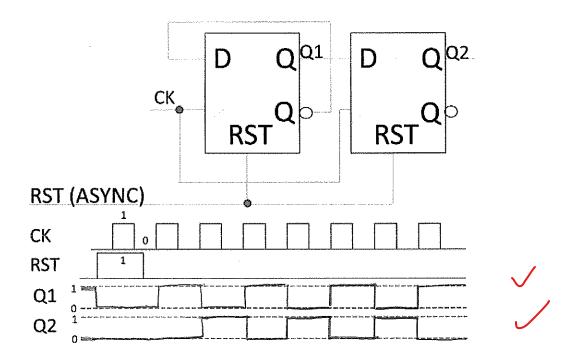
Convertir le circuit ADDER suivant pour opérer en complément à 1 (faire les modifications directement sur le schéma)



Question 9

(4 points)

Pour le circuit suivant avec 2 bascules D avec un reset asynchrone, une horloge CK et Q1 et Q2 étant à 1 et 0 respectivement avant le reset comme indiqué sur le schéma, complétez le chronogramme pour Q1 et Q2 directement sur les lignes pointillées.



Question 10

(2 points)

Pour le code VHDL suivant :

```
library IEEE;
use IEEE.std_logic_1164.all;
entity Vdff74 is
  port (D, CLK, PR_L, CLR_L: in STD_LOGIC;
        Q, QN: out STD_LOGIC );
end Vdff74;
architecture Vdff74_b of Vdff74 is
signal PR, CLR: STD_LOGIC;
begin
process(CLR_L, CLR, PR_L, PR, CLK)
  begin
    PR <= not PR_L; CLR <= not CLR_L;
    if (CLR and \overline{PR}) = '1' then Q <= '0'; QN <= '0';
  >elsif (CLR = '1')then Q <= '0'; QN <= '1';
    elsif PR = '1' then Q <= '1'; QN <= '0'
  \rightarrow elsif (CLK'event and CLK='X') then (Q \leftarrow D) QN \leftarrow not D;
    end if;
  end process;
end Vdff74 b;
```

A. Comment modifier le code pour synchroniser D vers Q avec le front descendant de l'horloge (1 pt):

Réponse: Au 3e "elsif" modifier la condition CLK='1' an CLK='0'

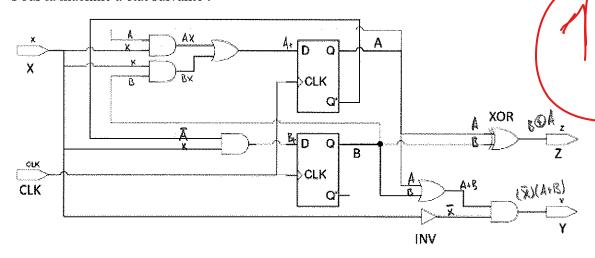
B. Est-ce que le reset est synchrone ou asynchrone, expliquez (1 pt):

Réponse: Le reset (nommé CLR dans le code) est asynchrone, car'il n'y a pas de condition de front montant ou de scandant dans son "elsif".

Question 11

(2 points)

Pour la machine à état suivante :



Équations d'état et équations de sortie

$$A+=(AX)+(BX)$$

$$B+=\overline{A}X$$

$$Y = (X)(A+B)$$

A. Est-ce une machine Mealy ou Moore (0.5 pt): Mealy

B. Complétez dans la figure ci-haut, les équations d'états et de sorties (0.5 pt)

C. Complétez le tableau d'état ci-bas (1 pt):

$$A \leftarrow AX + BX$$
 $Y = (\overline{X})(A \leftarrow B)$
 $B \leftarrow AX$ $Z = B \oplus A$

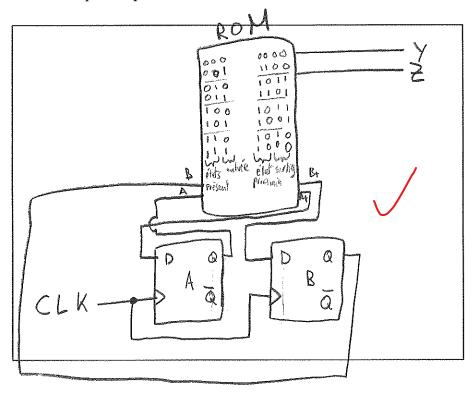
Matricule:

état présent		entrée	état prochain		sorties		
\boldsymbol{A}	В	X	A+	B+	Y	Z	
0	0	0	0	0	0	0	
0	0	1	7		٥	0	
0	ı	0	7	ò	ļ	-	
0	I	1	ł	١	Ø	t -	
1	0	0	7	0	,	1	
1	0	1	١	p	Ó	1	
1	I	0	1	0	ŀ	0	
1	l l	1	1	Ø	٥	0	
			01	5			

Question 12

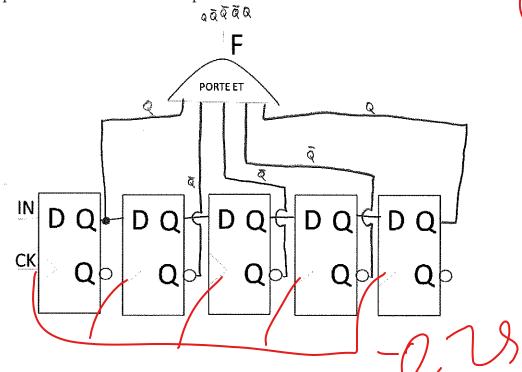
(2 points)

Implémentez la machine à état de la question 11 en utilisant une mémoire ROM avec des bascules D. Dessinez le circuit dans la case ci-bas et indiquez également le contenu requis de la mémoire ROM pour implémenter la machine à état.



(2 points)

Pour le circuit 'one-hot' suivant, faire les connections requises pour reconnaître le code 10001 à partir le l'entrée IN. F = 1 lorsque le bon code est détecté.

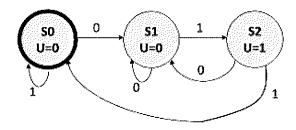


Question 14

Pour le diagramme d'état suivant :

(6 points)

DIAGRAMME D'ÉTAT POUR COFFRE FORT ELECTRONIQUE MODÈLE AX156FD44



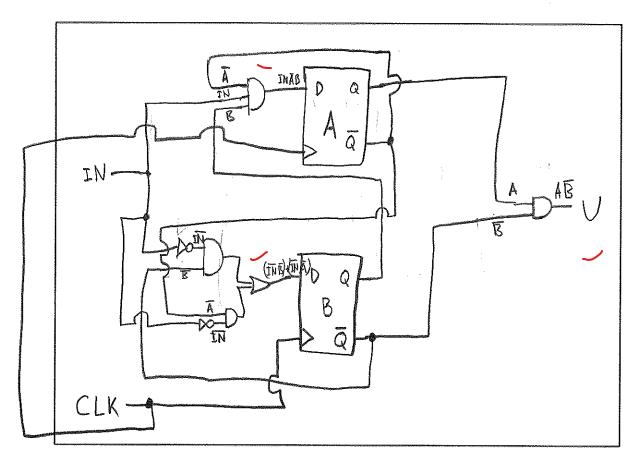
ÉTATS: SO, S1 et S2

U: SORTIE (1 = OUVERTURE AUTOMATIQUE DU COFFRE FORT)

A. Complétez la table d'états avec codes binaires S0 = 00, S1 = 01, et S2 = 10 (2 pts)

IN	PRESENT ÉTAT (Code bijnaire)	PROCHAIN ÉTAT (Code binaire)	U
O I	00	The same of the sa	
	00	01	0
	S/ W	0.0	0
0	0		
- 1		0	was well as the second
1 1	o	4	0
videtiri quadraing das	Annual section of the		^
01	A THE PARTY OF THE	THE RESIDENCE OF THE PROPERTY	0
- 1	, ,	The state of the s	STATE OF THE PARTY
. /		· ' 1	£
* 1	10	l	
owner account of the	Constitution of the second	0 D	ĺ
Į.		· · · · · · · · · · · · · · · · · · ·	(National Committee)

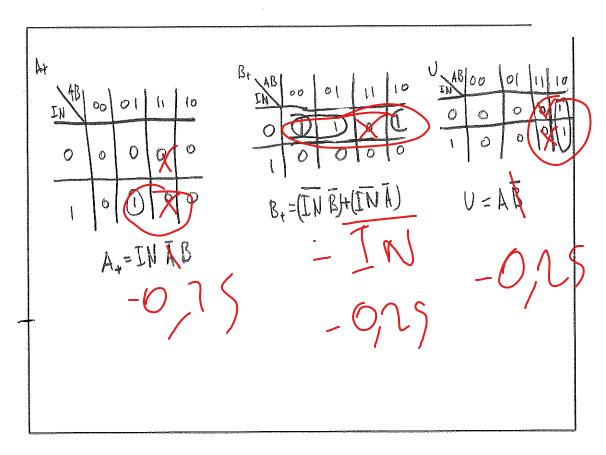
B. Dessinez le circuit simplifié avec somme de produits et sans de préoccuper des hasards statiques de la machine à état (représentée par le diagramme d'état ci-haut) dans la case ci-bas. Utilisez seulement des bascules D, des portes OU, ET, NON-OU, NON-ET et inverseurs au besoin (2 pts)



C. Montrez votre cheminement pour déterminer le circuit (ex. tables de karnaugh, etc.) dans la case ci-bas (2 pts):

15

Matricule:



		,		