



İSTANBUL ÜNİVERSİTESİ-CERRAHPAŞA
MÜHENDİSLİK FAKÜLTESİ
BİLGİSAYAR MÜHENDİSLİĞİ BÖLÜMÜ
LOJİK DEVRE TASARIMI LABORATUVARI
DENEY RAPORU

DENEY NO : 1
DENEYİN ADI : Lojik Kapılar ve Kombinezonsal Devreler
DENEY TARİHİ : 28.02.2024
RAPOR TESLİM TARİHİ : 28.02.2024
GRUP NO : A - 2
DENEYİ YAPANLAR :
1306220012 Muhammet Talha ODABAŞI
1306220047 Eda ERER
1306210007 Baran UYGUN

Öğretim Üyesi: Dr. Öğr. Üyesi Muhammed Erdem İSENKUL

Asistanlar: Araş.Gör. Ümmet OCAK – Araş.Gör. Mustafa ŞİRİN

DENEYİN AMACI

- Amaç-1: Deney ortamının tanıtılması
- Amaç-2: Temel Lojik kapıları içeren entegre devrelerin elektriksel ve fonksiyonel özelliklerinin incelenmesi
- Amaç-3: Kombinezonsal devrelerin gerçekleştirilmesi

DENEY ÖNCESİ ÇALIŞMALARI

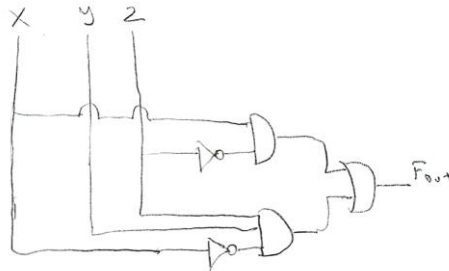
1. Boole Cebrinin aksiyom ve teoremlerini hem geçen dönemki dersimiz ile hem de kendimiz tekrar ile gözden geçirdik.
2. Devre çözümü ve doğruluk tablosu:

1-) Dağılım ve De Morgan

$$\begin{aligned} & yxz' + y'xz + xy'z' + xz' \\ & \quad \downarrow \quad \downarrow \\ & xz'(y+y') = xz' \\ & \quad \downarrow \\ & xz' + xz' = xz' \\ & \Rightarrow x'yz + xz' \end{aligned}$$

x	y	z	x'yz	xz'
0	0	0	0	0
0	0	1	0	0
0	1	0	0	0
0	1	1	1	0
1	0	0	0	1
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

3. Çözülen devrenin Lojik devresi:

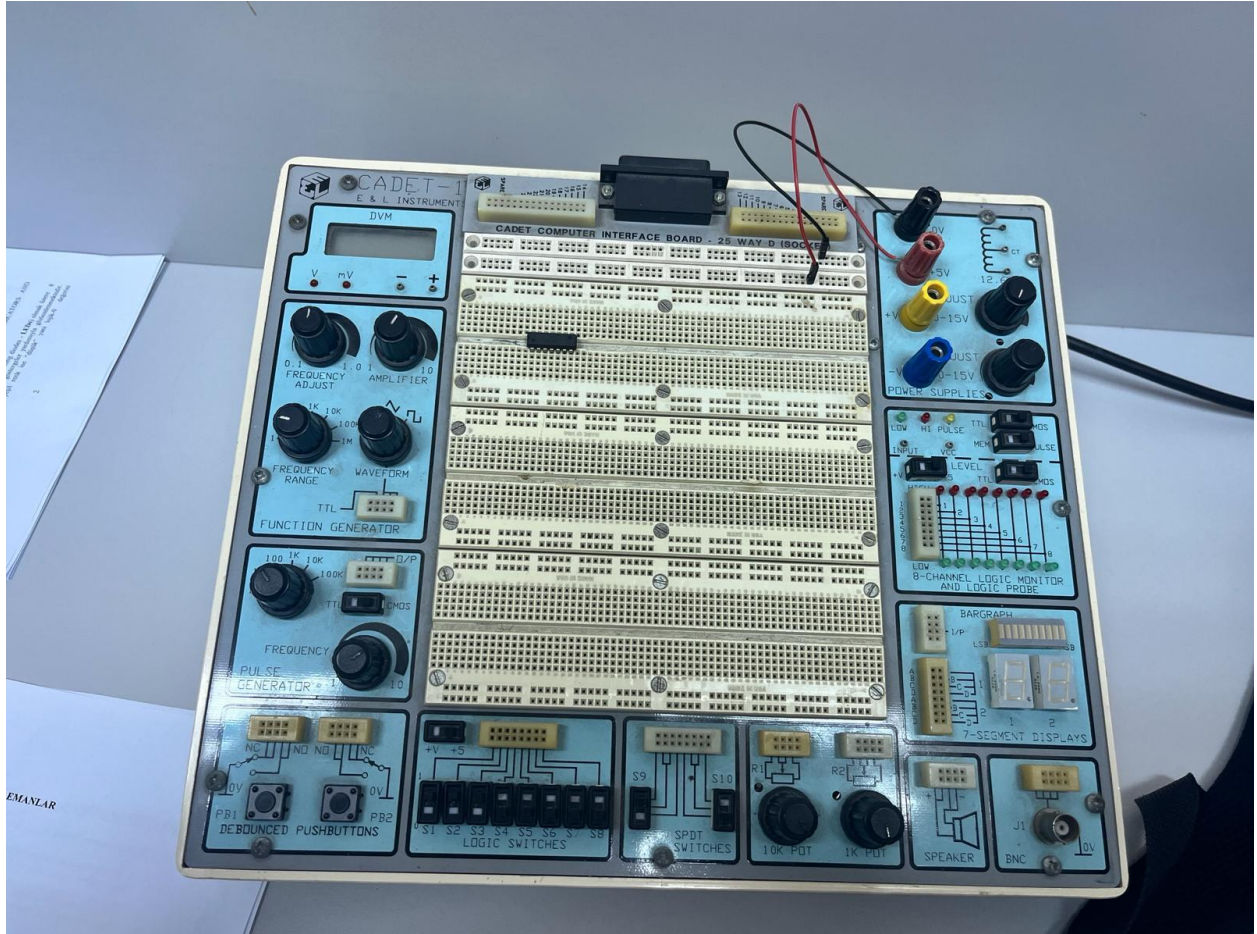


DENEYDE KULLANILAN ELEMANLAR

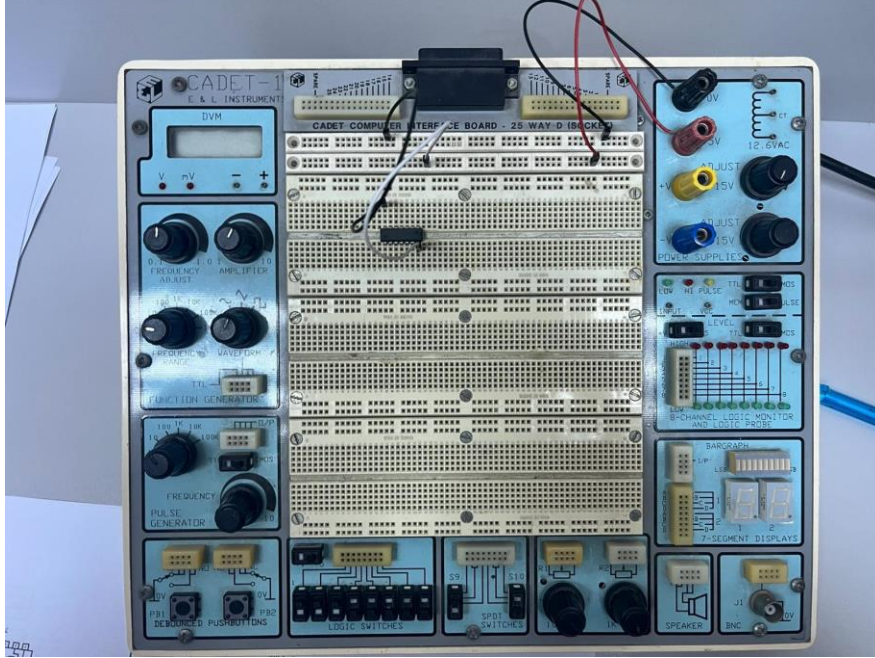
- 74LS04 Tümlleme (NOT) kapısı
- 74LS08 VE (AND) kapısı
- 74LS32 VEYA (OR) kapısı
- 74LS00 VE DEĞİL (NAND) kapısı
- 74LS02 VEYA DEĞİL (NOR) kapısı
- 74LS86 YA DA (XOR) kapısı

ÖLÇME SONUÇLARI

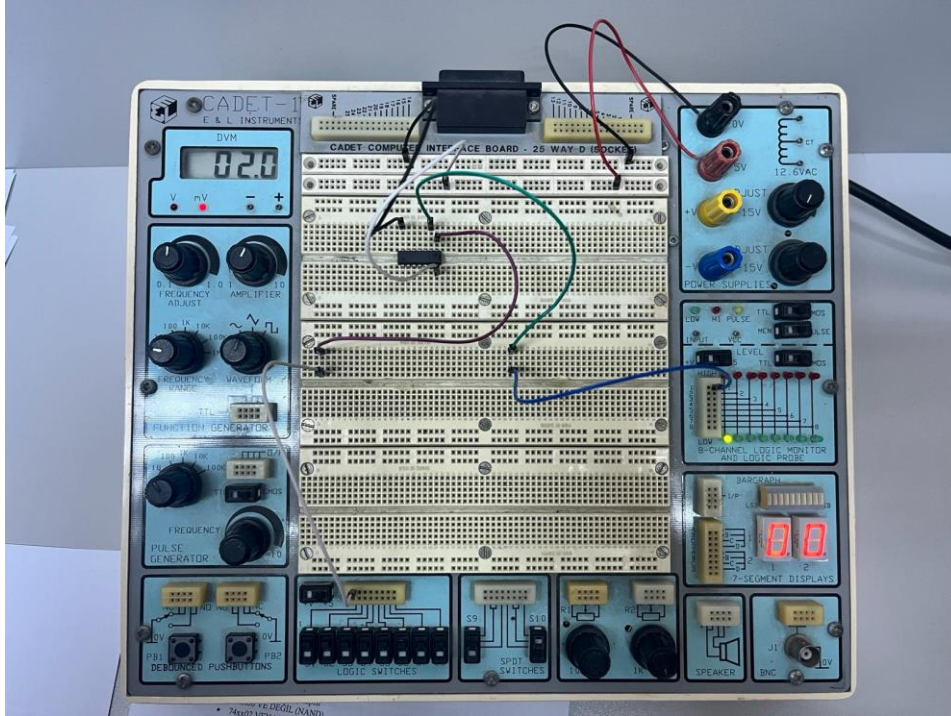
- **Adım 1:** 74xx04 tümlleme kapısı entegre devresini CADET in borduna yerleştiriniz. Şekilde görüldüğü üzere entegre sağa bakacak şekilde yerleştirilmiştir.



- **Adım 2:** Entegrenin +5Vcc ve toprak bağlantılarını yapınız. Şekilde görüldüğü üzere Beyaz kablo Vcc, Siyah kablo toprak olacak şekilde yerleştirilmiştir.

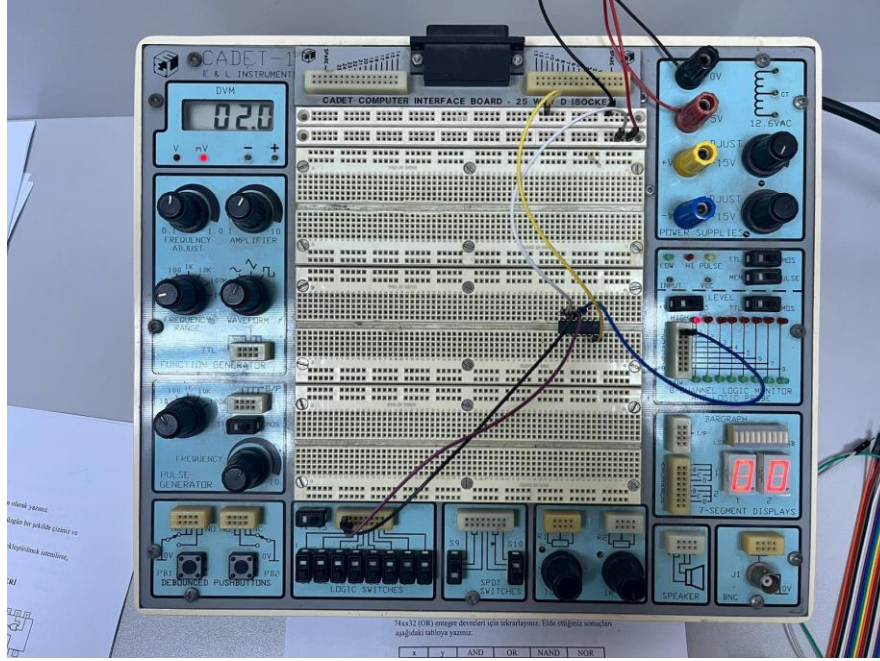


- **Adım 3 ve 4:** 74LC04 entegre devresini 1 nolu pinine giriş sinyal bağlantısı yapınız. 2 nolu pinini ise çıkışa bağlayınız. Anahtar ile yapılan işlemleri gözlemleyiniz. Şekilde görüldüğü gibi 2'şer kablo ile giriş çıkış pinleri arası bağlantı kurulmuştur.

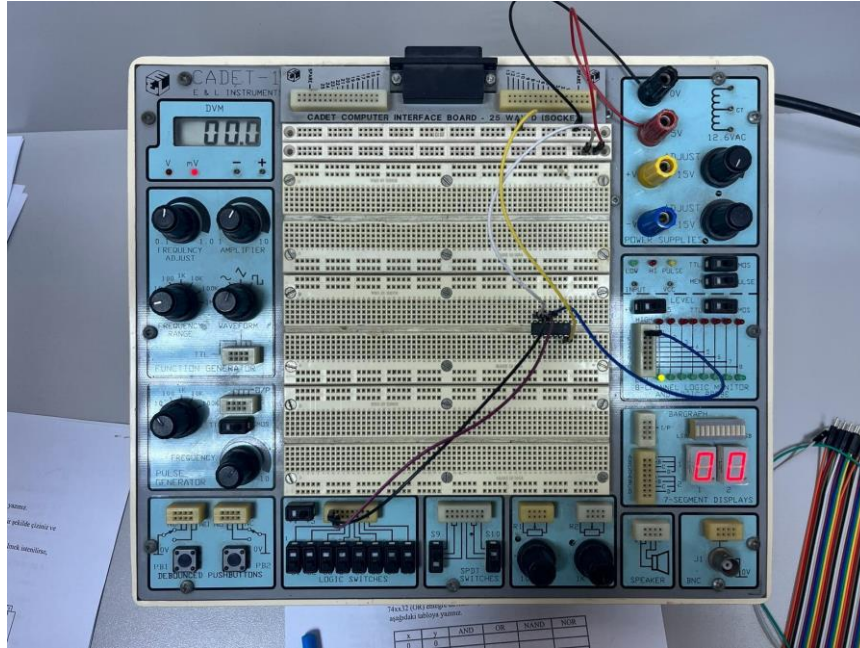


- **Adım 5:** Bu işlemleri NAND, NOR, AND, OR, XOR entegre devreleri için tekrarlayınız. Elde ettiğiniz sonuçları tabloda gösteriniz.

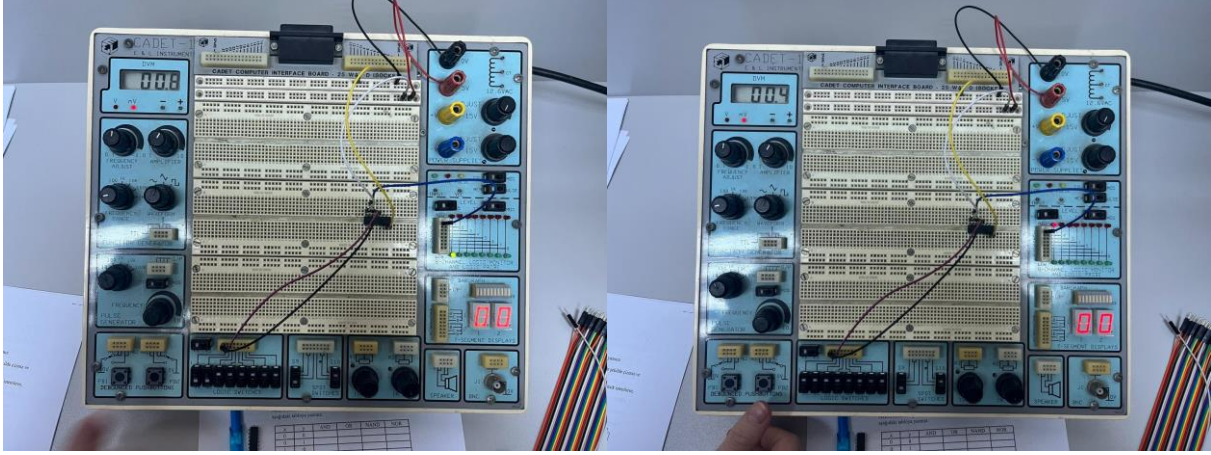
→ **74LS08 (AND):** Şekilde görüldüğü üzere iki adet giriş ve bir adet çıkış ile AND kapısı oluşturulmuştur. Girdiler (1) iken Çıktı (1) olmuştur.



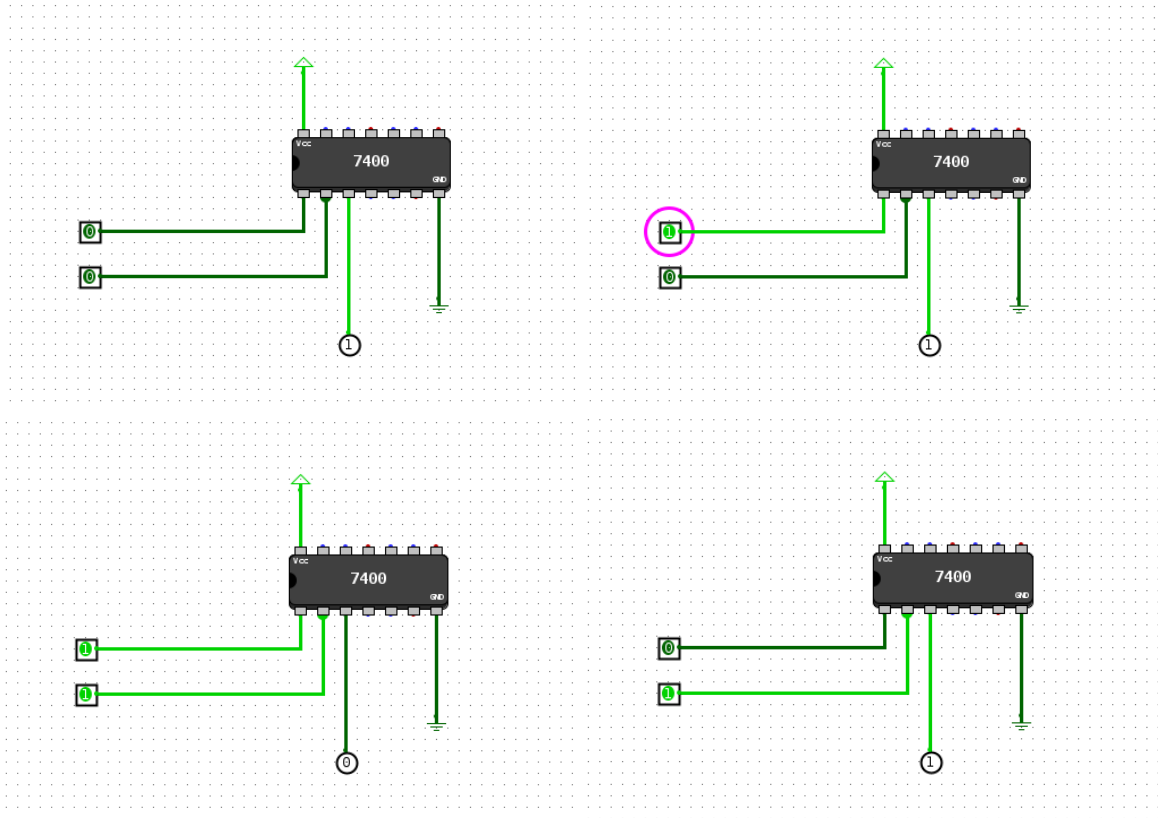
→ **74LS02 (NOR):** Şekilde görüldüğü üzere iki girişe (1) verilmiş ve çıktı olarak (0) alınmıştır.



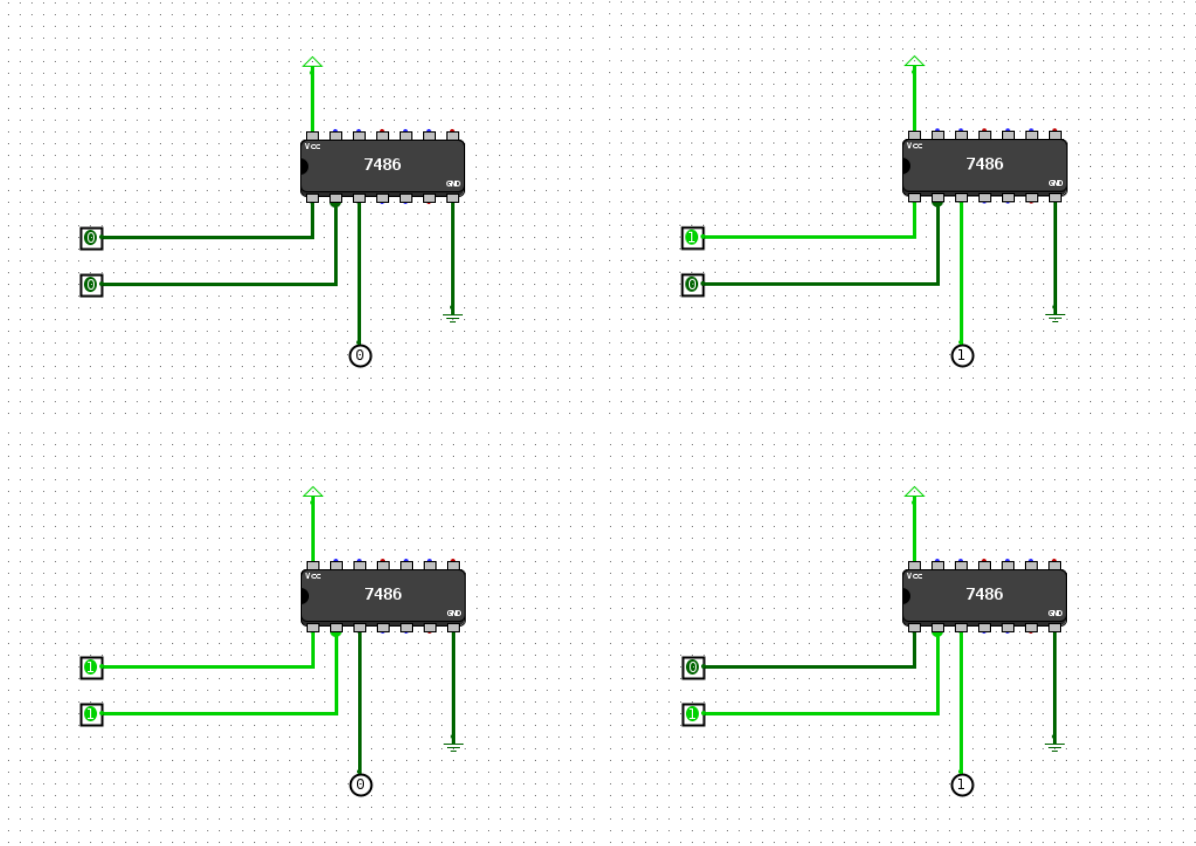
→ **74LS32 (OR)**: Şekillerde görüldüğü üzere girdiler (1) iken OR kapısı çıktı olarak (1), girdiler (0) iken ise çıktı olarak (0) vermiştir.



→ **74LS00 (NAND)**: Labda zamanımız yetmediği için bu kapıyı gerçekleyemedik bu nedenden ötürü Logisim ile gerçekleştirme yapacağız.



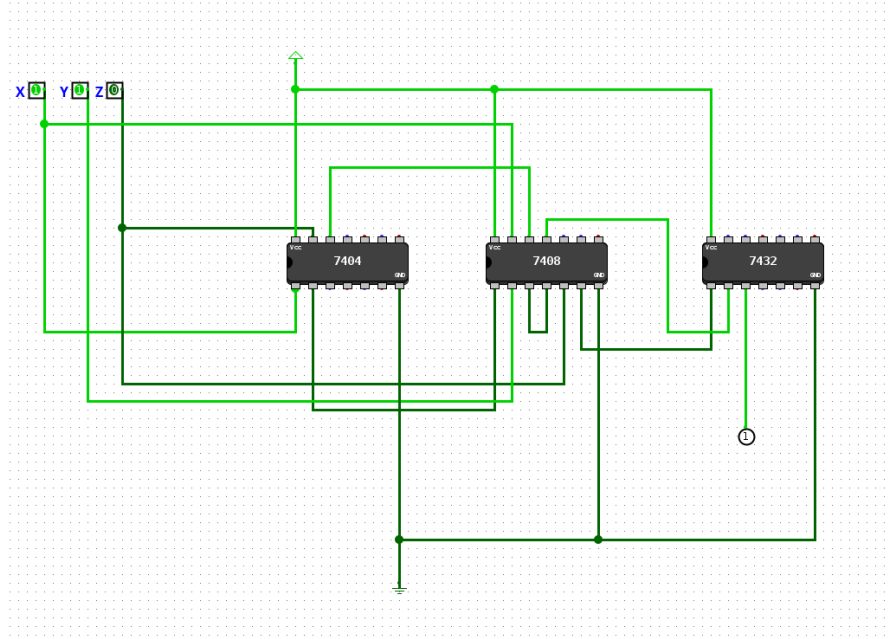
→ **74LS86 (XOR):** Bu devreyi de lab ortamında yetiştiremediğimiz için Logisim ile gerçekleyeceğiz.



→ Yapılan deneyler ve oluştural devreler sonucu elde edilen doğruluk tablosu:

x	y	AND	OR	NAND	NOR
0	0	0	0	1	1
0	1	0	1	1	0
1	0	0	1	1	0
1	1	1	1	0	0

- **Adım 6:** $F(X, Y, Z)$ fonksiyonunu gerekli elemanlar kullanarak gerçekleyip tablosunu oluşturunuz. Gerçeklemeyi Logisim ile yaptık.



X	Y	Z	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

DENEY SONU SORULARI

$F(X, Y, Z)$ fonksiyonunu sadece NAND ile gerçeklememiz istenmiş ancak DeMorgan kuralından ötürü oluşan (+) işlemini OR kapısı olmadan yapmayı başaramadık.

SONUÇ VE YORUMLAR

- Topraklama ve Güç kabloları doğru takılmalı aksi takdirde entegre devre yanabilir.
- Kablolama yaparken entegre devrenin açık gösterimi dikkate alınmalı ve giriş, çıkış pinleri tespit edilip ona göre kablolama yapılmalı.
- Kablolama işlemi sırasında CADET kapatılmalı ve elektriksiz ortamda işlemler tamamlandıktan sonra kontroller yapıp açılmalı.