



İSTANBUL ÜNİVERSİTESİ-CERRAHPAŞA MÜHENDİSLİK FAKÜLTESİ BİLGİSAYAR MÜHENDİSLİĞİ BÖLÜMÜ

LOJİK DEVRE TASARIMI LABORATUVARI DENEY RAPORU

DENEY NO : 4

DENEYİN ADI : TEMEL FLİP-FLOPLARIN İNCELENMESİ ve ARDIŞIL LOJİK
DEVRE TASARIMI

DENEY TARİHİ : 08.05.2024

RAPOR TESLİM TARİHİ : 15.05.2024

GRUP NO : A - 2

DENEYİ YAPANLAR :

No	Adı	Soyadı	İmza
1306220012	Muhammet Talha	ODABAŞI	
1306220047	Eda	ERER	
1306210007	Baran	UYGUN	

Öğretim Üyesi: Dr. Öğr. Üyesi Muhammed Erdem İSENKUL

Asistanlar: Araş.Gör. Ümmet OCAK – Araş.Gör. Mustafa ŞİRİN

1. DENEYİN AMACI

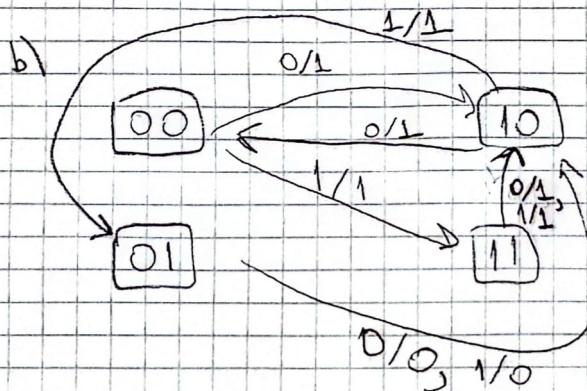
- Flip-flopların tanıtılması ve işlevlerinin incelenmesi
 - SR flip-flop
 - D flip-flop
 - JK flip-flop
 - T flip-flop
- Ardışıl lojik devre tasarımının deneysel olarak gerçeklenmesi

2. DENEY ÖNCESİ ÇALIŞMALARI

1. Temel flip-flop devreleri olarak D, SR, JK ve T türü flip-flopların elektronik devrelerini ve çalışma prensiplerini incelememiz istenmiş. Geçen dönemki Lojik Devreler dersimiz sayesinde Latch ve Flip Flop devrelerine hakimiz.
2. Kombinezonsal Devreler sıradan bir yaklaşım ile ilerler iken Ardışıl Devreler Register yapısının temelini oluşturur, veriyi kaydetmemizi sağlar.
3. Şekilde verilen devre üzerinden soruları cevaplamamız istenmiş:

3-)

a)	X	Q_1	Q_2	Q_1^+	Q_2^+	Z
	0	0	0	1	0	1
	0	0	1	1	0	0
	0	1	0	0	0	1
	0	1	1	1	0	1
	1	0	0	1	1	1
	1	0	1	1	0	0
	1	1	0	0	1	1
	1	1	1	1	0	1



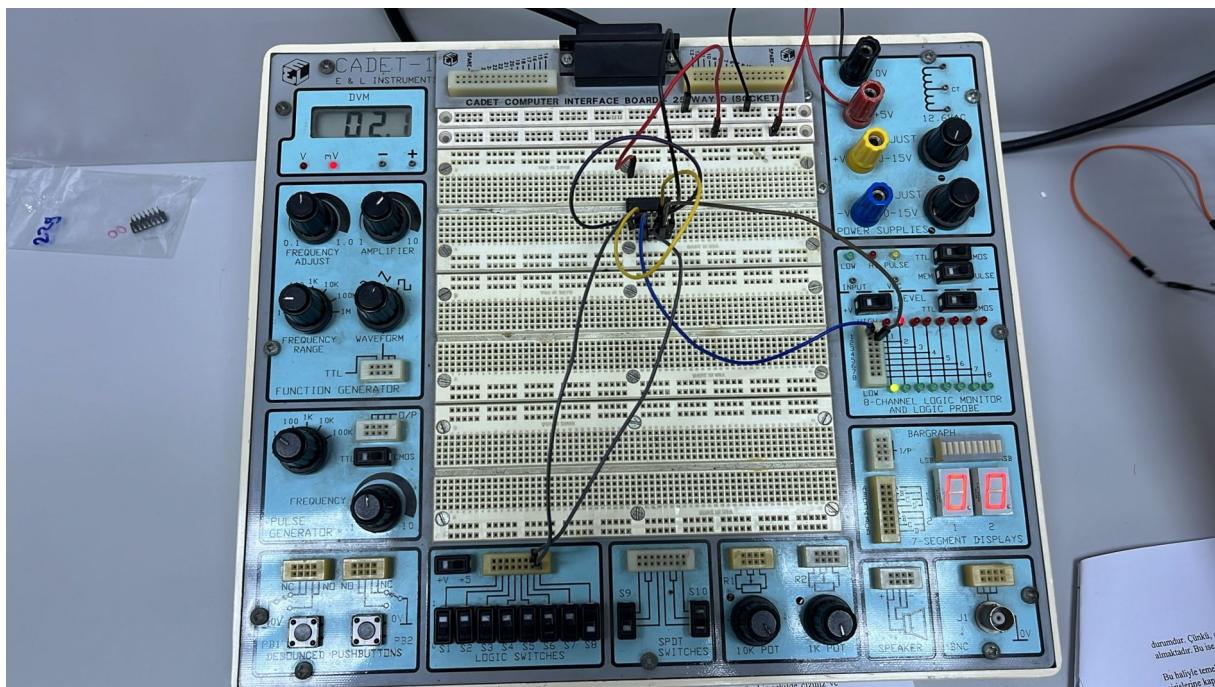
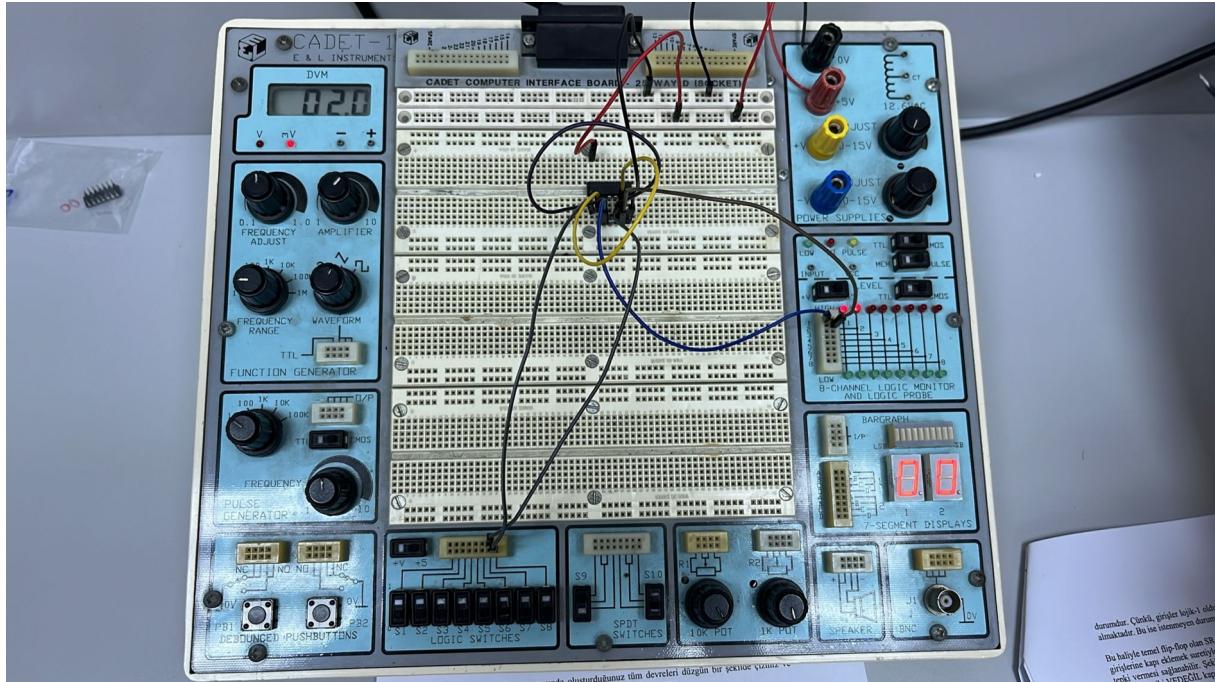
c) Hangi durumlar için kullanabileceğini
çözememek ile birlikte genel amacı
verinin anlık durumunu kaydedip belirli
şartlardan durum değişimini yapmak.

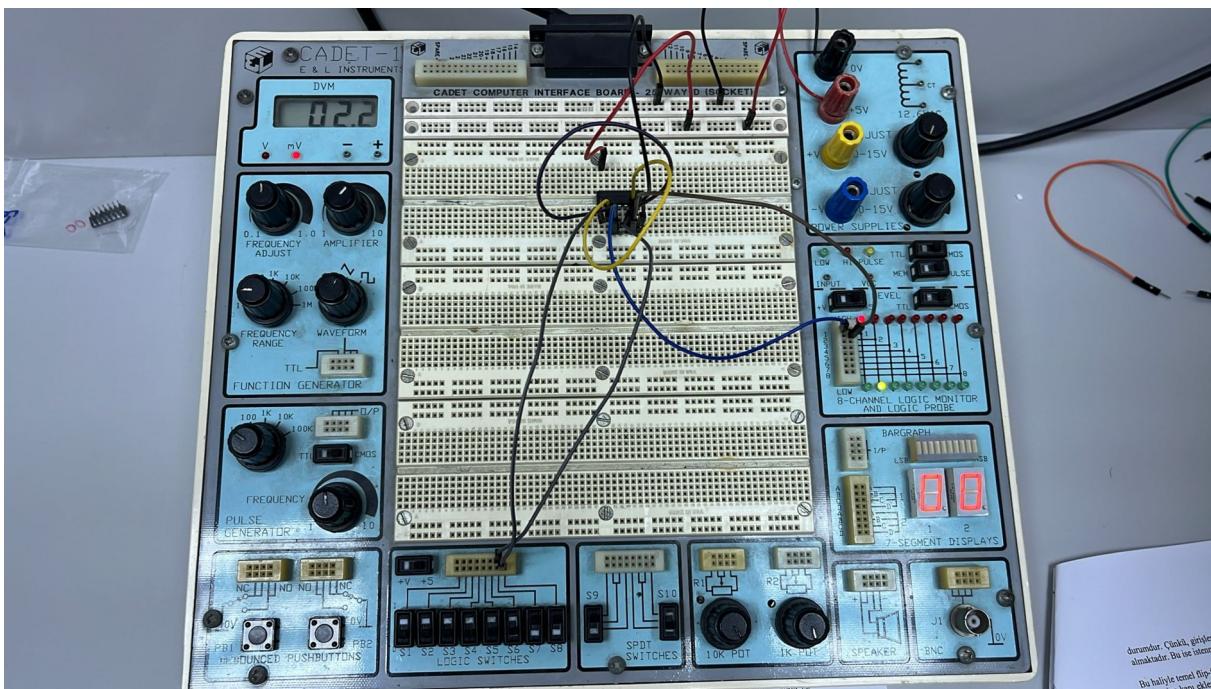
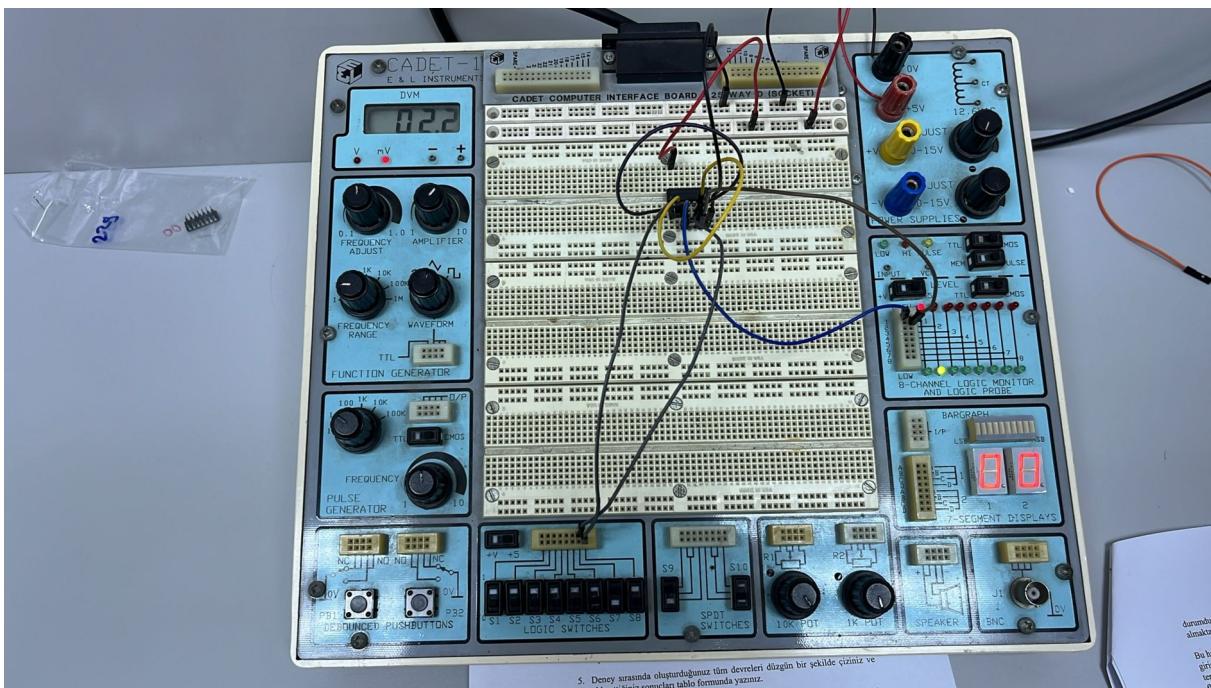
3. DENEYDE KULLANILAN ELEMANLAR

- CADET
- 74LS04 Tümleme (NOT) kapısı
- 74LS08 VE (AND) kapısı
- 74LS02 VEYA DEĞİL (NOR)
- 74LS00 VE DEĞİL (NAND)

4. ÖLÇME SONUÇLARI

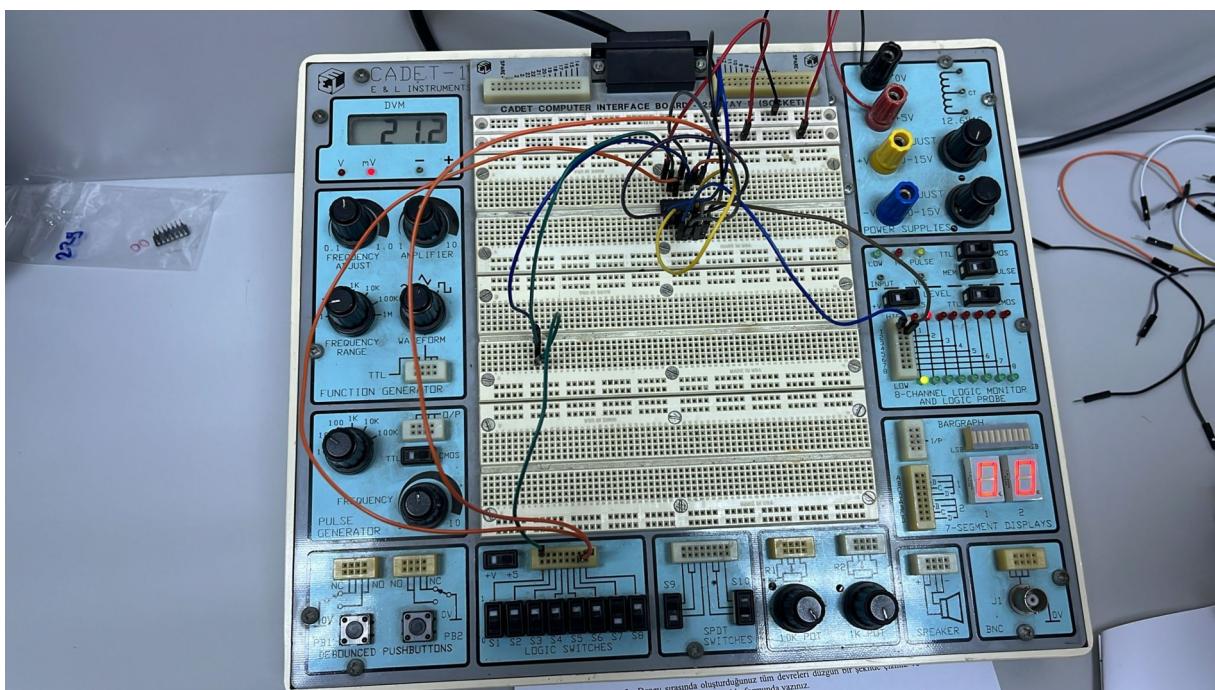
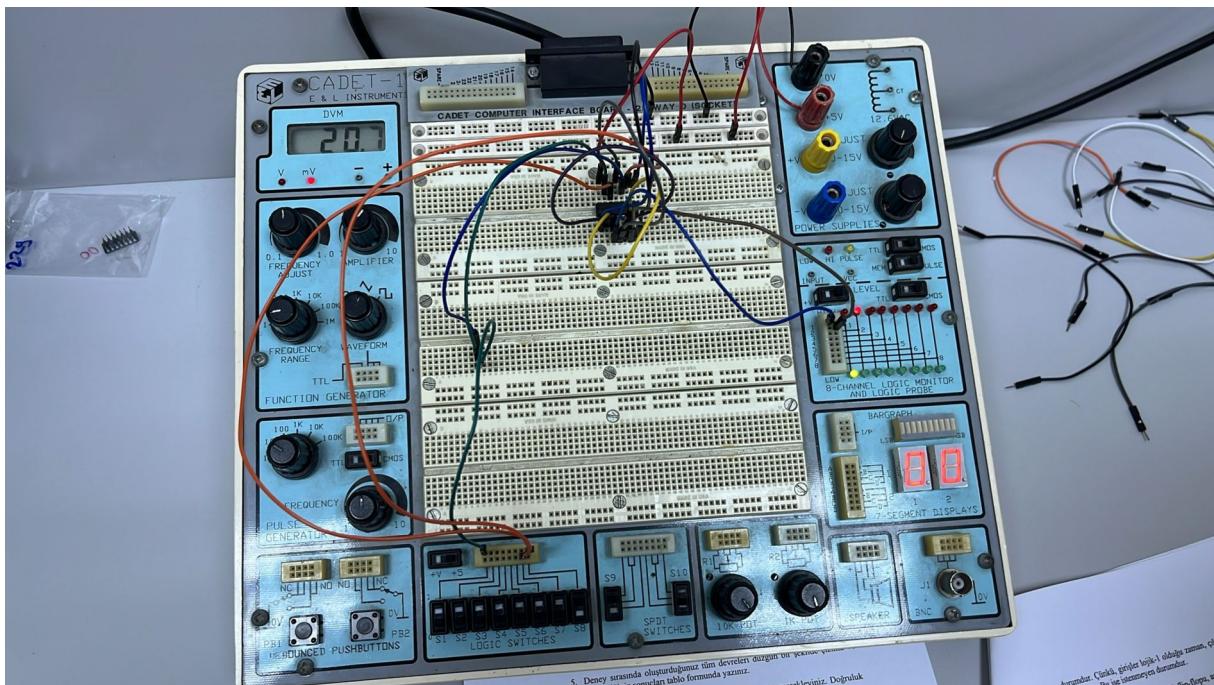
Adım 1: SR Flip Flop devresini Lab ortamında gerçekledik.

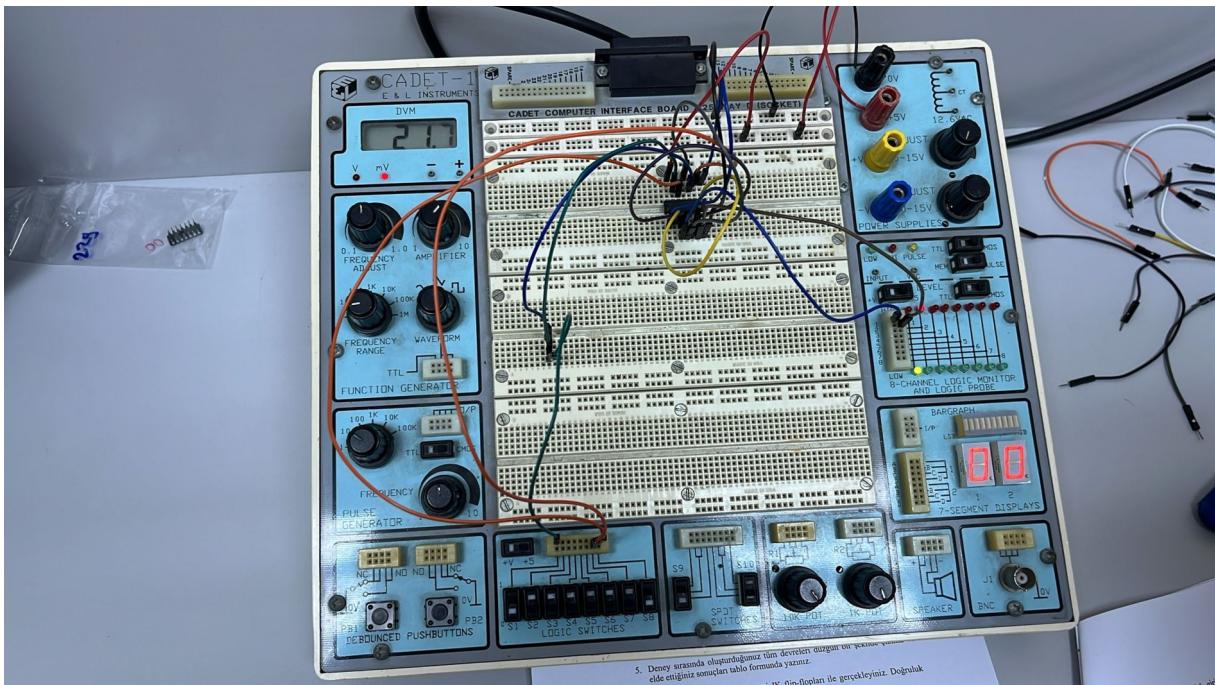
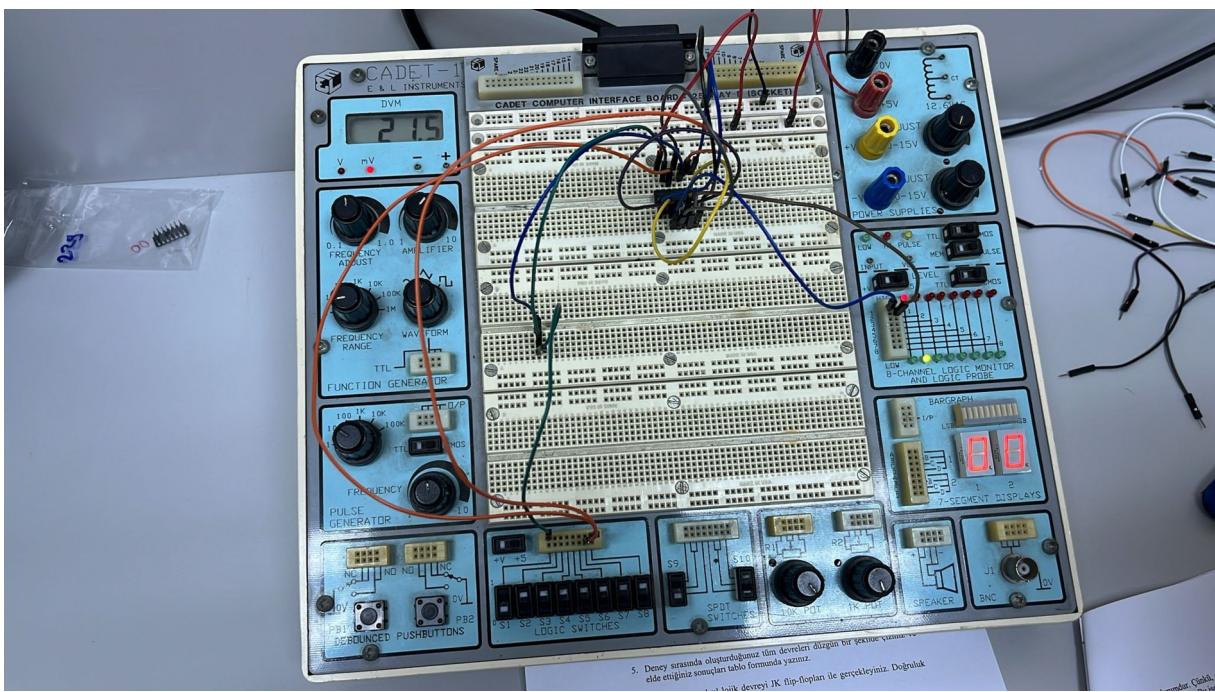


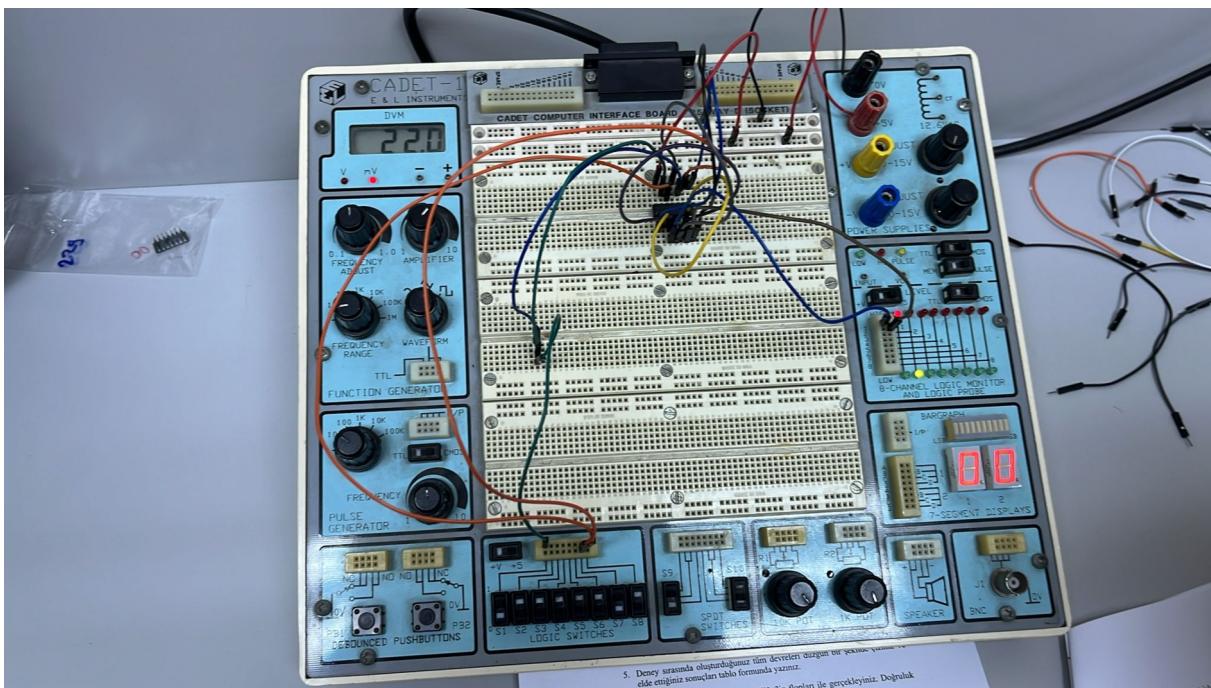


S	R	Q	Q'
0	0	α	α'
0	1	0	1
1	0	1	0
1	1	X	X

Adım 2: Clock girişi kullanarak SR Flip Flop devresini gerçekledik.

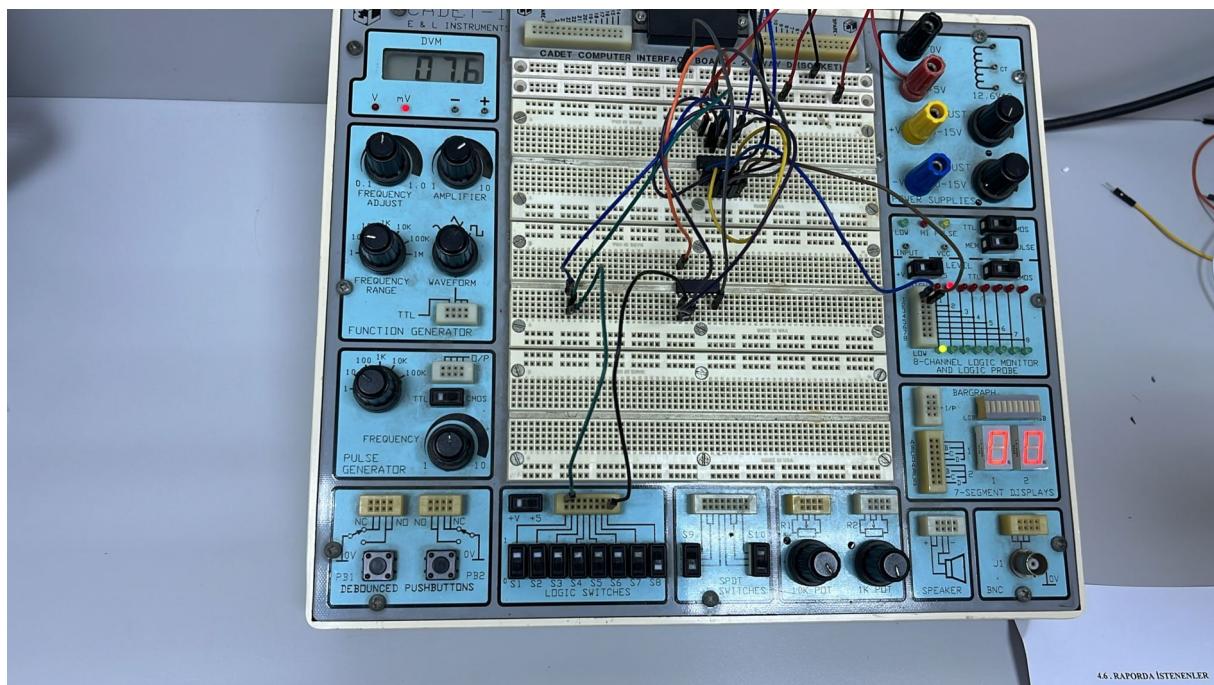
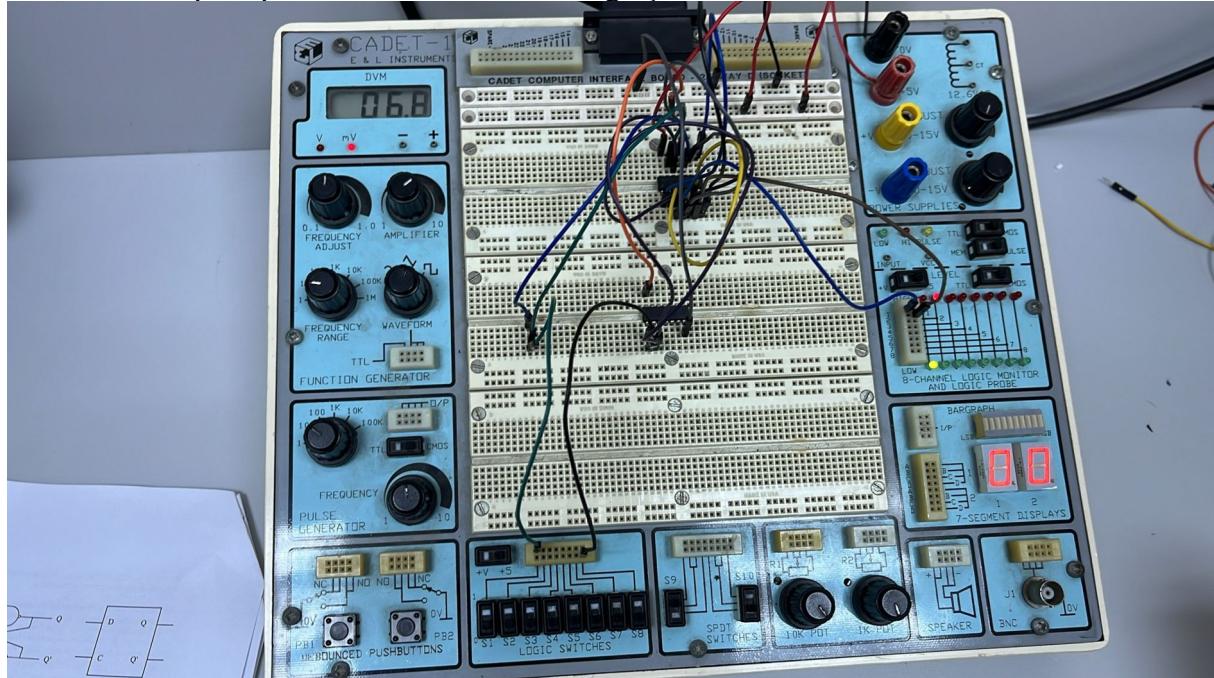




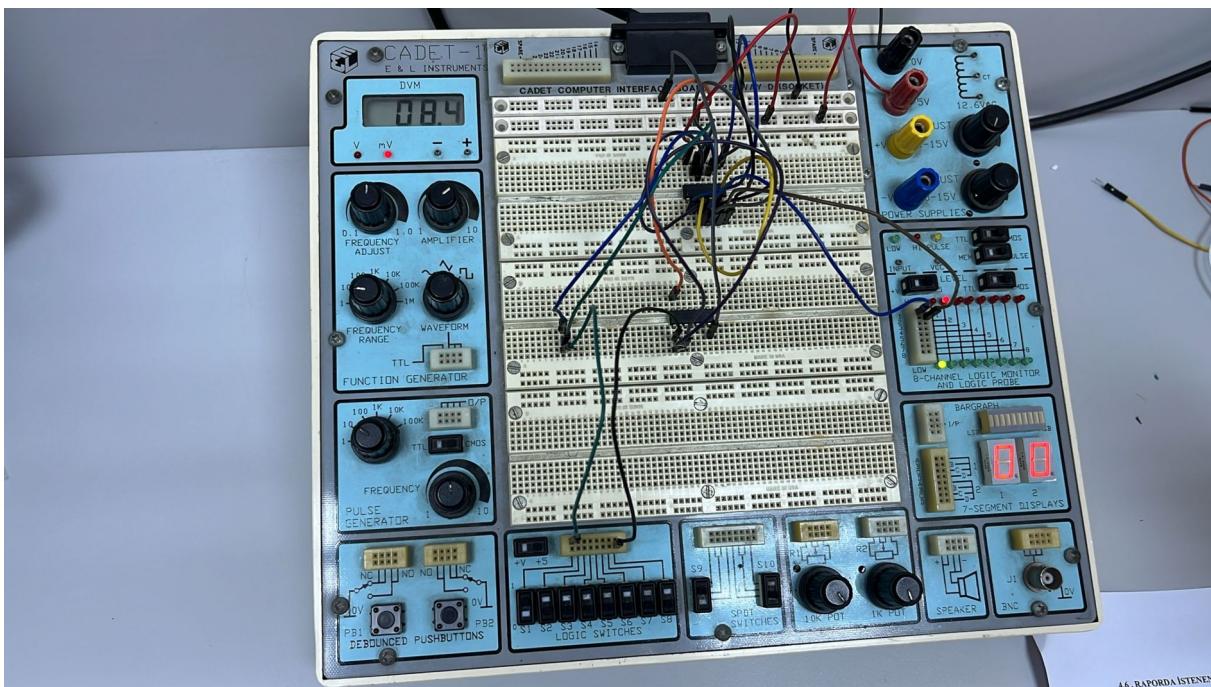
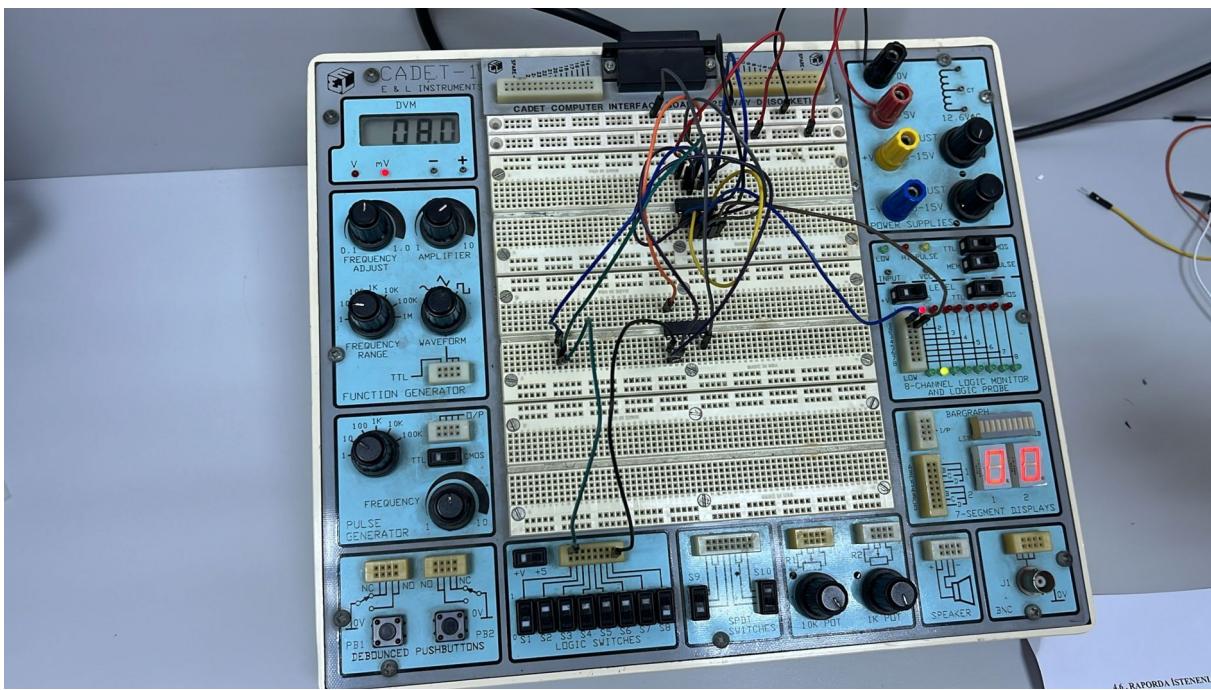


S	R	C	Q	Q'
0	0	1	0	1
0	1	1	0	1
1	0	1	1	0
1	1	1	X	X
X	X	0	0	1

Adım 3: D Flip Flop devresini Lab ortamında gerçekledik.

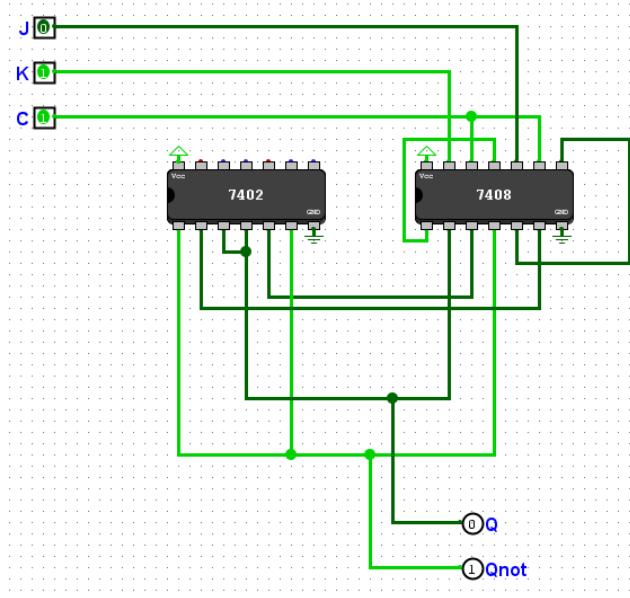
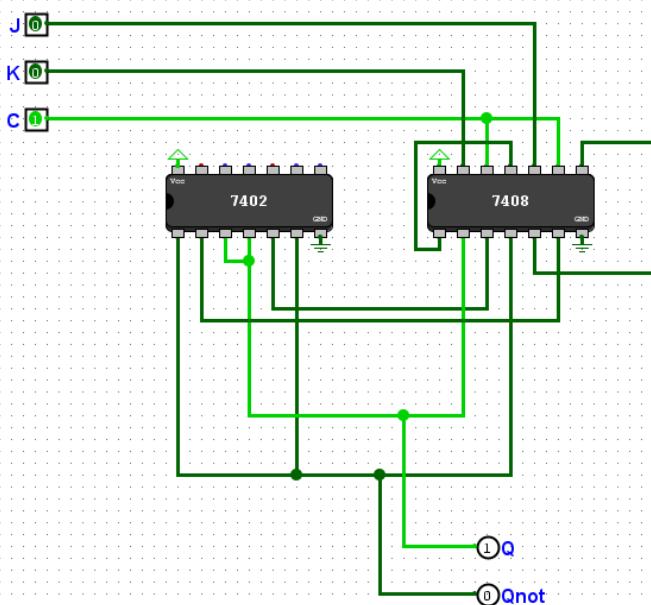
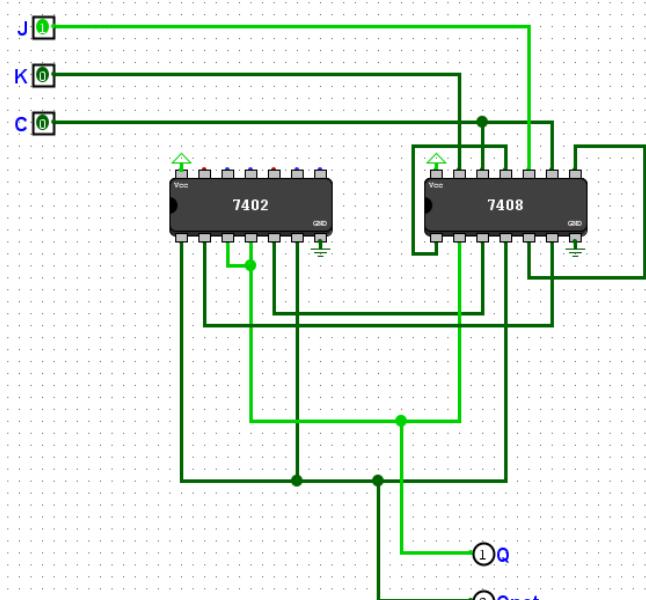
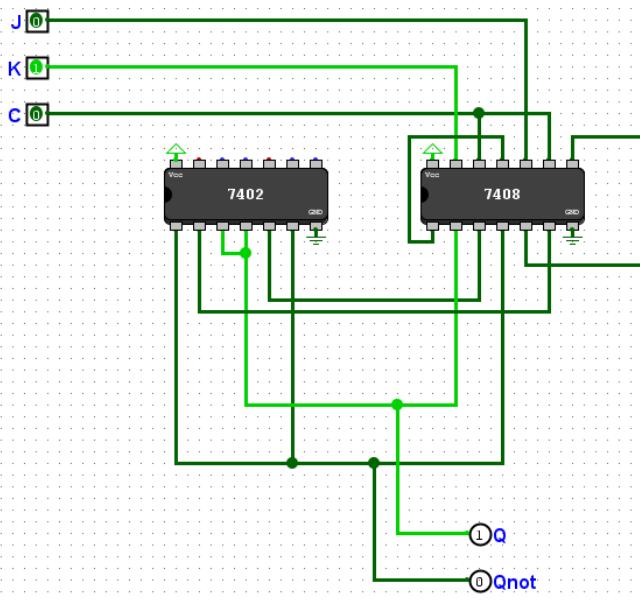


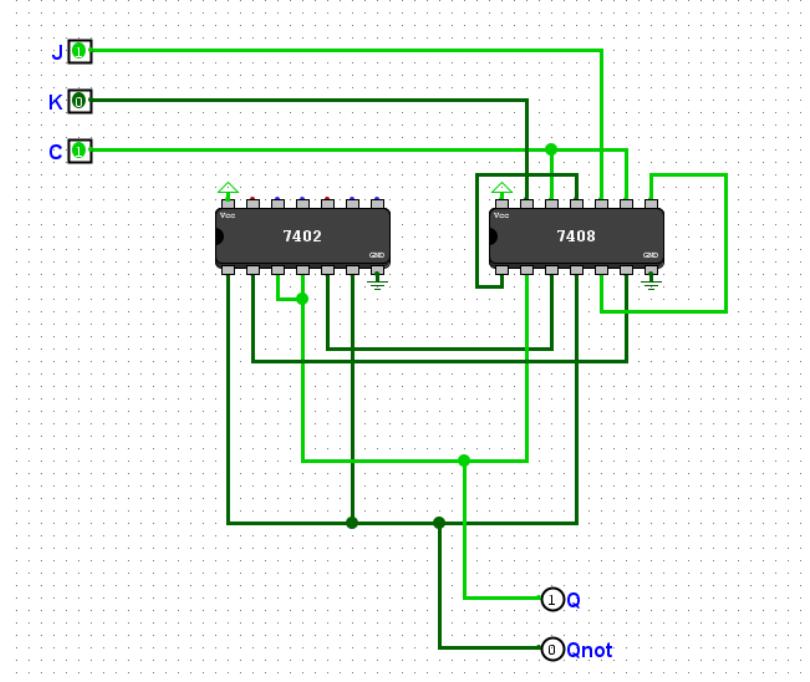
4.6. RAPORDA İSTENENLER



C	D	Q	Q'
1	0	0	1
1	1	1	0
0	X	Q	Q'

Adım 4: Bu adımdan itibaren Lab süremiz dolduğu için kalan adımları Logisim Evo üzerinden tamamladık. JK Flip Flop devresini gerçekledik.

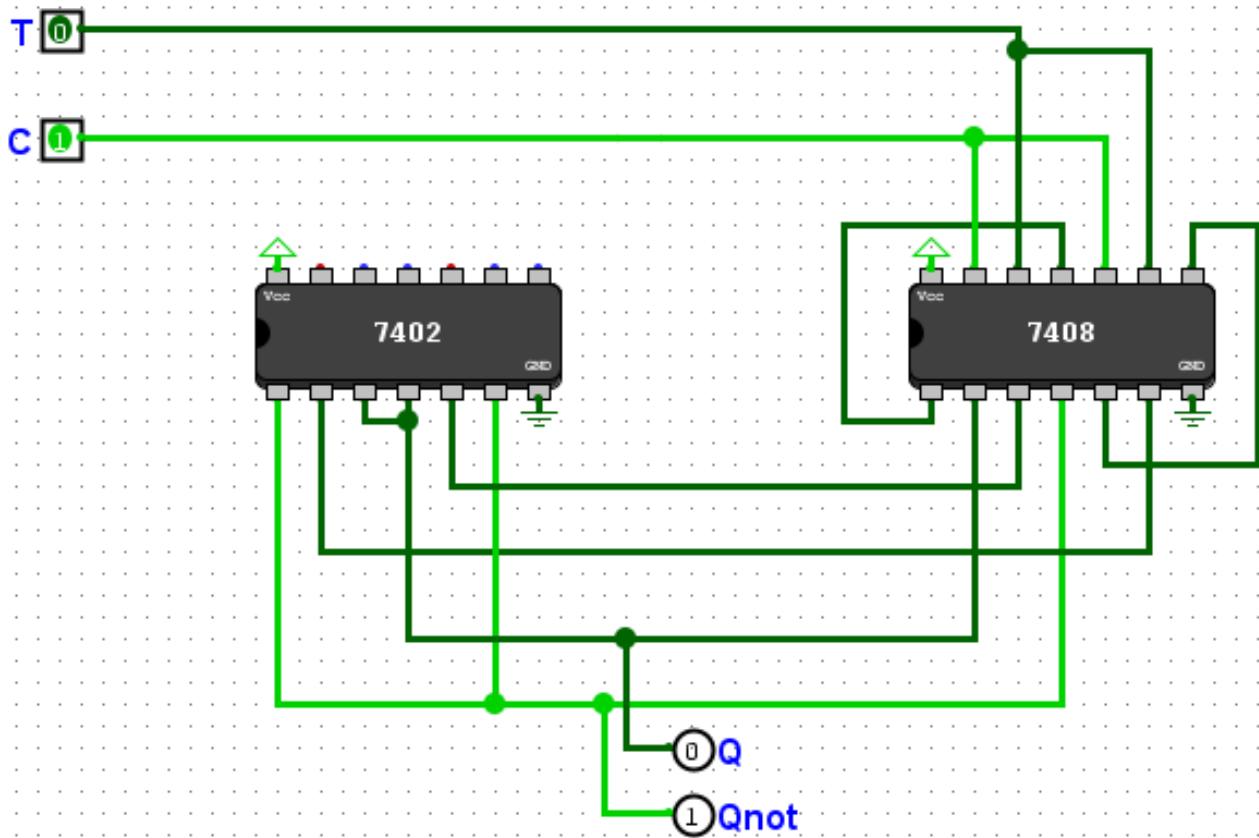




C	J	K	Q	Q'
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	0	1
0	x	x	0	1

Şekillerde görüldüğü üzere JK Flip Flop devresi gerçeklenmiş ve farklı girdilere karşı farklı çıktılar gösterilmiştir.

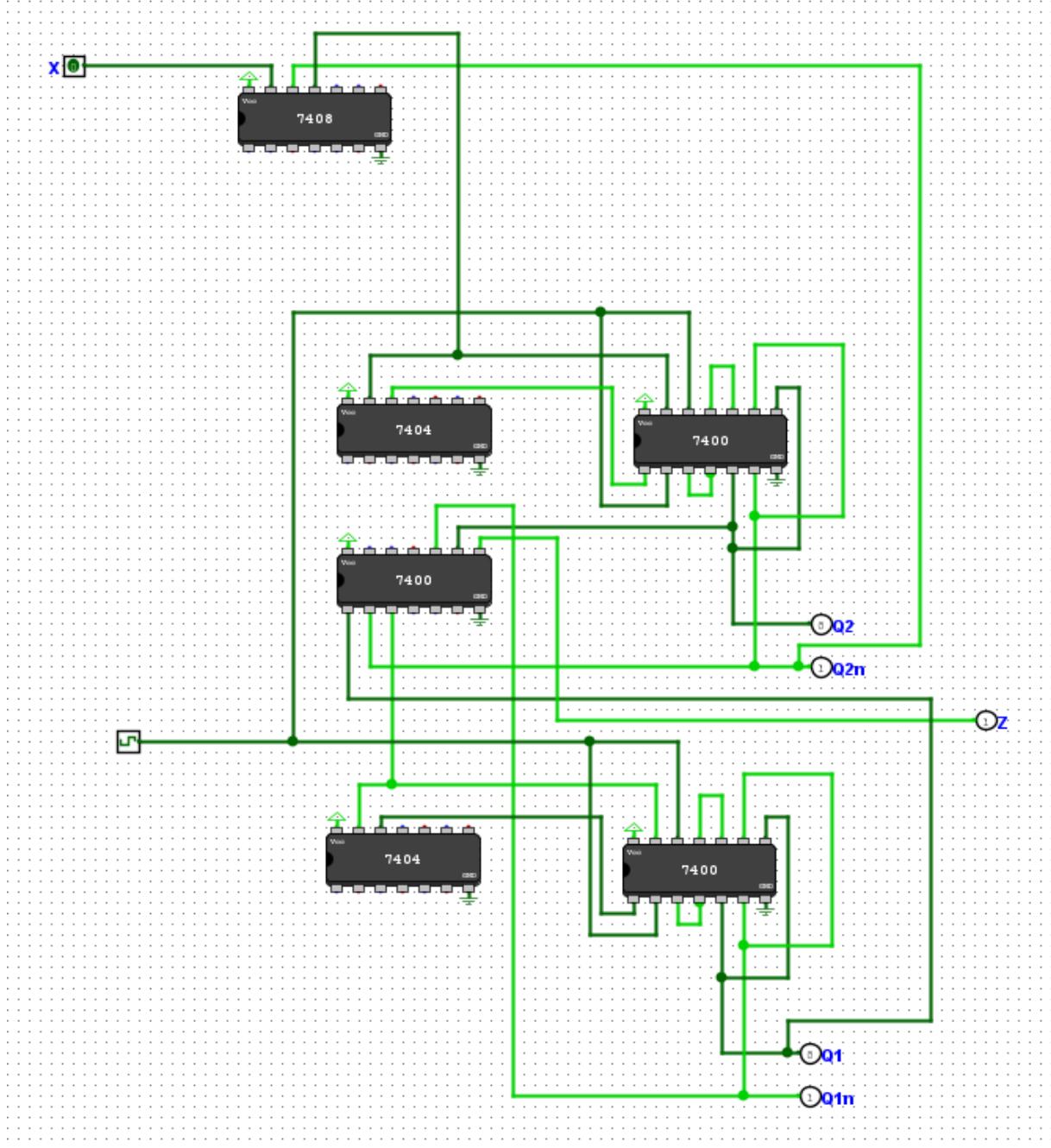
Adım 5: T Flip Flop devresini gerçekledik.



Şekilde görüldüğü üzere bir önceki adımda hazırladığımız JK Flip Flop devresinin J ve K girişlerini birleştirip T girişi verdik ve T Flip Flop devresini gerçekledik.

Q	T	Q(t+1)
0	0	0
0	1	1
1	0	1
1	1	0

Adım 6: Deney öncesi görevlerdeki devreyi gerçekleştirmemiz istenmiş. Logisimde 74LS174 devresi bulunmadığı için D Flip Flop u kendimiz gerçekledik ve devreyi elde ettik.

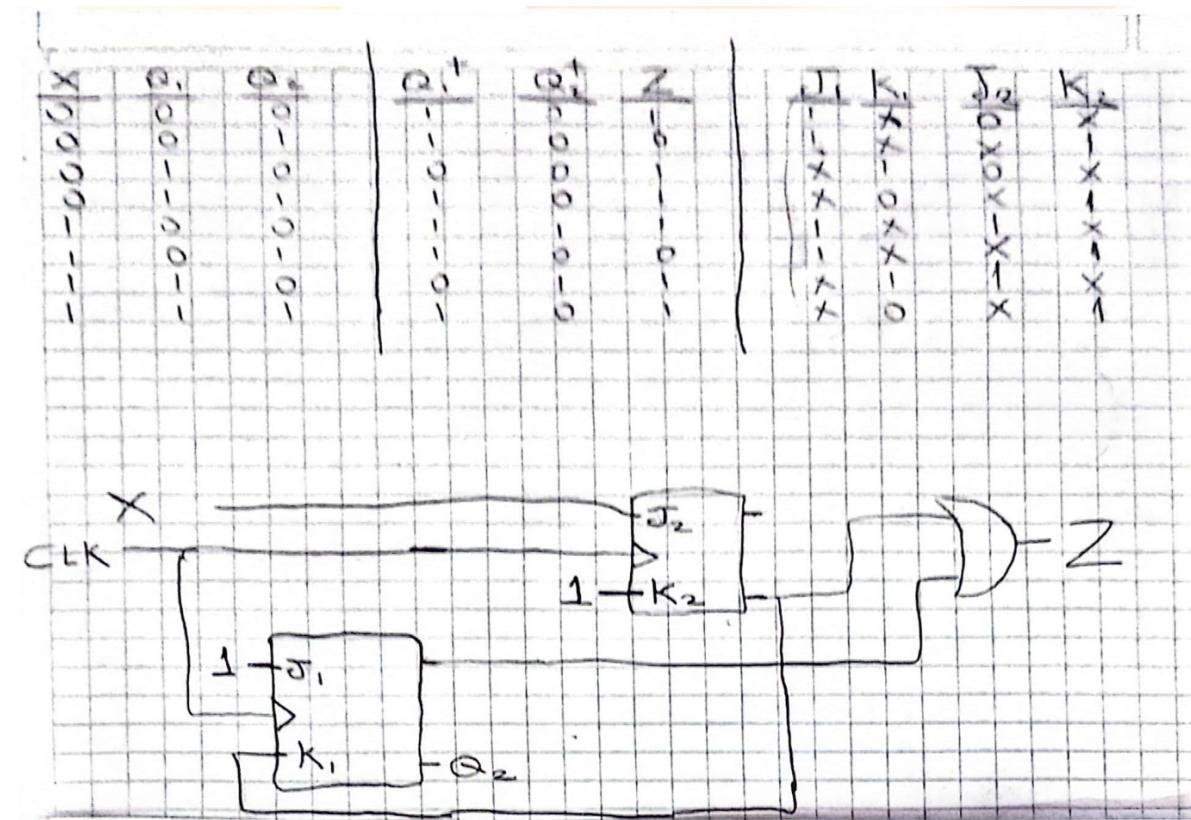


Giriş	Bir önceki durum	Bir sonraki durum	Cıktı		
X	Q1	Q2	Q_1^+	Q_2^+	Z
0	0	0	1	0	1
0	0	1	1	0	0
0	1	0	0	0	1
0	1	1	1	0	/
1	0	0	L	L	/
1	0	1	1	0	0
1	1	0	0	1	1
1	1	1	1	0	1

Şekilde görüldüğü üzere Logisim üzerinden devreyi gerçekledik ve istenen doğruluk tablosunu elde ettik.

5. DENEY SONU SORULARI

Deney sonu sorusu olarak bizden deney öncesi sorudaki devreyi JK Flip Flop ile gerçekleyip doğruluk tablosu oluşturmamız istenmiş, kağıt üzerinde gerçekledik:



J_1 :

X	$Q_1 Q_2$	00	01	11	10
0	0	1	1	X	X
1	1	1	1	X	X

$$J_1 = 1$$

K_1 :

X	$Q_1 Q_2$	00	01	11	10
0	0	X	X	X	X
1	X	X	X	X	X

$$K_1 = Q_1'$$

J_2 :

X	$Q_1 Q_2$	00	01	11	10
0	0	X	X	X	X
1	X	(1)	X	X	X

$$J_2 = X$$

K_2 :

X	$Q_1 Q_2$	00	01	11	10
0	0	X	1	1	X
1	X	X	1	1	X

$$K_2 = 1$$

6. SONUÇ VE YORUMLAR

- AND, NOT ve OR kapılarını kullanarak tüm Flip Flop devrelerini gerçekleyebileceğimizi gördük
- D Flip Flop devresinin aslında Clock bulunan SR Flip Flop devresinin girişlerine tek D girişi vererek elde edildiğini gördük.
- T Flip Flop devresinin aslında JK Flip Flop devresinin girişlerine tek T girişi vererek elde edilebildiğini görmüş olduk.
- Flip Flop devrelerinin RAM temelini oluşturduğunu ve veri saklama amacıyla kullanıldığını gördük.