
Trabajo Práctico Final

Convetidor Flyback Interleave

AUTORES:

Alexander Stephan MOLDOVAN LOAYZA (60498)

Gianfranco MUSCARIELLO (60361)

Olivia DE VINCENTI (60354)

Alejo FIGUEROA (60412)

PROFESORES:

Miguel Pablo AGUIRRE

Pablo Martin COSSUTTA

Lien Alejandro TORI

Julio 2023

Índice

1. Introducción	1
2. Diseño	1
3. Pruebas	3
3.1. Lazo abierto	3
3.2. Lazo cerrado	3
4. Mediciones	4
5. Posibles mejoras	8

1. Introducción

En este informe se detalla el trabajo de diseñar y armar una fuente Flyback Interleave para carga de un banco de baterías, así como los problemas encontrados a la hora de probarla.

2. Diseño

En la Figura 2.1 se observa el esquemático de la placa a la hora de ser entregada. Durante el desarrollo de las pruebas de laboratorio el PCB fué evolucionando para cubrir aspectos de diseño inicial que dejaron lugar a mejoras, a saber:

1. Se agregaron capacitores a las resistencias de base del primer transistor de los Totem Pole, para ayudar con la demanda inicial de corriente durante el disparo.
2. Se modificó el valor de las resistencias de los snubber de los MOS, para que los capacitores de dicho snubber nunca se descarguen por completo.
3. Se eliminó el circuito de compensación de rampa.
4. Se cambió el circuito de polarización del optoacoplador de realimentación.
5. Se agregaron snubbers a los diodos MUR160 usados en la salida del convertidor.

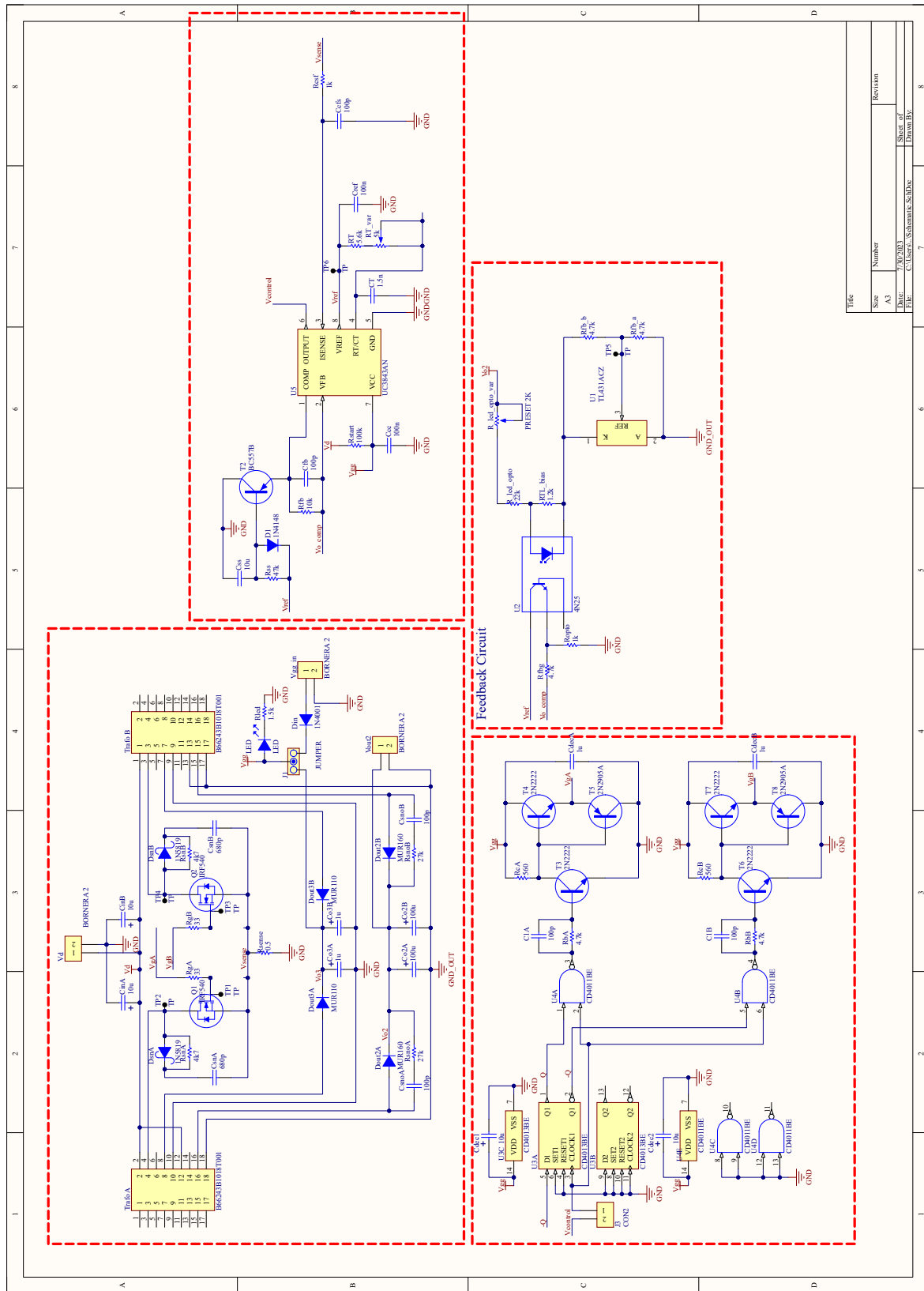


FIGURA 2.1: Esquemático del convertidor.

3. Pruebas

3.1. Lazo abierto

La placa fue diseñada con las pruebas de laboratorio en mente, y pudo ser probada a lazo abierto simplemente desacoplando la etapa de disparo de la etapa de realimentación. Una vez desacopladas las etapas, se inyectó una señal rectangular de *duty cycle variable*, al igual que una alimentación variable entre 25V y 30V, para simular los paneles solares que alimentarán al convertidor.

Durante las pruebas se observó que al alimentar con 30V al convertidor, se alcanzaron los 115V requeridos a la salida mediante un *duty cycle* de 63 %, es decir, 31.5 % para cada flyback individual. Esto se acerca de forma aceptable al 30 % calculado durante la etapa de diseño, y es el *duty cycle* alrededor del cual se espera que opere el convertidor completo.

Durante esta etapa se probó también que los snubbers de los MOS funcionen de forma correcta, modificandolos para bajar sus sobrepicos. Así se llegó a probar el convertidor obteniendo hasta 60W de potencia a la salida, antes de seguir con las pruebas a lazo cerrado, donde esperábamos probar más exhaustivamente la potencia posible de salida.

3.2. Lazo cerrado

Una vez verificada la etapa de potencia del convertidor, se intentó verificar la realimentación. La misma nunca pudo empezar a regular correctamente, a pesar de recibir la muestra de tensión de salida de forma correcta. Durante las mediciones se observaron todos los puntos de contensión en el camino de las dos señales medidas por el UC3843 (corriente por la resistencia de sensado de los primarios y tensión de salida) y se llegó a la conclusión de que el sensado de corriente estaba sufriendo picos demasiado grandes.

Estos picos pueden observarse en las mediciones de las Figuras 4.1 a 4.7. Atribuimos estos picos principalmente a las I_{rr} de los diodos MUR160 de salida y a las mismas oscilaciones de conmutación. Las medidas tomadas durante la experiencia de laboratorio fueron:

1. Modificar el filtro de V_{sense} dado por R_{cfs} y C_{cfs} , para que atenue lo más posible las oscilaciones de alta frecuencia, pero el mismo fue insuficiente. Esto se debe a que un filtro muy agresivo termina distorsionando demasiado la rampa de corriente que se espera ver en R_{sense} , y la misma queda inutilizable.
2. Agregar snubbers a los diodos de salida, los cuales mejoraron los picos observados en V_{sense} , pero aún así activaban la protección por corriente del UC3843 (1V máximo en V_{sense}).
3. Se intentó trabajar con cargas de menor potencia y utilizar una R_{sense} más grande, a

cambio de perder rango dinámico en las corrientes posibles de salida, pero esto tampoco dió resultado.

4. Mediciones

A continuación se observan imágenes de algunas mediciones a lazo cerrado, las mismas indican algunos de los fenómenos descritos anteriormente que llevaron al circuito a no regular correctamente.

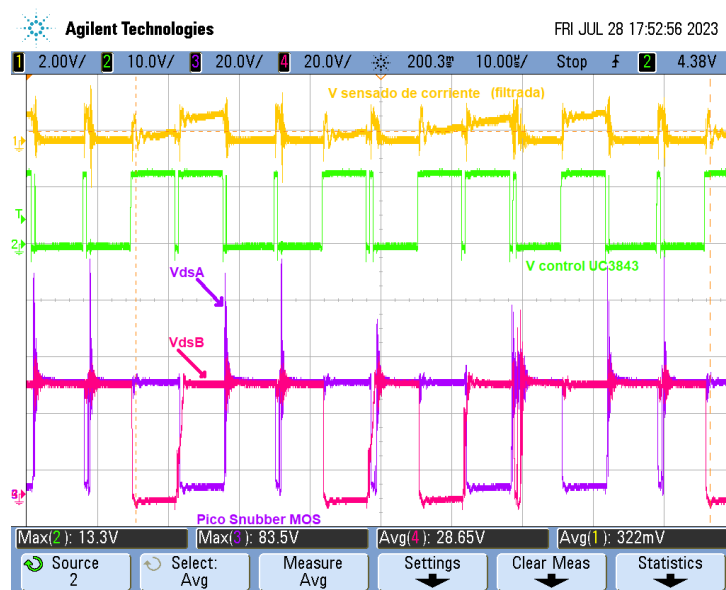


FIGURA 4.1

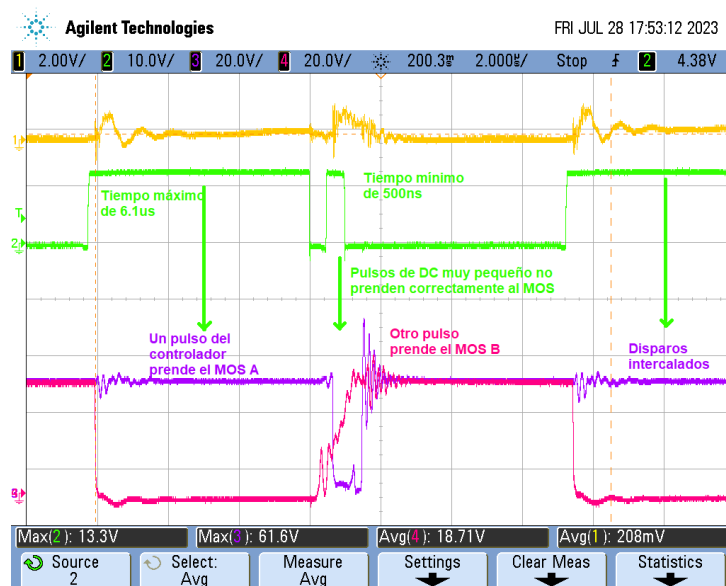


FIGURA 4.2

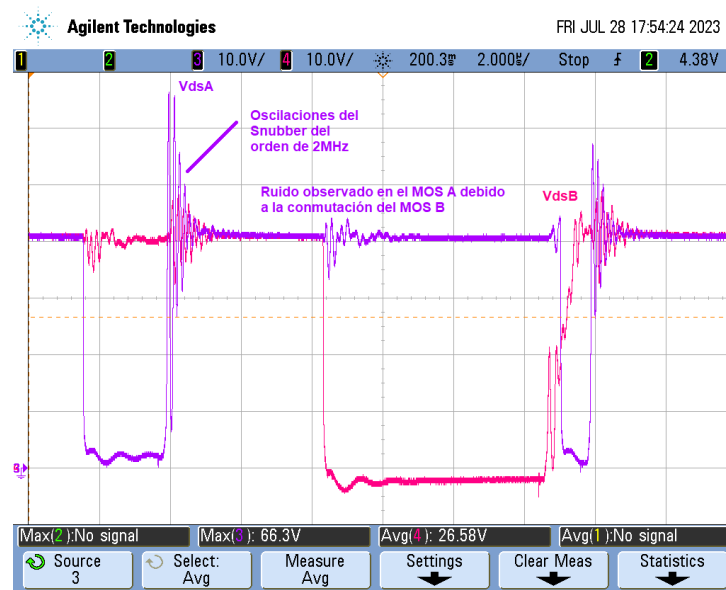


FIGURA 4.3



FIGURA 4.4



FIGURA 4.5

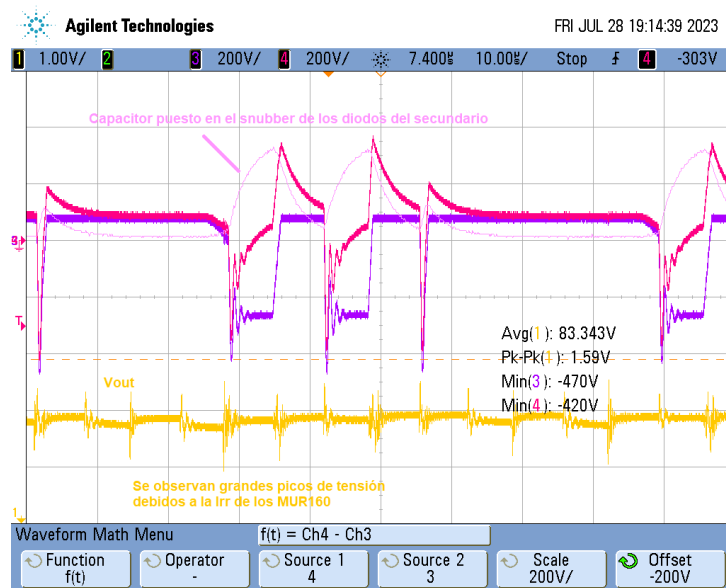


FIGURA 4.6

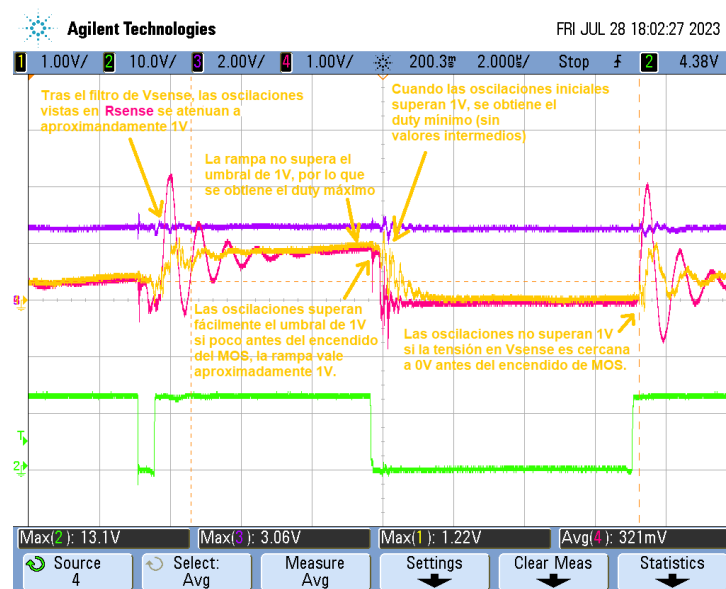


FIGURA 4.7

5. Posibles mejoras

En vista de los problemas observados al analizar el convertidor, llegamos a algunas conclusiones en cuanto a posibles mejoras para el circuito:

1. Cambiar la tecnología de los diodos utilizados para la salida de los secundarios. Los utilizados son los MUR160, principalmente porque soportan las tensiones requeridas y son de Fast Recovery, sin embargo están sobredimensionados y tienen una I_{rr} demasiado alta, pero fueron elegidos por ser la mejor opción disponible en el pañol.
2. Mejorar el filtro de V_{sense} , ya que de él depende que el UC3843 mida la rampa de corriente en R_{sense} . Si se pudiera filtrar la oscilación sin filtrar la rampa, no se llegaría a activar el corte por corriente de forma incorrecta. Entre las opciones disponibles se encuentra diseñar un filtro de mayor orden.
3. Mejorar el snubber de los diodos de salida.
4. En un diseño distinto, se podría haber optado por usar un controlador diferente al UC3843, el cual no está pensada para Flybacks Interleave, y usar en su lugar un LM5032, un controlador PWM pensado para Interleaves de dos etapas.