

1. Vivado Design Suite
2. Vivado IDE
3. Project 생성
4. 설계 입력
5. RTL Simulation
6. Design Synthesis
7. Design Implementation
8. FPGA Device Programming

## 8. FPGA 디바이스 프로그래밍

### □ FPGA 디바이스에 직접 프로그래밍

- ❖ 장비의 전원을 OFF 시키면 프로그래밍 정보가 소실됨

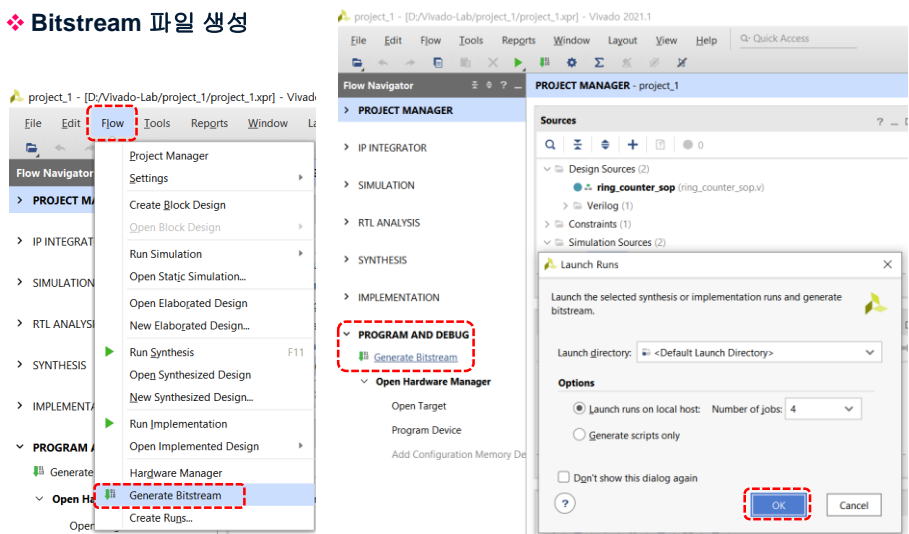
### □ Flash 메모리에 프로그래밍

- ❖ 비휘발성 Flash 메모리에 저장되므로, 장비의 전원을 OFF 시켜도 프로그래밍 정보가 유지됨
- ❖ Bitstream 파일을 mcs 파일로 변환 후, Flash 메모리에 저장

# 8.1 FPGA 디바이스 프로그래밍

3

## ❖ Bitstream 파일 생성



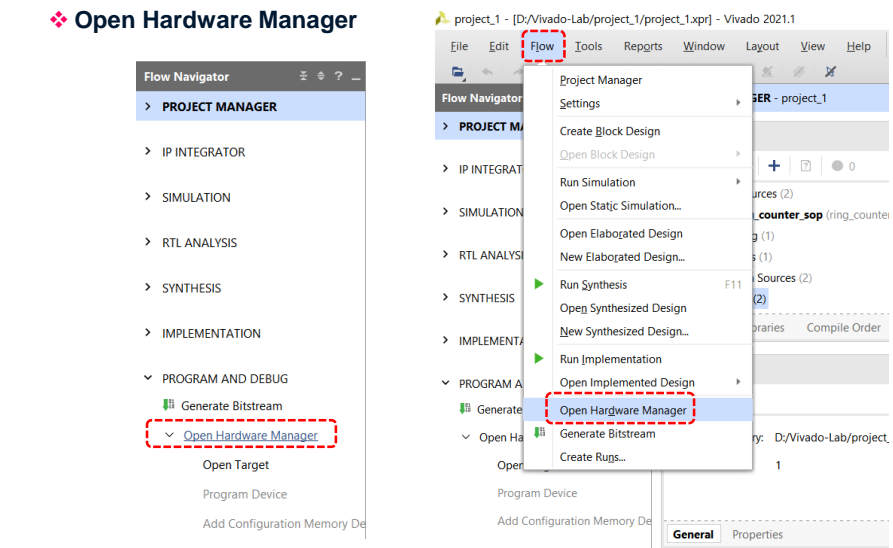
Verilog HDL

Xilinx Vivado Design Suite

# 8.1 FPGA 디바이스 프로그래밍

4

## ❖ Open Hardware Manager



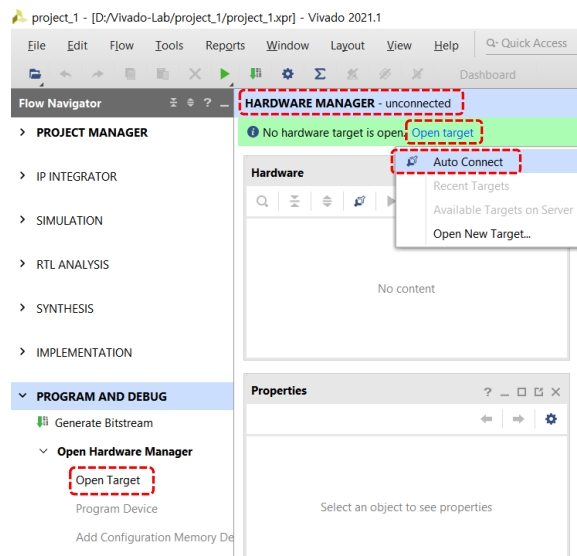
Verilog HDL

Xilinx Vivado Design Suite

# 8.1 FPGA 디바이스 프로그래밍

5

- ❖ 실습장비 ↔ PC cable 연결
- ❖ 실습장비 전원 ON
- ❖ Open target
- ❖ Auto Connect



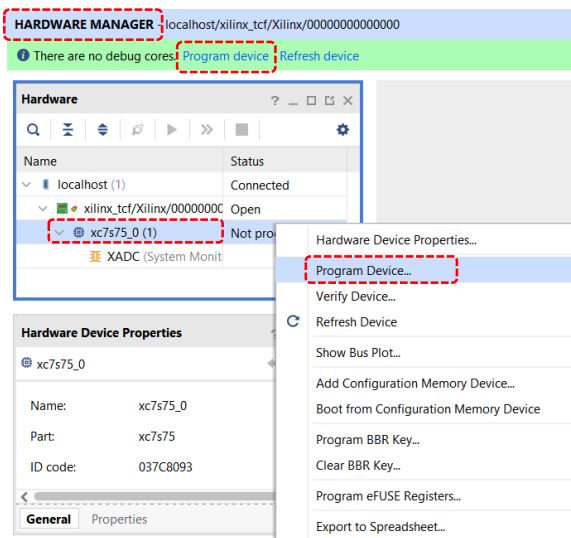
Verilog HDL

Xilinx Vivado Design Suite

# 8.1 FPGA 디바이스 프로그래밍

6

- ❖ FPGA 디바이스 선택
- ❖ Program Device 실행



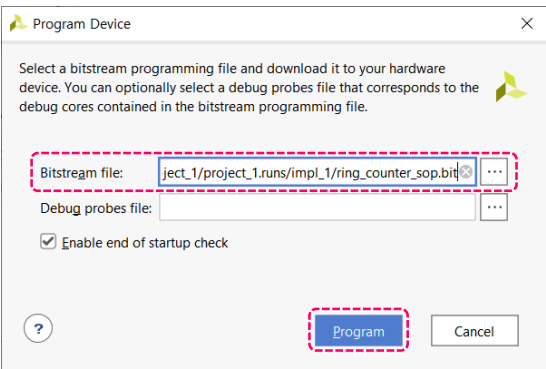
Verilog HDL

Xilinx Vivado Design Suite

# 8.1 FPGA 디바이스 프로그래밍

7

- ❖ Bitstream 파일 선택
- ❖ Program Device 실행



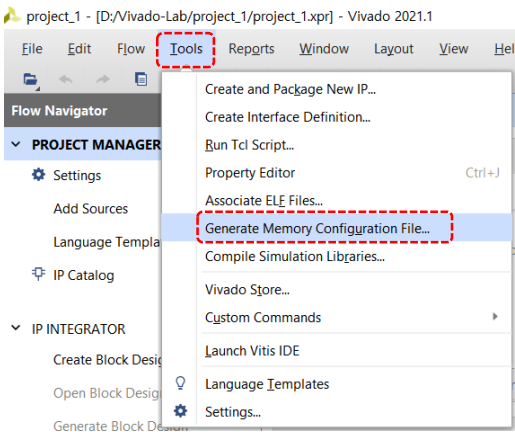
Verilog HDL

Xilinx Vivado Design Suite

# 8.2 Flash Memory 프로그래밍

8

- ❖ 실습 키트에 장착된 configuration ROM 이용
  - s25FL128s (128 Mb) SPI Flash Memory (Spansion)
- ❖ 비트 스트림 파일을 configuration ROM에 저장할 수 있는 .mcs 파일로 변환

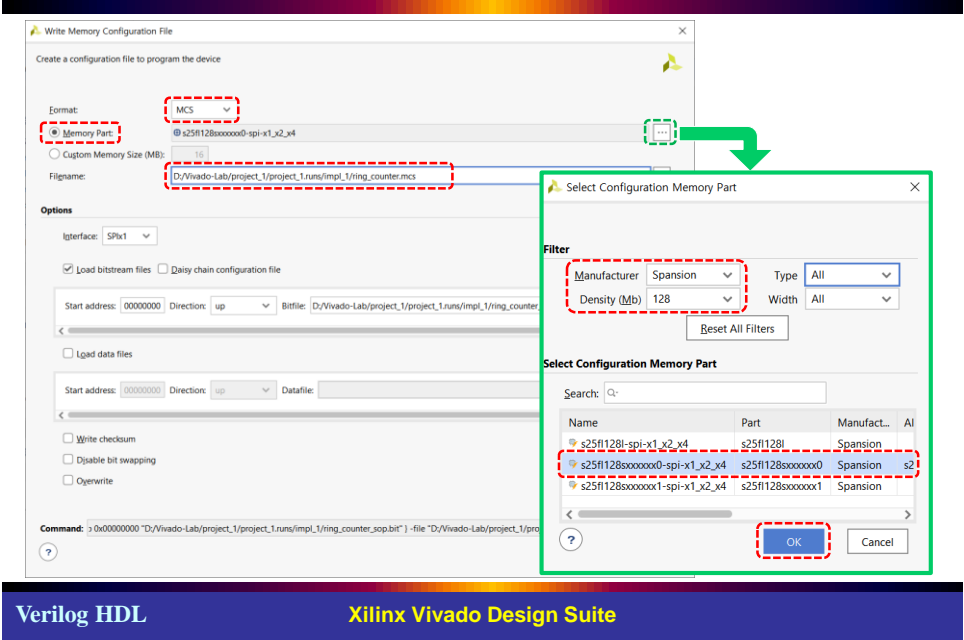


Verilog HDL

Xilinx Vivado Design Suite

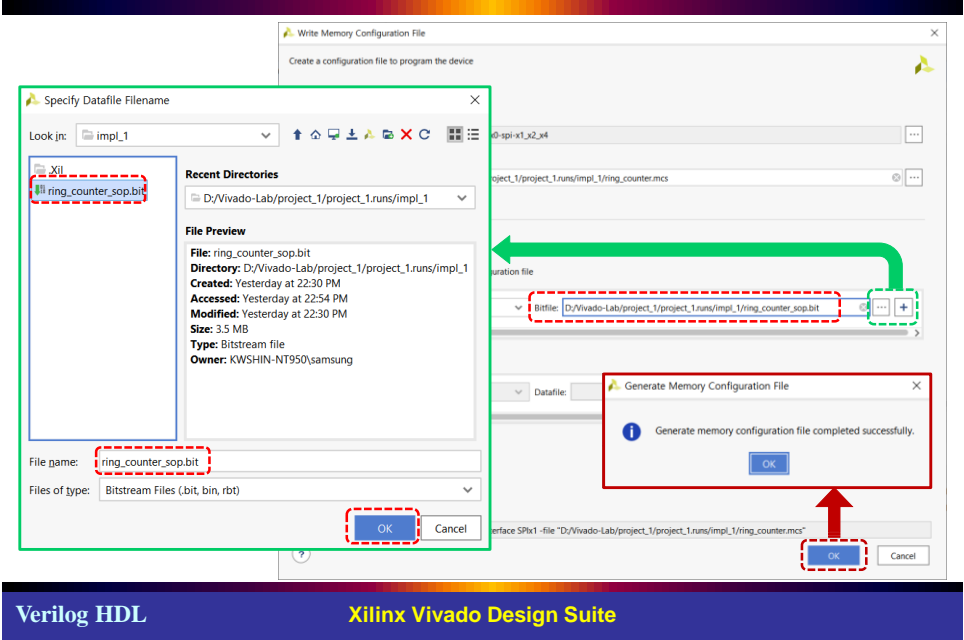
8.2 Flash Memory 프로그래밍

9



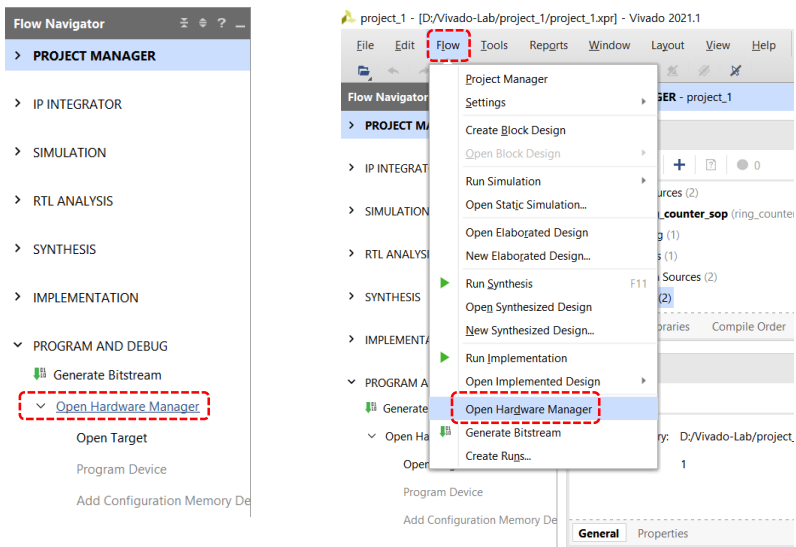
8.2 Flash Memory 프로그래밍

10



## 8.2 Flash Memory 프로그래밍

11



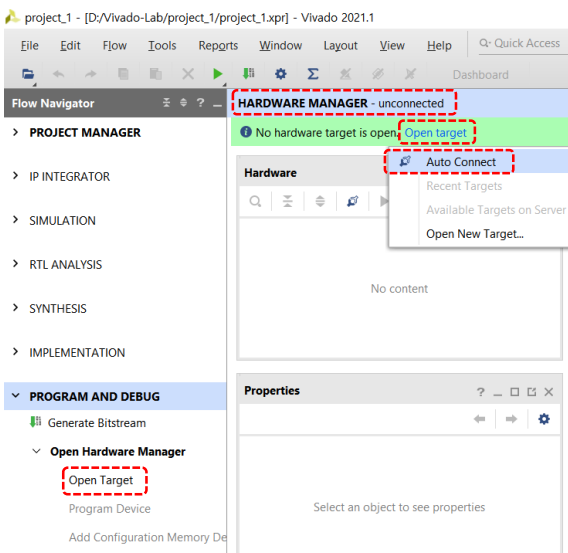
Verilog HDL

Xilinx Vivado Design Suite

## 8.2 Flash Memory 프로그래밍

12

- ❖ 실습장비 ↔ PC cable 연결
- ❖ 실습장비 전원 ON
- ❖ Open target
- ❖ Auto Connect



Verilog HDL

Xilinx Vivado Design Suite

## 8.2 Flash Memory 프로그래밍

13

### ❖ Configuration Memory Device 추가

Flow Navigator

> PROJECT MANAGER

> IP INTEGRATOR

> SIMULATION

> RTL ANALYSIS

> SYNTHESIS

> IMPLEMENTATION

> PROGRAM AND DEBUG

Generate Bitstream

> Open Hardware Manager

Open Target

Program Device

Add Configuration Memory Device

xc7s75\_0

Add Configuration Memory Device

Choose a configuration memory part.

Device: xc7s75\_0

Filter

Manufacturer

Spansion

Type

All

Density (Mb)

128

Width

All

Reset All Filters

Select Configuration Memory Part

Search:

Q:

Name	Part	Manufact...	Alias
s25f1128l-spi-x1_x2_x4	s25f1128l	Spansion	
s25f1128sxxxxxx0-spi-x1_x2_x4	s25f1128sxxxxxx0	Spansion	s25f1127s
s25f1128sxxxxxx1-spi-x1_x2_x4	s25f1128sxxxxxx1	Spansion	

OK

Cancel

Verilog HDL

Xilinx Vivado Design Suite

## 8.2 Flash Memory 프로그래밍

14

### ❖ Configuration Memory Device 추가

HARDWARE MANAGER - localhost/xilinx\_tcf/Xilinx/0000000000

There are no debug cores. Program device Refresh device

Hardware

Name

Status

localhost (1)

Connected

xilinx\_tcf/Xilinx/00000000

Open

xc7s75\_0 (2)

Not programmed

XADC (System Monit

s25f1128sxxxxxx0-spi-

Verilog HDL

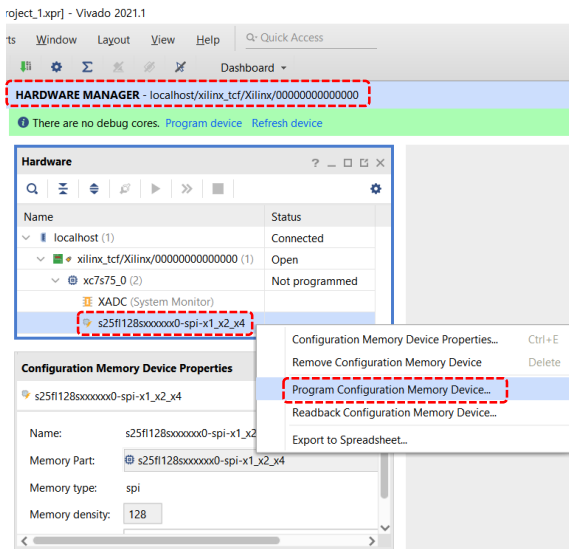
Xilinx Vivado Design Suite

13-7

## 8.2 Flash Memory 프로그래밍

15

- ❖ Flash 메모리 선택
- ❖ Program Configuration Memory 실행

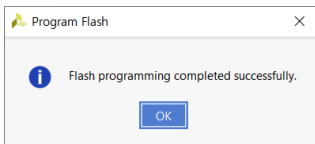
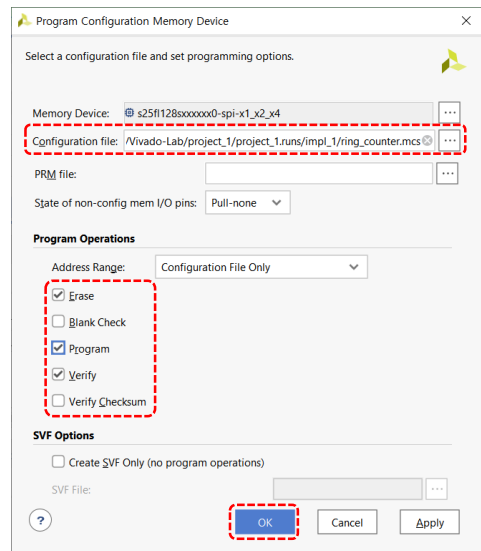


Verilog HDL

Xilinx Vivado Design Suite

## 8.2 Flash Memory 프로그래밍

16



- ❖ FPGA 보드의 Reconfig 스위치 click
- ❖ Flash 메모리 → FPGA 프로그래밍 정보 로딩

Verilog HDL

Xilinx Vivado Design Suite



# 8.2 Flash Memory 프로그래밍

17

## ❖ Flash 메모리 정보 지우기

