

Hi5621V100

# 用户指南

文档版本 02

发布日期 2019-01-10

#### 版权所有 © 深圳市海思半导体有限公司 2018。保留一切权利。

非经本公司书面许可,任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部,并不得以任何形式传播。

#### 商标声明



、HISILICON 、海思和其他海思商标均为深圳市海思半导体有限公司的商标。

本文档提及的其他所有商标或注册商标,由各自的所有人拥有。

#### 注意

您购买的产品、服务或特性等应受海思公司商业合同和条款的约束,本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定,海思公司对本文档内容不做任何明示或默示的声明或保证。

由于产品版本升级或其他原因,本文档内容会不定期进行更新。除非另有约定,本文档仅作为使用指导,本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

### 深圳市海思半导体有限公司

地址: 深圳市龙岗区坂田华为总部办公楼 邮编: 518129

网址: http://www.hisilicon.com/cn/

客户服务电话: 4008302118

客户服务邮箱: support@hisilicon.com

# 前言

# 概述

本文档主要介绍 Hi5621 芯片基本功能、封装和管脚信息。

# 产品版本

与本文档相对应的产品版本如下。

产品名称	产品版本
Hi5621 芯片	V100

# 读者对象

本文档主要适用于以下工程师:

- 技术支持工程师
- 单板硬件开发工程师

### 符号约定

在本文中可能出现下列标志,它们所代表的含义如下。

符号	说明
危险	用于警示紧急的危险情形,若不避免,将会导致人员死亡 或严重的人身伤害。
<b>全</b> 警告	用于警示潜在的危险情形,若不避免,可能会导致人员死 亡或严重的人身伤害。

符号	说明
▲ 小心	用于警示潜在的危险情形,若不避免,可能会导致中度或 轻微的人身伤害。
注意	用于传递设备或环境安全警示信息,若不避免,可能会导致设备损坏、数据丢失、设备性能降低或其它不可预知的结果。 "注意"不涉及人身伤害。
□ 说明	用于突出重要/关键信息、最佳实践和小窍门等。 "说明"不是安全警示信息,不涉及人身、设备及环境伤害 信息。

# 修改记录

修改记录累积了每次文档更新的说明。最新版本的文档包含以前所有文档版本的更新内容。

修改日期	版本	修改描述	修改作者
2019-1-10	02	增加订购信息	-
2018-1-3	01	第一次发布	-

# 目录

前 言	ii
修改记录	iv
1 概述	1
1.1 功能描述	1
1.1.1 WLAN 主要特性	1
1.1.2 其他特性	1
1.2 功能模块框图	
1.3 电气特性	2
1.4 应用领域	3
1.5 订购信息	3
2 封装	5
3 管脚描述	
3.1 管脚分布图	
3.2 管脚类型说明	
3.3 管脚数量统计	
3.4 管脚详细描述	8
3.4.1 CMU 接口	8
3.4.2 全局控制信号	9
3.4.3 相互唤醒信号	
3.4.4 FEM 控制接口	
3.4.5 PCIE 接口	
3.4.6 RF 接口	11
3.4.7 RF 电源管脚	
3.4.8 RF 电源/地管脚	13
3.4.9 PMU 管脚	13
3.4.10 DBB 电源/地管脚	
3.4.11 GPIO 管脚	
3.4.12 NC 管脚	
4 性能	16

4.1 概述	16
4.2 2G 性能	17
4.2.1 2G 接收性能	17
4.2.1.1 2G SISO 接收灵敏度	17
4.2.1.2 2G MIMO 接收灵敏度	18
4.2.2 2G 发送性能	19
4.2.3 2G ACI/NACI 性能	19
4.2.4 2G 最大接收电平	21
4.2.5 2G Blocking 性能	21
4.2.6 2G RF 口最大承受功率	22
4.3 5G 性能	23
4.3.1 5G 接收性能	23
4.3.1.1 5G SISO 接收灵敏度(eLNA)	23
4.3.1.2 5G MIMO 接收灵敏度(eLNA)	24
4.3.2 5G 发送性能	25
4.3.2.1 5G 发送性能(ePA)	25
4.3.3 5G ACI/NACI 性能	26
4.3.4 5G 最大接收电平	30
4.3.5 5G Blocking 性能	30
4.3.6 5G RF 口最大承受功率	31
5 功耗	32
5.1 概述	32
5.2 2G 功耗	32
5.3 5G 功耗(eLNA/ePA)	33
6 时序和参数	35
6.1 PCIE 接口	35
6.1.1 PCIe IOAC 参数表	35
A 缩略语	38

# 插图目录

图 1-1 Hi5621 功能模块图	2
图 2-1 Hi5621 封装图	5
图 3-1 管脚分布图	
图 4-1 Port 位置定义	16

# 表格目录

表 1-1 Hi5621 功能模块表	2
表 1-2 PartNumber 说明	4
表 3-1 管脚 I/O 类型和电平类型说明	8
表 3-2 管脚数量统计	8
表 3-3 CMU 接口管脚列表	9
表 3-4 全局控制信号管脚列表	9
表 3-5 相互唤醒信号管脚列表	10
表 3-6 FEM 控制接口管脚列表	10
表 3-7 PCIE 接口管脚列表	11
表 3-8 RF 接口管脚列表	11
表 3-9 RF 电源管脚列表	12
表 3-10 RF 地管脚列表	13
表 3-11 PMU 地管脚列表	13
表 3-12 DBB 电源/地管脚列表	14
表 4-1 2G SISO 接收灵敏度	17
表 4-2 2G MIMO 接收灵敏度	18
表 4-3 2G 发送性能	19
表 4-4 2G ACI/NACI 性能	19
表 4-5 2G Maximum Input Level	21
表 4-6 2G Blocking 性能	21
表 4-7 2G Maximum Input Level	22
表 4-8 5G SISO 接收灵敏度	23
表 4-9 5G MIMO 接收灵敏度(eLNA)	24
表 4-10 5G 发送性能(ePA)	25
表 4-11 ACI/NACI 性能	26

表 4-12 5G Maximum Input Level	30
表 4-13 5G Blocking 性能	30
表 4-14 5G Maximum Input Level	31
表 5-1 2G 功耗	32
表 5-2 5G 功耗(eLNA/ePA)	33
表 6-1 PCIe Serdes IO Transmitter (2.5Gbps)DC 参数表	35
表 6-2 PCIe Serdes IO Receiver(2.5Gbps)AC 参数表	36
表 6-3 PCIe Serdes IO Reference Clock AC 参数表	37

# 手册使用约束



#### 注意

应用芯片时,需按照芯片手册注明的功能、性能、配置步骤等信息进行软硬件开发,未按手册注明的信息进行操作,可能会出现不可预知风险。任何不按手册注明的信息进行的应用需得到芯片 SE 或者 FAE 书面认可才能进行。切勿依商用器件经验推测,否则后果自行承担,谢谢!

**1** 概述

### 1.1 功能描述

Hi5621 是一款支持双带(2.4G/5G)的 2x2 WiFi 芯片。Hi5621 可用于智能终端、路由器、机顶盒、笔记本等市场。

Hi5621 支持 WiFi 协议版本至 IEEE 802.11ac 2013, 后向兼容 802.11 a/b/g/n, 最高可支持 866Mbps 的速率。

Hi5621 内除 MAC、PHY、SOC 等数字部分外,还集成了 ADDA、射频及电源管理等部分,为产品应用降低了需求。

#### 1.1.1 WLAN 主要特性

- 支持 IEEE802.11a/b/g/n/ac 无线局域网络通信协议。
- 支持 STA 形态和 AP 形态。
- 支持 Muti-BSSID, 支持 FON 应用。
- 支持 2.4G/5G Dual Band, 20M/40M/80MHz 带宽, 最大支持 2 流, 2 天线。
- 支持 WPA、WPA2、AES 加解密。
- 支持 WPS2.0。
- 支持 PCIE2.0 接口,支持 L1SS,兼容 PCIE1.1 接口。
- 支持 TxBeamforming。

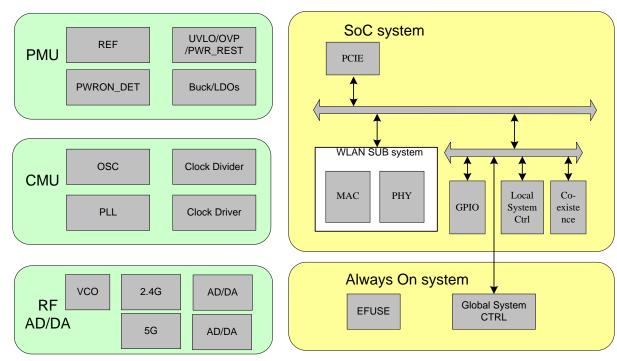
### 1.1.2 其他特性

• 各系统具有自校准功能,同时支持产线校准。

### 1.2 功能模块框图

Hi5621 主要包括以下几个部分,如图 1-1 所示。

图1-1 Hi5621 功能模块图



各个部分的功能如表 1-1 所示。

表1-1 Hi5621 功能模块表

模块	描述	
PMU	电源管理单元,给内部各个子系统提供电源,同时包括上电检测、上电复位、过流过压保护等功能。	
CMU	时钟管理单元,给内部各个子系统提供时钟。	
Always On System	数字部分复位及时钟控制,模拟部分控制。	
SoC System	完成 WLAN 软件和硬件处理。	
RF&ADDA System	完成数模转换/模数转换功能,及 2G/5G 射频处理	

### 1.3 电气特性

Hi5621V100 芯片具有以下电气特性:

- 芯片支持电压范围: 3.3V(-7%~10%)
- 芯片支持数字 I/O 电压 1.8V/3.3V、和 3.3V
- 封装 MQFN,尺寸 9×9 mm

- 环境温度: -30℃~+85℃
- 长期工作结温: 105℃
- ESD
  - HBM:

射频管脚:500V 其他管脚:2000V

- CDM:

以下射频管脚: 150V 其他管脚: 200V

- 射频管脚定义为如下 8 个:

Pin	Name	Direction	Module	Voltage	Comment
27	RF_RFO_5G_0	Out	RF	3.3	RF 5G Tx
29	RF_RFI_5G_0	In	RF	1.2	RF 5G Rx
31	RF_RFI_2G_0	In	RF	1.2	RF 2G Rx
32	RF_RFO_2G_0	InOut	RF	3.3	RF 2G Tx
13	RF_RFO_5G_1	Out	RF	3.3	RF 5G Tx
15	RF_RFI_5G_1	In	RF	1.2	RF 5G Rx
17	RF_RFI_2G_1	In	RF	1.2	RF 2G Rx
18	RF_RFO_2G_1	InOut	RF	3.3	RF 2G Tx

### 1.4 应用领域

Hi5621V100 芯片适用于以下领域:

- 无线路由器
- 网关
- 机顶盒
- PAD
- 数据卡
- 笔记本

### 1.5 订购信息

下订单时请使用完整的 PartNumber,如表 1-2 所示。

#### 表1-2 PartNumber 说明

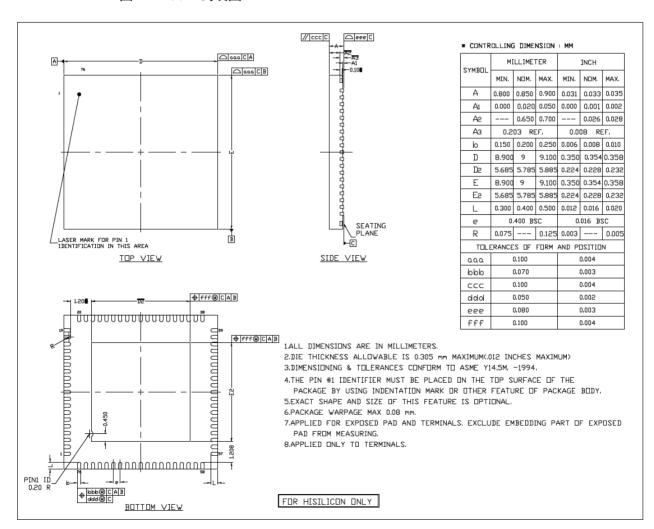
PartNumber	Hi5621GNCV100
------------	---------------

**2** 封装

Hi5621 采用 QFN 封装,管脚数目为 76,焊球间距 0.4mm。芯片尺寸为 9mm×9mm,器件高度为 0.85mm。

封装图如图 2-1 所示。

图2-1 Hi5621 封装图

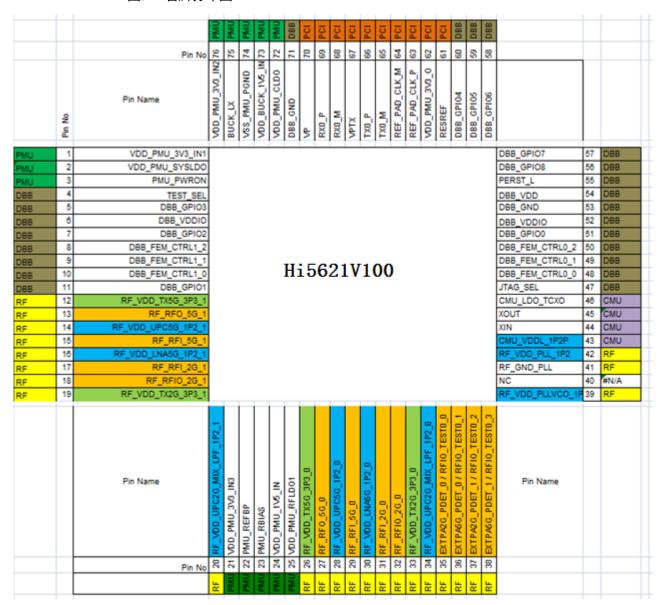


# **3** 管脚描述

本章介绍芯片的管脚信息。

### 3.1 管脚分布图

图3-1 管脚分布图



### 3.2 管脚类型说明

管脚 I/O 类型和电平类型如表 3-1 所示。

#### 表3-1 管脚 I/O 类型和电平类型说明

类型	说明			
Ι	普通输入端口			
О	普通输出端口			
I/O	双向端口			

# 3.3 管脚数量统计

各功能管脚数量信息如表 3-2 所示。

表3-2 管脚数量统计

管脚类别	数量
CMU	4
PMU	14
数字 IO	18
数字电源地	4
PCIE	9
ABB 电源地	1
RF 接口(含测试)	12
RF 电源地	12
NA	2
总计	76

# 3.4 管脚详细描述

### 3.4.1 CMU 接口

CMU 接口表 3-3 所示。

#### 表3-3 CMU 接口管脚列表

名称	位置	类型	频率 (MHz)	驱动 (mA)	电平 (V)	复用管脚	描述
XOUT	45	1.8/2.8	Crystal 输出端 口	1.5mA	Vpp>800 mV	-	Crystal 输出管脚。
XIN	44	1.8/2.8	TCXO/C rystal 输 入端口	1.5mA	Vpp>800 mV	-	TCXO 时钟输入管脚/ Crystal 输入管脚。
CMU_LDO_ TCXO	46	1.8/2.8	XLDO 外接电 容端口	9mA	-	-	CMU 高压域电源。
CMU_VDD L_1P2P	43	1.2	CMU 1.2V 电 源端口		1.2		CMU 1.2V 电源端口。

# 3.4.2 全局控制信号

全局控制信号如表 3-4 所示。

表3-4 全局控制信号管脚列表

名称	位置	类型	频率 (MHz)	驱动 (mA)	电平 (V)	复用 管脚	描述
TEST_SEL	4	Ι	0	1~4 默认 3	1.8/3.3	-	SSI 调试模式选择,正常应用时接地。
JTAG_SEL	47	Ι	0	1~4 默认 3	1.8/3.3	-	JTAG 模式选择,正常应用时接地。
PERST_L	55	I	<1	1~4 默认 3	1.8/3.3	-	PCIE 复位,低电平有效。

### 3.4.3 相互唤醒信号

相互唤醒信号如表 3-5 所示。

#### 表3-5 相互唤醒信号管脚列表

名称	位置	类型	频率 (MHz)	驱动 (mA)	电平 (V)	复用 管脚	描述
SLEEP	56	О	<1	1~4 默认 3	1.8/2.5/ 3.3	DBB _GPI O8	Host 睡眠 WLAN Device 信号,高电平睡眠,低电平唤醒。
WAKE_UP	60	I	<1	1~4 默认 3	1.8/2.5/ 3.3	DBB _GPI O4	WLAN Devic 唤醒 HOST 信号,高电平有效。

### 3.4.4 FEM 控制接口

FEM 控制接口如表 3-6 所示。

表3-6 FEM 控制接口管脚列表

名称	位置	类型	频率 (MHz)	驱动 (mA)	电平 (V)	复用 管脚	描述
DBB_FEM_ CTRL0_0	48	О	<1	1~4 默认 3	1.8/3.3	-	FEM 5G/2.4G 通道 0 TX EN
DBB_FEM_ CTRL0_1	49	О	<1	1~4 默认 3	1.8/3.3	-	FEM 5G/2.4G 通道 0 RX EN
DBB_FEM_ CTRL0_2	50	О	<1	1~4 默认 3	1.8/3.3	-	FEM 5G/2.4G 通道 0 LNA/PA EN
DBB_FEM_ CTRL1_0	10	О	<1	1~4 默认 3	1.8/3.3	-	FEM 5G/2.4G 通道 1 TX EN
DBB_FEM_ CTRL1_1	9	О	<1	1~4 默认 3	1.8/3.3	-	FEM 5G/2.4G 通道 1 RX EN
DBB_FEM_ CTRL1_2	8	О	<1	1~4 默认 3	1.8/3.3	-	FEM 5G/2.4G 通道 1 LNA/PA EN

# 3.4.5 PCIE 接口

PCIE 接口如表 3-7 所示。

#### 表3-7 PCIE 接口管脚列表

名称	位置	类型	频率 (MHz)	驱动 (mA)	电平 (V)	复用 管脚	描述
TX0_M	65	0	2500/500 0	-	CML (1.0V)	-	PCIE 差分数据发送 M 端
TX0_P	66	О	2500/500 0	-	CML (1.0V)	-	PCIE 差分数据发送 P 端
RX_P	69	I	2500/500 0	-	CML (1.0V)	-	PCIE 差分数据接收 P 端
RX_M	68	I	2500/500 0	-	CML (1.0V)	-	PCIE 差分数据接收 M 端
REF_PAD_ CLK_P	63	I	100	-	HCSL	-	PCIE 差分参考时钟输入 P 端
REF_PAD_ CLK_M	64	I	100	-	HCSL	-	PCIE差分参考时钟输入M端
RESREF	61	I	-	-	ANA	-	Reference Resistor Connection Attach 200 欧 1% 100-pm/C precision resistor to ground on the board.
VP	70	I	-	-	1.1V	-	PCIE 电源输入
VPTX	67	I	-	-	1.1V	-	PCIE 电源输入

# 3.4.6 RF 接口

RF接口如表 3-8 所示。

表3-8 RF接口管脚列表

名称	位置	类型	频率 (MHz)	驱动 (mA)	电平 (V)	复用管脚	描述
RF_RFO_5G _0	27	О	6000	-	-	-	WLAN 5GHz RF CH0 输出
RF_RFI_5G _0	29	I	6000	-	-	-	WLAN 5GHz RF CH0 输入
RF_RFI_2G _0	31	I	2500	-	-	-	WLAN 2.4GHz RF CH0 输入
RF_RFO_2G _0	32	О	2500	-	-	-	WLAN 2.4GHz RF CH0 输出

名称	位置	类型	频率 (MHz)	驱动 (mA)	电平 (V)	复用管脚	描述
RF_RFO_5G _1	13	О	6000	-	-	-	WLAN 5GHz RF CH1 输出
RF_RFI_5G _1	15	I	6000	-	-	-	WLAN 5GHz RF CH1 输入
RF_RFI_2G _1	17	I	2500	-	-	-	WLAN 2.4GHz RF CH1 输入
RF_RFO_2G _1	18	О	2500	-	-	-	WLAN 2.4GHz RF CH1 输出
EXTPA_PD ET_0 / RFIO_TEST 0_0	35	I	<1	-	-	-	RF Power Detector
EXTPA_PD ET_0 / RFIO_TEST 0_1	36	I	<1	-	-	-	RF Power Detector
EXTPA_PD ET_1 / RFIO_TEST 0_2	37	I	<1	-	-	-	RF Power Detector
EXTPA_PD ET_1 / RFIO_TEST 0_3	38	I	<1	-	-	-	RF Power Detector

### 3.4.7 RF 电源管脚

RF 电源管脚如表 3-9 所示。

#### 表3-9 RF 电源管脚列表

名称	位置	电压(V)	描述
RF_VDD_PLLVCO_1P2	39	1.2	WLAN RF PLL 1.2V 电源
RF_VDD_UPC5G_MIX_1P2_0	28	1.2	WLAN RF UPC5G MIXER 1.2V CH0 电源
RF_VDD_TX5G_3P3_0	26	3.3	WLAN RF TX5G 3.3V CH0 电源
RF_VDD_LNA_1P2_0	30	1.2	WLAN RF LNA 1.2V CH0 电源

名称	位置	电压(V)	描述
RF_VDD_TX2G_3P3_0	33	3.3	WLAN RF TX2G 3.3V CH0 电源
RF_VDD_UPC2G_ABB_1P2_ 0	34	1.2	WLAN RF UPC2G ABB 1.2V CH0 电源
RF_VDD_UPC5G_1P2_1	14	1.2	WLAN RF UPC5G ABB 1.2V CH1 电源
RF_VDD_TX5G_3P3_1	12	3.3	WLAN RF TX5G 3.3V CH1 电源
RF_VDD_LNA_1P2_1	16	1.2	WLAN RF LNA 1.2V CH1 电源
RF_VDD_TX2G_3P3_1	19	3.3	WLAN RF TX2G 3.3V CH1 电源
RF_VDD_UPC2G_MIX_ABB_ 1P2_1	20	1.2	WLAN RF UPC2G MIXER 1.2V CH1 电源

# 3.4.8 RF 电源/地管脚

RF 电源、地管脚如表 3-10 所示。

#### 表3-10 RF 地管脚列表

名称	位置	描述
RF_GND_PLL	41	WLAN RF PLL 的地
RF_VDD_PLL_1P2	42	WLAN RF PLL 1.2V 电源

### 3.4.9 PMU 管脚

PMU 管脚如表 3-11 所示。

#### 表3-11 PMU 地管脚列表

名称	位置	类型	电压(V)	描述
VDD_PMU_3V3_IN2	76	I	3.3	BUCK 的功率电源,外接 4.7uF 电容
BUCK_LX	75	О	-	BUCK 的 LX 端,接电感。
VSS_PMU_PGND	74	О	-	BUCK 的功率地,单点接地

名称	位置	类型	电压(V)	描述
VDD_PMU_3V3_IN1	1	I	3.3	PMU/DBB/CMU 等部分 3.3V 电源
PMU_RBIAS	23	О	1.2	PMU 电源 RBIAS 管脚,外接 120K 电阻
PMU_REFBP	22	О	1.2	PMU 电压基准输出管脚, 外接 bypass 电容。
VDD_PMU_3V3_IN3	21	I	3.3	PMU/DBB/CMU 等部分 3.3V 电源
VDD_PMU_SYSLDO	2	О	1.1	PMU SYSLDO 输出,外接电容。
VDD_PMU_CLDO	72	О	1.1	PMU CLDO 输出,外接电容。
VDD_BUCK_1V5_IN	73	О	1.1	LDO 输入电源
VDD_PMU_1V5_IN	24	О	1.1	LDO 输入电源
VDD_PMU_RFLDO1	25	О	1.2	PMU RFLDO 电压输出管 脚,外接输出电容 10uF。
PMU_PWRON	3	I	3.3	芯片全局启动信号
VDD_PMU_3V3_O	62	О	3.3	PCIE 电源

# 3.4.10 DBB 电源/地管脚

DBB 电源/地管脚如表 3-12 所示。

#### 表3-12 DBB 电源/地管脚列表

名称	位置	电压(V)	描述
DBB_VDD	54	1.1	数字 Core 电源
DBB_GND	71 53	0	数字 Core 地
DBB_VDDIO	6 52	1.8/3.3	数字 IO 电源

# 3.4.11 GPIO 管脚

名称	位置	类型	频率 (MHz)	驱动 (mA)	电平(V)	描述
DBB_GPIO3	5	I/O	<1	1~4 默认 3	1.8/3.3	GPIO 管脚
DBB_GPIO2	7	I/O	<1	1~4 默认 3	1.8/3.3	GPIO 管脚
DBB_GPIO1	11	I/O	<1	1~4 默认 3	1.8/3.3	GPIO 管脚
DBB_GPIO0	51	I/O	<1	1~4 默认 3	1.8/3.3	GPIO 管脚
DBB_GPIO7	57	I/O	<1	1~4 默认 3	1.8/3.3	GPIO 管脚
DBB_GPIO6	58	I/O	<1	1~4 默认 3	1.8/3.3	GPIO 管脚
DBB_GPIO5	59	I/O	<1	1~4 默认 3	1.8/3.3	GPIO 管脚

# 3.4.12 NC 管脚

名称	位置	描述
NC	40	NC 管脚

# **4** 性能

# 4.1 概述

Hi5621 支持 2G 和 5G 双频段。其中, 2G 射频支持内置 Switch, 同时支持外置 FEM/PA; 5G 射频不支持内置 Switch, 必须外部连接 Switch 或者 FEM。

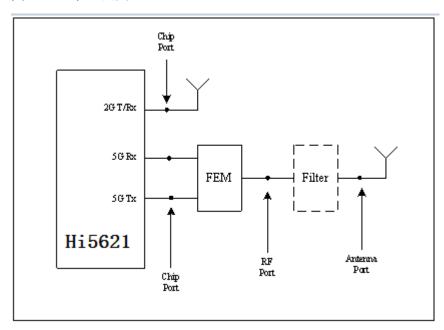
本章节介绍 Hi5621 的接收及发送性能。

#### □ 说明

性能数据测试条件如下:

- 2G 为 Chip Port 点数据; 5G ePA/eLNA 为 RF Port 点数据。
- 选用芯片为 TT corner 芯片。
- 环境温度为25℃。
- 外部供电电压分别为 3.3V、1.1V。

#### 图4-1 Port 位置定义



# 4.2 2G 性能

### 4.2.1 2G 接收性能

### 4.2.1.1 2G SISO 接收灵敏度

表4-1 2G SISO 接收灵敏度

Parameter	Condition	Typical (dbm)
11b (8% PER for 1000 octet PSDU)	1Mbps	-99.0
(8% 1 EK 101 1000 OCCC 1 3DC)	2Mbps	-95.5
	5.5Mbps	-94.0
	11Mbps	-90.5
11g (10% PER for 1000 octet PSDU)	6Mbps	-95.0
(10% LEK for 1000 octet LSDC)	9Mbps	-93.5
	12Mbps	-92.5
	18Mbps	-90.0
	24Mbps	-87.0
	36Mbps	-83.5
	48Mbps	-79.5
	54Mbps	-78.0
11n HT-MF, 800ns GI, 20MHz BW	MCS0	-94.5
(10% PER for 4096 octet PSDU):	MCS1	-91.0
non-STBC, no BF, no MRC	MCS2	-89.0
	MCS3	-86.5
	MCS4	-83.0
	MCS5	-79.0
	MCS6	-77.5
	MCS7	-76.0
<b>11n HT-MF, 800ns GI 40MHz BW</b> (10% PER for 4096 octet PSDU):	MCS0	-91.5
non-STBC, no BF, no MRC	MCS1	-88.0
	MCS2	-86.0
	MCS3	-83.5
	MCS4	-80.0

Parameter	Condition	Typical (dbm)
	MCS5	-79.0
	MCS6	-77.5
	MCS7	-76.0
<b>11n HT-GF, 800ns GI, 20MHz BW</b> (10% PER for 4096 octet PSDU):	MCS0	-94.5
non-STBC, no BF, no MRC	MCS1	-91.0
	MCS2	-89.0
	MCS3	-86.5
	MCS4	-83.0
	MCS5	-79.0
	MCS6	-77.5
	MCS7	-76.0
<b>11n HT-GF, 800ns GI 40MHz BW</b> (10% PER for 4096 octet PSDU):	MCS0	-91.5
non-STBC, no BF, no MRC	MCS1	-88.0
	MCS2	-86.0
	MCS3	-83.5
	MCS4	-80.0
	MCS5	-76.0
	MCS6	-74.5
	MCS7	-73.0

### 4.2.1.2 2G MIMO 接收灵敏度

表4-2 2G MIMO 接收灵敏度

Parameter	Condition	Typical (dbm)
MIMO 11n HT-MF,	MCS8	-94.5
800ns GI, 20MHz BW (10% PER for 4096 octet PSDU): non-STBC, no BF, no MRC, Nss=2	MCS9	-91.5
	MCS10	-88.5
	MCS11	-85.5
	MCS12	-82.5
	MCS13	-77.6

Parameter	Condition	Typical (dbm)	
	MCS14	-76.5	
	MCS15	-74.5	
MIMO 11n HT-MF,	MCS8	-90.5	
800ns GI, 40MHz BW (10% PER for 4096 octet	MCS9	-87.5	
PSDU): non-STBC, no BF, no MRC, Nss=2	MCS10	-85.5	
no Mite, 1485 2	MCS11	-82.0	
	MCS12	-78.5	
	MCS13	-74.5	
	MCS14	-73.0	
	MCS15	-71.5	

# 4.2.2 2G 发送性能

表4-3 2G 发送性能

Parameter	Condition	Typical (dbm)	EVM (db)
11b	1M	23.0	26%
	11M	23.5	26%
11g	6M	22.5	-17
	54m	19.5	-25
11n HT-MF, 800ns GI 20MHz BW	MCS0	20.5	-17
	MCS7	18.5	-27
11n HT-MF, 800ns GI 40MHz BW	MCS0	20.0	-17
	MCS7	17.5	-27

# 4.2.3 2G ACI/NACI 性能

表4-4 2G ACI/NACI 性能

Test Item	Mode	Rate	BW	ACI Freqshift	ACI Spec (db)	Typical (db)
Rx_ACI	11b	1M	20	-30	35	53
Rx_ACI	11b	2M	20	-30	35	49

Test Item	Mode	Rate	BW	ACI Freqshift	ACI Spec (db)	Typical (db)
Rx_ACI	11b	5.5M	20	-25	35	41
Rx_ACI	11b	11M	20	-25	35	38
Rx_ACI	11g	6M	20	-25	16	25
Rx_ACI	11g	9M	20	-25	15	22
Rx_ACI	11g	12M	20	-25	13	22
Rx_ACI	11g	18M	20	-25	11	19
Rx_ACI	11g	24M	20	-25	8	17
Rx_ACI	11g	36M	20	-25	4	13
Rx_ACI	11g	48M	20	-25	0	10
Rx_ACI	11g	54M	20	-25	-1	8
Rx_ACI	HT-MF	MCS0	20	-25	16	23
Rx_ACI	HT-MF	MCS1	20	-25	13	20
Rx_ACI	HT-MF	MCS2	20	-25	11	17
Rx_ACI	HT-MF	MCS3	20	-25	8	15
Rx_ACI	HT-MF	MCS4	20	-25	4	11
Rx_ACI	HT-MF	MCS5	20	-25	0	8
Rx_ACI	HT-MF	MCS6	20	-25	-1	6
Rx_ACI	HT-MF	MCS7	20	-25	-2	4
Rx_ACI	HT-MF	MCS0	40	-40	16	27
Rx_ACI	HT-MF	MCS1	40	-40	13	24
Rx_ACI	HT-MF	MCS2	40	-40	11	21
Rx_ACI	HT-MF	MCS3	40	-40	8	19
Rx_ACI	HT-MF	MCS4	40	-40	4	15
Rx_ACI	HT-MF	MCS5	40	-40	0	12
Rx_ACI	HT-MF	MCS6	40	-40	-1	10
Rx_ACI	HT-MF	MCS7	40	-40	-2	8
Rx_NACI	11g	6M	20	50	32	51
Rx_NACI	11g	9M	20	50	31	50
Rx_NACI	11g	12M	20	50	29	49
Rx_NACI	11g	18M	20	50	27	47

Test Item	Mode	Rate	BW	ACI Freqshift	ACI Spec (db)	Typical (db)
Rx_NACI	11g	24M	20	50	24	44
Rx_NACI	11g	36M	20	50	20	40
Rx_NACI	11g	48M	20	50	16	36
Rx_NACI	11g	54M	20	50	15	34

# 4.2.4 2G 最大接收电平

表4-5 2G Maximum Input Level

Mode	Rate	Maximum Input Level (dbm)
11b	1M/2M	-5
	5.5M/11M	-5
11g	6M~54M	-10
11n	MCS0~MCS7	-10

# 4.2.5 2G Blocking 性能

表4-6 2G Blocking 性能

ITEM	Block level				参数		单位	
	3dB desense	3dB desense						
	Block Mode Modulation Mode Block				最小值	典型值	最大值	
其它频段上	F <sub>LO</sub> /3		GSM	804/824	-	-22.5	-	dBm
的 Blocking 性能	F <sub>LO</sub> /3		LTE 5M	804/826	-	-24	-	dBm
1-7-110	776-794	CDMA	CDMA	794	-	-9	-	dBm
	824-849	GSM	GSM	849	-	-7	-	dBm
	824-849	CDMA	CDMA	849	-	-8	-	dBm
	880-915	E-GSM	GSM	915	-	-5.5	-	dBm
	1710-1785	DCS	GSM	1785	-	-13.5	-	dBm

ITEM	Block level	Block level					参数	
	3dB desense	3dB desense						
	Block Mode		Modulation Mode	Block Freq	最小值	典型值	最大值	
	1710-1785	LTE B3	LTE 5M	1785	-	-17.5	-	dBm
	1850-1910	PCS	GSM	1910	-	-14	-	dBm
	1850-1910	CDMA	CDMA	1910	-	-21.5	-	dBm
	1850-1910	LTE B2	LTE 1.4M	1910	-	-21.5	-	dBm
	2300-2400	LTE B40	LTE 5M	2300	-	-40.5	-	dBm
	2300-2400	LTE B40	LTE 20M	2370	-	-34	-	dBm
	2300-2400	LTE B40	LTE 5M	2377.5	-	-38	-	dBm
	2496-2690	LTE B41/38/7	LTE 5M	2498.5	-	-39	-	dBm
	2496-2690	LTE B41/38/7	LTE 20M	2506	-	-43	-	dBm
	2496-2690	LTE B41/38/7	LTE 5M	2570	-	-30	-	dBm
	2496-2690	LTE B41/38/7	LTE 5M	2650	-	-27.5	-	dBm
	2496-2690	LTE B41/38/7	LTE 5M	2687.5	-	-29	-	dBm
	3400-3600	LTE B42	LTE 5M	3402.5	-	-14.5	-	dBm
	3600-3800	LTE B43	LTE 5M	3602.5	-	-10.5	-	dBm

#### 🔲 说明

所有测试数据为芯片口测试数据,未添加任何外部 Filter,有加陷波器。

### 4.2.6 2G RF 口最大承受功率

表4-7 2G Maximum Input Level

Mode	Rate	Maximum Input Level (dbm)
11b	1M/2M	10
	5.5M/11M	10

Mode	Rate	Maximum Input Level (dbm)
11g	6M~54M	10
11n	MCS0~MCS7	10

# 4.3 5G 性能

# 4.3.1 5G 接收性能

# 4.3.1.1 5G SISO 接收灵敏度(eLNA)

表4-8 5G SISO 接收灵敏度

Parameter	Condition	Typical (dbm)
11a (10% PER for 1024 octet	6Mbps	-95.0
PSDU)	9Mbps	-93.0
	12Mbps	-92.0
	18Mbps	-89.5
	24Mbps	-87.0
	36Mbps	-83.0
	48Mbps	-79.0
	54Mbps	-77.3
11ac 800ns GI, 20MHz BW	MCS0	-94.0
(10% PER for 4096 octet	MCS1	-91.0
PSDU): non-STBC, no BF, no MRC	MCS2	-89.0
	MCS3	-86.5
	MCS4	-83.0
	MCS5	-79.0
	MCS6	-77.5
	MCS7	-76.0
	MCS8	-71.5
11ac 800ns GI, 40MHz BW	MCS0	-91.0
(10% PER for 4096 octet	MCS1	-88.0

Parameter	Condition	Typical (dbm)
PSDU): non-STBC, no BF, no MRC	MCS2	-86.0
no mic	MCS3	-83.0
	MCS4	-80.0
	MCS5	-75.4
	MCS6	-74.5
	MCS7	-73.0
	MCS8	-68.5
	MCS9	-66.5
11ac 800ns GI, 80MHz BW	MCS0	-88.0
(10% PER for 4096 octet	MCS1	-85.0
PSDU): non-STBC, no BF, no MRC	MCS2	-83.0
	MCS3	-80.0
	MCS4	-76.5
	MCS5	-72.5
	MCS6	-71.0
	MCS7	-69.5
	MCS8	-65.0
	MCS9	-63.5

# 4.3.1.2 5G MIMO 接收灵敏度(eLNA)

表4-9 5G MIMO 接收灵敏度(eLNA)

Parameter	Condition	Typical (dbm)
MIMO 11ac 800ns GI, 20MHz BW	MCS0	-94.5
	MCS1	-91.2
(10% PER for 4096 octet PSDU): non-STBC, no BF, no MRC, Nss=2	MCS2	-89.0
	MCS3	-85.5
	MCS4	-82.5
	MCS5	-77.5
	MCS6	-76.0

Parameter	Condition	Typical (dbm)
	MCS7	-75.0
	MCS8	-70.0
MIMO 11ac 800ns GI, 40MHz BW	MCS0	-91.5
	MCS1	-88.5
(10% PER for 4096 octet PSDU): non-STBC, no BF,	MCS2	-86.0
no MRC, Nss=2	MCS3	-82.5
	MCS4	-79.5
	MCS5	-74.5
	MCS6	-73.5
	MCS7	-72.0
	MCS8	-67.0
	MCS9	-65.0
MIMO 11ac 800ns GI,	MCS0	-88.0
80MHz BW	MCS1	-85.0
(10% PER for 4096 octet PSDU): non-STBC, no BF,	MCS2	-82.5
no MRC, Nss=2	MCS3	-79.0
	MCS4	-75.5
	MCS5	-71.5
	MCS6	-70.0
	MCS7	-68.5
	MCS8	-63.5
	MCS9	-61.0

# 4.3.2 5G 发送性能

# 4.3.2.1 5G 发送性能(ePA)

表4-10 5G 发送性能(ePA)

Parameter	Condition	Typical (dbm)	EVM (db)
11a	6M	22.5	-17
	54M	19.5	-25

Parameter	Condition	Typical (dbm)	EVM (db)
5G 11ac Nss=1	MCS0	22.5	-17
(20MHz)	MCS8	18.5	-30
5G 11ac Nss=1	MCS0	22	-17
(40MHz)	MCS9	17	-32
5G 11ac Nss=1	MCS0	21.5	-17
(80MHz)	MCS9	17	-32

## 4.3.3 5G ACI/NACI 性能

#### 表4-11 ACI/NACI 性能

Test Item	Mode	Rate	BW	ACI Freqshift	ACI Spec (db)	Typical (db)
Rx_ACI	11a	6M	20	20	16	24
Rx_ACI	11a	9M	20	20	15	21
Rx_ACI	11a	12M	20	20	13	21
Rx_ACI	11a	18M	20	20	11	18
Rx_ACI	11a	24M	20	20	8	15.5
Rx_ACI	11a	36M	20	20	4	11.5
Rx_ACI	11a	48M	20	20	0	8.5
Rx_ACI	11a	54M	20	20	-1	6.5
Rx_ACI	HT-MF	MCS0	20	20	16	22
Rx_ACI	HT-MF	MCS1	20	20	13	19.5
Rx_ACI	HT-MF	MCS2	20	20	11	16.5
Rx_ACI	HT-MF	MCS3	20	20	8	14.5
Rx_ACI	HT-MF	MCS4	20	20	4	10.5
Rx_ACI	HT-MF	MCS5	20	20	0	7
Rx_ACI	HT-MF	MCS6	20	20	-1	5.5
Rx_ACI	HT-MF	MCS7	20	20	-2	3.5
Rx_ACI	HT-MF	MCS0	40	40	16	26.5
Rx_ACI	HT-MF	MCS1	40	40	13	23.5

Test Item	Mode	Rate	BW	ACI Freqshift	ACI Spec (db)	Typical (db)
Rx_ACI	HT-MF	MCS2	40	40	11	20.5
Rx_ACI	HT-MF	MCS3	40	40	8	19
Rx_ACI	HT-MF	MCS4	40	40	4	15
Rx_ACI	HT-MF	MCS5	40	40	0	11.5
Rx_ACI	HT-MF	MCS6	40	40	-1	9.5
Rx_ACI	HT-MF	MCS7	40	40	-2	8
Rx_ACI	11ac	MCS0	20	20	16	22.5
Rx_ACI	11ac	MCS1	20	20	13	19.5
Rx_ACI	11ac	MCS2	20	20	11	16.5
Rx_ACI	11ac	MCS3	20	20	8	14
Rx_ACI	11ac	MCS4	20	20	4	10.5
Rx_ACI	11ac	MCS5	20	20	0	7
Rx_ACI	11ac	MCS6	20	20	-1	5.5
Rx_ACI	11ac	MCS7	20	20	-2	3.5
Rx_ACI	11ac	MCS8	20	20	-7	0
Rx_ACI	11ac	MCS0	40	40	16	26.5
Rx_ACI	11ac	MCS1	40	40	13	24
Rx_ACI	11ac	MCS2	40	40	11	21
Rx_ACI	11ac	MCS3	40	40	8	18.5
Rx_ACI	11ac	MCS4	40	40	4	15
Rx_ACI	11ac	MCS5	40	40	0	11.5
Rx_ACI	11ac	MCS6	40	40	-1	10
Rx_ACI	11ac	MCS7	40	40	-2	8
Rx_ACI	11ac	MCS8	40	40	-7	4.5
Rx_ACI	11ac	MCS9	40	40	-9	2
Rx_ACI	11ac	MCS0	80	60	16	23
Rx_ACI	11ac	MCS1	80	60	13	22
Rx_ACI	11ac	MCS2	80	60	11	20
Rx_ACI	11ac	MCS3	80	60	8	16.5

Test Item	Mode	Rate	BW	ACI Freqshift	ACI Spec (db)	Typical (db)
Rx_ACI	11ac	MCS4	80	60	4	11
Rx_ACI	11ac	MCS5	80	60	0	9
Rx_ACI	11ac	MCS6	80	60	-1	8
Rx_ACI	11ac	MCS7	80	60	-2	2
Rx_ACI	11ac	MCS8	80	60	-7	1
Rx_ACI	11ac	MCS9	80	60	-7	1.5
Rx_NACI	11a	6M	20	40	32	45.5
Rx_NACI	11a	9M	20	40	31	45
Rx_NACI	11a	12M	20	40	29	44
Rx_NACI	11a	18M	20	40	27	45.5
Rx_NACI	11a	24M	20	40	24	42.5
Rx_NACI	11a	36M	20	40	20	38.5
Rx_NACI	11a	48M	20	40	16	34.5
Rx_NACI	11a	54M	20	40	15	32.5
Rx_NACI	HT-MF	MCS0	20	40	32	45
Rx_NACI	HT-MF	MCS1	20	40	29	43.5
Rx_NACI	HT-MF	MCS2	20	40	27	41.5
Rx_NACI	HT-MF	MCS3	20	40	24	39.5
Rx_NACI	HT-MF	MCS4	20	40	20	38
Rx_NACI	HT-MF	MCS5	20	40	16	34
Rx_NACI	HT-MF	MCS6	20	40	15	32.5
Rx_NACI	HT-MF	MCS7	20	40	14	31
Rx_NACI	HT-MF	MCS0	40	80	32	45.5
Rx_NACI	HT-MF	MCS1	40	80	29	42.5
Rx_NACI	HT-MF	MCS2	40	80	27	40
Rx_NACI	HT-MF	MCS3	40	80	24	37
Rx_NACI	HT-MF	MCS4	40	80	20	33
Rx_NACI	HT-MF	MCS5	40	80	16	28
Rx_NACI	HT-MF	MCS6	40	80	15	26

Test Item	Mode	Rate	BW	ACI Freqshift	ACI Spec (db)	Typical (db)
Rx_NACI	HT-MF	MCS7	40	80	14	24.5
Rx_NACI	11ac	MCS0	20	40	32	44.5
Rx_NACI	11ac	MCS1	20	40	29	43.5
Rx_NACI	11ac	MCS2	20	40	27	42
Rx_NACI	11ac	MCS3	20	40	24	39.5
Rx_NACI	11ac	MCS4	20	40	20	38
Rx_NACI	11ac	MCS5	20	40	16	34
Rx_NACI	11ac	MCS6	20	40	15	32.5
Rx_NACI	11ac	MCS7	20	40	14	30.5
Rx_NACI	11ac	MCS8	20	40	9	25
Rx_NACI	11ac	MCS0	40	80	32	45.5
Rx_NACI	11ac	MCS1	40	80	29	42.5
Rx_NACI	11ac	MCS2	40	80	27	40
Rx_NACI	11ac	MCS3	40	80	24	37
Rx_NACI	11ac	MCS4	40	80	20	33
Rx_NACI	11ac	MCS5	40	80	16	28
Rx_NACI	11ac	MCS6	40	80	15	26
Rx_NACI	11ac	MCS7	40	80	14	24.5
Rx_NACI	11ac	MCS8	40	80	9	23
Rx_NACI	11ac	MCS9	40	80	7	22
Rx_NACI	11ac	MCS0	80	100	32	42.5
Rx_NACI	11ac	MCS1	80	100	29	39
Rx_NACI	11ac	MCS2	80	100	27	36.5
Rx_NACI	11ac	MCS3	80	100	24	33.5
Rx_NACI	11ac	MCS4	80	100	20	28.5
Rx_NACI	11ac	MCS5	80	100	16	23
Rx_NACI	11ac	MCS6	80	100	15	23
Rx_NACI	11ac	MCS7	80	100	14	22.5
Rx_NACI	11ac	MCS8	80	100	9	18.5

Test Item	Mode	Rate	BW	ACI Freqshift	ACI Spec (db)	Typical (db)
Rx_NACI	11ac	MCS9	80	100	9	16

### 4.3.4 5G 最大接收电平

表4-12 5G Maximum Input Level

Mode	Rate	Maximum Input Level (dbm)
11a	6M~54M	-10
11n	MCS0~MCS7	-10
11ac	MCS0~MCS9	-10

## 4.3.5 5G Blocking 性能

表4-13 5G Blocking 性能

ITEM	Block level	Block level						单位
	3dB desense							
	Block Mode		Modulation Mode	Block Freq	最小值	典型值	最大值	
其它频段上	F <sub>LO</sub> /3		GSM	804/824	-	-41	-	dBm
的 Blocking 性能	F <sub>LO</sub> /3		LTE 5M	804/826	-	-39	-	dBm
1-1-176	776-794	CDMA	CDMA	794	-	-18	-	dBm
	824-849	GSM	GSM	849	-	-20	-	dBm
	824-849	CDMA	CDMA	849	-	-18	-	dBm
	880-915	E-GSM	GSM	915	-	-19.5	-	dBm
	1710-1785	DCS	GSM	1785	-	-19	-	dBm
	1710-1785	LTE B3	LTE 5M	1785	-	-17	-	dBm
	1850-1910	PCS	GSM	1910	-	-19.5	-	dBm
	1850-1910	CDMA	CDMA	1910	-	-17.5	-	dBm
	1850-1910	LTE B2	LTE 1.4M	1910	-	-17.5	-	dBm

ITEM	Block level				参数			单位
	3dB desense							
	Block Mode		Modulation Mode	Block Freq	最小值	典型值	最大值	
	2300-2400	LTE B40	LTE 5M	2300	-	-26	-	dBm
	2300-2400	LTE B40	LTE 20M	2370	-	-15	-	dBm
	2300-2400	LTE B40	LTE 5M	2377.5	-	-15	-	dBm
	2496-2690	LTE B41/38/7	LTE 5M	2498.5	-	-16	-	dBm
	2496-2690	LTE B41/38/7	LTE 20M	2506	-	-16	-	dBm
	2496-2690	LTE B41/38/7	LTE 5M	2570	-	-18	-	dBm
	2590	LTE B41/38/7	LTE 5M	2590	-	-48	-	dBm
	2496-2690	LTE B41/38/7	LTE 5M	2650	-	-19.5	-	dBm
	2496-2690	LTE B41/38/7	LTE 5M	2687.5	-	-18	-	dBm
	3400-3600	LTE B42	LTE 5M	3402.5	-	-22	-	dBm
	3600-3800	LTE B43	LTE 5M	3602.5	-	-24	-	dBm

#### □ 说明

所有测试数据为芯片口测试数据,未添加任何外部 Filter, 测试数据未经过陷波器。

### 4.3.6 5G RF 口最大承受功率

表4-14 5G Maximum Input Level

Mode	Rate	Maximum Input Level (dbm)
11a	6M~54M	10
11n	MCS0~MCS7	10
11ac	MCS0~MCS9	10

# 5 功耗

## 5.1 概述

本章主要描述 Hi5621 芯片在各种工作模式下的功耗数据。

#### □ 说明

功耗测试条件如下:

- 选用 Hi5621V100 TT corner 芯片,基于 DMB 单板
- 环境温度为 25°C
- 芯片电压输入为 3.3V

## 5.2 2G 功耗

表5-1 2G 功耗

测试条件						
频段	模式	协议	带宽	速率	Tx Power (dBm,@ 芯片口)	3.3V 芯片 电源总功 耗 (mW)
2 GHz	2 GHz RX Listen Rx 11b 20MHz	-  -	-	单流	-	433.9
				双流	-	532.1
		20MHz	1Mbps	-	420.3	
				11Mbps	-	422.4
		11g	20MHz	6Mbps	-	449.7
				54Mbps	-	457.1
		11n	20MHz	MCS0	-	452.1
				MCS7	-	460.4

测试条件						
频段	模式	协议	带宽	速率	Tx Power (dBm,@ 芯片口)	3.3V 芯片 电源总功 耗 (mW)
			40MHz	MCS0	-	468.7
				MCS7	-	486.6
				MCS8(双流)	-	628.5
				MCS15(双流)	-	690.3
	TX	11b	20MHz	1Mbps	20	1286.3
				11Mbps	20	1292.2
		11g	20MHz	6Mbps	20	1283.1
				54Mbps	20	1269.1
		11n	20MHz	MCS0	17	1142.9
				MCS7	17	1109.7
			40MHz	MCS0	17	1156.2
				MCS7	17	1120.6
				MCS8(双流)	20	2397.6
				MCS15(双流)	20	2384.4

## 5.3 5G 功耗(eLNA/ePA)

表5-2 5G 功耗(eLNA/ePA)

测试条件								
频段	模式	协议	带宽	速率	Tx Power (dbm,@ 芯片口)	3.3V 芯片 电源总功 耗 (mW)		
5GHz	RX Listen	-	-	单流	-	492.7		
				双流	-	654.1		
	Rx	11a	20MHz	6Mbps	-	516.5		
				54Mbps	-	524.1		

测试条件							
频段	模式	协议	带宽	速率	Tx Power (dbm,@ 芯片口)	3.3V 芯片 电源总功 耗 (mW)	
		11n	20MHz	MCS0	-	518.8	
				MCS7	-	527.8	
			40MHz	MCS0	-	535.3	
				MCS7	-	553.4	
				MCS8(双流)	-	741.9	
				MCS15(双流)	-	797.8	
		11ac	20MHz	MCS8	-	528.7	
				MCS8(双流)	-	745.4	
			40MHz	MCS9	-	560.2	
			80MHz	MCS9	-	619.6	
	TX	11a	20MHz	6Mbps	15	535.4	
				54Mbps	15	545.2	
		11n	20MHz	MCS0	15	535.4	
				MCS7	15	545.9	
				MCS8(双流)	15	722.1	
				MCS15(双流)	15	748.3	
			40MHz	MCS0	15	544.5	
				MCS7	15	555.7	
				MCS8(双流)	15	744.4	
				MCS15(双流)	15	780.1	
		11ac	20MHz	MCS8	15	556.4	
				MCS8(双流)	15	778.9	
			40MHz	MCS9	15	566.3	
				MCS9(双流)	15	806.6	
			80MHz	MCS9	15	583.7	
				MCS9(双流)	15	841.5	

# 6 时序和参数

## 6.1 PCIE 接口

### 6.1.1 PCIe IOAC 参数表

表6-1 PCIe Serdes IO Transmitter (2.5Gbps)DC 参数表

符号	参数	最小值	典型值	最大值	单位
UI	Unit Interval	399.88	400.00	400.12	ps
V <sub>TX-DIFF-PP</sub>	Differential p-p TX voltage swing	800.00	-	1200.00	mV ppd
V <sub>TX-DIFF-PP-LOW</sub>	Low power differential p-p TX voltage swing	400.00	-	1200.00	Mv ppd
V <sub>TX-DE-RATIO</sub>	TX de-emphasis level ratio	- 3.0	-3.50	- 4.0	dB
T <sub>TX-EYE</sub>	Transmitter Eye including all jitter sources	0.75	-	-	UI
TTX-EYE-MEDIAN-to-MAX-JITTER	Maximum time between the jitter median and max deviation from the median	-	-	0.125	UI
T <sub>TX-RISE-FALL</sub>	Transmitter rise and fall time	0.125	-	-	UI
Z <sub>TX-DIFF-DC</sub>	DC differential TX impedance	80	100	120	Ω
I <sub>TX-SHORT</sub>	Transmitter short-circuit current limit	-	-	90	mA
V <sub>TX-DC-CM</sub>	TX DC common mode voltage	0	-	3.6	V

符号	参数	最小值	典型值	最大值	单位
VTX-CM-DC-ACTIVEIDLE-DELTA	Absolute Delta of DC Common Mode Voltage during L0 and Electrical Idle.	0	-	100.00	mV
V <sub>TX-CM-DC-LINEDELTA</sub>	Absolute Delta of DC Common Mode Voltage between D+ and D-	0	-	25.00	mV
V <sub>TX-IDLE-DIFF-AC-p</sub>	Electrical Idle Differential Peak Output Voltage	0	-	20.00	mV
Vtx-rcv-detect	The amount of voltage change allowed during Receiver Detection	0	-	600.00	mV
L <sub>TX-SKEW</sub>	Lane-to-Lane Output Skew	0	-	500ps +2 UI	Ps

表6-2 PCIe Serdes IO Receiver(2.5Gbps)AC 参数表

符号	参数	最小值	典型值	最大值	单位
UI	Unit Interval	399.88	400.0	400.12	ps
V <sub>RX-DIFF-PP-CC</sub>	Differential RX peakpeak voltage	175	-	1200	mV
T <sub>RX-EYE</sub>	Receiver eye time opening	0.4	-	-	UI
T <sub>RX</sub> -EYE-MEDIAN-to-MAX-JITTER	MAX time delta between median and deviation from median	-	-	0.3	UI
$Z_{RX ext{-}DC}$	Receiver DC common mode impedance	40	50	60	Ω
Z <sub>RX-DIFF-DC</sub>	DC differential impedance	80	100	120	Ω
V <sub>RX-CM-AC-p</sub>	Rx AC common mode voltage	-	-	150	mV pp
Z <sub>RX-HIGH-IMP-DC</sub>	DC Input CM Input Impedance during Reset or power down	200	-	-	kΩ
V <sub>RX</sub> -IDLE-DETDIFFp-p	Electrical Idle Detect Threshold	65	-	175	mV
L <sub>RX-SKEW</sub>	Lane to Lane skew	-	-	20	Ns

#### 表6-3 PCIe Serdes IO Reference Clock AC 参数表

符号	参数	最小值	典型值	最大值	单位
Freq	Reference Clock Frequency	100	-	100	MHz
FREF_OFFSET	Reference clock cycle to cycle jitter	-300	-	300	ppm
DCREF_CLK	Duty Cycle	40	-	60	%
VCMREF_CLK	Common mode input level	0	-	1.1	V
VDREF_CLK	Differential input swing	0.3	-	-	$V_{PP}$
SWREF_CLK	Input edge rate	0.6	-	-	V/ns
REF_CLK_SKEW	Reference clock skew	-	-	200	Ps

# **A** 缩略语

**Numerics** 

В

BB Baseband 基带

 $\mathbf{C}$ 

CMU Clock Management Unit 时钟管理单元

P

PMU Power Management Unit 电源管理单元

R

RF Radio Frequency 射频

 $\mathbf{S}$ 

**SOC** System On Chip 片上系统

 $\mathbf{W}$ 

WLAN Wireless Local Area Networks 无线局域网络