

*МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
„КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ”
НАВЧАЛЬНО-НАУКОВИЙ КОМПЛЕКС
„ІНСТИТУТ ПРИКЛАДНОГО СИСТЕМНОГО АНАЛІЗУ”*

Лабораторна робота № 4
з курсу «Технології комп’ютерного проектування»
Тема:

*Виконала:
студент III курсу
групи ДА-42
Балан Катерина*

Варіант	Номера логічних Функцій	
	Φ1	Φ2
31	4	12

4. $\Phi1(a, b, c) = (a \vee b \vee c)'$

12. $\Phi2(a, b, c) = a' \& b' \vee c;$

Текст файлу:

```
//-----
//
// Title    : func12
// Design   : mydesign
// Author   : Machine
// Company  : gypnor
//
//-----
//
// File     : func12.v
// Generated : Fri Feb 17 13:19:33 2017
// From     : interface description file
// By       : Itf2Vhdl ver. 1.21
//
//-----
//
// Description :
//
//-----
`timescale 1 ns / 1 ps

//{{ Section below this comment is automatically maintained
// and may be overwritten
//{{module {func12}}
module func12 ( a ,b ,c ,f1 ,f2 );

output f1 ;
wire f1 ;
output f2 ;
wire f2 ;

input a ;
```

```

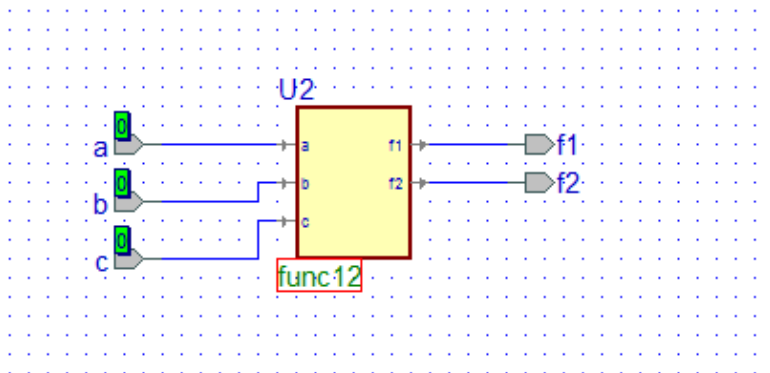
wire a ;
input b ;
wire b ;
input c ;
wire c ;

//}} End of automatically maintained section

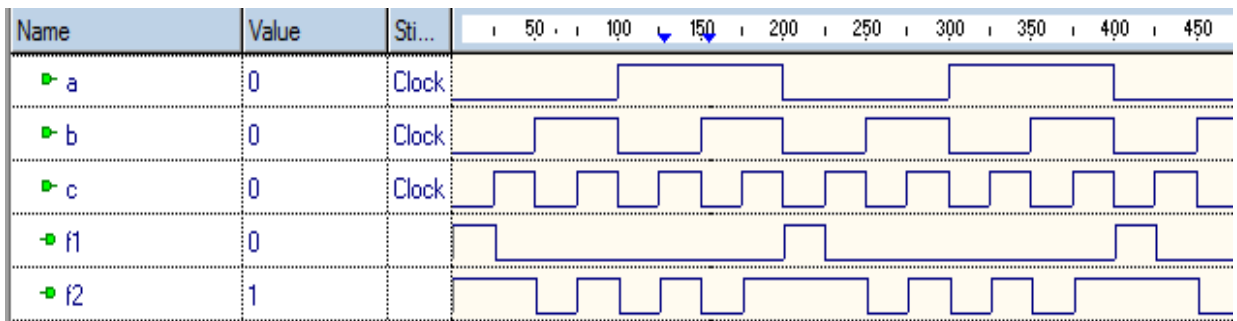
assign #1 f1=!a|b|c;
assign #1 f2=!a&!b|c;

endmodule

```



Результати:



Time	Delta	a	b	c	f1	f2
151.000 ns	0	1	1	0	0	0
175.000 ns	0	1	1	1	0	0
176.000 ns	0	1	1	1	0	1
200.000 ns	0	0	0	0	0	1
201.000 ns	0	0	0	0	1	1
225.000 ns	0	0	0	1	1	1
226.000 ns	0	0	0	1	0	1
250.000 ns	0	0	1	0	0	1
251.000 ns	0	0	1	0	0	0
275.000 ns	0	0	1	1	0	0
276.000 ns	0	0	1	1	0	1
300.000 ns	0	1	0	0	0	1

Таблиця:

a	b	c	F1	F2
0	0	0	1	1
0	0	1	0	1
0	1	0	0	0
0	1	1	0	1
1	0	0	0	0
1	0	1	0	0
1	1	0	0	0
1	1	1	0	1

Висновок: згадали як працювати з ActiveHDL, розібрали схеми по варіантам, розробили схеми, що відповідають нашим функціям, запрограмували наші функції в один файл, позначили входи та виходи і протестували нашу роботу.