

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ «ЛЬВІВСЬКА ПОЛІТЕХНІКА»

ІКНІ

Кафедра ПЗ

ЗВІТ

до лабораторної роботи №4

на тему: «Синтез та моделювання основних типів регістрів та лічильників
в системі Proteus»

з дисципліни: «Архітектура комп'ютера»

Лектор : доцент каф. ПЗ

Крук О.Г

Виконала: ст.гр.ПЗ-23

Кохман О.В.

Прийняв: доцент каф. ПЗ

Крук О.Г

« ____ » _____ 2022 р.

Σ _____ .

Львів – 2022

Тема: Синтез та моделювання основних типів регістрів та лічильників в системі Proteus.

Мета: поглибити знання про будову та функціонування основних типів регістрів та лічильників; синтезувати їх схеми та виконати моделювання в системі програм Proteus; дослідити на основі отриманих часових діаграм їх роботу.

Індивідуальне завдання

Варіант 11:

№	n	$a_1 \dots a_n$	M_a	M_c	f_0 , КГц
11	4	37, 21, 54, 61	10	14	56

Теоретичні відомості

Регістром називається типовий функціональний вузол комп'ютера, призначений для приймання, тимчасового зберігання, перетворення і видавання n-розрядного двійкового слова. Регістр містить регулярний набір однотипових тригерів, в кожному з яких зберігається значення одного двійкового розряду машинного слова.

Найчастіше використовують тригери типів RS, JK і D

Регістри, призначені тільки для приймання (записування), зберігання і передачі інформації, називаються елементарними або фіксаторами. Регістри, в яких зберігання даних поєднується з мікроопераціями зсуву, називаються регістрами зсуву. Елементарні регістри будують на одноступеневих тригерах, а регістри зсуву – на двоступеневих або D-тригерах з динамічним керуванням. Логічна функція регістра позначається буквами RG (register).

Регістри забезпечують зберігання команд, адрес пам'яті, результатів операцій, індексів та ін.

Регістри класифікують за такими ознаками:

- способом керування записуванням – асинхронні та синхронні;
- способом записування і видачі двійкових слів – паралельні, послідовні й універсальні; у паралельних регістрах записування і видача слів

виконується одночасно всіма розрядами, а в послідовних – розряд за розрядом в напрямку від молодших розрядів до старших або навпаки; універсальні регістри забезпечують як паралельний, так і послідовний обмін інформацією;

- числом ліній для представлення значення одного розряду слова (біта інформації) – однофазні й парафазні; при однофазному поданні значення кожного розряду слова передається по одній лінії зв'язку, а при парафазному – по двох лініях (одночасно відображається пряме та інверсне значення розряду);

- числом тактів для записування слова – одно-, дво- і багатотактові;

- складом мікрооперацій, які виконуються: установлювальні, записування, читання, порозрядні логічні й зсуву, а також перетворення послідовного коду в паралельний і навпаки;

- напрямом зсуву – односторонні (лівий або правий зсув) і двосторонні (реверсивні);

- типом тригерів, що використовуються;

- елементною структурою – потенціальні, імпульсні й потенційно-імпульсні.

Зсув – це одночасне просторове переміщення двійкового слова в розрядній сітці із збереженням порядку слідування нулів і одиниць. Регістри, призначені для виконання мікрооперацій зсуву, називаються регістрами зсуву.

Мікрооперації зсуву використовують у процесі виконання команд множення, ділення і нормалізації. Крім того, за допомогою зсуву здійснюється перетворення паралельного коду в послідовний або навпаки (наприклад, при обміні інформацією з магнітними стрічками і дисками).

Зсув слова може виконуватися вправо (у бік молодших розрядів) або вліво (у бік старших розрядів).

Лічильником називається типовий функціональний вузол комп'ютера, призначений для лічби вхідних імпульсів. Лічильник являє собою зв'язаний набір Т-тригерів, які утворюють пам'ять із заданим числом сталих станів.

Лічильник є одним з основних функціональних вузлів комп'ютера, а також різних цифрових керуючих та інформаційно-вимірювальних систем. Основне застосування лічильників:

- утворення послідовності адрес команд програми (лічильник команд або програмний лічильник);
- підрахунок числа циклів при виконанні операцій ділення, множення, зсуву (лічильник циклів);
- одержання сигналів мікрооперацій і синхронізації; аналого-цифрові перетворення і побудова електронних таймерів (годинників реального часу).

Лічильник характеризується модулем і ємкістю лічби. Модуль лічби $K_{лч}$ визначає число станів лічильника.

Лічильники класифікують за такими ознаками:

- способом кодування – позиційні та непозиційні;
- модулем лічби – двійкові, десяткові, з довільним постійним або змінним (програмованим) модулем;
- напрямком лічби – прості (підсумовуючі, віднімальні) і реверсивні;
- способом організації міжрозрядних зв'язків – з послідовним, наскрізним, паралельним і комбінованим переносами (позицією);
- типом використовуваних тригерів – Т, JK, D в лічильному режимі;
- елементним базисом – потенціальні, імпульсні та потенціально-імпульсні.

Протокол роботи

$$F = 56000 \text{ Гц}$$

$$T = 1/f = 1/56000 = 0.0000179 \text{ seconds}$$

$$\tau = T/4 = 0.0000179/4 = 0.00000446 \text{ seconds}$$

37 – 00100101

21 – 00010101

54 – 00110110

61 – 00111101

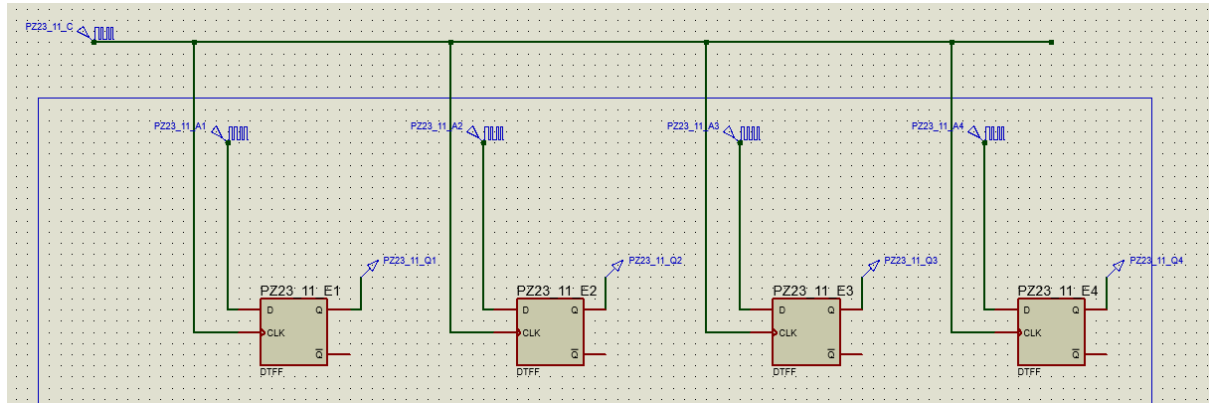


Рис. 1 Схема 4-розрядного паралельного регістра пам'яті на синхронних D-тригерах.

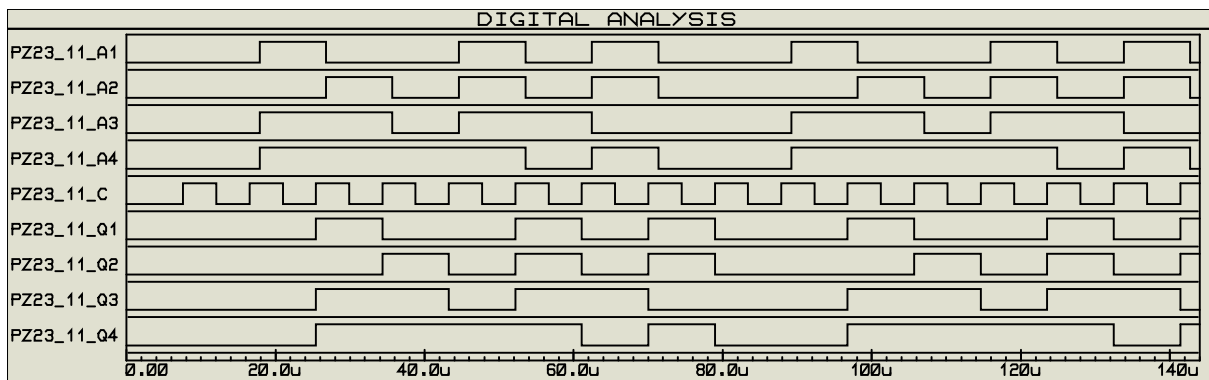


Рис. 2 Графік 4-розрядного паралельного регістра пам'яті на синхронних D-тригерах.

Отже, проаналізувавши отримані часові діаграми, можна зробити висновок, що код числа, що запам'ятовується, подається на інформаційні входи всіх тригерів і записується в регістр з приходом тактового імпульсу. Вихідна інформація змінюється з подачею нового входного слова і приходом наступного імпульсу запису, тому паралельний регістр пам'яті працює відповідно до опису свого функціонування.

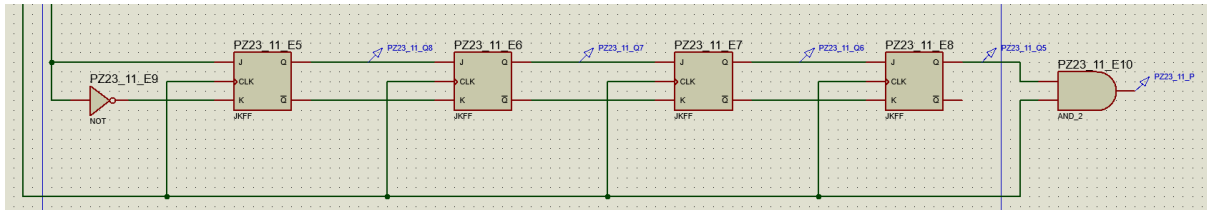


Рис. 3 Схема 4-розрядного регістра зсуву вправо на JK-тригерах.

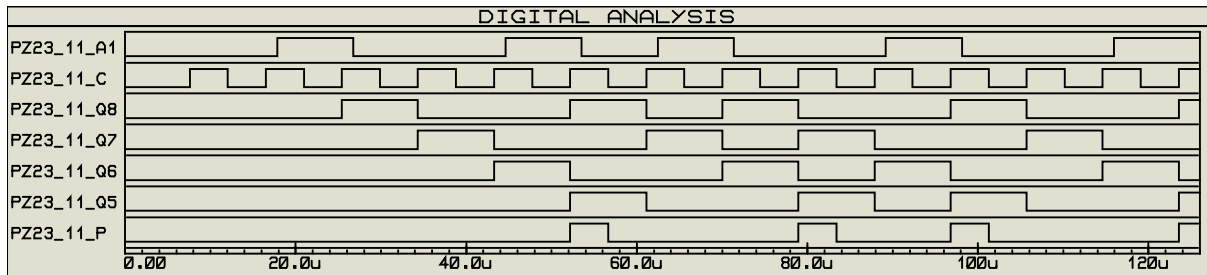


Рис. 4 Графік 4-розрядного регістра зсуву вправо на JK-тригерах.

Отже, проаналізувавши отримані часові діаграми, можна зробити висновок, що в результаті відбувся зсув вхідних сигналів вправо. Кожний тактовий імпульс послідовно зсуває код числа у регістрі на один розряд. На діаграмі видно, що чотирьохрозрядне число 0010 було записане у відповідні розряди регістра (0 – Q8, 0 – Q7, 1 – Q6, 0 – Q5) після приходу четвертого тактового імпульсу, тому паралельний регістр пам'яті працює відповідно до опису свого функціонування. Таким чином здійснюється перетворення послідовного коду в паралельний, яке часто називають послідовним введенням слова в регістр. Крім того, на виході Р цього регістра зсуву після наступних трьох синхроімпульсів формується послідовність імпульсів 0010, тобто відбувається одночасне перетворення паралельного коду, що є на виходах регістра Q10 – Q6, в послідовний код.

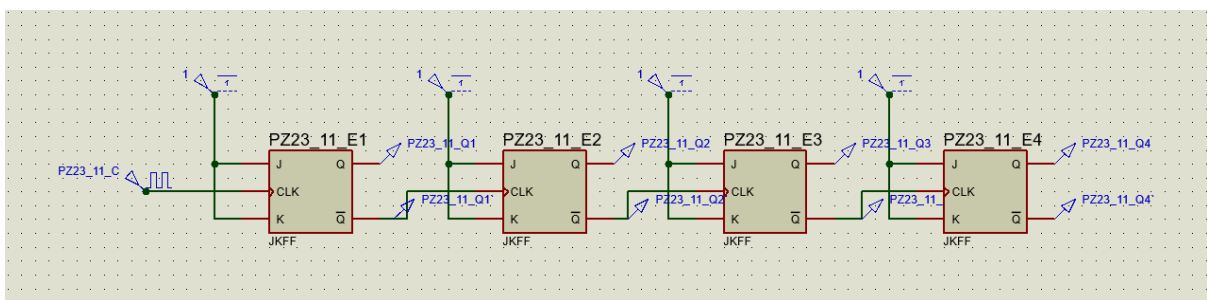


Рис. 5 Схема 4-розрядного асинхронного підсумовуючого лічильника на JK-тригерах з прямим динамічним керуванням.

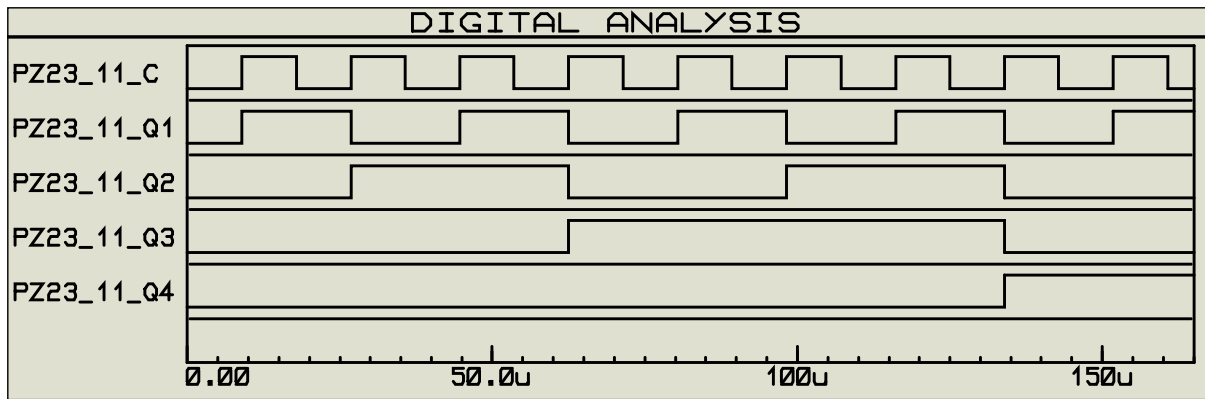


Рис. 6 Часові діаграми на прямих виходах.

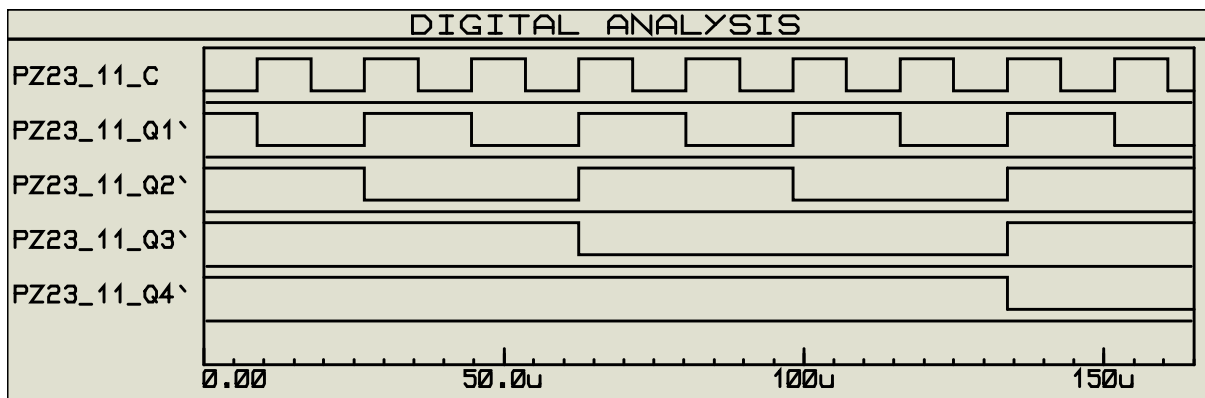


Рис. 7 Часові діаграми на інверсних виходах.

Отже, проаналізувавши отримані часові діаграми, можна зробити висновок, що з кожним імпульсом на вході лічильника код на виходах Q4, Q3, Q2, Q1 інкрементується і значення цього коду дорівнює числу імпульсів, які надійшли на вхід лічильника до моменту першого переповнення. Після надходження 7-го синхроімпульсу двійковий код на виходах Q4, Q3, Q2, Q1 набуває значення 0000, а 8-й синхроімпульс викликає переповнення, в результаті чого сигнали на прямих виходах Q4, Q3, Q2, Q1 набувають значення логічної одиниці і починається новий цикл роботи лічильника.

На часових діаграмах на інверсних виходах можна зазначити, що код змінюється в напрямку зменшення. В початковий момент часу цей код має значення 1111, а з надходженням кожного синхроімпульсу послідовно зменшується на одиницю. При надходженні 7-го синхроімпульсу код набуває значення 1111, а 8-й синхроімпульс встановлює на всіх виходах Q4', Q3', Q2', Q1' значення 0000.

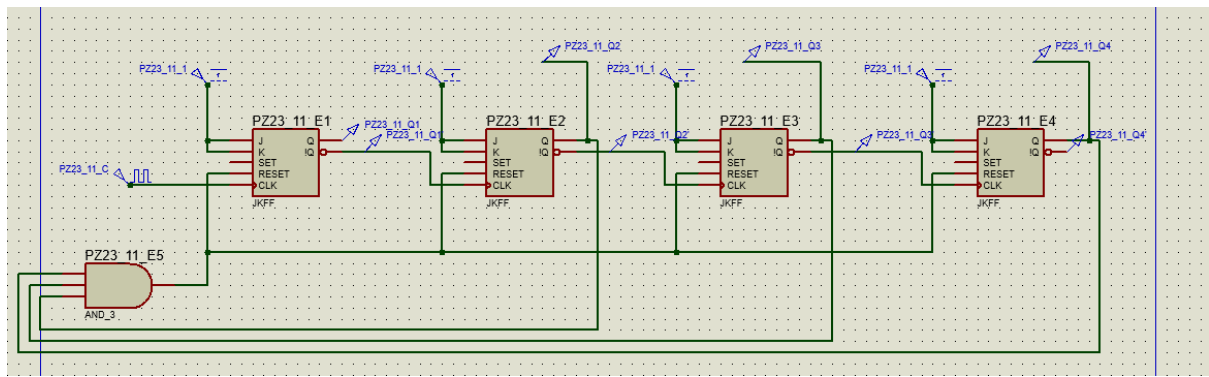


Рис. 8 Схема 4-розрядного асинхронного підсумовуючого лічильника на JK-тригерах із заданим модулем лічби $M_a = 10$.

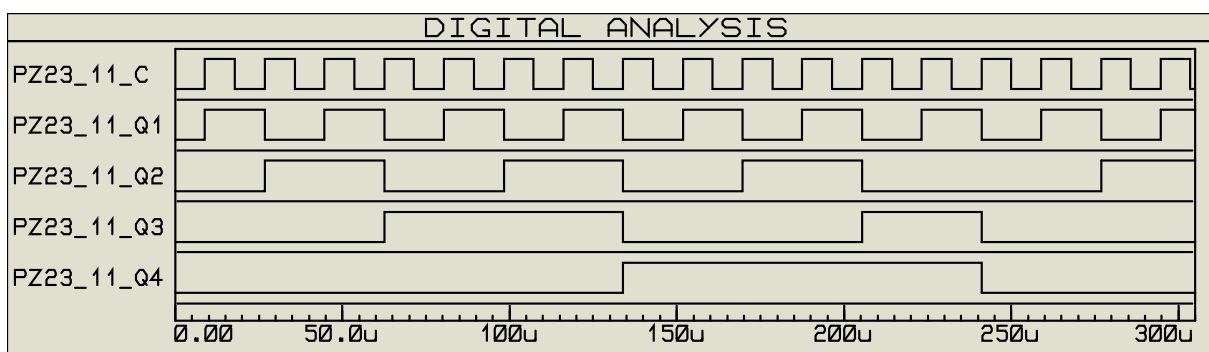


Рис. 9 Графік 4-розрядного асинхронного підсумовуючого лічильника на JK-тригерах із заданим модулем лічби $M_a = 10$.

Якщо лічильник з $M = 2^4 = 16$ мати КЛЧ = $M_a = 10$, то схему асинхронного 4-розрядного лічильника треба доповнити кон'юнктором, який сформує сигнал обнулення $R = Q_2 \cdot Q_3 \cdot Q_4$.

Отже, проаналізувавши отримані часові діаграми, можна зробити висновок, що при надходженні шістнадцятого синхроімпульсу виходи Q_2 , Q_3 , Q_4 переходять в стан логічної одиниці і створюють сигнал обнулення R , що переводить всі тригери в стан логічного нуля і таким чином починає новий цикл роботи лічильника.

З часових діаграм: модуль лічби КЛЧ = 10, місткість лічби $N_{\max} = \text{КЛЧ} - 1 = 10 - 1 = 9$.

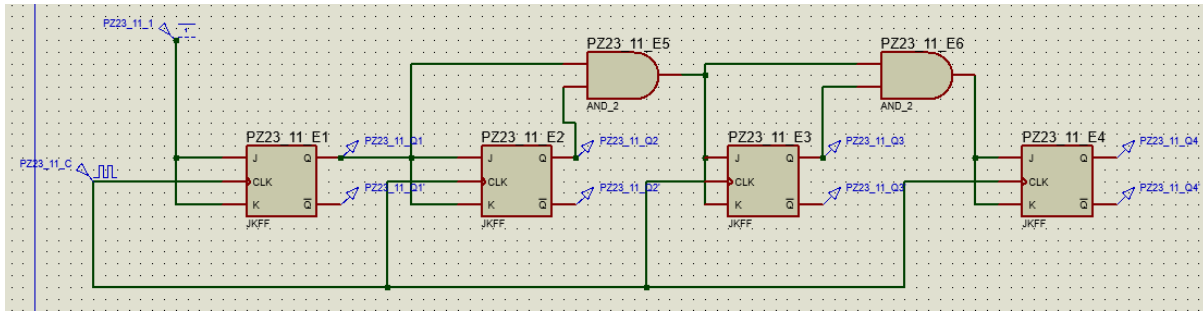


Рис. 10 Схема 4-розрядного синхронного підсумовуючого лічильника на JK-тригерах з прямим динамічним керуванням.

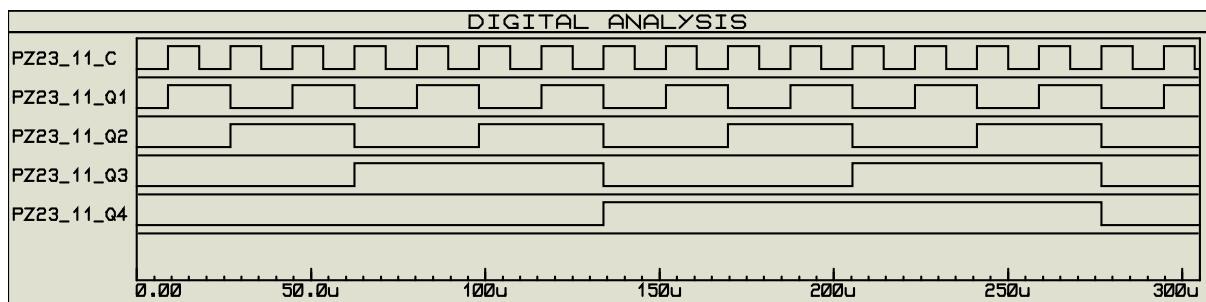


Рис. 11 Часові діаграми на прямих входах.

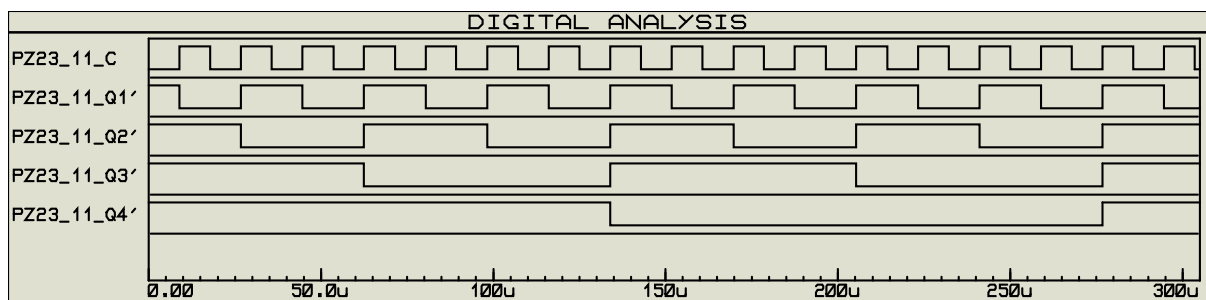


Рис. 12 Часові діаграми на інверсних входах.

Отже, проаналізувавши отримані часові діаграми, можна зробити висновок, що з кожним імпульсом на вході лічильника код на виходах Q4, Q3, Q2, Q1 інкрементується і значення цього коду дорівнює числу імпульсів, які надійшли на вхід лічильника до моменту першого переповнення. Після надходження 15-го синхроімпульсу двійковий код на виходах Q4, Q3, Q2, Q1 набуває свого максимального значення 1111, а 16-й синхроімпульс викликає переповнення, в результаті чого сигнали на прямих виходах Q4, Q3, Q2, Q1 обнуляється і починається новий цикл роботи лічильника.

На часових діаграмах на інверсних входах можна зазначити, що код змінюється в напрямку зменшення. В початковий момент часу цей код має значення 1111, а з надходженням кожного синхроімпульсу послідовно зменшується на одиницю. При надходженні 15-го синхроімпульсу код

набуває значення 0000, а 32-й синхроімпульс встановлює на всіх виходах Q4', Q3', Q2', Q1' значення логічної одиниці.

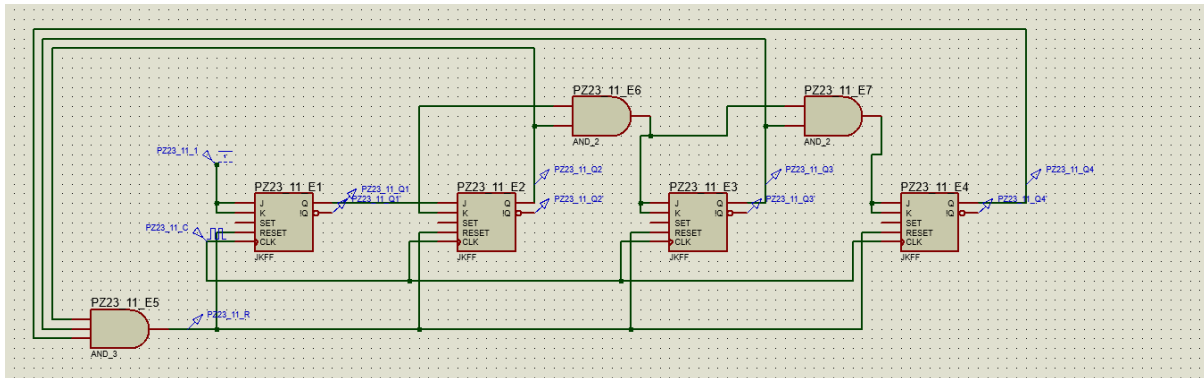


Рис. 13 Схема 4-розрядного синхронного підсумовуючого лічильник на JK-тригерах із заданим модулем лічби $M_c = 14$.

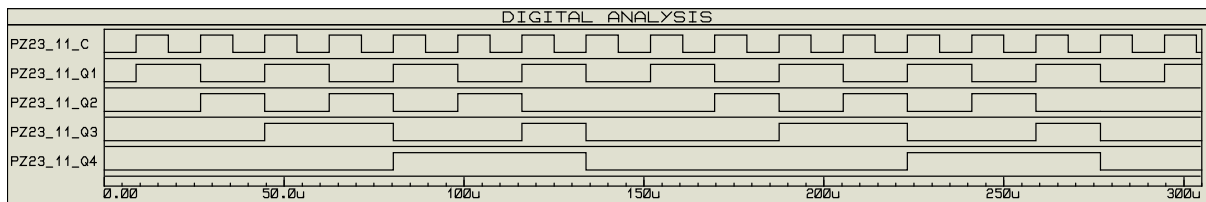


Рис. 14 Графік 4-розрядного синхронного підсумовуючого лічильник на JK-тригерах із заданим модулем лічби $M_c = 14$.

Отже, проаналізувавши отримані часові діаграми, можна зробити висновок, що при надходженні шістнадцятого синхроімпульсу виходи Q4 та Q3 переходять в стан логічної одиниці і створюють сигнал обнулення R, що переводить всі тригери в стан логічного нуля і таким чином починає новий цикл роботи лічильника.

З часових діаграм: модуль лічби КЛЧ = 14, місткість лічби $N_{\max} = \text{КЛЧ} - 1 = 14 - 1 = 13$.

Висновки

На цій лабораторній роботі я ознайомила з основними типами регістрів і лічильників. Також я синхронізувала їхні схеми і змодельовала графіки у Proteus Professional 8.13 та дослідила і проаналізувала графіки, що утворились.