

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ  
НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ "ЛЬВІВСЬКА ПОЛІТЕХНІКА"**

**ІКНІ  
Кафедра ПЗ**

**ЗВІТ**

до лабораторної роботи № 2

**на тему:** “Синтез та моделювання основних типів  
послідовнісних схем в системі Proteus”

**з дисципліни:** *“Архітектура комп'ютера та комп'ютерних мереж”*

**Лектор:**  
доц. каф. ПЗ  
Крук О.Г.

**Виконала:**  
ст. гр. ПЗ-26  
Пелих О. Р.

**Прийняв:**  
доц. каф. ПЗ  
Крук О.Г.

« \_\_\_\_ » \_\_\_\_\_ 2024 р.

**Тема:** Синтез та моделювання основних типів послідовнісних схем в системі Proteus

**Мета:** закріпити практичні навички моделювання логічних схем в середовищі системи програм Proteus; поглибити знання про будову та функціонування основних типів послідовнісних схем: тригерів, регістрів, лічильників; синтезувати їх схеми та виконати моделювання в системі програм Proteus; дослідити на основі отриманих часових діаграм їх роботу.

### Хід роботи

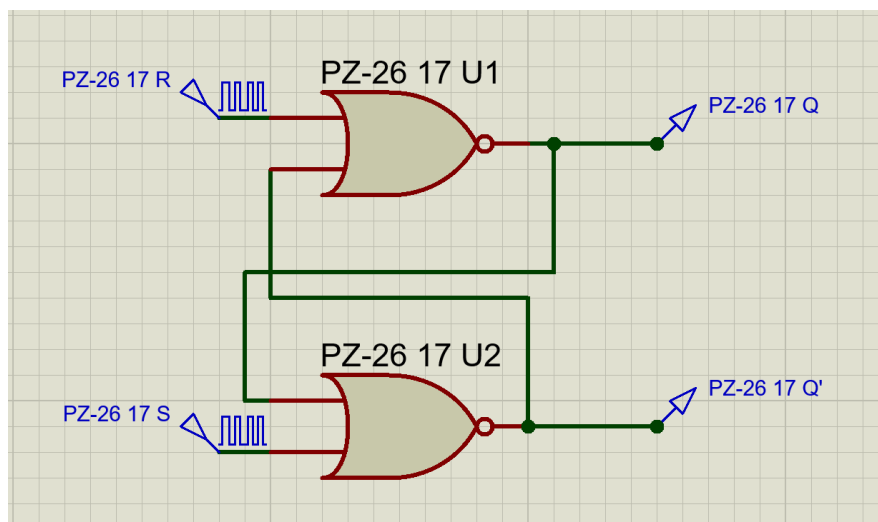
#### Індивідуальне завдання

Варіант 17

ПЗ-26					
№	f <sub>0</sub> , КГц				
17	235				

№	n	a <sub>1</sub> ... a <sub>n</sub>	M <sub>a</sub>	M <sub>c</sub>	f <sub>0</sub> , КГц
17	5	89, 45, 61, 38, 98	26	25	84

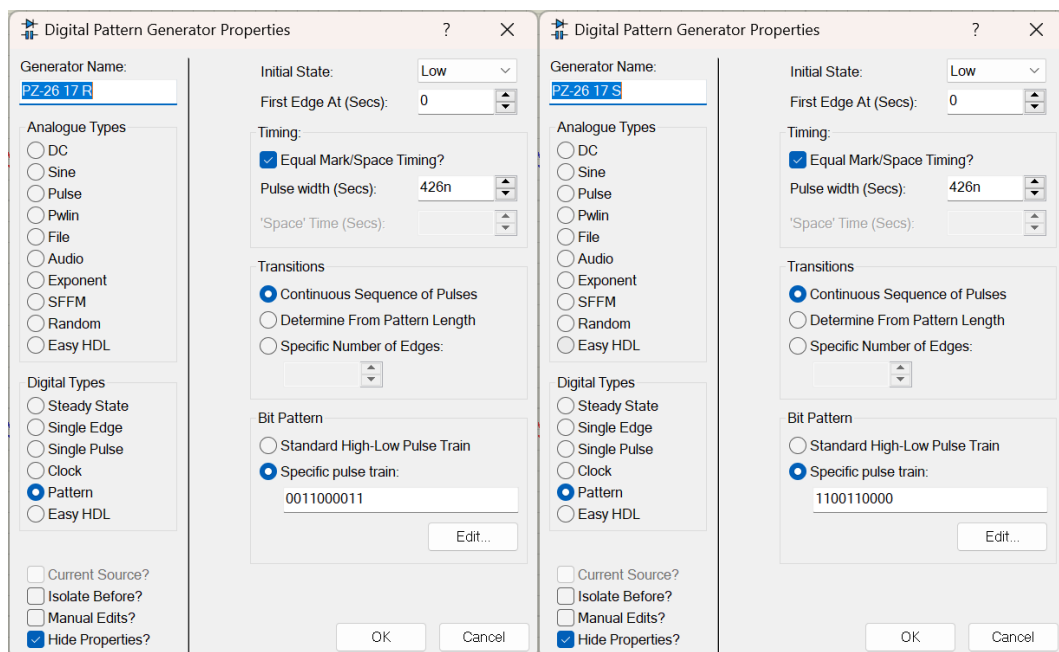
1. Створіть в системі програм Proteus Professional версії не нижче 8.9 новий проєкт з іменем LR\_2a.
2. Введіть в систему програм Proteus схему асинхронного RS-тригера на логічних елементах АБО-НЕ (NOR) (рис. 2.2, а). Елементи АБО-НЕ виберіть з категорії Modelling Primitives. Імена всіх елементів, пробників, генераторів мають починатися з ідентифікатора вашої групи та номера варіанту id, до прикладу, id = PZ27\_13\_ якщо ваша група ПЗ-27 і ваш номер у списку групи 13. Прямий вихід тригера позначіть <id>Q1, а інверсний - <id>Q1' (кутових дужок не ставити!).



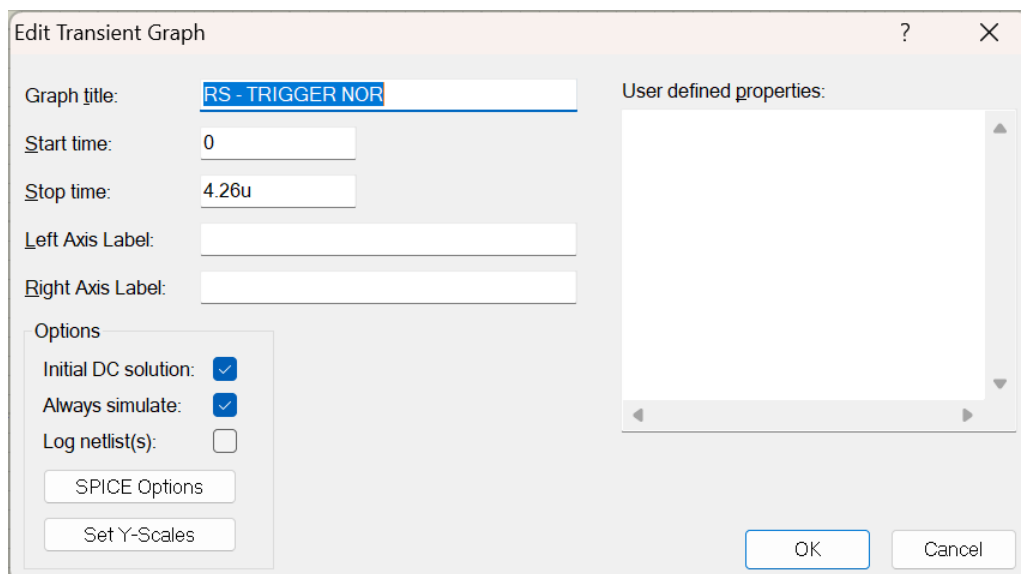
3. Задайте вхідні сигнали <ід>S1 та <ід>R1 за допомогою генераторів DPATTERN таким чином, щоб були комбінації 10, 01 та 00 і не було комбінації 11. Частоту  $f$  виберіть відповідно до номера варіанту з табл. 1, розрахуйте період  $T = 1/f$  і визначіть ширину елементарного імпульса  $\tau = T/10$ . Відкрийте вікно властивостей генератора <ід>S1, в поле Pulse width (Secs) введіть  $\tau$ , а в полі Specific pulse train вкажіть таку послідовність 1100110000 (рис. 2.22). На рис. 2.22 величина  $\tau$  розрахована для частоти 10КГц. Шаблон можна скопіювати з методички і вставити в поле Specific pulse train. Аналогічно для генератора <ід>R1 задайте шаблон елементарних імпульсів 0011000011.

$$T = 1/f = 1/235\,000 = 0,00000426\text{ с}$$

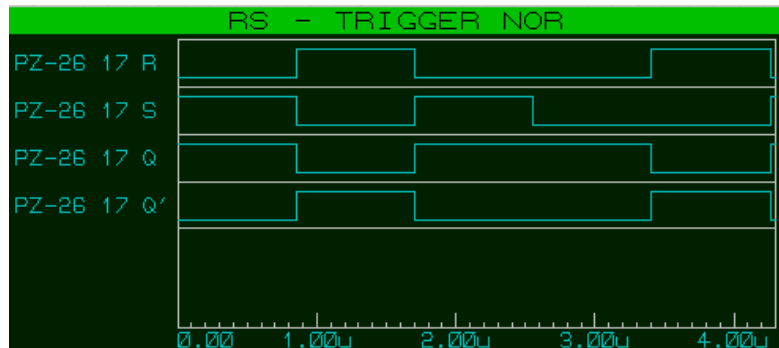
$$\tau = T/10 = 0,00000426 / 10 = 0,000000426\text{ с}$$



4. Задайте побудову цифрового графіка для сигналів <ід>S1, <ід>R1, <ід>Q1, <ід>Q1' на часовому інтервалі 0 – T.



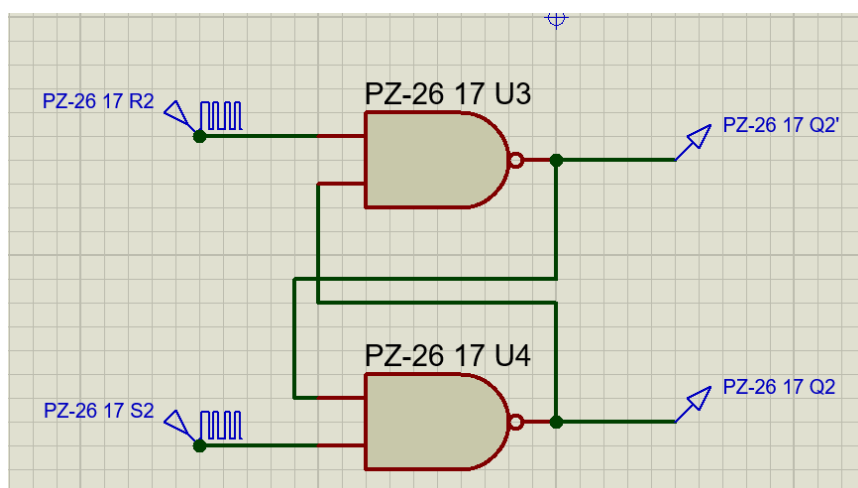
5. Виконайте моделювання тригера. Проаналізуйте отримані часові діаграми, перевірте, чи тригер працює відповідно до своєї таблиці істинності (рис. 2.2, в).

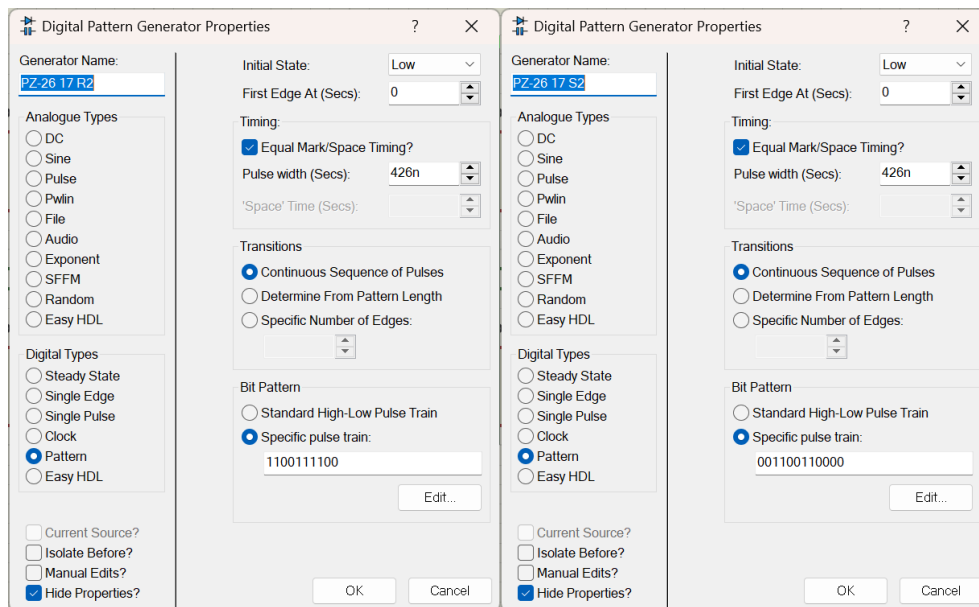


Таблиця істинності

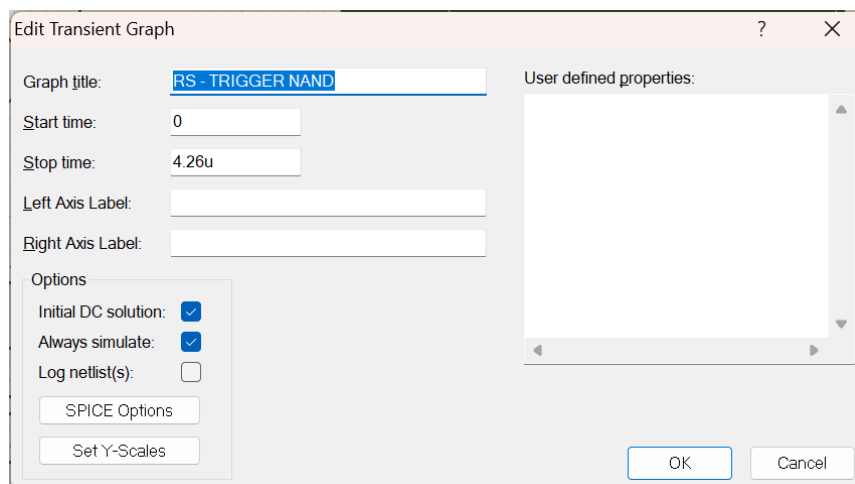
R	S	Q	Q'
0	1	1	0
1	0	0	1
0	1	1	0
0	0	1	0
1	0	0	1

6. Аналогічно введіть (в цій же робочій області) і дослідіть схему асинхронного RS-тригера на логічних елементах І-НЕ (NAND) (рис. 2.5, а). Зверніть увагу на позначення входів тригера! Прямий вихід тригера позначіть <ід>Q2, а інверсний - <ід>Q2'. Задайте входні сигнали <ід>S2 та <ід>R2 за допомогою генераторів DPATTERN таким чином, щоб були комбінації 10, 01 та 11 і не було комбінації 00 (можна посимвольно інвертувати (1 замінити на 0, а 0 замінити на 1) шаблони генераторів сигналів <ід>S1 та <ід>R1 відповідно). Кількість символів в шаблонах імпульсів (10), а також значення величин T і  $\tau$  залишіть без зміни. Не треба ставити на входах інвертори – в цій схемі активними будуть значення 0, а не 1!

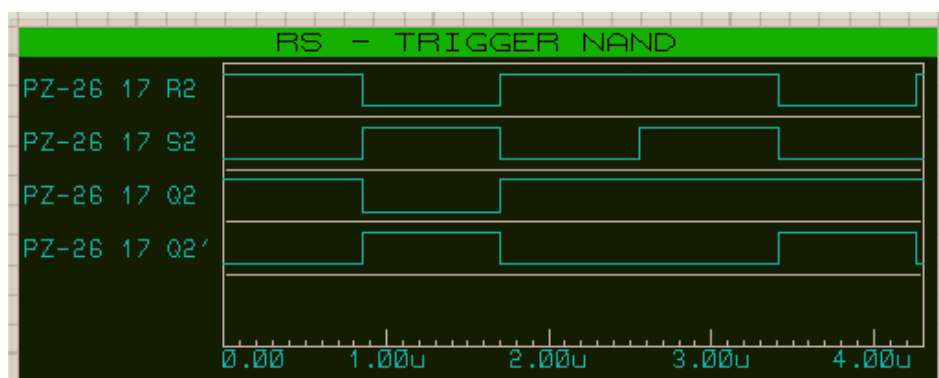




7. Задайте побудову цифрового графіка для сигналів <id>S2, <id>R2, <id>Q2,<id>Q2' на часовому інтервалі 0 – T.



8. Виконайте моделювання тригера. Проаналізуйте отримані часові діаграми, перевірте, чи тригер працює відповідно до своєї таблиці істинності (рис. 2.5, в).



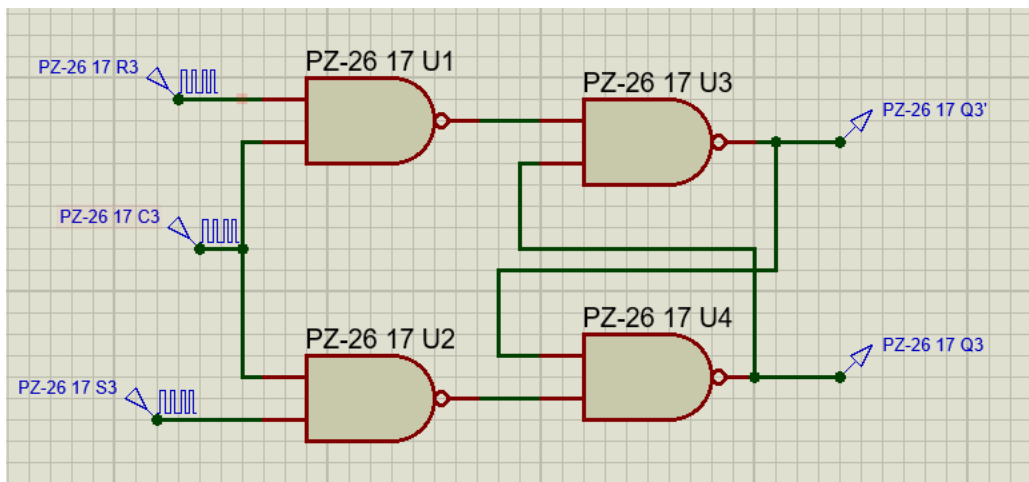
Таблиця істинності

R	S	Q	Q'
1	0	1	0
0	1	0	1
1	0	1	0
1	1	1	0
0	0	1	1

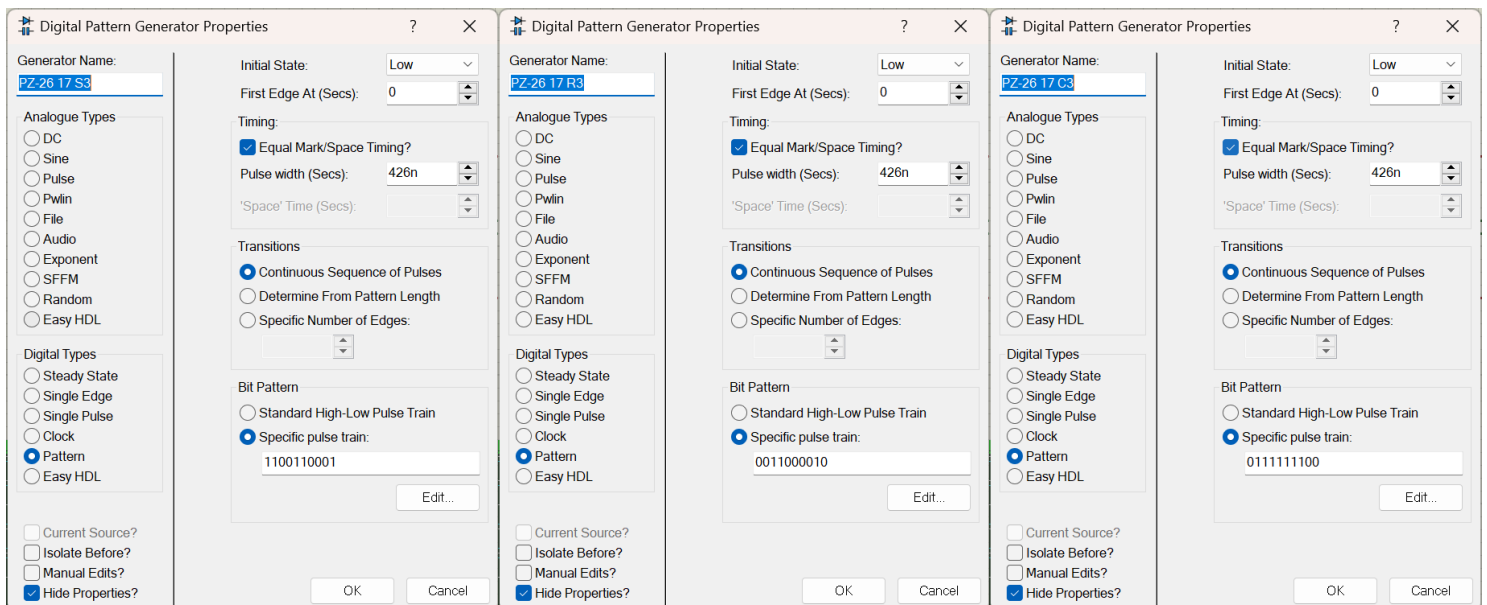
9. Скопіюйте схеми і обидва графіки у звіт. Збережіть проєкт у файл.

10. Створіть новий проєкт з іменем LR\_2b.

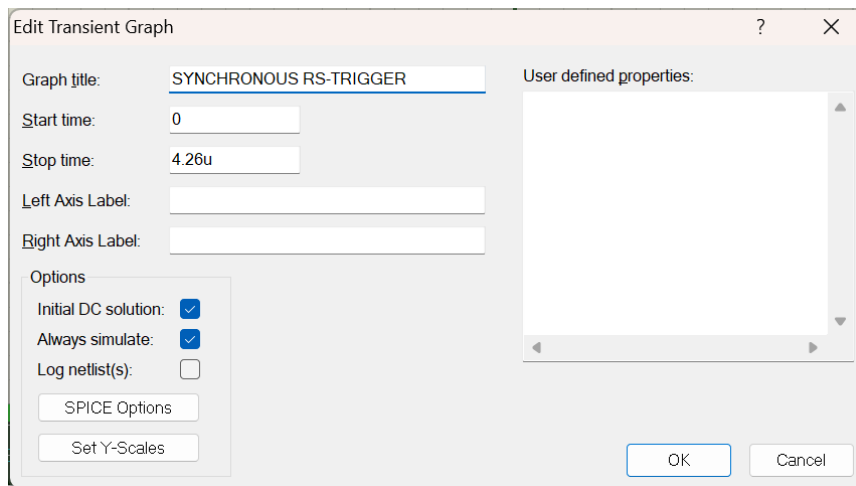
11. Введіть в систему програм Proteus схему синхронного RS-тригера на елементах І-НЕ (рис. 2.7, а). Прямий вихід тригера позначіть <ід>Q3, а інверсний - <ід>Q3'.



12. Подайте на синхронний тригер входні сигнали <ід>S3 з шаблоном 1100110001, <ід>R3 з шаблоном 0011000010 та <ід>C3 з шаблоном 0111111100. Значення величин T і  $\tau$  залиште без зміни.



13. Задайте побудову цифрового графіка для сигналів <ід>S3, <ід>R3, <ід>C3, <ід>Q3, <ід>Q3' на часовому інтервалі 0 – T.



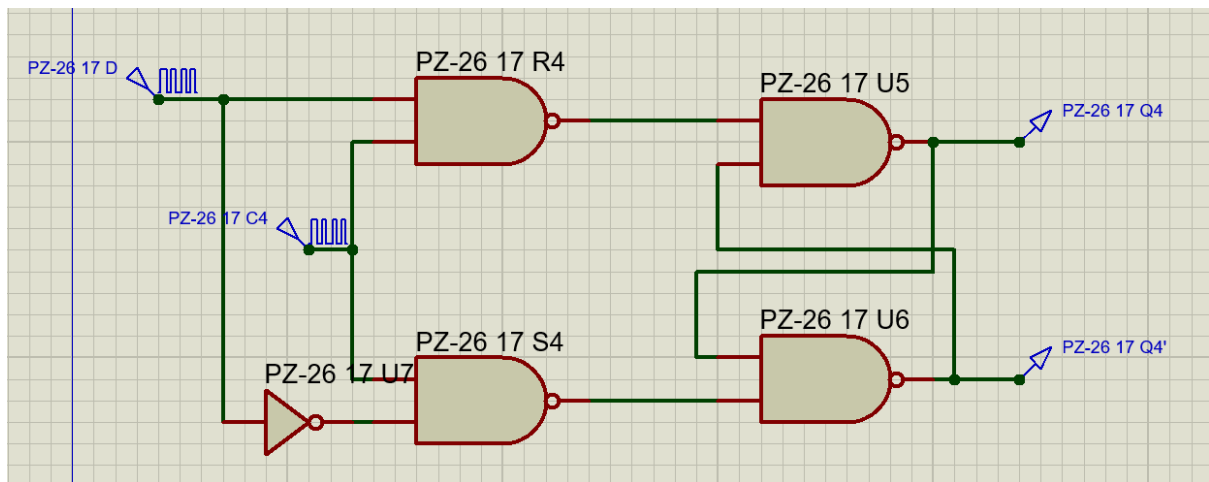
14. Виконайте моделювання тригера. Проаналізуйте отримані часові діаграми, перевірте, чи тригер працює відповідно до своєї таблиці істинності (рис. 2.5, в). Особливу увагу зверніть на інтервали синхронізації, це статична синхронізація або синхронізація за рівнем



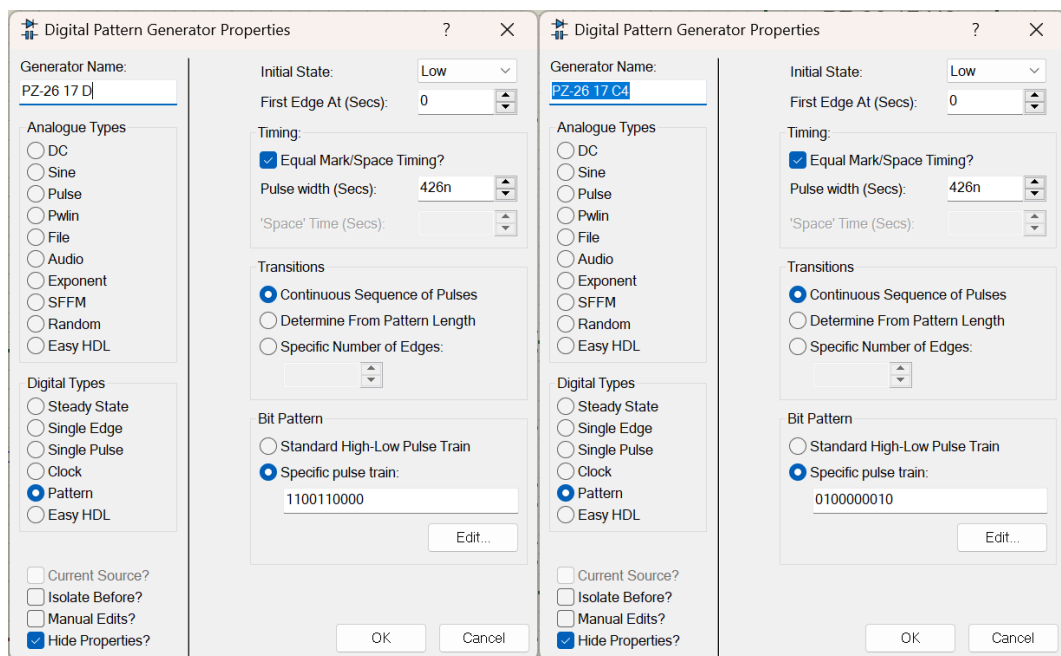
**Таблиця істинності**

R	C	S	Q	Q'
0	0	1	0	0
0	1	1	1	0
1	1	0	0	1
1	1	0	0	1
0	1	1	1	0
0	1	1	1	0
0	1	0	1	0
0	1	0	1	0
1	0	0	1	0
0	0	1	1	0

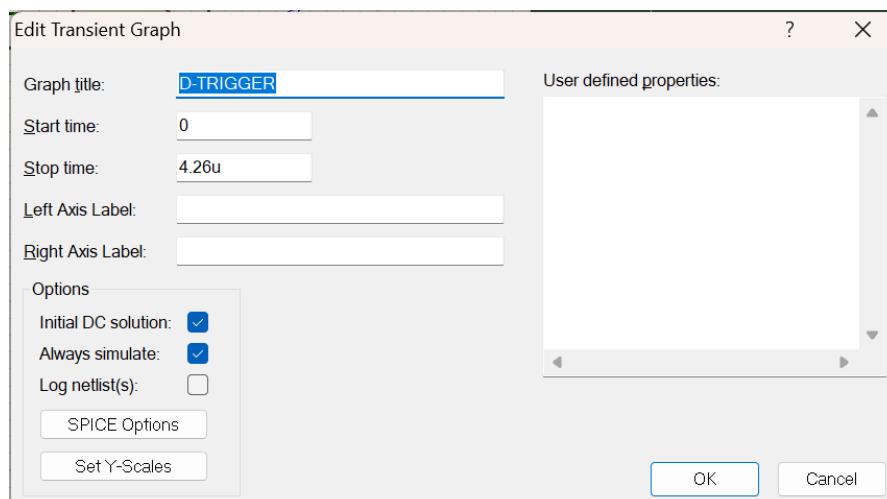
15. Введіть в систему програм Proteus схему синхронного D-тригера на елементах I-HE (рис. 2.9, а). Як RS-тригер використайте синхронний RS-тригер на елементах I-HE. Прямий вихід тригера позначіть <ід>Q4, а інверсний - <ід>Q4'.



16. Подайте на синхронний D-тригер сигнали <id>D4 з шаблоном 1100110000 та <id>C4 з шаблоном 0100000010. Значення величин  $T$  і  $\tau$  залиште без зміни

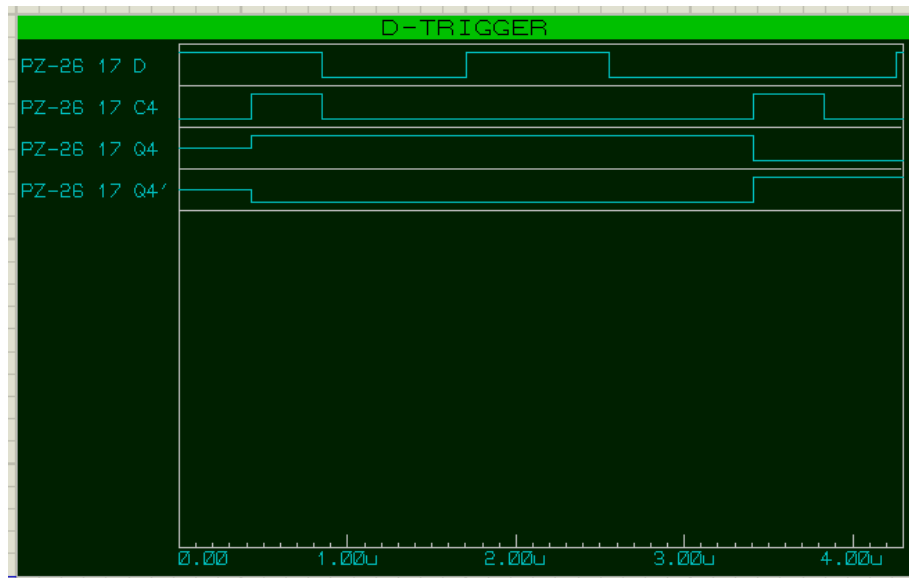


17. Задайте побудову цифрового графіка для сигналів <id>D4, <id>C4, <id>Q4, <id>Q4' на часовому інтервалі  $0 - T$ .

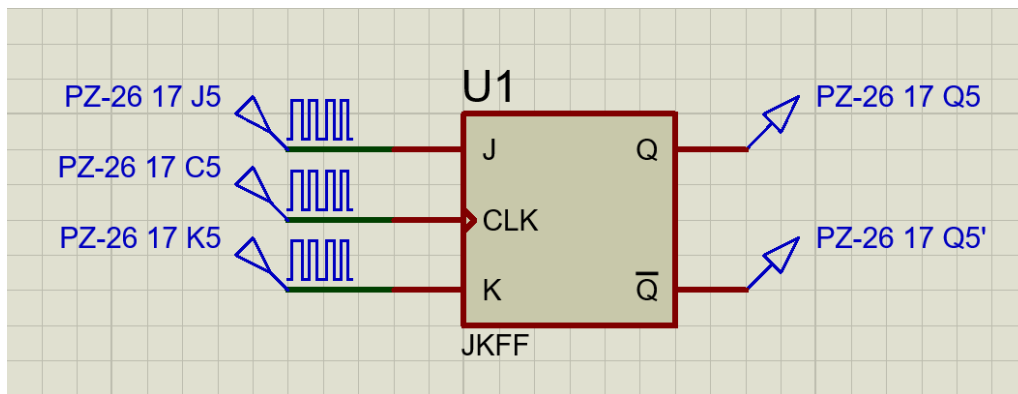




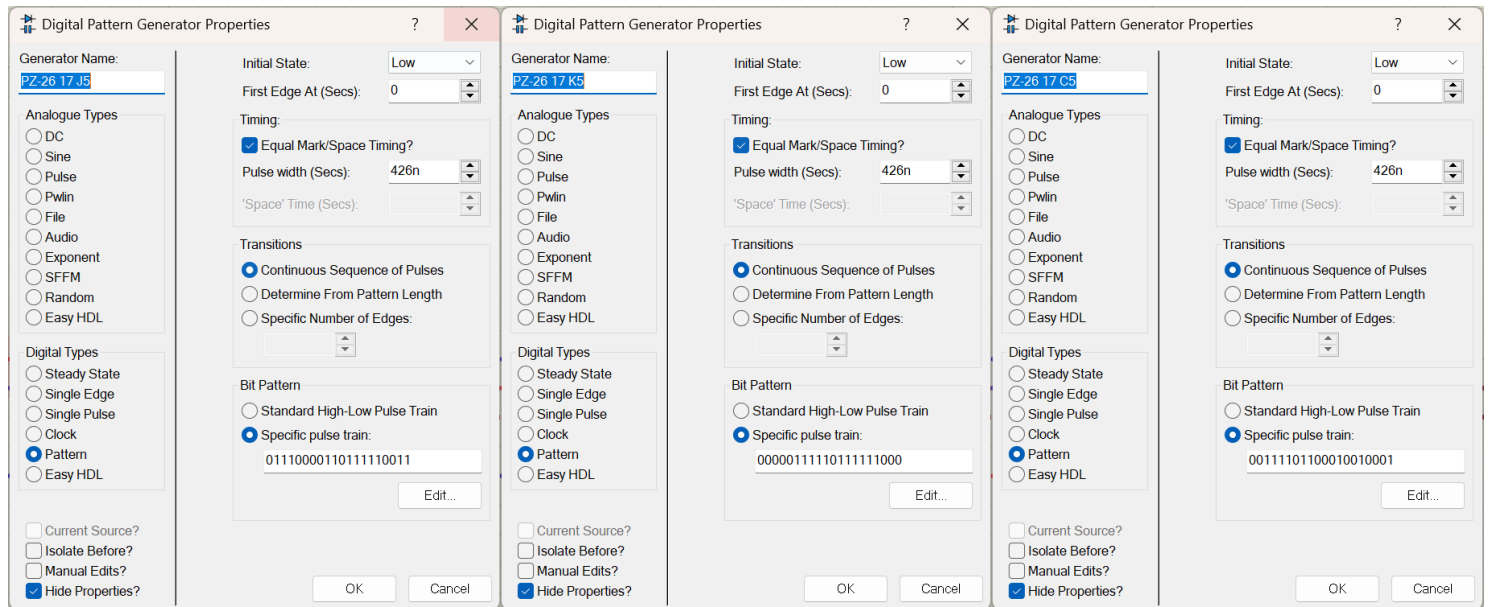
18. Виконайте моделювання тригера. Проаналізуйте отримані часові діаграми, зверніть увагу на інтервали синхронізації, визначіть час затримки D-тригера



19. В новому проекті з іменем LR\_2с в категорії Modelling Primitives виберіть тригер JKFF (з бібліотеки DSIMMDLS) і помістіть його в робочу область з іменем <ід>JK1. Під'єднайте до прямого та інверсного виходів тригера пробники напруги і позначіть їх <ід>Q5 та <ід>Q5' відповідно.

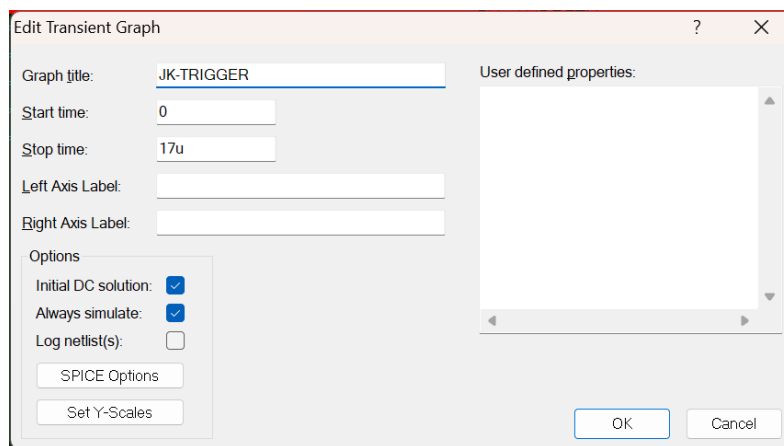


20. Подайте на тригер <ід>JK1 вхідні сигнали <ід>J5 з шаблоном 01110000110111110011, <ід>K5 з шаблоном 00000111110111111000 та <ід>C5 з шаблоном 00111101100010010001. Значення величин T і  $\tau$  залиште без зміни.

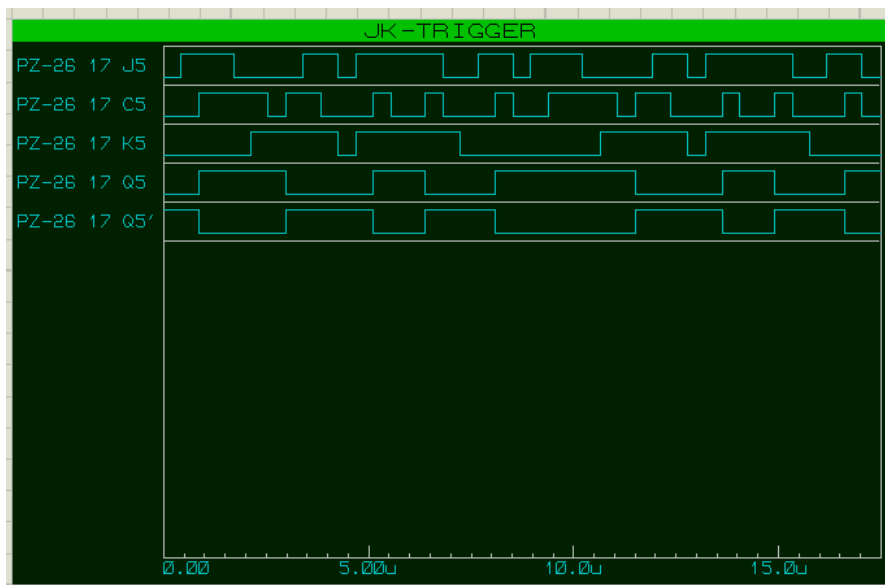


21. Задайте побудову цифрового графіка для сигналів <ід>J5, <ід>K5, <ід>C5, <ід>Q5, <ід>Q5' на часовому інтервалі 0 – 4Т.

$$4T = 0,00000426 * 4 = 0,00001704$$

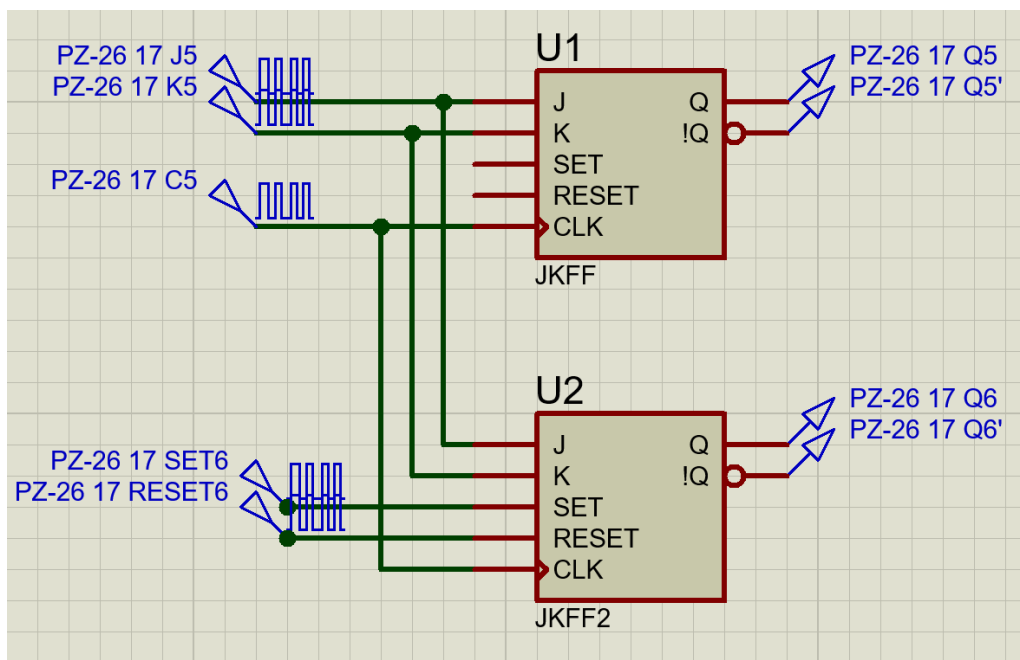


22. Виконайте моделювання тригера. Проаналізуйте отримані часові діаграми, перевірте, чи відповідають значення сигналів тригера таблиці переходів (рис. 2.11, в); зверніть увагу на моменти синхронізації, це синхронізація за фронтом або динамічна.



23. Помістіть в робочу область ще один тригер JKFF (з бібліотеки DSIMMDLS) з іменем <ід>JK2. Під'єднайте до його прямого та інверсного виходів пробники напруги і позначте їх <ід>Q6 та <ід>Q6' відповідно.

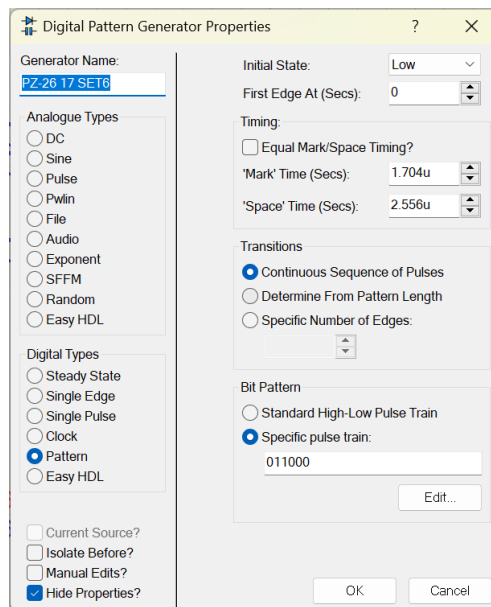
24. Подайте на входи J, K та C тригера <ід>JK2 сигнали від генераторів <ід>J5, <ід>K5 та <ід>C5 відповідно.



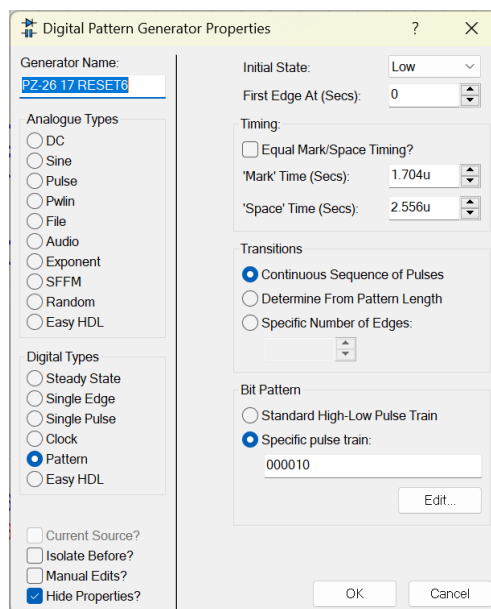
25. Подайте на вхід SET тригера <ід>JK2 сигнал <ід>SET6 з шаблоном 001000 (рис. 2.23). Відкрийте вікно властивостей генератора <ід>SET6, в поле 'Mark' Time (Secs) введіть  $4\tau$ , в поле 'Space' Time (Secs) введіть  $6\tau$ , а в полі Specific pulse train вкажіть таку послідовність 011000 (рис. 2.23) (На рис. 2.23 величина  $\tau$  розрахована для частоти 10КГц).

$$4\tau = 0,000001704 \text{ с}$$

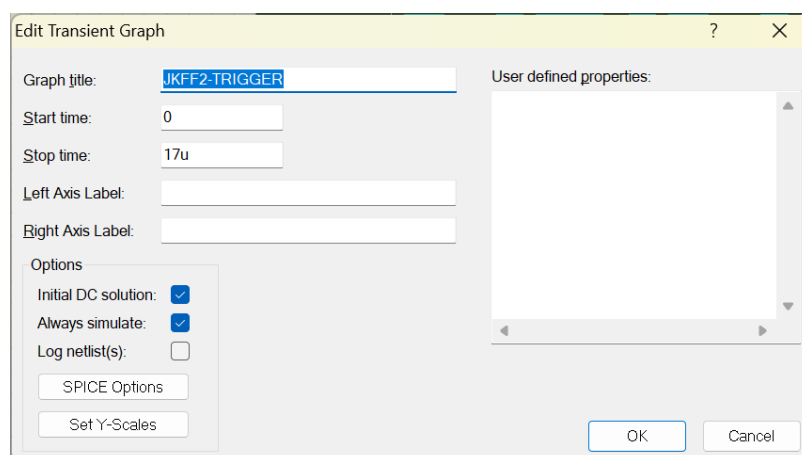
$$6\tau = 0,000002556 \text{ с}$$



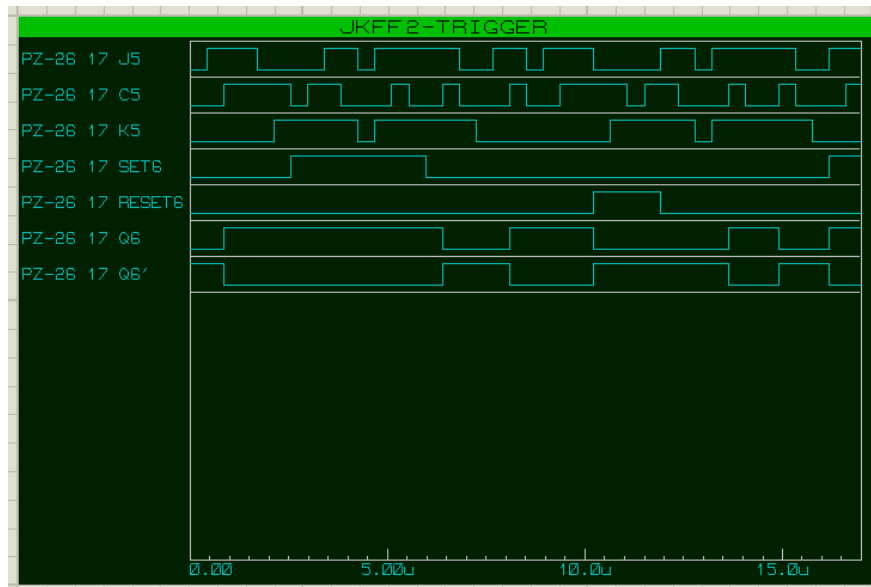
26. Аналогічно подайте на вхід RESET тригера <ід>JK2 сигнал <ід>RESET6 з шаблоном 000010.



27. Задайте побудову цифрового графіка для сигналів <ід>J5, <ід>K5, <ід>C5, <ід>Q6, <ід>Q6' на часовому інтервалі 0 – 4T.

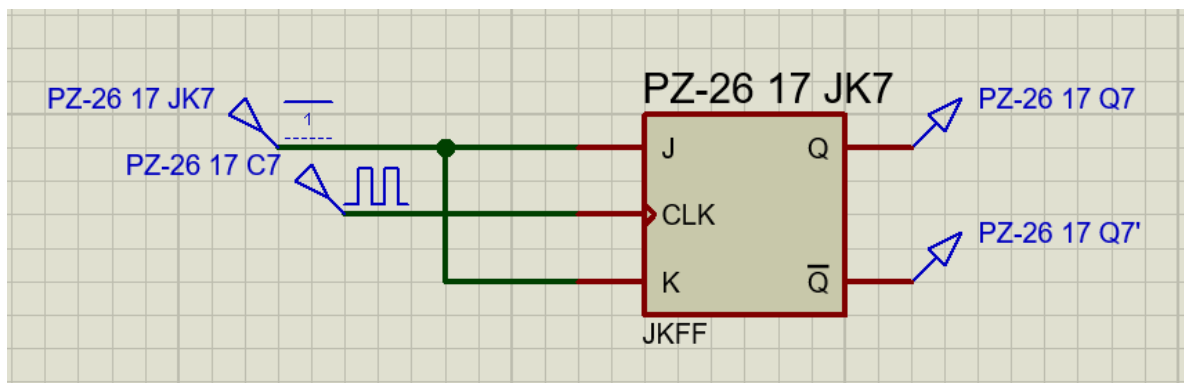


28. Виконайте моделювання тригера. Проаналізуйте отримані часові діаграми. Особливу увагу зверніть на дію сигналів SET та RESET, порівнюючи два останні графіки.

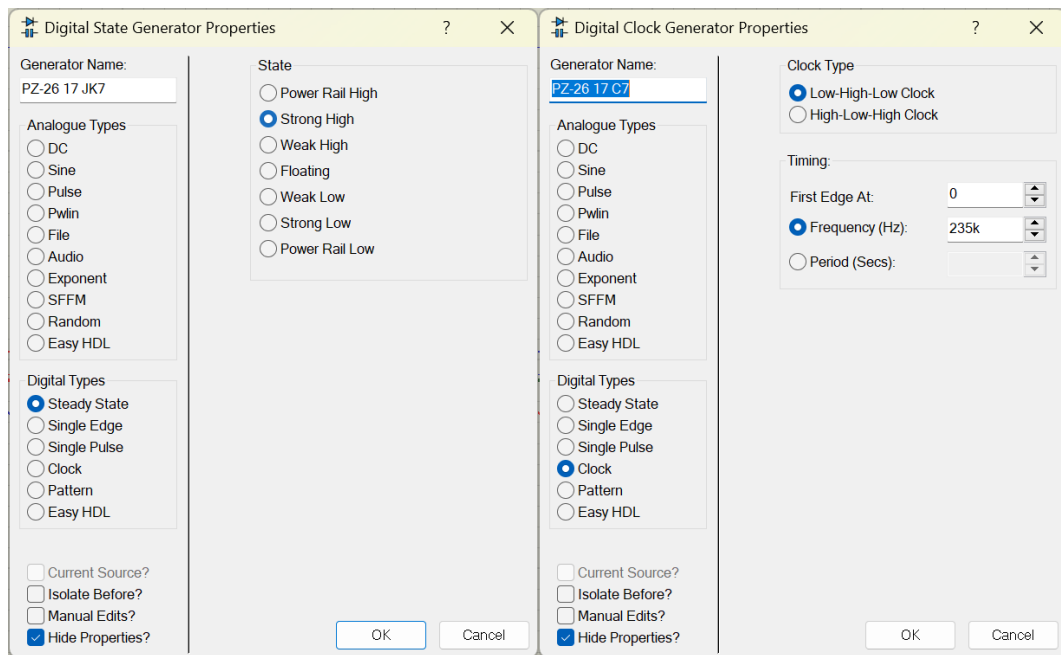


29. Скопіюйте схему і всі графіки у звіт. Збережіть проєкт.

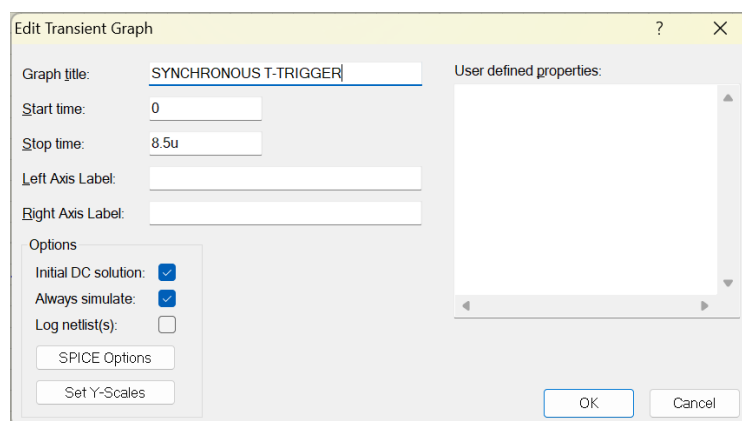
30. Введіть в систему програм Proteus схему синхронного Т-тригера на основі тригера JKFF (з бібліотеки ACTIVE) з іменем <ід>JK3 (рис. 2.13). Під'єднайте до прямого та інверсного виходів тригера <ід>JK3 пробники напруги і позначіть їх <ід>Q7 та <ід>Q7' відповідно



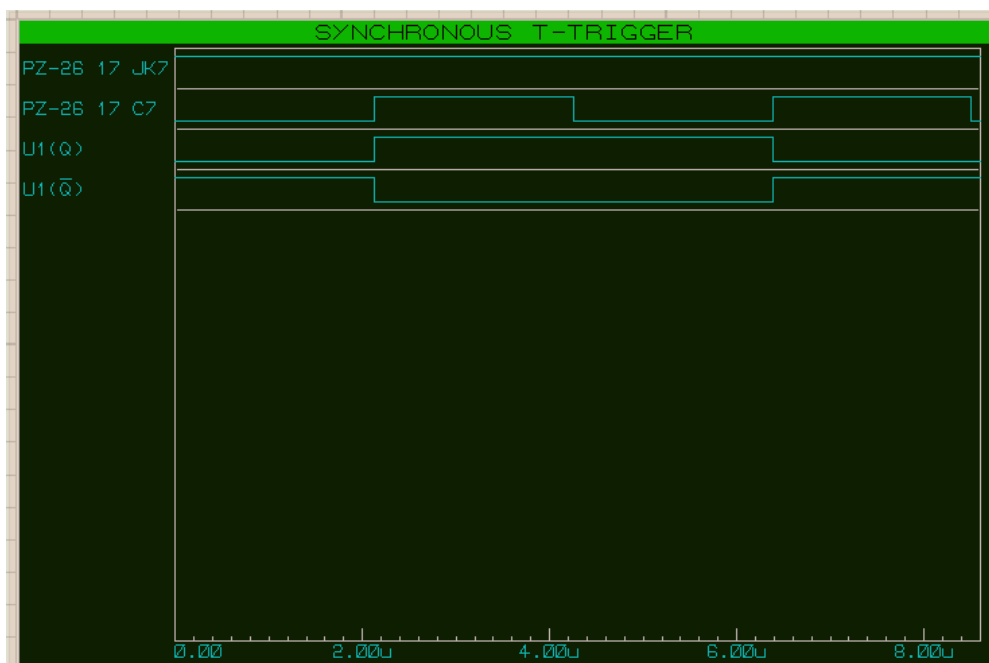
31. Подайте на тригер <ід>JK3 вхідні сигнали <ід>JK7 ("1"- у вікні властивостей цифрового генератора в секції Digital Types вкажіть Steady State, а в секції State виберіть Strong High) та <ід>C7 (у вікні властивостей цифрового генератора в секції Digital Types вкажіть Clock, а в полі Frequency(Hz) введіть задану частоту f).



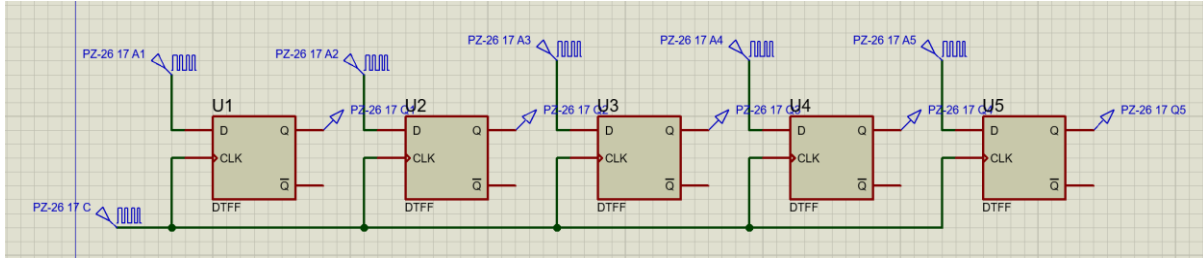
32. Задайте побудову цифрового графіка для сигналів <id>JK7, <id>C7, <id>Q7, <id>Q7' на часовому інтервалі 0 – 2Т.



33. Виконайте моделювання Т-тригера. Проаналізуйте отримані часові діаграми, визначте період вихідного сигналу, перевірте, чи працює Т-тригер відповідно до свого режиму функціонування.



34. Створіть новий проєкт з іменем LR\_2d. Синтезуйте і введіть в систему програм Proteus схему n-розрядного паралельного регістра пам'яті на синхронних D-тригерах (рис. 2.15). Кількість розрядів n виберіть з табл. 2.2 відповідно до свого варіанту. В іменах тригерів використовуйте послідовну нумерацію.

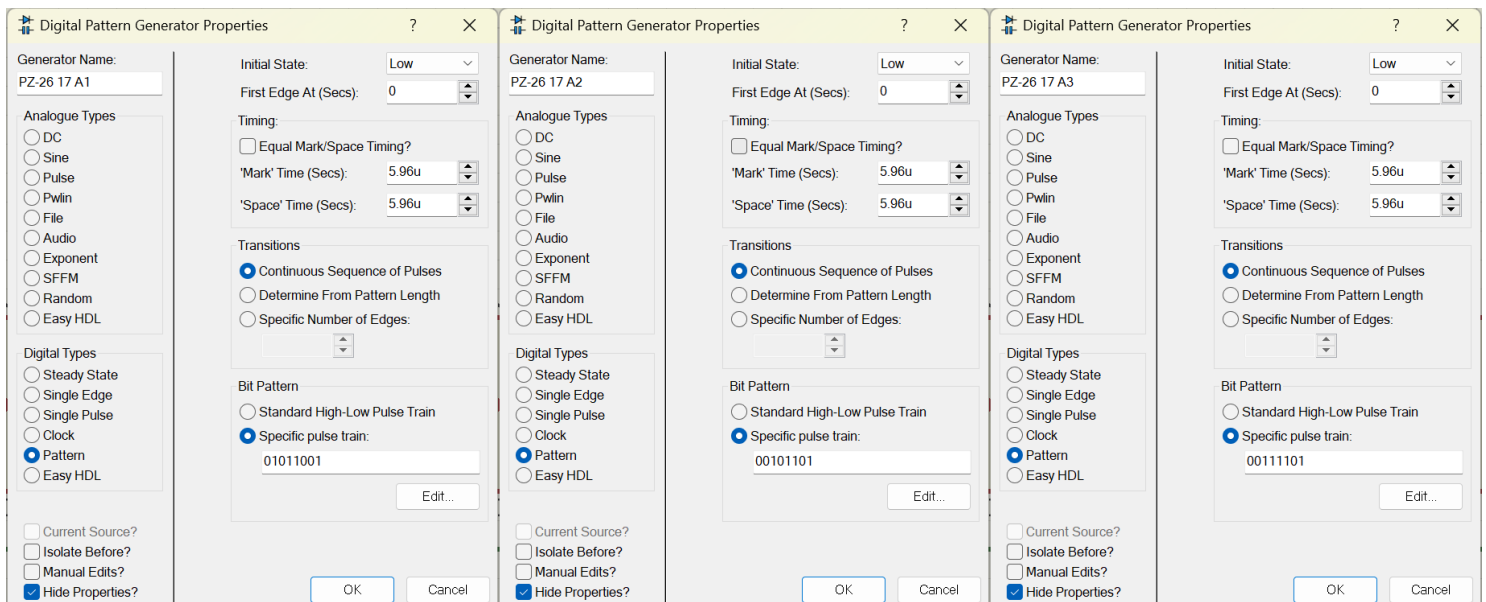


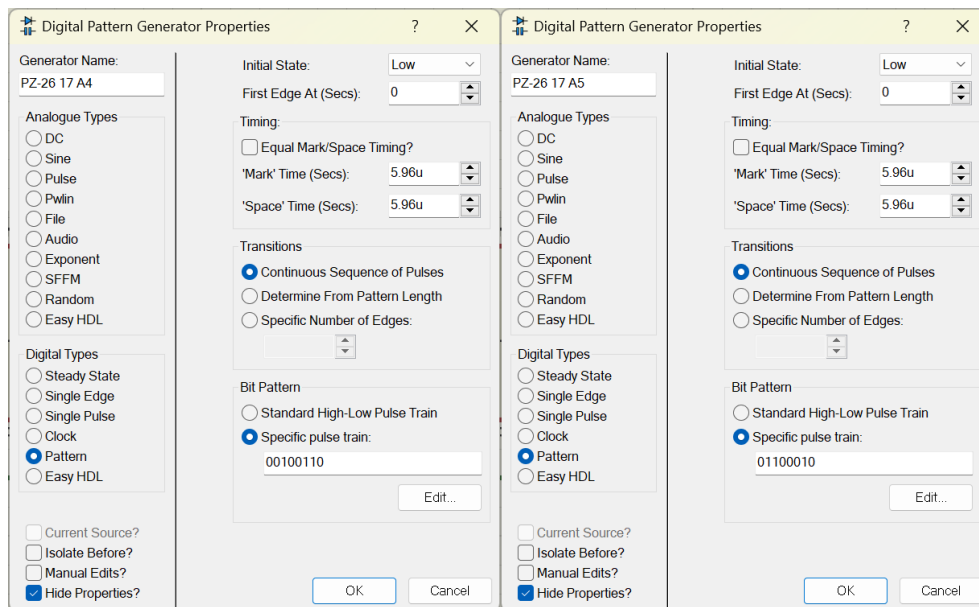
35. Задайте входні сигнали <ід>A1 ... <ід>An за допомогою генераторів DPATTERN таким чином, щоб послідовності нулів та одиниць кожного сигналу утворювали цілі 8-розрядні числа a1 ... an відповідно до свого варіанту в табл. 2.2. Розрахуйте період  $T = 1/f$  і визначіть ширину елементарного імпульса  $\tau = T/4$ , частоту  $f$  виберіть відповідно до номера варіанту з табл. 2.2. У вікні Digital Pattern Generator Properties в полі Initial State вкажіть Low, а в полі First Edge At(Seccs) залиште 0; в секції Timing поля "Mark" та "Space" задайте однаковими, в поле Pulse width (Seccs) введіть величину  $2\tau$  з точністю 4 значущих цифри; в секції Transitions виберіть Continuous Sequence of Pulses; в секції Bit Pattern виберіть Specific pulse train і вкажіть за допомогою символів 0 (нуль) та 1 (одиниця) 8-розрядний код кожного числа a1 ... an.

$$T = 1/f = 1/84\,000 = 0,0000119 \text{ c}$$

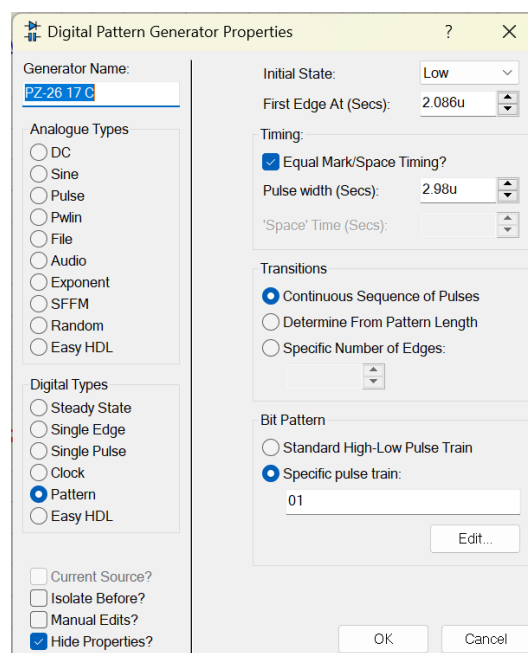
$$\tau = T/4 = 0,0000119/4 = 0,00000298 \text{ c}$$

$$2\tau = 2 * 0,00000298 = 0,00000596 \text{ c}$$



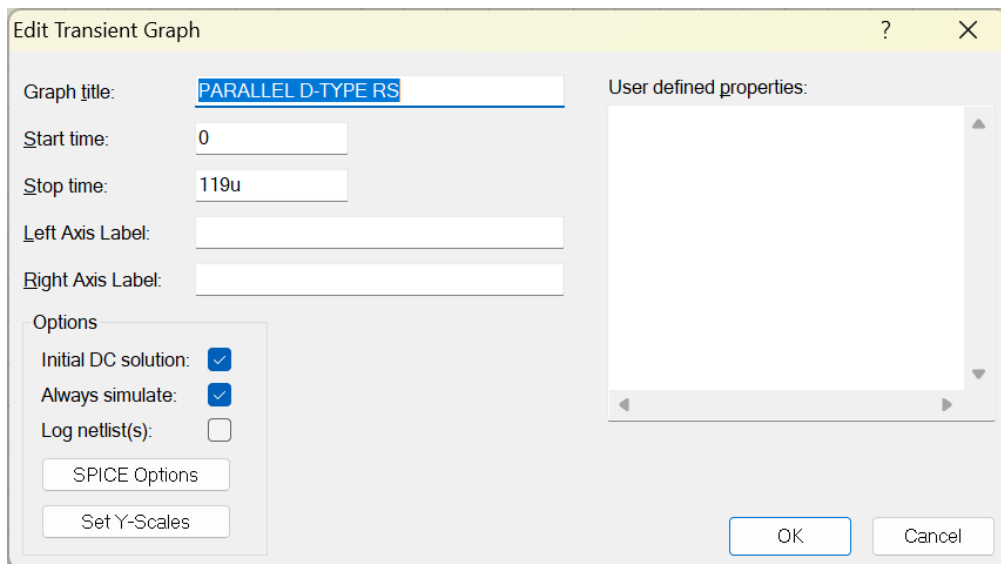


36. На входи С тригерів подайте тактовий сигнал <ід>С від генератора DPATTERN. У вікні Digital Pattern Generator Properties в полі Initial State вкажіть Low, в полі First Edge At(Secs) задайте зсув  $0,7\tau$ ; в секції Timing поля "Mark" та "Space" задайте однаковими, в поле Pulse width (Secs) введіть величину  $\tau$  з точністю 4 значущих цифри; в секції Transitions виберіть Continuous Sequence of Pulses; в секції Bit Pattern виберіть Specific pulse train і вкажіть шаблон 01.

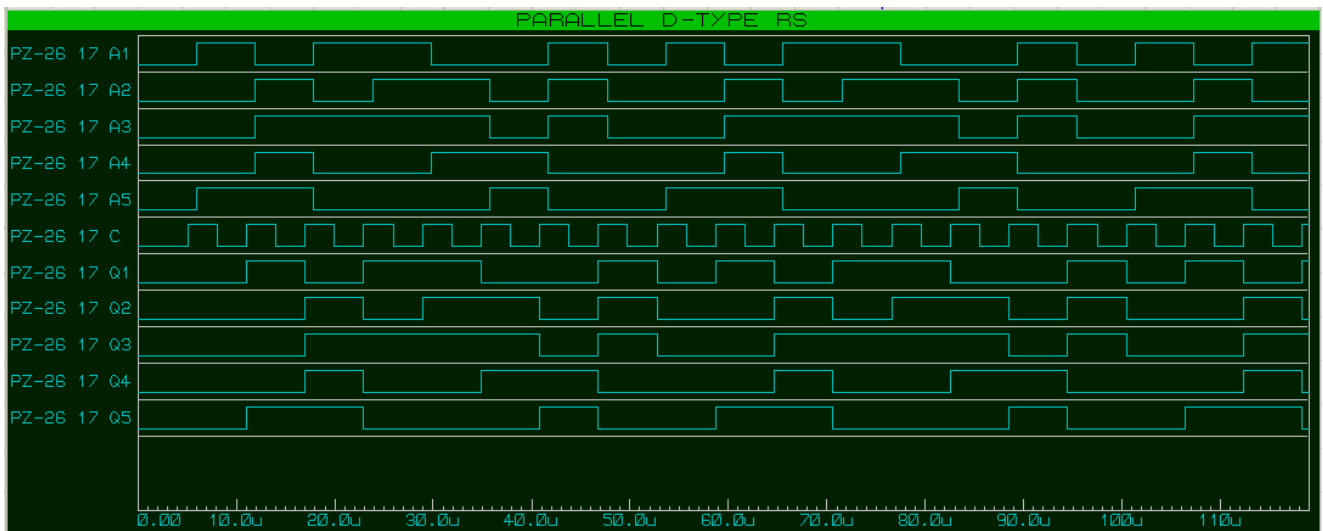


37. Задайте побудову цифрового графіка для сигналів <ід>A1 ... <ід>An, <ід>C, <ід>Q1 ... <ід>Qn на часовому інтервалі  $0 - 2 \cdot n \cdot T$ .



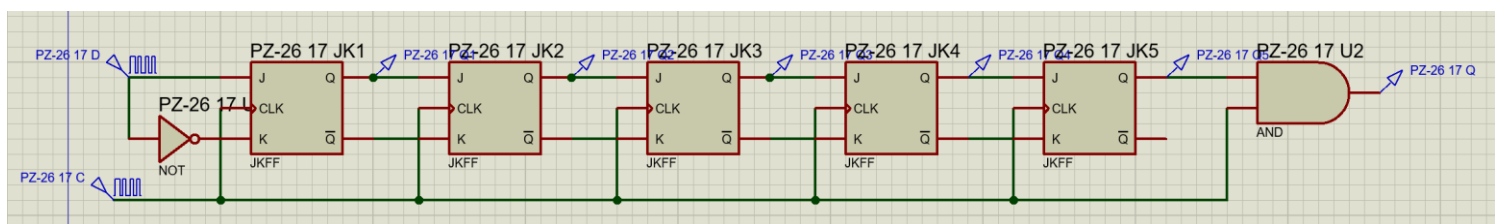


38. Виконайте моделювання паралельного регістра пам'яті в заданому часовому проміжку.

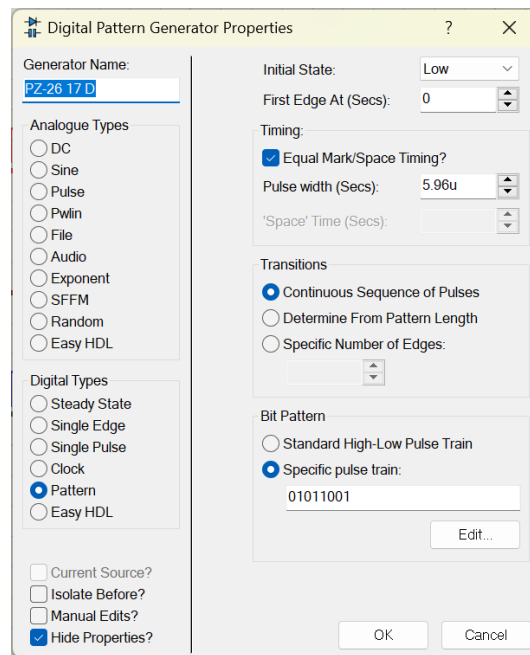


39. Проаналізуйте отримані часові діаграми, перевірте, чи працює паралельний регістр пам'яті відповідно до опису свого функціонування.

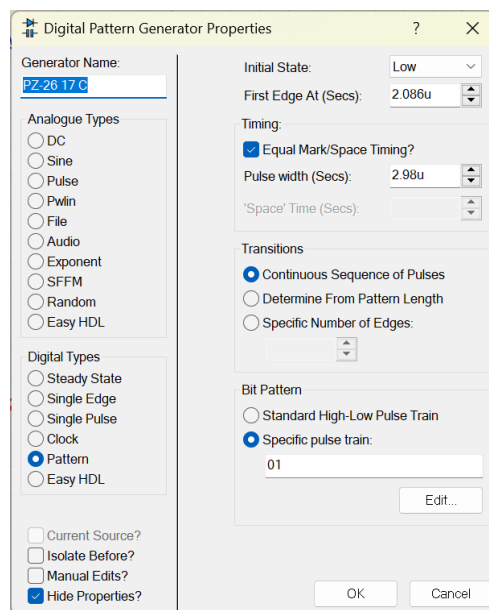
40. Синтезуйте і введіть в систему програм Proteus схему n-розрядного регістра зсуву вправо на JK-тригерах (рис. 2.16, а). Кількість розрядів n виберіть з табл. 2.2 відповідно до свого варіанту. В іменах тригерів продовжуйте послідовну нумерацію.



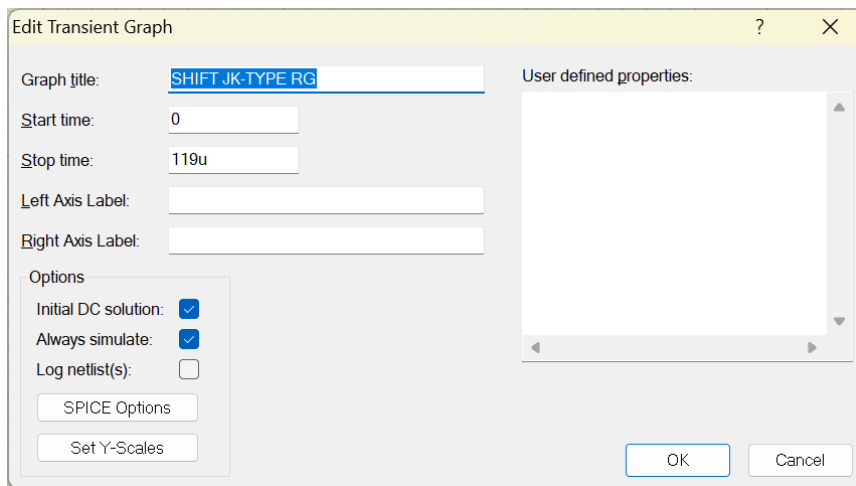
41. Як вхідний сигнал D подайте на вхід J першого тригера сигнал <id>A1.



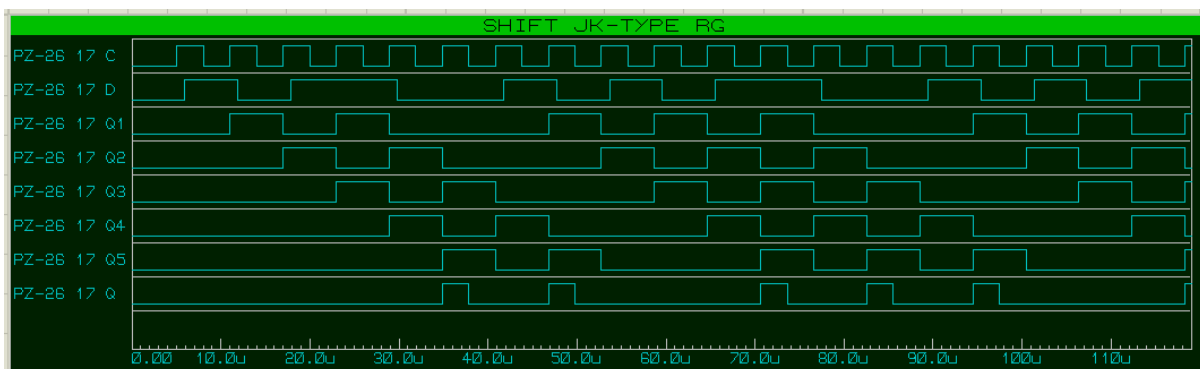
42. На входи С JK-тригерів подайте тактовий сигнал  $\langle id \rangle C$ .



43. Задайте побудову цифрового графіка для сигналів  $\langle id \rangle A1$ , тактовий сигнал  $\langle id \rangle C$ , вихідні сигнали  $\langle id \rangle Q_n \dots \langle id \rangle Q_{n+1}$ ,  $\langle id \rangle P$  на часовому інтервалі  $0 - 2 \cdot n \cdot T$ .



44. Виконайте моделювання регістра зсуву в заданому часовому проміжку.

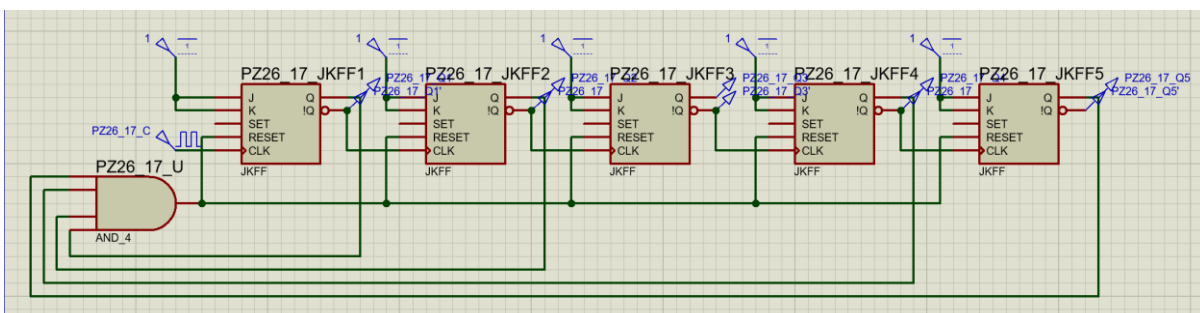


45. Проаналізуйте отримані часові діаграми, перевірте, чи працює регістр зсуву відповідно до опису свого функціонування.

46. Відслідкуйте процеси перетворення послідовного коду в паралельний і навпаки.

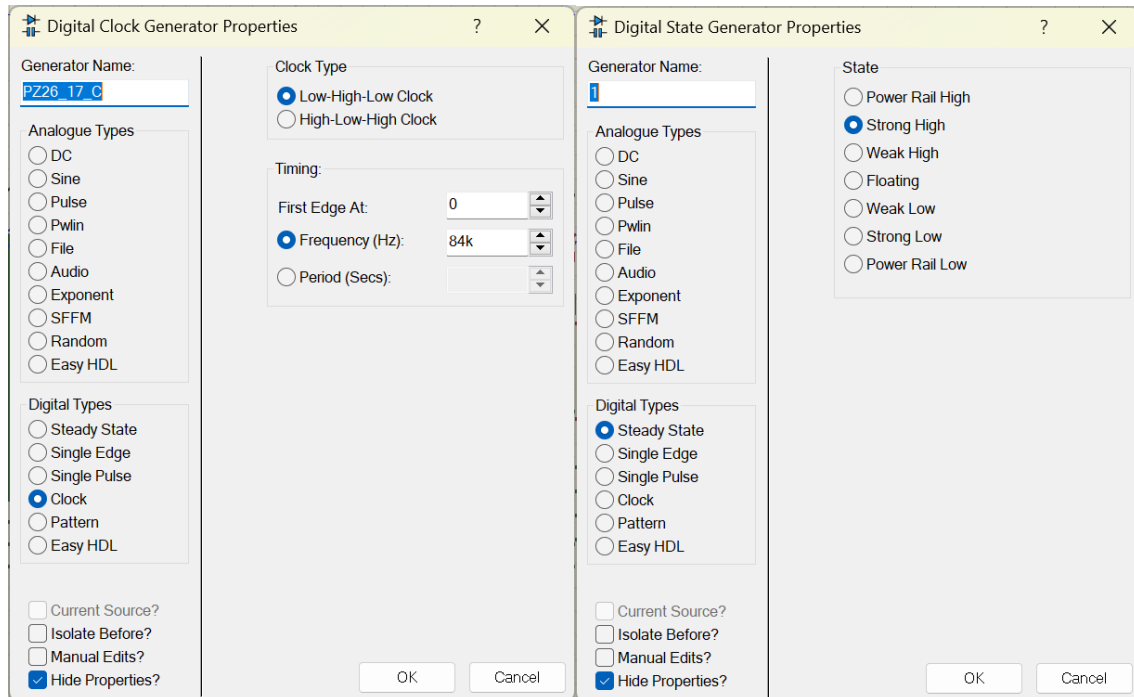
47. Створіть новий проєкт з іменем LR\_4e. В категорії Simulator Primitives виберіть тригер JK і помістіть його у вікно вибраних елементів Device Selector.

48. Синтезуйте (аналогічно до схеми на рис. 2.19, а) і введіть в систему програм Proteus схему n-розрядного асинхронного підсумовуючого лічильника на JK-тригерах з заданим модулем лічби Ма. Кількість розрядів n та значення Ма виберіть з табл. 2.2 відповідно до свого варіанту.



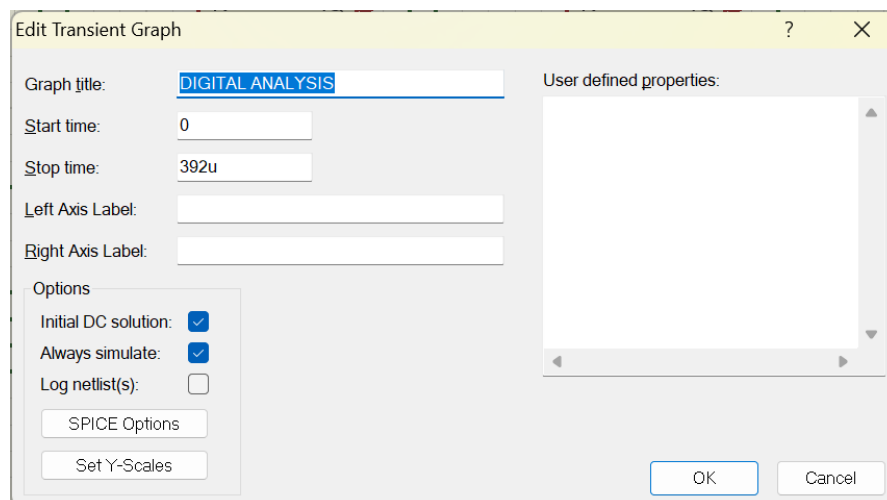
49. Подайте на лічильник з заданим модулем лічби вхідний сигнал <ід>C. Частоту  $f$  виберіть відповідно до номера варіанту з табл. 2.2, розрахуйте період  $T = 1/f$ .

$$T = 1/84\,000 = 0,0000119\text{ с}$$

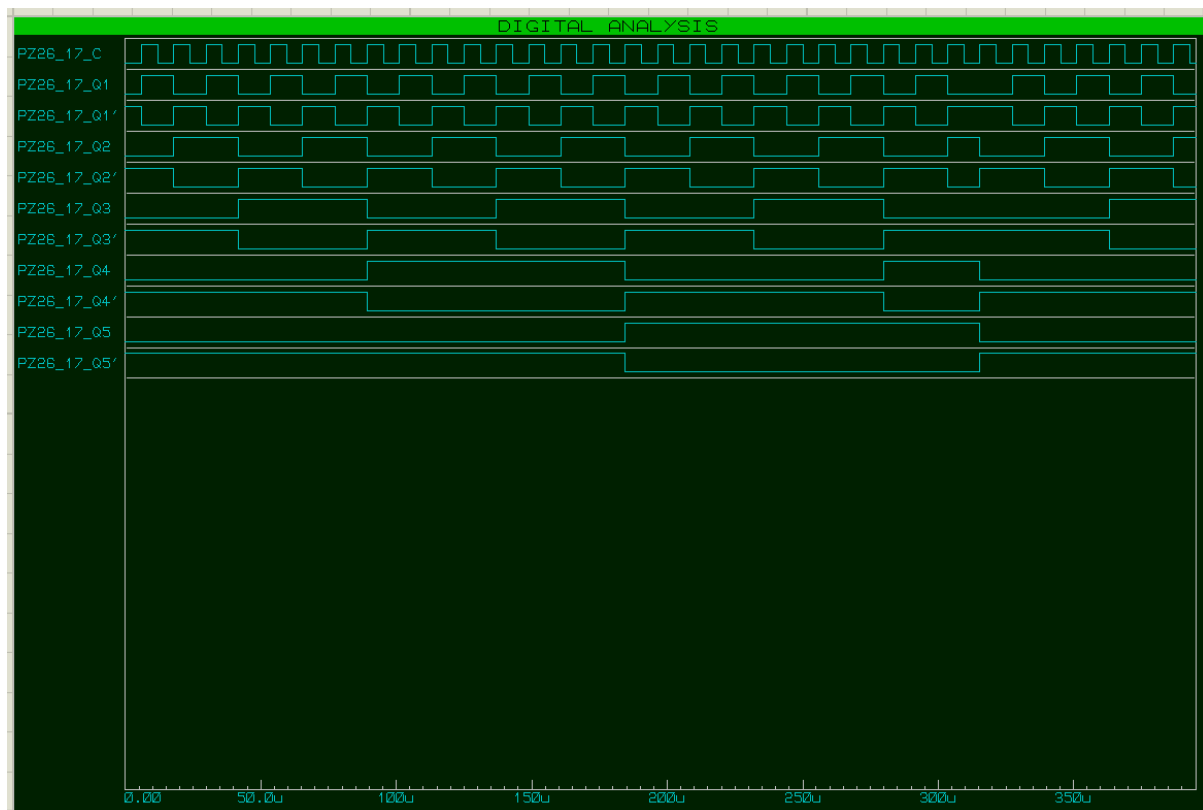


50. Задайте побудову цифрового графіка для сигналів <ід>C, <ід>Q1, ... <ід>Qn асинхронного лічильника з заданим модулем лічби на часовому інтервалі  $0 - (2^n + 1) \cdot T$ .

$$(2^5 + 1) * (1/84\,000) = 0,000392\text{ с}$$

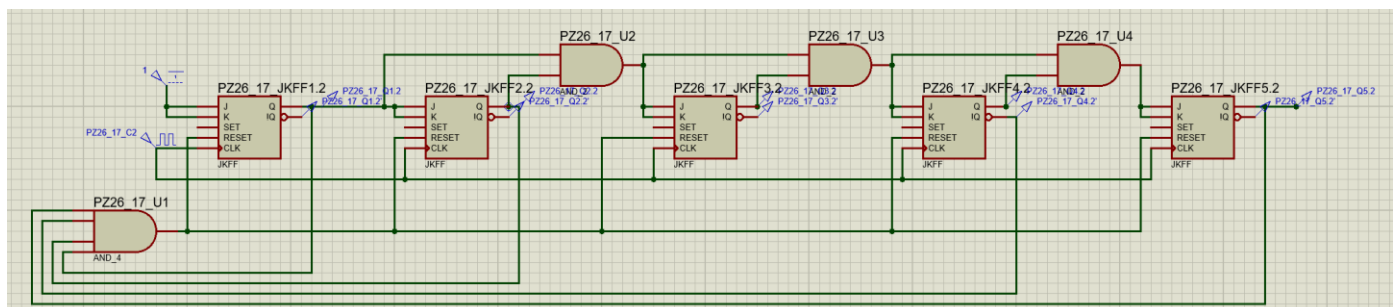


51. Виконайте моделювання асинхронного підсумовуючого лічильника з заданим модулем лічби.

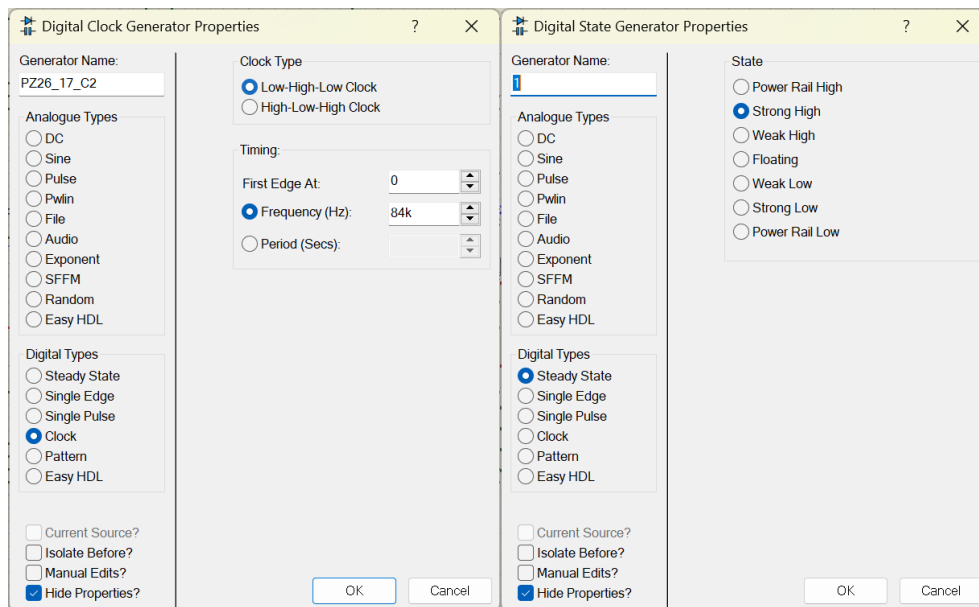


52. Проаналізуйте отримані часові діаграми, перевірте, чи працює лічильник відповідно до опису свого функціонування. З часових діаграм визначіть модуль і місткість лічби асинхронного лічильника.

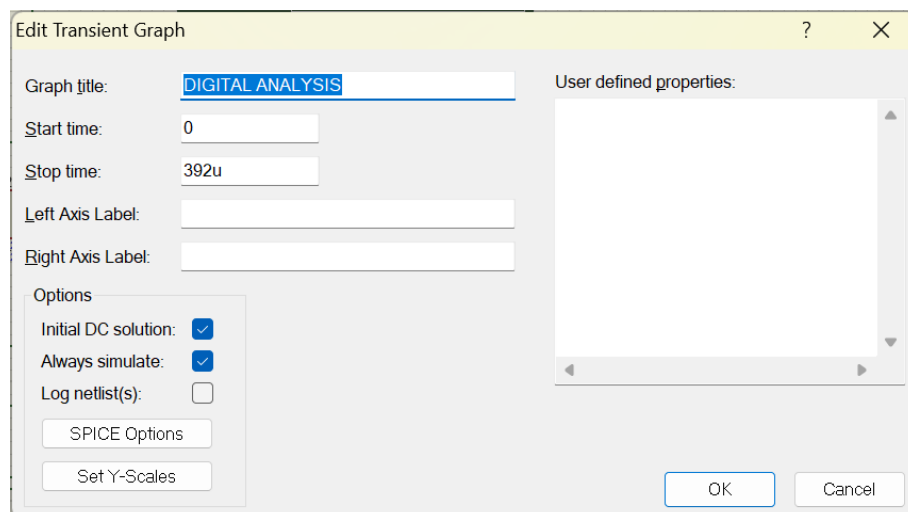
53. Синтезуйте (аналогічно до схеми на рис. 2.21, а) і введіть в систему програм Proteus схему n-розрядного синхронного підсумовуючого лічильника на JK-тригерах з заданим модулем лічби  $M_c$ . Значення  $M_c$  виберіть з табл. 2.2 відповідно до свого варіанту.



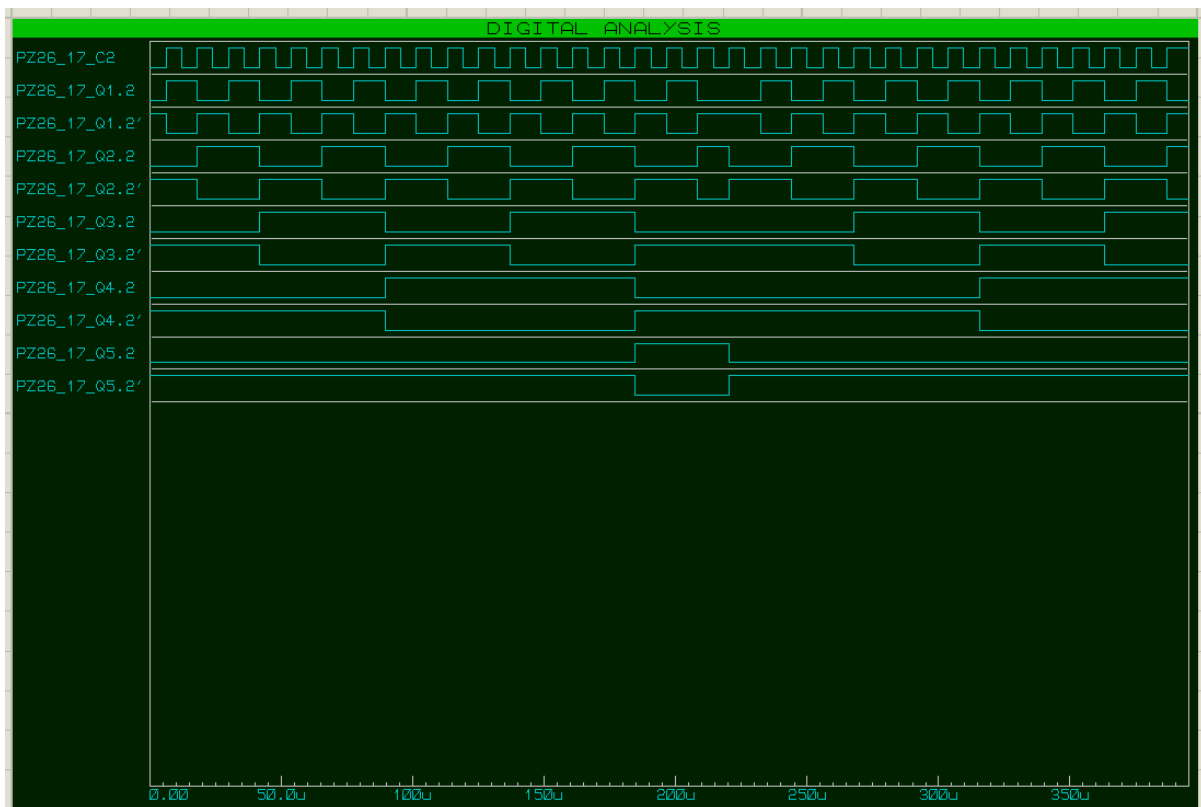
54. Подайте на синхронний лічильник з заданим модулем лічби вхідний сигнал  $\langle id \rangle C$ .



55. Задайте побудову цифрового графіка для сигналів <id>C, <id>Q1, ... <id>Qn синхронного лічильника з заданим модулем лічби на часовому інтервалі  $0 - (2n+1) \cdot T$ .



56. Виконайте моделювання синхронного підсумовуючого лічильника з заданим модулем лічби.



57. Проаналізуйте отримані часові діаграми, перевірте, чи працює лічильник відповідно до опису свого функціонування. З часових діаграм визначте модуль і місткість лічби синхронного лічильника.
58. Оформіть звіт про виконану роботу
59. Зробіть висновки про виконану роботу.

### Схеми

<https://github.com/olha-pelykh/Computer-Architecture/tree/main/Olha%20Pelykh%20PZ-26%20Lab%202>

### Висновок

В ході виконання лабораторної роботи №2 я ознайомила з принципами будови та роботи основних типів послідовнісних схем. Було синтезовано схеми тригерів RS, D, T і JK у середовищі Proteus та проведено їх моделювання за допомогою аналізу часових діаграм. Отримані результати підтвердили коректність роботи тригерів відповідно до їхніх таблиць істинності. Додатково вдалося синтезувати та змодельовати складніші пристрої, такі як лічильники та регістри, на основі JK-тригерів, що допомогло краще зрозуміти їхню функціональність і можливості застосування.