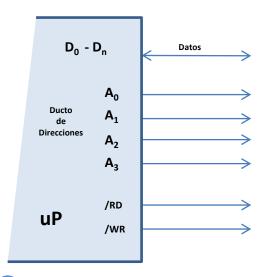
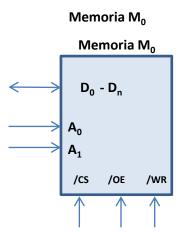
Con fines de explicación considere lo siguiente:

- Un procesador (uP) con un ducto de datos de n bits y un ducto direcciones de 4 bits (A₃-A₀)
- Una me memoria (M_0) de un ducto de datos de n bits y un ducto direcciones de 2 bits (A_1,A_0) Nota: para este caso explicativo no importa el número de bits del ducto de datos.



El uP tiene un espacio de direcciones de 2⁴ (16 localidades) pues su ducto de direcciones es de 4 bits



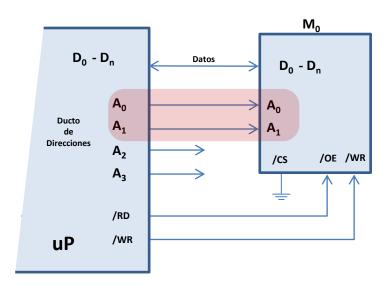
La memoria tiene un espacio de direcciones de 2² (4 localidades) pues su ducto de direcciones es de 2 bits

Si se desea conectar la memoria al procesador puede verse que el procesador tiene más líneas de direcciones que la memoria; por tanto tiene más localidades diferentes para acceder (16 en total) que las localidades que tiene la memoria (solamente 4).

4

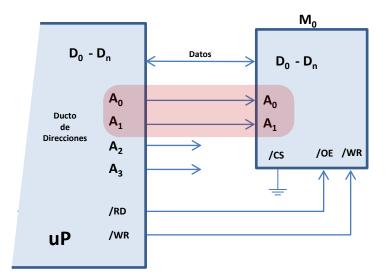
Para conectar la memoria al procesador lo lógico es conectar los correspondientes ductos (direcciones, datos y control) con se muestra en la siguiente figura.

Nota: dado que se tiene una única memoria podemos tener el selector de la memoria (/CS) siempre activo (conectado a tierra) sin causar un conflicto en el ducto.



5

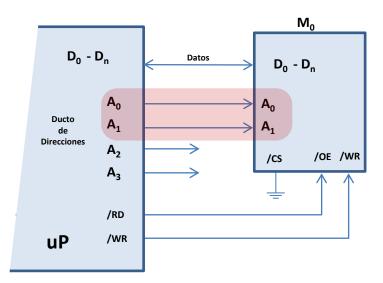
Bajo estas condiciones tenemos entonces la siguiente tabla de direcciones del uP con su correspondiente dirección de la localidad accedida de la memoria.



Dirección (uP)	Dir. Mem (Hex)	Localidad (Hex)
0000	0	0
0001	1	1
0010	2	2
0011	3	3
0100	0	4
0101	1	5
0110	2	6
0111	3	7
1000	0	8
1001	1	9
1010	2	Α
1011	3	В
1100	0	С
1101	1	D
1110	2	E
1111	3	F

6

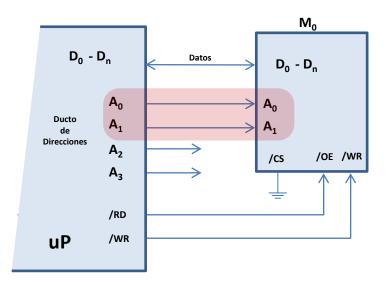
Como puede observarse existen diferentes direcciones del uP para las cuales se acceda a la misma localidad de memoria y eso podemos verlo en la tabla donde se muestra que el espacio de memoria (de 4 localidades) se repite a lo largo del espacio de direcciones del uP.



Dirección (uP)	Dir. Mem (Hex)	Localidad (Hex)
0000	0	0
0001	1	1
0010	2	2
0011	3	3
0100	0	4
0101	1	5
0110	2	6
0111	3	7
1000	0	8
1001	1	9
1010	2	Α
1011	3	В
1100	0	С
1101	1	D
1110	2	E
1111	3	F

7

Esto puede verse que es debido a que la memoria sólo puede detectar (digamos ver) los dos primero bits (A_1 y A_0) del ducto de direcciones del uP causando entonces que existan **direcciones espejo.** Es decir una dirección de memoria tiene una correspondiente dirección del uP pero también puede verse reflejada en otra dirección diferente del uP.



Dirección (uP)	Dir. Mem (Hex)	Localidad (Hex)
0000	0	0
0001	1	1
00 <mark>1</mark> 0	2	2
0011	3	3
0100	0	4
01 <mark>01</mark>	1	5
01 <mark>1</mark> 0	2	6
0111	3	7
10 <mark>00</mark>	0	8
1001	1	9
10 <mark>1</mark> 0	2	Α
1011	3	В
11 <mark>00</mark>	0	С
1101	1	D
11 <mark>1</mark> 0	2	E
1111	3	F

8

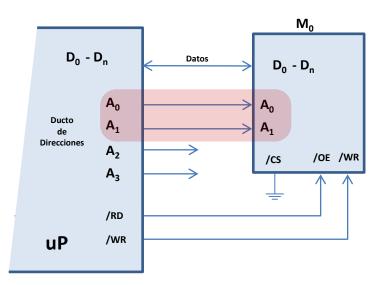
¿Es prroblema o no tener direcciones espejo? Depende...

- a) Si el programador lo sabe entonces no existe problema alguno pues él deberá tener el suficiente cuidado de usar las direcciones correctas.
- b) Si el programador desconoce la existencia de zona espejos puede pensar que tiene más memoria de la que realmente existe y sobre escribir datos causando así problemas.

9

¿Cómo evitar que existan estas zonas espejo de la memoria?

Se tendría que forzar la asignación de un rango exclusivo de direcciones del uP a la memoria. Como ejemplo podemos decir que la memoria **M**₀ debería ser accedida exclusivamente en el rango de 0 a 3 de direcciones del uP.



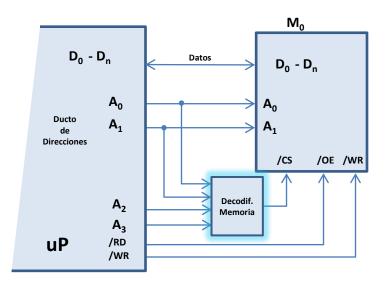
Dirección (uP)	Dir. Mem (Hex)	Localidad (Hex)
0000	0	0
0001	1	1
0010	2	2
0011	3	3
0100	0	4
0101	1	5
0110	2	6
0111	3	7
1000	0	8
1001	1	9
1010	2	А
1011	3	В
1100	0	С
1101	1	D
1110	2	E
1111	3	F

10

Para esto entonces es necesario un decodificador de memoria para que $\mathbf{M_0}$ sólo se active en el rango de direcciones correspondientes.

11

Para esto entonces es necesario un decodificador de memoria para que $\mathbf{M_0}$ sólo se active en el rango de direcciones correspondientes.

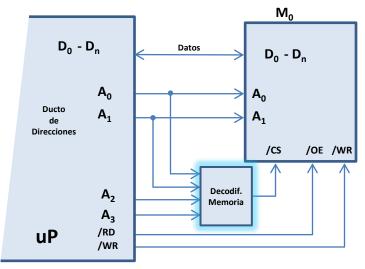


	M _o /CS	Localidad (Hex)	Dir. Mem (Hex)	Dirección (uP)
	0	0	0	0000
Activar	0	1	1	0001
memoria	0	2	2	0010
	0	3	3	0011
	1	4	0	0100
	1	5	1	0101
	1	6	2	0110
	1	7	3	0111
	1	8	0	1000
Desactivar	1	9	1	1001
memoria	1	Α	2	1010
	1	В	3	1011
	1	С	0	1100
	1	D	1	1101
	1	E	2	1110
J	1	F	3	1111

12

Por tanto el decodificador de memoria tendría como entradas las líneas de ducto de direcciones (A3-A0) y como salidas el selector de memoria (/CS). Así el decodificador determinará si la dirección presente corresponde al rango y entonces activar (hacer cero) la salida /CS; o desactivar (hacer uno) en cualquier otro caso en la que no corresponde al rango – ver tabla.

El decodificador es un circuito combinaciones donde su salida depende de la entrada (para al entrada, tal salida) y para el diseño se hace uso de mapas de Karnaugh.



/CS A ₁ A ₀ A ₃ A ₂ 00 01 11 10							
A ₃ A ₂	00	01	11	10			
00	0	0	0	0			
01	1	1	1	1			
11	1	1	1	1			
10	1	1	1	1			

$$/CS' = A_3' A_2'$$

 $/CS = A_3 + A_2$

	M _o /CS	Localidad (Hex)	Dir. Mem (Hex)	Dirección (uP)
	0	0	0	0000
Activar	0	1	1	0001
memoria	0	2	2	0010
	0	3	3	0011
)	1	4	0	0100
	1	5	1	0101
	1	6	2	0110
	1	7	3	0111
	1	8	0	1000
Desactiva	1	9	1	1001
memoria	1	Α	2	1010
	1	В	3	1011
	1	С	0	1100
	1	D	1	1101
	1	E	2	1110
J	1	F	3	1111

esactivar

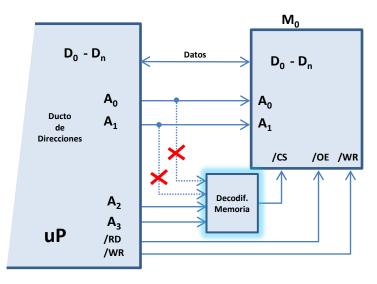
Llenando el mapa y tomando ceros (son menos) tenemos como resultado:

$$/CS = A_3 + A_2$$

Nota: En este caso particular resultaría la misma ecuación si tomamos los unos en lugar de los ceros.

15

Se puede observar que en el proceso desaparecen las líneas A_0 y A_1 – líneas que van directamente a la memoria.



/CS A ₁ A ₀ A ₃ A ₂ 00 01 11 10							
A ₃ A ₂	00	01	11	10			
00	0	0	0	0			
01	1	1	1	1			
11	1	1	1	1			
10	1	1	1	1			

$$/CS' = A_3' A_2'$$

 $/CS = A_3 + A_2$

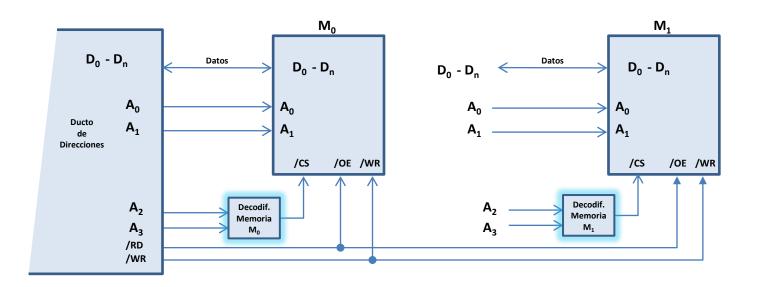
	cción ıP)	Dir. Mem (Hex)	Localidad (Hex)	M₀ /CS	
0 0	0 0	0	0	0	1
0 0	0 1	1	1	0	Activar
0 0	1 0	2	2	0	memoria
0 0	1 1	3	3	0	
0 1	0 0	-	4	1	5
0 1	0 1	-	5	1	
0 1	1 0	-	6	1	
0 1	1 1	-	7	1	
1 0	0 0	-	8	1	
1 0	0 1	-	9	1	Desactiva
1 0	1 0	-	Α	1	memoria
1 0	1 1	-	В	1	
1 1	0 0	-	С	1	
1 1	0 1	-	D	1	
1 1	1 0	-	E	1	
1 1	1 1	-	F	1	J

16

La razón de que A_0 y A_1 se eliminen es porque esas líneas no nos ayudan a discriminar el rango exclusivo deseado pues en todo el especio de direcciones del uP siempre cambiaron – ver zona azul. En cambio A_3 y A_2 si ayudan a discriminar la zona pues estás permanecen en cero en la zona exclusiva que se desea activar la memoria.

17

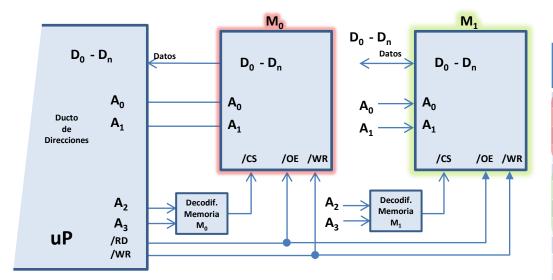
¿Qué sucede si ahora tenemos dos memorias?



Para cada memoria debe existir un decodificador para que cada una de las memorias de active exclusivamente en su rango de direcciones válido.

19

Un ejemplo de esto sería el siguiente esquema de dos memoria de 4 localidades cada una.



Dirección (uP)	Dir. Mem 0 (Hex)	M _o /CS	Dir. Mem 1 (Hex)	M ₁ /CS	
0000	0	0	-	1)
0001	1	0	-	1	Activar
0010	2	0	-	1	► M _o
0011	3	0	-	1	J
0100	-	1	0	0)
0101	-	1	1	0	Activar
0110	-	1	2	0	$ ightharpoonup$ M_1
0111	-	1	3	0	J
1000	-	1	-	1	
1001	-	1	-	1	
1010	-	1	-	1	
1011	-	1	-	1	
1100	-	1	-	1	
1101	-	1	-	1	
1110	-	1	-	1	
1111	-	1	-	1	

Cada memoria tiene su decodificador y para su diseño para cada uno se realiza su propio proceso según el rango a activar