



TER REPORT

Hardware Performance Counters

Prepared by François Flandin

Supervised by Sid Touati

Abstract

Calmos le ramoloss, l'abstract c'est pas pour tout de suite

<u>CONTENTS</u>

Contents

1	Introduction	3
2	Checking CPU capabilities: the CPUID instruction	4
3	Hardware Performance Monitoring on INTEL CPUs 3.1 CPUID sous intel cpus	4
4	Hardware Performance Monitoring on AMD CPUs	4

1 Introduction

If you wish to explore the details of the work done for the project, the project's code is hosted on GitHub at https://github.com/omelette-bio/projet-tutorat-s2-m1

2 Checking CPU capabilities: the CPUID instruction

En gros sur les archi x86 il existe une instruction CPUID qui lit des registres pour donner des infos sur le CPU, donc marque, vendeur, memoire adressable, mais aussi les capacites en termes de CMP. L'instruction CPUID se divise en feuilles et en sous-feuilles, permettant de lire differentes informations, repartie dans 4 registres eax, ebx, ecx, edx, par exemple, la feuille 0x80000008, dans le registre eax sur intel donne des informations sur la nombre d'adresses adressables par notre cpu. On utilisera la notation CPUID[LEAF].REG pour noter les informations obtentibles avec la commande CPUID, sous la feuille LEAF, dans le registre REG.

3 Hardware Performance Monitoring on INTEL CPUs

3.1 CPUID sous intel cpus

CPUID[0x0A]. EAX nous donne toutes les informations necessaires relatives aux compteurs materiels de performance sous intel cpu, decortiquons son contenu

bits [7:0] donnent le numero version du Architectural Performance Monitoring supporte

bits [15:8] donnent le nombre de MSR par coeur logique

bits [23:16] donnent la taille en bits des registres IA32_PMCx

bits [31:24] donnent le nombre d'evenements architecturaux

3.2 Performance Monitoring MSRs on Intel cpus

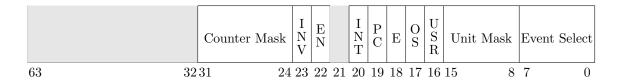


Figure 1: Bit Repartition of IA32_PERFEVTSELx

4 Hardware Performance Monitoring on AMD CPUs

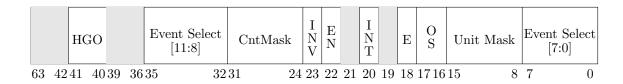


Figure 2: Bit Repartition of MSRC001_020[A,8,6,4,2,0]