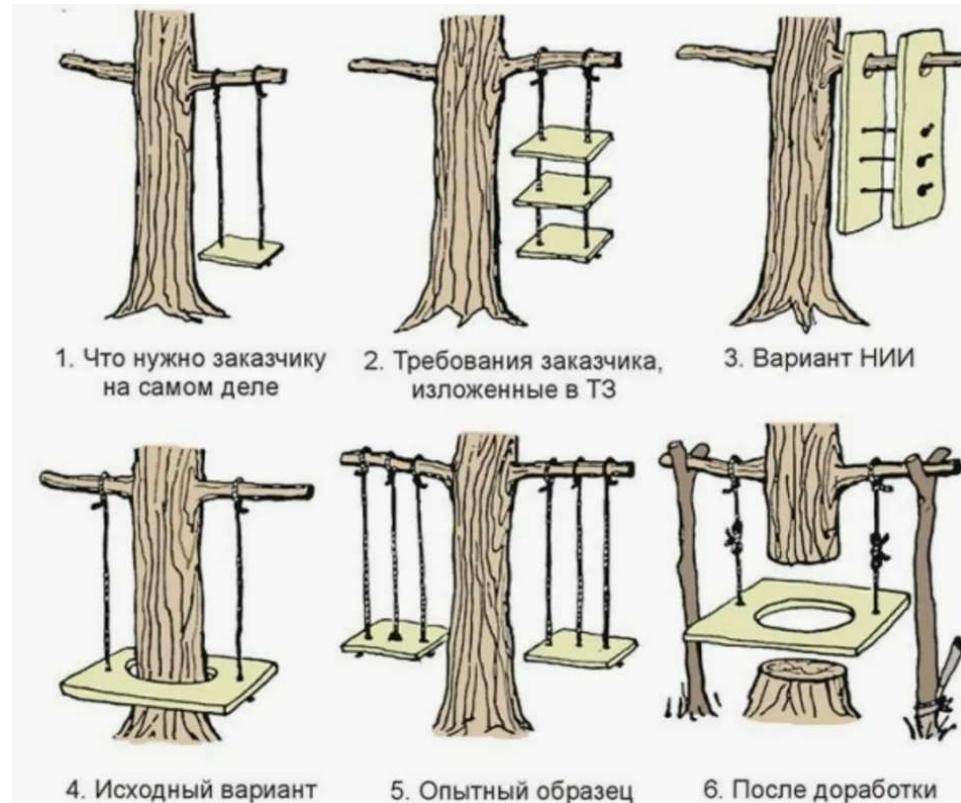


# Базовые этапы проектирования электроники

- Разработка и согласование технического задания(ТЗ)
- Проработка маршрута проектирования для выполнения ТЗ (эскизный проект, технический проект)
- Логическое проектирование
- Логическое моделирование и прототипирование
- Физическое проектирование
- Физическое моделирование
- Разработка конструкторской и эксплуатационной документации
- Производство опытного образца
- Проведение испытаний и внесение исправлений по их итогам
- Освоение серийного производства
- Поддержка жизненного цикла продукции

# Техническое задание



# НИОКР и Субсидии

## НИОКР

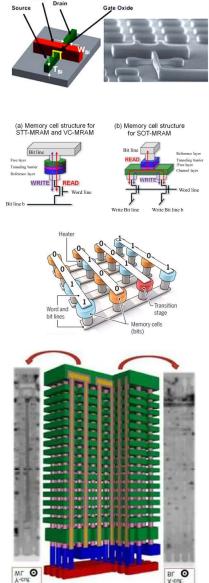
- Средства выделяются под выполнение исследований и разработок согласно заданию.
- Контролируется факт выполнения поставленных задач. В комиссиях на испытаниях присутствуют представители Заказчика и отклонения от ТЗ могут быть причиной для серьезного разбирательства.
- Обычно отсутствует обязательное со финансирование и требования продаж.

## Субсидии (ПП 109, 2136, 1252 и т.п.)

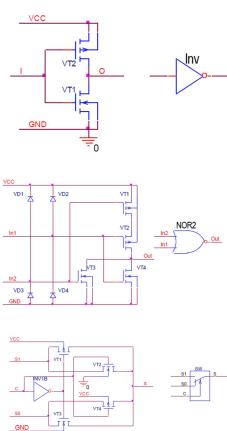
- Средства выделяются под выполнение разработки согласно заданию в существенно более мягкой форме, чем в случае ОКР.
- Факт выполнения требований задания контролируется в основном номинально, но серьезное невыполнение ключевых пунктов не допускается.
- Присутствуют требования продаж и со финансирование в зависимости от конкретного ПП. Они контролируются жестко.

# Этапы проектирования электронных устройств

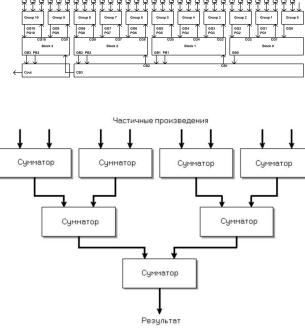
Физические структуры



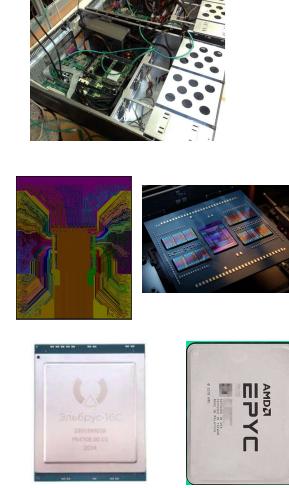
Базовая логика



Логические устройства



Микросхемы



Модули



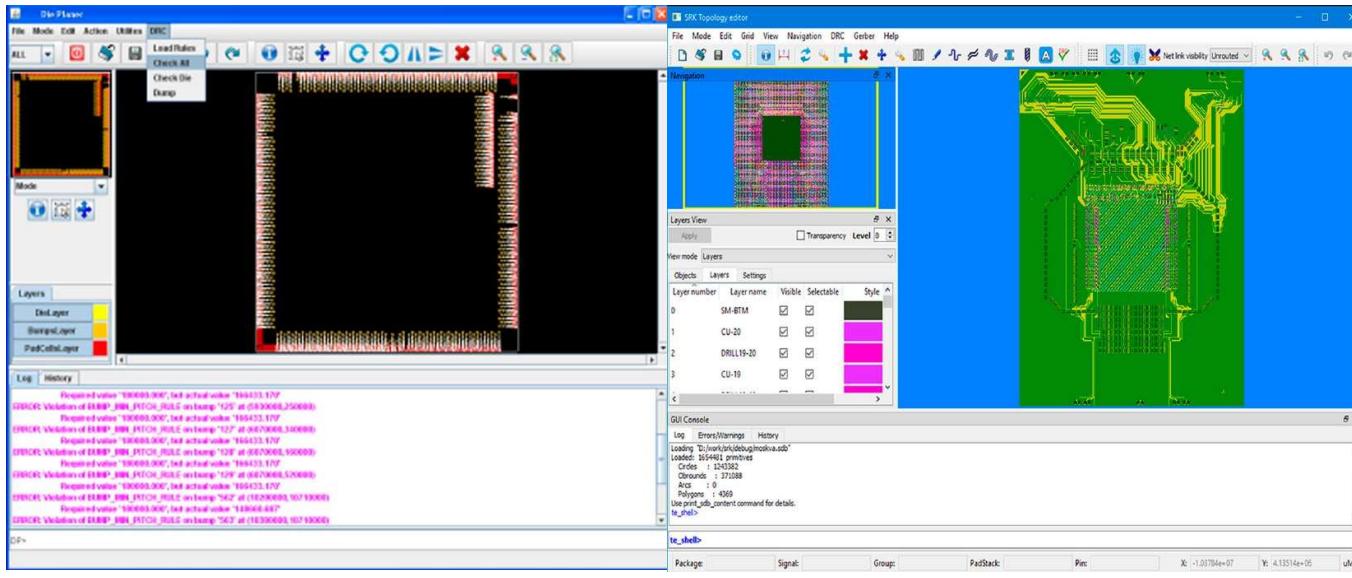
Законченные  
устройства



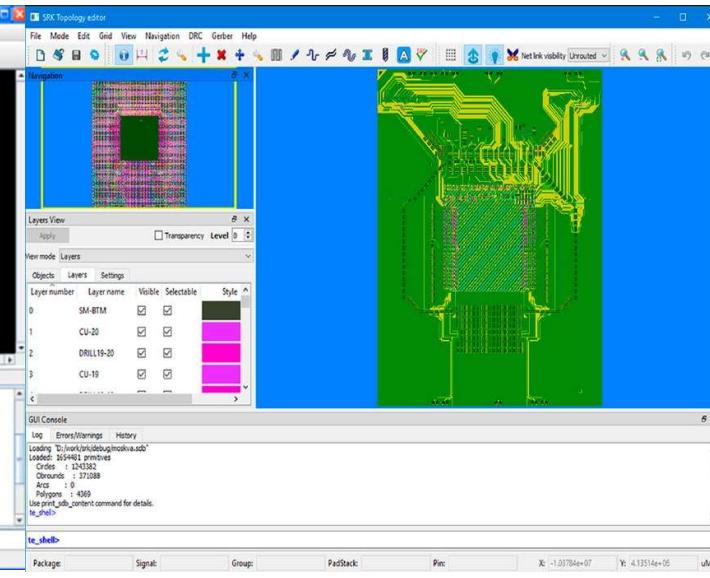
Электронные  
системы



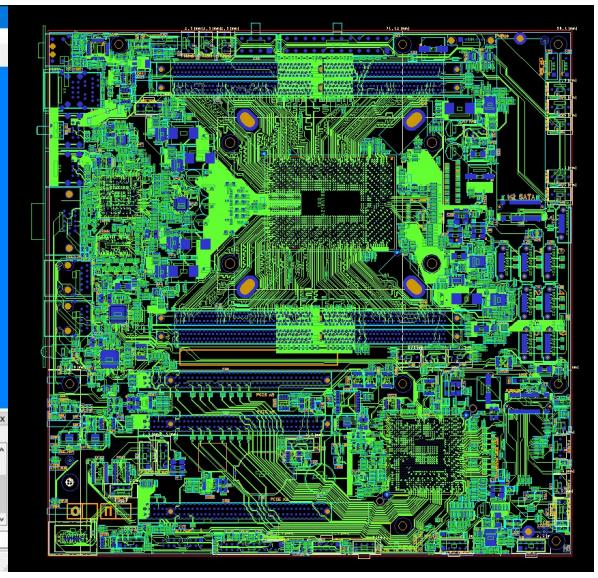
# Сквозное проектирование



Периферия кристалла



Корпус микросхемы



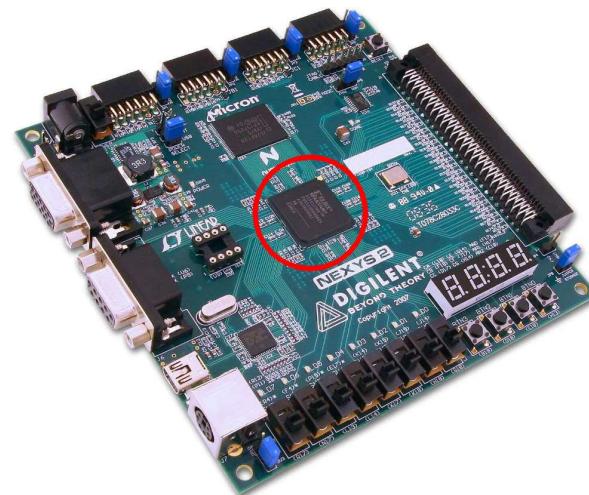
Модуль

# Разработка современной электроники

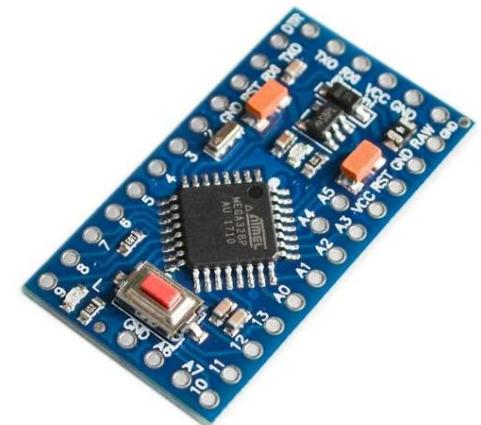
Разработка  
интегральных микросхем



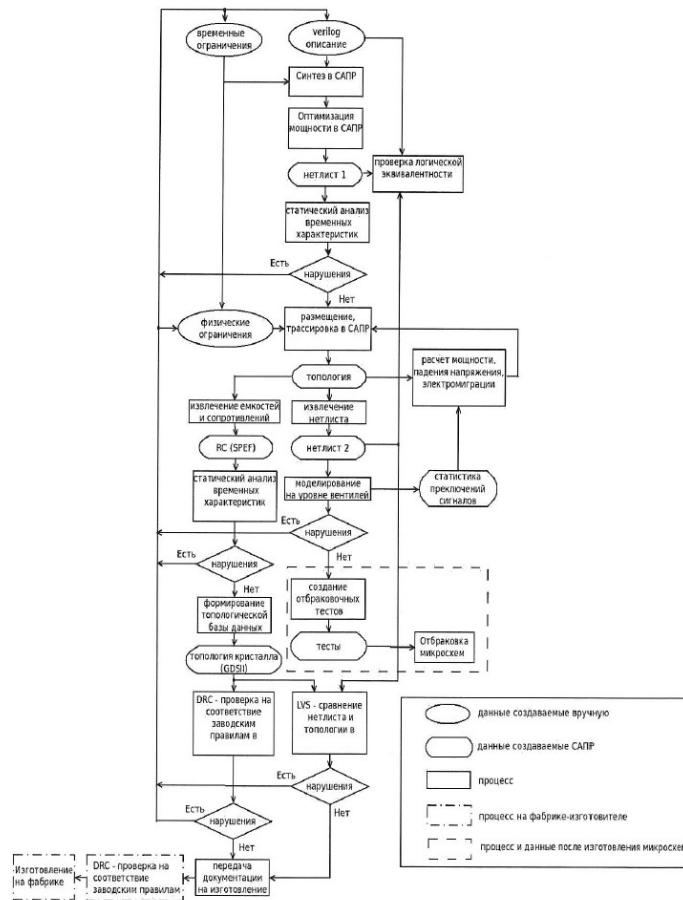
Разработка  
устройств на ПЛИС

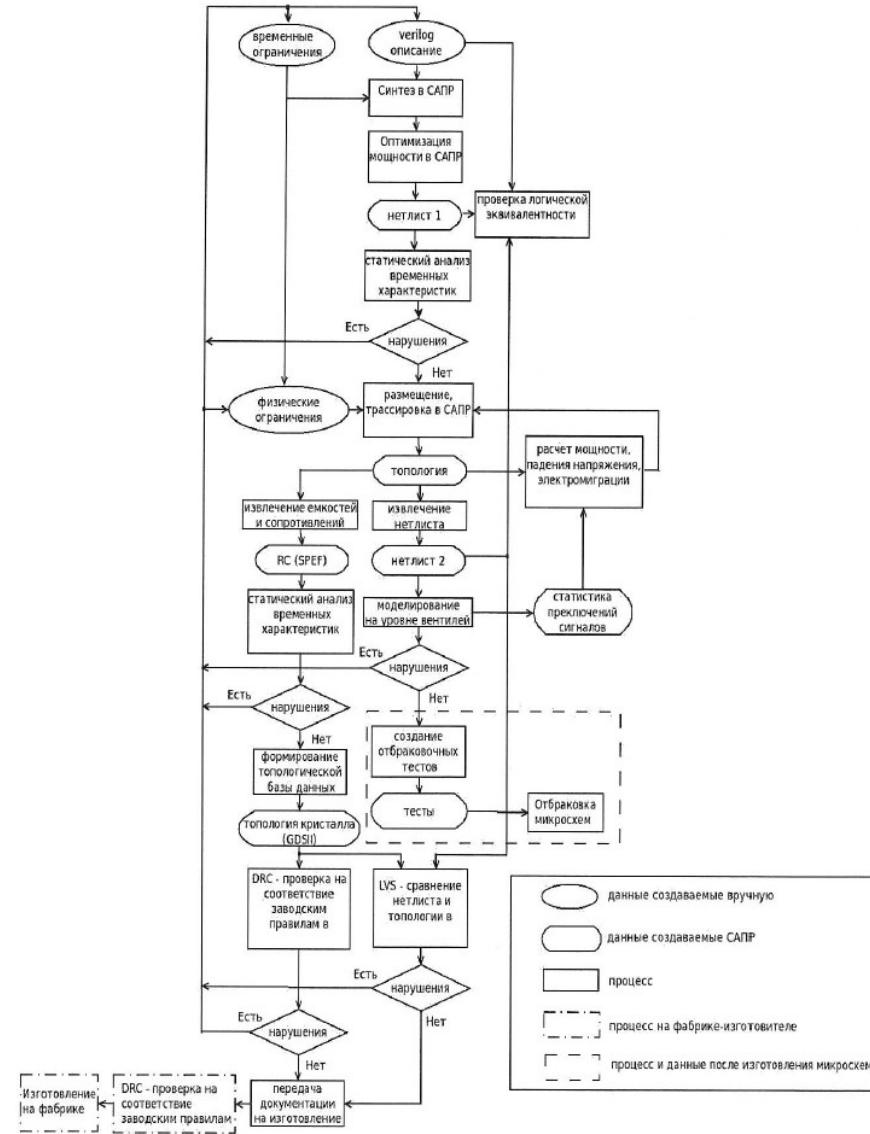


Разработка  
устройств на основе  
микроконтроллеров



# Упрощенный маршрут проектирования СБИС





# Основные этапы разработки цифровых устройств

## Логическое проектирование

1. RTL описание устройства на Verilog (или VHDL).
2. Моделирование отдельных модулей и/или устройства в целом.

## Физическое проектирование

На кристалле	На ПЛИС
1. Выбор фабрики изготовителя, техпроцесса, получение (или покупка) библиотек стандартных элементов и технологических файлов фабрики.	1. Выбор ПЛИС в соответствии с техническими требованиями проекта.
2. Настройка САПР под техпроцесс фабрики в соответствии с технологическими файлами.	2. Настройка САПР (проекта) для работы с конкретным ПЛИС.
3. Синтез устройства (преобразование RTL в gate-Verilog), т.е. реализация описанной функциональности устройства на библиотечных элементах фабрики изготовителя.	3. Синтез устройства, т.е. реализация описанной функциональности устройства на LUT-ах ПЛИС.

# Преобразование RTL в gate-Verilog

## RTL

```
module AND4(input IN1,  
            input IN2,  
            input IN3,  
            input IN4,  
            output OUT);  
    assign OUT = IN1 & IN2 & IN3 &  
              IN4;  
endmodule
```

## Gate-verilog

```
module AND4(input A, input B, input C, input D, output OUT)  
begin  
    wire out_1, out_2;  
  
    AND2 DD1( .OUT (out_1), .IN1 (A), .IN2 (B) );  
    AND2 DD2( .OUT (out_2), .IN1 (C), .IN2 (D) );  
    AND2 DD3( .OUT (OUT), .IN1 (out_1), .IN2 (out_2) );  
endmodule
```

Преобразуется функциональное описание устройства в набор имеющихся библиотечных элементов и связей между ними.

# Основные этапы разработки цифровых устройств (продолжение)

## Физическое проектирование

На кристалле	На ПЛИС
4. Формальная верификация (RTL vs. gate-verilog).	4. -
5. Создание топологии (floorplan) – границы кристалла (надо определиться с размером), на кристалл (в один угол) помещаются все элементы проекта со своими физическими размерами. В результате имеем рабочую библиотеку проекта.	5. Создание назначения логических сигналов устройства физическим выводам ПЛИС (ucf-файл).
6. Размещение (Place) логических элементов проекта с учетом технологических ограничений (правил) завода изготовителя.	6. Размещение синтезированных LUT таблиц на выбранном (при создании проекта) ПЛИС.

# Основные этапы разработки цифровых устройств (продолжение)

## Физическое проектирование

На кристалле	На ПЛИС
7. Трассировка (Routing) – соединение размещенных элементов по слоям металлизации.	7. Трассировка (Routing) – формирование списка связей LUT таблиц.
8. Статический временной анализ устройства (экстракция RC всех трасс, расчет временных задержек от каждого входа до каждого выхода комбинационных схем устройства).	8. -
9. Анализ распределения мощности по кристаллу	9. -

# Основные этапы разработки цифровых устройств (продолжение)

## Физическое проектирование

На кристалле	На ПЛИС
10. Заполнение пустых мест металлизацией. Увеличение кол-ва межслойных переходов.	10. -
11. Выгрузка файлов геометрии топологии (формата GDS или OASIS) для передачи заводу-изготовителю.	11. Выгрузка файла конфигурации ПЛИС (*.bin).
12. Проверка DRC (правил проектирования) и LVS (соответствия выгруженной топологии нетлисту – тому что был на этапе gate-verilog) по всему проекту (выгуженному в GDS или OASIS).	12. -
13. Отправка проекта на завод для изготовления кристалла (Tapeout).	13. Загрузка файла конфигурации в ПЛИС.