

SPRAWOZDANIE Z WYKONANIA ĆWICZENIA

IMIE, NAZWISKO: Igor Tryhub

11 grudnia 2015 r.

Prowadzący pracownię: Rafał Szukiewicz

II rok studiów, Informatyka

Piątek 08:00 – 11:00

Pamięć Ram

(28)

1. Opis teoretyczny

Szeroko pojętą pamięć komputerową można podzielić ze względu na:

Ulotność:

- pamięci ulotne przechowujące dane tak długo, jak długo włączone jest ich zasilanie;
- pamięci nieulotne zachowujące dane także po odłączeniu zasilania.

Możliwość zapisu i odczytu:

- tylko do odczytu (zapis odbywa się w fazie produkcji);
- jednokrotnego zapisu;
- wielokrotnego zapisu, ale długotrwałego, utrudnionego i ograniczoną liczbę razy;
- wielokrotnego zapisu trwającego porównywalnie z czasem odczytu, łatwego i nieograniczoną liczbę razy;
- wielokrotnego zapisu, lecz wymagającą kasowania przed ponownym zapisem danych.

Miejsce w konstrukcji komputera:

- rejestry procesora;
- pamięć podręczną, czyli cache;
- pamięć operacyjną, dostępną bezpośrednio przez procesor, w tym RAM;
- pamięć zewnętrzną, dostępną dla procesora jako urządzenie zewnętrzne, w tym pamięci USB, masową (stacje dysków, taśm itp.);
- pamięć roboczą podzespołów (np. rejestry stanu urządzenia, bufor w kartach sieciowych, bufor wysyłanego lub odebranego znaku w łączy szeregowym, pamięć obrazu w kartach graficznych).

.

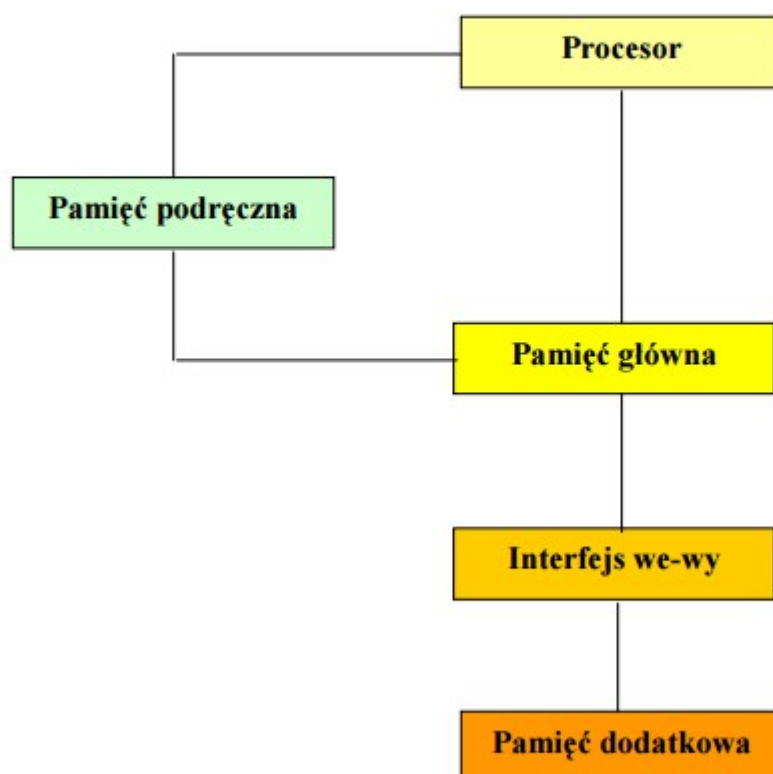
Sposób dostępu do informacji:

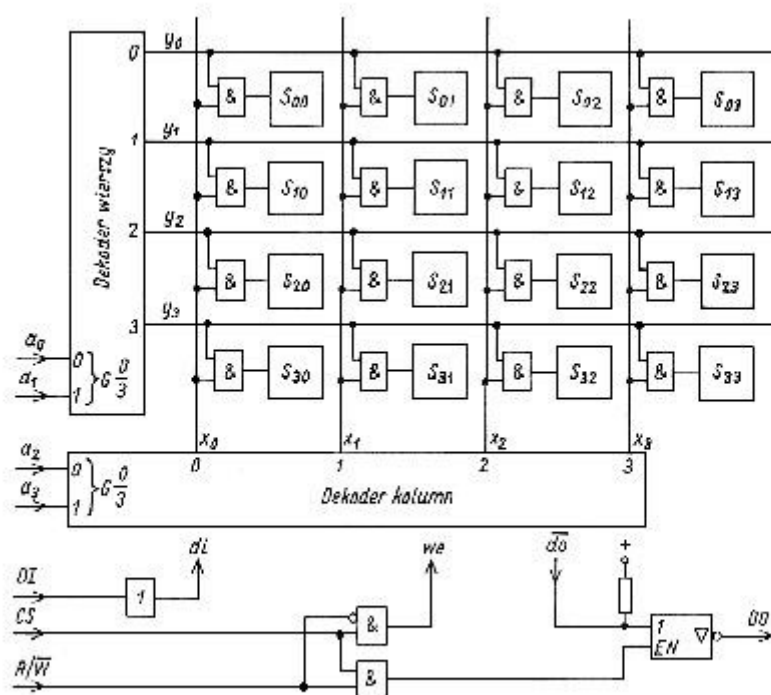
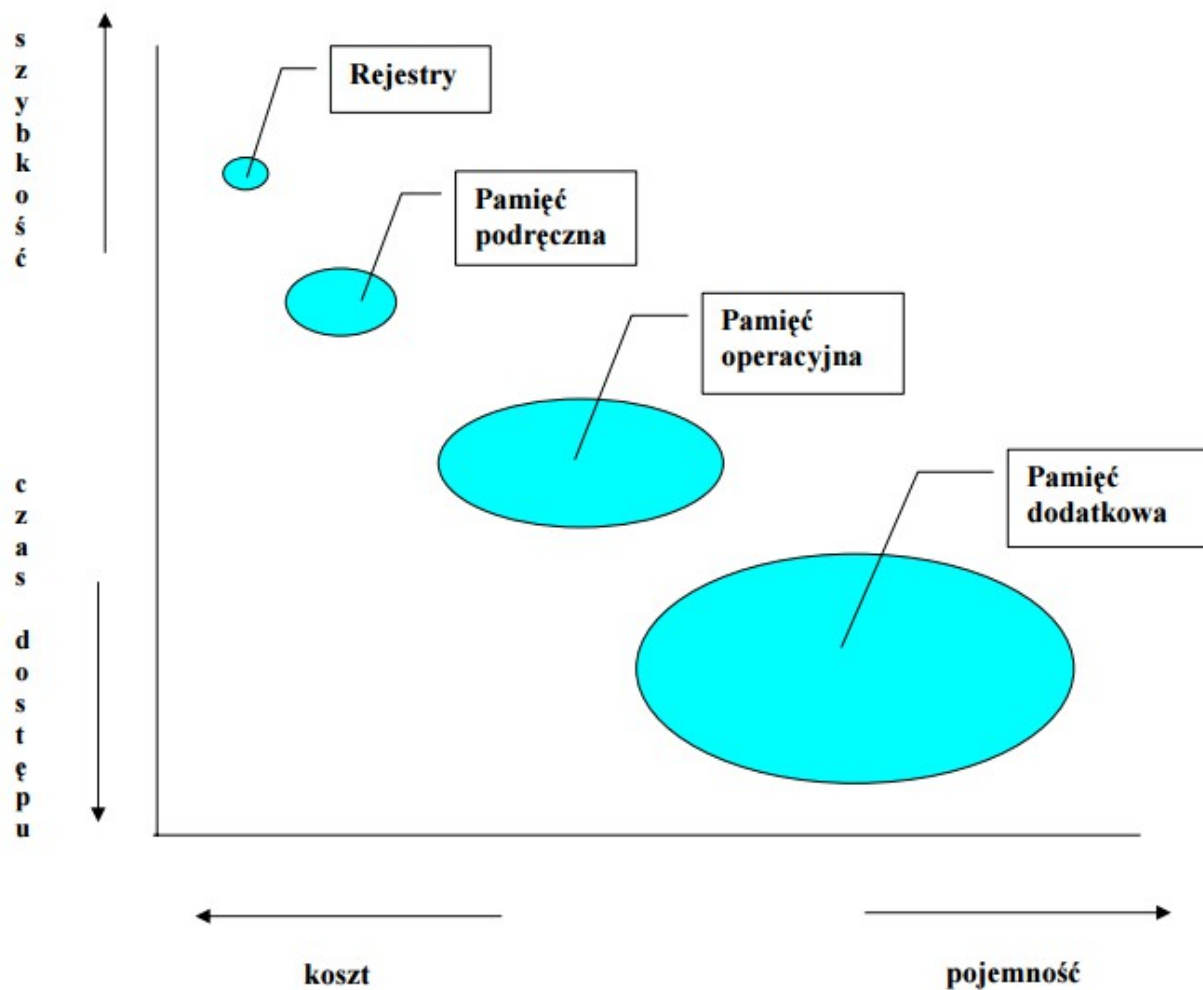
- pamięć o dostępie swobodnym – po wybraniu adresu bezpośrednio dostępna jest dowolna komórka pamięci;
- pamięć o dostępie szeregowym (cyklicznym) – dostęp do danych wymaga odczytania ich po kolei (rejestry przesuwne, pamięć taśmowa);
- pamięć skojarzeniową (asocjacyjną) – miejsce dostępu do niej jest zależne od zawartości innej pamięci;
- pamięć wielopoziomową – pamięć o dostępie szeregowym w obrębie szeregowym, z możliwością wyboru sektorów.

Własności systemów pamięci

Polożenie <ul style="list-style-type: none">• procesor• wewnętrzna (główna)• zewnętrzna (pomocnicza) Pojemność <ul style="list-style-type: none">• rozmiar słowa• liczba słów Jednostka transferu <ul style="list-style-type: none">• słowo• blok Sposób dostępu <ul style="list-style-type: none">• sekwencyjny• bezpośredni• swobodny• skojarzeniowy	Wydajność <ul style="list-style-type: none">• czas dostępu• czas cyklu• szybkość transferu Rodzaj fizyczny <ul style="list-style-type: none">• półprzewodnikowa• magnetyczna Własności fizyczne <ul style="list-style-type: none">• ulotna/ nieulotna• wymazywalna/ niewymazywalna Organizacja
---	--

Hierarchia pamięci:





DI = wejście danych (*data input*); *CS* = wybór układu (*chip select*); *we* = zezwolenie na zapis (*write enable*); *DO* = wyjście danych (*data output*); *R/W* – czytaj/pisz

Ilustracja 1: Budowa wewnętrzna pamięci RAM. Przykład pamięci o pojemności 16 bitów.

Oprócz wejść adresowych pamięć RAM ma jeszcze wejście danych DI (data input), wyjście danych DO (data output), wejście sygnału zapis/odczyt R//W (read//write) i wejście sygnału wyboru (selekcji) układu CS (chip select) lub sygnału zezwolenia dla układu CE (chip enable). Wejścia CS i CE umożliwiają pracę w systemie multipleksowanym większej liczby pamięci połączonych ze wspólną linią danych (praca z wykorzystaniem magistrali). Jeżeli CS=0, wyjście danych DO znajduje się w stanie wysokiej impedancji i nie ma wpływu na linię danych. W celu umożliwienia tego rodzaju przełączania wyjście danych jest zrealizowane przeważnie jako wyjście z otwartym kolektorem lub wyjście trójstanowe. W czasie zapisu (R//W=0) dodatkowa funkcja logiczna powoduje ustawienie bramki wyjściowej również w stan wysokiej impedancji. Dzięki temu istnieje możliwość połączenia DI z DO i prowadzenie w ten sposób transmisji w obu kierunkach za pomocą tej samej linii (magistrala dwukierunkowa). Inna funkcja logiczna zapobiega przełączeniu w stan zapisu (we=1), gdy CS=0. Dzięki temu unika się omyłkowego zapisu przed wybraniem odpowiedniego układu pamięci.

Bramka trójstanowa, bramka TS (ang. three-state) - jest to bramka logiczna, która na wyjściu, oprócz dwóch stanów logicznych (0 i 1 logiczne), może przyjmować stan logicznie nieokreślony. Stan ten nazywany jest stanem wysokiej impedancji i oznaczany jest (Z).

NAND TS

S	a	b	y
0	0	0	(Z)
0	0	1	(Z)
0	1	0	(Z)
0	1	1	(Z)
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

NOT TS

S	a	y
0	0	1
0	1	0
1	0	(Z)
1	1	(Z)

Otwarty kolektor(OC)– rodzaj wyjścia układów elektronicznych zrealizowany najczęściej jako wyprowadzenie kolektora tranzystora wewnętrznego stopnia wyjściowego na końcówkę układu.

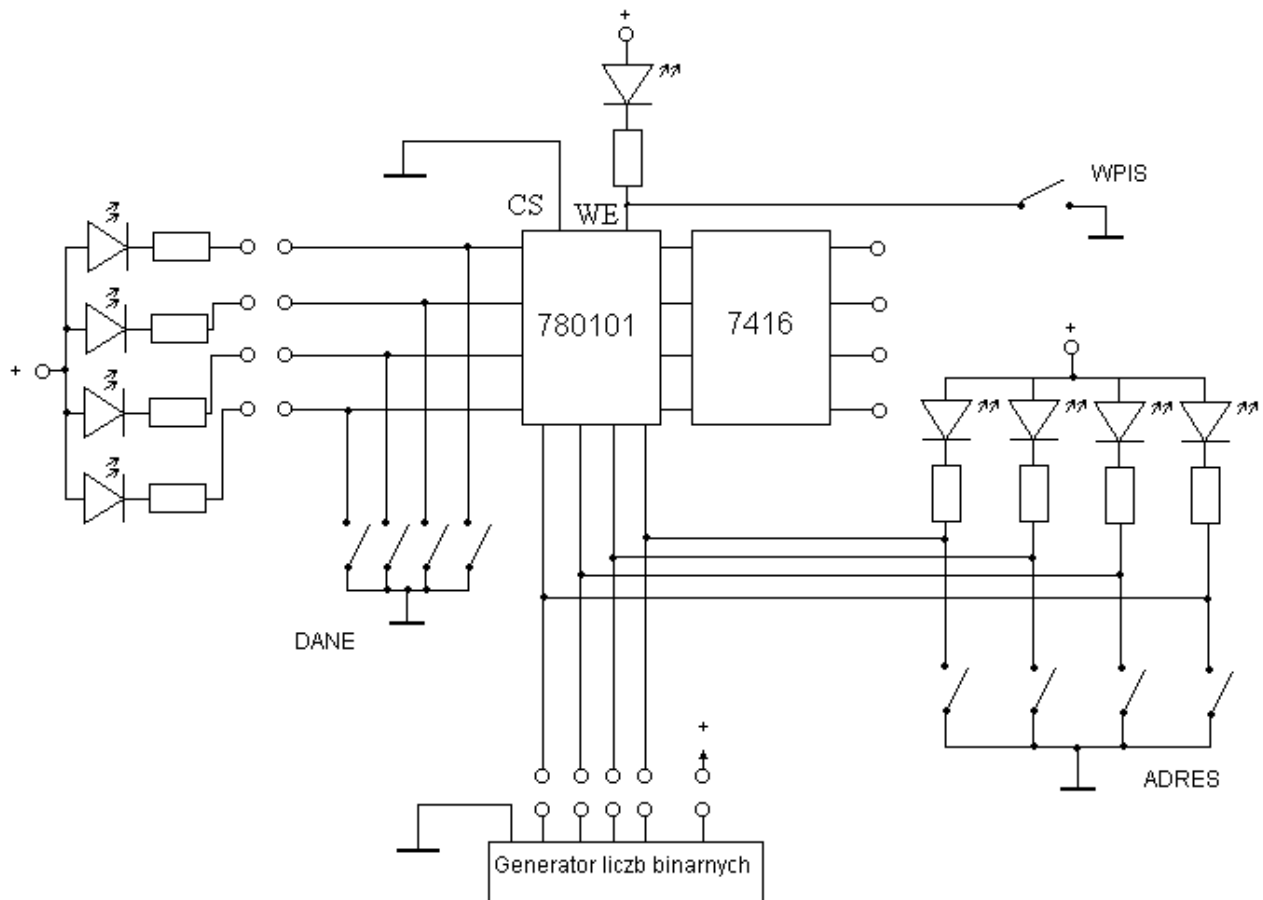
Zaletą tego wyjścia (dwustanowego) jest to, że działa jak styki przekaźnika: tzn. pin jest zwarty do masy lub innego wspólnego bieguna albo jest w stanie wysokiej impedancji, tym samym będąc w stanie wysokiej impedancji nie zakłóca innych podłączonych do linii układów. Emiter tranzystora najczęściej znajduje się na masie.

Układ umożliwia prostą realizację sterowania układami o innym napięciu niż napięcie panujące w układzie.

Zaletą układu jest możliwość podłączenia więcej niż jednego wyjścia otwarty kolektor do jednej linii. Przyjmując, że stanem nieaktywnym jest stan wysokiej impedancji, przejście któregokolwiek z układów w stan zwarcia zmienia stan sterowanej linii. Dlatego często by umożliwić uaktywnienie układów przez wiele źródeł sygnału przyjmuje się, że stanem aktywującym jest stan niski (zwarcia do masy) umożliwiając tym samym sterowanie ich z wyjść otwarty kolektor.

pamięci typu 780101 To 64 bitowa pamięć RAM oparta na 64 przerzutnikach R-S zorganizowanych w 16 słów po 4 przerzutniki w każdym słowie datasheet załączony do sprawozdania

2. Wykonanie ćwiczenia



1.2: schemat układu

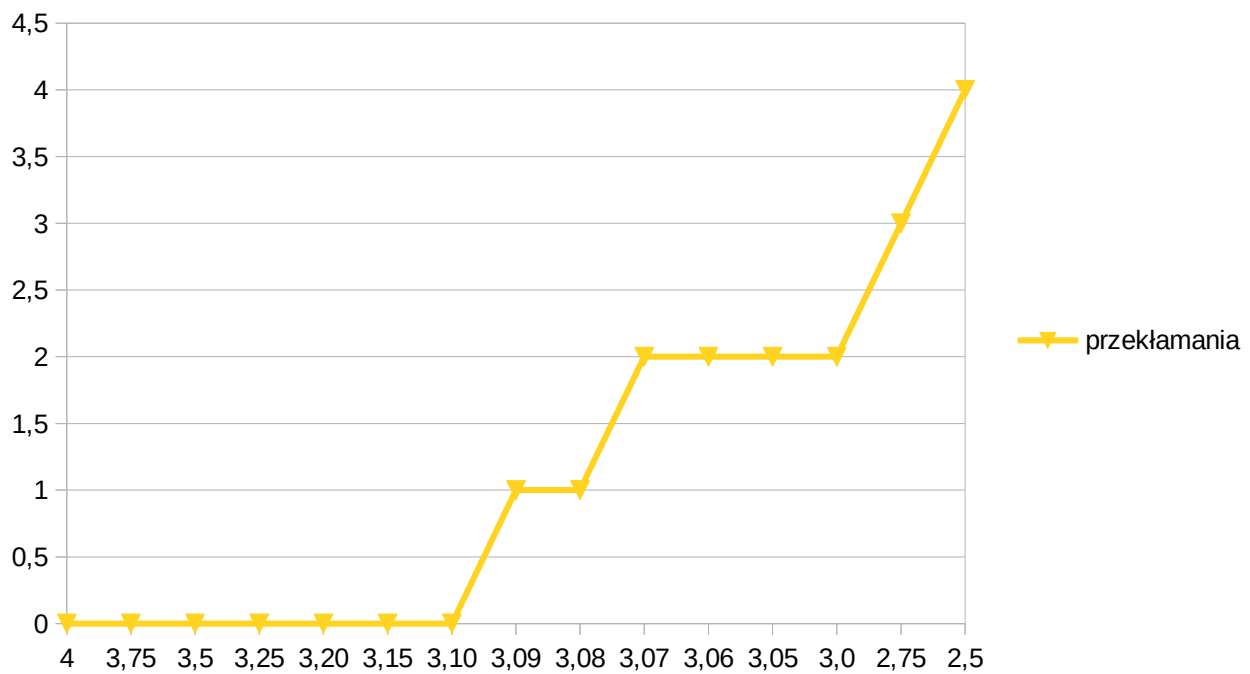
Po wypełnieniu wszystkich komórek pamięci identycznymi wartościami i podłączeniu generatora liczb losowych sprawdzono zachowanie układu przy różnych wartościach napięcia zasilania. Przy 2,67V generator liczb losowych przestał generować liczby następnie ustawiono na 4 komórkach pamięci różne wartości:

Adres	Dane
1000	1111
0100	0100
0010	0000
0001	0101

Następnie z odłączonym generatorem liczb losowych sprawdzano liczbę przekłamań odczytu przy różnych wartościach napięcia zasilania wyniki przedstawiono w tabelce poniżej:

Napięcie	Liczba przekłamań
4	0
3,75	0
3,5	0
3,25	0
3,20	0
3,15	0
3,10	0
3,09	1
3,08	1
3,07	2
3,06	2
3,05	2
3,0	2
2,75	3
2,5	4

I zilustrowano na wykresie 1:



Wykres 1

3. Wnioski

Podczas wykonywania danej pracowni zapoznałem się z zasadami działania pamięci RAM na przykładzie układu 780101. W czasie eksperymentów ze zmianą napięcia zasilania układu przekonałem się, że w przedziale od 3.1V do 5.0V działa przedstawiony układ w sposób przewidywany, bez przekłamań. Przy próbie zmniejszenia napięcia zaobserwowałem lekkie zaburzenia w zapamiętywaniu danych przez układ, które się coraz powiększały. Przy napięciu zasilania 2.5V zaobserwowałem całkowite zaprzestanie działania układu. Stąd możemy wywnioskować, że ogólnie, dla poprawnego działania, układy cyfrowe powinny zawsze znajdować się we właściwym zakresie napięciowym. Po odłączeniu układu od źródła napięcia zaobserwowałem utratę dotychczas chronionych danych, co było spowodowane ulotnością pamięci RAM, a dokładniej, wyciekami ładunków na kondensatorach.