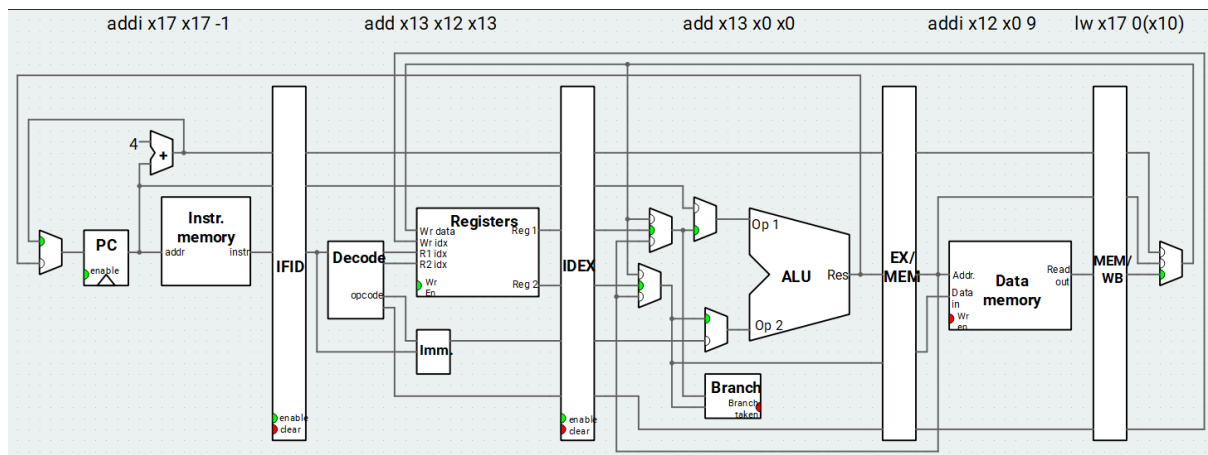


**Informe Explica detalladament la pràctica realitzada.** Fes els diagrames necessaris per entendre i mostrar el cicle d'execució dels diferents tipus d'instruccions als dos simuladors.

### Preguntes sobre el simulador RIPS:

Per resoldre aquestes qüestions es necessari mirar l'estat del pipeline o utilitzar la Pipeline table:

#### 1) Quin es l'estat de cadascuna de les cinc etapes del pipeline al cicle 6?



Al 6 cicle tinc una instrucció completa per cada un dels cicles.

**Al fetch:** addi a7, a7, -1

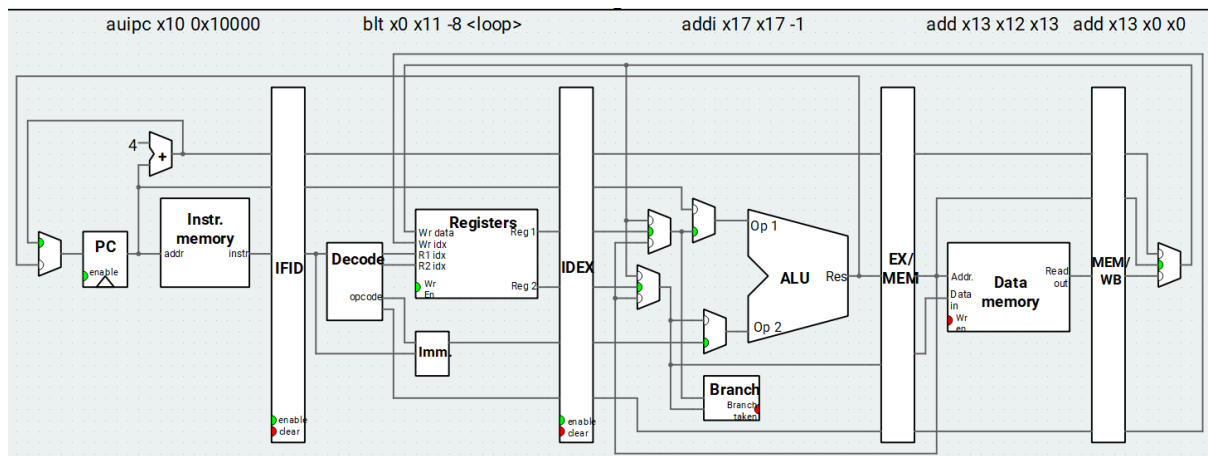
**Al decode:** add a3, a2, a3

**Al execute:** add a3, zero, zero

**Al Memory Access:** addi a2, zero, 9

**Al Writeback:** lw a7, 0(a0)

I al 8?



**AI fetch:** la a0, guardaResultat

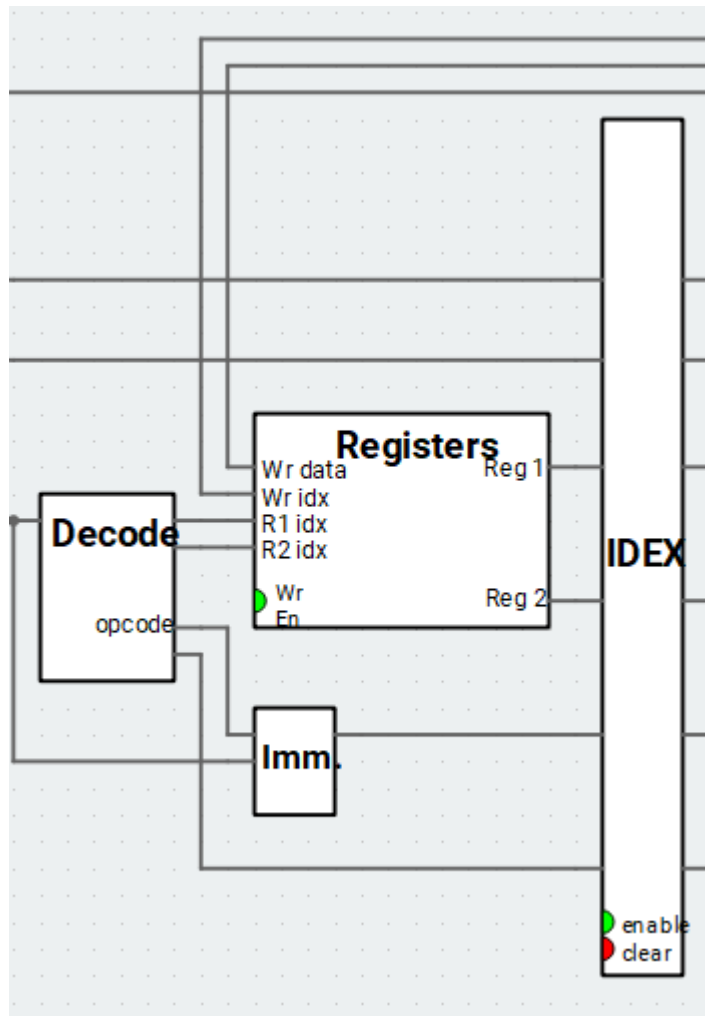
**AI decode:** bgt a7, zero, loop

**AI execute:** addi a7, a7, -1

**AI Memory Access:** add a3, a2, a3

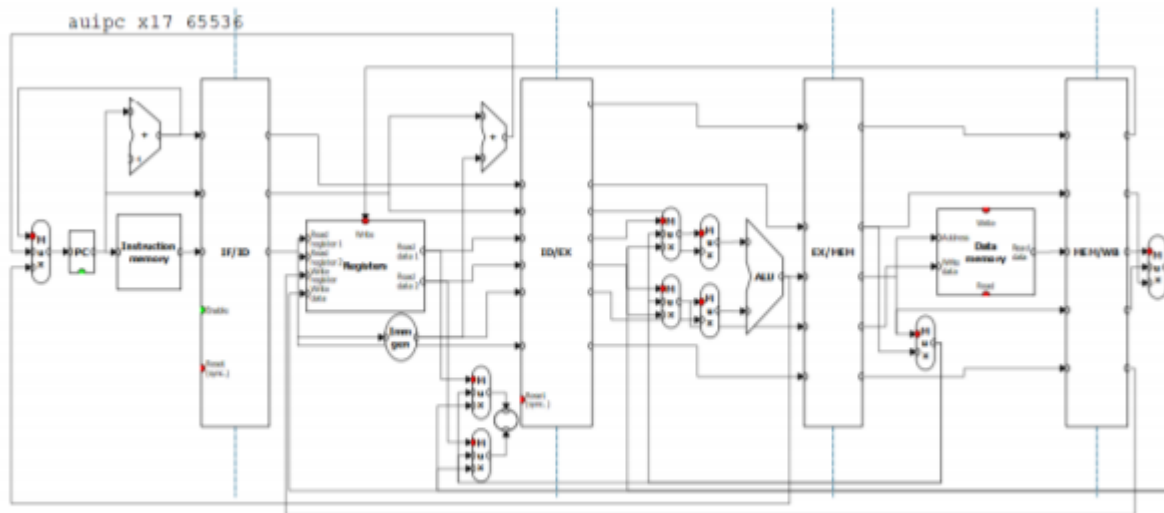
**AI Writeback:** add a3, zero, zero

2) Quins senyals de control s'activen en el cicle 4? A quines instruccions del codi corresponen?



com veiem s'activa la senyal de WR/EN dels Registers. I corresponen a aquesta etapa on ens trobem **addi a2, zero, 9** pero el que fa que es produeix-hi aquesta activació es **la a0, valorDada** que guarda als registers unes dades.

3) Quins són els valors a les sortides dels multiplexors assenyalats a la figura al cicle 7:



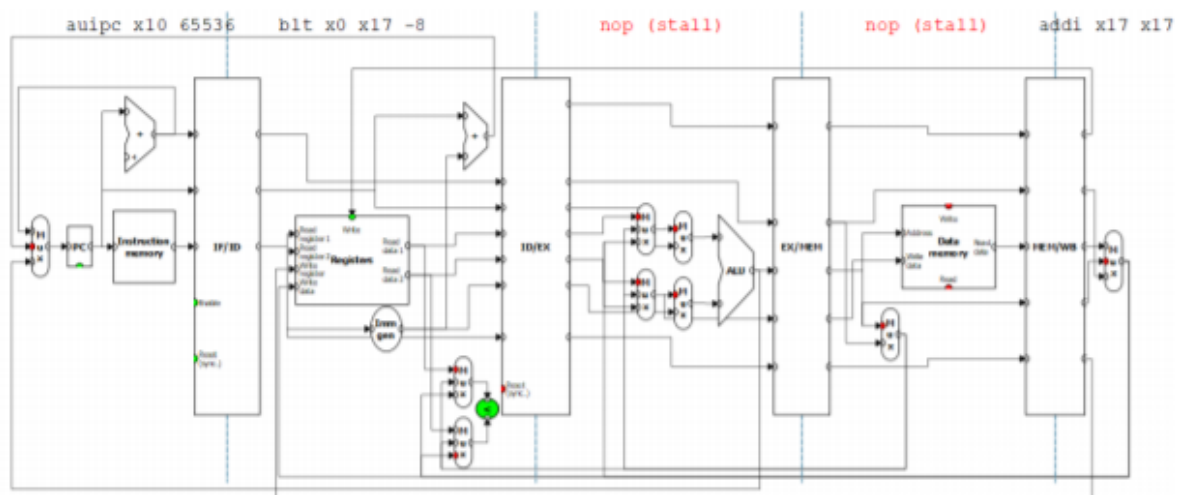
**Figura 4.** Detall de les etapes del RISC-V en el simulador RIPS. L'elipse vermella assenyalava els multiplexors que s'utilitzen a la qüestió 3.

Al primer multiplexor el valor de la sortida serà el valor a7 ja restat en el nostre programa aquest valor és  $2-1=1$ . En el segon multiplexor el valor l'agafa d'un immediat el qual el seu valor és 0 en aquest programa.

#### 4) Perquè els valors apareixen en aquest ordre?

El que es calcula és si compleix la condició de salt i ens retorna la direcció de la següent instrucció.

5) Llegeix amb cura la part del codi amb que s'implementa el loop. Tenint en compte el que has vist a la qüestió 3), justifica perquè el pipeline al cicle 9 presenta aquest estat:



**Figura 5.** Estat del pipeline al cicle 9.

Per que al Cicle 9 el micró activa el salt i per això borra las 2 següents etapes que hi havia al pipeline, i al fetch entra la instrucció

calculada per el salt.

**6) Quan NO es produeix el salt, quants cicles triga en executar-se la instrucció bgt a7, zero, loop?**

Es produeixen 5 etapes de la instruccions la qual passa per totes les etapes que hi ha al micro.

**7) Quan s'està executant la instrucció de salt, però el salt NO es produeix, a quina posició apunta la memòria d'instruccions?**

Apunta a la següent línia de codi.

**8) Quan es produeix el salt, quants cicles triga en executar-se la instrucció bgt a7, zero, loop?**

Es produeixen 7 etapes de la instrucció ja que dos es borra al moment de fer el salt i les altres 5 son les que passa per tot el micro.

**9) Quan s'està executant la instrucció de salt, i el salt es produeix, a quina posició apunta la memòria d'instruccions?**

Apunta a la posició calculada per la condició del salt en aquest cas es la primera instrucció del loop.

### **Conclusions:**

En aquesta practica hem après com funcionen d'una millor manera les etapes del micro i com funciona cadascuna d'aquestes en determinats casos com quan hi ha salts, etc.