

独有特性

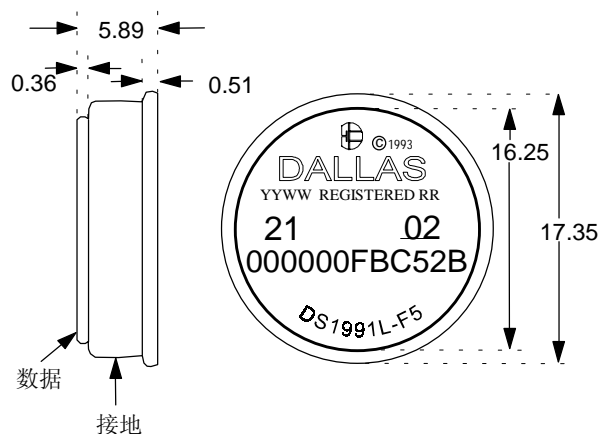
- 安全可靠的 1,152 位的读/写、非易失存储器
- 若 64 位密码不匹配，则安全存储器不会被译解
- 存储器被分成 3 个分区，每分区包含 384 位
- 每个分区都有 64 位的密码和识别码
- 512 位的暂存器确保了数据传送的完整性
- 工作温度范围：-40°C 至 +70°C
- 数据可保持 10 年以上

iButton 的共性

- 工厂刻入检测过的 64 位注册码（8 位家族码 + 48 位序列码 + 8 位 CRC 校验码），没有任何两个器件的注册码是相同的，这一唯一性确保每一个器件能够被绝对跟踪
- 适用于 MicroLAN™ 多点控制器
- 短时间接触实现数字识别
- 基于芯片的数据载体提供了一种紧凑的存储信息方案
- 可以安装在某一物体上、并读取数据
- 通过单线与主机进行数据通信，传输速率可达 16.3kbps，经济实惠
- 标准 16mm 直径和 1-Wire® 协议，保证了与其它 iButton 产品的兼容性
- 纽扣外形使其可以自动对准杯状检测器
- 注册号刻在耐用的不锈钢外壳上，能够经受住恶劣的环境

- 安装时可以很容易地用自粘胶粘贴背面、固定其翻边，或嵌装其环箍
- 当阅读器首次上电时进行在线检测应答
- 符合 UL#913 (第四版)标准;本质安全设备，经过 I 级，1 区，A, B, C 组和指定 D 区域场合的认证

F5 MicroCan™



图中数据单位：mm

订购信息

DS1991L-F5

F5 MicroCan

常用附件

DS9096P

自粘胶垫

DS9101

多用途夹

DS9093RA

安装固定环

DS9093F

链扣

DS9092

iButton 读取探头

iButton 和 1-Wire 是 Dallas Semiconductor 的注册商标。
 MicroCan 和 MicroLAN 是 Dallas Semiconductor 的商标。

iButton 概述

多密钥 iButton DS1991 是进行读/写操作的数据载体，它有三个独立的电子密钥，提供 1,152 位安全、非易失存储器。每个密钥分区包括 384 位，具有独立的 64 位密码和公共识别区（图 1）；密码区必须匹配才能访问安全存储器。数据按照 1-Wire 协议传输，只需单条数据线和地回路。512 位的暂存器能够保证安全存储器的数据完整性。数据首先写到能读回的暂存器；数据被校验确认后，发出复制暂存器命令，以便将数据传送到存储器。这个过程确保了在改变存储器内容时的数据完整性。每片 DS1991 内部都有在工厂光刻的 48 位序列码，为唯一的身份验证提供了保证，也确保了可绝对跟踪功能；DS1991 的家族码是 02H。由于 iButton 采用了 MicroCan 封装，所以具有防尘、防潮、抗震等特性，适用于在恶劣环境中工作。另外，工程技术人员操作起来也很方便；DS1991 紧凑的纽扣外型使其可以自动对准相应的接收器。与 DS1991 配套的附件使其可以装在塑料钥匙环上、图像身份证上、印刷电路板或任何其它表面平滑的物体上。应用领域包括：安全访问控制、银行存储借贷信息、工作进程的跟踪、旅行者的电子支票和私有资料的保存等。

操作方式

DS1991 以 1-Wire 协议为基础用一根数据线来传输数据。总线上的主机必须首先发出四条 ROM 功能命令：1) Read ROM, 2) Match ROM, 3) Search ROM, 4) Skip ROM。这些命令作用在每个器件的 64 位光刻 ROM 代码，以此能检测到目前 1-Wire 总线上有无特定的从机设备，如果总线上有多个设备，则可检测出这些从机设备的数目及其类型。ROM 功能命令的流程图见图 9 所示。一条 ROM 功能命令执行完后，可实现作用在安全存储器和暂存器上的存储功能，总线上的主机会发出 6 条存储器功能命令中的任意一条来检测 DS1991。这些存储器功能命令的流程图如图 5 所示。所有数据的读写操作都由最低有效位起始。

64 位光刻 ROM 代码

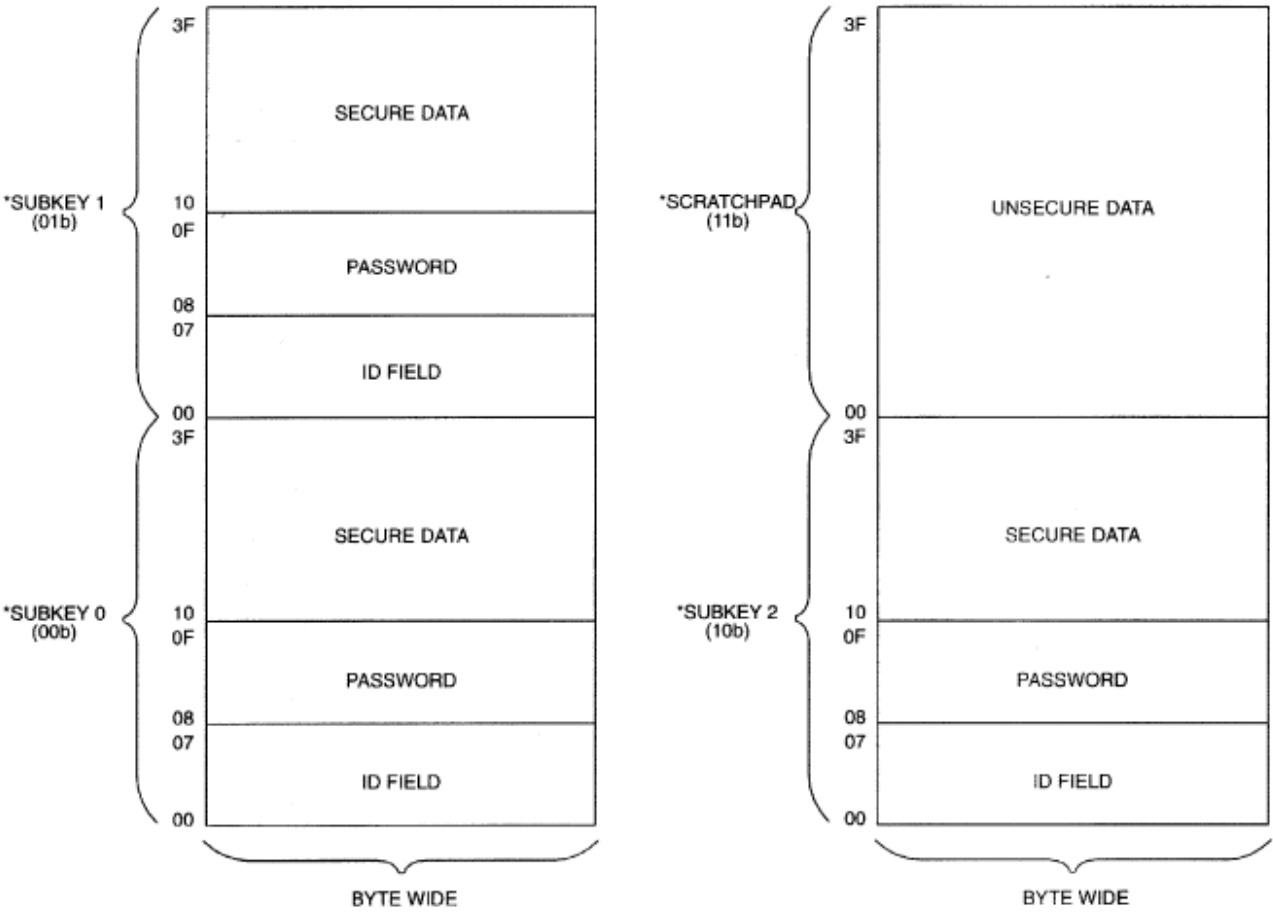
每片 DS1991 都有唯一的 64 位 ROM 代码。其中，前 8 位是 1-Wire 产品的家族码，接下来的 48 位是每个器件唯一的序列号，最后 8 位是前面 56 位码的 CRC 校验码（图 2）。1-Wire 的 CRC 校验码由一个多项式生成而来，而此多项式发生器是由一个移位寄存器和异或门电路组成，如图 3 所示；生成的多项式方程为： $X^8 + X^5 + X^4 + 1$ 。关于 Dallas 的 1-Wire 循环冗余校验的附加信息请参考 *Book of DS19xx iButton Standards*。移位寄存器进行零初始化后，从 8 位家族码的最低有效位开始移入，每次移 1 位。当第 8 位家族码移入后，开始移入序列号；第 48 位序列号移入后，移位寄存器中的值既是 CRC 值。要注意的是，继续移入 DS1991 内部的 8 位 CRC 校验码，如果接收数据正确则使移位寄存器归零。

存储器功能命令

DS1991 有 6 个特定的设备检测命令，包括 3 个中间结果暂存器命令：Write Scratchpad、Read Scratchpad 和 Copy Scratchpad；还有 3 个子密钥命令：Write Password、Write Subkey 和 Read Subkey。当选定某个从机设备后，存储器功能命令就会写入 DS1991 中。这些命令由三段组成，每段长为一个字节；第一个字节为功能代码段，它定义了 6 个可执行的命令；第二个字节是地址段，其中的前六位定义了命令的起始地址值，后两位是子密钥的地址代码；命令的第三个字节是第二个字节的补码（图 4）。

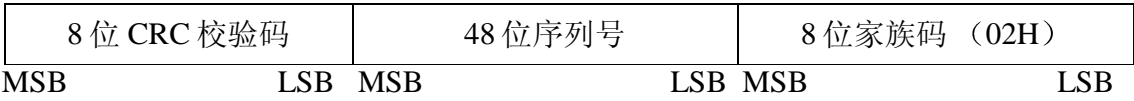
初次使用时，无法确定存储在从机设备里的密码，所以需要先对 DS1991 进行初始化。初始化时对选定的子密钥区利用 Write Password 命令直接写入新的识别码和密码（而不必通过暂存器），一旦新的识别码和密码存入从机设备里，再进行修改时，就要通过暂存器。

存储器图 图 1

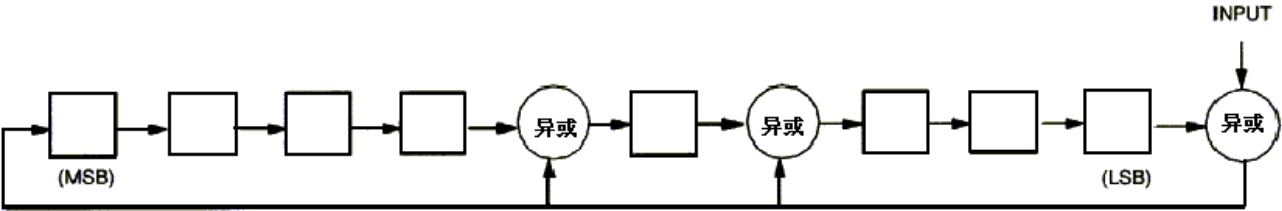


* 每个子密钥或暂存器都有各自唯一的地址。

64 位光刻 ROM 代码 图 2



1-Wire CRC 校验码生成器 图 3



DS1991 命令结构 图 4

Command	1 st byte	2 nd byte								3 rd byte
		B7	B6	B5	B4	B3	B2	B1	B0	
Write Scratchpad	96H	1	1	any value						ones complement of 2 nd byte
Read Scratchpad	69H			00H to 3FH						
Copy Scratchpad	3CH	Subkey Nr.: 0 0 or 0 1 or 1 0	0	0	0	0	0	0		
Read Subkey	66H		any value							
Write Subkey	99H		10H to 3FH							
Write Password	5AH		0	0	0	0	0	0		

暂存器命令

DS1991 中 64 位的读/写暂存器是没有密码保护的；它通常用于构建数据以进行校验，然后再复制到安全子密钥分区。

Write Scratchpad [96H]

Write Scratchpad 命令用于将数据输入到暂存器。写过程的起始地址由写命令指定；数据可以连续写入直到暂存器写满或 DS1991 复位。命令流程图参见图 5 第一页的左列所示。

Read Scratchpad [69H]

Read Scratchpad 令用于提取来自暂存器的数据。起始地址由命令字指定；数据可以连续读取直到读完暂存器数据或 DS1991 复位。命令流程图参见图 5 第一页的中间一列。

Copy Scratchpad [3CH]

Copy Scratchpad 命令将指定的数据块从暂存器传递到选中的子密钥分区中。当数据存入安全区前需要验证时可使用该命令。数据可以按单一的 8 字节、也可以以 64 字节传输。共有 9 个有效的分区选择代码指定要传送的数据区域（图 6）。为了防止安全数据区被意外的擦除，必须输入子密钥区的 8 字节密码；如果密码不匹配，则操作将会终止。数据送入安全的子密钥分区后，存储在相应的暂存器中的原始数据被删除。命令序列流程图参见图 5 第一页的右列所示。

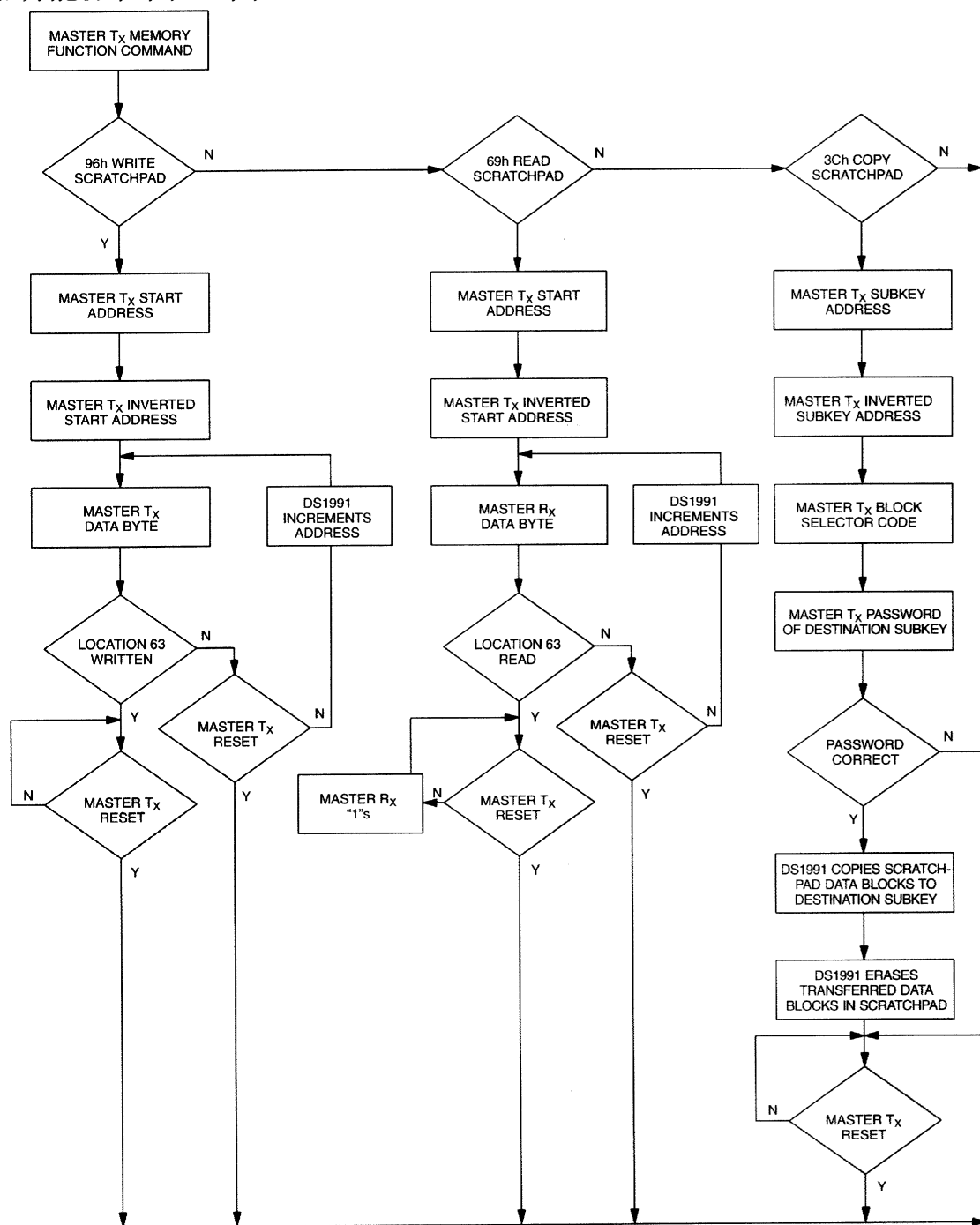
子密钥命令

DS1991 中的每个子密钥块都是单独地进行访问的。处理安全子密钥的数据读、写从命令指定的地址开始，处理过程持续进行直到从机设备复位或子密钥数据读、写完毕。

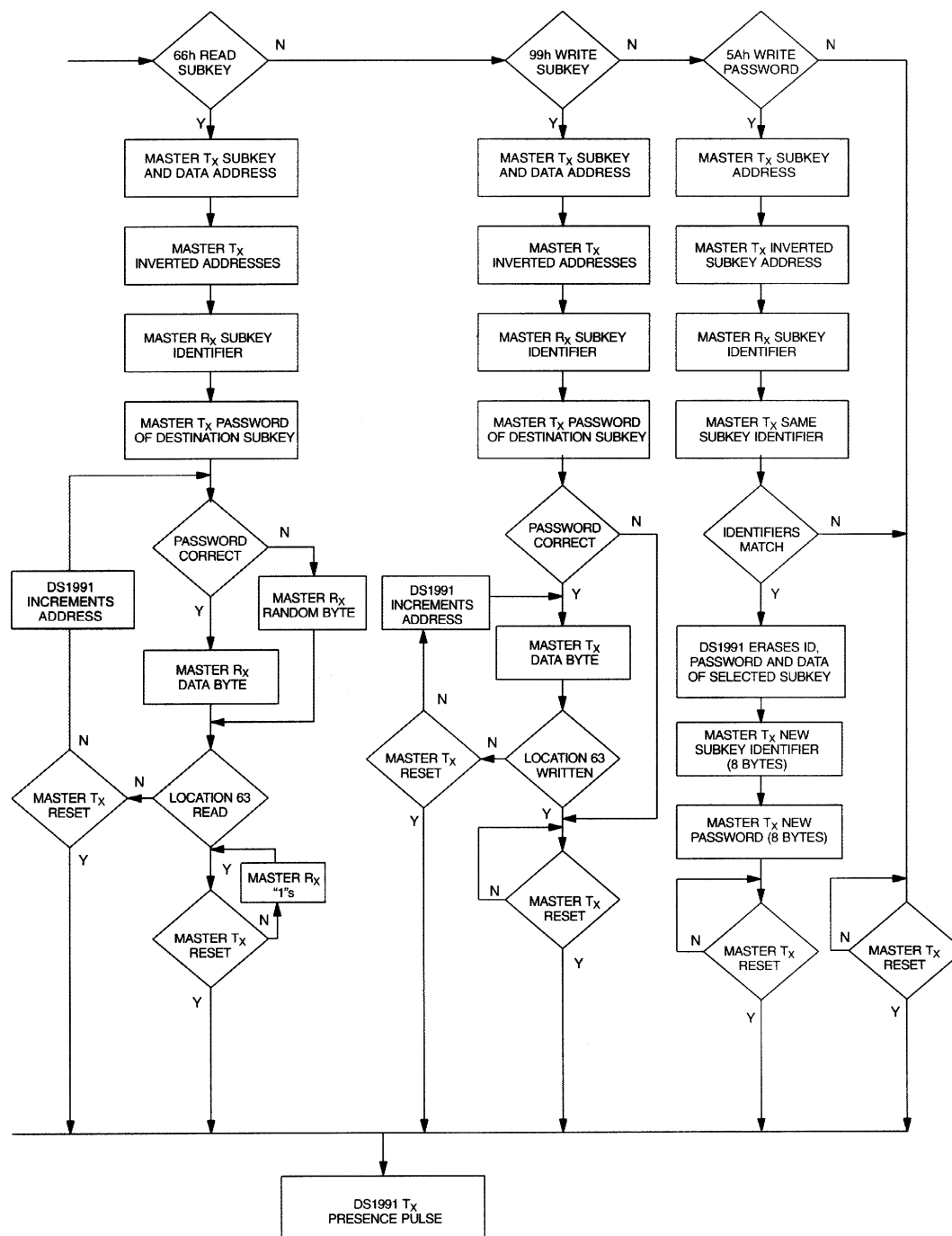
Write Password [5AH]

Write Password 命令用来向已选中的子密钥分区输入识别码和密码。这条命令将会擦掉安全区域里原先存储的数据，同时也会重新写入识别码和密码。DS1991 的内置检测装置保证选择合适的子密钥分区。此命令操作以读所选中子密钥分区的识别码为起始，写入时，子密钥分区中的识别码就会改变；如果识别码不匹配，则命令序列就会终止。否则，子密钥分区中的内容会被删除，新的 64 位识别码会跟在新的 64 位密码后写入。命令序列流程图参见图 5 第二页的右列所示。

存储器功能流程图 图 5



存储器功能流程图 图 5 (接上页)



DS1991 的分区选择代码 图 6

分区序号	寻址范围	LS 字节		代码			MS 字节		
0 至 7	00 至 3FH	56	56	7F	51	57	5D	5A	7F
0	标识符	9A	9A	B3	9D	64	6E	69	4C
1	密码	9A	9A	4C	62	9B	91	69	4C
2	10H 至 17H	9A	65	B3	62	9B	6E	96	4C
3	18H 至 1FH	6A	6A	43	6D	6B	61	66	43
4	20H 至 27H	95	95	BC	92	94	9E	99	BC
5	28H 至 2FH	65	9A	4C	9D	64	91	69	B3
6	30H 至 37H	65	65	B3	9D	64	6E	96	B3
7	38H 至 3FH	65	65	4C	62	9B	91	96	B3

Write Subkey [99H]

Write Subkey 命令用来将数据输入到选中的子密钥中。因为子密钥是安全的，所以在访问它们时需要正确的密码。该过程从读识别码开始；接着写回密码。如果密码不正确，处理过程就会停止。否则，数据流写入安全区域。写过程的起始地址由命令字指定数据可以连续写入直到子密钥写完或 DS1991 复位。命令流程图参见图 5 第二页的中间一列所示。

Read Subkey [66H]

Read Subkey 命令用于提取选中的子密钥区内的数据。因为子密钥是加密的，所以在访问它们时需要正确的密码。处理过程从读识别码开始；接着写回密码。如果密码不正确，DS1991 将传送随机数据。否则，可读取来自子密钥中的数据。起始地址在命令字中指定。数据可持续读取直到子密钥区读完或 DS1991 复位。命令流程图参见图 5 第二页的左列所示。

1-Wire 总线系统

1-Wire 单总线系统是用一根数据线连接单个主机和一台或多台从机设备的系统。任何情况下，DS1991 都作为从机设备来使用。总线上主机为典型的微处理器，对单总线系统的论述分为以下三个部分：硬件结构、处理流程和 1-Wire 信令（信号类型和时钟）。1-Wire 通信协议规定总线的收发按照特殊时隙下的总线状态进行、由主机发出的同步脉冲下降沿初始化。需要了解更多关于通讯协议详细描述，请参考 *Book of DS19xx iButton Standards* 第四章。

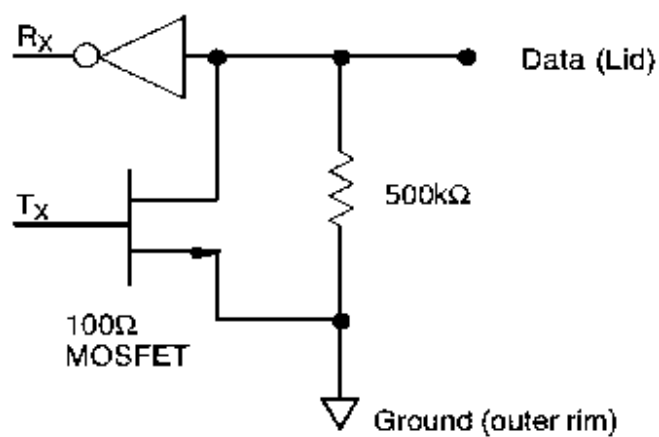
硬件配置

1-Wire 单总线系统中只定义了一根数据线，所以，保证在适当的时间驱动总线上的每个设备是非常重要的。为使上述操作易于实现，挂接在总线上的每个装置必须都带有一个漏极开路或三态端口连接数据线。DS1991 属于漏极开路的器件，其内部等效电路如图 7 所示。总线主机的等效电路和它相同。如果没有可利用的双向引脚，可将独立的输入、输出管脚连接起来用。

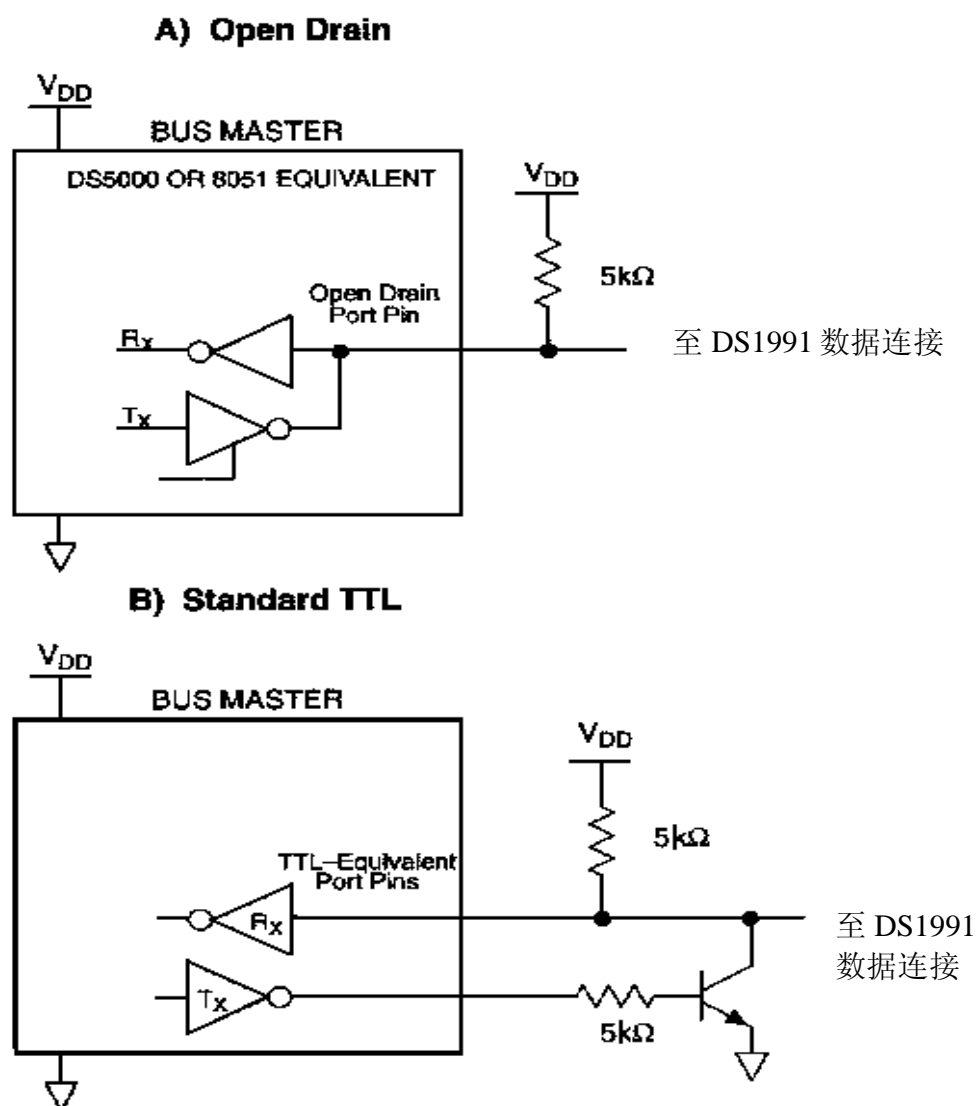
主机要求在主控总线外部接一上拉电阻，阻值约为 $5k\Omega$ 。主控总线等效电路见图 8a 和 8b。

多点总线由连接了多个从机设备的 1-Wire 总线组成；其中，1-Wire 单总线的最大数据传输速率是 16.3kbps，要注意的是 1-Wire 单总线的闲置状态为高电平。不管是何种原因，当暂停传输操作过程、且要求传送过程还能继续时，总线必须处于闲置状态；如果情况不是这样或者总线保持低电平超过 $120\mu s$ ，那总线上的所有器件将要复位。

等效电路 图 7



总线主控电路 图 8



处理流程

DS1991 在 1-Wire 总线上的数据访问命令流程如下所示：

- 初始化
- ROM 功能命令
- 存储器功能命令
- 处理/数据

初始化

1-Wire 总线上所有的传输操作均从初始化过程开始。初始化过程由主机发出的复位脉冲（Reset Pulse）和从机发出的在线应答脉冲（Presence Pulse）组成。在线应答脉冲使主机检测到 DS1991 挂接在总线上，并且已经准备就绪。详细内容请参阅“1-Wire 信令”一节。

ROM 功能命令

一旦主机检测到在线应答脉冲，就可以发出 4 条 ROM 功能命令。所有 ROM 操作命令的长度为 8 位。以下列出了这些命令的简要介绍（参考图 9 中的流程图）。

Read ROM [33H]

此条命令允许主机读取的 8 位家族码、48 位唯一的序列号和 8 位 CRC 校验码。此命令适用于总线上只有一片 DS1991 的情况。如果总线上连接了多个从机设备，当同一时间每个从机设备都响应此条命令时，就必然要发生数据冲突（漏极开路输出将产生一个线与结果）。

Match ROM [55H]

Match ROM 命令跟随 64 位 ROM 序列号，允许主机访问多从机总线系统中某个特定的 DS1991。只有与 64 位 ROM 序列号完全匹配的 DS1991 才会响应主机随后发出的功能命令。所有不匹配 64 位 ROM 代码的从机将处于等待复位脉冲状态。由上可知，Match ROM 命令既适用于单从机系统，也适用于多从机系统。

Skip ROM [CCH]

Skip ROM 命令在单从机总线系统中允许主机直接访问存储器，而无须提供 64 位 ROM 代码，节省时间。如果总线上挂接了不止一个从机设备，而且在 Skip ROM 命令后发出了一条 Read ROM 命令，总线上的从机设备就会同时传送数据，从而引起数据冲突（漏极开路输出将产生一个线与结果）。

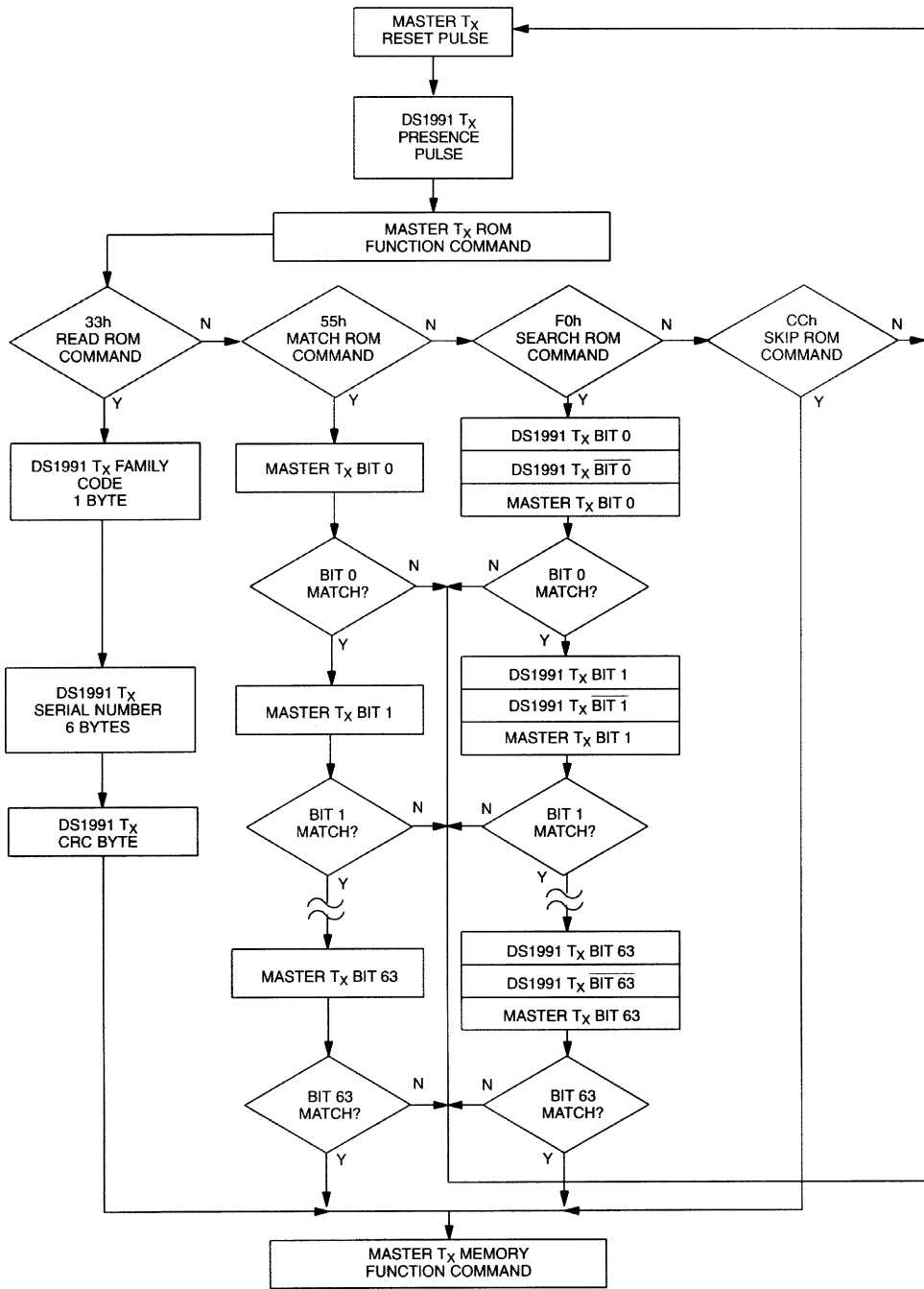
Search ROM [F0H]

系统初次上电时，主机可能检测不出 1-Wire 总线上从机设备的数目和它们的 64 位 ROM 代码，而 Search ROM 命令能够使得主机通过排除法来检测出总线上所有从机设备的 64 位 ROM 代码。ROM 搜索过程其实只是 3 个常规步骤的重复过程：读一位、读此位的补码，然后写这一位的期望值，主机对 ROM 中的每一位数据都执行这简单的 3 步常规操作。在此操作全部审查通过之后，主机就能读出每台从机设备 ROM 中的内容了。从机设备中余下的数码和它们的 ROM 代码可由另外的操作检测出来。需要了解关于 ROM 命令更全面的讨论，请参考 *Book of DS19xx iButton Standards* 第五章，并且在此章中还包括一个实例。

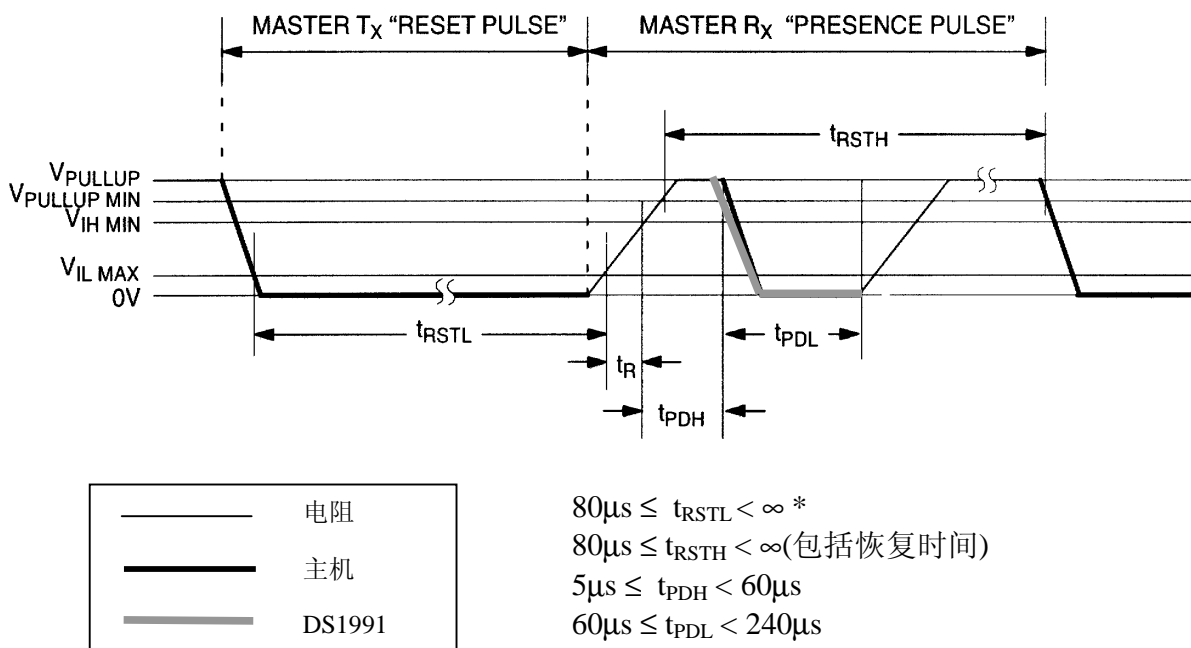
1-Wire 信令

DS1991 需要严格的通信协议来确保数据的完整性，此协议载单线上定义了四种类型的信号：包括复位脉冲和在线脉冲的复位过程、写 0 (Write 0)、写 1 (Write 1) 和读数据(Read Data)。除了在线脉冲以外，其它类型的信号都由主机启动，有关 DS1991 的情况参见图 10。在 ROM 命令和存储器功能命令都正确的前提下，发出复位脉冲和在线应答脉冲表明 DS1991 已经准备开始发送和接收数据。主机发送 (T_X) 复位脉冲 (t_{RSTL} 、最少 480 μs)；然后，主机释放总线，同时转换为接收模式 (R_X)。通过上拉电阻将 1-Wire 单总线拉至高电位；在检测到数据端口的上升沿后，DS1991 将延时等待 (t_{PDH} 、15-60 μs)，接着发送在线应答脉冲 (t_{PDL} 、60-240 μs)。

ROM 功能流程图 图 9



初始化过程“复位和在线应答脉冲” 图 10



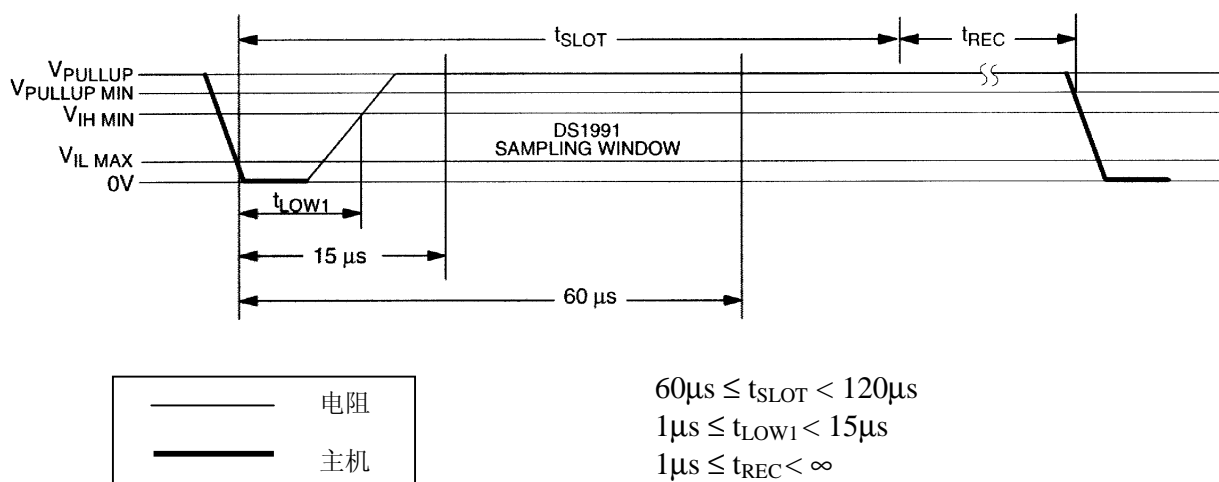
* 为了保证 1-Wire 总线上其它从机设备的中断信号不被屏蔽掉，必须使 $t_{\text{RSTL}} + t_{\text{R}}$ 始终小于 $960\mu\text{s}$ 。

读/写 时隙

关于读写时隙的详细解释参见插图（图 11）。所有的时隙均在主机将数据线拉低时启动；在数据线的下降沿通过触发 DS1991 中的延时电路使得 DS1991 与主机同步；在写时隙期间，延时电路决定 DS1991 何时对数据线进行采样。至于读数据的时隙，如果传输的是“0”，延时电路决定 DS1991 保持数据线为低的时间高于主机写 1 时间；如果数据位是“1”，则 $i\text{Button}$ 保持读数据的时隙不变。

读 / 写时隙图 图 11

写 1（Write 1）时隙



具体规格

大小	参见机械制图
重量	3.3 克
湿度	50°C 下 90% 的相对湿度
高度	10,000 英尺
预期使用寿命	25°C 下 10 年 (读写次数 150 万次, 参见注释 4)
安全性	经认可的本质安全设备, 符合 UL#913 (第四版); 经过 I 级, 1 区, A, B, C 组和指定 D 区域场合的验证

极限参数*

引线上的电压值均以接地为参考点	-0.5V 至 +7.0V
工作温度	-40°C 至 +70°C
存储温度	-40°C 至 +70°C

* 这只是器件所能承受的极限值。在不超出极限参数的前提下, 要使器件正常工作还需保证不超出特性参数列表中的限定条件。如果器件长时间处于这些极限参数下会影响其可靠性。

直流特性

($V_{PUP}^* = 2.8V$ 至 $6.0V$; $-40^\circ C$ 至 $+70^\circ C$)

参数	符号	最小值	类型	最大值	单位	注释
输入逻辑低	V_{IL}	-0.3		0.8	V	1
输入逻辑高	V_{IH}	2.2		6.0	V	
输出逻辑低 @ 4mA	V_{OL}			0.4	V	
输出逻辑高	V_{OH}		V_{PUP}	6.0	V	1,2
输入阻抗	V_{IL}		500		k Ω	3

* V_{PUP} = 外部上拉电压

交流特性

($-40^\circ C$ 至 $70^\circ C$)

参数	符号	最小值	典型	最大值	单位	注释
时隙期间	t_{SLOT}	60		120	μs	
写 1 低电平时间	t_{LOW1}	1		15	μs	
写 0 低电平时间	t_{LOW0}	60		120	μs	
读数据有效值	t_{RDV}	15 (精确值)			μs	
释放时间	$t_{RELEASE}$	0	15	45	μs	
读数据设置	t_{SU}			1	μs	5
恢复时间	t_{REC}	1			μs	
复位低电平时间	t_{RSTL}	480			μs	
复位高电平时间	t_{RSTH}	480			μs	4
响应检测高电平	t_{PDH}	15		60	μs	
响应检测低电平	t_{PDL}	60		240	μs	

注释:

1. 所有电压值以接地为参考。
2. V_{PUP} =到系统供给的外部上拉电压。
3. 输入下拉阻抗接地。
4. 在复位高电平到来之前，附加的复位信号和通信序列均是无效的。
5. 读数据的设置时间参考为了读 1 位而让主机拉低 1-Wire 总线的时间；数据要保证在此下降沿的 $1\mu s$ 内保持有效，并维持有效状态 $14\mu s$ （所以在 1-Wire 总线的下降沿上共需 $15\mu s$ ）。