2021/5/31

コンピュータアーキテクチャ論 Ex09

S1260027 Shunsuke Onuki

課題9-1 (教科書 課題5.1より)

課題9-2 (教科書 課題5.3 改題)

課題9-3

課題9-4

課題9-1 (教科書 課題5.1より)

この課題では、行列計算における記憶の局所性の特性について検討する。 下に示すコードは、C言語で記述されている。同じ行内の複数の要素は連続 して格納されている。各語は32 ビット整数であるとする。

- (a) 16 バイトのキャッシュのラインに、32 ビットの整数をいくつ格納できるか。 16*8/32 = 4 4 つ
- (b) どの変数(要素)を参照する際に、時間的局所性が見られるか。 I,J
- (c) どの変数(要素)を参照する際に、空間的局所性が見られるか。 A[J][I],B[I][0],A[I][J]

課題 9-2 (教科書 課題 5.3 改題)

アドレスが 32 ビットであるダイレクト・マップ方式のキャッシュの設計い関して、 下の表に示すアドレス中のビットが、キャッシュのアクセスに使用される。

タグ インデックス オフセット

31-9 8-5 4-0

(a) キャッシュのブロックサイズはいくつか。

オフセット 5 bit $\rightarrow 2^5 = 32B$

(b) キャッシュのエントリ数はいくつか。

32/5 = 6.4. 6 \circ

- (c) 上記のキャッシュを実現するのに必要な合計ビット数(有効ビットとタグを含む)は いくつか。 32*6=192 bit
- (d) 次の順のアドレスでメモリからデータを読んだ場合のヒット率を求めよ。ただし、最初はキャッシュが空であるとする。

0x0, 0x8, 0x10, 0x18, 0x20, 0x28, 0x10000000, 0x10000008, 0x0, 0x8

		0000	0001	0010
0x0 (0000 0000)	miss	0000		
0x8 (0000 1000)	hit	0000		
0x10 (0001 0000)	hit	0000		
0x18 (0001 1000)	hit	0000		
0x20 (0010 0000)	miss		0000	
0x28 (0010 1000)	hit		0000	
0x. 1000 0000	miss	0x100000)	
0x. 1000 0008	hit	0x100000)	
0x0 (0000 0000)	miss	0000		
0x8 (0000 1000)	hit	0000		

6/10 = 60%

課題9-3

64 ビットの仮想アドレスを使う場合、仮想メモリによりアクセス可能なメモリのサイズを答えなさい。

 $64 \text{ bit } \rightarrow 2^{6}4 = 8GB$

32MB

課題9-4

DRAM の GB あたりのコストを 4000 円、HDD の GB あたりのコストを 10 円とした時、それぞれの部分に 5000 万円の予算を使うとする(1GB=2³0bytes)。 このときの、物理メモリと仮想メモリの最大の大きさおよび、 そのアクセスに必要な物理アドレスと仮想アドレスのビット数を求めなさい。 ただし、HDD は全容量を仮想メモリに割り振るものとし、 また、DRAM と HDD の間で同一のデータを重複して持つことはないとする。

DRAM 1250GB, HDD 500 0000GB

物理アドレス 2500GB

仮想アドレス 3750GB