

<u> 1001 – BİLİMSEL VE TEKNOLOJİK ARAŞTIRMA PROJELERİNİ DESTEKLEME PROGRAMI</u>

Başvurunun bilimsel değerlendirmeye alınabilmesi için, Arial 9 yazı tipinde hazırlanması ve toplamda 20 sayfayı geçmemesi gerekmektedir. (EK-1 ve EK-2 hariç) (*)

1. PROJE ÖZETİ

Proje başlığı, özeti ve anahtar kelimeler Türkçe ve İngilizce yazılmalıdır. **Proje özetleri birer sayfayı geçmemelidir.** Özet (summary) projenin soyut bir tanıtımı değil, ana hatları ile önerilen projenin:

- i. Amacı,
- ii. Konunun kısa bir tanıtımı, neden bu konunun secildiği ve özgün değeri,
- iii. Kuramsal yaklaşım ve kullanılacak yöntemin ana hatları,
- v. Ulaşılmak istenen hedefler ve beklenen çıktıların bilimsel, teknolojik ve sosyo-ekonomik ne tür katkılarda bulunabileceği

hususlarında ayrı paragraflar halinde kısa ve net cümlelerle bilgi verici nitelikte olmalıdır.

Anahtar Kelimeler ve İngilizce karşılıkları (keywords) uluslararası literatüre uygun bir şekilde seçilerek özet sayfasının sonundaki ilgili bölümde ayrıca belirtilmelidir.

Proje Başlığı: SIFIRLAMA DİZİLERİ ÜRETİMİ VE CERNÝ SANITI YANLIŞLAMASI İÇİN PARALEL HESAPLAMA TEKNOLOJİLERİNİN KULLANIMI

Proje Özeti

<u>Konu:</u> Kuramsal bilgisayar bilimleri alanında özdevinimler (ing. automata) üzerine yapılan araştırmalar önemli bir yer kaplamaktadır. Bu projede özdevinimler kuramı alanında birçok araştırmacının ilgisini çeken sıfırlama dizileri (ing. reset word, synchronizing word) üzerine bilimsel bir çalışma gerçekleştirilecektir.

Temel olarak bir sıfırlama dizisi (SD), verilen bir özdevinimin tüm durumlarını (ing. states) aynı duruma getirmeye yarayan bir girdi dizisidir. Bir diğer deyişle, hangi durumda olduğu bilinmeyen bir özdevinime SD uygulanırsa, özdevinim ilk başta hangi durumda olsun sonunda belirli bir duruma ulaşır. Pratikte SD, davranışı bir özdevinim olarak modellenebilen herhangi bir sistemi sıfırlamak (ing. reset) için kullanılır. SD'ler için akla ilk gelen elektronik devre ve yazılım sınama alanındaki uygulamaların dışında, literatürde üretim mühendisliğinde üretim hatlarındaki hizalama problemi için (Natarajan, 1986; Eppstein, 1988) ve bio-hesaplama (ing. bio-computing) alanında hesaplama birimlerinin sıfırlanması için (Benenson vd., 2001) kullanıldığı da rapor edilmiştir.

Sıfırlama süresinin kısa tutulması için bir SD'nin doğal olarak mümkün olduğu kadar kısa olması istenecektir. Fakat verilen bir özdevinim için en kısa SD boyutunun hesaplanmasının NP-Zor bir problem olduğu bilinmektedir (Eppstein, 1990). Bu nedenle kısa SD üretmek için sezgisel yöntemler önerilmiştir. Fakat bu yöntemlerin hepsi, özdevinimdeki durum sayısı n cinsinden, $\Omega(n^2)$ karmaşıklığa sahiptir. Düşük dereceli bir polinom karmaşıklığı olmasına rağmen büyük boyutlu özdevinimlerde bu karmaşıklık bile pratik uygulamalarda sorunlara yol açmaktadır. En kısa SD boyutu hakkında bir diğer soru ise, en kısa SD boyutunun üst sınırıdır. Cerný (1964) en kısa SD boyunun $(n-1)^2$ 'den daha uzun olmayacağını iddia eden bir sanıt ortaya koymuştur. Cerný sanıtı olarak adlandırılan bu sanıt günümüze kadar açık durumda kalmıştır. Literatürde, hem sanıtı doğrulama yönünde, hem de sanıtı deneysel yöntemlerle yanlışlama yönünde çalışmalar bulunmaktadır. Şu ana kadar sanıtın $n \le 11$ durum sayılı ve iki girdili tüm özdevinimlerde tuttuğu bilinmektedir.

Amaç: Projemizde yapılacak olan çalışmaların amacı iki ana başlık altında şu şekilde özetlenebilir: (1) Cerný sanıtının literatürde şimdiye kadar gösterilmiş boyutlardan daha büyük boyutlardaki özdevinimler için doğru olup olmadığının incelenmesi, (2) Büyük boyutlu özdevinimler için kısa SD üretme yöntemlerinin başarımlarının artırılması.

<u>Yöntem:</u> Her iki ana başlık altındaki çalışmalarımız için, Grafik İşlemci Üniteleri (GİÜ) ve Alanda Programlanabilir Kapı Dizileri (APKD) teknolojileri üzerinde paralel hesaplama yöntemleri geliştirilecek ve kullanılacaktır.

Özgün Değer: Proje çalışmalarımız elde etmeyi planladığımız (i) Cerný sanıtına ait yeni bilimsel bulgular, ve (ii) kısa SD üretme konusunda başarım iyileştirmeleri açısından özgün değere sahiptir. Bunun yanında problemleri çözmek için kullanmayı planladığımız paralel hesaplama yaklaşımı literatürde sunulmamış bir metodolojidir bu açıdan da önerilen proje özgün bir çalışma olacaktır. Çalışmalarımız sonucunda elde ettiğimiz bulgular yayına dönüştürülerek bilimsel dergilerde ve hakemli konferanslarda yayınlanacaktır.

Ayrıca çalışmalarımız sonucunda geliştirilecek olan sistemin diğer araştırmacılar tarafından internet üzerinden kullanılabilmesi için bir web arayüzü geliştirilecektir. Bu sayede hem diğer araştırmacıların bilimsel çalışmalarına katkıda bulunulacak, hem de projemiz çıktılarının yaygın etkisinin ve akademik görünürlüğünün artırılması sağlanacaktır.

Anahtar Kelimeler: özdevinimler kuramı, sıfırlama dizileri, grafik işlemci ünitesi, alanda programlanabilir kapı dizileri



Project Title: USING MODERN PARALLEL COMPUTATION TECHNOLOGIES FOR CERNÝ CONJECTURE FALSIFICATION AND CONSTRUCTION OF RESET SEQUENCES

Project Summary

Automata Theory is an important subfield of Theoretical Computer Science. One of the longest standing open problems of combinatorial automata theory is so called "Cerný Conjecture" which is related to the reset words (also known as synchronizing words or synchronizing sequences) of deterministic finite automata.

A reset word of an automaton *A* is an input sequence that synchronizes all the states of *A*. In other words, reset word is an input sequence that takes all the states of *A* to a particular state *s*, hence in a sense resets *A* into *s*. The use of reset words in the context of digital circuit / software design and testing is quite natural. However, several other uses of reset words are reported in the literature in remote disciplines, such as part-orienteering in production lines (Natarajan, 1986; Eppstein, 1988), bio-computing (Benenson vd., 2001) etc.

A reset word w for an automaton A is applied to an implementation N modeled by A to reset N to this particular states. The time it takes to reset N by applying w is correlated to the length of w. Therefore, one would like to use a reset word as short as possible. However, it is known that computing a shortest reset word of an automaton is an NP-Hard problem (Eppstein, 1990). There are several heuristics suggested in the literature to construct short reset words. All the existing heuristics run in $\Omega(n^2)$ time, where n is the number of states of the automaton. Although this lower bound is a low order polynomial, it is still problematic to compute a short reset word for automata with large number of states in practice.

Another interesting question, which is a question that have kept quite a number of theoretical computer science researchers busy for decades, is the upper bound on the length of shortest reset words. Cerný (1964) conjectured that the length of the shortest reset word of an automaton with n states cannot be greater than $(n-1)^2$. This is called the *Cerný Conjecture*. After possibly hundreds of papers, and two conferences dedicated to the conjecture, it is still open. Researchers have successfully identified several subclasses of automata for which the conjecture holds. As in the case of some of other famous conjectures, some researchers try to falsify the conjecture by finding a counter example. To this end, all automata with a certain number of states n and certain number of input symbol k are enumerated, and each such automata is checked to see if it violates the conjecture. As of today, it is known that for $n \le 11$ and k = 2, the conjecture holds for general automata.

In this project, there will be two lines of research addressing the two problems highlighted above for the reset words of finite automata. (1) A counter example for the Cerný conjecture will be sought on automata with bigger sizes than the ones that are known to satisfy the conjecture, and (2) New methods will be investigated to improve the performance of reset word construction heuristics.

For both of the lines, we will leverage the use of parallel programming on modern parallel computation architectures for our purposes. More precisely, GPU programming and FPGAs will be used as the parallel computation platforms, in order to (1) exhaustively consider all non-isomorphic automata with a certain size as a possible counter example for the Cerný conjecture, and (2) design and implement parallel algorithms for the existing and new methods of constructing reset words.

New scientific findings about the Cerný conjecture and the performance improvements on reset word construction methods are going to be original results that can be published in scientific journals and refereed conferences.

Keywords: automata theory, reset words, GPU programming, FPGA

2. AMAÇ VE HEDEFLER

Projenin amacı ve hedefleri ayrı bölümler halinde kısa ve net cümlelerle ortaya konulmalıdır. Amaç ve hedeflerin belirgin, ölçülebilir, gerçekçi ve proje süresinde ulaşılabilir nitelikte olmasına dikkat edilmelidir.

Önerilen proje özdevinimler kuramı literatüründe sıklıkla ele alınan sıfırlama dizileri (SD) ile ilgili iki önemli sorunu inceleyerek gerek kuramsal gerekse endüstriyel alanlarda karşılaşılan sorunları çözme amacını taşımaktadır. Projenin ayırt edici en önemli özelliği, bu sorunları Grafik İşlemci Üniteleri (GİÜ) ve Alanda Programlanabilir Kapı Dizileri (APKD) üzerinden çözecek olmasıdır.

Önerilen projenin amacı (1) uzun süredir doğruluğu veya yanlışlığı gösterilememiş olan Cerný sanıtını çürütebilecek olan GSÖ'lerin varlığını araştırmak, SD dizilerini daha hızlı üretebilmek için (2) yeni sezgisel algoritmalar geliştirmek, (3) mevcut ve yeni sezgisel SD üretme algoritmalarını paralelleştirmek suretiyle başarımlarını ve böylece ölçeklenebilirliklerini artırmaktır.

Bu doğrultuda,

- (a) Literatürde ele alınmamış büyüklükteki belirli durum ve girdi sayısına sahip tüm GSÖ'ler düşünülerek Cerný sanıtın yanlışlatan bir örnek olup olmadığı kontrol edilecek,
- (b) tüm GSÖ'lerin düşünülmesi aşamasında GSÖ'lerin çok yüksek sayıda olmaları nedeniyle mümkün olduğunca eşbiçimli olmayan (ing. non-isomorhpic) GSÖ'ler kullanılacak,



- (c) kontrol edilecek olan GSÖ'lerin sayısını daha da azaltmak için yöntemler geliştirilecek,
- (d) bu yüksek sayıdaki GSÖ'lerin kontrol edilmesi için GİÜ ve APKD teknolojilerini kullanan bir sistem geliştirilecek,
- (e) mevcut ve yeni geliştirilecek olan SD üretme algoritmalarından yola çıkarak GİÜ ve APKD üzerinde çalışacak şekilde paralel SD üretme algoritmaları geliştirilecek,
- (f) bu paralel algoritmaların başarımları ve limitleri, gerçek ve rastsal olarak üretilmiş yüksek boyutlu GSÖ'ler üzerinde denenerek mevcut yöntemlerle kıyaslaması yapılacaktır.

Proje çalışmalarıyla ayrıca GİÜ ve APKD teknolojilerinin özdevinim literatüründeki yüksek karmaşıklığa sahip problemlerinin çözümü için kullanılabileceği de gösterilmiş olacaktır.

3. KONU, KAPSAM ve LİTERATÜR ÖZETİ

Proje önerisinde ele alınan konunun kapsamı ve sınırları, projenin araştırma sorusu veya problemi açık bir şekilde ortaya konulmalı ve İlgili bilim/teknoloji alan(lar)ındaki literatür taraması ve değerlendirilmesi yapılarak proje konusunun literatürdeki önemi, arka planı, bugün gelinen durum, yaşanan sorunlar, eksiklikler, doldurulması gereken boşluklar vb. hususlar açık ve net bir şekilde ortaya konulmalıdır.

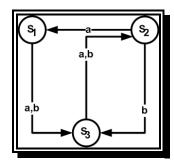
Literatür değerlendirmesi yapılırken <u>ham bir literatür listesi değil</u>, ilgili literatürün özet halinde bir analizi sunulmalıdır. Referanslar http://www.tubitak.gov.tr/ardeb-kaynakca sayfasındaki açıklamalara uygun olarak EK-1'de verilmelidir.

Önerilen projenin konusunu anlatmadan önce gerekirci özdevinimler, sıfırlama dizileri, kullanım alanları ve Cerný sanıtı hakkında bilgi ve proje önerisinde kullanılacak terimlerin biçimsel tanımları verilecektir.

Gerekirci Sonlu Özdevinimler

Sonlu Özdevinim (SÖ) ayrık kipte (ing. discrete mode) çalışan tepkin (ing. reactive) sistemlerin matematiksel modellerini gösterimleyebilen soyut bir makinedir. SÖ üç öğeden oluşmaktadır: sonlu durum kümesi, sonlu girdi kümesi ve durum-geçiş fonksiyonu. Farklı görevleri yerine getiren tepkin sistemleri betimleyebilen farklı özellikleri olan özdevinimler vardır. Gerekirci Olmayan Sonlu Özdevinimler (ing. Nondeterministic Finite Automata), Gerekirci Olmayan Eksik Sonlu Özdevinimler (ing. Nondeterministic Partially Specified Finite Automata) ve Gerekirci Eksik Sonlu Özdevinimler (ing. Deterministic Partially Specified Finite Automata) gibi. Projemizde gerekirci sonlu özdevinimleri (GSÖ'leri) (ing. Deterministic Finite Automata) ele alacağız. Önerilen projede Gerekirci Eksik Sonlu Özdevinimler (GESÖ) ele alınmayacaktır. Bunun en büyük nedeni verilen n durumlu bir GESÖ n için SD uzunluğunun n1 olabileceğidir (Martyugin, 2010; Roman ve Forys, 2008). Bu şartlar altında verilen bir GESÖ n1 için hem SD üretmek hem de bu SD'ni uygulamak pratik değildir.

Bir GSÖ şu şekilde çalışır: GSÖ'ye herhangi bir anda bir girdi sembolü uygulanır ve GSÖ buna cevap olarak (durum-geçiş fonksiyonuna göre) durumunu değiştirir. GSÖ'ler bir yönlü çizge (ing. directed graph) ile betimlenebilir. Bu betimlemede düğümler (ing. node) durumları, düğümler arasındaki oklar ise durum-geçiş yönünü ve okların aldıkları etiketler ise GSÖ'nün aldığı girdiyi belirtir. Şekil 1'de bir GSÖ belirtimi verilmektedir. Bu GSÖ belirtiminde makine s_1 durumda ise ve a girdisi uygulanır ise GSÖ s_2 durumunda ise ve a girdisi uygulanır ise GSÖ s_3 durumuna geçer.



Şekil 1. Örnek bir GSÖ

GSÖ'lerin çalışma prensipleri sayesinde çok farklı tepkin sistemler GSÖ olarak modellenebilir. Bunun yanında GSÖ'ler kuramsal matematik için de önem arz ederler. Mesela verilen bir GSÖ'nün durum-geçiş fonksiyonu ayrı ayrı fonksiyonlar olarak tanımlanabilir.

Örnek 1: Şekil 1'de verilen GSÖ'nün durum-geçiş fonksiyonu $f_a(.)$, $f_b(.)$ ve $f_c(.)$ fonksiyonları olarak tanımlanabilir. Bu fonksiyonların aldıkları ve ürettikleri değerler şu şekildedir: $f_a(s_1) = s_3$, $f_a(s_2) = s_1$, $f_a(s_3) = s_2$, $f_b(s_1) = s_3$, $f_b(s_2) = s_3$, $f_b(s_2) = s_3$, $f_b(s_3) = s_2$

GSÖ'ler kurallı dillerin (ing. regular language) kullanıldığı alanlarda girdi dizisini tanımlamak için de kullanılırlar. Kurallı diller derleyici oluşturma, konuşma algılaması gibi pek çok alanda kullanılır (Roche ve Schabes, 1997).



Sıfırlama Dizileri ile İlgili Biçimsel Tanımlar:

Özdevinimler farklı tepkin sistemlerin modellenmesinde kullanıldığı için çok farklı tipte ve özellikte özdevinim vardır. Ancak projemiz özelinde biz gerekirci özdevinimler üzerinde duracağız.

Bir GSÖ $A=(Q, \sum, \delta)$ 3 öğe ile tanımlanır. Bunlar sonlu bir durum kümesi Q, sonlu bir girdi sembolleri kümesi \sum , ve $\delta: Q \times \sum \to Q$ tarafından belirtilen durum-geçiş fonksiyondur. Verilen bir GSÖ $A=(Q, \sum, \delta)$ ve verilen bir girdi dizisi σ 'nın SD olabilmesi için şu özelliği sağlıyor olması gerekmektedir:

$$\forall q, q' \in Q, \, \delta(q, \, \sigma) = \delta(q', \, \sigma).$$
 (1)

Bir diğer deyişle, hangi durumundan başlanırsa başlansın, σ girdi dizisinin uygulanması, A özdevinimini hep aynı duruma getirmektedir. Yukarıda Şekil 1'de verilen GSO için "bab" girdi dizisi bir SDdir ve hangi durumda uygulanır ise uygulansın GSO'yü s_3 durumuna getir. Literatürde SD üzerine çalışmalar çok eskiye dayanmasına rağmen, hala aktif bir araştırma alanıdır. Her GSO'nün bir SDsi bulunamayabilir. Bir GSO'nün SD'sinin var olup olmadığı polinom zamanda şu koşul kontrol edilerek yapılabilmektedir:

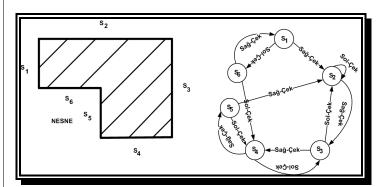
$$\forall q, q' \in Q, \exists \sigma \in \Sigma^*$$
, öyle ki $\delta(q, \sigma) = \delta(q', \sigma)$(2)

Bu koşul SD'nin varlığı için gerekli ve yeterli bir koşuldur. Bu koşula dayanarak herhangi bir SD üretmek de yine polinom zamanda mümkündür.

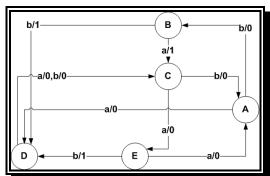
Sıfırlama Dizileri Kullanım Alanları

Sıfırlama dizileri gerçek hayatta pek çok problemin çözümü için kullanılmaktadırlar. Örneğin literatürde üretim hatlarında karşılaşılan "hizalama problemi" sıfırılama dizileri kullanılarak çözülebilmektedir. Bir üretim hatlında robotlar nesneleri bir noktadan alır ve nesneyi işlem yapılacak bölüme taşırlar. Robotlar nesneleri genelde belli bir açı ve oryantasyon ile kavrayabilirler. Ancak üretim hattına düşen nesnelerin ilk oryantasyonları robotun kavrayamayacağı şekilde olabilir. Bu noktada üretim hattındaki nesnenin robot tarafından işleme alınabilmesi için, nesnenin mevcut oryantasyonuna bakılmaksızın belli bir oryantasyona yönlendirilmesi gerekmektedir Bu problem nesnenin her olası oryantasyonun bir durum ile gösterildiği bir GSÖ A ile modellenmektedir. Girdi sembolleri üretim bandı üzerinde yerleştirilebilecek olan farklı tipteki sabit engeller ile belirtimlenir. Nesne belirli bir tip engel üzerinden geçerken, o anki oryantasyonuna bağlı olarak farklı bir oryantasyona dönecektir. Bu da A üzerinde bir durumdan başka bir duruma geçişe denk gelir. A özdevinimi üzerinde bulunacak bir SD (ki bu modellenen problemde üretim hattı üzerine bir dizi sabit engel yerleştirilmesi demektir), nesne ilk başta hangi oryantasyonda olursa olsun, tüm engellerin üzerinden geçtiğinde tek ve bilinen bir oryantasyona gelmesini sağlamak için kullanılır (Natarajan, 1986; Eppstein, 1988).

Örnek 2: Şekil 2'de bir nesne ve nesnenin oryantasyonunun, üretim bandında mevcut olan engeller ile değişimini gösteren GSÖ belirtimi veriliyor. Bu nesne için hizalama probleminin bir çözümü "Sağ-Çek,Sağ-Çek,Sol-Çek,Sol-Çek,Sol-Çek,Sol-Çek, dizisidir. Bu dizinin belirttiği işlemler sırasıyla yapılır ise Şekil 2'de belirtilen nesne ile özdeş olan herhangi bir nesne üretim hattına hangi pozisyonda düşerse düşsün s² pozisyonunda kalacaktır.



Şekil 2. Üretim hattına rastsal bir şekilde düşecek nesne ve nesnenin konumunun, üretim bandında mevcut olan engeller ile oryantasyonun değişimini gösteren GSÖ belirtimi. Eğer nesne üretim hattına s_3 konumu üzerinde düşer ise nesne <code>Sağ-Çek</code> engeline takıldıktan sonra nesne üretim hattında s_4 konumu üzerine gelecektir.



Şekil 3. 5 durum ve 2 girdi/2 çıktıdan oluşan bir Sonlu Durum Makinesi *M*.

Ayrıca verilen bir fonksiyon kümesi içinden sabit bir bileşim fonksiyonu bulmak için SD'ler kullanılmaktadır (Volkov, 2008).

Örnek 3: Şekil 1'de verilen GSÖ'nün durum/geçiş fonksiyonlarının tanımladığı fonksiyonlar ile SD kullanılarak elde edilen sabit fonksiyon, $f_b(f_a(f_b(.)))$ bileşim fonksiyonudur. $f_b(f_a(f_b(.)))$ bileşim fonksiyonuna $\{s_1,s_2,s_3\}$ değerlerinden hangi değer verilirse verilsin, sonuç hep s_3 çıkmaktadır.



GSÖ'ler Sonlu Durum Makinelerinin (SDM) sınanması sırasında da kullanılır. SDM belirtimleri, belirtimlerin gerçeklemelerini sınama amacıyla bir *Sınama Dizisi* oluşturmak için kullanılırlar (Kohavi, 1970; Gill, 1962). Sınama dizileri belirli bir durumdan başlayacak şekilde tasarlanmaktadırlar. Sınama dizilerinin verilen SDM makinesinin belirli bir durumundan başlayacak şekilde üretiliyor olmaları nedeniyle, sınanacak olan SDM gerçeklemesinin bu belirli duruma getirilmesi gerekmektedir. Bu da sınama dizilerinin başında bulunan SD'ler ile yapılabilmektedir. Bu bağlamda sınama dizileri bir defa üretilir ve çok defa kullanılırlar. O nedenle kısa SD'ler, sınama dizilerinin uzunluğu açısından da önem arz etmektedir.

Örnek 4: Şekil 3'de bir SDM belirtimi verilmiştir. Bu SDM *M* makinesinin sınama dizisi *C* durumundan uygulanmaktadır. Bu makinenin tüm durumlarını *C* durumuna getiren SD "abaabaaaba" girdi dizisidir.

Verilen bir GSÖ için SD olup olmadığını kontrol etmek (Denklem (2) kullanılarak) kolayca yapılabilir. Eğer bir SD varsa herhangi birini bulmak da kolay bir işlemdir. Her iki problem de düşük dereceli polinom karmaşıklığa sahip algoritmalar kullanılarak yapılabilir (Eppstein, 1990). Ancak üretim hatları, bileşim fonksiyonu oluşturma, SDM modeli sınama işlemlerinden de çıkarımda bulunabileceğimiz gibi kısa SD bulmak çok önemlidir. Bir başka deyişle sıfırlama işlemini gerçekleştirirken harcanan zamanı, enerjiyi dolayısıyla maliyeti azaltmak için mümkün olduğu kadar kısa bir SD kullanmak gereklidir. Ancak bir GSÖ A için en kısa SD'yi bulmak NP-Zor bir problemdir (Eppstein, 1990).

Cerný Sanıtı

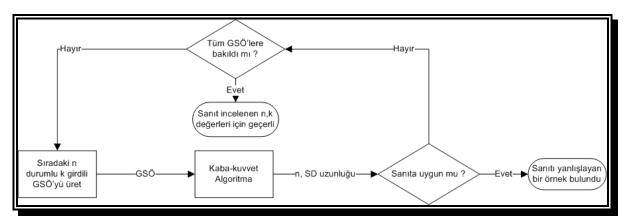
En kısa SD'yi bulmanın zor olmasına rağmen, verilen *n* durumlu bir GSÖ için üretilebilecek en kısa SD'nin boyunun (*n*-1)²'den uzun olamayacağı 1964 yılında Slovak bilim insanı Jan Cerný tarafından ileri sürülmüştür (Cerný, 1964). Bu sanıta *Cerný Sanıtı* denmektedir (Pin, 1978B). Cerný sanıtı özdevinim literatürüne katkı sağlayan bilim insanlarınca yarım yüzyıldır çözülememiştir. Bu konu üzerine yüzlerce yayın bulunmaktadır. Ayrıca sadece bu konuya özel olarak 2004 yılında Turku'da "Workshop on Synchronizing Automata" ve 2008 yılında Wroclaw'da "Around the Cerný Conjecture" isimli konferanslar gerçekleştirilmiştir. Buna rağmen sanıtın doğruluğu veya yanlışlığı henüz ispat edilememiştir. Cerný sanıtı üzerinde çalışmalar hala aktif olarak devam etmektedir (Kisielewicz ve Szykula, 2013; Berlinkov, 2012B; Trahtman, 2012; Kudlacik vd., 2012; Chmiel ve Roman, 2009; Berlinkov, 2009B; Roman, 2008; Pin, 1978; Starke, 1966; Béal, 1964). 2012 yılında IMA-LMS David Crighton ödülü Cerný sanıtı üzerinde farklı bir çalışmaya imza atan Peter Neumann'a verilmiş olması da bu konunun önemine işaret etmektedir (IMA, 2014).

Cerný Sanitinin Sinanmasi:

Cerný sanıtına yönelik literatürdeki çalışmalar şu şekilde gruplandırılabilir: (i) matematiksel ispat yöntemleri kullanarak sanıtın doğruluğunu göstermeye çalışmak, ve (ii) Cerný sanıtının geçersiz olduğu bir GSÖ bulmak.

Matematiksel yöntemler kullanılarak belirli bazı sınıf GSÖ'ler için Cerný sanıtının doğruluğu ispat edilmiştir. Örnek olarak tekdüzey (ing. monotonic) GSÖ'ler (Ananichev ve Volkov, 2004; Eppstein, 1990; Natarajan, 1986), alıcı durumlu (ing. zero-state) GSÖ'ler (Martyugin, 2008), v.d. Fakat genel GSÖ'ler üzerinde sanıtın doğruluğunun gösterildiği bir çalışma henüz ortaya konamamıştır.

Öte yandan, Cerný sanıtının geçersiz olduğunu ispat etmek için sanıta uymayan bir GSÖ bulmak yeterli olacağı için literatürdeki yaklaşımlar şu şekilde çalışmaktadırlar. Verilen pozitif n ve k tam sayıları için, n durumlu ve k girdili bir GSÖ üretilir. Bu GSÖ için kaba-kuvvet (ing. brute-force) algoritma kullanılarak en kısa SD hesaplanır. Sıfırlama dizisinin uzunluğu ile Cerný sanıtının belirlediği uzunluk mukayese edilir. Eğer SD Cerný sanıtına uygun ise işlem n durumlu ve k girdili yeni bir GSÖ ile tekrar edilir. Bu süreç en kötü ihtimal ile n durumlu ve k girdili tüm GSÖ'ler inceleninceye kadar devam eder.



Şekil 4. Cerný sanıtının verilen *n* ve *k* değerleri ile oluşturulabilecek tüm GSÖ'lerde geçersiz olup olmadığını kontrol eden yöntemin akış şeması.

Cerný sanıtının bir genelleştirilmesi Pin tarafından (Pin 1982; Pin, 1978D) verilmiştir. Bu genelleştirilmiş sanıt da uzun süre doğrulanamamış ve yanlışlanamamıştır. Fakat sanıtın ortaya atılmasından 20 yıl kadar sonra Kari (2001) tarafından bulunan bir örnek GSÖ ile Pin sanıtının yanlışlığı gösterilebilmiştir. Cerný sanıtı için benzeri bir yanlışlayan örnek bulabilme umuduyla yapılan çalışmalarda $n \le 11$ ve k = 2 ile oluşturulabilecek tüm GSÖ'lerin Cerný sanıtına uygun olduğu ispatlanmıştır (Kisielewicz ve Szykula, 2013; Trahtman, 2007A; Trahtman, 2011; Ananichev vd., 2010). Bu araştırmalar hakkında detaylı bilgi Volkov (2008) tarafından verilmiştir. Bu noktada dikkat edilmesi gereken husus araştırılacak GSÖ'lerin sayılarının çokluğudur. Durum sayısı n ve girdi sayısı k olan toplam n^{kn} adet GSÖ vardır. Bu durumda n = 11 ve k = 2 için oluşturulabilecek GSÖ'lerin sayısı 11²² 'dir. Bu



yüzden literatürde öne sürülmüş tüm yaklaşımlar Şekil 4'te verilen akış şemasının "Sıradaki n durumlu k girdili GSÖ'yü üret" işlemini gerçekleştirirken daha önce incelenmiş bir GSÖ'ye eşbiçimli olan bir GSÖ'yü kullanmamaya özen gösterirler. Bu yaklaşımlardan bir tanesi $n=9,\ k=2$ değerleri ile tanımlanabilen ilk bağlantılı çizgeler (ing. initially connected) üzerinde yapılmıştır (Ananichev vd., 2010). Literatürde eşbiçimsel olmayan yönlendirilmiş çizgelerin (ing. directed graph) sayısını hesaplamak için yapılmış çalışmalar vardır (Harary ve Palmer, 1973; Liskovets, 2006; Robinson, 1985). GSÖ'ler temelde yönlendirilmiş çizge oldukları için literatüre yönlendirilmiş çizgeler için bu konuda sunulmuş tüm sonuçlar GSÖ'lerde de geçerlidirler. Kisielewicz ve Szykula (2013) önerdikleri bir yöntemle $n=11,\ k=2;\ n=7,\ k=4;\ ve\ n=8,\ k=3$ için (olabildiğince eşbiçimsel olmayan GSÖ'leri kullanarak) tüm GSÖ'leri deneyebilmişlerdir. Ancak eşbiçimli GSÖ'lerin incelenmemesi için yapılan tüm çalışmalara rağmen n=11 ve k=2 değerleri ile incelenmek zorunda olunan GSÖ'lerin sayısı $79x10^{12}$ 'dir. Bu kadar GSÖ'nün incelenmesi toplamda 16 adet 4 çekirdekli *Intel i7-2600 3.40* GHz işlem birimini 25 gün süre boyunca çalıştırılması ile mümkün olmustur.

Cerný sanıtının yanlışlanması çalışmalarını bir adım daha ileri götürmek üzere n = 12 ve k = 2 ile oluşturulabilinen GSÖ'lerde de geçerli olup olmadığını araştırmak ancak bazı yenilikçi yöntemler kullanarak ve buna ilaveten teknolojiden çok iyi bir şekilde faydalanarak mümkün olacaktır. Zira n = 12 ve k = 2 için yaklaşık 10^{16} adet eşbiçimsel olmayan GSÖ incelenmesi gerekmektedir. Bu hesapsal zorluğu yenebilmek için radikal ve yenilikçi yöntemleri geliştirmek ve uygulamak gerekmektedir.

Kısa Sıfırlama Dizisi Oluşturma:

Yukarıda belirtildiği üzere verilen bir GSÖ için (varsa) SD bulmak kolay bir işlemdir ama en kısa SD'yi bulmak NP-Zor bir problemdir (Eppstein, 1990). SD'lerinin boylarının kısa tutulması uygulamada maliyet azaltıcı faktördür. Bu nedenle mümkün olduğu kadar kısa SD bulmayı amaçlayan sezgisel yöntemler üzerinde çalışmalar yapılmış ve yapılmaktadır (Berlinkov, 2013; Berlinkov, 2013B; Berlinkov, 2013C; Fominykh vd., 2013; Martyugin, 2012; Igor vd., 2012; Volkov, 2009; Roman; 2009; Roman, 2009B; Trahtman, 2007B; Trahtman, 2007C; Roman; 2005). Literatürde şimdiye kadar kısa SD bulmaya yönelik geliştirilmiş sezgisel algoritmalar, üretilmesi istenen SD'nin uzunluğu ile SD'yi üretmek için harcanan zaman arasında bir ödünleşim (ing. tradeoff) olduğunu göstermiştir. Bir diğer deyişle, daha kısa SD üretmek için zaman karmaşıklığı daha yüksek algoritmalar kullanılmaktadır. Bu noktada başka bir problem karşımıza çıkmaktadır: ölçeklenebilirlik.

Verilen n durumlu k girdili bir GSÖ A için literatürde öne çıkan kısa SD üretme yöntemleri Eppstein (1990) atarfından önerilen GREEDY, Roman (2005) tarafından önerilen SYNCHROPL, ve Kudlacik vd. (2012) tarafından önerilen FASTSYNCHRO yöntemleridir. Bu yöntemler arasında zaman karmaşıklığı en düşük olanı $O(n^3+kn^2)$ karmaşıklığına sahip GREEDY yöntemidir. Ancak tüm yöntemlerde ortak olarak kullanılan bir ön işleme safhasından ötürü, yöntemlerin karmaşıklığının $\Omega(kn^2)$ olduğu bilinmektedir. Gerçek hayatta karşılaşılan tepkin sistemler ve bunların modellendiği GSÖ'lerin girdi ve durum sayıları göz önünde bulundurulduğunda, $\Omega(kn^2)$ gibi düşük dereceli bir polinom olan karmaşıklık düzeyi bile pratik olarak bu yöntemlerin uygulanabilirliğini sorgulanır hale getirmektedir. MCNC (2014) adresinde belirtilen karşılaştırma (ing. benchmark) seri devrelerden alınmış bazı GSÖ betimlemelerinin durum ve girdi sayısı Tablo 1 de verilmiştir.

GSÖ Adı	GSÖ Durum Sayısı (n)	GSÖ Girdi Sayısı (<i>k</i>)
Kirkman	17	4096
Sand	32	4096
Nucpwr	32	8192
S208	18	2048
S8200	25	262144
Scfo	121	134217728
TBK	1432	134217728

Tablo 1. Endüstriden alınmış GSÖ'lerin durum ve girdi sayıları

Bu betimlemelerden mesela *TBK* adlı GSÖ için mevcut SD üretim yöntemlerini kullanmak en azından kn^2 = 275.230.094.262.272 adım gerektirecektir. Bu durum SD üretiminde bir ölçeklenebilirlik problemi olarak karşımıza çıkmaktadır. Doğal olarak bu GSÖ belirtimleri için mevcut yöntemlerin iyileştirilmesi ya da yeni yöntemlerin üretilmesi gerekmektedir.

Proje Kapsamı:

- 1. Bu projede Cerný sanıtının yanlışlanmasına yönelik literatürde mevcut çalışmaları ilerletebilmek amacıyla şimdiye kadar denenmemiş büyüklükteki özdevinim boyutlarının incelenmesi yapılacaktır. Bu amaca yönelik olarak, (i) İncelenen eşbiçimsel olmayan özdevinimlerin sayısının azaltılması için yeni bir yöntem ortaya konulacak, (ii) GSÖ'lerin incelenmesi paralel bir şekilde GİÜ ve APKD teknolojileri kullanılarak gerçekleştirilecek ve böylece gerekli incelemelerin yapılabilmesi sağlanacaktır.
- 2. Kısa SD üretme problemine yönelik yeni sezgisel yöntemler geliştirilecektir.
- 3. Literatürde mevcut olan ve bu projede geliştirilecek olan kısa SD üretme yöntemleri için paralel algoritmalar geliştirilecek, bu paralel algoritmalar GİÜ ve APKD teknolojileri kullanarak gerçeklenecek ve böylece bu yöntemlerin ölçeklenebilirlikleri artırılacaktır.



Kullanılacak Teknolojiler:

Şimdiye kadar özdevinimler literatüründe ele alınan problemlerin çözümü için ileri sürülen sezgisel ve kaba-kuvvet yöntemlerin gerçeklemelerinin tek bir işlem birimi tarafından çalıştırılacakları varsayılmaktadır. Ancak gerek GİÜ'ler gerekse APKD'lerde elde edilen teknolojik gelişmeler sayesinde, paralel hesaplama yöntemleri günümüzde pek çok problemin çözümü için kullanılabilir hale gelmiştir. Bu teknolojik gelişmeler doğrultusunda projede ele alınan problemlerin çözümleri için de GİÜ'ler ve APKD'ler kullanılacaktır. Çözülecek olan problemin doğasına bağlı olarak GİÜ ve APKD kullanılarak yapılacak olan paralelleştirmelerde elde edilecek olan hızlandırmalar kullanılan teknolojilerin sahip oldukları mimarilerinin aynı olmamasından ötürü farklılık gösterebilecektir. Bu nedenle projemizde her iki yöntem de denenecektir.

Projemizde grafik işlem ünitelerinin kullanım nedenleri:

GİÜ'lerde bir standart haline gelen *CUDA yazılım* teknolojisi ile *Genel Amaçlı Grafik İşlemcisi Tabanlı Hesaplama* (General Purpose Graphical Processing Unit Computation) yöntemleri kullanılarak, çok büyük sayıda (şimdilerde bu rakam ortalama 36000 kadardır) iş birimini aynı anda çalıştırabilmek ve bu işlemciler ile büyük problemleri çözmek mümkündür (CUDA hakkında detaylı bilgi aşağıda verilmiştir). Mesela çizgelerde her ikili düğüm arası en kısa mesafeyi veren Floyd-Warshall algoritmasının GİÜ üzerinde çalışan paralel yönteminin, C++ ile yazılan bilgisayar işlemcisinin tek iş birimi üzerinde çalışan seri versiyonundan ortalama 100 kat daha hızlı olduğu rapor edilmiştir (Kemp, 2012). Tek-Kaynaklı En Kısa Yol (ing. Single-Source Shortest Path) problemi için yine GİÜ üzerinde çalışan paralel algoritmalarda ortalama 50 kat daha hızlı sonuç alındığı bilinmektedir (Kumar vd., 2011). Benzer bir çalışmada ise çok büyük ebatlardaki çizgeler için İlk Dallanan Arama, Tek-Kaynaklı En Kısa Yol, Tüm-İkili En Kısa Yol (ing. All-Pairs Shortest Path) problemlerini GİÜ kullanarak ölçeklenebilirliğini ortalama 6 kat arttırdığı ve sonuç üretim sürelerini ise ortalama 50 kat kısalttığı rapor edilmiştir (Pawan ve Narayanan, 2007). Bu teknolojik ilerlemeler göz önüne alındığında tek iş birimi üzerinde çalışan SD üretim yöntemlerinden katbekat daha hızlı üretecek, ölçeklenebilirliği artıracak yeni paralel yöntemlerin geliştirilebileceği açıktır. Ayrıca literatürde şimdiye kadar sunulan başarımlardan yola çıkarak, CUDA dili ile yazılacak paralel yöntemlerin, mevcut yöntemlerin SD üretemediği yada üretebildikleri durumlardan çok daha hızlı bir şekilde SD üreteceği beklenmektedir. Projede grafik işlemci ünitelerini kullanabilmek için CUDA C++ dili kullanılacaktır. Genel amaçlı GİÜ programlama ile ilgili literatür özeti Owens vd. (2007) tarafından verilmiştir.

GİÜ'lerin bu avantajları NVIDIA firmasının geliştirdiği CUDA teknolojisi ile kullanılabilmektedir. CUDA, NVIDIA tarafından geliştirilen bir paralel programlama dili/platformudur. CUDA dili C/C++ dilinin üstüne geliştirilmiştir. Yazılım geliştiriciler, bilim adamları ve araştırmacılar CUDA etkinleştirilmiş GİÜ ile görüntü ve video işlem, hesaplamaya dayalı biyoloji ve kimya, akışkan dinamiği, bilgisayarlı tomografi, sismik analiz, ışın izleme ve daha bir çok alanda çözümler getirmektedirler (Owens vd., 2007).

CUDA bilimsel araştırma alanında da büyük bir oranda kabul görmüştür. Dünyanın başlıca üniversiteleri CUDA teknolojisini daha verimli bir şekilde çalıştırmak ve fayda sağlamak için CUDA mükemmeliyet merkezlerini (ing. CUDA Centers of Excellence) bünyelerine katmışlardır. Bu üniversiteler arasında Carnegie Mellon, Georgia Teknik, Harvard, Hindistan Teknoloji Enstitüsü, Johns Hopkins, Lomonosov Moscow, Tayvan, Stanford, Cambridge, Maryland gibi üniversiteler vardır. Bu merkezlerde pek çok sivil ve askeri projeler yürütülmektedir (CUDA, 2014).

Bunun yanında CUDA teknolojisi endüstride yaygın bir halde kullanılmaya başlamıştır. Örneğin, CUDA yeni ilaç keşiflerini hızlandırmak üzere dünya genelinde akademik alanda ve ilaç şirketlerinde 60.000'den fazla araştırmacı tarafından kullanılan moleküler dinamik simülasyon program AMBER'i hızlandırmaktadır. CUDA'nın bu denli kabul görmesinin bir göstergesi de TESLA kartlarına olan eğilimdir. Şu anda dünya genelinde enerji sektöründe Schlumberger ve Chevron'dan bankacılık sektöründe BNP Paibas'a kadar Fortune 500 şirketlerinde kurulu 700'den fazla TESLA kart kümesi bulunmaktadır (Amber, 2014).

TESLA, grafik işlemci ünitelerinden oluşan bir işlemci modülüdür ve ekran kartı değildir. TESLA kartlarında ekran çıkışı bulunmaz. TESLA işlem yapmak üzere geliştirilmiştir. Birden fazla TESLA kartı paralel olarak çalıştırılabilir. Bazı TESLA kartları GK110B (B büyük veri anlamına gelen "big data"'dan gelmektedir) işlemcisini kullanmaktadır. Bu işlemciler, yeni geliştirilen "Akım Çoklu İşlem" (AÇİ) teknolojisini kullanan "KEPLER" mikromimarisi ile oluşturulmuştur. KEPLER mikromimarisinin detaylarına burada girilmeyecektir ancak bilinmesi gereken nokta bu mimari bir nesil önceki işlemci mimarisi (FERMİ)'den ortalama 3 kat daha hızlı ve daha geniş bellek bant aralığı sağlamaktadır. Bu mimari sayesinde projenin ihtiyaç duyacağı (i) yüksek performans ve (ii) geniş bellek bant aralığı sağlanmış olacaktır. NVIDIA GK110B'nin bu başarısından ötürü projede TESLA K40 kartları kullanılacaktır

NVIDIA firması bilimsel araştırmalara destek olmak için kendi ürettiği GİÜ kartlarını, ümit vadeden projelerde kullanılması için hibe etmektedir. Projemizde kullanılacak olan TESLA K40 kartlarının temini için, NVIDIA firması ile bağlantıya geçilmiş, önermekte olduğumuz TÜBİTAK projemizde yapmak istediğimiz çalışmalar açıklanmış, ve TESLA K40 kartlarından hibe edilmesi isteğinde bulunulmuştur. Proje önerimizin:

1) başarım ihtimalinin yüksek olması, 2) özgün değeri, 3) yaygın etkisi, 4) bilime olan katkısı, 5) SD üretiminde karşılaşılan ölçeklenebilirlik probleminin önemi ve 6) önerdiğimiz çözümün beklenen başarısının yüksek olması gerekçeleri ile NVIDIA firması adedi 10.000 ABD doları civarında olan TESLA K40 (Active) kartlarından 2 (iki) adet hibe etmeyi kabul etmiştir. NVIDIA firması çok sayıda benzeri destek talebi alan bir kurumdur. NVIDIA firması geçtiğimiz sene bu başvurulardan ancak %7'sine olumlu yanıt vermiştir. Projemizin NVIDIA firmasından destek alması projemizin bilimsel yetkinliğinin bir göstergesidir.

Projede APKD teknolojisinin kullanılmasının nedenleri :

Projemizde Alanda Programlanabilir Kapı Dizileri (APKD) (ing. FPGA) adı verilen programlanabilir donanım teknolojilerinden de faydalanılacaktır. APKD'ler verilen bir fonksiyonu ya da işlemi en hızlı ve en ekonomik olarak hesaplayacak şekilde iç yapısı kullanıcı tarafından donanımsal olarak programlanabilen entegre devrelerdir. Tasarım sırasında büyük esneklik sağlaması ve



paralel işlem yapabilme kabiliyeti sebebiyle APKD'lerin kullanımı günümüzde oldukça yaygınlaşmıştır. APKD'ler kullandıkları saat frekansları bakımından genel-amaçlı mikroişlemcilerden (general-purpose procesors) çok daha yavaştır; ancak APKD'ler donanımsal olarakprogramlanabilir oldukları ve büyük ölçekli paralel mimarilere olanak verdikleri için aynı anda paralel olarak gerçekleştirebilecekleri işlemlerin sayısı genel-amaçlı işlemcilerden çok daha fazla olabilmektedir. APKD'ler üzerinde mimari geliştirilirken bellek gecikmesi ve kullanılan APKD kaynakları minimize edilmeye; bunun yanında kullanılacak azami saat frekansı ve birim zamanda üretilen iş hacmi (ing. throughput) eniyilenmeye çalışılır. Proje geliştirmede APKD'ler tarafından sağlanan bu olanaklar GİÜ ve CPU'larda yoktur. Ayrıca birim zamanda üretilen iş hacminin ardışık-düzenler (ing. pipeline) aracılığı ile artırmak mümkün olmaktadır. Literatürde APKD'ler kullanılarak çizge problemlerine ait yöntemlerde iyileştirmeler olduğu rapor edilmiştir. Dijkstra'nın Tek-Kaynaklı en kısa yol algoritması APKD'ler üzerinde çalışacak şekilde gerçekleştirilmiş ve APKD versiyonunun genel-amaçlı bir mikroişlemci (CPÚ) versiyonundan ortalamada 75 kat hızlı olduğu rapor edilmiştir (Abdul-Jabbar, 2012). Ayrıca Tüm-İkili En Kısa Yol algoritmasını Virtex-İl Pro APKD'si üzerinde gerçekleyen donanım mimarisinin, Cray süper vektör bilgisayar (8 GB bellek, 2 adet 64 bit AMD Opteron, 1 adet HızlıDizi (RapidArray) işlemci) üzerinde çalışan yazılım uygulamasından ortalamada 22 kat hızlı sonuç ürettiği rapor edilmiştir (Bondhugula, 2006). Sözü geçen yayınlarda kullanılan APKD'ler önerilen projede kullanılacak olan APKD'lerden çok daha yavaştır. Projemizde 4 adet Xilinx Kintex-7 FPGA KC705 Evaluation Kit kullanılacaktır. Bunun 2 gerekçesi vardır 1) araştırılması gereken GSÖ sayısının çokluğu 2) bu araştırma için ihtiyaç duyulan bellek bant genişliğidir. Projede kullanılacak olan KINTEX-7 APKD'leri endüstride fiyat-performans başarımını en iyi karşılayan APKD'lerden bir tanesidir. APKD'lari programlamak için bir DTD (Hardware Description Language - Donanım Tanımlama Dili) kullanılır. VHDL ile Verilog en yaygın kullanılan iki HDL türüdür. Projemizde Verilog kullanılacaktır.

4. ÖZGÜN DEĞER

Proje önerisinin, özgün değeri (bilimsel kalitesi, farklılığı ve yeniliği, hangi eksikliği nasıl gidereceği veya hangi soruna nasıl bir çözüm geliştireceği ve/veya ilgili bilim/teknoloji alan(lar)ına metodolojik/kavramsal/kuramsal olarak ne gibi özgün katkılarda bulunacağı vb.) ayrıntılı olarak açıklanmalıdır.

Projenin Bilimsel Kalitesi:

Projemiz GİÜ ve APKD programlama, matematik ve kuramsal bilgisayar bilimi alanlarında uzmanların birlikte çalışarak yeni bir sistem oluşturmalarını gerektiren kapsamlı bir projedir. Projemiz gerçekleştirildiğinde aşağıda belirtilen sorulara cevap bularak bilimin gelişmesine imkan vereceği için bilimsel kalitesinin yüksek olduğu düşünülmektedir.

- Cerný sanıtının yanlışlanabilmesi veya sanıtın literatürde mevcut GSÖ boyutlarından daha büyük GSÖ'ler için de doğrulandığının gösterilebilmesi, bilimsel açıdan ilgi çeken problemler olarak ortaya çıkmaktadır. Projemizde yapılacak olan çalışmalar bu bilimsel problemleri adresleyeceğinden bilimsel özgünlüğe sahiptir.
- Kısa SD üretme yöntemlerinin pratikte karşılaştığı ölçeklenebilirlik problemlerinin yarattığı darboğazları azaltmaya yönelik çalışmalar yapılacaktır. Geliştirilecek olan yeni kısa SD üretme yöntemlerinin performans olarak mevcut yöntemlerden daha yüksek başarıma sahip olmaları bilimsel bir yenilik olacaktır.
- Hem Cerný sanıtının yanlışlanabilmesi hem de kısa SD üretme yöntemlerinin daha hızlı gerçeklenebilmeleri için GİÜ ve APKD teknolojilerinin kullanılacak olması, benzeri bilimsel çalışmalarda daha önce böyle bir yaklaşım kullanılmadığından, yöntemsel açıdan bir yenilik olacaktır. Bu çalışmalar sayesinde de, paralelleştirmenin bu problemlerin ölçeklenebilirliğini ne kadar artıracağı, GİÜ ve APKD teknolojilerinin bu problemlerin çözümünde nasıl kullanılabileceği üzerine bilgi birikimleri oluşacaktır. Bu bilgi birikimi benzeri çalışmaları gerçekleştirmek isteyen diğer bilim insanları için de yol gösterici olacaktır.

Farklılığı ve Yeniliği :

Projemizde GİÜ ve APKD teknolojilerinin kullanılacak olması, hem Cerný sanıtının yanlışlanmasına yönelik mevcut çalışmalar hem de kısa SD üretme üzerine yapılan çalışmalar düşünüldüğünde bir yenilik ve farklılıktır. Bu teknolojilerin kullanılması ile elde edilmesi öngörülen performans artışları sayesinde, bilimsel bir yenilik olarak Cerný sanıtının şimdiye kadar denenen boyuttaki GSÖ'lerden daha büyük GSÖ'lerde de doğru olup olmadığının kontrol edilmesi planlanmaktadır. Cerný sanıtını yanlışlayan bir GSÖ bulunabilirse, 50 yıldır çözülememiş açık bir probleme yanıt verilecek ve bu oldukça büyük bir bilimsel yenilik olacaktır. Aksi halde (böyle bir GSÖ bulunamasa bile) Cerný sanıtının literatürde denenmiş olan boyutlardan daha büyük GSÖ'ler için de tuttuğu gösterilmiş olacaktır. Bu da yine bilimsel bir yeniliktir.

Hangi eksikliği nasıl gidereceği:

Hem Cerný sanıtının yanlışlanmasına yönelik çalışmalarda, hem de kısa SD üretmeye yönelik yöntemlerin karşılaştıkları ölçeklenebilirlik probleminin yarattığı darboğazların azaltılması konusunda, paralel hesaplama yöntemlerine başvurulacaktır. Her iki konuda da mevcut olan yüksek performans ihtiyacı/eksikliği bu şekilde giderilecektir.

Bilim/teknoloji alan(lar)ına metodolojik/kavramsal/kuramsal olarak ne gibi özgün katkılarda bulunacağı

Projenin çalışmalarında Cerný sanıtı üzerinde elde edilecek bulgular bilimsel açıdan özgün olacaktır. Yine bilimsel açıdan özgün bir değer olarak, yeni kısa SD üretme sezgisel yöntemleri geliştirilecektir.

Hem Cerný sanıtı üzerine yapılacak çalışmalarda hem de kısa SD üretme yöntemlerinin paralel olarak GİÜ ve APKD teknolojilerinin kullanılacak olması sebebiyle, benzer bilimsel çalışmalar için yeni bir metodoloji ortaya konmuş olacaktır.



5. YÖNTEM

Projede uygulanacak yöntem ve araştırma teknikleri (veri toplama araçları ve analiz yöntemleri dahil) ilgili literatüre atıf yapılarak (gerekirse ön çalışma yapılarak) belirgin ve tutarlı bir şekilde ayrıntılı olarak açıklanmalı ve bu yöntem ve tekniklerin projede öngörülen amaç ve hedeflere ulaşmaya elverişli olduğu ortaya konulmalıdır.

Projede uygulanacak yöntem(ler)le ilerleme kaydedilememesi durumunda devreye sokulacak alternatif yöntem(ler) de belirlenerek acık bir sekilde ifade edilmelidir.

Projemiz Cerný Sanıtını daha önce denenmemiş büyüklükteki GSÖ'lerde denemek ve sınama dizisi oluşturmakta karşılaşılan ölçeklenebilirlik problemini, paralel hesaplama yapmak için geliştirilmiş yeni teknolojileri kullanarak aşmayı önermektedir. Bu teknolojilerin özdevinimler literatürüne sunulması projemizin güçlü bir yanıdır.

Projemizin ana hedeflerinden olan GİÜ ve APKD üzerinde yapılacak olan paralelleştirmeler ile sağlanması beklenen başarım artışının istenen boyutta olmaması durumunda, B planı olarak İTÜ bünyesindeki "Ulusal Yüksek Başarımlı Hesaplama Merkezi" altyapısının kullanımı yoluna gidilecektir.

1. Cerný sanıtı çalışmaları

1.a. Eşbiçimli olmayan GSÖ yaratma

Bu safhada, Kiselewicz ve Syzkula'nın (2013) eniyileme teknikleri incelenecek ve geliştirilmeye çalışılacaktır. Bundan başka, gerek küresel gerek yerel iyileştirmelerle arama uzayı daraltılarak hem eldeki problemin (n = 11, k = 2) daha hızlı çözülme ihtimali, hem sıradaki problemlerin (n = 12, k = 2) çözülme ihtimali araştırılacaktır.

Kiselewicz ve Syzkula'nın (2013) tarafından GSÖ yaratma algoritmasında birli (ing. unary) işaretli (ing. marked) iki çizgeden (A_1 ve A_2 birli çizgeleri) birincisi sabit tutularak ikincisinin düğümlerinin sıraları değiştirilmekte, bunların birleşimi olan ikili çizgelerde Cerný sanıtı doğrulanmaktadır. Birli çizgeler için her eşbiçimsellik sınıfından tek temsilci kullanılmakta, böylece fazladan işlemler engellenmektedir. Çizgeler belli bir kurala göre sıralanmakta, aynı eşbiçimsellik sınıfında sonradan gelen çizgeler için işlem yapılmamaktadır. Fakat her çizge için eşbiçimli çizgeler tekrar hesaplanmaktadır.

Bunu geliştirmek için denenecek bir yöntem, birli çizgelerin işaretli yerine işaretsiz olarak üretilmesidir. Böylece eşbiçimli çizgeler tekrar tekrar hesaplanmak zorunda kalmayacaktır. Hedef işaretsiz çizgelerin tümünün sistematik olarak ve belli bir sırada üretilebilmesidir. Ayrıca marjinal kazanç için Cerný sanıtını sağlayan birli çizgeler elenecektir.

Denenecek bir başka yöntem ise verilen A_1 ve A_2 birli çizgelerinin birleşiminden oluşan ikili çizge için Cerný sanıtını yanlışlamayan bir SD hesaplandıktan sonra, bu SD içerisinde A_2 çizgesinden hangi durum geçişlerinin kullanıldığına bakmak olacaktır. Sonraki döngüler sırasında A_2 çizgesinin düğümlerinin sırası değiştirilip yeni bir çizge A_3 oluşturulduğunda, eğer A_2 ve A_3 bir önceki SD içerisinde kullanılan durum-geçişlerine hala sahipse, bu durumda A_3 çizgesi üzerinde Cerný sanıtının yine sağlanacağı aşikardır. Bu nedenle bu tip A_3 çizgelerinin incelenmesine, hatta yaratılmasına gerek yoktur.

Geliştirilen yöntemler öncelikle CPU üzerinde gerçeklenerek GSÖ yaratma çalışmaları yapılacaktır. Bu çalışmalar sırasında sonuçları bilinmekte olan daha küçük durum sayılı (n = 5,6 gibi) GSÖ kümeleri yaratılacak ve literatürdeki diğer sonuçlar ile karşılaştırılacaktır. GSÖ yaratma yöntemlerimizin başarılı olduğu gözlemlendikten sonra, bu yöntemler diğer iş paketlerinde incelenecek olan daha büyük durum sayılı (n = 12 gibi) GSÖ'leri yaratmak amacıyla kullanılacaktır.

Bu iş paketinde hedeflendiği gibi Kiselewicz ve Syzkula (2013) tarafından önerilen yöntemden daha efektif bir şekilde eşbiçimsel olmayan özdevinimler yaratılamaz ise, B planı olarak projemizin diğer iş paketlerinde direk olarak Kiselewicz ve Syzkula'nın (2013) yöntemi kullanılacaktır.

1.b. GİÜ paralelleştirme çalışmaları

GİÜ üzerinde geliştirilecek olan yazılımlar ile, 1.a iş paketi içerisinde önerilen yöntemler ile yaratılan her bir GSÖ tek tek incelenecek ve Cerný sanıtını yanlışlayıp yanlışlamadığına bakılacaktır. Verilen n durumlu bir GSÖ A için yapılacak inceleme şu adımları içerecektir. Öncelikle üssel karmaşıklığa sahip kaba-kuvvet en kısa SD bulma algoritması kullanılarak, A'nın sıfırlanabilir bir özdevinim olup olmadığı kontrol edilecektir. Eğer A sıfırlanabilir ise bu algoritma aynı zamanda en kısa SD uzunluğunu da hesaplamaktadır. Bu durumda en kısa SD uzunluğu $(n-1)^2$ eşik değeri ile karşılaştırılarak Cerný sanıtının yanlışlanıp yanlışlanmadığı kontrol edilecektir. Her bir özdevinim A için bu inceleme tek bir iş birimi (ing. thread) tarafından yapılacaktır. Özdevinim A'nın durum sayısı küçük olduğu için (örneğin n=12) bu aşamada kullanılacak olan üssel karmaşıklığa sahip algoritma pratik olarak bir soruna yol açmayacaktır.

GSÖ'lerin üretilmesinin İş Paketi 1.a'da geliştirilecek olan yöntem ile yine GİÜ üzerinde yapılması planlanmaktadır. Kiselewicz ve Syzkula (2013) tarafından önerilen yöntemi baz alacak olan yeni yöntemlerimizde de, her bir iki girdili GSÖ A, iki ayrı tek girdili (A_1 ve A_2) GSÖ'lerinin birleşiminden oluşturulacaktır. Bir iş birimine A_1 ve A_2 özdevinimleri verildiğinde, bu iş birimi A_1 özdeviminin sabit tutulup A_2 özdeviminin değişik durum sıraları ile elde edilecek olan tüm özdevinimlerin tek tek incelemesini gerçekleştirecektir. Bu yöntemle, bir iş birimine bir hamlede verilecek olan tüm özdevinimler sadece A_1 ve A_2 özdeviniminin tanımları ile transfer edilebilecektir. İş birimi A_1 ve A_2 tanımlarını



kullanarak birçok özdevinim yaratacak ve inceleyecektir.

Bu iş paketinde yapılacak olan paralelleştirme çalışmaları basit bir paralelleştirme (ing. embarrassingly parallel, pleasingly parallel) olacaktır. Her bir iş biriminin gerçekleştireceği incelemeler birbirlerinden tamamen bağımsızdır. GİÜ programlama modelinde aynı blok içerisindeki iş birimlerinin birbirlerinin çalışmasının sonlanmasını bekleme gerekliliği dışında herhangi bir eşgüdüm gereksinimimiz bulunmamaktadır.

1.c. APKD paralelleştirme çalışmaları

1.b İş Paketi'nde yapılacak olan çalışmaların biz benzeri bu iş paketinde APKD'ler kullanılarak gerçekleştirilecektir. Öncelikle verilen bir GSÖ A için Cerny sanıtının yanlışlanıp yanlışlanmadığını kontrol edebilen bir işlem ünitesi Verilog ile modellenecektir. Bu işlem ünitesi yine A özdevinimi için üssel karmaşıklığa sahip kaba-kuvvet en kısa SD bulma algoritmasını kullanacaktır. A'nın sıfırlanabilir bir özdevinim olup olmadığı kontrol edilecektir. Eğer A sıfırlanabilir ise işlem ünitesi en kısa SD uzunluğunu hesaplayacak ve bu uzunluğu $(n-1)^2$ eşik değeri ile karşılaştırılarak Cerny sanıtının yanlışlanıp yanlışlanmadığı kontrol edecektir. Her bir özdevinim A için bu inceleme tek bir iş ünitesi tarafından yapılacaktır. Yine özdevinim A'nın durum sayısı küçük olduğu için (örneğin n = 12) bu aşamada kullanılacak olan üssel karmaşıklığa sahip algoritma pratik olarak bir soruna yol açmayacaktır.

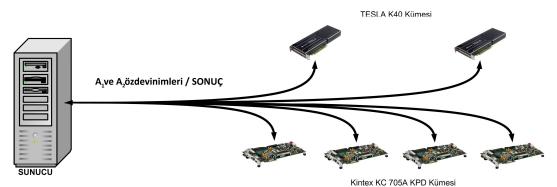
APKD'ye veri aktarımı sırasında bir dar boğaz yaşamamak için, bir işlem ünitesine incelemesi için verilen GSÖ'ler, iki ayrı tek girdili özdevinim A_1 ve A_2 şeklinde transfer edilecektir. İşlem ünitesi, A_1 özdevinimini sabit tutup, A_2 özdeviniminin durum sıralarını değiştirerek incelemek üzere birçok özdevinimi kendisi yaratacaktır.

Tasarlanacak olan işlem ünitelerinin kullanacakları APKD kaynaklarının minimizasyonu yapılacak ve böylece kullanılacak olan APKD üzerine mümkün olduğu kadar fazla işlem ünitesinin yerleştirilebilmesi sağlanacaktır. Ayrıca birim zamanda üretilen iş hacmi (ing. throughput) eniyilenmek amacıyla ardışık-düzenler (ing. pipeline) tabanlı bir tasarım yöntemi izlenmesi planlanmaktadır.

Bu iş paketinde yapılacak olan paralelleştirme çalışmaları basit bir paralelleştirme (ing. embarrassingly parallel, pleasingly parallel) olacaktır. Her bir iş ünitesinin gerçekleştireceği incelemeler birbirlerinden tamamen bağımsızdır ve herhangi bir eşgüdüm gerektirmemektedir. Öte yandan, işlem birimlerinin en az alan kaplayarak, en hızlı işlem yapabilecek şekilde tasarlanması ve gerçeklemesi bir araştırma konusu olarak öne çıkmaktadır. Bu şekilde bir APKD cihazının içerisine azami sayıda işlem birimi konabilecek ve böylece birim zamanda yapılan iş hacmi de arttırılabilecektir.

- 1. iş paketi çalışmaları tamamlandığında, n durumlu ve k girdili GSÖ'ler GİÜ ve APKD'ler kullanılarak araştırılacaktır. GİÜ ve APKD'lerin senkronize bir şekilde çalışması bir sistem tarafından sağlanacaktır. Önerilen sistem çalışmaya başladığı andan itibaren şu adımları gerçekleştirecektir.
 - a) A_1 ve A_2 özdevinimlerini oluştur.
 - b) Özdevinimleri çalışmaya müsait olan paralel iş birimine ilet.
 - c) Sonuçları al ve a) adımına geç.

Çalışılacak GSÖ'lerin GİÜ ve APKD'lere Gönderilmesi



Şekil 5. 1. İş Paketi için önerilen sistemin belirtimi.

Sistem güçlü bir sunucu üzerine inşa edilecektir. Bu çalışma yine ya tüm *n* durumlu ve *k* girdili GSÖ'ler işlem görünceye yada Cerný sanıtına uygun olmayan GSÖ belirtimi keşfedilinceye kadar devam edecektir. Sistemin bir belirtimi Şekil 5'te verilmiştir.

2. Kısa SD çalışmaları

Önerilen projede ölçeklenebilirlik probleminin getirdiği darboğaz, daha önce öne sürülmemiş, üzerinde çalışılmamış yeni bir yöntem ile aşılmaya çalışılarak SD'lerin üretim hızının artırılması planlanmaktadır. Kısa SD üretmek için literatürde bulunan yöntemler (GREEDY, SYNCHROPL, FASTSYNCHRO) GİÜ üzerinde çalışabilecek şekilde paralelleştirileceklerdir. Geliştirilecek olan



algoritmaların performans ve ölçeklenebilirlikleri seri (ing. sequential) versiyonları ile kıyaslanacaktır. Bu noktada amaç, projede kullanılan teknolojilerin farklarını ortaya koymaktır. Literatürde verilen kısa SD üreten algoritmaları 3 bölümden oluşur:

- I <u>Carpım özdeviniminin oluşturulması:</u> Verilen bir GSÖ A için, öncelikle A^2 dediğimiz A özdeviniminin kendisi ile çarpıldığı (product of A and A) yeni bir özdevinim oluşturulur. A^2 özdevinimindeki durumlar, A özdevinimindeki sırasız (ing. unordered) durum çiftlerinden oluşmaktadır. A^2 özdevinimindeki durumlar heterojen ((s_i, s_j) öyle ki $s_i \neq s_j$) ve homojen ((s_i, s_j) öyle ki $s_i = s_j$) olmak üzere iki sınıfa ayrılır.
- II <u>En-kısa yolların bulunması:</u> A² özdevinimindeki her bir heterojen durumdan, homojen bir duruma giden en kısa girdi dizileri elde edilir. Bu girdi dizileri İlk Dallanan Arama (ing. Breath-First-Search) yöntemi kullanılarak üretilir. Elde edilen kısa girdi dizileri tek kaynaklı bir ağaç yapısı oluşturur.
- III <u>SD'nin oluşturulması:</u> SD en çok *n* döngüden (ing. iteration) oluşan döngüsel bir yöntem ile elde edilir. Her bir döngüde
 - III.1) II. adımda oluşturulan girdi dizileri arasından, algoritma özelinde kullanılan sezgi fonksiyonu yardımı ile bir girdi dizisi seçilir,
 - III.2) bu girdi dizisi o döngüde aktif olan (önceki döngülerde bir homojen duruma sıfırlanmamış durumlar) bütün heterojen durumlara uygulanır,
 - III.3) girdi dizisi mevcut (bu döngüye kadar oluşturulan) SD'ne eklenir.

Literatürde ele alınmış tüm yöntemler SD üretmek için yukarıda verilen I ve II adımlarını uygularlar. Ancak III.1) adımını sezgi fonksiyonlarının dikte ettirdiği şekilde yaparlar.

<u>Greedy:</u> Greedy sezgi fonksiyonu girdi dizileri arasından uzunluğu en kısa girdi dizisini seçer. Greedy algoritması projemizde ele aldığımız zaman karmaşıklığı açısından en az karmaşık olan algoritmadır. $(O(kn^2+n^3))$

SYNCHROPL algoritması mevcut algoritmalardan ortalamada çok daha kısa SD üreten bir algoritmadır. SYNCHROPL algoritması II. adımda oluşturulan girdi dizilerini mevcut döngüdeki tüm heterojen durumlara uygular ve bir sonraki döngüde karşılaşılacak heterojen durumların ilişkide olduğu kısa girdi dizilerinin uzunluklarını aritmatik olarak toplar. Bir sonraki döngüde girdi dizi uzunlukları toplamı en az olan kısa dizisi seçilir. SYNCHROPL projemizde ele aldığımız ve literatürde sunulmuş zaman karmaşıklığı açısından en karmaşık olan algoritmadır. ($O(kn^2+n^5)$)

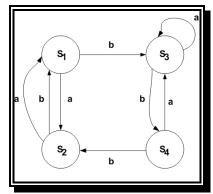
<u>FASTSYNCHRO:</u> Mevcut döngüdeki heterojen durumlara, FASTSYNCHRO algoritmasına girdi olarak verilen GSÖ'nün tüm girdi sembolleri uygulanır, bir sonraki döngüde karşılaşılacak heterojen durumlara bakılır, ve en uygun girdi sembolü döngüsel bir şekilde mevcut SD'ne eklenerek SD oluşturulur. Eğer tüm girdi sembolleri ile bir sonraki döngüde başarım sağlanamıyor ise bu sefer SYNCHROPL algoritmasının III.1) adımı gerçekleştirilir. FASTSYNCHRO karmaşıklık açısından GREEDY'den karmaşık ama SYNCHROPL'den daha az karmaşıktır. ($O(kn^2+n^4)$)

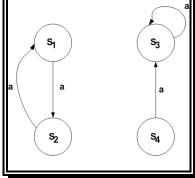
2.a. Yeni sezgisel yöntemlerin geliştirilmesi

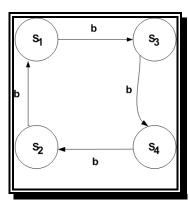
Önerilen projede şu an için öngörülen iki yeni sezgisel yöntem aşağıda 2a.a ve 2a.b olarak verilmektedir. Projemiz dahilinde öncelikle bu yöntemlerin CPU üzerinde gerçeklenmesi yapılacak ve başarımları mevcut yöntemler ile karşılaştırılacaktır.

- 2a.a <u>Durum Üzerinden Çok Söndüren Döngü (DÜÇSD)</u>: Önerilen DÜÇSD algoritması sezgisel fonksiyon bakımından SynchroPL algoritmasına zaman karmaşıklığı bakımından da FastSynchro algoritmasına benzer bir algoritmadır. DÜÇSD algoritması yukarıda belirtilen I ve II işlemlerini gerçekleştirdikten sonra içinde bulunulan döngüde mevcut tüm kısa girdi dizilerini aktif (başka bir duruma sıfırlanmamış durum) olan tüm A özdevinim durumlarına uygular (*SynchroPL mevcut tüm A*² durumlarına uygular). Bu sayede algoritma döngü sırasında $O(n^2)$ değil O(n)'lik iş yapmış olur ve zaman karmaşıklığı $O(kn^2+n^4)$ olarak verilmektedir. DÜÇSD algoritması her döngüde mevcut kısa girdi dizilerinden, bir sonraki döngüde karşılaşılacak A özdeviniminin aktif durum sayısını minimize eden girdi dizisini seçer. Algoritmanın bu özellikleri nedeni ile adı *Durum Üzerinden Çok Söndüren Döngü* 'dür.
- 2a.b İzdüşüm Ormanı Yaklaşımı (İOY): Bu yöntemde de önce I ve II işlemleri gerçekleştirilir. Fakat III işleminden önce bir ara safha kullanılarak üretilecek olan SD dizisinin ilk başları hızlı bir şekilde yaratılır. Bu ara safhada, öncelikle A özdeviniminin her bir girdi sembolü "a" üzerine ayrı ayrı izdüşümü alınacak ve izdüşüm çizgesi "Aa" oluşturulacaktır. Burada izdüşümünden kasıt, A özdevinimi bir çizge olarak düşünüldüğünde bu çizgedeki "a" ile etiketlenmemiş tüm oklar kaldırıldığında elde edilen alt çizgedir (ing. subgraph). Şekil 6'te bir özdevinim verilmiştir. Şekil 7 ve 8'de Şekil 6'te verilen özdevinim için izdüşüm çizge örnekleri verilmektedir. Aa izdüşüm çizgesi genel durumda tam bağlantılı (ing. strongly connected) olmayacak ve bileşenlerden (ing. components) oluşabilecektir. Ama her bir bileşen mutlaka tek bir döngü (ing. cycle) ve bu döngü üzerindeki düğümlerden dallanan bir ağaç yapısına sahip olacaktır. Bu ormandan (ing. forest) yararlanarak, hızlı bir şekilde SD dizisinin ilk başında "aa...a" tipinde bir dizi olması ile tüm durum kümesinin en küçük hangi durum kümesine indirgeneceği bulunabilir. İndirgenecek olan durum kümesi, tüm bileşenler içindeki döngüleri oluşturan durum kümesidir. Hem indirgenecek durum kümesi hem de kaç adet girdi sembolü uygulanması gerektiği O(n) zamanda hesaplanabilir. Bu işlem her bir girdi sembolü için ayrı yapılacağından, O(kn)zamanda bu analiz tamamlanabilir. Bu analiz sonucunda aktif durum sayısı hızlı bir şekilde azaltılmış olacaktır. Geri kalan aktif durumlar ise GREEDY sezgisel yöntemi ile birleştirilerek SD yaratılır.









Şekil 6. Örnek bir özdevinim

Şekil 7. Şekil 6'te verilen özdevinimin a girdisi için A_a izdüşüm çizgesi

Şekil 8. Şekil 6'te verilen özdevinimin b girdisi için A_b izdüşüm çizgesi

2.b. Mevcut yöntemlerin GİÜ paralelleştirilmesi

Mevcut yöntemlerin GİÜ üzerinde çalışmalarını sağlamak amacı ile yapılması gereken ilk çalışma bu yöntemlerde bulunan ortak adımların (I, II) paralelleştirilmesidir. Bu çalışma **Genel Paralelleştirme Problemi** olarak aşağıda anlatılmaktadır.

Genel Paralelleştirme Problemi: Mevcut yöntemlerin SD üretmek için yaptıkları ortak hesaplamaların paralelleştirilebilecek noktaları bulunacak ve paralelleştirilmesi için yöntemler geliştirilecektir. Bu noktada yukarıda verildiği gibi tüm sezgisel yöntemlerin ortak olarak yaptıkları hesaplamalar I ve II adımları olarak verilmiştir.

<u>I adımın paralelleştirilmesi:</u> Verilen bir A özdevinimi için A^2 makinesi oluşturmak mevcut bir çizgeden başka bir çizge elde etmek demektir. Bu işlem toplamda $O(kn^2)$ adım gerektirir. Bu noktada iki işlem vardır: 1) A^2 makinesinin düğümlerini oluşturmak ve 2) A^2 makinesi düğümleri arası oklarını oluşturmak. GİÜ'nin birim zamanda paralel çalıştırabileceği işlem biriminin sayısına K dersek, 1). işlem için $O(n^2/K)$ adım GİÜ döngüsü gerekir (GİÜ döngüsü: işlem bloğunun bir işi bitirme süresi). 2). işlemin yapılabilmesi için ise A^2 makinesinin heterojen düğümlerinin belirttiği A makinesinin iki faklı durumundan aynı girdi etiketine sahip olan iki farklı okun gittiği durumlar tespit edilir. Bu tespit işlemi birbirinden bağımsız olması bu tespit işleminin paralelleşebilmesine olanak verir. A^2 makinesi kabaca $O(kn^2/K)$ GİÜ döngüsünde tamamlanmıs olur.

<u>II adımın paralelleştirilmesi:</u> II adımı tamamlamak için İlk Dallanan Arama yönteminden faydalanılacaktır. Literatürde bu problem için geliştirilmiş GİÜ üzerinde çalışan yöntemler vardır (Pawan vd., 2007). Bu noktada II. adımın paralelleştirmek için Pawan vd. (2007) tarafından önerilen yöntem mevcut problem için değiştirilerek gerçekleştirilecektir.

Bunlardan ayrı olarak GREEDY, SYNCHROPL ve FASTSYCNHRO algoritmaları III.1) adımında farklılıklar göstermektedirler. Bu nedenle bu yöntemlerin III.1) adımları için ayrı paralelleştirme yöntemleri geliştirilmelidir.

<u>Greedy sezgi fonksiyonu</u>: GREEDY algoritmasının sezgisel yaklaşımı mevcut döngüde kullanılabilecek kısa girdi dizilerinden en kısasını seçmeyi hedeflemektedir. Bu aşamada en kısa girdinin seçilmesi paralel azaltım (ing. paralel reduction) yöntemi ile logaritmik zamanda gerçekleştirilecektir.

<u>SynchroPL sezgi fonksiyonu:</u> Bu fonksiyonda her döngü içerisinde A^2 özdeviniminde henüz sıfırlanmamış olan her düğüme (aktif düğümlere), yine bu aktif düğümler için II. adımda elde edilen kısa girdi dizilerinin uygulanması gerekmektedir. Bu uygulamalar paralel bir şekilde gerçekleştirilecektir. Seri algoritmada n^4 adım gerektirecek olan bu adım, GİÜ üzerinde n^4/K adımda yapılabilecektir. Elde edilen yeni aktif düğümlerin en kısa girdilerinin toplam uzunluğu da paralel azaltım yöntemi ile hesaplanacak ve minimum değeri sağlayan en kısa girdi bulunabilecektir.

FastSynchro sezgi fonksiyonu: FastSynchro sezgi fonksiyonu SynchroPL sezgi fonksiyonundan bir noktada farklılık gösterir: kısa girdi dizisi değil, her zaman tek bir girdi sembolü A^2 düğümlerine uygulanır. Hiçbir girdi sembolünün FastSynchro sezgi fonksiyonunu iyileştirmediği zamanlarda SynchroPL sezgi fonksiyonu çağrılır. Bu nedenden ötürü SynchroPL sezgi fonksiyonunun paralelleştirilmesinden sonra FastSycnhro sezgi fonksiyonu paralelleştirilecektir.

III.2) III.3) adımlarının paralelleştirilmesi: III.2) adımı yine paralleleştirmeye müsait bir adım olarak görülmektedir. Sezgi fonksiyonunu eniyileyen girdi dizisi A^2 makinesinin aktif durumlarına uygulanması işlemi, her bir aktif durumlu bir işlem birimi ile eşleştirerek yapılabilir. Dolayısı ile seçilen girdi dizisi A^2 makinesinin aktif durumlarına uygulanması işlemi n^2/K adet GİÜ döngüsü ile gerçekleşebilir. III.3 adımı ise tek bir işlem olduğu için paralelleştirmeye mahal vermez.



2.c. Yeni sezgisel yöntemlerin GİÜ paralelleştirilmesi:

<u>DÜÇSD Fonksiyonunun paralelleştirilmesi</u>: DÜÇSD yöntemi de GREEDY, SYNCHROPL ve FASTSYCNHRO yöntemlerinde olduğu gibi sadece III.1) adımında faklılık göstermektedir. DÜÇSD fonksiyonu SYNCHROPL ile tek noktada farklılık göstermektedir. Aday kısa girdi dizileri, A^2 yerine A makinesinin düğümlerine uygulanır. Yani SynchroPL yöntemi paralelleştirildikten sonra DÜÇSD yönteminin paralel versiyonunu geliştirmek nispeten kolay olacaktır.

<u>IOY Fonksiyonunun paralelleştirilmesi:</u> Bu yöntem de Greedy yöntemine ek olarak III. adımdan önce uygulanan bir ara safhadan ibarettir. Yukarıda açıkladığımız bu ara safhada, her bir girdi sembolü için izdüşüm özdevinimlerinin bulunması ve bu izdüşüm özdevinimlerinden faydalanarak başlangıç aktif durum kümesinin azaltılması amaçlanmaktadır. Bu aşamada, her bir izdüşüm özdevimindeki durumlara ilgili girdinin uygulanması paralel olarak gerçekleştirilmesi planlanmaktadır. Bu ara safha tamamlandıktan sonra, geriye kalan aktif durumların sıfırlanması için Greedy yöntemine dönülecek ve yukarıda Greedy yöntemi için verilen paralelleştirme yaklaşımı kullanılacaktır.

3. Web arayüzü geliştirilmesi (SD hesaplama)

Projemiz çıktılarının yaygın etkisini de artıracağını düşündüğümüz bu iş paketinde, 2. iş paketinde paralel olarak GİÜ üzerinde gerçekleştirilen kısa SD hesaplama gerçeklemelerinin internet üzerinden diğer araştırmacılara açılması planlanmaktadır. Bunun için bir web arayüzü geliştirilecektir. Araştırmacılar, SD hesaplamak istedikleri özdevinimleri bu arayüz ile sistemimize yükleyebileceklerdir. Sistemimizde bu şekilde gönderilen özdevinimler için istenen SD'yi üreterek sonucu istekte bulunan araştırmacıya iletecektir. Geliştirilecek olan sistemde kullanıcılar ve kullanım istatistikleri kayıt altına alınacaktır. Bu da zaman içerisinde konu ile ilgili araştırmacılar hakkında bir bilgi birikimi oluşturmamızı sağlayacaktır. Ayrıca kendi çalışmaları için bizim sistemimizi kullanacak olan araştırmacıların yayınlarında sistemimize bulunacakları atıflar sayesinde çalışmalarımızın akademik görünürlüğü de artacaktır.

Projemizin 2. İş paketinde geliştirilecek olan yöntem ve yazılımların diğer araştırmacılara açılmasına yönelik bir yazılımın geliştirilmesine yönelik olan bu iş paketinde, basit kullanımlı bir web uygulaması ortaya çıkarılacaktır. Çok büyük boyutlu olmayan bu web yazılımı için yine de düşünülmesi ve planlanması gereken bazı noktalar olacaktır. Örneğin kullanıcıların kayıt edilmesi, gelen iş isteklerinin bir kuyruğa alınması, çalıştırılan işlerin kayıt altına alınması (ing. logging), oluşan sonuçların hem web üzerinden sunulması hem de istek sahibi araştırmacıya e-posta aracılığıyla iletilmesi gibi pek çok detayın göz önünde bulundurulması gerekecektir. Bu nedenle, bu iş paketi tipik bir yazılım geliştirme projesinde yer alması beklenen tasarım, geliştirme, ve test alt iş paketlerinden oluşacaktır.

6. PROJE YÖNETİMİ, EKİP VE ARAŞTIRMA OLANAKLARI

6.1 PROJE YÖNETİMİ

6.1.1. YÖNETİM DÜZENİ (İş Paketleri (İP), Görev Dağılımı ve Süreleri)

Projede yer alacak başlıca iş paketleri, her bir iş paketinin kim/kimler tarafından ne kadarlık bir zaman diliminde gerçekleştirileceği hakkındaki bilgiler aşağıda yer alan **İs-Zaman Çizelgesi** doldurularak verilmelidir. Her bir iş paketinde görev alacak personelin niteliği (yürütücü, araştırmacı, danışman, bursiyer, yardımcı personel) belirtilmelidir. Gelişme ve sonuç raporu hazırlama aşamaları proje çalışmalarına paralel olarak yürütülmeli ve ayrı bir iş paketi olarak gösterilmemelidir.



İP No	İР	Kim(ler) Tarafından												-	4YL/	٩R									
IF NO	Adı/Tanımı	Yapılacağı	1	2	3	4	5	6	7 8	8 9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24
1	Cerný sanıtı çalışmaları																								
1.a	- Eşbiçimli olmayan GSÖ yaratma	Yürütücü (Hüsnü Yenigün) Araştırmacı (Kağan Kurşungöz)																							
1.b	- GİÜ paralelleştirme çalışmaları	Yürütücü (Hüsnü Yenigün) Araştırmacı (Kağan Kurşungöz) Doktora Sonrası Araştırmacı Bursiyer 1				1															-				
1.c	- APKD paralelleştirme çalışmaları	Yürütücü (Hüsnü Yenigün) Araştırmacı (Kağan Kurşungöz) Araştırmacı (Erkay Savaş) Bursiyer 2				٦																			
2	Kısa SD çalışmaları																								
2.a	 Yeni sezgisel yöntemlerin geliştirilmesi 																								
2.aa	+ Durum Üzerinden Çok Söndüren Döngü (DÜÇSD)	Yürütücü (Hüsnü Yenigün)																							
2.ab	+ İzdüşüm Ormanı Yaklaşımı (İOY)	Yürütücü (Hüsnü Yenigün)																							
2.b	- Mevcut yöntemlerin GİÜ paralelleştirmesi	Yürütücü (Hüsnü Yenigün) Doktora Sonrası Araştırmacı Bursiyer1																							
2.c	- Yeni sezgisel yöntemlerin GİÜ paralelleştirmesi	Yürütücü (Hüsnü Yenigün) Doktora Sonrası Araştırmacı Bursiyer1																			·				
	Web arayüzü geliştirilmesi (SD hesaplama)	Yürütücü (Hüsnü Yenigün) Bursiyer2																							

^(*) Çizelgedeki satırlar ve sütunlar gerektiği kadar genişletilebilir ve çoğaltılabilir.



6.1.2. BAŞARI ÖLÇÜTLERİ VE RİSK YÖNETİMİ

Projenin tam anlamıyla başarıya ulaşmış sayılabilmesi için **İş-Zaman Çizelgesinde** yer alan her bir ana iş paketinin hedefi, başarı ölçütü (ne ölçüde gerçekleşmesi gerektiği) ve projenin başarısındaki önem derecesi aşağıdaki **Başarı Ölçütleri Tablosu**'nda belirtilmelidir.

BAŞARI ÖLÇÜTLERİ TABLOSU (*)

iP No	İş Paketi Hedefi Başarı Ölçütü (%, sayı, ifade, vb.)		Projenin Başarısındaki Önemi (%)**
iP 1	Cerný sanıtının literatürde denenmemiş boyutlardaki GSÖ'ler üzerinde incelenmesi	Şu ana kadar literatürde (n=11, k=2), (n=7, k=4) ve (n=8, k=3) boyutlarındaki tüm GSÖ'ler için Cerný sanıtının doğruluğu litearatürde deneysel olarak gösterilmiştir. (n=12, k=2) için, ve bunun yanında daha küçük durum sayılarındaki GSÖ'ler için daha fazla girdi sayıları olduğu durumlarda Cerný sanıtının doğrulanması.	%45
iP 2	GSÖ belirtimleri için en kısa SD bulan GİÜ üzerinde çalışan sezgisel yöntemlerin geliştirilmesi.	Algorithmanın verilen herhangi bir GSÖ için bir SD'ni en az literatürdeki yöntemler kadar kısa fakat mevcut yöntemlerden daha hızlı üretebiliyor olması	%45
iP 3	İÜ üzerinde çalışan kısa SD üretme erçeklemelerimizin internet üzerinden diğer aştırmacılar tarafından kullanılabilir hale etirilmesi		%10

^(*) Tablodaki satırlar gerektiği kadar genişletilebilir ve çoğaltılabilir.

Projenin başarısını olumsuz yönde etkileyebilecek riskler ve bu risklerle karşılaşıldığında projenin başarıyla yürütülmesini sağlamak için alınacak tedbirler (**B Planı**) ilgili iş paketleri belirtilerek ana hatlarıyla aşağıdaki **Risk Yönetimi Tablosu**'nda ifade edilmelidir.

RISK YÖNETIMI TABLOSU (*)

iP No	En Önemli Risk(ler)	B Planı
1	Eşbiçimsel olmayan özdevinimlerin daha efektif bir şekilde yaratılması için yeni bir yöntem geliştirilememesi (orta olasılıklı risk)	Kiselewicz ve Syzkula (2013) tarafından verilen yöntem aynen kullanılacaktır.
1,2,3	Proje ekibinde görev alan bursiyerlerin ekipten ayrılması (orta olasılıklı risk)	Üniversitemiz bünyesinde bulunan diğer yüksek lisans öğrencileri proje ekibine dahil edilecektir.
1,2	GİÜ ve APKD çalışmalarında aksamalar (beklenen performasın alınamaması, GİÜ kartlarının zarar görmesi, vb) (düşük olasılıklı risk)	İTÜ bünyesinde bulunan "Ulusal Yüksek Başarımlı Hesaplama Merkezi"nin olanakları kullanma yoluna gidilecektir.

^(*) Tablodaki satırlar gerektiği kadar genişletilebilir ve çoğaltılabilir.

6.2. PROJE EKİBİ

Proje ekibi, proje çalışmaları için gerekli olan tüm bilimsel ve teknolojik alt araştırma alanlarında bilgi birikimi olan araştırmacılardan oluşmaktadır.

Proje yürütücüsü, hem bu projede üzerine odaklanılacak olan Sıfırlama Dizileri ve hem de özdevinim literatüründe benzer diğer diziler konusunda araştırmalar yapmaktadır. Bu konularda yayınları ve yürütmekte olduğu projeleri bulunmaktadır.

Araştırmacılardan Erkay Savaş, APKD üzerine geliştirmeler konusunda çalışmalar yapmaktadır ve bu teknolojinin kullanıldığı projeler yürütmüştür.

Bir diğer araştırmacı Kağan Kurşungöz ise, Bilgisayar Bilimleri lisans derecesinden sonra Matematik alanında doktora derecesini almıştır. Şu anda saymalı kombinatorik, tamsayı parçalanışları ve q-serileri (ing. enumerative combinatorics, integer partitions and q-series) üzerine çalışmalar yapmaktadır. Projemizde gerçekleştirmeye çalışacağımız eşbiçimsel

^(**) Sütun toplamı 100 olmalıdır.



olmayan özdevinimlerin yaratılması konusunda katkı sağlayacaktır.

Projemizde yer almasını planladığımız doktora sonrası bursiyerimiz ise, Bilgisayar Grafikleri alanında yüksek lisans yaptıktan sonra biçimsel yöntemler ve özdevinimler alanında doktorasını tamamlamıştır. Bilgisayar Grafikleri alanında yaptığı çalışmalar sırasında edinmiş olduğu GİÜ/CUDA programlama bilgi birikimi bu projeye katkı sağlayacaktır.

6.2.1. PROJE YÜRÜTÜCÜSÜNÜN DİĞER PROJELERİ VE GÜNCEL YAYINLARI

Proje yürütücüsünün TÜBİTAK, üniversite ya da diğer kurum/kuruluşların desteği ile tamamlamış olduğu projeler ile şu sırada yürütmekte olduğu veya destek almak için başvurduğu projeler hakkında aşağıdaki tablolarda yer alan bilgiler verilmelidir. Proje değerlendirme süreci sırasında destek kararı çıkması ve/veya yeni bir başvuru daha yapılması durumunda derhal TÜBİTAK'a yazılı olarak bildirilmelidir.

PROJE YÜRÜTÜCÜSÜNÜN TÜBİTAK DESTEKLİ PROJELERİ (*)

111002 101000001011 100117111 1100222111 11								
Proje No	Projedeki Görevi	Proje Adı	Başlama-Bitiş Tarihi	Destek Miktarı (TL)				
113E292	Yürütücü	rütücü Kısa Uyarlamalı Ayrıştırma Dizileri Üretmek İçin Sezgisel Yöntemler		16.615				
106M472	Araştırmacı	Havayolu Dayanıklı Ekip Eşleme: Modeller, Çözüm Yöntemleri ve Uygulamalar	Şubat 2007 – Şubat 2010	145.000				
104E123	Yürütücü	Radyo Frekans Tanıma (RFT) Teknolojisi Tabanlı İmalat İzleme ve Analiz Sistemi	Şubat 2006 – Ağustos 2008	91.800				

^(*) Tablodaki satırlar gerektiği kadar genişletilebilir ve çoğaltılabilir.

PROJE YÜRÜTÜCÜSÜNÜN DİĞER PROJELERİ (DPT, BAP, FP6-7 vb.) (*)

Proje No	Projedeki Görevi	Proje Adı	Başlama-Bitiş Tarihi	Destek Miktarı (TL)		

^(*) Tablodaki satırlar gerektiği kadar genişletilebilir ve çoğaltılabilir.

PROJE YÜRÜTÜCÜSÜNÜN SON 5 YILDA YAPTIĞI YAYINLAR (*)

Yazar(lar)	Makale Başlığı	Dergi	Cilt/Sayı/Sayfa	Tarih
C. Güniçen, K. İnan, U.C. Türker, H. Yenigün	The Relation Between Preset Distinguishing Sequences and Synchronizing Sequences	Formal Aspects of Computing	Kabul edildi, yayın aşamasında DOI: 10.1007/s00165- 014-0297-8	Mart 2014 (kabul tarihi)
U.C. Türker, H. Yenigün	Hardness and Inapproximability of Minimizing Adaptive Distinguishing Sequences	Formal Methods in System Design	Kabul edildi, yayın aşamasında DOI: 10.1007/s10703- 014-0205-0	Şubat 2014 (kabul tarihi)
H. Yenigün	Identifying the Effects of Modifications as Data Dependencies	Software Quality Journal	Kabul edildi, yayın aşamasında DOI: 10.1007/s11219- 013-9213-3	Temmuz 2013 (kabul tarihi)
H.Ural, H.Yenigün	Regression Test Suite Selection Using Dependence Analysis	Journal of Software: Evolution and Process	25/7/681-709	Temmuz 2013
İ.Muter, Ş.İ.Birbil, K.Bülbül, G.Şahin, H.Yenigün, D.Taş, D.Tüzün	Solving a Robust Airline Crew Pairing Problem with Column Generation	Computers & Operations Research	40/3/815-830	Mart 2013
GV. Jourdan, H.Ural, H.Yenigun, J.C.Zhang	Lower Bounds on Lengths of Checking Sequences	Formal Aspects of Computing	22/6/667-679	Kasım 2010

^(*) Tablodaki satırlar gerektiği kadar genişletilebilir ve çoğaltılabilir.



6.2.2. PROJE EKİBİNİN ÖNERİLEN PROJE KONUSU İLE İLGİLİ PROJELERİ

Proje ekibinin (proje yürütücüsü, araştırmacı, danışman) TÜBİTAK'a, herhangi bir kamu kurum ve kuruluşuna veya Türkiye'nin taraf olduğu uluslararası anlaşmalara dayalı olarak sağlanan fonlara sunulmuş olup öneri durumunda olan, yürüyen veya sonuçlanmış benzer konudaki projeleri varsa bu projeler hakkındaki bilgiler ve önerilen projeden ne gibi farkları olduğu aşağıdaki tabloda belirtilmelidir.

PROJE EKİBİNİN ÖNERİLEN PROJE KONUSU İLE İLGİLİ PROJELERİ (*)

PROJE ERIBININ ONERIELN PROJE RONOGO ILE IEGILI PROJELERI ()								
Adı ve Soyadı	Projedeki Görevi	Proje Adı	Başlama-Bitiş Tarihi	Önerilen Projeden Farkı				
Erkay Savaş	Yürütücü	Duyarga Ağları İçin Güvenli Duyarga Düğümlerinin Programlanabilir Donanım Üzerinde Tasarlanması ve bir Prototipinin Geliştirilmesi	01.06.2004 / 01.06.2007	Bu projede APKD üzerinde kriptografik algoritmalar için geliştirme yapılmıştır; dolayısıyla APKD kullanım amacı olarak farklı bir projedir. Ancak tasarım kıstasları açısından benzerlikler bulunmaktadır				
Erkay Savaş	Yürütücü	Gömülü Sistemlerde Tasarım Parametresi Olarak Güvenlik, Güvence ve Mahremiyet	01.08.2006 / 01.12.2010	Bu projede APKD üzerinde kriptografik algoritmalar için geliştirme yapılmıştır; dolayısıyla APKD kullanım amacı olarak farklı bir projedir. Ancak tasarım kıstasları açısından benzerlikler bulunmaktadır.				

^(*) Tablodaki satırlar gerektiği kadar genişletilebilir ve çoğaltılabilir.

6.3. ARAŞTIRMA OLANAKLARI

Bu bölümde projenin yürütüleceği kurum/kuruluş(lar)da var olup da projede kullanılacak olan altyapı/ekipman (laboratuvar, araç, makine-teçhizat vb.) olanaklar aşağıdaki tabloda belirtilmelidir.

MEVCUT ARAŞTIRMA OLANAKLARI TABLOSU (*)

Mevcut Altyapı/Ekipman Türü, Modeli (Laboratuvar, Araç, Makine-Teçhizat vb.)	Mevcut Olduğu Kurum/Kuruluş	Projede Kullanım Amacı
Bilgi Merkezi Bilgi Merkezi, Sabancı Üniversitesi'nin eğitim ve araştırma programlarını destekler, araştırmalarda katalizör görevini üstlenir; kullanıcılarının doğru bilgiye en kısa sürede erişmesini sağlamaya çalışır. Merkez, öğretim elemanları, öğrenciler, çalışanlar ve mezunların her tür bilgi ve belge gereksinimlerini karşılamayı, ulusal ve uluslararası ölçekte bilgi birikimine katkı sağlamayı amaçlar.	Sabancı Üniversitesi	Proje çalışmalarımız içerisinde duyabileceğimiz her türlü literatür erişim ihtiyacı Bilgi Merkezi olanakları kullanılarak giderilecektir.
Araştırma Destek Ofisleri Sabancı Üniversitesi'nde dış finansmanlı projelerin yönetimine ilişkin ana faaliyetler, Araştırma ve Lisansüstü Politikaları (ALP) Direktörlüğü altında bulunan Proje Geliştirme Ofisi (PGO), Proje Yönetim Ofisi (PYO) ve Teknoloji Transferi Ofisi (TTO)'nun ortaklaşa çalışması ile gerçekleşir. PGO proje teklif aşamasından sözleşmenin tamamlanma aşamasına kadar geçen faaliyetlerin yürütülmesinden sorumludur. PYO ise sözleşmenin imzalanmasını takip eden aşamada bütçeye ilişkin faaliyetlerin yürütülmesinde; satın alma ve rutin raporlamaların hazırlanmasında proje yürütücüsüne destek vermekten sorumludur.	Sabancı Üniversitesi	Proje önerimizin olgunlaştırılması aşamasında PGO'dan aldığımız desteğin yanında, proje çalışmalarımız sırasında da PYO'dan alacağımız idari ve bürokratik destek sayesinde proje ekibimiz bilimsel ve teknolojik araştırma/geliştirme faaliyetlerine daha rahat odaklanabilecektir.



Bilgi Teknolojisi Birimi

Sabancı Üniversitesi Bilişim Teknolojilerinin üst düzey olanakları mevcuttur. Sabancı Üniversitesi'nde yerel ağ ve internet bağlantıları tüm kampus çapında mevcuttur. Dersliklerden ve laboratuvarlardan üniversite bilgi kaynaklarına ve Internet'e erişilebilmektedir. Kablolu ağa ek olarak, açık ve kapalı alanlarda kablosuz ağ erişimi de mümkündür.

Sabancı Üniversitesi

Proje çalışmalarımız sırasında kullanılacak olan GİÜ kartlarını barındıracak olan sunucu sisteminin kurulum, bakım, onarım işlemlerini Bilgi Teknolojisi Birimi üstlenecektir. Ayrıca, proje sonuçlarımızı paylaşmak amacıyla aşağıda YAYGIN ETKİ bölümünde bahsettiğimiz web sayfası ve web arayüzü sistemlerini de Bilgi Teknolojisi Birimi desteği ile gerçekleştireceğiz. Alınacak bu destek sayesinde, proje ekibi bu tip teknik işyükü altına girmeyecek, bunun yerine araştırma ve geliştirme çalışmalarına odaklanacaktır.

(*) Tablodaki satırlar gerektiği kadar genişletilebilir ve çoğaltılabilir.

7. YAYGIN ETKİ

7.1. PROJEDEN BEKLENEN YAYGIN ETKİ

Proje başarıyla gerçekleştirildiği takdirde projeden elde edilmesi öngörülen/beklenen yaygın etkilerin (bilimsel/akademik, ekonomik/ticari/sosyal, araştırmacı yetiştirilmesi ve yeni projeler oluşturulması) neler olabileceği diğer bir ifadeyle projeden ne gibi çıktı, sonuç ve etkilerin elde edileceği kısa ve net cümlelerle aşağıdaki tabloda belirtilmelidir.

PROJEDEN BEKLENEN YAYGIN ETKİ TABLOSU

Yaygın Etki Türleri	Projede Öngörülen/Beklenen Çıktı, Sonuç ve Etkiler
	Projemiz hem bilimsel ilerlemelere yol açacak hem de proje ekibinin ve gerçekleştirilen projenin akademik görünürlüğünü artıracak niteliktedir.
	BİLİMSEL: Özdevinimler konusunda karşılaşılan problemlerin çözümü için Grafik İşlemci Üniteleri (GİÜ) ya da Alanda Programlanabilir Kapı Dizileri (APKD) teknolojilerinden hiç faydalanılmamıştır. Literatürde daha önce çözüme kavuşmamış sorunların cevapları verilerek bilime katkı yapılacaktır. Ayrıca gerçekleştirilecek olan web arayüzünü kullanacak araştırmacıların yapacakları araştırmalara destek vererek bilimin ilerlemesine destek olacağı düşünülmelidir. Bunun yanında web arayüzünü kullanacak olan araştırmacılar ile akademik iş birliktelikleri kurulabileceği düşünülmektedir.
	AKADEMİK: Önerilen projede Cerný sanıtı üzerine araştırmalar yapılacak ve Cerný sanıtının daha önce denenmemiş boyutlardaki GSÖ belirtimlerinde geçerli olup olmadığı araştırılacaktır. Bu araştırma sonunda iki muhtemel sonuçtan biri elde edilecektir.
	1) Cerný hipotezinin qeçersizliğinin ispatı: Bu durum gerçekleştirdiği takdirde, başta hesaplama kuramı, robotbilim, kuramsal matematik, biyo-mühendislik, sonlu durum makinelerine dayalı sınama dizileri alanlarında çok büyük etki edeceği açıktır. Bu hipotezin geçersizliğinin kanıtlanmasını rapor eden yayın, ilgili alanın en önemli dergisinde yayınlanarak ulusal ve uluslararası bilim insanlarının bilgisine sunulacaktır.
Bilimsel/Akademik (Makale, Bildiri, Kitap)	2) Cerný hipotezinin kontrol edilen GSÖ'lerde geçerli olduğunun gösterilmesi: Projemizde ilk kez kullanılacak yeni yöntemler/teknolojiler ve elde edilecek sonuçlar yayına dönüştürülecektir. Yayının ilgili alanın önemli dergilerinde yayınlanacağı düşünülmektedir.
	Projemiz SD'lerin karşılaştığı ölçeklenebilirlik probleminin yarattığı darboğazı azaltmaya yönelik çalışmaları da kapsamaktadır. Sıfırlama dizilerinde ölçeklenebilirlik problemi yine hesaplama kuramı, robotbilim, kuramsal matematik, biyo-mühendislik, sonlu durum makinelerine dayalı sınama dizileri alanlarında karşılaşılmaktadır. Bu probleme karşı geliştirilecek olan GİÜ üzerinde çalışan yöntemlerin, literatürde GİÜ üzerinde çalışılan yöntemlerin elde ettiği başarımlar ile orantılı bir başarım kazanacağı beklenmektedir. Literatürde hiç ele alınmayan bu yöntemlerin ve başarımlarının anlatıldığı yayın yazılıp yine alanın önde gelen dergilerinde yayınlanacağı düşünülmektedir.
	Projenin ele aldığı sorunlar uzun süredir özdevinimler literatüründe üzerinde çalışılan konulardır. Ancak projede önerdiğimiz yöntemler/metotlar ve teknolojiler ilk kez öne sürülmektedir. Proje tamamlandıktan sonra özdevinimler alanında ele alınan başka zor problemlerin çözümü için geliştirilen sezgisel yöntemlerin de paralelleştirilmesi için benzeri çalışmaların yapılacağı beklenmektedir. Bir başka deyiş ile GİÜ ve APKD'lerin SD üretimindeki başarısının ulusal ve uluslararası bilim dünyasına tanıtımının ardından bu teknolojileri kullanarak özdevinim literatüründe bulunan diğer zor problemler için de çözüm üreten bir seri akademik çalışmaların başlaması beklenmektedir. Bu çalışmaların proje sonuçlarının yaygın etkisini artıracağı beklenmektedir.



Ekonomik/Ticari/Sosyal (Ürün, Prototip Ürün, Patent, Faydalı Model, Üretim İzni, Çeşit Tescili, Spin-off/Start-up Şirket, Görsel/İşitsel Arşiv, Envanter/Veri Tabanı/Belgeleme Üretimi, Telife Konu Olan Eser, medyada Yer Alma, Fuar, Proje Pazarı, Çalıştay, Eğitim vb. Bilimsel Etkinlik, Proje Sonuçlarını Kullanacak Kurum/Kuruluş, vb. diğer yaygın etkiler)

Sıfırlama dizileri günümüzde seri devreler, robotbilim, biyo-mühendislik ve sınama problemleri gibi gerçek hayatta karşılaşılabilen sıfırlama sorunlarını çözmeye yaradıkları için üretilen yöntemlerin bu problemleri çözmek durumunda kalan araştırmacılar/üretimciler için faydalı olacağı açıktır. Bu bağlamda üretilecek olan sistem ve yazılımlar kullandıkları teknolojik alt yapı, ihtiyaç duydukları yetişmiş insan çeşitliliği gibi farklı ve ayrı özelliklerinden oluşur. Geliştirilecek olan yazılımların yaygın etkisini artırmak için Internet aracılığı ile kullanıcıların kullanımına açılacaktır. Kullanıcı Internet sitesi üzerinden GSÖ modelini sisteme yükledikten sonra GSÖ modeli için (eğer var ise) kısa SD elde edecektir.

Kurulacak olan sistemi kullanacak olan diğer araştırmacılar ile iş birliktelikleri kurulabilinecektir. Bu durumda ise projede çalışan araştırmacılar bu ortaklıklar sayesinde yeni projeler geliştirebileceklerdir.

Araştırmacı Yetiştirilmesi ve Yeni Proje(ler) Oluşturma (Yüksek Lisans/Doktora Tezi, Ulusal/Uluslararası Yeni Proje)

Ülkemiz özelinde projemizin yaygın etkisini değerlendirmek istediğimizde de, GİÜ ve APKD teknolojilerinin beraber kullanımının farklı alanlarda uzmanlıkları olan araştırmacıların beraber çalışmasına ihtiyaç duyması, projemizin literatürde yapılan benzer çalışmalardan farklılıklarından birisidir. Günümüzde pek çok pratik problemin çözümünde kullanılan bu farklı teknolojilerin kuramsal bilgisayar bilimlerinin ele aldığı problemleri çözmeye çalışması daha önce hiç öne sürülmemiş fikirlerdir. Bu nedenlerden dolayı projemizde görev alacak öğrencilerin projenin konusu içinde kalan araştırma konularında uzmanlık kazanacak olmaları ülkemizin geleceğine yapılacak bir yatırım olacağı açıktır. Bunun dışında yurt dışında proje kapsamında NVIDIA ile kurulan temaslar sonucunda, projede görev alacak elemanların NVIDA tarafından finanse edilen yaz okullarında eğitim alabilme şansları oldukça yüksektir. Bu bağlamda özdevinim literatüründe ele alınan başka problemler için üretilecek paralel yöntemlerin geliştirilmesi çalışmaları, bu projenin devamını teşkil edeceği ve bu tip yeni projelerle de özdevinimiler alanında çalışmak isteyen öğrenci, çalışan vb'nin yurt dışında staj, araştırma projesi, yüksek lisans gibi çalışmalara kabulünün ve katılımının artacağını düşünmekteyiz.

7.2. PROJE ÇIKTILARININ PAYLAŞIMI VE YAYILIMI

Proje faaliyetleri boyunca elde edilecek çıktıların ve ulaşılacak sonuçların ilgili paydaşlar ve potansiyel kullanıcılara ulaştırılması ve yayılmasına yönelik yapılacak toplantı, çalıştay, eğitim, web sitesi, vb. ne tür faaliyetler yapılacağı aşağıdaki tabloda belirtilmelidir.

PROJE ÇIKTILARININ PAYLAŞIMI VE YAYILIMI TABLOSU (*)

Faaliyet Türü (Toplantı, Çalıştay, Eğitim, Web sayfası vb.)	Paydaş / Potansiyel Kullanıcılar	Faaliyetin Zamanı ve Süresi
Web Arayüzü (SD hesaplama)	Konuyla ilgili diğer araştırmacıların kısa SD üretme için sistemimizi kullanabilmelerine imkan tanımak amacıyla, sistemimize internet üzerinden erişim sağlanacaktır.	Projenin son çeyreğinde

^(*) Tablodaki satırlar gerektiği kadar genişletilebilir ve çoğaltılabilir.

BASVURU FORMU EKLERİ

EK-1: KAYNAKLAR

EK-2: BÜTÇE VE GEREKÇESİ

(*) EK-1 ve EK-2 hariç toplam 20 sayfayı geçen proje önerileri değerlendirmeye alınmadan iade edilir. (Sayfa kontrolü sistem tarafından yapılmayıp, proje yürütücüsünün sorumluluğundadır.)