

CPE223 Digital Electronics and Logic Design

Mini Project

Sec2A - Group19

สมาชิกในกลุ่ม

- 62070501056 นางสาวลิพลณี อิ่มใจ
- 62070501064 นางสาวอรรวิภา คุณเจริญไพศาล
- 62070501067 นายพลพัฒน์ กิตติวิทยากุล
- 62070501072 นายณัฐกิต เป็ี่ยนขุนทด

ผศ.สนั่น สระแก้ว

คณะวิศวกรรมศาสตร์ สาขาวิศวกรรมคอมพิวเตอร์
มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี

30 ตุลาคม พ.ศ. 2563

วัตถุประสงค์

1. เพื่อสร้างเสริมความเข้าใจในอุปกรณ์ต่าง ๆ เช่น Counter, Decoder, ROM, Adder, Subtractor
2. สามารถนำความรู้ที่ได้ไปประยุกต์ต่อยอดได้ในอนาคต

อุปกรณ์ที่ใช้

1. โปรแกรม Proteus 8 Professional

- Decoder: 74HCT238
- Adder: 4008
- ROM: 2732
- Counter: 74LS93
- 2-input AND Gate
- NOT Gate
- 2-input XOR Gate
- 5x7 Dot Matrix
- Logicstate
- Switch: SW-SPDT

2. โปรแกรม Fhred

ข้อมูลที่เกี่ยวข้อง

Decoder & Encoder: การทำงานของวงจรสองส่วนนี้จะทำการแปลงสัญญาณ โดย Decoder จะทำการแปลงสัญญาณเข้ารหัสที่ได้รับมาเป็นสัญญาณฐานสิบ หรือฐานสิบหกตามต้องการ Encoder จะทำการเข้ารหัสสัญญาณจากสัญญาณปกติมาเป็นสัญญาณฐานสอง

Adder & Subtractor: Adder เป็นวงจรรวมที่ใช้ในการบวกเลขบิต โดยมี Input คือ x และ y เป็น เลขบิตที่ใช้ในการบวก และ z เป็นเลขทดเข้า Output จะได้แก่ S เป็นผลลัพธ์จากการบวก และ C เป็นตัวทดออก Subtractor คือ Adder ที่ทำการเลื่อนบิตด้วย 2's Complement ของ Input y และมีการทำงานเหมือนกับ Adder

ROM: Read-Only Memory (ROM) เป็นหน่วยความจำรูปแบบหนึ่งที่เก็บข้อมูลเป็นรูปแบบ Binary โดยข้อมูลจะยังคงอยู่ใน ROM ตลอด Input ของ ROM คือ Address Line ซึ่งจะใช้ในการเข้าถึงข้อมูลภายใน ROM และ Output ของ ROM คือ ข้อมูลที่อยู่ในตัว ROM

ขั้นตอนการทดลอง

1. เริ่มจากการส่งจังหวะจาก Counter ไป Decoder ให้ครบ 40 จังหวะตามจำนวนคอลัมน์ของ LED Matrix
2. ส่งข้อมูลจาก ROM ไปยัง LED Matrix และปรับความถี่ของ Counter จนสามารถแสดงภาพนิ่งได้
3. เพิ่ม Adder เพื่อเป็น Shift Register ในการเลื่อนข้อความไปทีละ 1 คอลัมน์
4. ปรับสัญญาณที่ส่งจาก Counter ไปยัง Adder ให้เป็นความถี่ต่ำ
5. ปรับแต่งวงจรจาก Adder ให้เป็น Subtractor เพื่อเปลี่ยนทิศทางการเลื่อนของข้อความให้เลื่อนได้ทั้งสองทิศทาง
6. ทำให้ข้อความกะพริบโดยการรับจังหวะจาก Clock ส่งผ่าน AND Gate ไปยัง ROM เพื่อปิดการส่งข้อมูลในจังหวะนั้น ๆ เมื่อ AND Gate เป็น High Voltage โดยมีสวิตช์ในการเลือกการเปิด-ปิดการกะพริบข้อความก่อนส่งเข้า AND Gate
7. ปรับแต่งวงจรให้ดีขึ้น โดยการเพิ่มสวิตช์ก่อนการส่งจังหวะจาก Clock ไปยัง Counter ความถี่ต่ำ เพื่อเป็นการควบคุมการแสดงผลของ LED Matrix ในการเลือกให้ภาพเคลื่อนไหวหรือหยุดนิ่ง

ผลการทดลอง

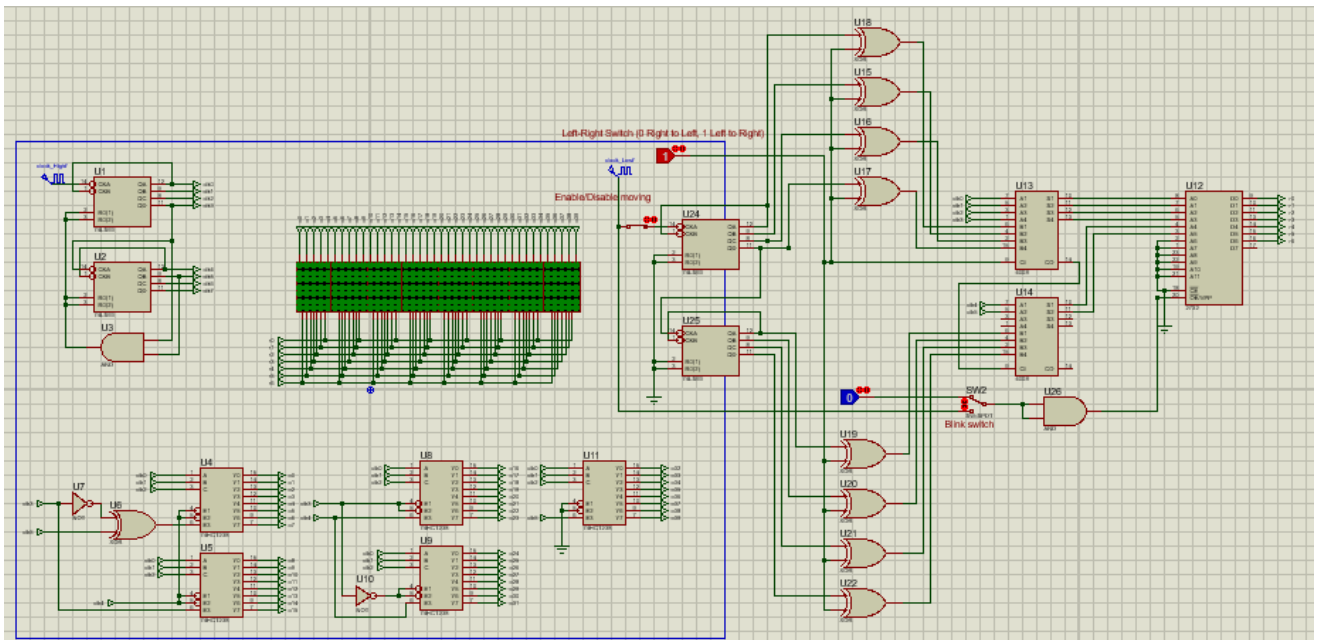


Figure 1: Circuit Diagram

ตารางที่ 1 การแสดงผลของ LED Matrix ด้วยวงจร Adder

Input Cin	การทำงานของ Adder	การแสดงผลของ LED Matrix
0	Addition	ขวาไปซ้าย
1	Subtraction	ซ้ายไปขวา

ตารางที่ 2 การควบคุมการแสดงผลด้วยสวิตช์

สวิตช์เปิดการเลื่อน	การแสดงผล LED	สวิตช์การกะพริบ	การแสดงผล led
ปิด	เคลื่อนไหวภาพ	ปิด	แสดงการกะพริบ
เปิด	ภาพหยุดนิ่ง	เปิด	ไม่แสดงการกะพริบ

ผลการอภิปราย

จากการทดลองต่อวงจรแต่ละส่วนเข้าด้วยกัน และทดสอบการแสดงผลของ LED Matrix แต่ละรูปแบบแล้ว การแสดงผลสามารถแสดงผลได้ตามที่ต้องการ โดยเมื่อปรับ Carry in ของ Adder เป็น 0 จะได้การแสดงผลของ LED Matrix จากขวาไปซ้าย ตรงกันข้ามเมื่อปรับ Carry in เป็น 1 วงจร Adder จะเป็น Subtractor ทำให้การแสดงผลของ LED Matrix เลื่อนจากซ้ายไปขวา และเมื่อสับสวิตช์เพื่อเปิดการแสดงผลการกะพริบ เมื่อสัญญาณเป็นตามสัญญาณที่กำหนดไว้ จะแสดงผลการกะพริบ

การส่งข้อมูลจาก ROM จะอาศัยสัญญาณที่ได้จาก Adder ในการส่งข้อมูลและเลื่อนเฟรมของภาพ เมื่อ LED Matrix ได้รับข้อมูลจะแสดงผลในแต่ละคอลัมน์ โดยจุดที่เป็น 0 ไฟ LED จะสว่าง จุดที่เป็น 1 ไฟ LED จะดับ และอาศัยความถี่การนับของ Decoder ช่วยให้ประกอบเฟรมแต่ละเฟรมเป็นภาพ

สรุปผล

จากการต่อวงจรและทดสอบการแสดงผลรูปแบบต่าง ๆ ของ LED Matrix นั้น สามารถแสดงผลตามรูปแบบต่าง ๆ ได้อย่างตามต้องการ โดยอาศัยการทำงานของอุปกรณ์ต่าง ๆ ช่วยให้สามารถแสดงผลได้อย่างปกติ

อ้างอิง

M. Morris Mano and Michael D. Ciletti, Digital Design With an Introduction to the Verilog HDL, Fifth Edition, Prentice Hall, New Jersey, 2013.

ภาคผนวก

อุปกรณ์ที่ใช้

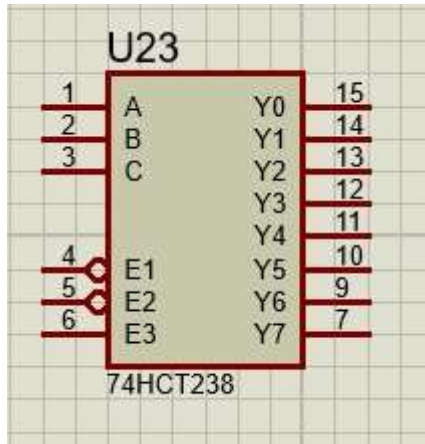


Figure 2: Decoder 74HCT238

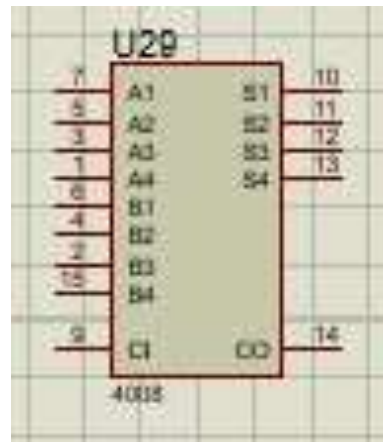


Figure 3: Adder 4008



Figure 4: ROM 2732

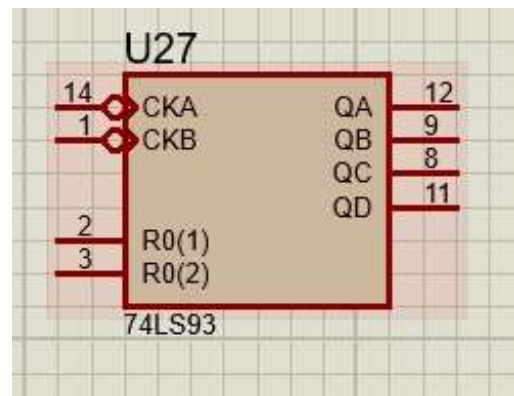


Figure 5: Counter 74LS93

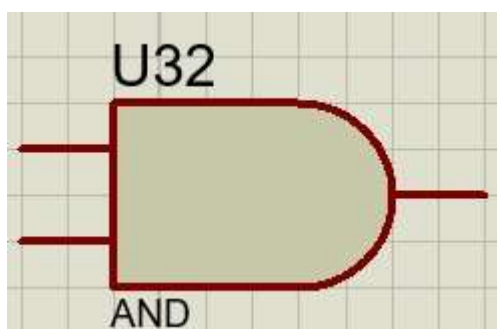


Figure 6: 2-input AND Gate

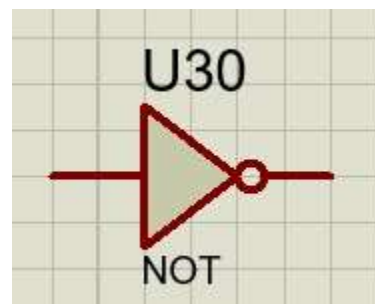


Figure 7: NOT Gate

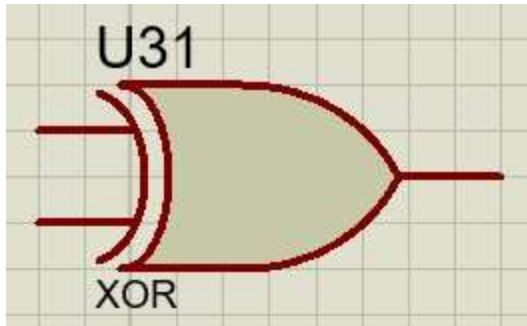


Figure 8: 2-input XOR Gate

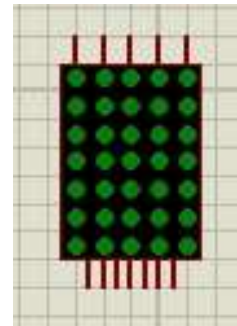


Figure 9: 5x7 Dot Matrix

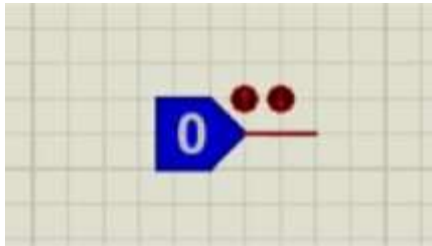


Figure 10: Logicstate

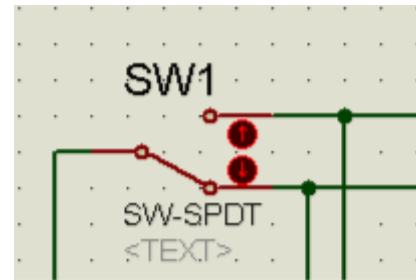


Figure 11: Switch: SW-SPDT

ข้อมูลจาก Datasheet ที่นำมาใช้

Decoder: 74HCT238

Inputs						Outputs							
$\bar{E}1$	$\bar{E}2$	E3	A0	A1	A2	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
H	X	X	X	X	X	L	L	L	L	L	L	L	L
X	H	X	X	X	X	L	L	L	L	L	L	L	L
X	X	L	X	X	X	L	L	L	L	L	L	L	L
L	L	H	L	L	L	H	L	L	L	L	L	L	L
L	L	H	H	L	L	L	H	L	L	L	L	L	L
L	L	H	L	H	L	L	L	H	L	L	L	L	L
L	L	H	H	H	L	L	L	L	H	L	L	L	L
L	L	H	L	L	H	L	L	L	L	H	L	L	L
L	L	H	H	L	H	L	L	L	L	L	H	L	L
L	L	H	L	H	H	L	L	L	L	L	L	H	L
L	L	H	H	H	H	L	L	L	L	L	L	L	H

[1] H = HIGH voltage level;
L = LOW voltage level;
X = don't care.

Figure 12: 74HCT238 Function table.

Counter: 74LS93

RESET INPUTS		OUTPUTS			
MR ₁	MR ₂	Q ₀	Q ₁	Q ₂	Q ₃
H	H	L	L	L	L
L	H	Count			
H	L	Count			
L	L	Count			

H = HIGH Voltage Level
L = LOW Voltage Level
X = Don't Care

COUNT	OUTPUT			
	Q ₀	Q ₁	Q ₂	Q ₃
0	L	L	L	L
1	H	L	L	L
2	L	H	L	L
3	H	H	L	L
4	L	L	H	L
5	H	L	H	L
6	L	H	H	L
7	H	H	H	L
8	L	L	L	H
9	H	L	L	H
10	L	H	L	H
11	H	H	L	H
12	L	L	H	H
13	H	L	H	H
14	L	H	H	H
15	H	H	H	H

Figure 13: 74LS93 Mode Selection Table

Figure 14: 74LS93 Truth Table

Adder: 4008

X	Y	Z	C	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Figure 15: Full Adder Truth Table