

ČESKÉ VYSOKÉ UČENÍ TECHNICKÉ V PRAZE
FAKULTA ELEKTROTECHNICKÁ
KATEDRA MIKROELEKTRONIKY



Diplomová práce

**Miniaturizované vyčítací rozhraní pro pixelový detektor
radiace Timepix 2**

Ondřej Pavlas

Vedoucí: Ing. Záhlava Vít, CSc.

Studijní program: Elektronika a komunikace
Květen 2024

Prohlášení:

Prohlašuji, že jsem předloženou práci vypracoval samostatně a že jsem uvedl veškeré použité informační zdroje v souladu s Metodickým pokynem o dodržování etických principů při přípravě vysokoškolských závěrečných prací.

Praha, dne

..... podpis

Poděkování:

Realizace této diplomové práce probíhala na půdě Ústavu Technické a Experimentální Fyziky ČVUT. Tímto bych chtěl poděkovat za příležitost realizace své diplomové práce. Rád bych poděkoval kolegům, kteří mě vedli při realizaci diplomové práce a kterými jsou: Milan Malich, Michael Holík, Pavel Skoták, Petr Smolyanskiy, Petr Mánek, Benedikt Bergmann a Martin Olbrich. V neposlední řadě bych rád poděkoval panu Vítu Záhlavovi, jako vedoucímu za fakultu Elektrotechnickou ČVUT v Praze. Tímto ještě jednou děkuji.

Abstract

TODO English abstract

Abstrakt

TODO Český abstrakt

Obsah

1	Úvod	1
2	Pixelové detektory radiace a vyčítací zařízení	2
2.1	Princip činnosti pixelových detektorů	2
2.2	Vyčítací zařízení pro pixelové detektory	3
2.2.1	USB Lite	3
2.2.2	MiniPIX SPRINTER	3
2.2.3	Katherine pro Timepix 2	4
2.3	Timepix 2	5
2.3.1	Matice pixelů	5
2.3.2	Technická specifikace	8
3	Návrh řešení	13
3.1	Koncept řešení	13
3.1.1	Komunikace s Timepix 2	14
3.1.2	Uživatelské rozhraní	14
3.1.3	Napájení	14
3.1.4	Mechanika	15
4	Realizace	16
4.1	Základní deska	16
4.1.1	Napájení	17
4.1.2	Mikrokontrolér	20
4.1.3	CPLD	25
4.1.4	USB	28
4.2	Deska s Timepix 2	31
4.2.1	Timepix 2	31
4.2.2	Vysokonapěťový zdroj	32
4.2.3	Měření teploty	34
4.2.4	Konektor	34
4.3	Mechanika	34

5 Testování	36
5.1 Napájení	36
5.2 Integrace rozhraní do programu TrackLab	37
5.3 Vysokonapěťový zdroj	38
5.4 Měření teploty	38
5.4.1 Měření teploty vyčítacího rozhraní	38
5.4.2 Měření teploty Timepix2	39
5.5 Komunikační rozhraní s Timepix 2	40
5.6 Digitální test Timepix 2	40
5.6.1 Vyčtení chip ID	40
5.6.2 Vyčtení a zapsání pixelových matic	41
5.7 USB komunikace	41
5.7.1 Virtuální ethernet přes USB	41
5.8 Měření spotřeby	42
5.9 Dosažené parametry	42
6 Závěr	43
Seznam použité literatury	46
Seznam použitých zkratek	47
A Zadání Diplomové práce	48
B Základní deska	49
C Deska s Timepix 2	64

Seznam obrázků

2.1	Rozložení hybridního pixelového detektoru Timepix [5]	3
2.2	Vyčítací zařízení <i>USB lite</i>	4
2.3	Vyčítací zařízení MiniPIX SPRINTER	4
2.4	Vyčítací zařízení Katherine pro Timepix 2 [9]	5
2.5	Schematické rozložení detektoru Timepix 2 [4]	6
2.6	Uspořádání jednoho pixelu [11]	7
2.7	Digitální módy Timepix 2 [14]	8
2.8	SLVS specifikace [17]	9
2.9	Vyčítací rychlosti snímků z Timepix2. Frekvence hodin $f_{clock} = 100$ MHz [11]	10
2.10	Připojení detektoru Timepix 2 k desce plošných spojů [22]	12
3.1	Koncept řešení vyčítacího rozhraní pro detektor Timepix 2	14
4.1	Základní deska. Rozložení vrstev.	17
4.2	Popis vrstev základní desky.	17
4.3	Zapojení regulátoru MP2333H.	18
4.4	Napájecí sekvence základní desky.	18
4.5	Měření napájecí sekvence základní desky.	19
4.6	Konfigurace a napájení mikrokontroléru STM32U5A9.	21
4.7	Konfigurace hodinového signálu pro jádro mikrokontroléru.	22
4.8	Popis signálů periférií SPI, sloužící pro komunikaci s Timepix 2	24
4.9	Programování mikrokontroléru.	24
4.10	STM32U5A9 PCB realizace.	25
4.11	Konverze Sub-LVDS na SLVS	27
4.12	Odporová síť v porovnání s diskrétními odpory	28
4.13	Schematické rozložení konektoru USB C	29
4.14	Schematické zapojení USB periférie.	30
4.15	Vedení diferenciálních datových páru USB komunikace.	30
4.16	Analogové a Digitální napájení Timepix 2	32
4.17	Rozložení wirebondovacích plošek k připojení Timepix 2	32
4.18	Zapojení vysokonapěťového zdroje MAX1932	33
4.19	Zapojení teplotního senzoru TMP100	34
4.20	Zapojení konektoru mezi základní deskou 4.1 a deskou s Timepix 2 4.2	35

4.21 Mechanická krabička navrženého vyčítacího rozhraní	35
5.1 Zvlnění napětí výstupních napětí +2.5V, +3.3 V a +1.2 V	36
5.2 Stejnosměrné úrovně výstupních napětí, +2.5V, +3.3 V a +1.2 V, spínaných regulátorů na základní desce 4.1	37
5.3 Hlavní panel programu TrackLab [2]	37
5.4 Závislost vstupní 8 bitové hodnoty na výstupním napětí VN zdroje.	38
5.5 Simulace teploty detektoru Timepix2 v závislosti na hodnotě napěťové reference [4]. .	39
5.6 Průběh hodinového signálu pro komunikaci s Timepix 2	40
5.7 Vyčítací rozhraní nakonfigurované jako zařízení z USB třídy RNDIS.	42

Seznam tabulek

2.1	Napájecí úrovně Timepix 2	10
4.1	Napájení základní desky vyčítacího rozhraní.	17
4.2	Napájení mikrokontroléru STM32U5A9.	21
4.3	Napájení CPLD MachXO2.	26
5.1	Digitální test, zapisované hodnoty	41

Kapitola 1

Úvod

Cílem této diplomové práce byla realizace miniaturizovaného vyčítacího rozhraní pro pixelový detektor radiace Timepix 2. Realizace diplomové práce probíhala na půdě Ústavu Technické a Experimentální Fyziky ČVUT v Praze. Text diplomové práce je rozdělen do následujících čtyř hlavních bloků.

První část práce se týká pixelových detektorů radiace a vyčítacích zařízení [2](#). V této kapitole bude popsán obecný princip činnosti pixelových detektorů, především generace detektorů z rodiny Timepix, jež je vyvíjena pod záštitou CERN Medipix Collaboration [\[1\]](#). Dále zde bude uveden stručný seznam vyčítacích rozhraní, která jsou nezbytnou součástí pro vyčítaní dat z detektorů Timepix.

Druhá část práce obsahuje koncept návrhu řešení [3](#) této diplomové práce. V této části je diskutováno, jaké parametry vyčítacího rozhraní musí být splněny, aby byla zajištěna základní funkcionality navrženého rozhraní.

Třetí část textu obsahuje podrobný popis realizace miniaturizovaného vyčítacího rozhraní pro pixelový detektor Timepix 2 [4](#). Podkapitoly této části jsou rozděleny do logických bloků, jež odpovídají samotným blokům skutečné realizace. Vedle schematických zapojení jednotlivých částí realizace, lze zde dohledat parametry jednotlivých částí realizovaného rozhraní.

Čtvrtá část je tvořena testováním navrženého rozhraní a ověřením funkcionality rozhraní jakou celku. Je zde popsáno testování jednotlivých funkčních celků, tak celého rozhraní. Komplexním testem pro navržené vyčítací rozhraní je poté připojení rozhraní do programu TrackLab [\[2\]](#), které zde bude také popsáno.

Kapitola 2

Pixelové detektory radiace a vyčítací zařízení

Jednou z možností jak detektovat ionizující záření, patří mimo jiné, použití pixelových detektorů. Pomocí pixelových detektorů, konkrétněji hybridních pixelových detektorů, jsme schopni detailně změřit ionizující záření. V této kapitole bude popsána obecná činnost a princip detekce ionizujícího záření za použití pixelových detektorů. V části 2.3, bude detailně popsán detektor z rodiny pixelových detektorů Timepix [3], detektor Timepix 2 [4], který je jednou z hlavních součástí této diplomové práce.

2.1 Princip činnosti pixelových detektorů

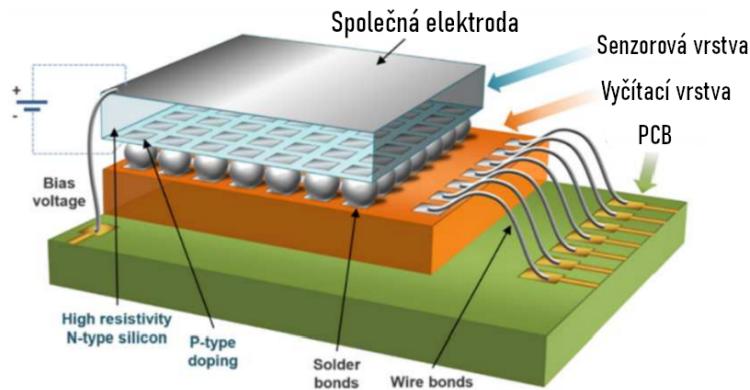
V této části bude popsán obecný princip činnosti pixelových detektorů, který je společný pro všechny detektory radiace z rodiny Timepix [3], vyvíjenými pod záštitou CERN Medipix Collaboration [1].

Pixelový detektor, přesněji hybridní pixelový detektor se skládá ze dvou oddělitelných částí, ze senzorové vrstvy a vrstvy s vyčítací elektronikou viz. obrázek 2.1. Právě toto rozdělení na senzorovou a vyčítací část označuje název hybridní detektor.

Senzorová vrstva je tvořena polovodičovým materiálem. Důležitými parametry senzorové vrstvy jsou typ polovodičového materiálu a její tloušťka. Nejčastěji používané materiály jsou Si, CdTe a GaAs. Na senzorovou vrstvu je připojené vysoké napětí, označované jako *bias*. Toto vysoké napětí zajistí vyprázdnění oblasti v polovodičové struktuře senzorové vrstvy. Pokud částice ionizujícího záření interahuje v senzorové vrstvě, dojde k vytvoření náboje. Tento náboj je dále zpracován vyčítací elektronikou. Vyčítací elektronika se nachází ve vyčítací vrstvě, která je připojena k senzorové vrstvě za pomocí technologie nazývající se *bump bond*.

Vyčítací vrstva (ASIC) je rozdělena na 256x256 individuálních pixelů. Každý pixel obsahuje potřebnou elektroniku ke zpracování náboje, vzniklého v senzorové vrstvě. Detailnější popis zpracování analogového náboje na úrovni jednotlivých pixelů, bude

popsán pro konkrétní pixelový detektor Timepix 2 v části 2.3. Po analogovém zpracování signálu následuje digitální zpracování. Následně je zpracovaný signál vyveden na výstupní plošky detektoru. Vyčítací vrstva je pomocí *wire bond* technologie připojena k desce plošných spojů viz obrázek 2.1. Signály vedoucí z pixelového detektoru jsou následně zpracovány vyčítacím zařízením. Příklady vyčítacích zařízení budou popsány v následující části 2.2.



Obrázek 2.1: Rozložení hybridního pixelového detektoru Timepix [5]

2.2 Vyčítací zařízení pro pixelové detektory

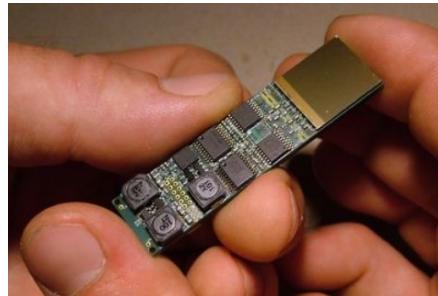
Každý pixelový detektor z rodiny detektorů Timepix [3], má specifické požadavky pro návrh vyčítacího zařízení. Základními požadavky, kterými jsou napájecí napětí detektoru a komunikační rozhraní detektoru, musí být splněny aby bylo možné spolehlivě komunikovat s daným pixelovým detektorem. Vyčítacích zařízení existuje celá řada. V této práci, respektive v následujících částech bude popsán návrh miniaturizovaného vyčítacího rozhraní. Pokusím se tedy především uvést příklady miniaturizovaných vyčítacích zařízení pro pixelové detektory radiace.

2.2.1 USB Lite

Dosud nejmenším vyčítacím zařízením rodiny detektorů Timepix [3], je zařízení *USB Lite* [6], které je zobrazeno na obrázku 2.2. Toto zařízení umožňuje komunikovat s detektorem Medipix 2 [7]. Rozměry zařízení jsou 60x15 mm. Rychlosť vyčítání z pixelového detektoru je 4 fps. Spotřeba zařízení je menší než 2 W [6].

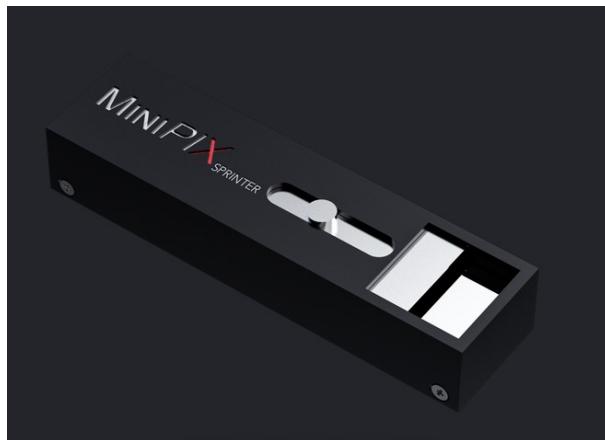
2.2.2 MiniPIX SPRINTER

Vyčítací zařízení MiniPIX SPRINTER je vyvíjeno společností ADVACAM [8], zařízení je možné vidět na obrázku 2.3. Toto zařízení umožňuje komunikovat s pixelovým detektorem radiace Timepix 2 [4]. Rozměry zařízení jsou 80x21x14 mm. Rychlosť vyčítání snímků je



Obrázek 2.2: Vyčítací zařízení *USB lite*

99 fps [8]. Uživatelské komunikační rozhraní je USB 2.0 Full Speed s maximální přenosovou rychlostí 12 Mbit/s.



Obrázek 2.3: Vyčítací zařízení MiniPIX SPRINTER

2.2.3 Katherine pro Timepix 2

Posledním uvedeným tipem vyčítacího zařízení v této práci je zařízení Katherine pro Timepix 2 [9], které můžete vidět na obrázku 2.4. Toto vyčítací zařízení se od předchozích dvou uvedených liší ve velikosti a maximální vyčítací rychlosti. Katherine pro Timepix 2 se skládá ze dvou částí. Samotným vyčítacím zařízením, na obrázku 2.4 vpravo a takzvaným *chipboardem*, na obrázku 2.4 vlevo. Část chipboardu obsahuje detektor Timepix 2 a napájecí zdroje potřebné pro provoz detektora. Dále jsou zde propojeny signály z konektoru od vyčítacího zařízení po samotný detektor Timepix 2. Výhodou tohoto modulárního zapojení je možnost modifikace části obsahující pixelový detektor, bez nutnosti změn na straně vyčítacího zařízení. Tedy existuje možnost k jednomu vyčítacímu zařízení, připojit různé pixelové detektory radiace. Parametry samotného vyčítacímu zařízení jsou následující. Rozměry 100x80x28 mm, rychlosť vyčítaní až 3.2 Gbps [9].



Obrázek 2.4: Vyčítací zařízení Katherine pro Timepix 2 [9]

2.3 Timepix 2

V předchozí části 2.1, byly popsány obecné vlastnosti pixelových detektoru a základní principy detekce ionizujícího záření. V této kapitole bude detailněji popsán konkrétní detektor, detektor Timepix 2 [4]. Detektor byl vyvinut pod záštitou CERN Medipix Collaboration [1]. Timepix 2 patří do rodiny detektorů Timepix, kde prvním z rodiny detektorů byl detektor Timepix [3], následně to popořadě byly detektory Timepix 3 [10], Timepix 2 [4], [11] a v současné době nejnovější detektor Timepix 4 [12]. Schematické rozložení detektoru Timepix 2 je zobrazeno na obrázku 2.5.

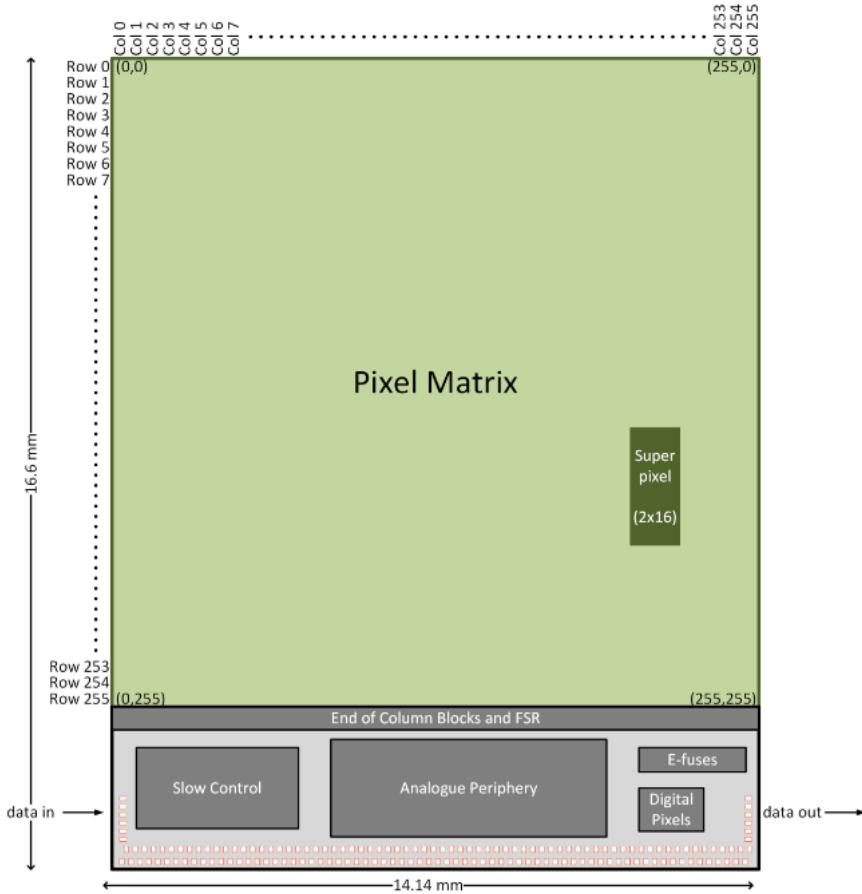
2.3.1 Matice pixelů

Detektor je tvořen maticí 256×256 pixelů s roztečí $55 \mu m$. Každý pixel má vlastní analogovou a digitální část, tyto jednotlivé části budou popsány v následujících částech 2.3.1 a 2.3.1. Schematické zobrazení jednoho pixelu a jeho analogové a digitální části je možné najít na obrázku 2.6.

Analogová část

Každý pixel z matice má vlastní analogovou části, viz. obrázek 2.6. Jak bylo zmíněno v kapitole týkající se obecného principu detekce ionizujícího záření 2, pokud ionizující částice interaguje na senzorové vrstvě dojde k vytvoření nábojového impulsu. Tento náboj je díky připojenému vysokému napětí přitažen k vyčítacím elektrodám. Vytvořený náboj může být charakterizován jako Diracův proudový impuls. Integrací Diracovo proudového impulsu poté dostaneme celkový generovaný náboj Q.

Analogové zpracování signálů na úrovni jednotlivých pixelů poté probíhá následovně. Diracův proudový impuls vytvořený na senzorové vrstvě je naintegrován do malého vstupního kapacitoru C_{FB} z obrázku 2.6. Poté na výstupu CSA je v ideálním případě napěťový skok s amplitudou Q/C_f viz. 2.6. Výstupní puls je poté porovnán s prahovou úrovní. Nastavením prahové úrovně lze eliminovat zbytkový proud, takzvaný *leakage current*, závěrného směru polovodičové struktury, který zde vznikl kvůli připojenému



Obrázek 2.5: Schematické rozložení detektoru Timepix 2 [4]

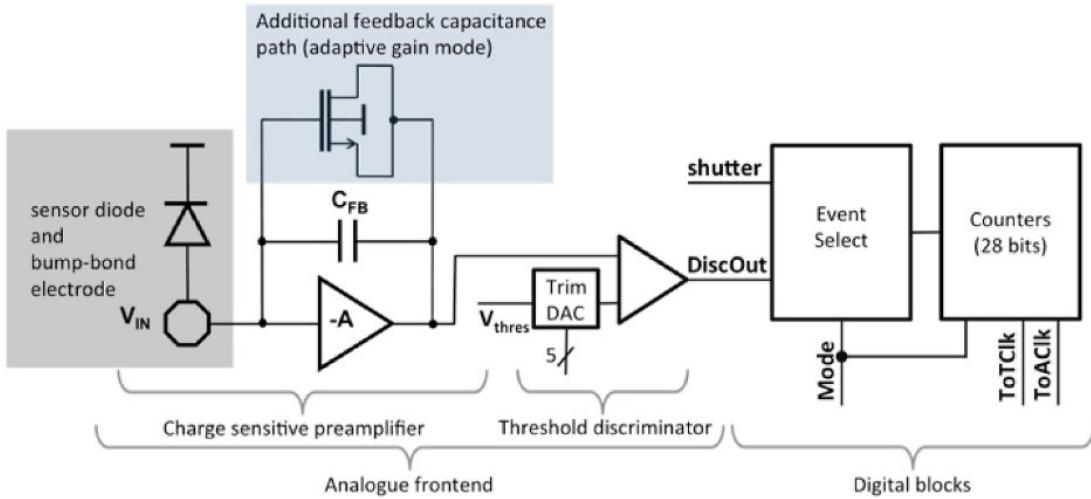
vysokému napětí. Pokud je výstupní signál větší než daná nastavená úroveň, je inkrementován digitální čítač [3]. Každý diskriminátor obsahuje 5-bitový DAC převodník. Tento 5-bitový DAC převodník umožňuje nastavit úroveň detekovatelného signálu pro každý pixel individuálně a tím lokálně eliminovat šum způsobený zbytkovým proudem polovodičové struktury.

Pokud není povolena funkce adaptivního zesílení signálu, ve zpětné vazbě CSA z obrázku 2.6 je fixní hodnota kondenzátoru C_{FB} . Tedy dochází k rovnoměrnému zesílení vstupního signálu, bez ohledu na velikost generovaného náboje.

Pokud je povolen režim adaptivního zesílení, zpětná vazba CSA je tvořena kondenzátorem C_{FB} paralelně s kapacitou MOS tranzistoru z obrázku 2.6. Zesílení vstupního signálu je poté větší pro vstupní signály s malou amplitudou a nižší pro signály s vysokou amplitudou, více o této metodě lze dohledat například v [13].

Digitální část

Zobrazení digitální části jednotlivých pixelů, je možné vidět na obrázku 2.6. Každý pixel obsahuje digitální 28 bitové čítače. Konkrétně se jedná o čtyři digitální čítače typu LSFR. V případě Timepix 2 každý pixel obsahuje dva 10-bitové (označení: A,B) a dva



Obrázek 2.6: Uspořádání jednoho pixelu [11]

4-bitové (označení: C,D) čítače. Například 14-bitový čítač lze jednoduše vytvořit kombinací 10-bitového a 4-bitového čítače. Díky použití lineárně posuvného čítače LSFR, každý n-bitový čítač generuje 2^n pseudonáhodných čísel. Odpovídající dekódovaná hodnota pseudonáhodného čísla lze pro příklad čtrnácti bitového čítače získat za použití rovnice 2.1. To jaká hodnota bude uložena do konkrétního čítače určují jednotlivé digitální režimy detektoru, které budou popsány následovně.

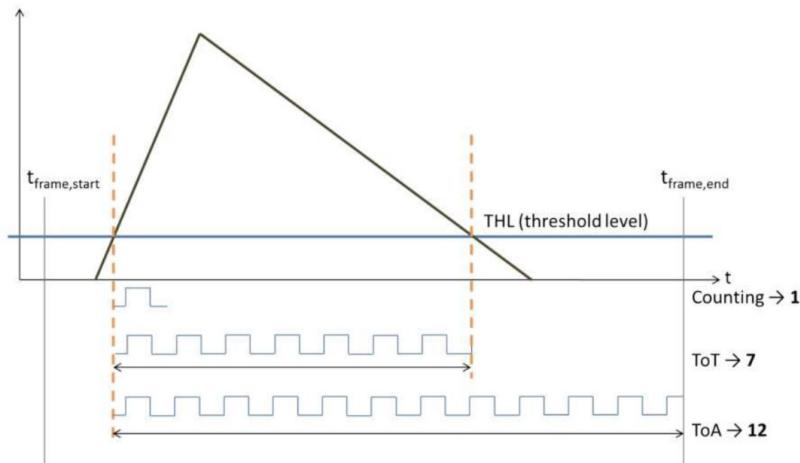
$$14bit = (hodnota_{4bit} \times 2^{10}) + hodnota_{10bit} \quad (2.1)$$

Jak bylo zmíněno výše. Digitální čítače můžou být nakonfigurované do různých měřících módů. Pro Timepix 2 jsou to následující módy 2.7.

- **Time over Threshold (ToT):** Čítač je inkrementován při každém hodinovém pulsu, kdy je signál nad nastavenou prahovou úrovní
- **Time of Arrival (ToA):** Čítač je inkrementován při každém hodinovém pulsu, kdy signál překročí nastavenou úroveň a inkrementuje se až do konce akvizice.
- **Couting mode:** Čítač je inkrementován pokud došlo k překročení nastavené prahové úrovně detekce.

Celkem lze použít 8 digitálních módů. Každý jednotlivý mód určuje, jaká informace bude v jakém čítači uložena. Například při použití digitálního módu s označením ToT10/ToA18 je do 10 bitového čítače ukládána informace ToT a do 18 bitového čítače je ukládána informace ToA. Více o jednotlivých digitálních módech Timepix 2 lze dohledat v technické dokumentaci [4].

Digitální čítače mimo výše popsaných digitálních módů můžou pracovat buď v simultánním, nebo kontinuálním režimu. Simultánní režim znamená, že naměřená data musí být vždy vyčtena z 28 bitového digitálního čítače, přičemž při vyčítání není možné



Obrázek 2.7: Digitální módy Timepix 2 [14]

měřit příchozí ionizující záření. Doba kdy detektor nemůže měřit vlivem samotného vyčítaní dat se nazývá mrtvá doba detektoru. Pro Timepix 2 při použití sériového komunikačního rozhraní s frekvencí hodinového signálu 100 MHz je tato doba přibližně 18.3 ms. Druhým režimem je režim kontinuální. Výhodou kontinuálního režimu je, že zde je kratší mrtvá doba, v závislosti na použitém čítači 6.5 ms až 9.2 ms. Zjednodušený princip činnosti je, že dva digitální čítače jsou nastaveny na stejnou velikost, přičemž do jednoho z čítačů se ukládá informace o měření, dle nastaveného měřícího módu. Tento čítač je zřetězení s druhým čítačem o identickou velikostí, ze kterého se pouze vyčítá. Doba vyčtení tohoto čítače poté definuje výše uvedenou mrtvou dobu.

Příkladem použití digitálního módů může být způsob měření energie, kterou interagující částice zanechala v senzoru. Tuto energii můžeme zjistit pokud vybereme digitální mód, při kterém se do některého z čítačů ukládá informace o ToT měření. Následně počet naměřených hodinových pulsů odpovídá času, pro který hodnota analogového napětí měřeného signálu byla nad nastavenou detekovatelnou úrovní. Více o způsobu měření energie, kterou částice zanechala v detektoru lze dohledat například v [15].

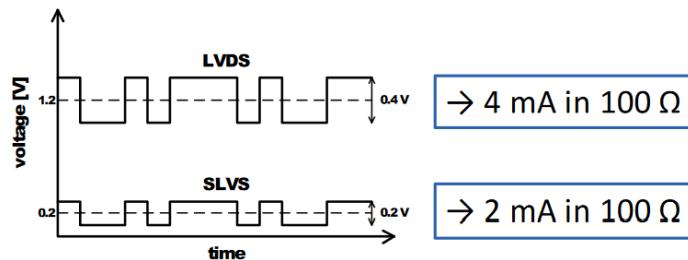
2.3.2 Technická specifikace

Timepix 2 je rozdělen do 256 x 256 pixelů. Rozteč mezi jednotlivými pixely je 55 μm . Celkové rozměry Timepix 2 jsou 16.6 x 14.14 mm. Vyčítací část detektoru tvoří ASIC čip navržen ve 130 nm CMOS technologii. Samotná výroba ASIC je zajišťována jedním z předních výrobců čipů, firmou TSMC [16] na Taiwanu. Všechny technické informace, nebude-li uvedeno jinak jsou čerpány z manuálu k detektoru Timepix 2 [4].

Komunikační rozhraní

Timepix 2 umožňuje komunikaci za použití paralelního nebo sériového rozhraní. Při použití paralelního rozhraní je možno využít 32 paralelních datových vodičů. Paralelní rozhraní dosahuje násobně vyšších přenosových rychlostí v závislosti na počtu použitých paralelních vodičů. Tuto závislost je možné vidět na obrázku 2.9. Pro paralelní zpracování dat je zapotřebí na straně vyčítací elektroniky použít velmi rychlé rozhraní, například FPGA.

Sériová komunikace probíhá po diferenciálních datových párech. Konkrétně se jedná o komunikační specifikaci SLVS [17]. Napěťové úrovně této specifikace lze najít na obrázku 2.8. Jak lze z obrázku 2.8 vidět, specifikace SLVS je analogická ke komunikační specifikaci LVDS [18]. Maximální frekvence komunikačních hodin při použití sériového rozhraní je dle manuálu Timepix 2 [4] 100 Mhz. Z uvedených parametrů týkající se maximální rychlosti komunikace, lze na straně vyčítacího rozhraní navrhnout například použití mikroprocesoru. Hlavní nevýhodou sériové komunikace je maximální vyčítací rychlosť, která je násobně nižší než za použití paralelního rozhraní 2.9. Naopak výhodou sériové komunikace jsou především jednoduchost implementace a také teoreticky nižší spotřeba vyčítacího zařízení detektoru, způsobena maximální rychlostí komunikace.



Obrázek 2.8: SLVS specifikace [17]

Napájení

Timepix 2 ke své činnosti potřebuj celkem 3 napájení viz. tabulka 2.1. Napájení VDD slouží pro napájení digitální části jádra Timepix2 a VDDA slouží k napájení analogové části jádra Timepix 2. Napájení VDDIO slouží k napájení vstupních/výstupních bran detektoru. Posledním uvedeným napájení v tabulce 2.1 je napájení VDD33. Toto napájení je potřeba přepínat, podle potřebné funkcionality detektoru. Pokud chceme z Timepix 2 vyčíst CHIP ID, musíme na pin VDD33 aplikovat napájecí napětí 2.5 V. Při ostatní činnosti detektoru, je požadováno aby napětí označené VDD33 bylo 1.2 V.

Speciální kategorií napájení je napájení pro zajištění vysokého napětí, které je připojeno na senzorovou vrstvu. Toto napětí zajistí vyprázdnění oblasti v polovodičové struktuře. Požadavky na parametry vysokého napětí záleží na typu a tloušťce senzorové vrstvy. Nejčastěji používaným materiélem senzorové vrstvy je křemík, ovšem záleží na příkladu použití detektoru. Uvedu-li příklad vysokého napětí, které bylo použito pro testování Timepix 2 s křemíkovou senzorovou vrstvou o tloušťce 500 μm dle [19] bylo

Napájecí úrovně Timepix 2		
Název pinu	Hodnota napájecího napětí [V]	Počet pinů
VDDIO	2.5	7
VDD	1.2	15
VDDA	1.2	18
VDD33	2.5 (1.2)	1

Tabulka 2.1: Napájecí úrovně Timepix 2

100 V. Další příklady velikosti vysokého napětí používaných pro různé senzorové vrstvy lze najít v odkazech [20], [21]. Důležitou vlastností vysokonapěťových zdrojů je možnost nastavení výstupního vysokého napětí v určitém pracovním rozsahu rozsahu.

Spotřeba

Celková spotřeba Timepix 2 dle [11] při zapnutí všech pixelů a frekvenci datových hodin $f_{clock} = \text{Mhz}$ je nižší než 900 mW. Přičemž spotřeba jednoho pixelu je $5 z\mu\text{A}$.

Timepix 2 disponuje možnostmi, jak celkovou spotřebu detektoru snížit. Ke celkovému snížení spotřeby slouží funkcionalita, která umožňuje zamaskovat pixely, které nebudou dále použity pro ukládání informace z měření. Zamaskovat lze individuální pixely detektoru nebo takzvané super pixely, které jsou označeny jako sdružení 2x16 jednotlivých pixelů. Při zamaskování dojde k témhř kompletnímu vypnutí vybraných pixelů. Z výše uvedené spotřeby pro jeden pixel, se pro vybraný pixel, který má být zamaskovaný, dostáváme na spotřebu okolo jednotek nA na jeden pixel.

Rychlosť komunikace

V části 2.3.2, byly popsány možnosti využití paralelního, či sériového rozhraní pro komunikaci s Timepix 2. Doba pro vyčtení celé matice pixelů pro oba typy rozhraní lze vidět na obrázku 2.9.

# bits/ pixel	Full frame, serial port		Full frame, parallel port		ZCS ^a , serial port	
	t _{read} [ms]	framerate [fps]	t _{read} [ms]	framerate [fps]	t _{read} [ms]	framerate [fps]
4	2.62	381	0.08	12207	0.16	6104
10	6.55	153	0.20	4883	0.41	2441
14	9.18	109	0.29	3488	0.57	1744
28	18.35	54	0.57	1744	1.15	872

Obrázek 2.9: Vyčítací rychlosti snímků z Timepix2. Frekvence hodin $f_{clock} = 100 \text{ MHz}$

[11]

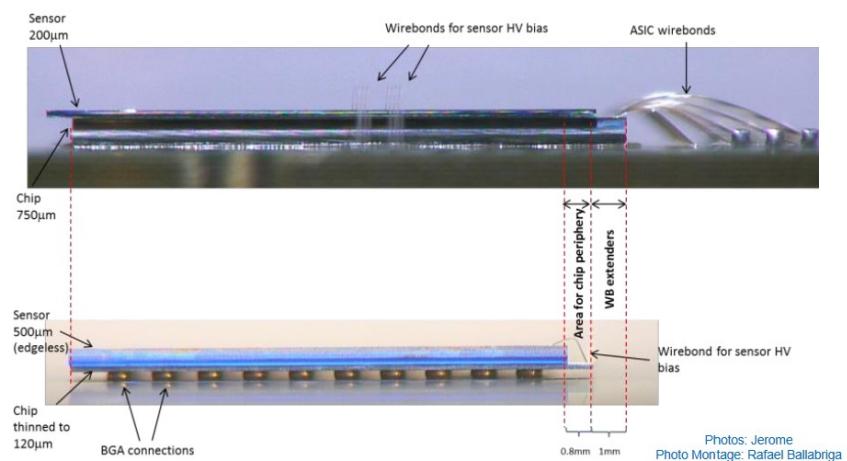
Poslední možností vyčítání dat z Timepix 2 je použití ZCS módu. Tento mód lze použít při vyčítání dat přes sériové rozhraní. Na obrázku 2.9, lze vidět, že tento mód je rychlejší než použití sériového rozhraní při vyčítání celých snímku. Při použití ZCS módu nejprve detektor odešle 256 bitů, které odpovídají jednotlivým sloupcům detektoru. V těchto 256 bitech je uložena informace o tom, zda-li došlo v příslušném sloupci k detekci ionizujícího záření, neboli jestli byl zasažen alespoň jeden pixel v tomto sloupci. Pokud ano, bude sloupec nastaven na logickou hodnotu 1. V opačném případě zůstává hodnota sloupce v logické nule. Po obdržení 256 bitů je přijato kolik dat, kolik sloupců bylo zasaženo. Avšak minimální počet odeslaných sloupců je 16 a to i v případě, pokud by nebyla detekována žádná částice v celé matici. Velikost poslaných dat za použití ZCS módu je tedy vždy závislá na aktivitě ionizujícího záření a s tím i spojená vyčítací rychlosť. Pokud by byly aktivovány všechny pixely, bude rychlosť ZCS módu nanejvýše stejně rychlá, jako při vyčtení celého snímku. Na obrázku 2.9 je pro ZCS mód uvažováno vyčtení 16 sloupců matice.

Rozhraní pro připojení Timepix 2 k desce plošných spojů

Připojení Timepix 2 k desce plošných spojů je nejčastěji realizováno pomocí technologie *wire bonding*. Timepix 2 má celkem 152 pinů pro připojení wire bondů. Rozložení pinů je zobrazeno na obrázku 2.5 ve spodní části. Rozteč mezi jednotlivými piny je 108 μm .

Dalším možným způsobem připojení Timepix 2 k desce plošných spojů je technologie zvaná TSV. Pomocí této technologie je možné signály vyvést ze zadní strany Timepix 2 k pájecím ploškám. Vznikne tím tak uspořádání, známe z technologie výroby pouzder BGA elektronických součástek.

Běžnější způsob připojení Timepix 2 k desce plošných spojů je pomocí wire bondů. Použití wire bondů i technologie BGA je možné vidět na obrázku 2.10. Výhodou technologie BGA oproti technologii wire bondů je lepší praktické zacházení s detektorem, díky absenci tenkých wire bondů, které jsou velmi náchylné na mechanické poškození. Další výhodou je poté technologicky méně náročné připojení detektoru k desce plošných spojů. Nevýhodou této technologie je vystavení chipu vysoké teplotě při pájení detektoru na desku plošných spojů.



Obrázek 2.10: Připojení detektoru Timepix 2 k desce plošných spojů [22]

Kapitola 3

Návrh řešení

Návrh řešení byl navržen s ohled na primární požadavky, které rozhraní musí splňovat, aby byla zajištěna jeho základní funkčnost. Prvním primárním požadavkem, je zajištění základní funkčnosti detektoru Timepix 2, tyto požadavky byly popsány v části 2.3.2. Dalším požadavkem na navrhované vyčítací rozhraní je jeho celková miniaturizace, tento požadavek byl stanoven zadním diplomové práce.

Podrobnější rozbor celkového řešení této práce, je dále v části 4, kde bude popsán výběr konkrétních součástek a návrh zapojení rozhraní, respektující primární požadavky uvedené v této části textu 3.

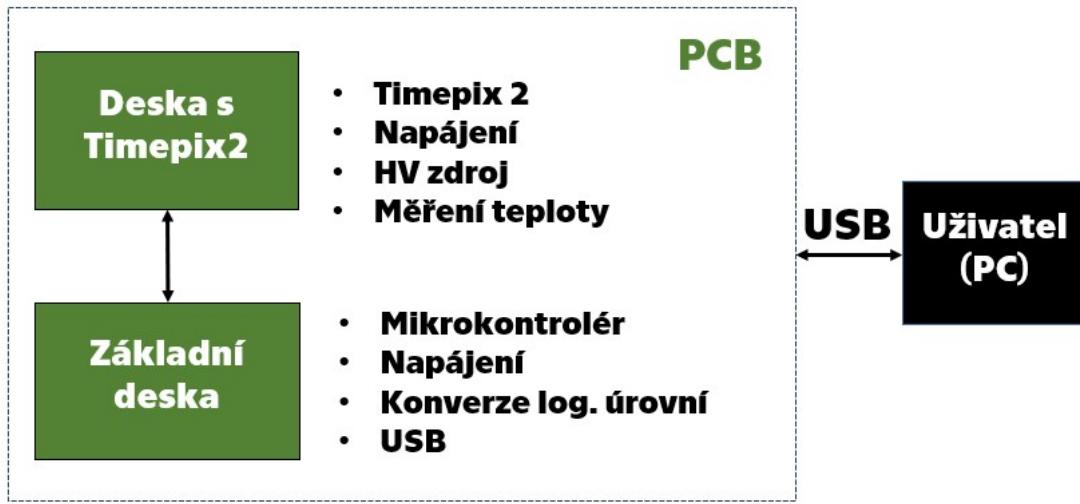
3.1 Koncept řešení

Navržený koncept vyčítacího rozhraní je zobrazen pomocí schematického nákresu na obrázku 3.1. Koncept rozhraní se skládá ze dvou desek plošných spojů.

První deskou plošných spojů je deska s označením *Základní deska 3.1*. Na této desce je implementováno většina funkcionalit potřebných pro komunikaci s detektorem Timepix 2. Dále je zde implementována část zajišťující USB komunikaci, která slouží pro komunikaci s uživatelským rozhraní přes USB.

Druhou deskou plošných spojů je deska s názvem *Deska s Timepix 2 3.1*. Na této desce se nachází detektor Timepix 2, dále je zde implementován vysokonapěťový zdroj (HV), měření vysokého napětí a teploty.

Toto rozložení rozhraní na dvě desky plošných spojů, bylo navrhnuto s ohledem na požadavky miniaturizace celého zařízení, a také s ohledem na variabilitu zařízení. Variabilitu myšlenou ve smyslu možnosti připojit k jedné základní desce různé desky s pixelovým detektorem, tento koncept lze také najít například v zařízení popsaném v části 2.2.3. Koncept byl dále navrhnut s ohledem na možnost vyčítací rozhraní připojit k uživatelskému rozhraní, konkrétně k osobnímu počítači.



Obrázek 3.1: Koncept řešení vyčítacího rozhraní pro detektor Timepix 2

3.1.1 Komunikace s Timepix 2

Pro komunikaci s Timepix 2 je možné využít sériové, nebo paralelní rozhraní, jak již bylo zmíněno v části 2.3.2. Pro tuto práci uvažujme využití pouze sériové komunikace. Využití sériového rozhraní pro komunikaci s Timepix 2, umožní použít mikrokontrolér. Maximální vyčítací rychlosť z detektora Timepix 2 je 100 Mbits/s. S ohledem na tuto maximální rychlosť vyčítaní dat z Timepix 2 musí být vybrán vhodný mikrokontrolér pro obsluhu komunikace, nejen s Timepix 2 detektorem.

3.1.2 Uživatelské rozhraní

Uživatelské rozhraní pro tuto práci bylo zvoleno rozhraní USB s konektorem typu C. Použit byl standart USB 2.0 High Speed. Tento standart umožňuje komunikovat maximální rychlosťí až 480 Mbit/s. S respektem na maximální rychlosť vyčítání dat z detektoru Timepix 2, která je 100 Mbits/s, je tato rychlosť dostačující.

3.1.3 Napájení

Pro napájení detektoru Timepix 2 jsou dle 2.1 zapotřebí tři napájecí napětí. Napájecí zdroje musí být vhodné pro maximální odběr detektoru Timepix 2. Kde uvedená celková spotřeba samotného detektoru, by neměla být dle 2.3 vyšší než něž 900 mW.

Dalším potřebným napájením potřebným pro navržený koncept je napájení mikrokontroléru. Toto napájení je závislé na konkrétním typu mikrokontroléru. Detailnější informace o výběru mikrokontroléru a jeho potřebných napájecích úrovní budou v popsány části 4.

3.1.4 Mechanika

Návrh rozhraní je rozložen do dvou desek plošných spojů spojenými konektorem. Při návrhu mechanické části rozhraní musí být zajištěna mechanická odolnost vůči poškození, především nejcitlivější části a to části, ve které se nachází *wire bondy* propojující Timepix 2 s deskou plošných spojů 2.10. Dále uživatel musí být schopen se pomocí konektoru připojit k vyčítacímu rozhraní. V neposlední řadě musí být zajištěn odvod tepla ze součástek vyčítacího rozhraní, které mají největší výkon. Těmito součástky z navrženého konceptu budou především samotný detektor Timepix 2, mikrokontrolér a napájecí zdroje.

Kapitola 4

Realizace

V této části bude popsána detailní realizace celého zařízení. V předchozích částech byly zmíněny základní požadavky [2.3.2](#) na návrh celého vyčítacího rozhraní a uveden základní koncept řešení [3](#). Při realizaci individuálních částí rozhraní byly tyto požadavky respektovány. Dále jednotlivé části realizace byly vybírány s ohledem na miniaturizaci a celkovou spotřebu vyčítacího rozhraní.

Pro další části textu bude označení desek plošných spojů navrženého rozhraní shodné, s označením schematického návrhu konceptu řešení z obrázku [3.1](#). Cílem řešení bylo co nejvíce funkcionalit rozhraní implementovat na základní desce. Prvním důvodem bylo, že druhá deska plošných spojů, obsahuje detektor Timepix 2, který je v celém návrhu nejdůležitější a nejsložitější částí. Pokud by bylo vše implementováno na jedné desce plošných spojů, při jakémkoliv problému musí být vyměněna celá deska i s detektorem Timepix 2. Při rozložení rozhraní na dvě desky plošných spojů dojde při případném problému k výměně jen základní desky, popřípadě desky s detektorem Timepix 2.

Druhým důvodem rozložení rozhraní na dvě desky plošných spojů je miniaturizace vyčítacího rozhraní. Za použití dvou desek plošných spojů, spojenými konektorem celé rozhraní zvýší své rozměry pouze na výšku o 3 mm přitom rozměry desky s detektorem Timepix 2 mohou být stejné jako desky základní.

Realizace návrhu obou desek plošných spojů probíhala v programu Altium Designer. Mechanické integrace rozhraní, především validace případných kolizí plošných spojů s navrženou mechanikou, probíhala v programu Autodesk Inventor. Pokud nebude uvedenou jinak, pořízené obrázky dokumentace řešení jsou z těchto programů.

4.1 Základní deska

Základní deska je navržena na šesti vrstvém plošném spoji. Rozložení jednotlivých vrstev lze vidět na obrázku [4.2](#). Celková tloušťka navrženého PCB je dle celkové skladby z obrázku [4.1](#), 1.6 mm. Vnější rozměry základní desky jsou 53 x 17 mm. Obecné složení základní desky, je shodné s blokovým konceptem řešení z části [3.1](#). Dále bude popsána detailní struktura jednotlivých částí navržené základní desky.

#	Name	Material	Type	Thickness
	Top Overlay		Overlay	
	Top Solder	Solder Resist	Solder Mask	0.0308mm
1	Top Layer		Signal	0.035mm
	Prepreg1	PP-006	Prepreg	0.0994mm
2	GND	CF-004	Signal	0.0152mm
	Core1	PP-006	Prepreg	0.55mm
3	Signal	CF-004	Signal	0.0152mm
	Prepreg2	FR-4	Dielectric	0.1088mm
4	PWR	CF-004	Signal	0.0152mm
	Core2	PP-006	Prepreg	0.55mm
5	GND1	CF-004	Signal	0.0152mm
	Prepreg3	PP-006	Prepreg	0.0994mm
6	Bottom Layer		Signal	0.035mm
	Bottom Solder	Solder Resist	Solder Mask	0.0308mm
	Bottom Overlay		Overlay	

Obrázek 4.1: Základní deska. Rozložení vrstev.

Popis vrstev základní desky.	
Vrstva	Popis
1 - TOP	Signálová vrstva
2 - GND1	Zemní vrstva
3 - SIG	Signálová vrstva
4 - PWR	Napájecí vrstva
5 - GND2	Zemní vrstva
6 - BOT	Signálová vrstva

Obrázek 4.2: Popis vrstev základní desky.

4.1.1 Napájení

Na základní desce je realizováno napájení, které je dále používáno pro celé vyčítací rozhraní. Celkem jsou na základní desce tři spínané synchronní step-down buck regulátory. Konkrétně se jedná o regulátory MP2333H [23] od společnosti Monolithic Power Systems. Regulátory pracují v rozsahu vstupních napětí on 4.2 V do 18 V. Maximální výstupní proud jsou 3 A a spínací frekvence regulátoru je 1.2 MHz. Regulátory je možné použít v pouzdře SOT583, s rozměry 1.6 x 2 mm, které jsou pro úlohu miniaturizace rozhraní vyhovující. V tabulce 4.1 je uvedený detailnejší popis napájecích úrovní, které jsou generovány na základní desce. Napájení uvedené v tabulce 4.1 jsou až na napájení 1.2 V, dostupné

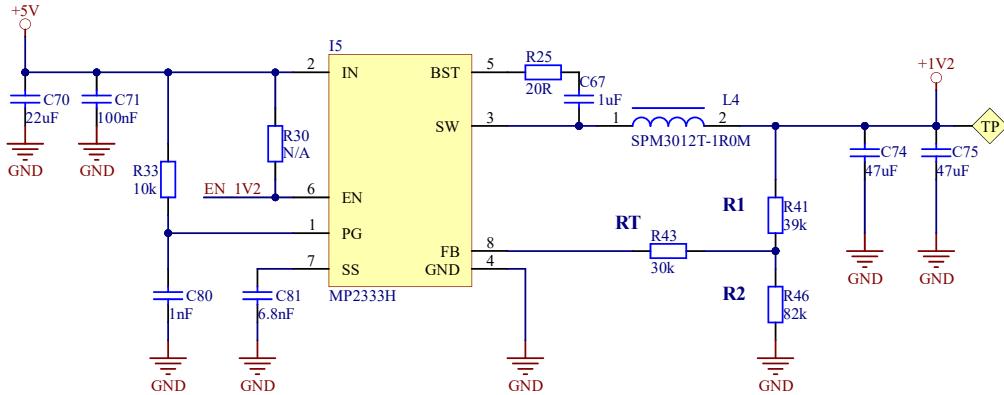
Napájení základní desky vyčítacího rozhraní	
Napájení	Popis
+5V	Externí napájení vyčítacího rozhraní přes USB typu C
+3V3	Napájení pro mikrokontrolér a CPLD
+2V5	Napájení vstupní a výstupní brány detektoru Timepix 2
+1V2	Napájení vstupní/výstupní brány CPLD

Tabulka 4.1: Napájení základní desky vyčítacího rozhraní.

také na druhé desce plošných spojů s detektorem Timepix 2. Více o propojení signálů základní desky a desky s detektorem Timepix 2 lze dohledat v části textu 4.2.4. Ukázkové schematické zapojení jednoho ze tří spínaných regulátorů, můžete vidět na obrázku 4.3. Konkrétně se jedná o zapojení, při kterém uvedený regulátor reguluje ze vstupních +5 V na výstupní napájení +1.2 V.

Napájecí sekvence

Napájecí sekvenci je možné vidět na zjednodušeném diagramu na obrázku 4.4. Po připojení USB typu C do konektoru na základní desce je dostupné napájení +5 V. Těchto +5 V



Obrázek 4.3: Zapojení regulátoru MP2333H.

spíná v napájecí sekvenci první regulátor, který generuje na výstupu +3.3 V. Pokud je toto výstupní napájení +3.3 V v pořadku, integrovaný obvod tuto informaci signalizuje pomocí pinu PG. Právě tento pin PG, signál PG_3V3, může být připojen na vstupní pin dalšího regulátoru a to na pin regulátoru generující výstupní napětí +2.5 V. V návrhu je možné vybrat mezi uvedeným propojením, nebo je možné regulátor pro napájení +2.5 V možné řídit z mikrokontroléru. Poslední regulátor na základní desce s výstupním napětím +1.2 V je řízený z mikrokontroléru, neboli jeho vstupní pin EN je propojen signálem EN_1V2 s výstupní bránou mikrokontroléru.



Obrázek 4.4: Napájecí sekvence základní desky.

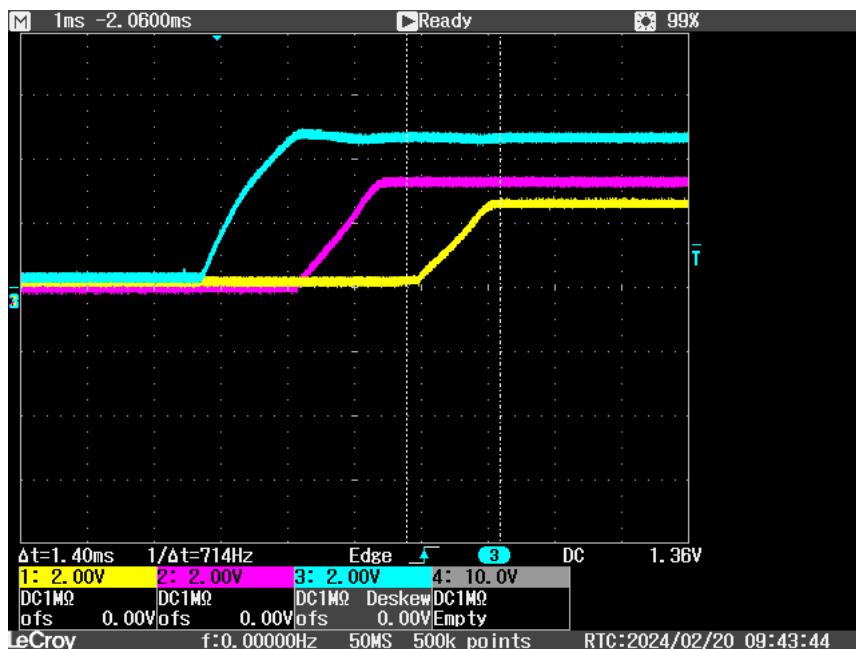
Výstupní napětí použitého spínaného regulátoru je nastaveno pomocí napěťového děliče ve zpětné vazbě regulátoru a dáno vztahem dle 4.1. Kde $V_{REF} = 805$ mV.

$$V_{OUT} = \frac{R1 \cdot V_{REF}}{R2} + V_{REF} \quad (4.1)$$

Z obrázku 4.4 je vidět, že spínaný stabilizátor generující +3.3 V není programově ředitelný z mikrokontroléru. Spínaný stabilizátor +3.3 V, z mikrokontroléru řídit nelze, protože právě těchto +3.3 V je napájením pro vybraný mikrokontrolér. Možností jakým mimo jiné zajistit dodržení vhodného časování napájecí sekvence základní desky, je propojení PG signálu stabilizátoru +3.3 V na signál EN stabilizátoru +2.5 V, nebo řízením stabilizátoru pro +2.5 V programově z mikrokontroléru. Další možností rozfázování napájecí sekvence je volba vhodného kondenzátoru mezi pinem SS a zemním pinem ze zapojení 4.3. Závislost velikosti výběru kondenzátoru na době rozběhu stabilizátoru je uvedena dle rovnice 4.2.

$$T_{SS} [ms] = \frac{2V_{REF} \cdot C_{SS} [nF]}{I_{SS}} \quad (4.2)$$

Kde $V_{REF} = 805$ mV a $I_{SS} = 7.3$ μ A. Ze zapojení 4.3 a dosazení do vzorce 4.2 můžeme določit, že náběhový čas spínaného zdroje bude 1.4 ms. Ověření rozfázování napájecí sekvence je uvedeno na obrázku 4.5. Kde CH1 je napájení +1.2 V, CH2 je +2.5 V a CH3 je vstupních +5V. Při tomto měření byl vstupní pin EN regulátoru pro +2.5 V propojen s výstupním pinem PG, regulátoru s výstupním napětím +3.3 V. Na nastavených kurzorech je také vidět, že teoreticky vypočítaný čas, doby rozběhu regulátoru z rovnice 4.2, souhlasí s prakticky naměřenými hodnoty.



Obrázek 4.5: Měření napájecí sekvence základní desky.

Zajištění ochrany, především před elektrostatickým výbojem vstupního napájení, bude popsána v části 4.1.4. Pouze ve shrnutí, pokud dojde k jakýmkoliv podmínkám, které by mohli elektrostaticky ohrozit vyčítací rozhraní, obvody z části 4.1.4 zajistí vypnutí externího napájení pomocí externího tranzistoru.

4.1.2 Mikrokontrolér

Pro tuto práci byl vybrán mikrokontrolér od firmy STMicroelectronics, přesněji mikrokontrolér s označením STM32U5A9NJH6Q [24]. Právě tento mikrokontrolér byl vybrán s ohledem na požadavky výčítacího rozhraní, které byly uvedeny v předchozích částech textu. V následující části budou uvedeny nejdůležitější parametry vybraného mikrokontroléru:

- Jadro : Arm 32-bit Cortex-M33 s DSP a FPU. Frekvence 160 MHz
- Napájení 1.7 - 3.6 V
- Spotřeba 18.5 μ A/MHz
- 4-Mbyte flash s kontrolou EEC
- 2514-Kbyte RAM, 66 Kbytes s EEC
- 25 Komunikačních periférií
- 156 konfigurovatelných vstupních/výstupních pinů
- 1x USB OTG High-speed s vestavým PHY
- Pouzdro : TFBGA216. 13 x 13 mm, 0.8 mm mezi pájecími plošky

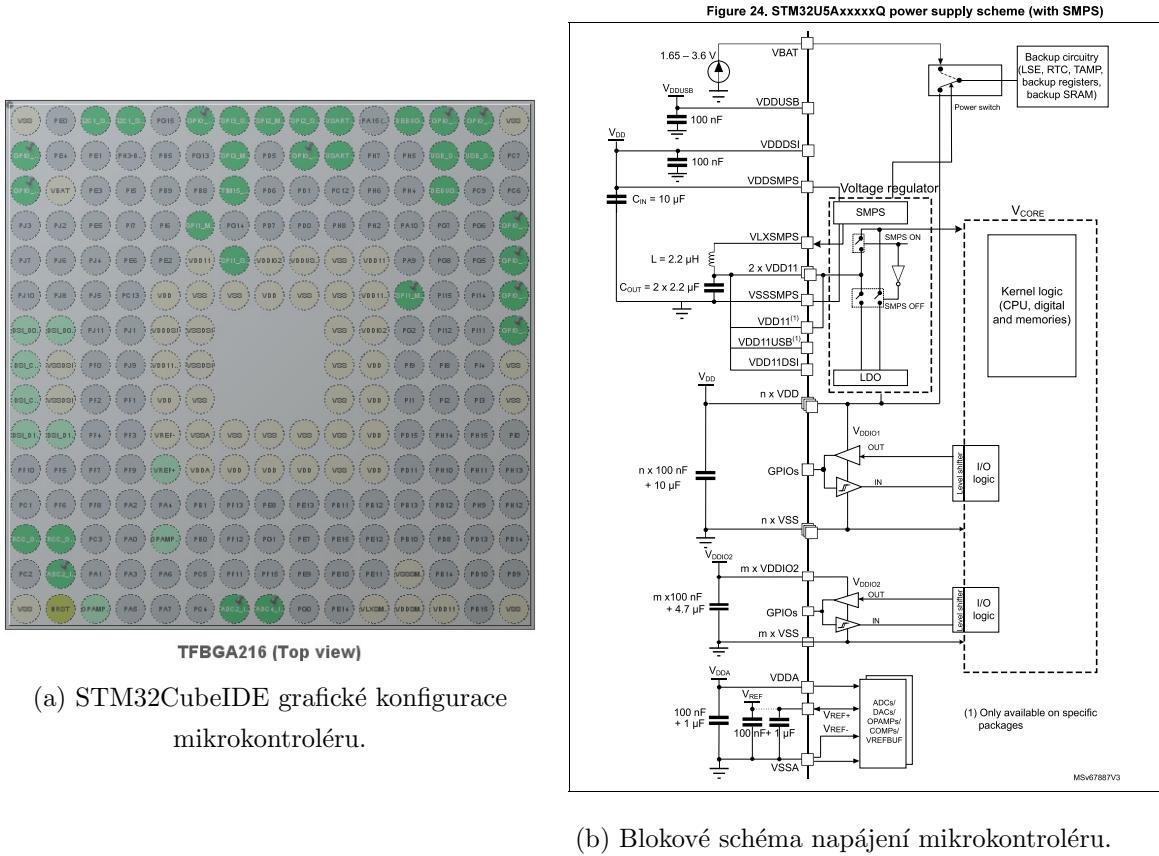
Prvním požadavkem na mikrokontrolér bylo, aby bylo možné komunikovat s detektorem Timepix 2. V již popsané části textu 2.3.2, bylo zmíněno, že Timepix 2, dokáže komunikovat přes sériové rozhraní s maximální frekvencí 100 Mhz. Výše uvedený vybraný mikrokontrolér umožňuje konfiguraci sériového komunikačního rozhraní, konkrétnější specifikace SPI až do frekvence 160 MHz.

Dalším důležitým parametrem při výběru mikrokontroléru byla velikost paměti. Pro vyčtení celé maticy pixelů z detektoru Timepix 2, dle 2.3.1 vyplývá, že je zapotřebí vyčíst 28 x 256 x 256 bitů dat, tedy 229.376 kB. Výše vybrané parametry pamětí mikrokontroléru jsou pro tento datový tok dostačující.

Nejméně důležitým parametrem při výběru mikrokontroléru byl parametr integrovaného USB přímo uvnitř mikrokontroléru. Neboli není zapotřebí při návrhu USB umísťovat další externí součástky pro implementaci USB komunikace. Tímto parametrem mikrokontroléru bylo dosaženo snížení počtu použitých součástek a tím i zmenšené rozměry celého výčítacího rozhraní.

Konfigurace mikrokontroléru

Pro práci s mikrokontrolérem jsem použil vývojové prostředí STM32CubeIDE dodávané od společnosti STMicroelectronics, která je výrobcem vybraného mikrokontroléru. Výhodou vývojového prostředí je přímočará grafická konfigurace celého mikrokontroléru s kombinací s klasickou programovou konfigurací. Na obrázku 4.6a můžete vidět příklad nakonfigurovaného mikrokontroléru STM32U5A9 v pouzdře TFBGA216. Tmavě zelené body mezi piny znamenají uživatelsky nastavené rozhraní daného pinu mikrokontroléru.



(a) STM32CubeIDE grafické konfigurace mikrokontroléru.

(b) Blokové schéma napájení mikrokontroléru.

Obrázek 4.6: Konfigurace a napájení mikrokontroléru STM32U5A9.

Napájení potřebné pro mikrokotrolér STM32U5A9	
Napájení	Popis
VBAT	Napájení z externí baterie 1.65 - 3.6 V
VDDUSB	Napájení pro periférii USB
VDDSI	Napájení pro periférii DSI
VDDSMPS	Napájení pro integrovaný spínaný stabilizátor
VLXSMPS	Spínaný výstup integrovaného stabilizátoru
VDD11	Napájení digitální části mikrokontroléru
VDD11, VDD	Napájení digitální části mikrokontroléru ze spínaného stab.
VDDIO2	Napájení samostatné vstupní/výstupní brány
VDDA	Napájení analogové části mikrokotroléru

Tabulka 4.2: Napájení mikrokontroléru STM32U5A9.

Napájení

Na obrázku 4.6b můžete vidět potřebná napájení pro vybraný mikrokontrolér. Výhodou vybraného mikrokontroléru je, že pro napájení jádra a digitálních periferií využívá spínaného regulátoru, integrovaného přímo na čipu, který je efektivnější v porovnání s lineárním regulátorem. Nevýhodou tohoto napájení je požadavek připojení externí cívky,

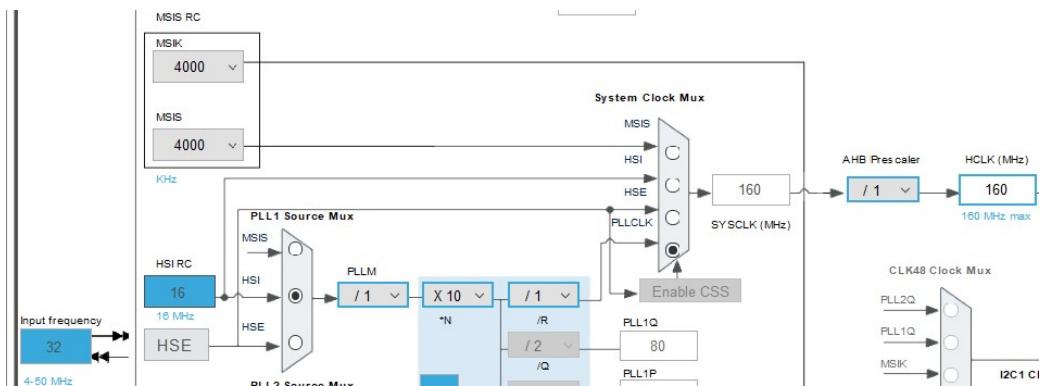
která je nezbytná pro provoz interního spínaného stabilizátoru a tím i větší požadavky na rozměry celého zapojení. Více podrobností ohledně napájení mikrokontroléru lze najít v referenčním manuálu viz. [25]. Celá realizace schematického zapojení napájení mikrokontroléru je uvedena v přiložené příloze 6.

Konfigurace hodinových signálů

Hodinovým signálem pro jádro mikrokontroléru, který je označován jako SYSCLK, může být jeden ze čtyř dostupných zdrojů hodinového signálu, kterými jsou:

- HSE : Externí krystal s parametry frekvence signálu od 4 MHz do 50 MHz
- HSI : 16 MHz interní RC oscilátor
- MSI : Interní RC oscilátor s programově nastavitelnou frekvencí od 100 kHz do 48 MHz
- PLL : Fázový závěs, který může mít vstup jeden ze 3 výše uvedených zdrojů hodinových signálů

Pro realizaci vyčítacího rozhraní byl jako zdroj hodinového signálu vybrán výstup z fázového závěsu, který ze vstupního hodinového signálu HSI generuje hodinový signál o frekvenci 160 MHz. Tento hodinový signál je použit jako zdroj hodinového signálu pro jádro mikrokontroléru a také pro komunikační rozhraní, až na komunikační rozhraní USB. Více informací o konfiguraci hodinového signálu pro USB periferii bude v části 4.1.4. Samotnou konfiguraci hodinového signálu pro jádro procesoru s využitím fázového závěsu, lze najít na obrázku 4.7



Obrázek 4.7: Konfigurace hodinového signálu pro jádro mikrokontroléru.

Periférie SPI

Celkem pro implementaci vyčítacího rozhraní byly použity tři SPI periférie:

- SPI1 : Obecná SPI periférie pro komunikaci se senzory, mimo Timepix 2
- SPI2 : Použita ke komunikaci s Timepix 2. V konfiguraci Master.

- SPI3 : Použita ke komunikaci s Timepix 2. V konfigurace Slave.

Periférie SPI1 je nakonfigurována v módu Full-Duplex Master, neboli po sběrnici je možné data z mikrokontroléru odesílat i přijímat. K určení jaké zařízení, připojené na sběrnice SPI1, budou komunikovat slouží signály chip select v realizaci označovány jako nCS (pozn.: prefix n, značí, že signál je aktivní v logické nule).

Pro komunikaci s Timepix 2 pomocí sériového rozhraní, byly zvoleny dvě periférie SPI. Popis signálů pro sběrnice SPI2 a SPI3 můžete vidět na obrázku 4.8. Jak lze ze zapojení vidět, pro komunikaci bylo využito celkem 6 signálů. Základní napěťové úrovni, které mají být na signálech v klidovém stavu, jsou určeny pull down, respektive pull up rezistory.

Sběrnice SPI2 je nakonfigurována jako Half-Duplex Master. Pomocí této sběrnice se odesírají data do detektoru Timepix 2. Dalšími důležitými parametry nastavení SPI sběrnice je její časování, které musí odpovídat technické specifikaci detektoru Timepix 2. S odkazem na tuto specifikaci [11], byla periferie SPI2 nastavena dle [26] do módu 3. Neboli pro typ Half-Duplex Master to znamená, že data jsou vysílaná na sestupnou hranu hodinového signálu, přičemž klidový stav hodinového signálu je v logické jedničce.

Sběrnice SPI3 je nakonfigurována jako typ Half-Duplex Slave. Pomocí této sběrnice se přijímají data z detektoru Timepix 2. Dle [11] byla sběrnice nakonfigurována do módu 1 [26]. Příchozí data z detektoru Timepix 2 jsou vzorkována na sestupnou hranu hodinového signálu, který je společně s daty generován detektorem Timepix 2. Klidový stav hodinového signálu je poté v logické nule.

Periférie I2C

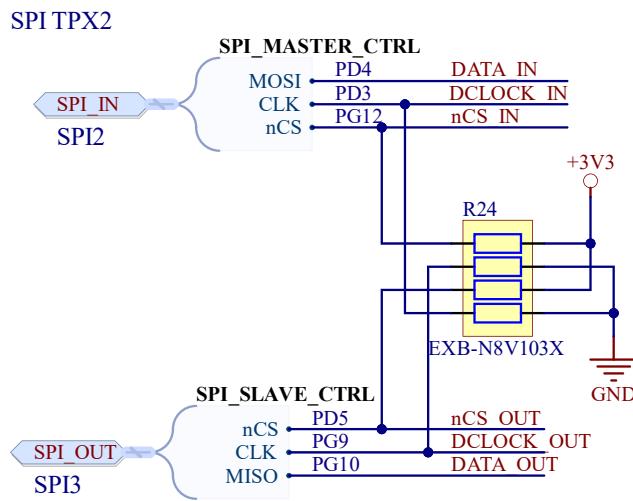
Další sběrnicí, použitou na vyčítacím rozhraní je sběrnice I2C. Pro celé rozhraní byla použita právě jedna I2C periférie. Pomocí této sběrnice mikrokontrolér monitoruje teplotu na druhé desce plošného spoje s detektorem Timepix 2. Více o komunikaci s teplotním senzorem viz. 4.2.3. Pokud by na I2C sběrnici bylo připojeno více zařízení, určení toho, které zařízení bude po sběrnici komunikovat závisí na fyzické adrese připojeného zařízení. V tomto případě musí být zajištěno, že na sběrnici neexistují dvě zařízení se stejnou fyzickou adresou, jinak by došlo ke konfliktu.

Periférie UART

Periférie UART umožňuje monitorovat průběh programu, který je nahrán do mikrokontroléru, za použití výpisu sériové linky, do příkazové řádky. Signály UART sběrnice jsou vyvedeny na programovací konektor. Popsání programovacího konektoru bude uvedeno následně.

Programování

Mikrokontrolér je programován pomocí JTAG programovacího rozhraní za využití programovacího konektoru, který je umístěn na spodní straně základní desky 4.9a. Jedná



Obrázek 4.8: Popis signálů periférií SPI, sloužící pro komunikaci s Timepix 2

se o 12 pinový konektor pro připojení plochého kabelu. Na programování mikrokontroléru byly z mikrokontroléru vyvedeny signály: JTMS/SWDIO a JTCK/SWCLK. Zbylé piny konektoru byly využity pro programování CPLD MachXO2 [27]. Přes plochý konektor z obrázku 4.9a lze programovat, jak mikrokontrolér, tak na základní desce použité CPLD MachXO2 4.1.3. Posledními signály, které byly vyvedeny na programovací konektor jsou signály, pro monitorování běhu programu v mikrokontroléru. Jedná se o signály komunikačního rozhraní sběrnice UART. Signály jsou za pomocí plochého kabelu vyvedeny na redukční desku z obrázku 4.9a, na které je možné pomocí propojovacích kabelů připojit programátor ST-Link, kterým je možné použitý mikrokontrolér naprogramovat.

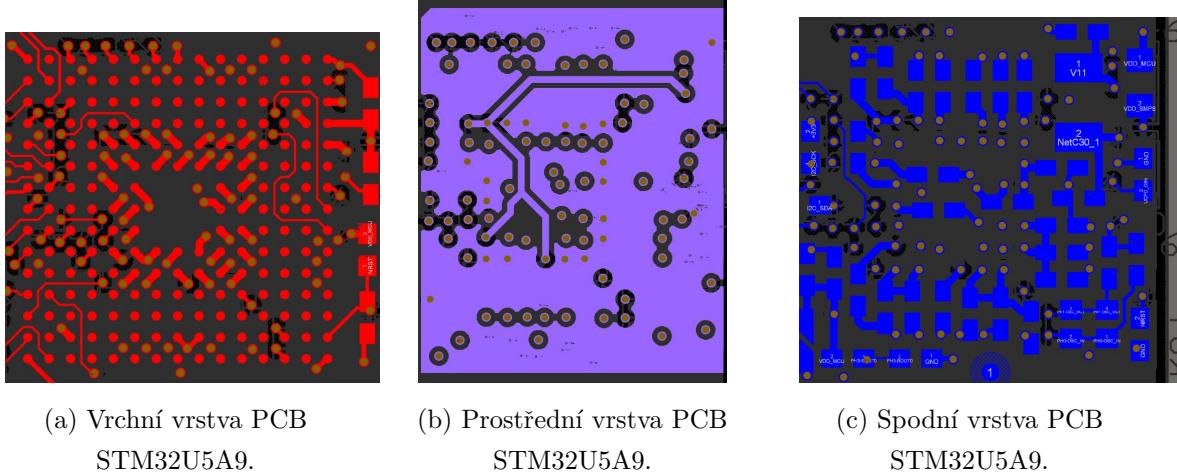


(a) Programovací konektor. (b) Konverzní deska pro připojení programátoru.

Obrázek 4.9: Programování mikrokontroléru.

PCB

Realizované PCB pro část mikrokontroléru můžete vidět na obrázku 4.10. Na obrázku nejsou uvedeny 3 tři vrstvy PCB, kterými jsou 2., 3. a 5. vrstva. Vrstva 2 a 5 tvoří pod částí mikrokontroléru souvislou zemní plochu a vrstva 3 slouží jako vrstva signálová. Blokovací kondenzátory napájení mikrokotroléru, jsou dle specifikace [25] umístěny co nejblíže příslušným pinům, z druhé strany PCB, než je samotný mikrokontrolér. Toto zapojení je možné vidět na obrázku 4.10c. Rozteč mezi jednotlivými piny mikrokontroléru



Obrázek 4.10: STM32U5A9 PCB realizace.

je 0.8 mm. Jak lze vidět na obrázku 4.10a, mezi pájecími plošky jsou umístěny prokovy, kde vnitřní průměr prokovů je 0.3 mm a vnější rozměr 0.4 mm. Prokovy jsou kvůli zvolenému pouzdro BGA mikrokontroléru zamaskované a vyplněny epoxidem, aby při procesu pájení nedošlo ke zkratování prokovů s piny mikrokontroléru.

Osazení mikrokontroléru proběhlo na půdě ČVUT v laboratoři LVR (Laboratoř pro Vývoj a Realizaci). Pro osazení byla použita rework stanice: ERSA - IRPL650A.

4.1.3 CPLD

Další hlavní součástí základní desky, je CPLD. Pro tuto práci bylo vybráno CPLD od společnosti Lattice Semiconductor s označením MachXO2 [27]. Jak bude popsáno v následné části, CPLD je použito v této práci pro konverzi logických úrovní a generování diferenciálních signálů, které jsou potřebné pro komunikaci s detektorem Timepix 2. S ohledem na tyto požadavky a miniaturizaci rozhraní bylo vybráno právě CPLD MachXO2 v pouzdře QFN-48.

Další nabízenou variantou převodu logických úrovní bylo použití vysílače a přijímače LVDS napěťových úrovní. Nevýhodou použití tohoto zapojení je plocha potřebná pro zapojení součástek na desce plošných spojů v důsledku velikosti pouzder vysílače a přijímače LVDS komunikace. Další nevýhodou je výsledná spotřeba zapojení. Jak bylo popsáno v 2.3.2, potřebné logické úrovně pro Timepix 2 jsou nižší než úrovně LVDS

specifikace, tedy bylo by nutné generované úrovně LVDS vysílače upravit na požadovanou úroveň specifikace SLVS. Tato úprava pomocí zapojení odporů je ovšem energeticky neúsporná. Proto bylo zvoleno zapojení se součástkou MachXO2. Programování CPLD probíhalo v prostředí Lattice Diamond.

Napájení

V tabulce 4.3 můžete vidět napájecí úrovně pro použité CPLD MachXO2. Pro napájení jádra CPLD a vstupních/výstupních bran 0, 1 a 2 bylo použito napájení +3.3 V. Pro vstupní/výstupní bránu 3, je napájecí napětí +1.2 V. Toto napájení bylo zvoleno s ohledem na použití této brány jako typ LVCMOS12D, které slouží pro generování diferenciálních páru odpovídající specifikaci SLVS 2.8.

Napájení CPLD MachXO2		
Napájení	Popis	Hodnota [V]
VCC	Hlavní napájení jádra CPLD	+3.3 V
VCCIO0, 1, 2	Napájení brány 0, 1, 2	+3.3V
VCCIO3	Napájení brány 3	+1.2 V

Tabulka 4.3: Napájení CPLD MachXO2.

Konverze logických úrovní

Dle 2.3.2, je zapotřebí pro komunikaci s Timepix 2 při využití sériového rozhraní použít komunikační specifikaci typu SLVS 2.8, využívající diferenciální páry. Použitý mikrokontrolér 4.1.2, je kompatibilní pouze s CMOS 3.3 V logikou. CPLD umožňuje převod těchto úrovní. Respektive převod CMOS 3.3 V logiky na SLVS specifikaci a opačně.

Použité CPLD umožňuje generovat pouze signály ze specifikace Sub-LVDS. Aby bylo dosaženo parametrů potřebných pro SLVS specifikaci, bylo pro každý generovaný výstupní diferenciální pár použito zapojení s odpory z pravé části obrázku 4.11. Pro vstupní diferenciální páry, byla pouze co nejblíže k CPLD umístěna terminace, viz. levá část obrázku 4.11. Programová implementace generování diferenciálních signálů pro MachXO2 obsahující pouze část architektury pro konverzi logických úrovní je zobrazena v ukázkovém kódu 4.1.

```

architecture behavioral of t2m is
begin
-- CMOS -> SLVS
DATA_IN_SLVS      <= DATA_IN;
nCS_IN_SLVS      <= nCS_IN;
DCLOCK_IN_SLVS   <= DCLOCK_IN;
MCLOCK_SLVS      <= MCLOCK;
-- SLVS -> CMOS

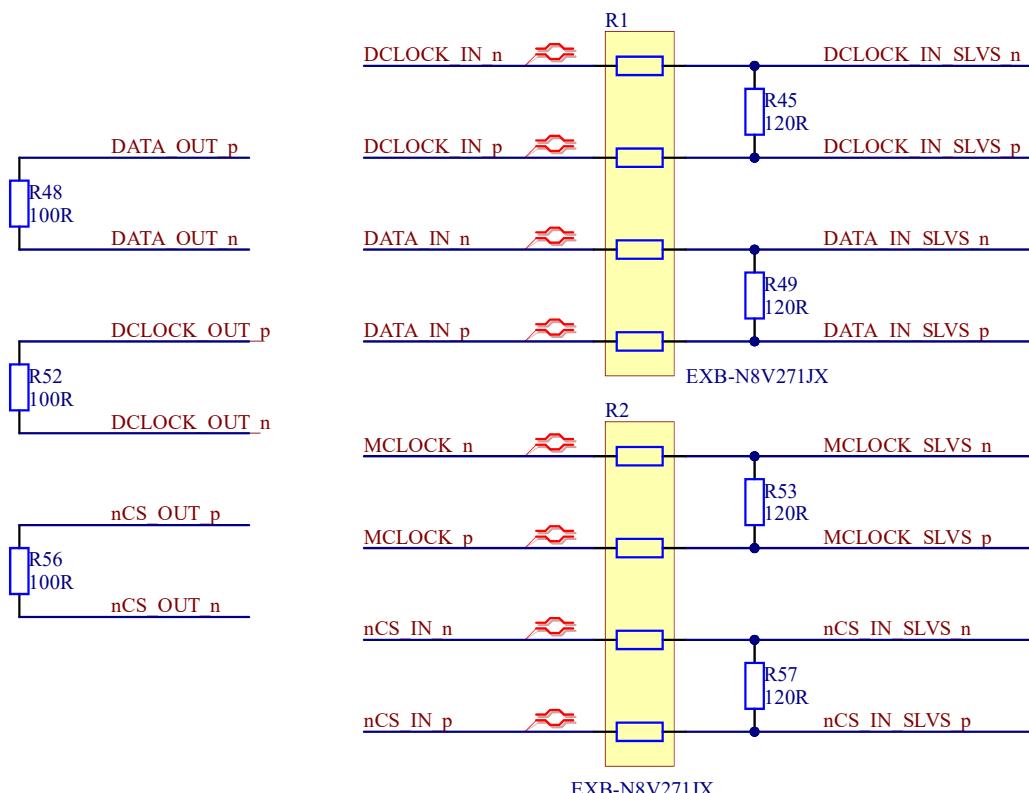
```

```

DATA_OUT      <= DATA_OUT_SLVS;
DCLOCK_OUT    <= DCLOCK_OUT_SLVS;
nCS_OUT       <= nCS_OUT_SLVS;
end architecture behavioral ;

```

Kód 4.1: Ukázkový kód ve VHDL pro CPLD



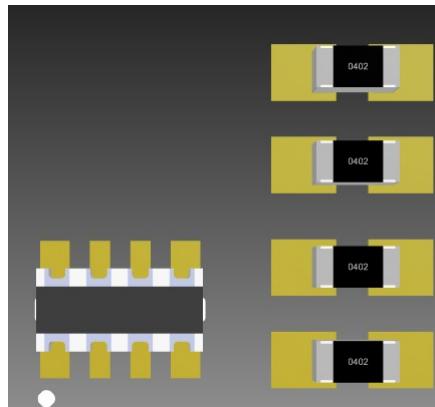
Obrázek 4.11: Konverze Sub-LVDS na SLVS

Programování

Pro programování CPLD byly zvoleny dvě možnosti. Primární možností je programování CPLD, přes externí programovací konektor, který se používá pro programování mikrokontroléru 4.9a. Na tento konektor jsou vyvedeny signály: TDO, TDI, TMS a TCK z CPLD. Druhou možností je programování CPLD pomocí mikrokontroléru za využití SPI sběrnice. Výhodou možnosti programování CPLD z mikrokontroléru je možnost měnit konfiguraci CPLD za běhu programu mikrokontroléru. V této práci je tato možnost pouze připravena pro případné budoucí využití. S ohledem na využití CPLD, jako překladače napěťových úrovní, není zapotřebí jakkoliv konfigurovat CPLD po nahrání programu přes JTAG rozhraní.

Využití odporových sítí

Jak bylo možné vidět na obrázcích 4.11, nebo 4.8, pro zapojení s odpory byly použity odporové sítě. Výhodou použití odporových sítí je především možnost ušetření místa na desce plošných spojů, oproti použití diskrétních odporů. Ušetření místa za použití odporových sítí můžete vidět na obrázku 4.12, kde je porovnána odporová síť se čtyřmi odpory vůči použití čtyř diskrétních odporů v pouzdře 0402.



Obrázek 4.12: Odporová síť v porovnání s diskrétními odpory

4.1.4 USB

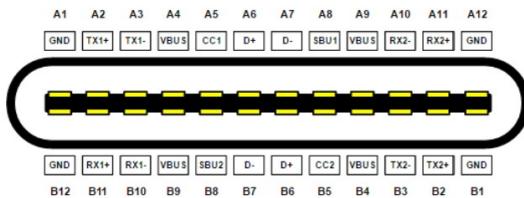
Jako uživatelské rozhraní bylo zvoleno rozhraní USB s konektorem typu USB C. Konkrétně byla použita specifikace USB 2.0 High Speed. Tato specifikace umožňuje komunikovat s maximální přenosovou rychlostí 480 Mbit/s. Vzhledem k maximální vyčítací rychlosti z detektoru Timepix 2, která je dle 2.3.2 100 Mbit/s, je použití této konkrétní specifikace USB dostačující.

Konektor

Konektor byl použit typu USB C. Jednou z výhod konektoru USB C je symetrické zapojení pinů na konektoru. Díky této vlastnosti může uživatel konektor zapojit do vyčítacího rozhraní s libovolnou orientací. Symetrické zapojení signálů na USB C konektoru je možné vidět na obrázku 4.13. K detekci orientace zapojení konektoru, slouží signály označené jako CC1 a CC2. Další funkcí těchto signálů je, že pomocí nich je možné nastavit konkrétní velikost proudu dodávaného do zařízení. Tyto signály jsou přes elektrostatickou ochranu z obrázku 4.13 připojeny do mikrokontroléru.

Zapojení

Vzhledem k použité specifikaci USB 2.0, je možné některé piny ze zapojení konektoru 4.13 nechat nezapojené. Konkrétně jsou to piny s označením TXxx a RXxx, tyto piny slouží pro přenos vysokorychlostní komunikace z USB standartu 3.0 a vyšší. Celkové zapojení



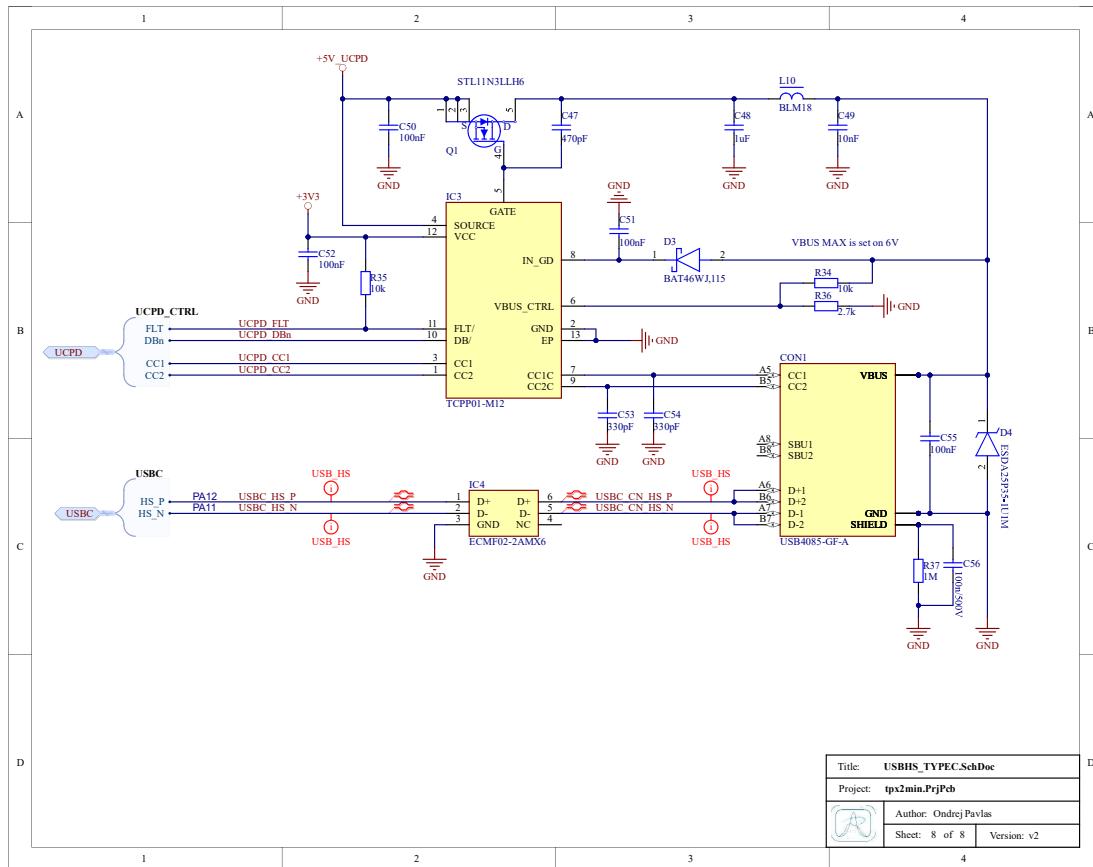
Obrázek 4.13: Schematické rozložení konektoru USB C

použitého konektoru a potřebných elektrostatických ochran je možné vidět na obrázku 4.14. Pro elektrostatickou ochranu diferenciálních datových párů D+ a D- byla použita součástka ECMF02-2AMX6. Dalším prvkem pro ochranu USB signálů a napájení, byla použita součástka TCPP01-M12. Tato součástka zajišťuje ochranu před předpětím na napájecím napětí VBUS. Dále zajišťuje ochranu pinů CC před případnými zkratem s napájecím napětím. Odporovým děličem ze zapojení 4.14, který je tvořený odpory R34 a R36, je možné nastavit maximální hodnotu napájecího napětí, které bude dodáváno na výstupu pinu VBUS USB C konektoru. V této práci je nastaveno maximální napájecí napětí na +6 V. V případě překročení této nastavené úrovně dojde pomocí externího tranzistoru Q1, k odpojení napájecího napětí zařízení. Jedinou částí vyčítacího rozhraní, ke které bude mít uživatel fyzický přístup je právě USB C konektor, proto bylo zvoleno zapojení ochrany, v podobě paralelního zapojení odporu R37 a kondenzátoru 56, na stínění konektoru USB C.

PCB

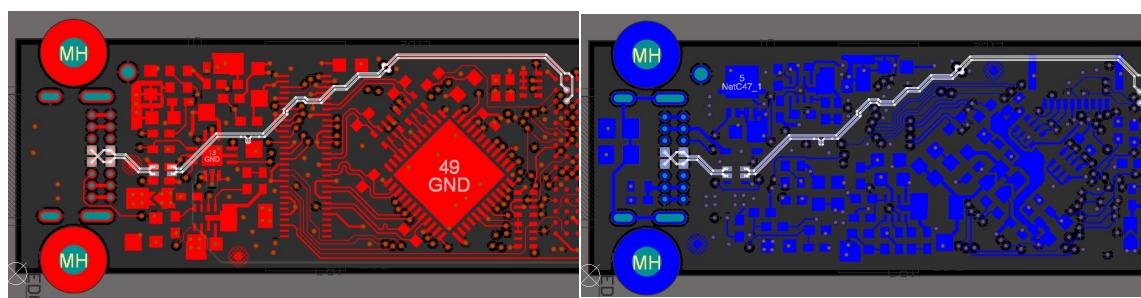
Jak bylo zmíněno v předchozí části, maximální komunikační rychlosť specifikace USB 2.0 High Speed je 480 Mbit/s. Návrh PCB musel pro část USB musel odpovídat požadavkům pro návrh PCB pro vysokorychlostní komunikaci. Délka diferenciálních datových párů D+ a D- byla vůči sobě vykompenzována na vzdálenost 1 mm. Dle technické specifikace USB 2.0 High Speed je doba náběžná (t_r), respektive sestupná (t_f) hrany 500 ps. Časové zpoždění (Δt) mezi datovými páry D+ a D- by mělo být výrazně menší, než doba (t_r), respektive (t_f). Pokud zvolíme maximální časové zpoždění mezi páry D+ a D- na hodnotu 25 ps, při uvažované hodnotě zpoždění 0.1 ns/cm na plošném spoji, je nutné diferenciální signály vykompenzovat, tak aby maximální rozdíl délky vodičů diferenciálních párů, nebyl větší než 2.5 mm. Jak bylo již zmíněno, v uvedené práci došlo ke délce diferenciálních párů na 1 mm. Tedy časové zpoždění mezi páry, nebude větší než 10 ps.

Diferenciální páry D+ a D- byly po PCB vedeny ve vrchní a spodní vrstvě plošného spoje. Dle celkové skladby PCB základní desky z tabulky 4.2 odpovídá, že sousedící vrstva, respektive vrstvy pod vrchní a spodní vrstvou je vždy souvislou zemní plochou. Z celkové skladby PCB z obrázku 4.1, byly výrobcem PCB dodané parametry pro fyzické rozměry diferenciálních vodičů, aby bylo možné dodržení impedančního přizpůsobení



Obrázek 4.14: Schematické zapojení USB periférie.

100 Ω . Realizaci vedení signálů D+ a D- na desce plošných spojů je možné vidět na obrázku 4.15



(a) Signály D+ a D-, vrchní vrstva PCB.

(b) Signály D+ a D-, spodní vrstva PCB.

Obrázek 4.15: Vedení diferenciálních datových páru USB komunikace.

4.2 Deska s Timepix 2

Druhou deskou plošných spojů v této práci je deska s detektorem Timepix 2 z blokového zapojení z obrázku konceptu řešení 3.1. Tato deska je propojena se základní deskou za pomocí 60 pinového konektoru ze série DF40 od společnosti Hirose Electric Group. Rozložení signálů na konektor lze najít v příloze zapojení celé práce 6, nebo v části textu 4.2.4.

Deska s Timepix 2 je navržena na šestivrstvém plošném spoji. Skladba plošného spoje je analogická se skladbou PCB pro základní desku, viz. obrázek 4.1 a tabulka 4.2. Rozměry desky s detektorem Timepix 2 jsou poté 53 x 17 mm.

4.2.1 Timepix 2

Nejdůležitější částí celé práce je samotný pixelový detektor radiace Timepix 2. Specifikace pixelového detektora Timepix 2 byly popsány v části 2.3.2. Nadále bude popsána realizace pro splnění všech specifikacích nutných pro provoz pixelového detektoru Timepix 2.

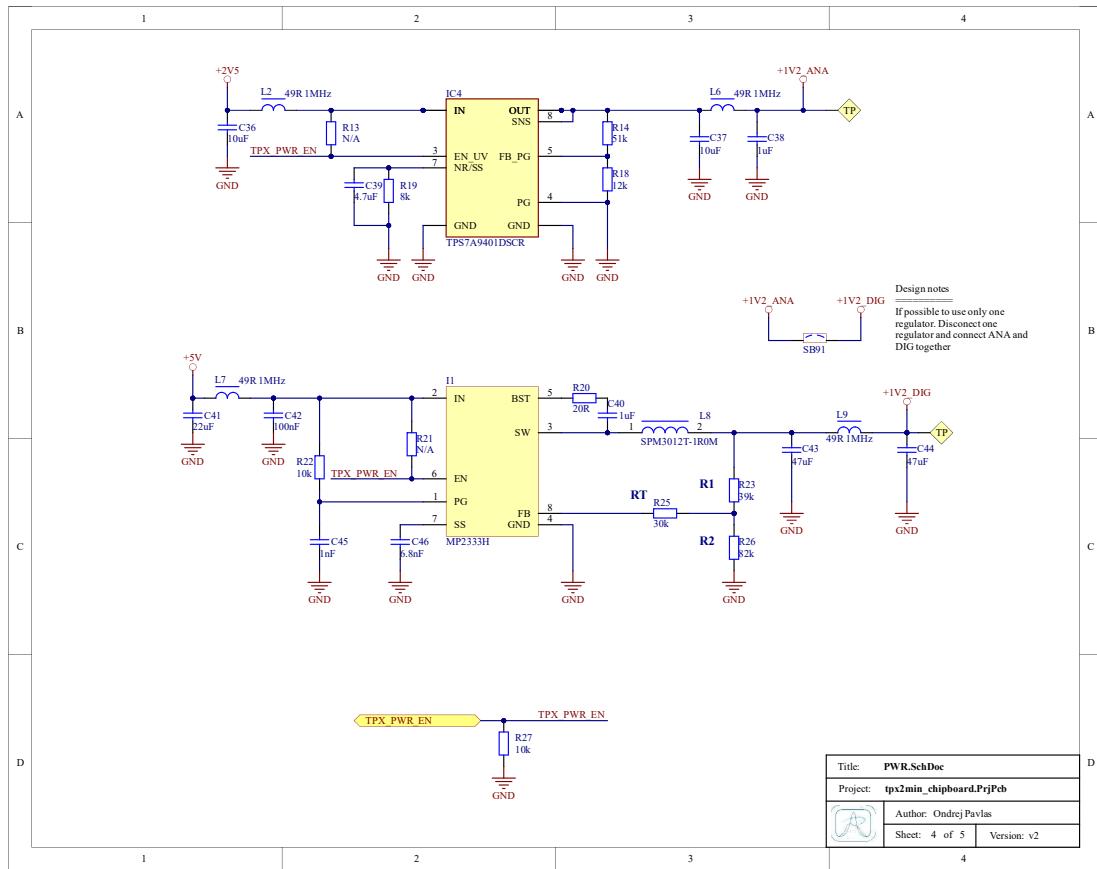
Napájení

Dle 2.1 je pro korektní provoz Timepix 2 zapotřebí celkem třech napájecí napětí. Napájecí napětí pro vstupní/výstupní bránu detektoru Timepix 2 označovanou jako VDDIO s velikostí napájecího napětí +2.5 V se generuje na základní desce. Tedy toto napájení je vedeno přes konektor ze základní desky a je poté na desce s detektorem přivedeno k příslušným pinům Timepix 2.

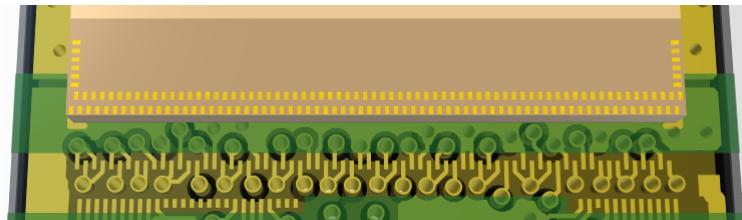
Napájení pro digitální a analogovou část Timepix 2 se generuje přímo na této desce. Z označení z tabulky 2.1 se jedná o napájení VDD a VDDA. Zapojení regulátorů pro tyto napájecí napětí můžete vidět na obrázku 4.16. Pro napájení digitální části Timepix 2 byl použit stejný spínaný regulátor, jako na základní desce 4.3. Pro napájení analogové části byl použit lineární stabilizátor od společnosti Texas Instruments TPS7A94, který ze vstupních +2.5 V reguluje napětí na výstupních +1.2 V. Oba uvedené regulátory jsou řízené z mikrokontroléru, který je umístěn na základní desce 4.1.

Rozhraní pro připojení Timepix 2

Pro připojení Timepix 2 k desce plošných spojů byly použity wirebondovcí plošky na vrchní straně detektoru Timepix 2, které je možné vidět na spodní straně obrázku 2.5. Celkem bylo u této práce realizováno propojení 128 wirebondovacích plošek z Timepix 2 na chipboardovou desku. Plošky na straně PCB jsou umístěny ve dvou řadách. Rozteč mezi jednotlivými ploškami je 0.2mm, šířka plošek je poté 0.1 mm. V pravé části obrázku 4.17 můžete vidět plošku pro připojení vysokého napětí na senzorovou vrstvu Timepix 2. Toto vysoké napětí slouží k vytvoření vyprázdněné oblasti v senzorové vrstvě, více o významu připojeného vysokého napětí bylo popsáno v části 2.1.



Obrázek 4.16: Analogové a Digitální napájení Timepix 2



Obrázek 4.17: Rozložení wirebondovacích plošek k připojení Timepix 2

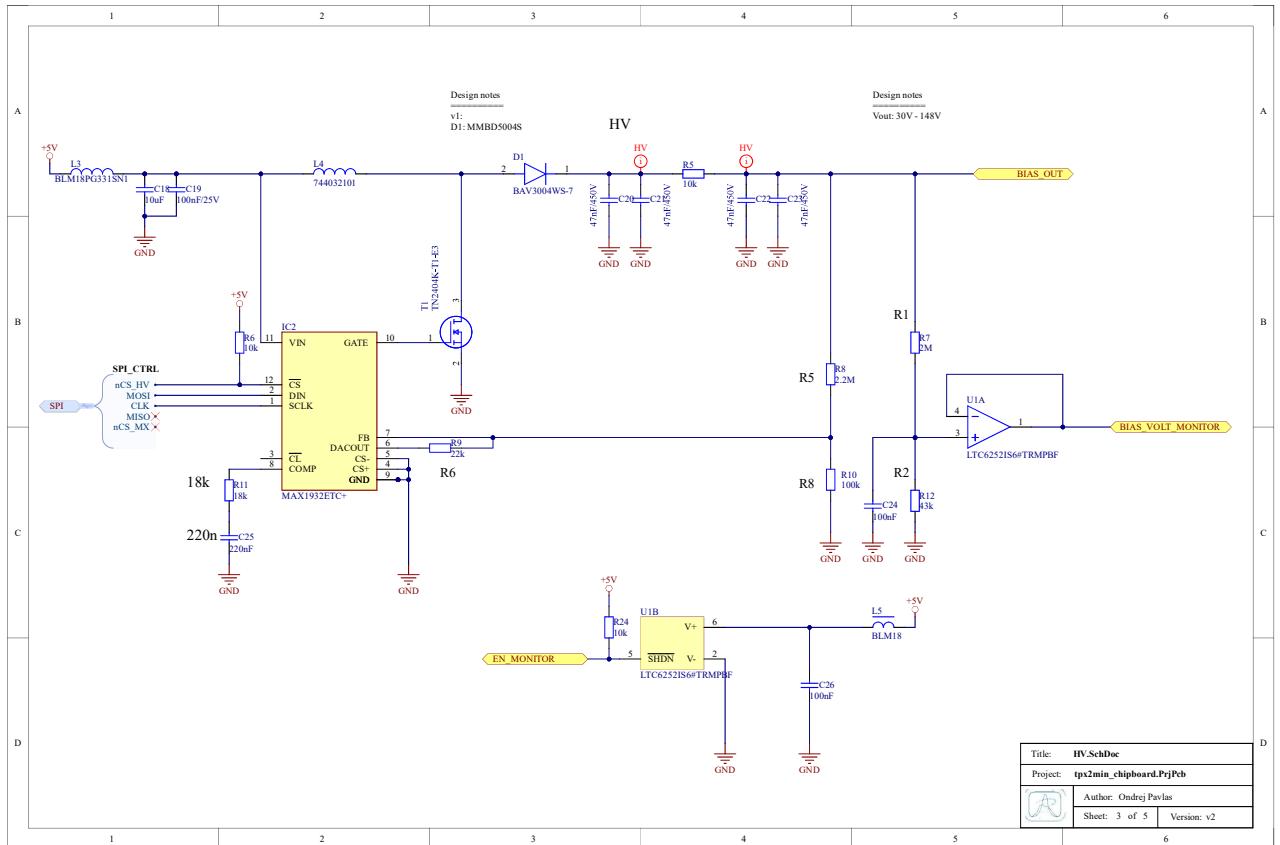
4.2.2 Vysokonapěťový zdroj

Vysokonapěťový zdroj pro tuto práci byl realizován za použití součástky od společnosti Analog Devices, konkrétně byla použita součástka MAX1932 [28]. Jedná se o vysokonapěťový zdroj s nastavitelnou úrovní výstupního napětí 30 - 148 V. Úroveň výstupního napětí se nastavuje pomocí SPI komunikace v uvedeném rozsahu s rozlišením 256 hodnot. Schematické zapojení vysokonapěťového zdroje je možné vidět na obrázku 4.18. Hodnota velikosti výstupního napětí lze nastavit pomocí odporů ve zpětné vazbě regulátoru ze zapojení 4.18 a to dle následujících rovnic 4.3 a 4.4.

$$R5 = (V_{OUT01} - V_{OUTFF}) \cdot (R6/1.25V) \quad (4.3)$$

$$R8 = \frac{1.25V \cdot R5}{V_{OUTFF}} \quad (4.4)$$

Kde V_{OUT01} je maximální nastavené výstupní napětí a V_{OUTFF} je minimální nastavené napětí.



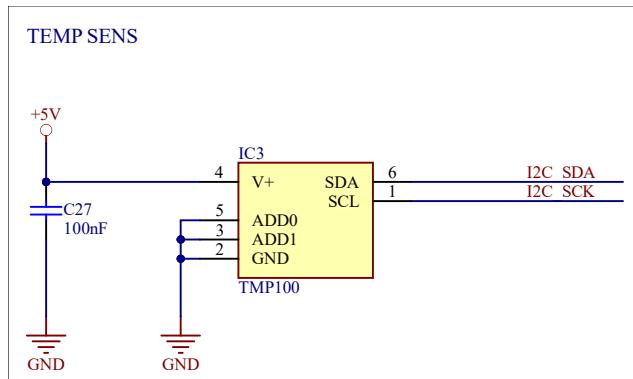
Obrázek 4.18: Zapojení vysokonapěťového zdroje MAX1932

Měření vysokého napětí

Pro měření vysokého napětí byl použit operační zesilovač v zapojení napěťového sledovače z obrázku 4.18 v pravé části. Přesněji byl použit operační zesilovač od společnosti Analog Devices LTC6262 [29]. Výstup operačního zesilovače je poté připojen na vstupní pin mikrokontroléru, který je nakonfigurován jako analogový vstup. Pomocí interního 14-bitového AD převodníku mikrokontroléru je převedena analogová hodnota odpovídající hodnotě vysokého napětí do digitální formy. Následně je tato hodnota dostupná pro další programové zpracování.

4.2.3 Měření teploty

Pro měření teploty na desce s detektorem Timepix 2 byl použit senzor TMP100 [?] od společnosti Texas Instruments. Jedná se o senzor disponující 12 bitovým rozlišením s přesností $\pm 1^\circ C$ v rozsahu teplot od $-55^\circ C$ do $125^\circ C$. Komunikace se senzorem a vyčítaní dat probíhá pomocí I2C sběrnice. Zapojení senzoru je vidět na obrázku 4.19. Fyzická adresa senzoru pro I2C komunikaci, je nastavena pomocí pinů ADD0 a ADD1 na hexadecimální hodnotu 0x48.



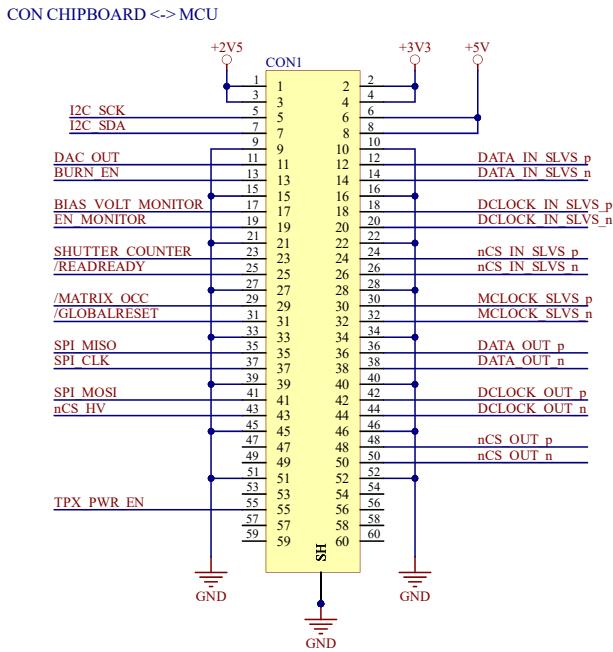
Obrázek 4.19: Zapojení teplotního senzoru TMP100

4.2.4 Konektor

Rozložení konektoru mezi základní deskou 4.1 a deskou s Timepix 2 4.2 je vidět na obrázku 4.20. Pro propojení desek byl použit konektor DF40C-60DP-0.4V(51) od společnosti Hihorse Connector. Rozteč jednotlivých kontaktů konektoru je 0.4 mm. Tento konektor byl použit ve variantě, kdy celková výška mezi základní deskou a deskou s Timepix 2 je 2.5 mm. Výhodou tohoto konektoru je možnost volby výšky konektoru, dle výběru, nabízeného výrobcem. Na desce s Timepix 2 jsou ze záladní desky dostupné celkem 3 napájecí úrovně a to $+2.5\text{ V}$, $+3.3\text{ V}$ a $+5\text{ V}$. Rozložení vysokorychlostních diferenciálních párů na konektoru bylo pro každý diferenciální pár odděleno zapojením země mezi jednotlivé páry, jak lze vidět ze zapojení 4.20 v pravé části. Toto zapojení bylo navrhnuto s ohledem na minimalizaci přeslechů mezi jednotlivými diferenciálními páry.

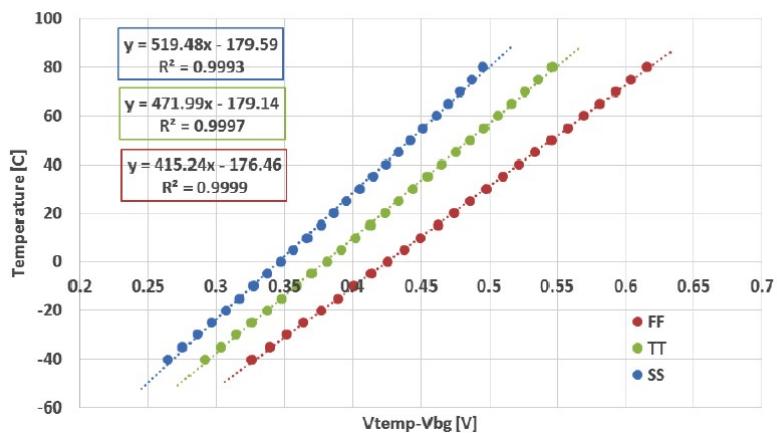
4.3 Mechanika

Mechanickým řešením byla zvolena výroba hliníkové krabičky. Hliník byl vybrán díky svým teplo vodivým vlastnostem, váhou a dobrou obrobitelností. Navržená mechanická krabička byla vyfrézovaná na CNC zařízení. Na výsledný povrch mechanické krabičky byl nanesen černý elox s potiskem loga Ústavu Technické a Experimentální Fyziky ČVUT,



Obrázek 4.20: Zapojení konektoru mezi základní deskou 4.1 a deskou s Timepix 2 4.2

kde celá tato práce byla realizována. Výslednou mechanickou krabičku je možné vidět na obrázku 4.21. Na obrázku můžete vidět nalepenou teplo vodivou pásku která slouží pro zlepšení odvodu tepla z detektoru Timepix 2 do celého objemu navržené mechanické krabičky. Na vrchní straně krabičky je možné vidět posuvné okénko, jež slouží po složení celé mechaniky k zakrytí části s detektorem Timepix 2, aby při manipulaci s rozhraním nedošlo k poškození detektoru. Při měření je možné toto výsuvné okénko nastavit do pozice otevřeno. Rozměry mechaniky jsou 73.4 x 22 x 13.5 mm.



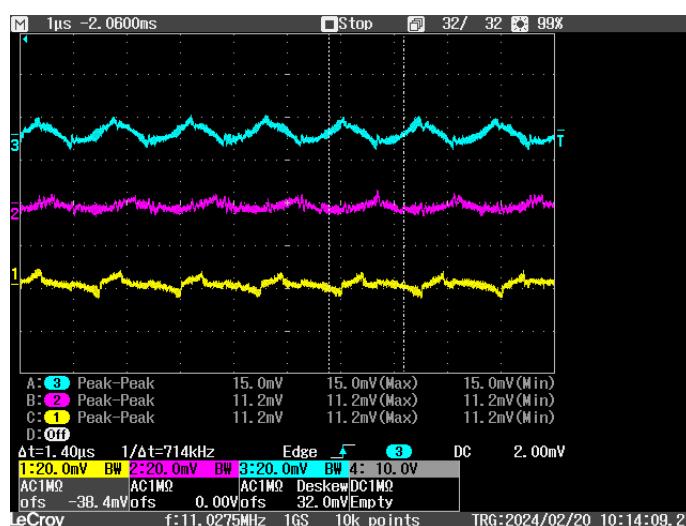
Obrázek 4.21: Mechanická krabička navrženého vyčítacího rozhraní

Kapitola 5

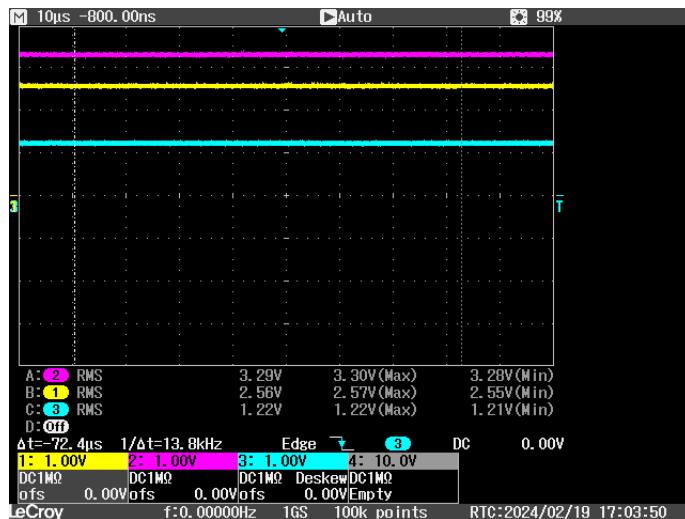
Testování

5.1 Napájení

Na základní desce jsou generované celkem 3 napájecí úrovně z +5 V externího napájení USB, jak bylo uvedeno v sekci 4.1.1. A to napájecí úrovně +1.2 V, +2.5 V a +3.3 V. Zvlnění výstupního napětí bylo poté vždy měřeno na výstupu každého spínaného regulátoru se snahou vytvoření co nejkratší zemní smyčky mezi měřícím bodem a připojenou zemí osciloskopu. Měření nebylo ve všech případech s ohledem na velikost zemní smyčky ideální vzhledem k zapojení ve kterém je realizováno vyčítací rozhraní a to tedy v zapojení, kdy je deska s Timepix 2 nad základní deskou a tedy není možné se připojit sondou osciloskopu na vrchní stranu základní desky. I s ohledem na zmíněné problémy byly naměřeny tyto průběhy 5.1. Kde CH3 je +2.5 V, CH2 +3.3V a CH1 poté +1.2 V. Stejnosměrné hodnoty výše uvedených napájecích úrovní je možné vidět na obrázku 5.2.



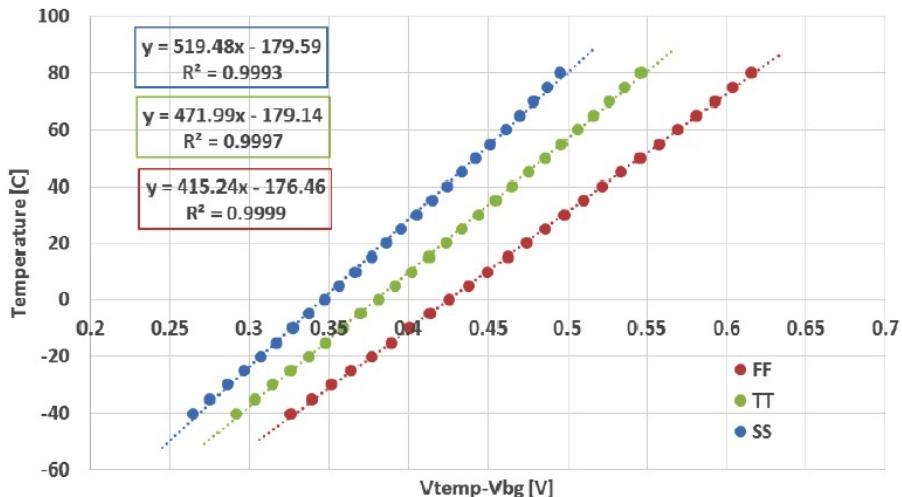
Obrázek 5.1: Zvlnění napětí výstupních napětí +2.5V, +3.3 V a +1.2 V



Obrázek 5.2: Stejnosměrné úrovně výstupních napětí, +2.5V, +3.3 V a +1.2 V, spínaných regulátorů na základní desce 4.1

5.2 Integrace rozhraní do programu TrackLab

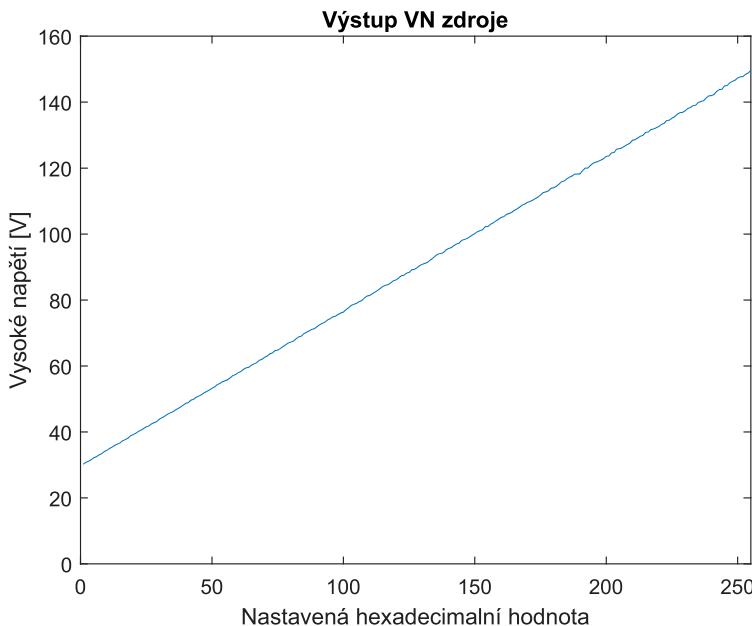
Velkou část ověření funkčnosti navrženého rozhraní v této práci tvořila integrace rozhraní do programu TrackLab [2]. Tento program slouží pro zpracování dat z pixelových detektorů, online analýzu dat a automatizaci. Navržené rozhraní je připojeno pomocí virtuálního ethernetu pes USB do uživatelského rozhraní. Protokol, kterým rozhraní komunikuje je analogický, jako pro vyčítací rozhraní Katherine pro Timepix 2, které bylo popsáno v části 2.2.3. Protokol je založen na 6 B rámcích, které jsou posílány pomocí UDP protokolu. Pokud nebude uvedeno jinak, pořízené snímky ověřující funkcionality rozhraní jsou z právě programu TrackLab [2].



Obrázek 5.3: Hlavní panel programu TrackLab [2]

5.3 Vysokonapěťový zdroj

Zapojení vysokonapěťového zdroje a princip měření vysokého napětí, které je generováno na desce s Timepix 2 [4.2](#) je popsán v části textu [4.2.2](#). Velikost vysokého napětí je nastavována přes SPI komunikaci z mikrokontroléru. Velikost výstupního napětí je poté možné nastavit v rozsahu 8-bitového čísla, tedy 256 hodnot. Závislost 8-bitové hodnoty na výstupním napětí vysokonapěťového zdroje je možné vidět na obrázku [5.4](#), kdy nastavené vysoké napětí bylo zpětnovazebně měřeno mikrokontrolérem. Monitorované vysoké napětí je poté monitorováno programem TrackLab, jak lze vidět na obrázku [5.3](#).



Obrázek 5.4: Závislost vstupní 8 bitové hodnoty na výstupním napětí VN zdroje.

5.4 Měření teploty

V této práci bylo implementováno měření teploty pomocí externího teplotního senzoru na desce s detektorem Timepix 2 [4.2](#) a měření teploty za využití interního měření teploty detektoru Timepix 2.

5.4.1 Měření teploty vyčítacího rozhraní

Typ senzoru který byl pro tuto práci vybrán pro měření teploty na desce s Timepix 2 byl podrobně popsán v části [4.2.3](#). Pokud dojde k uživatelskému příkazu, který požaduje informaci o teplotě, následuje proces vyčtení teploty ze senzoru pomocí I2C komunikace. Poté následuje dekódování přijatého čísla na odpovídající skutečnou hodnotu. Zobrazení teploty na desce s detektorem Timepix 2 je poté monitorováno z programu TrackLab [\[2\]](#). Zobrazení teploty lze vidět na obrázku [5.3](#).

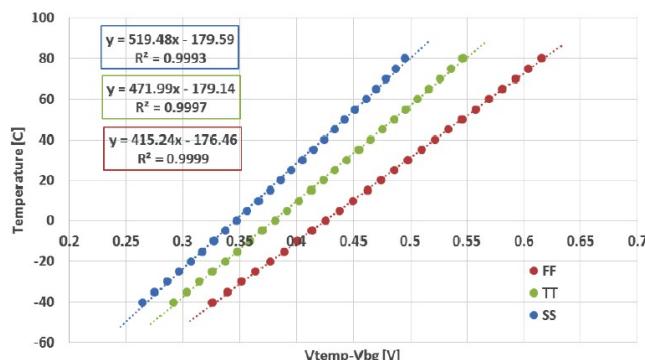
5.4.2 Měření teploty Timepix2

Pixelový detektor Timepix 2 umožňuje monitorovat vnitřní teplotu detektora. Hodnota výsledné teploty detektoru je poté dle simulace teploty detektoru v závislosti na napěťové referenci popsána na obrázku 5.5. Pro získání teploty detektoru je zapotřebí naměření dvou analogových hodnot z obrázku 5.5, označovaných jako Vtemp a Vbg. Pro získání těchto analogových hodnot je nejprve zapotřebí nastavit, jaká hodnota analogového napětí bude na výstupu pinu Timepix 2 označovaného jako DACOUT. Výstup pinu DACOUT Timepix 2 je poté zpracován interním 12-bitovým AD převodníkem mikrokontroléru na základní desce 4.1. Příklad výběru hodnoty na výstup DACOUT detektoru Timepix 2 a převod získaných hodnot na odpovídající teplotu lze vidět v 5.1.

```
// GET DAC : VBG_TEMP
uint8_t set_dacoutsel[0] = VBG_TEMP;
float vtemp = 0;
// set what type of DAC will be on DACOUT output
if(tpx2_set_reg_8b(TPXA, SET_DACOUTSEL, set_dacoutsel) != TPX_OK) {
    Error_Handler();
}
if(board_tpx2_get_dacout(TPXA, &vtemp) != BOARD_OK) {
    Error_Handler();
}
// Sim. -> TT. // Temp. into real value in ^C.
float tpx2_temp = 471.99*(vtemp - vbg)/1000 - 179.14;
```

Kód 5.1: Výběr výstupu DACOUT detektoru Timepix2 a odečtení hodnoty detektoru

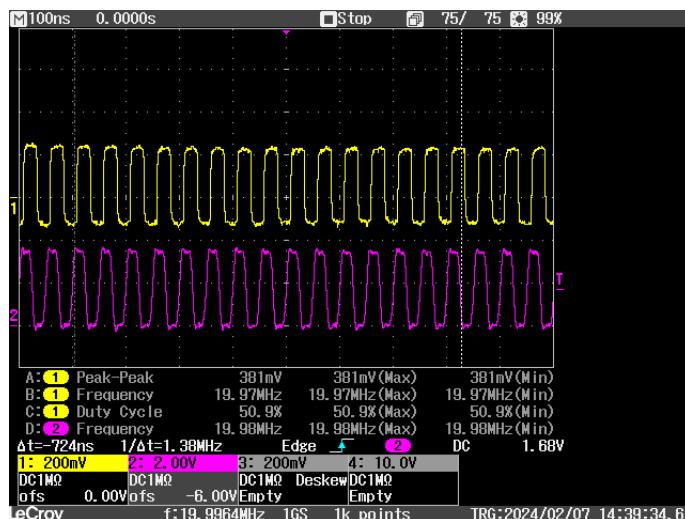
Následně zpracovaná teplota je odeslána do programu TrackLab. Zobrazení teploty detektoru Timepix 2 lze najít na obrázku 5.3.



Obrázek 5.5: Simulace teploty detektoru Timepix2 v závislosti na hodnotě napěťové reference [4].

5.5 Komunikační rozhraní s Timepix 2

Komunikační rozhraní detektoru Timepix 2 bylo popsáno v části textu 2.3.2. Následná realizace komunikace s Timepix 2, pak v části 4.1.3. K měření diferenciálních komunikačních signálů byla použita aktivní diferenciální sonda s osciloskopem. Měření probíhalo při frekvenci komunikačních hodin 20 Mhz. Na obrázku 5.6 můžete vidět průběh komunikačních hodin. Konkrétně CH 2 z obrázku 5.6 je výstup hodinového signálu SPI komunikace z mikrokontroléru. Kanál CH 1 je poté naměřený diferenciální signál aktivní diferenciální sondou po konverzi logické úrovнě v CPLD, který je poté na vstupu detektoru Timepix 2.



Obrázek 5.6: Průběh hodinového signálu pro komunikaci s Timepix 2

5.6 Digitální test Timepix 2

Funkčnost komunikace s detektorem Timepix 2 byla, také ověřena pomocí digitálních testů, jednotlivé testy budou popsány v následujících částech.

5.6.1 Vyčtení chip ID

Prvním digitálním testem, který byl implementován byl test, který vyčítá sériové výrobní číslo detektoru, označované jako CHIP ID, které je pro každý detektor Timepix 2 jedinečné a předem známé. Pro správné vyčtení CHIP ID detektoru je nejprve zapotřebí přivést napájecí napětí +2.5 V na pin VDD33, jak bylo popsáno v části 2.3.2. Hodnota CHIP ID je poté uložena v 32-bitové registru Timepix 2. Vyčtením tohoto registru dostáváme 32 bitovou hodnotu, kterou pomocí známé transformace převedeme na skutečnou hodnotu CHIP ID, která odpovídá předem známému sériovému číslu detektoru Timepix 2. Program TrackLab, před každým připojením nového rozhraní vyčte sérové číslo připojeného detektoru. Výpis získaného CHIP ID v programu TrackLab lze vidět na obrázku 5.3.

5.6.2 Vyčtení a zapsání pixelových matic

Pomocí výše uvedeného testu, vyčtení CHIP ID detektoru došlo k otestování vyčítání základních registrů detektoru Timepix 2. Dalším digitálním testem je poté zápis a vyčtení všech čítačů, používajících se pro měření. Popis čítačů Timepix 2, lze najít v části 2.3.1.

Zápis do digitálních čítačů slouží jen pro digitální testování, při samotném měření se tato funkce nevyužívá. S výjimkou nastavení konfigurační matice a matice lokálních prahových úrovní, které využívají pro nastavení 10-bitový a 4-bitový čítač. Celkem při digitálním testu došlo k zápisu hodnot do všech dostupných čítačů Timepix 2 a následnému vyčtení. Celkem bylo zapsáno 5 testujících obrazů. Zapsané obrazy byly zvoleny dle tabulky 5.1. Při digitálním testu tedy došlo k zápisu 327 680B dat a jejich opětovnému vyčtení. Digitální test byl prováděn s frekvencí datových hodin 40 Mhz. Po každém digitálním testu bylo resetováno napájení detektoru Timepix 2 a digitální test byl proveden znovu. Při opakovaném digitálním testu, nebyly pozorovány problémy.

Vybrané zapsané obrazce	
Test	Obraz
1	0xFF
2	0x00
3	INC
4	DEC
5	0xAA

Tabulka 5.1: Digitální test, zapisované hodnoty

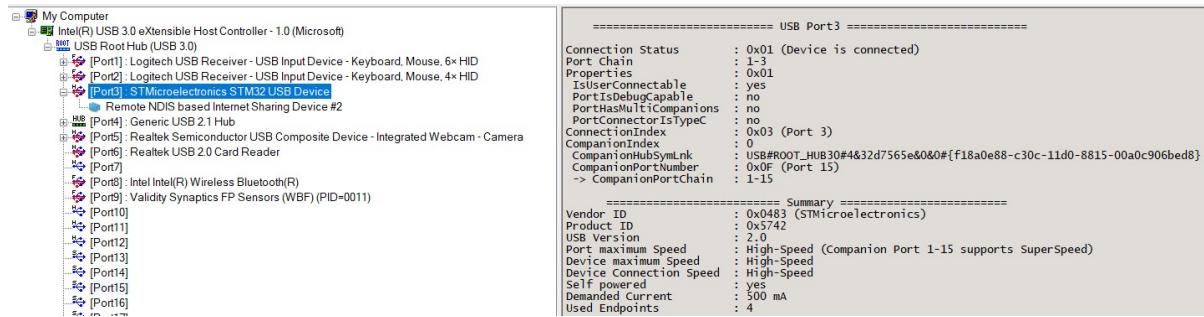
5.7 USB komunikace

Fyzická implementace USB byla popsána v části textu 4.1.4. Pro testování USB komunikace byly použity dvě USB třídy. První třídou USB byl virtuální sériový port přes USB. Druhou třídou byla pak třída RNDIS, neboli virtuální ethernet přes USB, jež byla použita pro přenos UDP protokolu přes USB.

5.7.1 Virtuální ethernet přes USB

Další USB třídou, která byla použita v konečné implementaci byla třída RNDIS. Jedná se o třídu zařízení kdy je přes USB implementován virtuální ethernet. V této práci se konkrétně pomocí USB přenáší UDP protokol. Tato třída byla zvolena s ohledem na existující program TrackLab [30]. TrackLab umožňuje připojit různá vyčítací rozhraní s pixelovými detektory. Vyčítací rozhraní v této práci respektuje již existující standart a to standart připojení vyčítacího rozhraní Katherine pro Timepix 2 2.2.3. Ukázka nakonfigurovaného

zařízení jako třídy RNDIS lze vidět na obrázku 5.7. Snímek konfigurace zařízení byl pořízen z programu USBTreeView.



Obrázek 5.7: Vyčítací rozhraní nakonfigurované jako zařízení z USB třídy RNDIS.

5.8 Měření spotřeby

5.9 Dosažené parametry

Kapitola 6

Závěr

Seznam použité literatury

- [1] CERN, “Web presentation of the Medipix Collaboration.” Dostupné z: www.cern.ch/medipix.
- [2] P. Mánek, P. Burian, E. David-Bosne, P. Smolyanskiy, and B. Bergmann, “Track lab: extensible data acquisition software for fast pixel detectors, online analysis and automation,” *Journal of Instrumentation*, vol. 19, p. C01008, jan 2024.
- [3] X. Llopart Cudié, *Design and characterization of 64K pixels chips working in single photon processing mode*. PhD thesis, Mid Sweden University, 2007. ISBN: 978-91-85317-56-1.
- [4] J. Alozy, R. Ballabriga, I. Kremastiotis, X. Llopart, T. Poikela, V. Sriskaran, and W. Wong, “Timepix2 Manual (v2.1),” April 12 2019. CERN, Geneva.
- [5] M. Platkevič, *Signal Processing and Data Read-Out from Position Sensitive Pixel Detectors*. PhD thesis, ČVUT, 2014.
- [6] Z. Vykydal and J. Jakůbek, “USB lite - Miniaturized readout interface for Medipix2 detector,” *Nuclear Instruments and Methods in Physics Research A*, vol. 633, pp. 48–49, 2011. Dostupné z: <https://www.sciencedirect.com/science/article/pii/S0168900210013082/pdf?md5=733e9d449a2e198b6559b52d5fbe242f&pid=1-s2.0-S0168900210013082-main.pdf>.
- [7] CERN, “Web presentation of the Medipix Collaboration.” Dostupné z: <https://medipix.web.cern.ch/medipix2>.
- [8] ADVACAM, “Web presentation of the MiniPIX SPRINTER.” Dostupné z: <https://advacam.com/camera/minipix-sprinter>.
- [9] P. Burian, P. Broulím, B. Bergmann, and L. Tlustos, “Ethernet embedded readout interface for timepix2—katherine readout for timepix2,” *Journal of Instrumentation*, vol. 15, p. C01037, jan 2020.
- [10] T. Poikela, J. Plosila, T. Westerlund, M. Campbell, M. D. Gaspari, X. Llopart, V. Gromov, R. Kluit, M. van Beuzekom, F. Zappon, V. Zivkovic, C. Brezina, K. Desch, Y. Fu, and A. Kruth, “Timepix3: a 65k channel hybrid pixel readout chip

- with simultaneous toa/tot and sparse readout,” *Journal of Instrumentation*, vol. 9, p. C05013, may 2014.
- [11] W. Wong, J. Alozy, R. Ballabriga, M. Campbell, I. Kremastiotis, X. Llopart, T. Poikela, V. Sriskaran, L. Tlustos, and D. Turecek, “Introducing timepix2, a frame-based pixel detector readout asic measuring energy deposition and arrival time,” *Radiation Measurements*, vol. 131, p. 106230, 2020.
- [12] X. Llopart, J. Alozy, R. Ballabriga, M. Campbell, R. Casanova, V. Gromov, E. Heijne, T. Poikela, E. Santin, V. Sriskaran, L. Tlustos, and A. Vitkovskiy, “Timepix4, a large area pixel detector readout chip which can be tiled on 4 sides providing sub-200 ps timestamp binning,” *Journal of Instrumentation*, vol. 17, p. C01044, jan 2022.
- [13] M. Manghisoni, D. Comotti, L. Gaioni, L. Ratti, and V. Re, “Dynamic compression of the signal in a charge sensitive amplifier: From concept to design,” *IEEE Transactions on Nuclear Science*, vol. 62, no. 5, pp. 2318–2326, 2015.
- [14] P. Mánek, “Machine learning approach to ionizing particle recognition using hybrid active pixel detector,” Master’s thesis, ČVUT, 2018.
- [15] J. Jakubek, “Precise energy calibration of pixel detector working in time-over-threshold mode,” *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 633, pp. S262–S266, 2011. 11th International Workshop on Radiation Imaging Detectors (IWORID).
- [16] TSMC, “Web presentation of the TSMC.” Dostupné z: <https://www.tsmc.com/english>.
- [17] F. Tavernier and P. Moreira, “SLVS interface circuits.” Dostupné z: https://indico.cern.ch/event/404345/contributions/1850202/attachments/809975/1109940/SLVS_IO.
- [18] “Ieee standard for low-voltage differential signals (lvds) for scalable coherent interface (sci),” *IEEE Std 1596.3-1996*, pp. 1–34, 1996.
- [19] S. George, D. Turecek, S. Wheeler, S. Kodaira, and L. Pinsky, “First tests with timepix2 and heavy ions,” *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 958, p. 162725, 2020. Proceedings of the Vienna Conference on Instrumentation 2019.
- [20] S. Pospisil, “Timepix hybrid pixels detectors for particle identification and dosimetry.” Dostupné z: <https://indico.cern.ch/event/954194/contributions/4009245/attachments/2156334/3637201/Stanislav%20Pospisil%20-%20OSP-Dakar-Timepix-lecture-fin.pdf>.

SEZNAM POUŽITÉ LITERATURY

- [21] L. S. Pinsky, “An Update on the Timepix2.” Dostupné z: <https://wrmiss.org/workshops/twentyfourth/Pinsky.pdf>.
- [22] V. Re, “Web presentation of the TSV.” Dostupné z: https://indico.cern.ch/event/710050/contributions/3185372/attachments/1741432/2817619/11_20_Re_Vertex_2018.pdf.
- [23] Monolithic Power Systems, “Synchronous Buck Converter.” Dostupné z: https://www.monolithicpower.com/en/documentview/productdocument/index/version/2/document_type/Datasheet/lang/en/sku/MP2333H/document_id/4409/.
- [24] STMicroelectronics, “Datasheet STM32U5Axxx.” Dostupné z: <https://www.st.com/resource/en/datasheet/stm32u5a9nj.pdf>.
- [25] STMicroelectronics, “RM0456 reference manual STM32U5A.” Dostupné z: <https://www.st.com/resource/en/datasheet/stm32u5a9nj.pdf>.
- [26] A. Devices, “Introduction to SPI Interface.” Dostupné z: <https://www.analog.com/en/resources/analog-dialogue/articles/introduction-to-spi-interface.html>.
- [27] Lattice Semiconductor, “MachXO2.” Dostupné z: <https://www.latticesemi.com/Products/FPGAandCPLD/MachXO2>.
- [28] A. Devices, “Digitally Controlled, 0.5% Accurate, Safest APD Bias Supply.” Dostupné z: <https://www.analog.com/media/en/technical-documentation/data-sheets/MAX1932.pdf>.
- [29] A. Devices, “Efficient Rail-to-Rail I/O Op Amps.” Dostupné z: <https://www.analog.com/media/en/technical-documentation/data-sheets/625234fc.pdf>.
- [30] P. Mánek, P. Burian, E. David-Bosne, P. Smolyanskiy, and B. Bergmann, “Track lab: extensible data acquisition software for fast pixel detectors, online analysis and automation,” *Journal of Instrumentation*, vol. 19, p. C01008, jan 2024.

Seznam použitých zkratok

ASIC	Application Specify Integrated Circuit
TSV	Through-Silicon-Vias
CSA	Charge Sensitive Amplifier
BGA	Ball Grid Array
FPGA	Field Programmable Gate Arrays
CMOS	Complementary metal–oxide–semiconductor
DAC	Digital to Analog Convertor
LSFR	Linear Feedback Shift Registers
PCB	Printed Circuit Board
HV	High Voltage
USB	Universal Serial Bus
DSP	Digital signal processing
FPU	Floating Point Unit
EEC	Error Correction Code
ESD	Electro Static Discharge
DSI	Display Serial Interface
SYSCLK	System Clock
HSI	High Speed Internal Clock
HSE	High Speed Internal Clock
PLL	Phase Locked Loop
JTAG	Joint Test Action Group
CPLD	Complex Programmable Logic Devices
SPI	Serial Peripheral Interface
I2C	Inter-Integrated Circuit
UART	Universal Asynchronous Receiver-Transmitter
CNC	Computer Numerical Control
ZCS	Zero Column Suppression
SYSCLK	System Clock
UDP	User Datagram Protocol
VN	Vysoké Napětí
RNDIS	Remote Network Driver Interface Specification

Příloha A

Zadání Diplomové práce



ZADÁNÍ DIPLOMOVÉ PRÁCE

I. OSOBNÍ A STUDIJNÍ ÚDAJE

Příjmení: **Pavlas** Jméno: **Ondřej** Osobní číslo: **492331**
Fakulta/ústav: **Fakulta elektrotechnická**
Zadávající katedra/ústav: **Katedra mikroelektroniky**
Studijní program: **Elektronika a komunikace**
Specializace: **Elektronika**

II. ÚDAJE K DIPLOMOVÉ PRÁCI

Název diplomové práce:

Miniaturizované vyčítací rozhraní pro pixelový detektor radiace Timepix 2

Název diplomové práce anglicky:

Miniaturized Reading Interface for the Timepix 2 Pixel Radiation Detector

Pokyny pro vypracování:

1. Seznamte se s pixelovým detektorem radiace Timepix 2 a dalšími detektory produkovanými pod záštitou CERN Medipix Collaboration.
2. Analyzujte specifické požadavky Timepix 2 detektoru, zejména jeho potřeby napájení, komunikační rozhraní, zdroje vysokého napětí a způsobu provádění měření s detektorem.
3. Navrhněte koncept vyčítacího rozhraní vhodného pro použití s osobním počítačem.
4. Provedte výběr vhodných komponentů s ohledem na nízkou spotřebu, malé rozměry a výslednou komplexitu vyčítacího rozhraní, posléze návrh realizujte formou funkčního prototypu.
5. Naprogramujte základní funkce nezbytné pro ovládání detektoru Timepix 2 a ostatních komponent, provedte ověření funkčnosti Timepix 2 pomocí digitálního testu.
6. Změřte a zhodnotte parametry nově navrženého rozhraní pro Timepix 2 detektor.

Seznam doporučené literatury:

- [1] Webová prezentace CERN Medipix Collaboration: www.cern.ch/medipix
- [2] Technická dokumentace detektoru Timepix2
- [3] Pinker, J.: "Mikroprocesory a mikropočítače", Praha: BEN - technická literatura, 2004, ISBN, 80-7300-110-1

Jméno a pracoviště vedoucí(ho) diplomové práce:

Ing. Vít Záhlava, CSc. Katedra mikroelektroniky FEL

Jméno a pracoviště druhé(ho) vedoucí(ho) nebo konzultanta(ky) diplomové práce:

Ing. Michael Holík, Ph.D.

Datum zadání diplomové práce: **08.02.2024** Termín odevzdání diplomové práce: _____

Platnost zadání diplomové práce: **21.09.2025**

Ing. Vít Záhlava, CSc.
podpis vedoucí(ho) práce

prof. Ing. Pavel Hazdra, CSc.
podpis vedoucí(ho) ústavu/katedry

prof. Mgr. Petr Páta, Ph.D.
podpis děkan(a)ky)

III. PŘEVZETÍ ZADÁNÍ

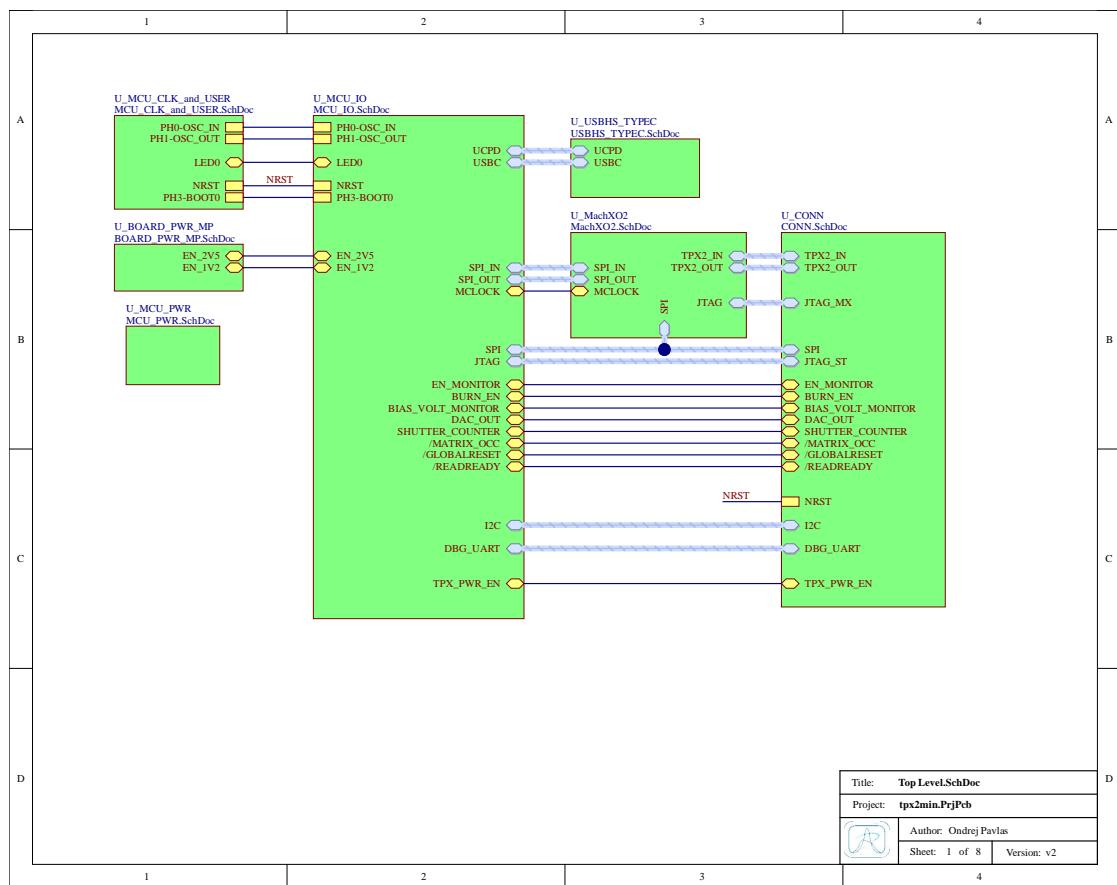
Diplomant bere na vědomí, že je povinen vypracovat diplomovou práci samostatně, bez cizí pomoci, s výjimkou poskytnutých konzultací.
Seznam použité literatury, jiných pramenů a jmen konzultantů je třeba uvést v diplomové práci.

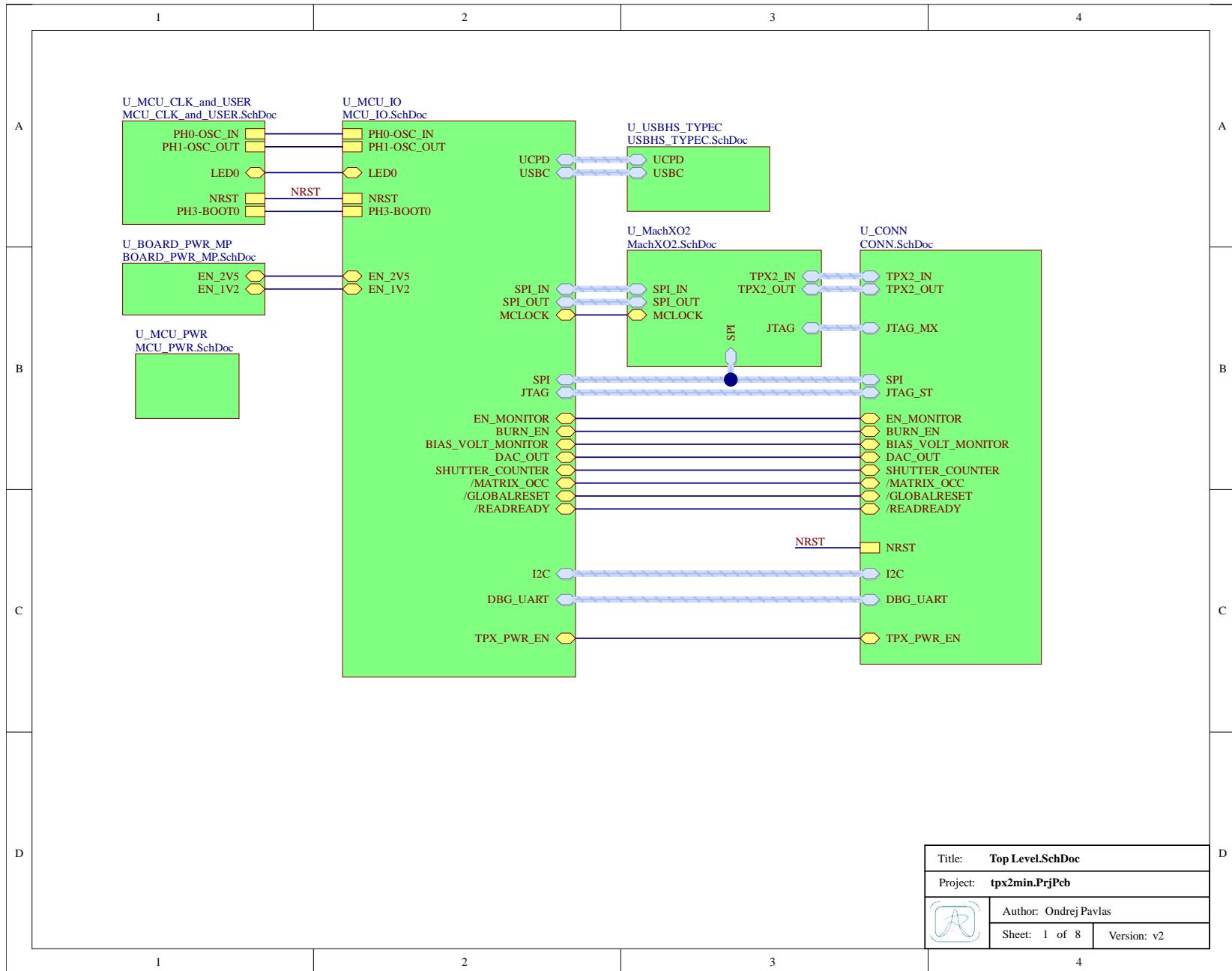
Datum převzetí zadání

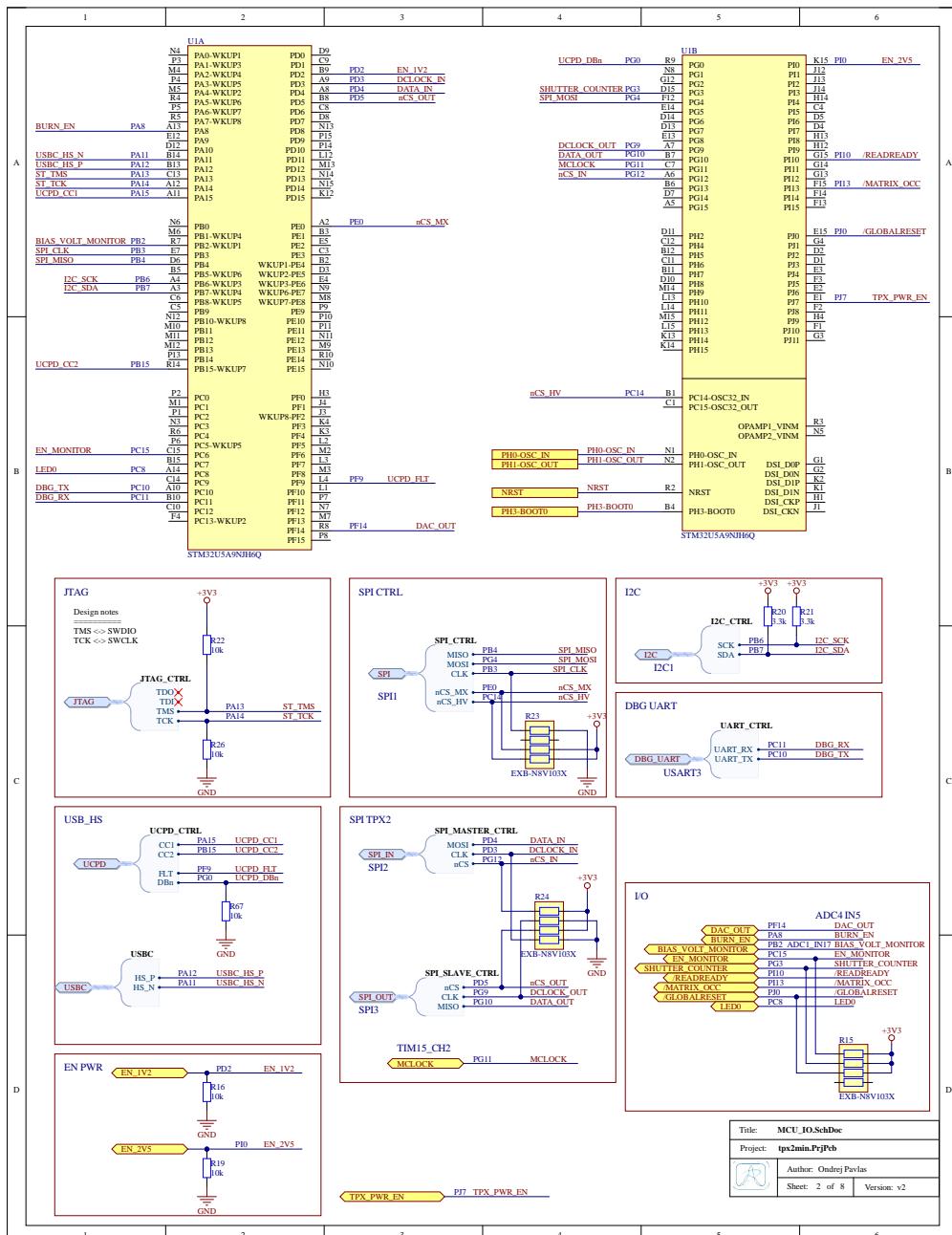
Podpis studenta

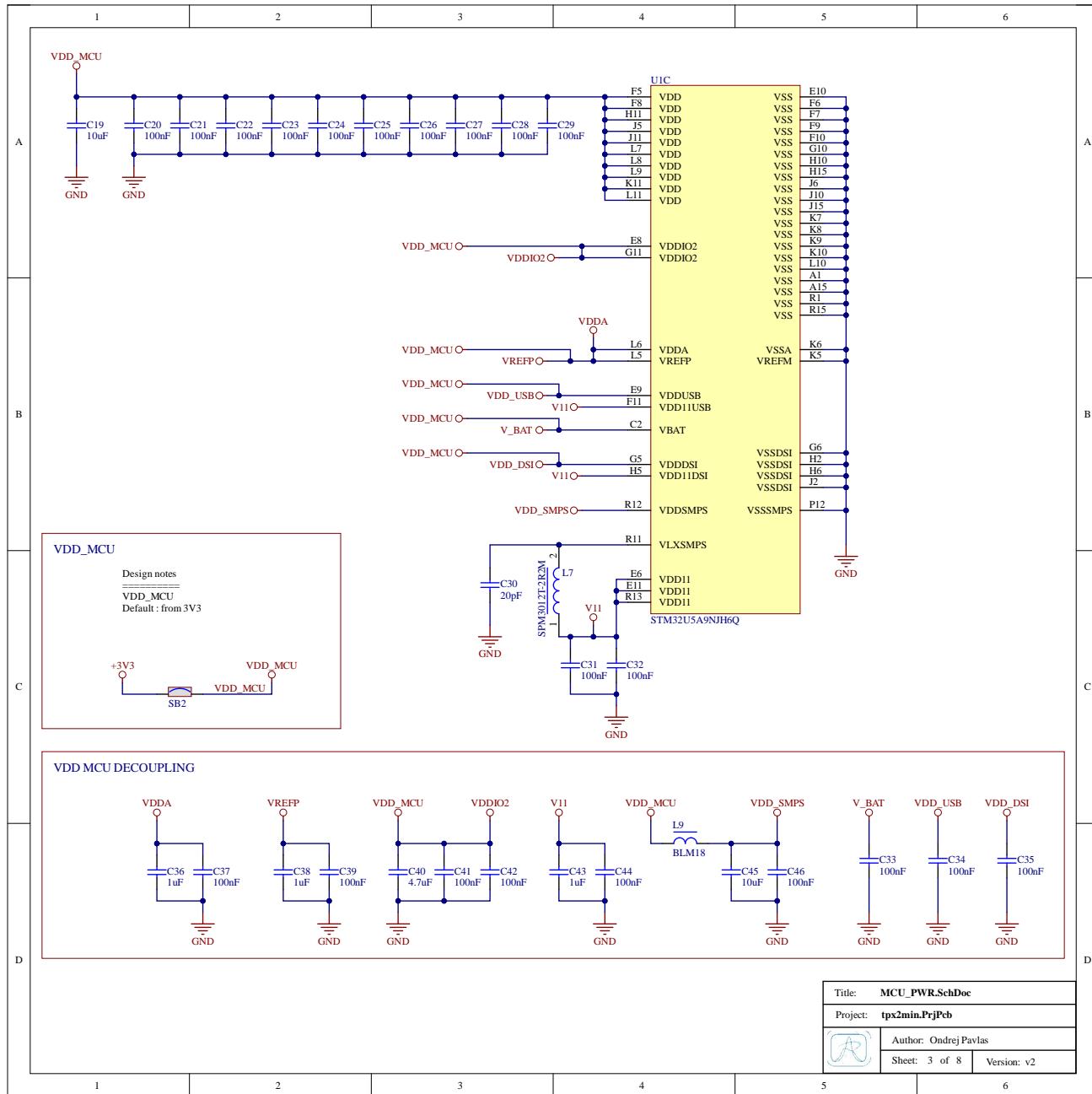
Příloha B

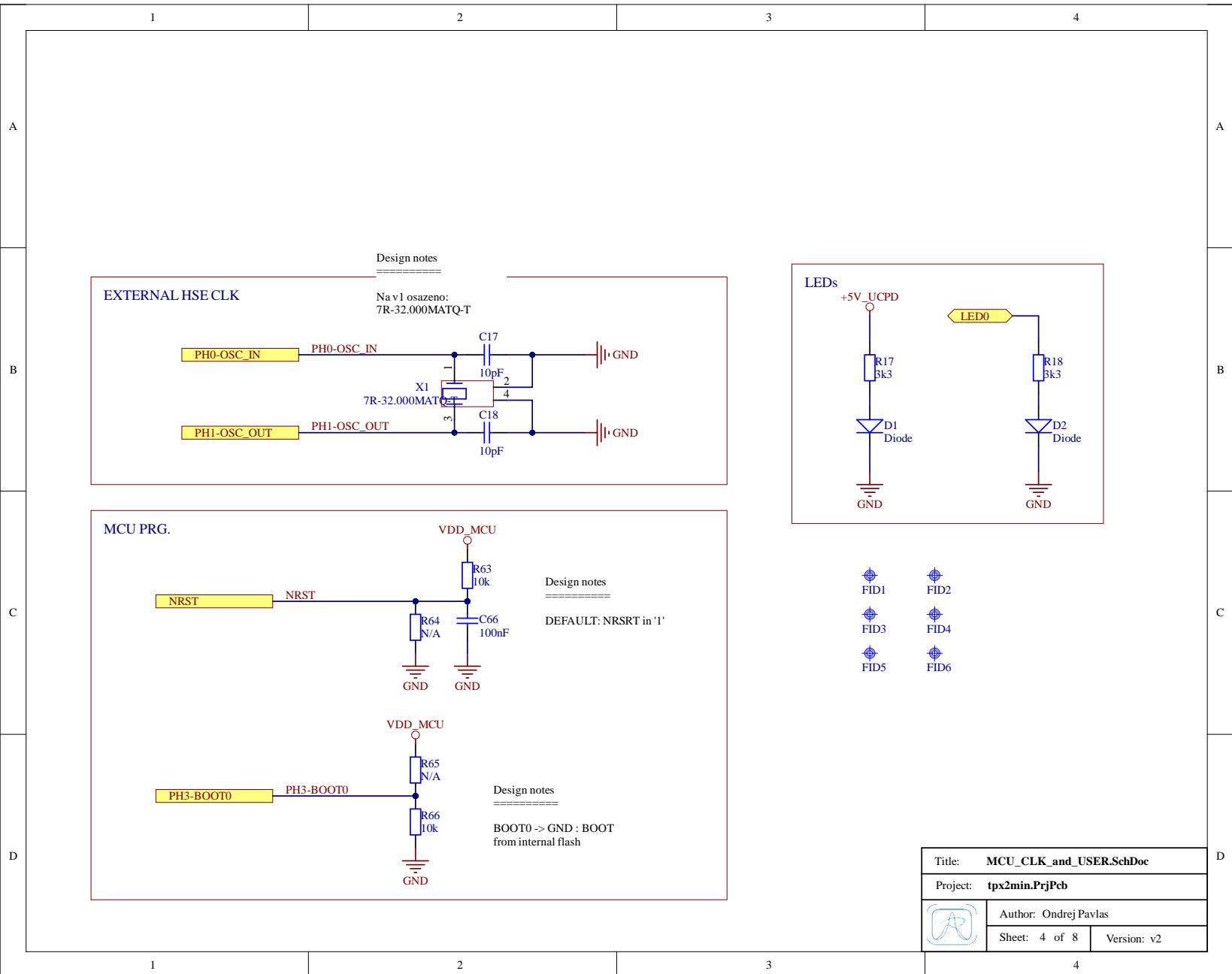
Základní deska



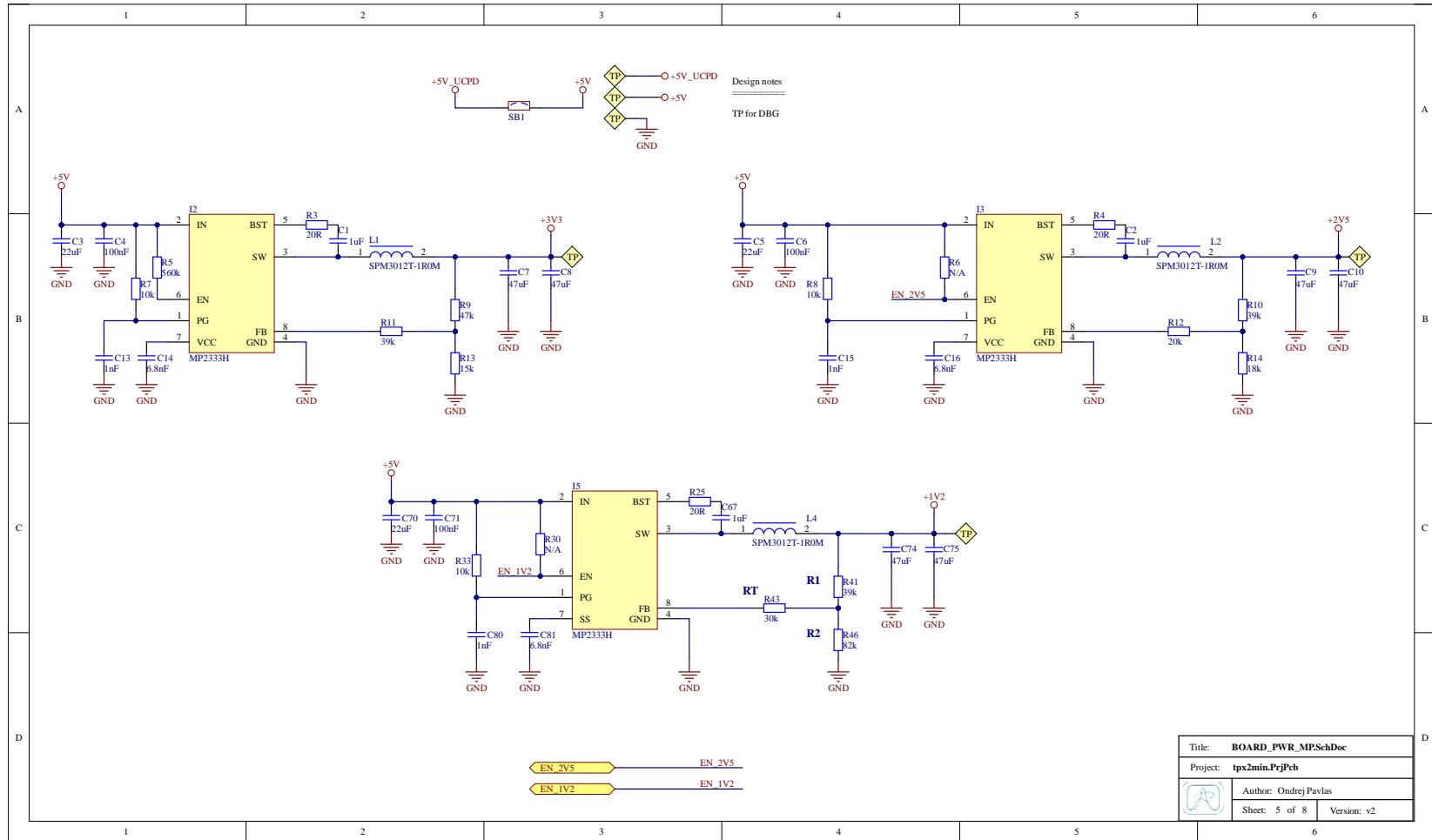


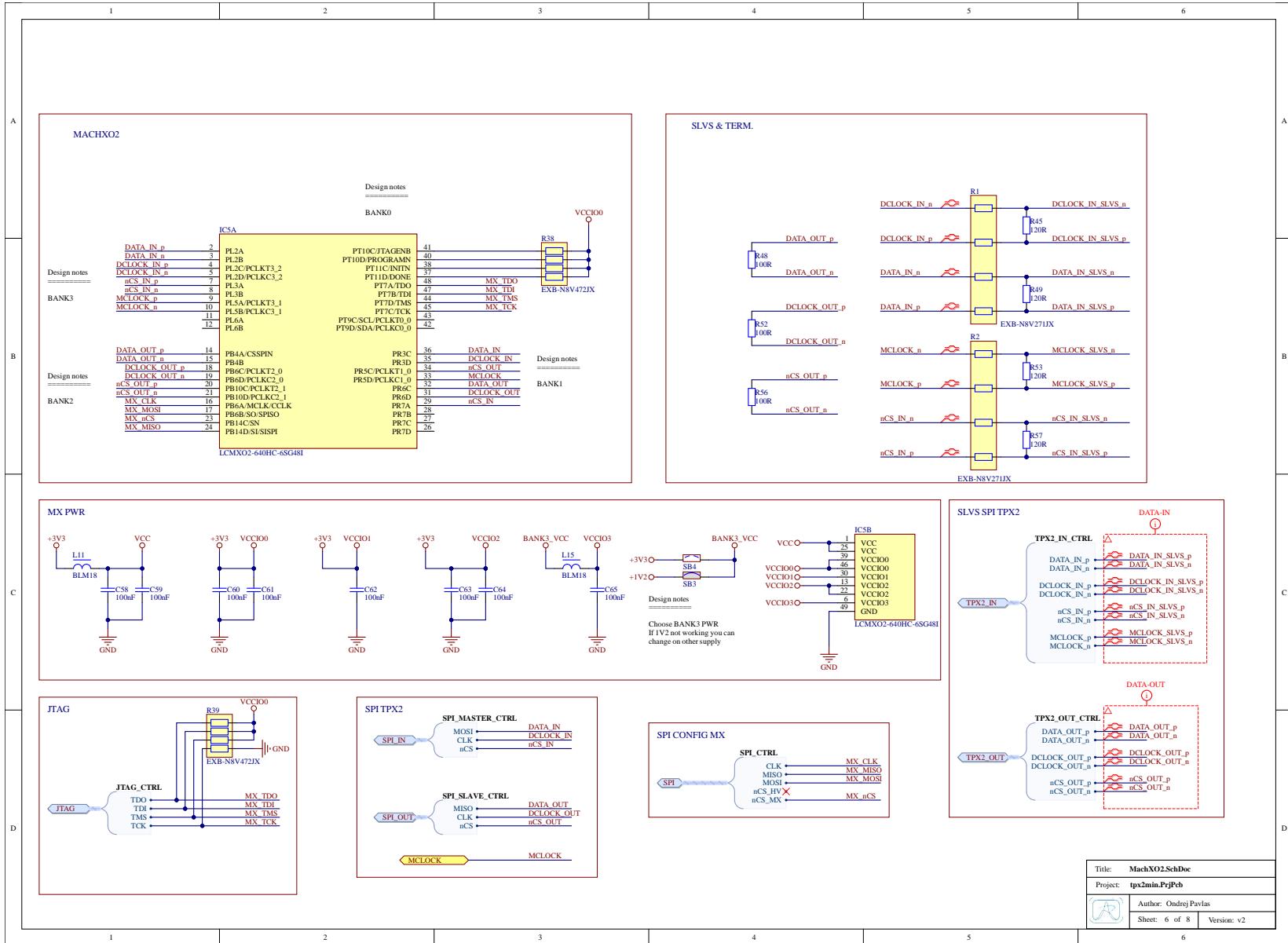


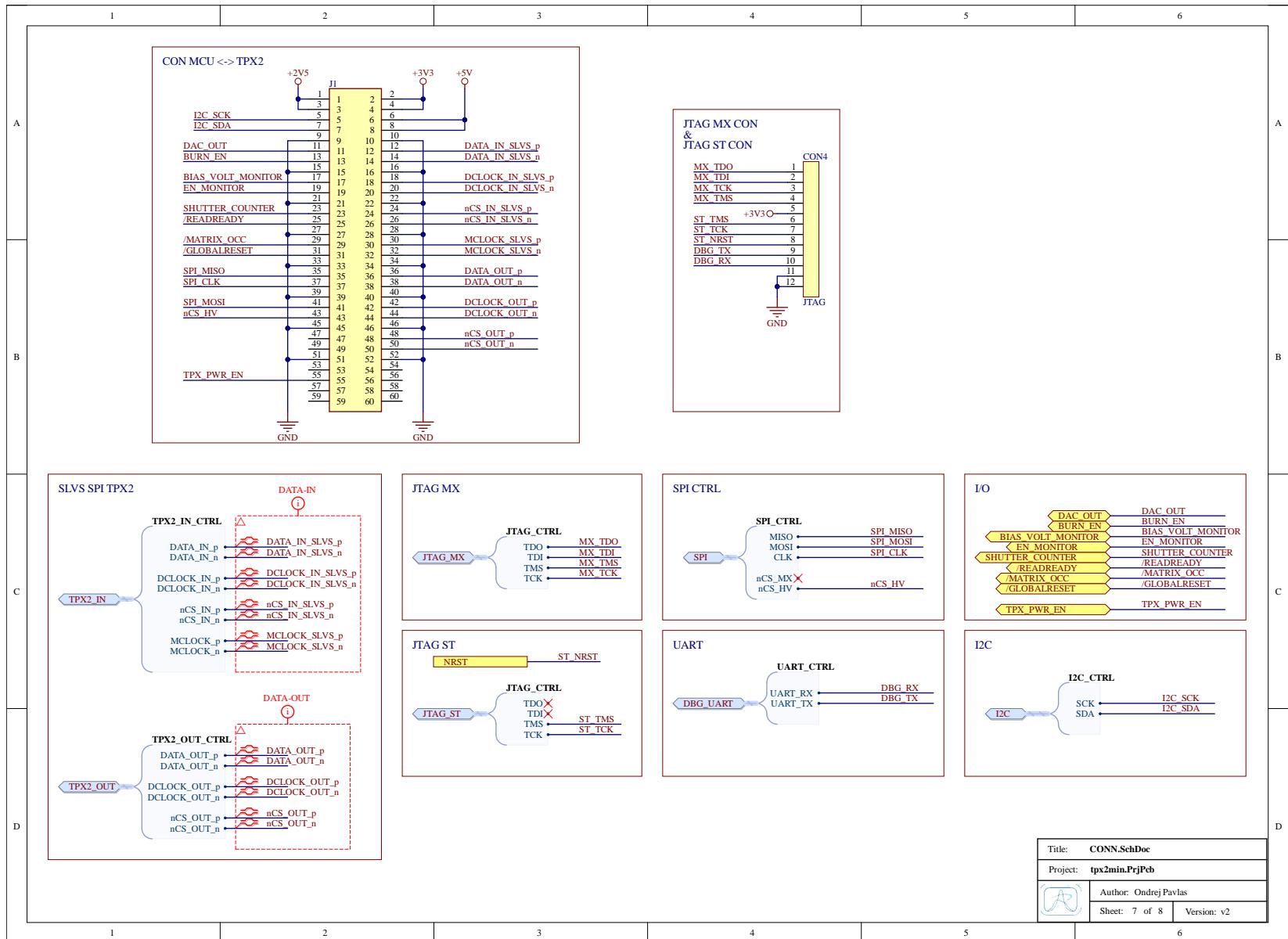


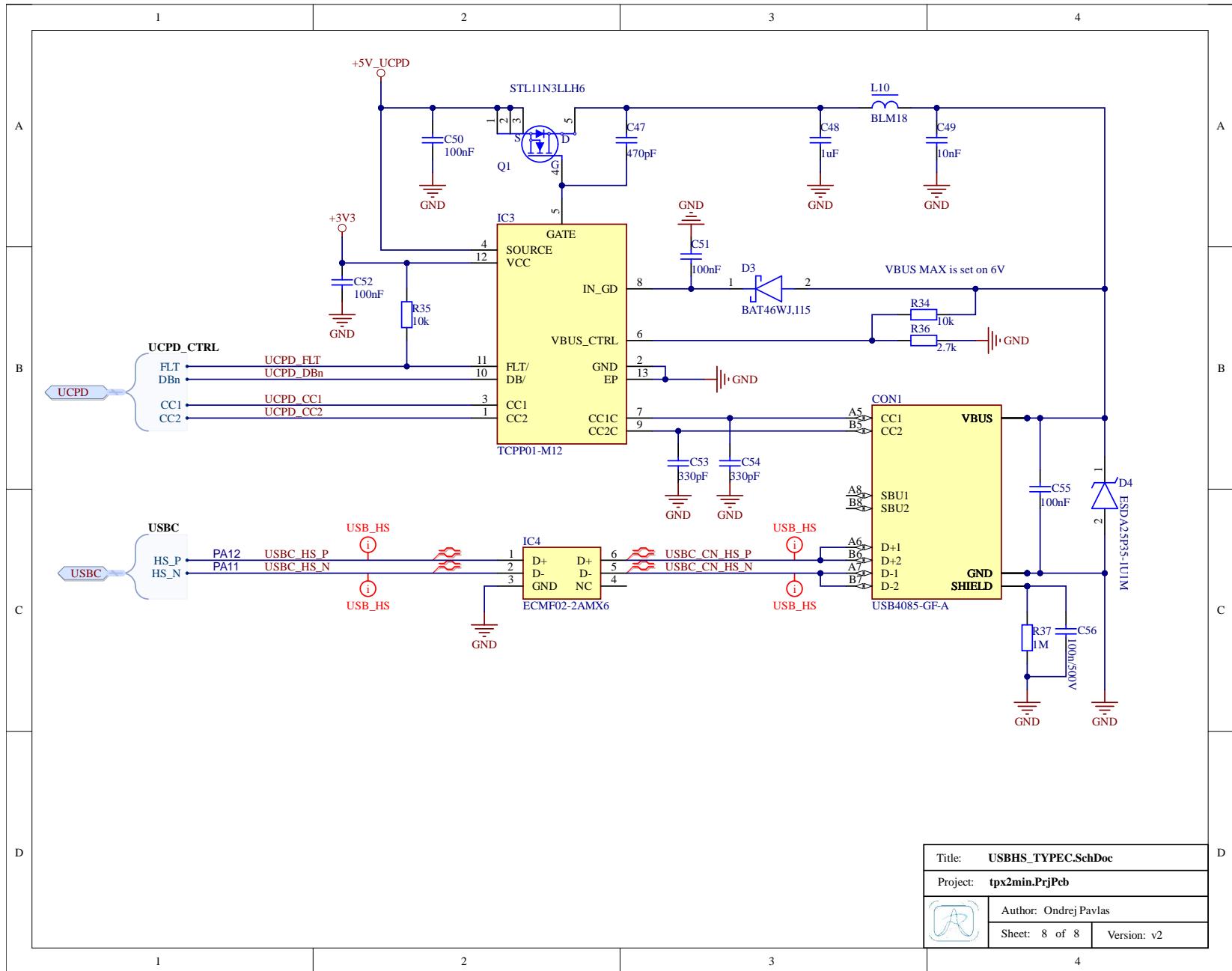


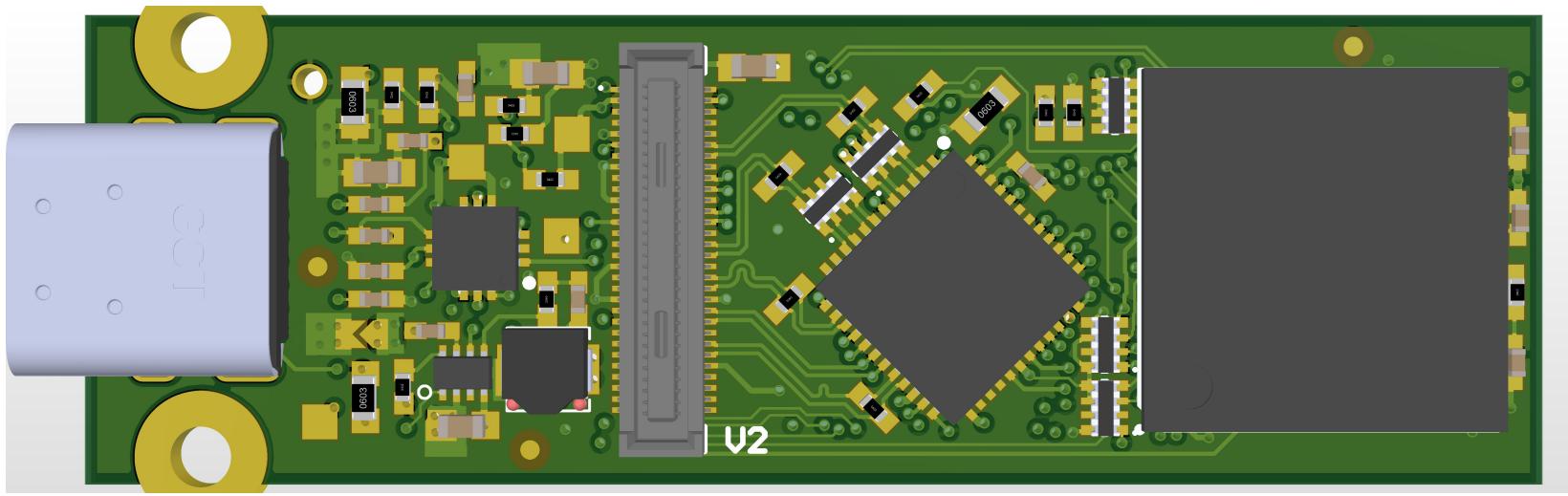
Title: MCU_CLK_and_USER.SchDoc Project: tpx2min.PjPcb	
	Author: Ondrej Pavlas
Sheet: 4 of 8	Version: v2

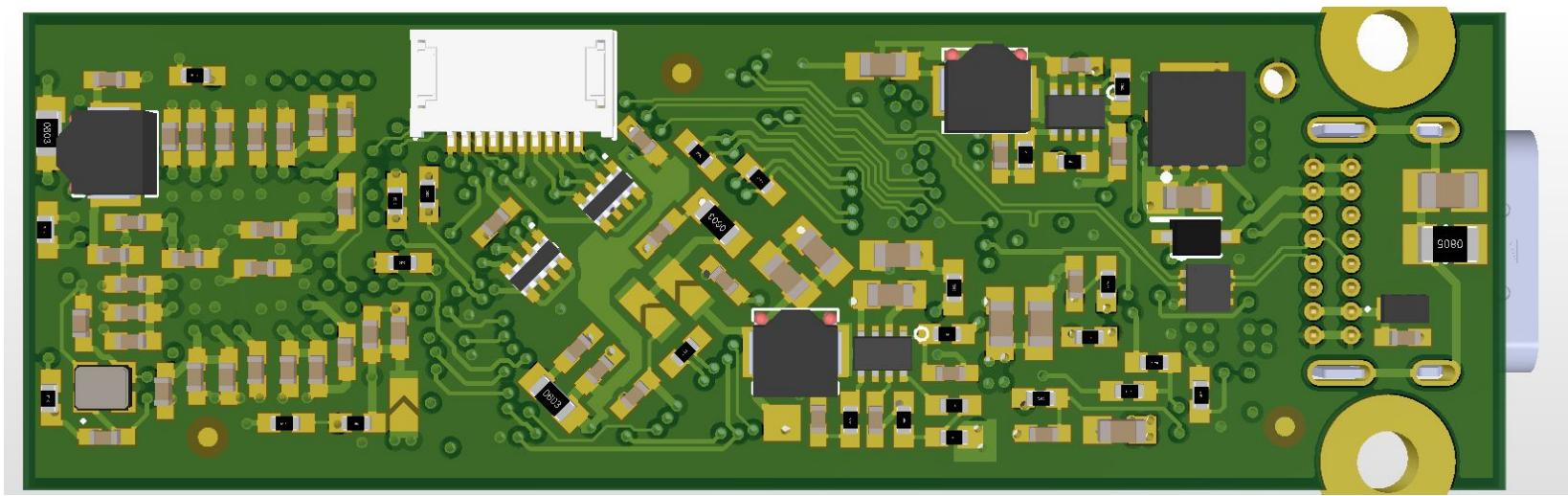


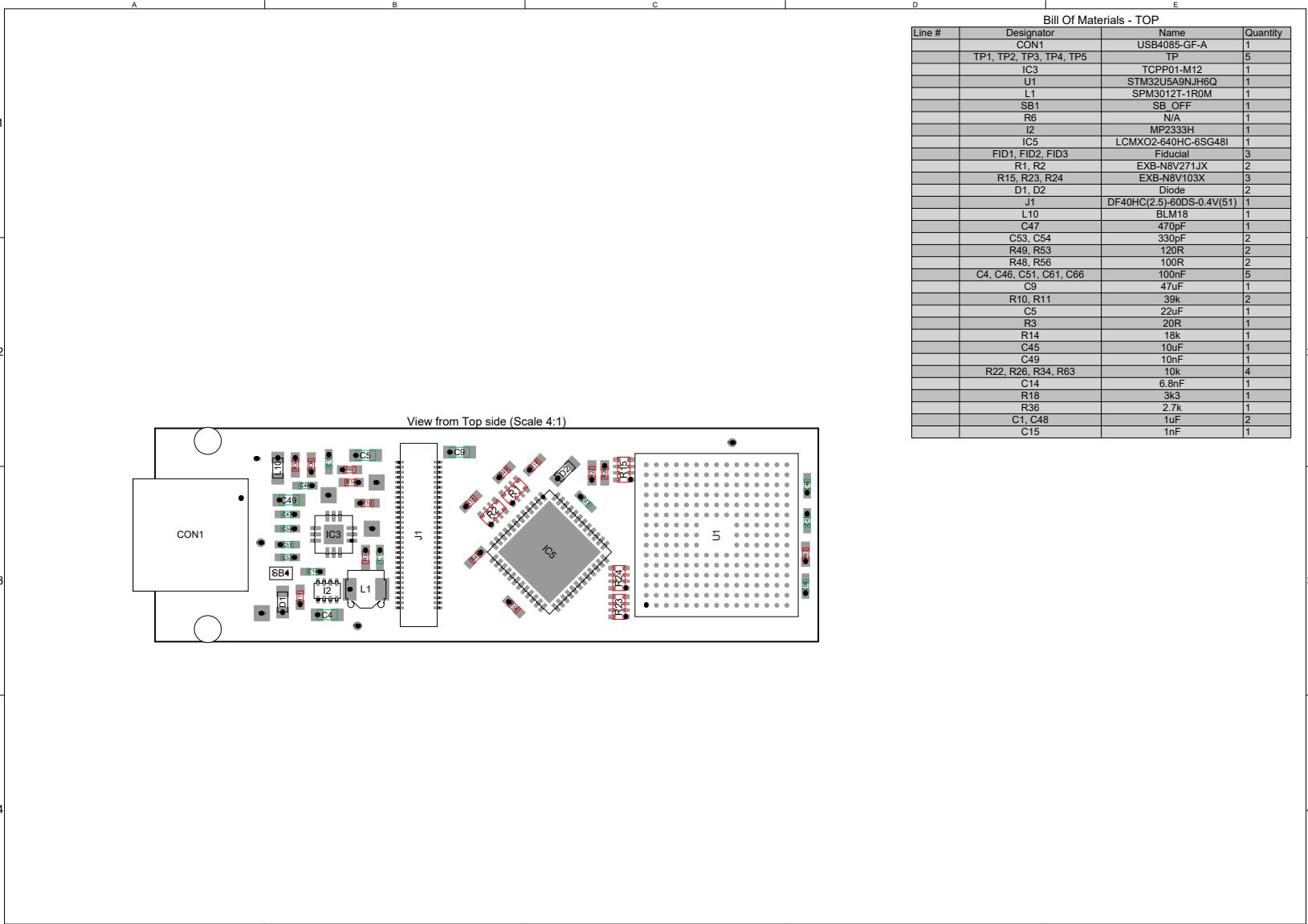




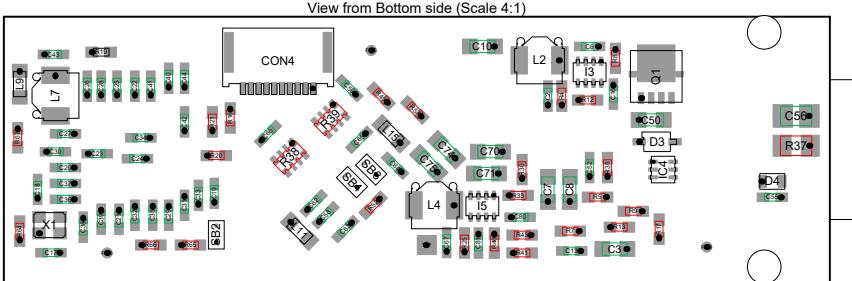






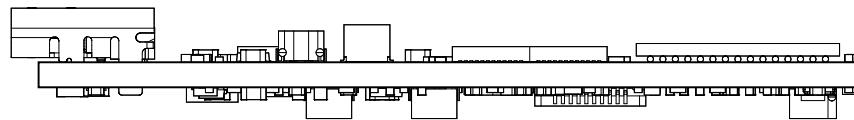


Bill Of Materials - BOT			
Line #	Designator	Name	Quantity
	TP7	TP	1
	Q1	STL11N3LLH6	1
	L7	SPFM3012T-2R2M	1
	L2, L4	SPFM3012T-1R0M	2
	SB2, SB3	SB ON	2
	SB4	SB OFF	1
	R30, R64, R65	N/A	3
	I3, I5	MP2333H	2
	CON4	JTAG	1
	FID4, FID5, FID6	Fiducial	3
	R38, R39	EXB-N8V472JX	2
	D4	ESDA25P3-1U1M	1
	IC4	ECMF02.2AMX6	1
	L9, L11, L15	BLM18	3
	D3	BAT46WJ,115	1
	R5	560K	1
	R45, R57	120R	2
	R52	100R	1
C6, C20, C21, C22, C23, C24, C25, C26, C27, C28, C29, C31, C32, C33, C34, C35, C37, C39, C41, C42, C44, C50, C52, C55, C58, C59, C60, C62, C63, C64, C65, C71	100nF	32	
C56	100n/500V	1	
R46	82k	1	
C7, C8, C10, C74, C75	47uF	5	
R9	47k	1	
R41	39k	1	
R43	30k	1	
C3, C70	22uF	2	
R4, R25	20R	2	
C30	20pF	1	
R12	20k	1	
R13	15k	1	
C19	10uF	1	
C17, C18	10pF	2	
R7, R8, R16, R19, R33, R35, R66, R67	10k	8	
X1	7R-32.0000MATQ-T	1	
C16, C81	6.8nF	2	
C40	4.7uF	1	
R20, R21	3.3k	2	
R17	3k3	1	
C2, C36, C38, C43, C67	1uF	5	
C13, C80	1nF	2	
R37	1M	1	

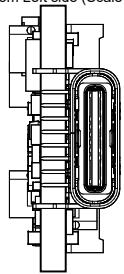


A | B | C | D | E

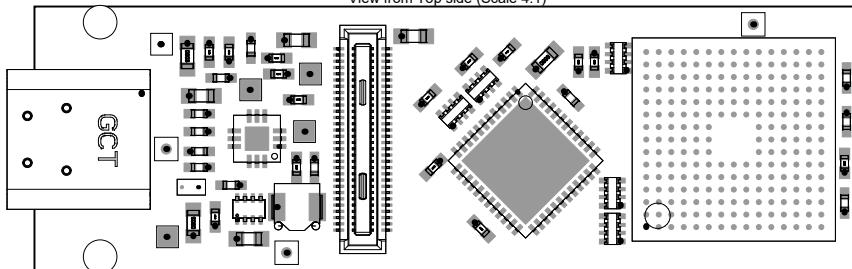
View from Front side (Scale 4:1)



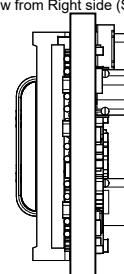
View from Left side (Scale 4:1)



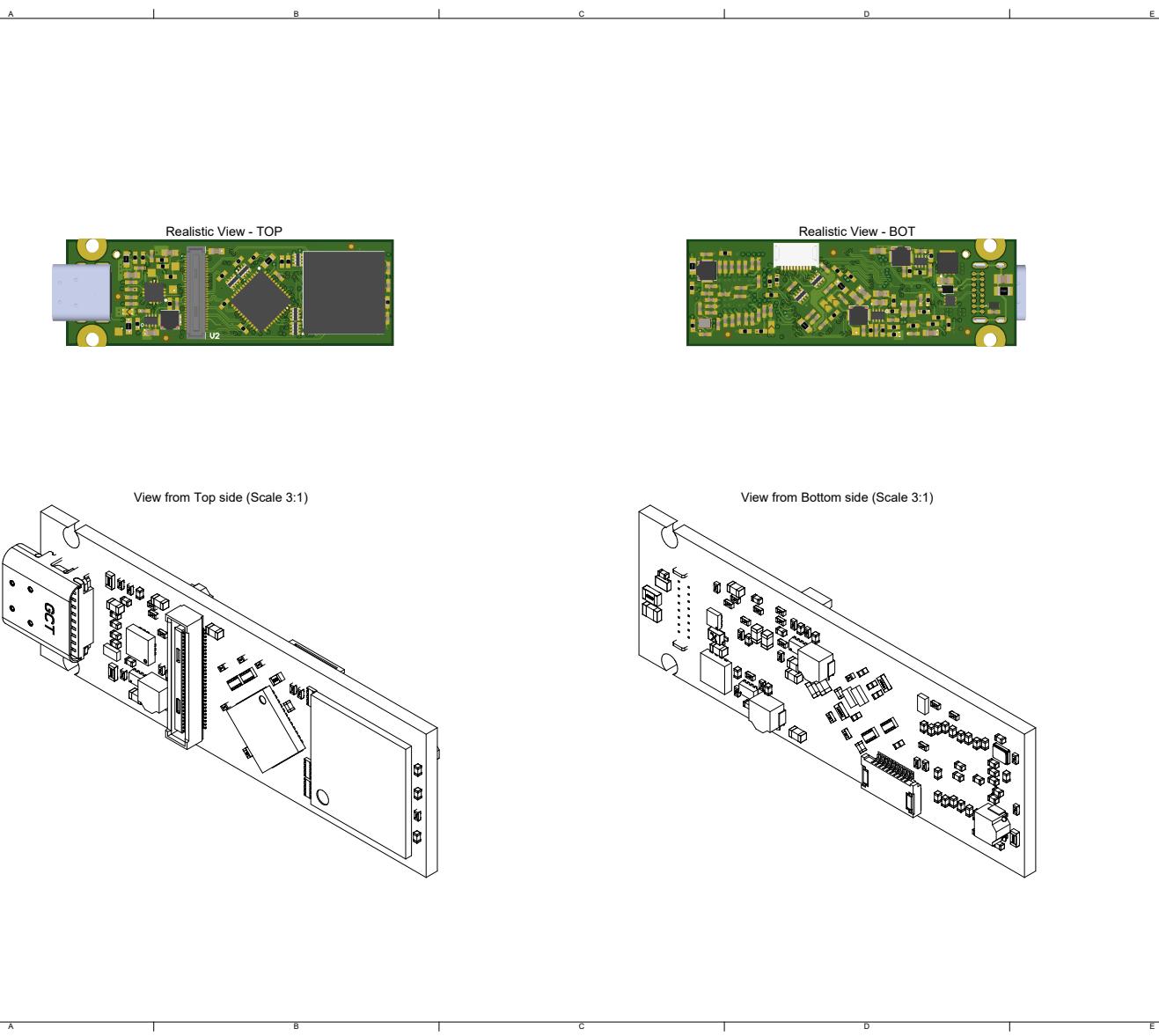
View from Top side (Scale 4:1)



View from Right side (Scale 4:1)

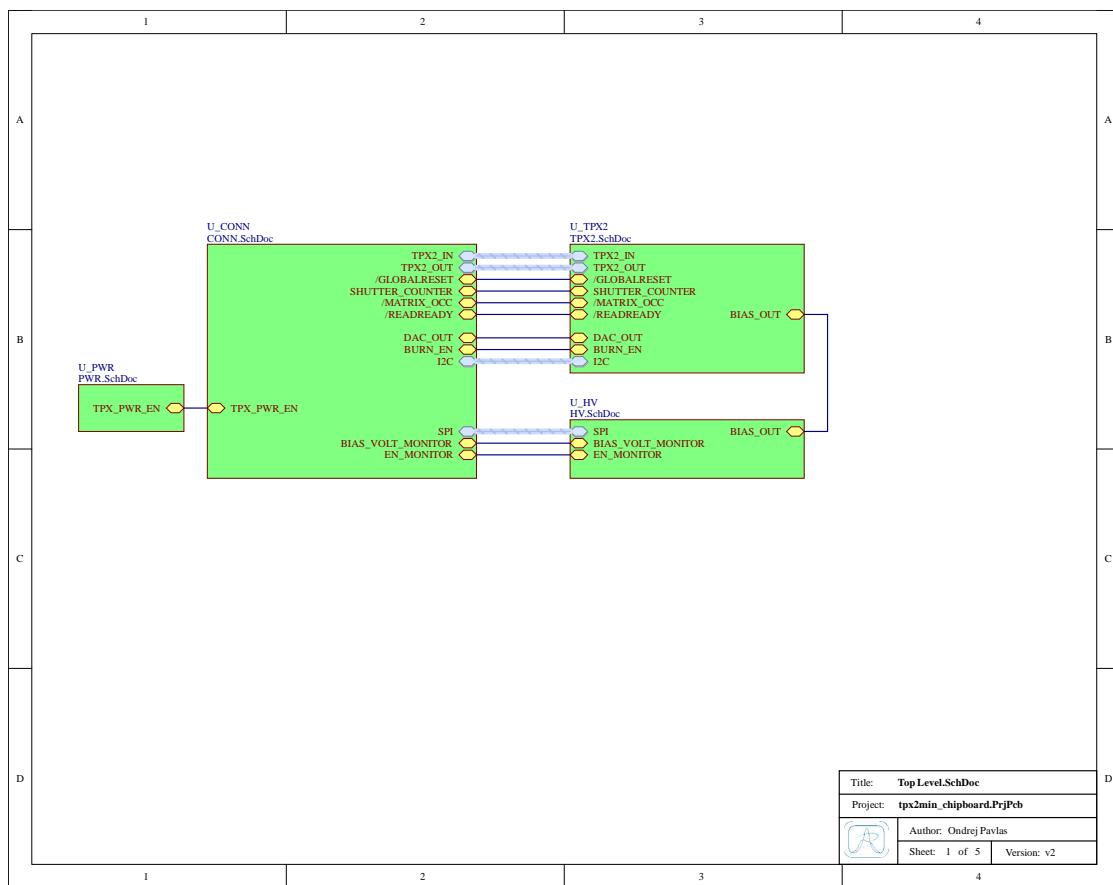


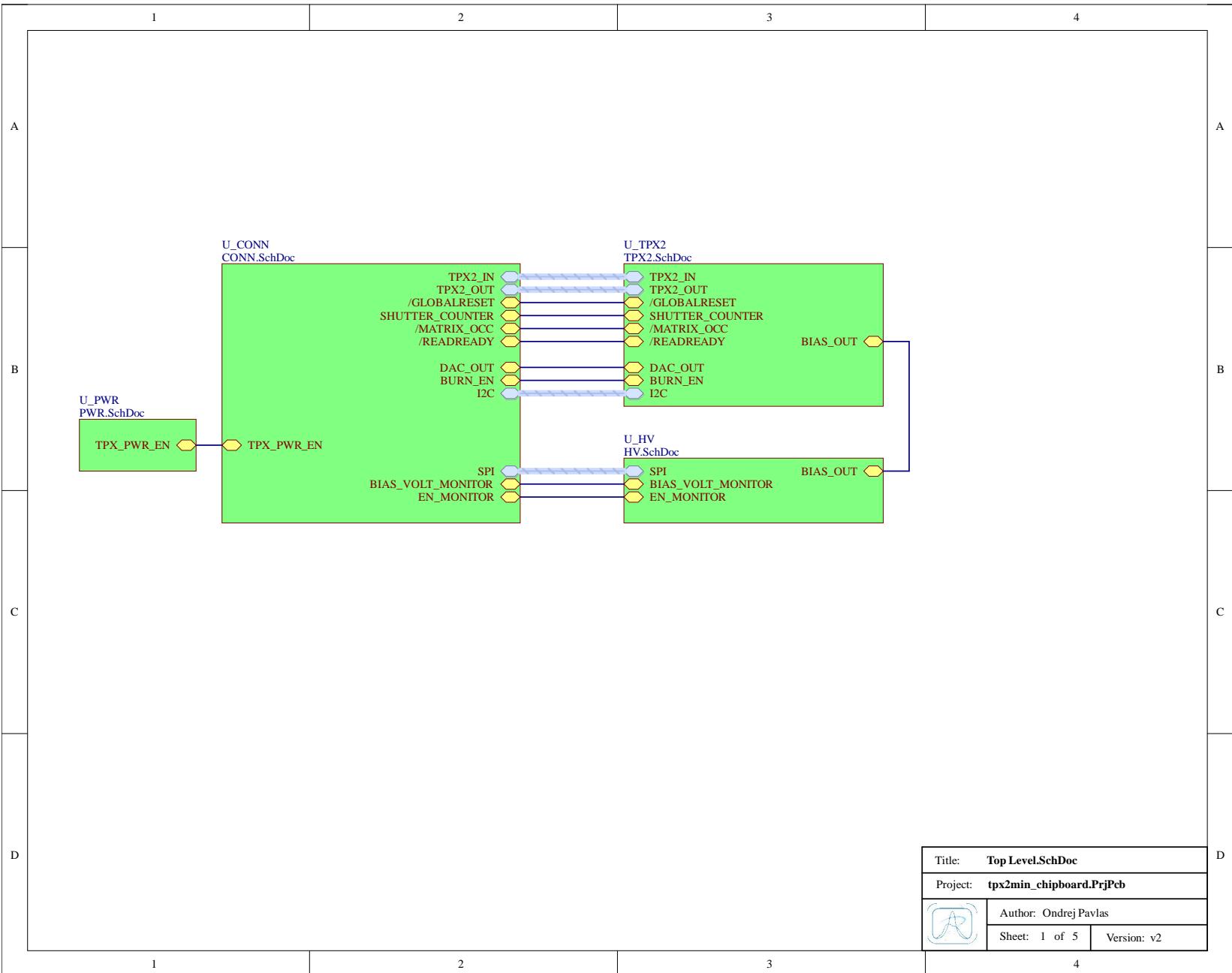
A | B | C | D | E



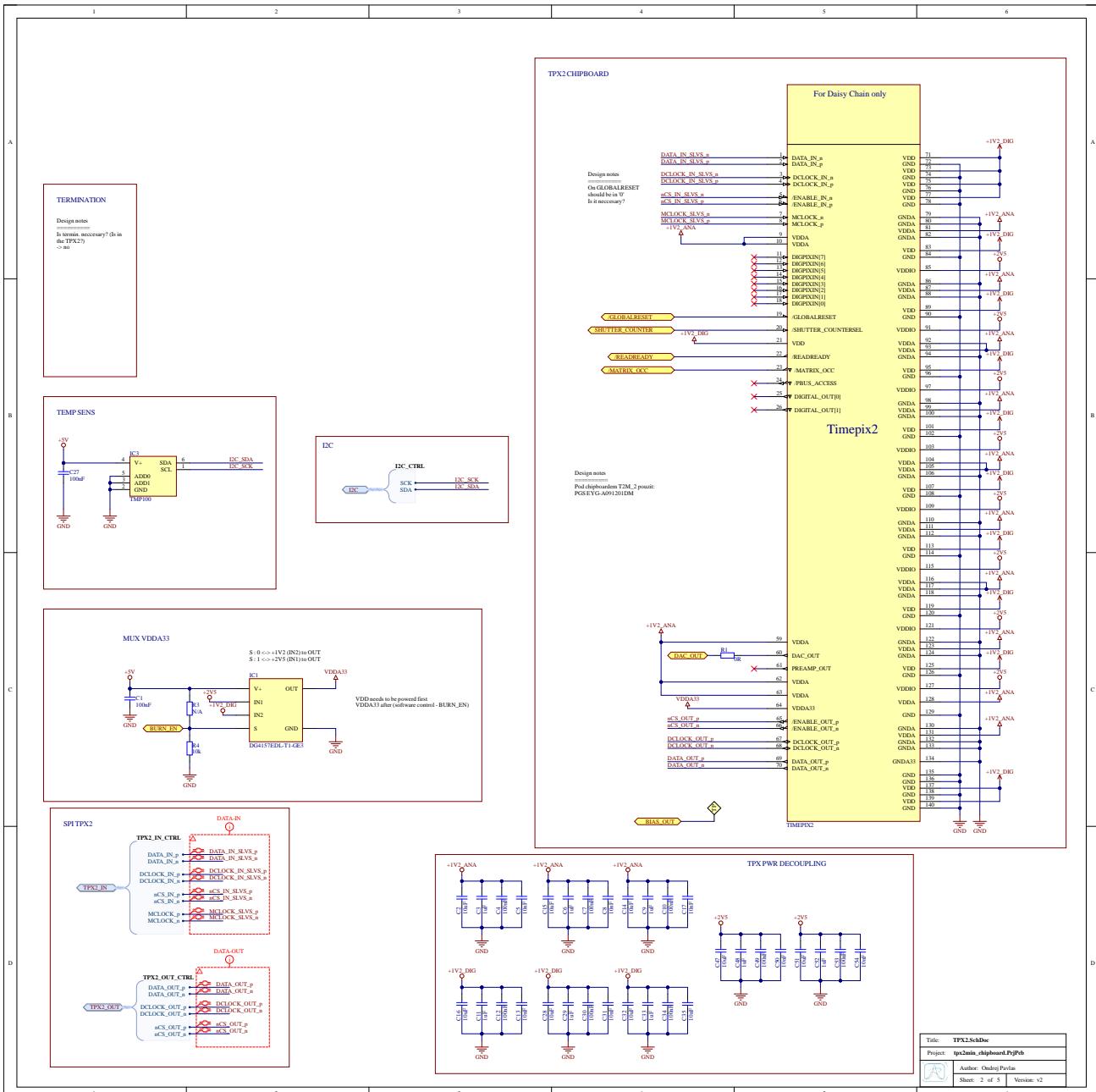
Příloha C

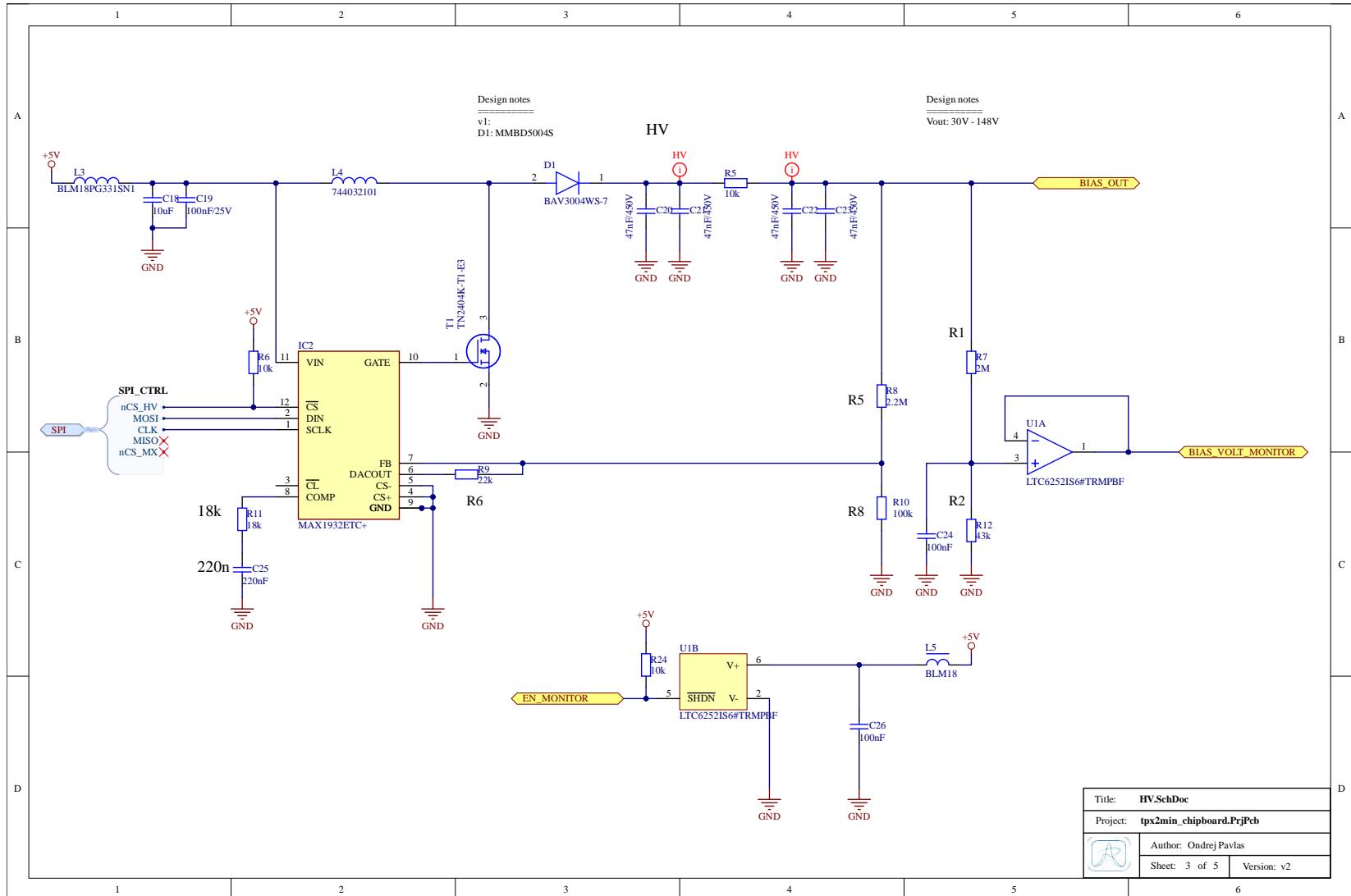
Deska s Timepix 2

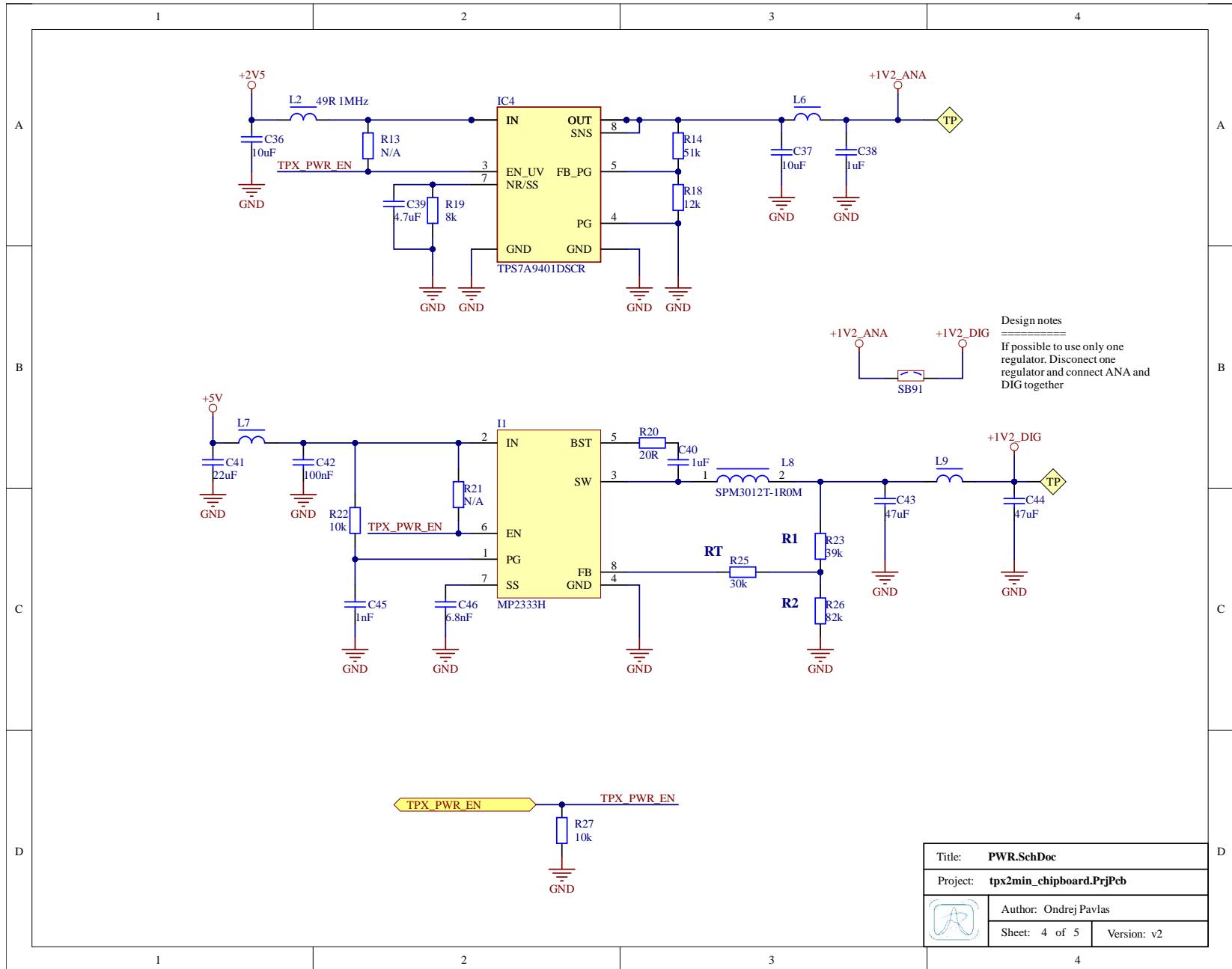


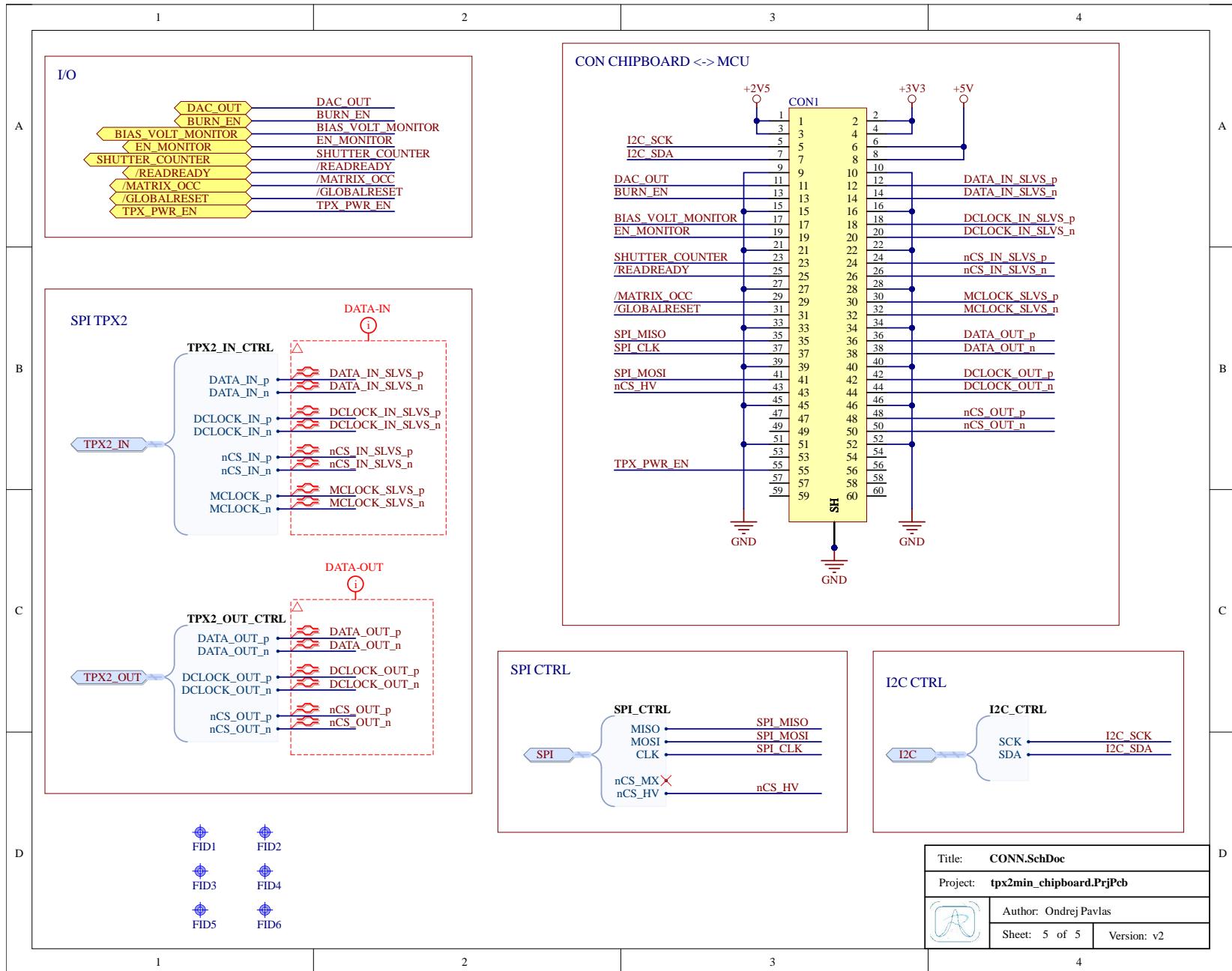


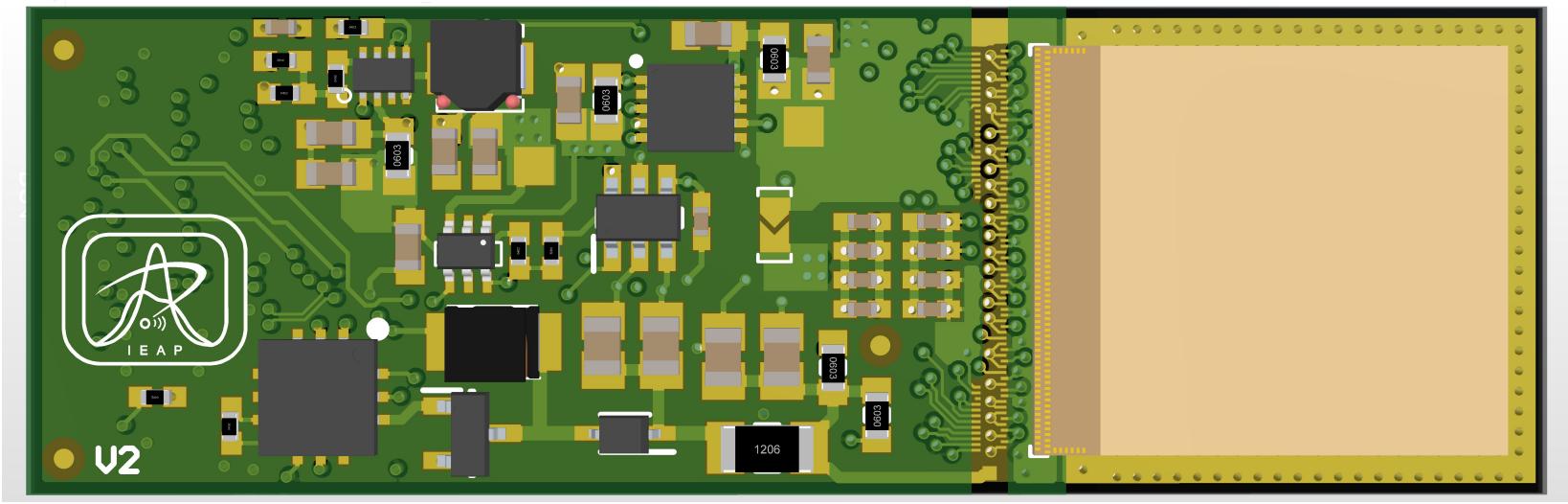
Title: Top Level.SchDoc	
Project: tpx2min_chipboard.PrjPcb	
	Author: Ondrej Pavlas
	Sheet: 1 of 5 Version: v2

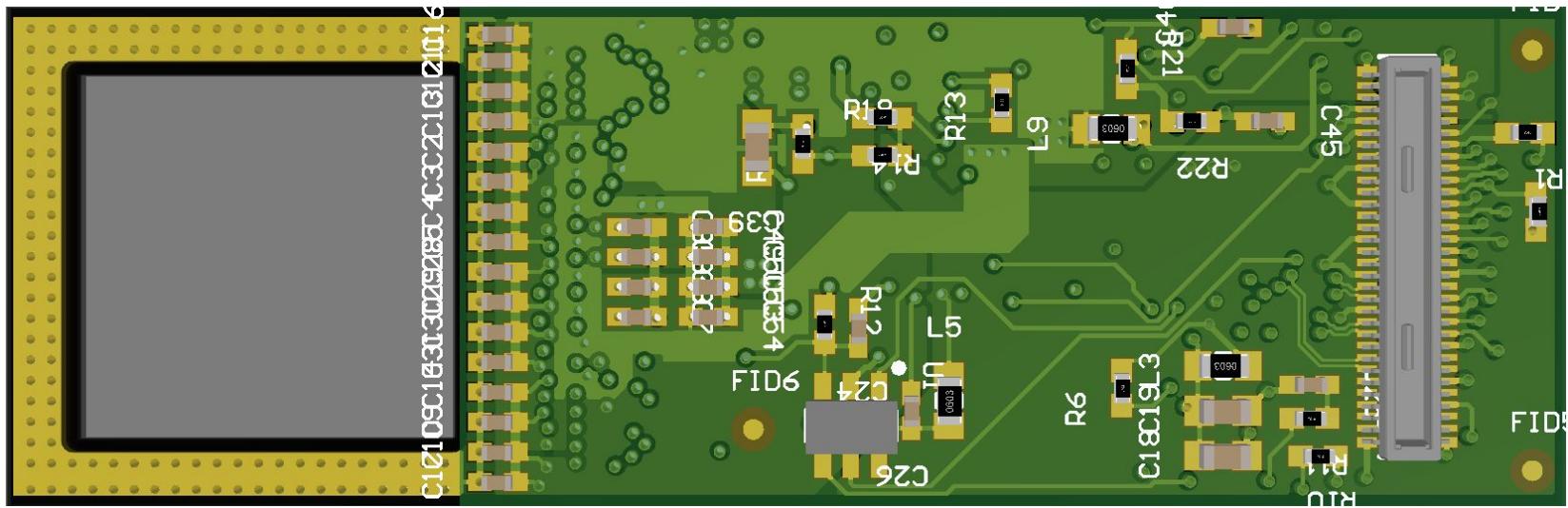










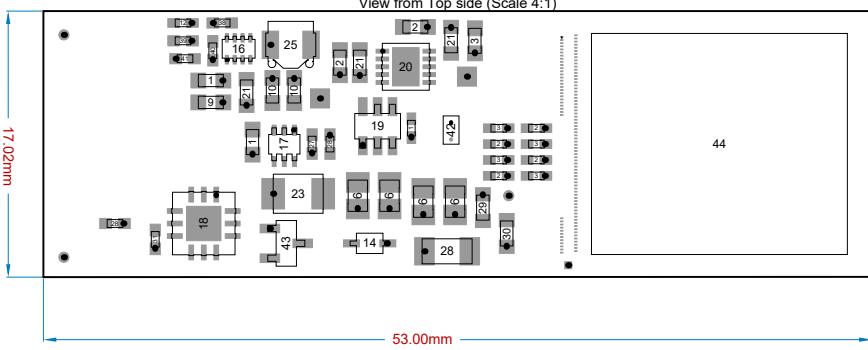


A | B | C | D | E

Bill Of Materials - TOP

Line #	Designator	Comment	Quantity
1	C1, C27, C42	100nF	3
2	C15, C32, C36, C37, C47, C51	10uF	6
3	C6, C33, C38, C48, C52	1uF	6
4	C20, C21, C22, C23	47nF/450V	4
5	C41	22uF	1
6	C43, C44	47uF	2
7	C46	6.8nF	1
8	D1	BAV3004WS-7	1
9	FID1, FID2, FID3	Fiducial	3
10	I1	MP2333H	1
11	IC1	DG4157EDL-T1-GE3	1
12	IC2	MAX1932ETC+	1
13	IC3	TMP100	1
14	IC4	TPS7A9401DSCR	1
15	L2, L6, L7	49R 1MHz	3
16	L4	744032101	1
17	L8	SPM3012T-1ROM	1
18	R3	N/A	1
19	R4, R5, R27	10k	3
20	R7	2M	1
21	R8	2.2M	1
22	R9	22k	1
23	R20	20R	1
24	R23	39k	1
25	R25	30k	1
26	R26	82k	1
27	SB91	SB OFF	1
28	T1	TN2404K-T1-E3	1
29	TIMEPIX2	Timepix2 ASIC	1
30	TP1, TP2, TP3	TP	3

View from Top side (Scale 4:1)



A | B | C | D | E

A

I

B

C

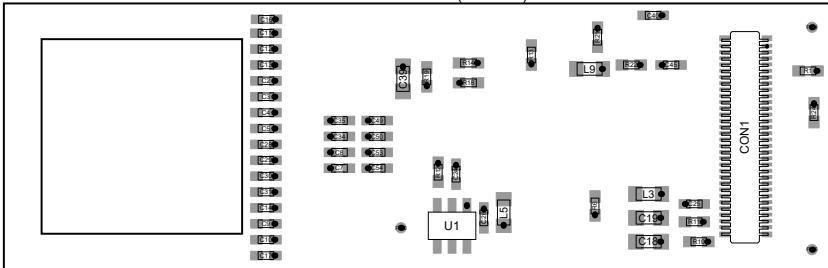
D

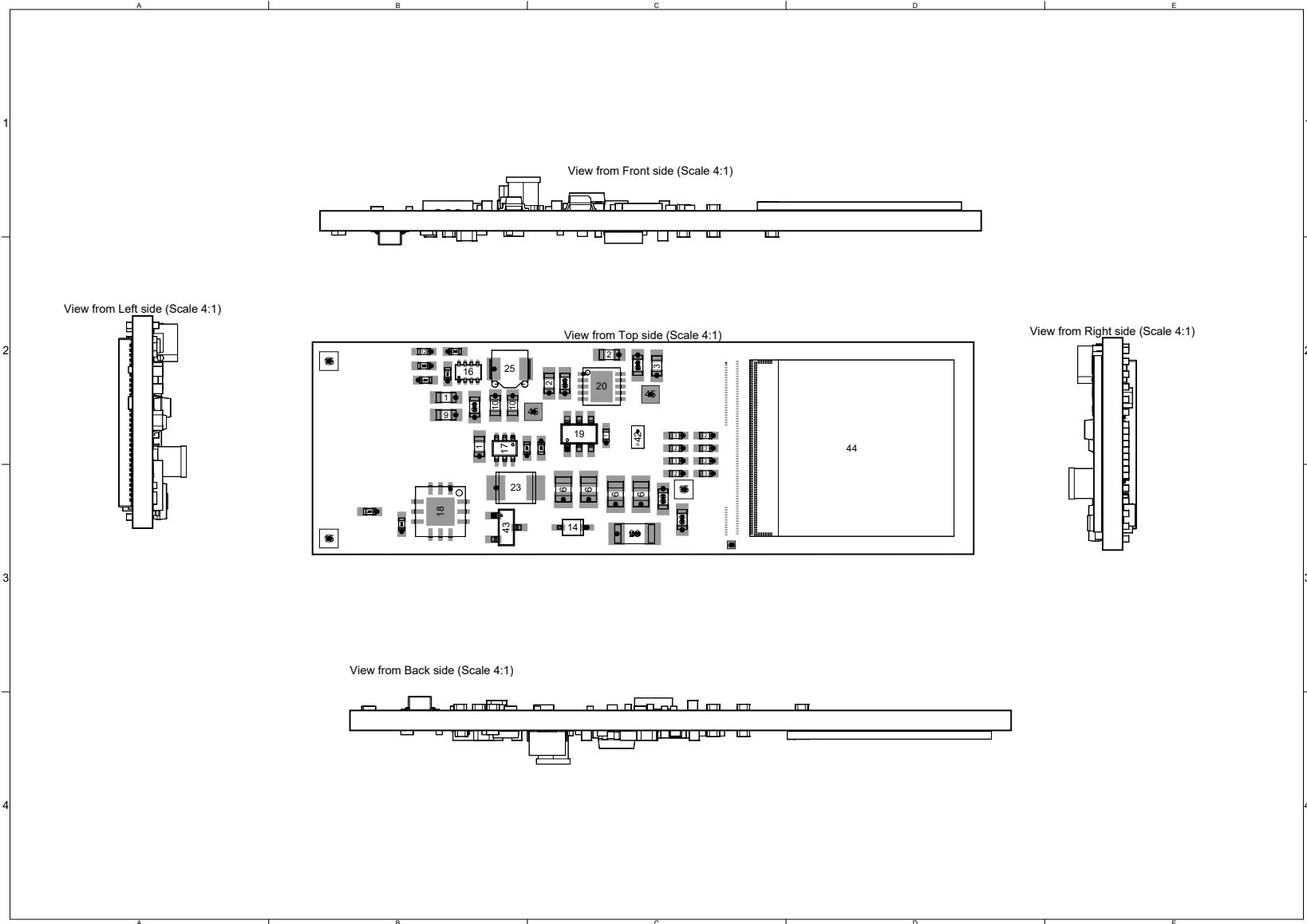
E

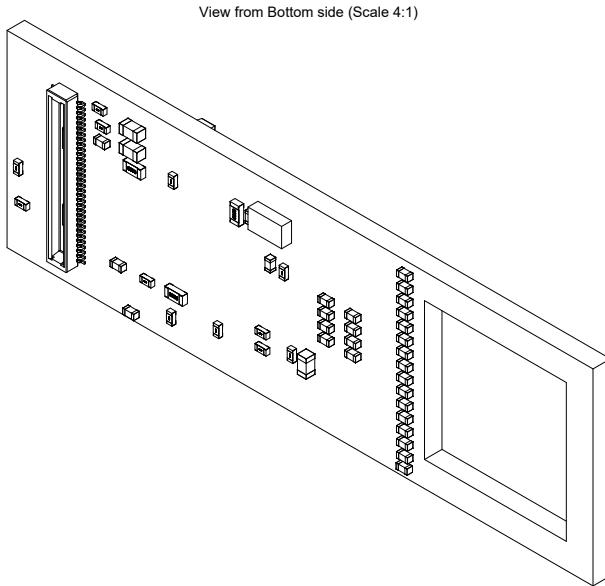
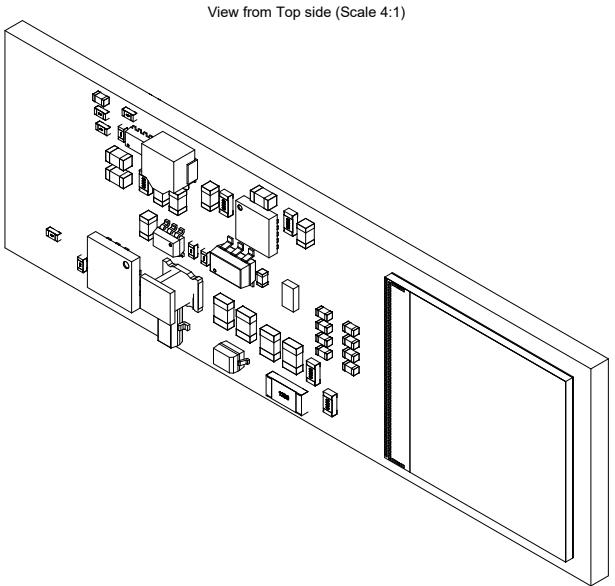
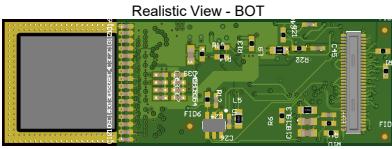
Bill Of Materials - BOT

Line #	Designator	Comment	Quantity
1	C4, C7, C10, C12, C24, C26, C30, C34, C49, C53	100nF	10
2	C2, C14, C16, C18, C28	10uF	5
3	C3, C9, C11, C29, C40	1uF	5
4	C5, C8, C13, C17, C31, C35, C50, C54	10nF	8
5	C19	100nF/25V	1
7	C25	220nF	1
8	C39	4.7uF	1
11	C45	1nF	1
13	CON1	DF40C-60DP-0.4V(51)	1
15	FID4, FID5, FID6	Fiducial	3
21	L9	49R 1MHz	1
22	L3	BLM18P-G331SN1	1
24	L5	BLM18	1
26	R1	0R	1
27	R13, R21	N/A	2
28	R6, R22, R24	10k	3
32	R10	100k	1
33	R11	18k	1
34	R12	43k	1
35	R14	51k	1
36	R18	12k	1
37	R19	8k	1
46	U1	LTC6252IS6#TRMPBF	1

View from Bottom side (Scale 4:1)







A | I | B | I | C | I | D | I | E

1
2
3
4