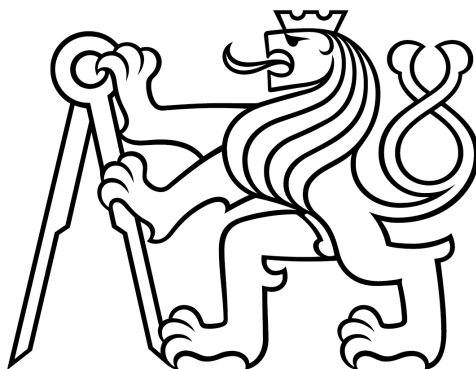


ČESKÉ VYSOKÉ UČENÍ TECHNICKÉ V PRAZE
FAKULTA ELEKTROTECHNICKÁ
KATEDRA MIKROELEKTRONIKY



Diplomová práce

Miniaturizované vyčítací rozhraní pro pixelový detektor radiace
Timepix 2

Ondřej Pavlas

Vedoucí: Ing. Záhlava Vít, CSc.

Studijní program: Elektronika a komunikace
Květen 2024

Prohlášení:

Prohlašuji, že jsem předloženou práci vypracoval samostatně a že jsem uvedl veškeré použité informační zdroje v souladu s Metodickým pokynem o dodržování etických principů při přípravě vysokoškolských závěrečných prací.

Praha, dne

.....

podpis

Poděkování:

TODO poděkování

Abstract

TODO English abstract

Abstrakt

TODO Český abstrakt

Obsah

1	Úvod	1
2	Pixelové detektory radiace a vyčítací zařízení	2
2.1	Princip činnosti pixelových detektorů	2
2.2	Vyčítací zařízení pro pixelové detektory	3
2.2.1	USB Lite	3
2.2.2	MiniPIX SPRINTER	4
2.2.3	Katherine pro Timepix 2	4
2.3	Timepix 2	5
2.3.1	Matice pixelů	5
2.3.2	Komunikační rozhraní	8
2.3.3	Technické specifikace	9
3	Návrh řešení	12
3.1	Koncept řešení	12
3.1.1	Komunikace s Timepix 2	13
3.1.2	Uživatelské rozhraní	13
3.1.3	Napájení	13
3.1.4	Mechanika	13
4	Realizace	15
4.1	Základní deska	15
4.1.1	Napájení	16
4.1.2	Mikrokontrolér	18
4.1.3	CPLD	24
4.1.4	USB	26
4.2	Deska s Timepix 2	29
4.2.1	Timepix 2	29
4.2.2	Vysokonapěťový zdroj	31
4.2.3	Měření teploty	31
4.2.4	Konektor	31

5	Testování	33
5.1	Napájení	33
5.2	Vysokonapěťový zdroj	33
5.3	Měření teploty	33
5.4	Komunikační rozhraní s Timepix 2	33
5.5	Digitální test Timepix 2	33
5.5.1	Vyčtení chip ID	33
5.5.2	33
5.5.3	Vyčtení a zapsání pixelových matic	33
5.6	USB komunikace	33
5.7	Měření spotřeby	33
5.7.1	Porovnání spotřeby	33
5.8	Dosažené parametry	33
6	Závěr	34
	Seznam použité literatury	37
	Seznam použitých symbolů	38
	Seznam použitých zkratek	39
A	Zadání Diplomové práce	40
B	Základní deska	41

Seznam obrázků

2.1	Rozložení hybridního pixelového detektoru Timepix [4]	3
2.2	Vyčítací zařízení <i>USB lite</i>	3
2.3	Vyčítací zařízení MiniPIX SPRINTER	4
2.4	Vyčítací zařízení Katherine pro Timepix 2 [8]	4
2.5	Schematické rozložení detektoru Timepix 2 [2]	5
2.6	Uspořádání jednoho pixelu [10]	6
2.7	Digitální módy Timepix 2 [13]	7
2.8	SLVS specifikace [15]	9
2.9	Vyčítací rychlosti snímků z Timepix2. Frekvence hodin $f_{clock} = 100$ MHz [10]	10
2.10	Připojení detektoru Timepix 2 k desce plošných spojů [21]	11
3.1	Koncept řešení vyčítacího rozhraní pro detektor Timepix 2	13
4.1	Rozložení vrstev PCB základní desky	16
4.2	Popis vrstev PCB základní desky	16
4.3	Zapojení regulátoru MP2333H	17
4.4	Napájecí sekvence základní desky	17
4.5	Měření napájecí sekvence základní desky	18
4.6	Konfigurace a napájení STM32U5A9	20
4.7	Konfigurace hodinového signálu pro jádro mikrokontroléru	21
4.8	Popis signálů periférií SPI, sloužící pro komunikaci s Timepix 2	22
4.9	Programování mikrokontroléru	23
4.10	STM32U5A9 PCB realizace	24
4.11	Konverze Sub-LVDS na SLVS	25
4.12	Odporová síť v porovnání s diskrétními odpory	27
4.13	Konektor USB C	27
4.14	Zapojení konektoru USB C	28
4.15	Vedení diferenciálních datových páru USB	29
4.16	Analogové a Digitální napájení Timepix 2	30
4.17	Rozložení wirebondovacích plošek k připojení Timepix 2	31
4.18	Zapojení vysokonapěťového zdroje MAX1932	32

Seznam tabulek

2.1	Napájecí úrovně Timepix 2	9
4.1	Napájení základní desky vyčítacího rozhraní	16
4.2	Napájení mikrokontroléru STM32U5A9	20
4.3	Napájení CPLD MachXO2	25

Kapitola 1

Úvod

Kapitola 2

Pixelové detektory radiace a vyčítací zařízení

Mezi možnosti detekovat ionizující záření patří mimo jiné, použití pixelových detektorů. Pomocí pixelových detektorů, konkrétněji hybridních pixelových detektorů, jsme schopni detailně změřit ionizující záření. V dalších částech této kapitoly bude popsána obecná činnost a princip detekce radiace pixelových detektorů. V části 2.3, bude konkrétně popsán detektor z rodiny Timepix [1], detektor Timepix 2 [2].

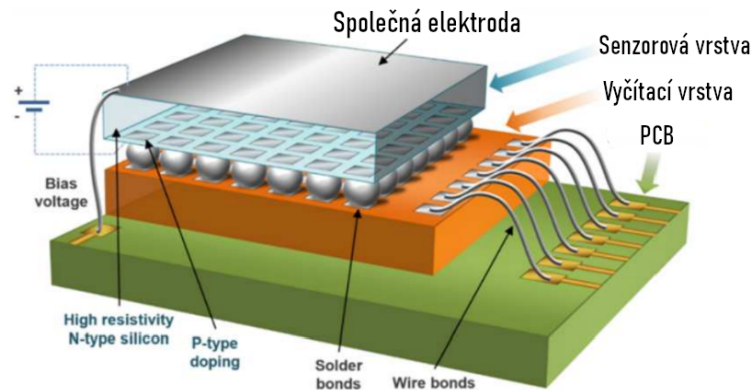
2.1 Princip činnosti pixelových detektorů

V této části bude popsán obecný princip činnosti pixelových detektorů, který je společný pro detektory radiace z rodiny Timepix [1], vyvíjenými pod záštitou CERN Medpipix Collaboration [3]. Pixelový detektor, přesněji hybridní pixelový detektor se skládá ze dvou oddělitelných částí, ze sensorové vrstvy a vrstvy s vyčítací elektronikou viz. obrázek 2.1. Právě toto rozdělení na sensorovou a vyčítací část označuje název hybridní detektor.

Senzorová vrstva je tvořena polovodičovým materiálem. Důležitými parametry sensorové vrstvy jsou typ polovodičového materiálu a její tloušťka. Nejčastěji používané materiály jsou Si, CdTe a GaAs. Na sensorovou vrstvu je připojené vysoké napětí, označované jako *bias voltage*. Toto vysoké napětí zajistí vyprázdnění oblasti v polovodičové struktuře sensorové vrstvy. Pokud částice ionizujícího záření interaguje v sensorové vrstvě, dojde k vytvoření náboje. Tento náboj je dále zpracován vyčítací elektronikou která je pomocí technologie nazývané *bump bond*, připojena k sensorové vrstvě.

Vyčítací vrstva (ASIC) je rozdělena na 256x256 individuálních pixelů. Každý pixel obsahuje potřebnou elektroniku ke zpracování náboje, vzniklého v sensorové vrstvě. Detailnější popis zpracování analogového náboje na úrovni jednotlivých pixelů, bude popsán pro konkrétní pixelový detektor Timepix 2 v části 2.3. Po analogovém zpracování signálu následuje digitální zpracování, poté je digitální signál převeden na výstupní plošky. Vyčítací vrstva je pomocí *wire bond* technologie připojena k desce plošných spojů. Signály

vedoucí z pixelových detektorů jsou následně zpracovány vyčítacím zařízením. Druhy vyčítacích zařízení budou popsány v části 2.2.



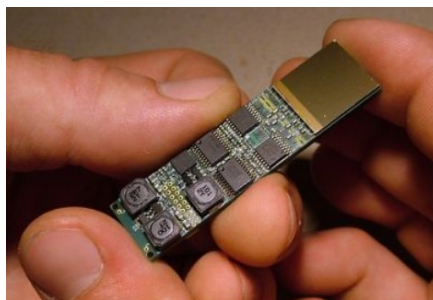
Obrázek 2.1: Rozložení hybridního pixelového detektoru Timepix [4]

2.2 Vyčítací zařízení pro pixelové detektory

Každý pixelový detektor z rodiny detektorů Timepix [1], má specifické požadavky pro návrh vyčítacího zařízení. Základními požadavky jakými jsou napájecí napětí detektoru a komunikační rozhraní s detektorem, musí být vždy splněny aby bylo možné spolehlivě komunikovat s pixelovým detektorem. Vyčítacích zařízení existuje celá řada. V této práci, respektive v následujících částech bude popsán návrh miniaturizovaného vyčítacího rozhraní. Pokusím se zde tedy uvést příklady miniaturizovaných zařízení.

2.2.1 USB Lite

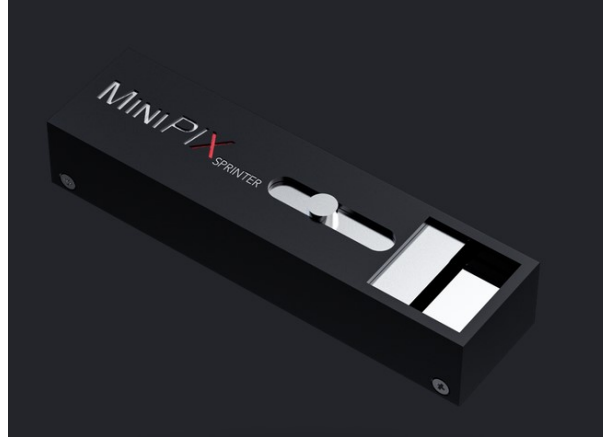
Dosud nejmenším vyčítacím zařízením rodiny detektorů Timepix [1], je zařízení *USB Lite* [5], viz. obrázek 2.2. Toto zařízení umožňuje komunikovat s detektorem Medipix 2 [6]. Rozměry zařízení jsou 60x15 mm. Rychlost vyčítání snímků je 4 fps a spotřeba zařízení je menší než 2 W [5].



Obrázek 2.2: Vyčítací zařízení *USB lite*

2.2.2 MiniPIX SPRINTER

Vyčítací zařízení MiniPIX SPRINTER je vyvíjeno společností ADVACAM, zařízení je možné vidět na obrázku 2.3. Toto zařízení umožňuje komunikovat s detektorem Timepix 2 [2]. Rozměry zařízení jsou 50x21x14 mm. Rychlost vyčítání snímků je 99 [7].



Obrázek 2.3: Vyčítací zařízení MiniPIX SPRINTER

2.2.3 Katherine pro Timepix 2

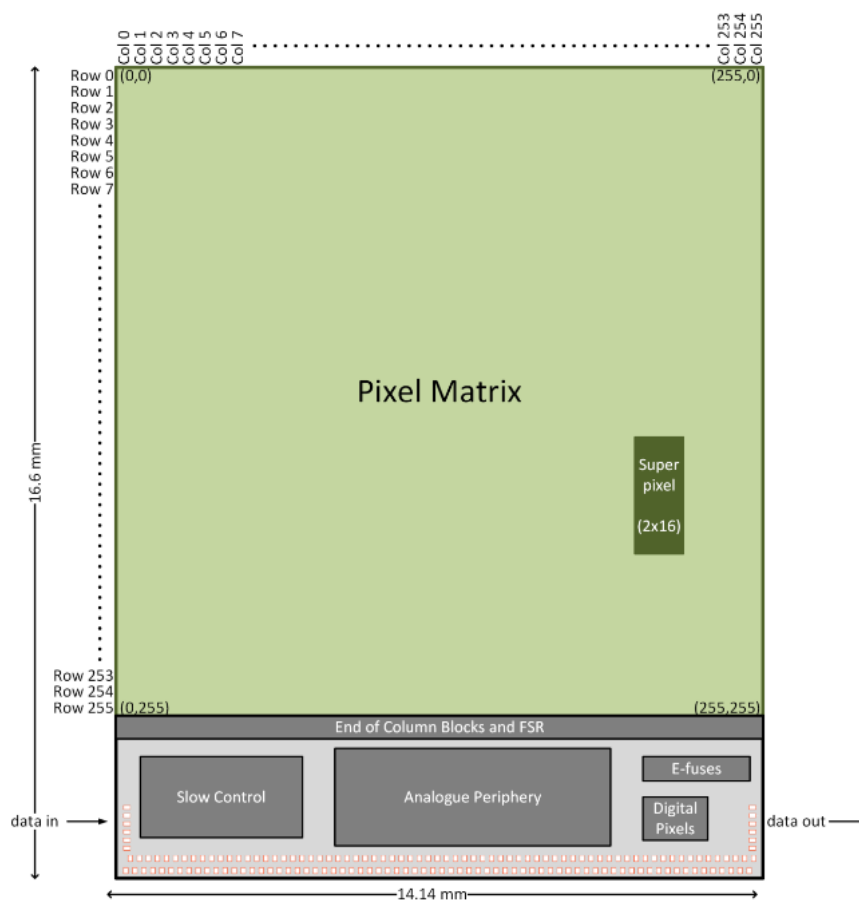
Posledním uvedeným typem vyčítacího zařízení je zařízení Kathrine pro Timepix 2, které můžete vidět na obrázku 2.4. Toto vyčítací zařízení se od předchozích dvou uvedených liší ve velikosti a maximální rychlosti komunikace. Zařízení se skládá ze dvou částí. Samotným vyčítacím zařízením, na obrázku 2.4 vpravo a takzvaným *chipboardem*, na obrázku 2.4 vlevo. Část chipboardu obsahuje detektor Timepix 2 a napájecí zdroje potřebné pro provoz detektoru. Dále jsou ze propojeny signály z konektoru od vyčítacího zařízení po samotný Timepix 2. Výhodou tohoto modulárního zapojení je možnost modifikace chipboardové části, bez nutnosti změn na straně vyčítacího zařízení. Tedy existuje možnost k jednomu vyčítacímu zařízení, připojit různé chipboardy. Parametry samotného vyčítacího zařízení jsou následující. Rozměry 100x80x28 mm, rychlost vyčítání až 3.2 Gbps [8].



Obrázek 2.4: Vyčítací zařízení Katherine pro Timepix 2 [8]

2.3 Timepix 2

V předchozí části 2.1, byly popsány obecné vlastnosti pixelových detektorů a základní principy detekce ionizujícího záření. V této kapitole bude detailněji popsán konkrétní detektor, detektor Timepix 2 [2]. Detektor byl vyvinut pod záštitou CERN Medpipix Collaboration [3]. Timepix 2 patří do rodiny detektorů Timepix, kde prvním z rodiny detektorů byl detektor Timepix [1], následně to popořadě byly detektory Timepix 3 [9], Timepix 2 [2], [10] a nejnovějším detektorem je Timepix 4 [11]. Schematické rozložení detektoru Timepix 2 je zobrazeno na obrázku 2.5.



Obrázek 2.5: Schematické rozložení detektoru Timepix 2 [2]

2.3.1 Matice pixelů

Detektor je tvořen maticí 256 x 256 pixelů s roztečí $55 \mu m$. Každý pixel má vlastní analogovou a digitální část, tyto jednotlivé části budou popsány v následujících částech 2.3.1 a 2.3.1. Schematické zobrazení jednoho pixelu detektoru je možné najít na obrázku 2.6.

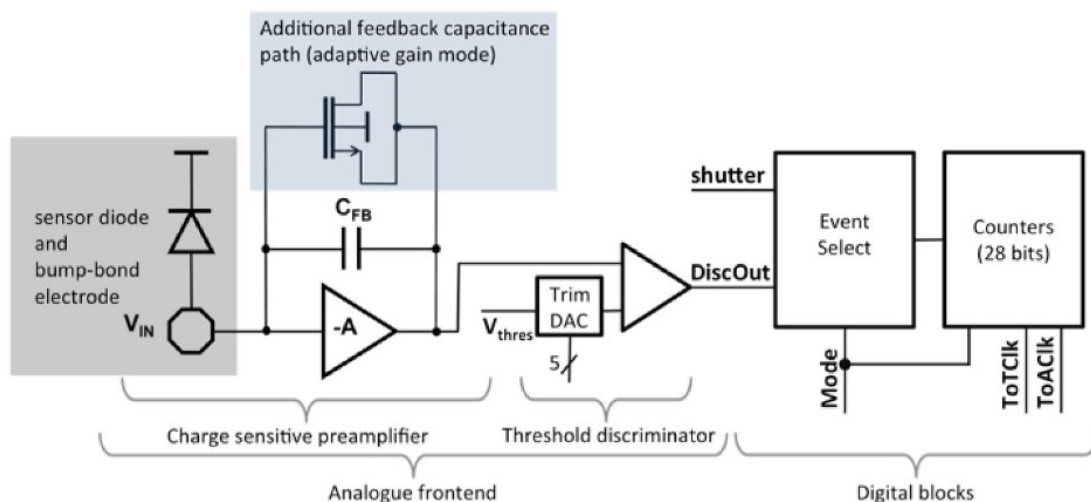
Analogová část

Každý pixel z matice 256 x 256 pixelů má vlastní analogovou část, viz obrázek 2.6. Jak bylo zmíněno v kapitole týkající se obecného principu detekce ionizujícího záření za použití pixelových detektorů 2, pokud částice interaguje na sensorové vrstvě dojde k vytvoření nábojového impulsu. Tento náboj je díky připojenému napětí přitážen k elektrodám. Vytvořený náboj může být charakterizován jako Diracův proudový impuls. Integrací Diracovo proudového impulsu dostaneme celkový generovaný náboj Q .

Tedy analogové zpracování signálů na úrovni jednotlivých pixelů probíhá tak, že diracův proudový impuls vytvořený na sensorové vrstvě je naintegrovan do malého kapacitoru C_{FB} z obrázku 2.6. Poté na výstupu CSA je v ideálním případě napěťový skok s amplitudou Q/C_f viz. 2.6. Výstupní puls je poté porovnán s prahovou úrovní. Nastavením prahové úrovně lze eliminovat zbytkový proud, takzvaný *leakage current*, závěrného směru polovodičové struktury, který zde vznikl kvůli připojenému vysokému napětí. Pokud je signál větší než daná nastavená úroveň, je inkrementován digitální čítač [1]. Každý diskriminátor obsahuje 5-bitový DAC převodník. Tento 5 bitový DAC převodník umožňuje nastavit úroveň detekovatelného signálu pro každý pixel individuálně a tím eliminovat šum způsobený zbytkovým proudem polovodičové struktury.

Pokud není povolena funkce adaptivního zesílení signálu, ve zpětné vazbě CSA z obrázku 2.6 je fixní hodnota kondenzátoru C_{FB} . Tedy dochází k rovnoměrnému zesílení vstupního signálu, bez ohledu na velikosti generovaného náboje.

Pokud je povolen režim adaptivního zesílení zpětné vazba CSA je tvořena kondenzátorem C_{FB} paralelně s kapacitou MOS tranzistoru. Zesílení vstupního signálu je vysoké pro vstupní signály s malou amplitudou a nízké pro signály s vysokou amplitudou, více viz. [12].



Obrázek 2.6: Uspořádání jednoho pixelu [10]

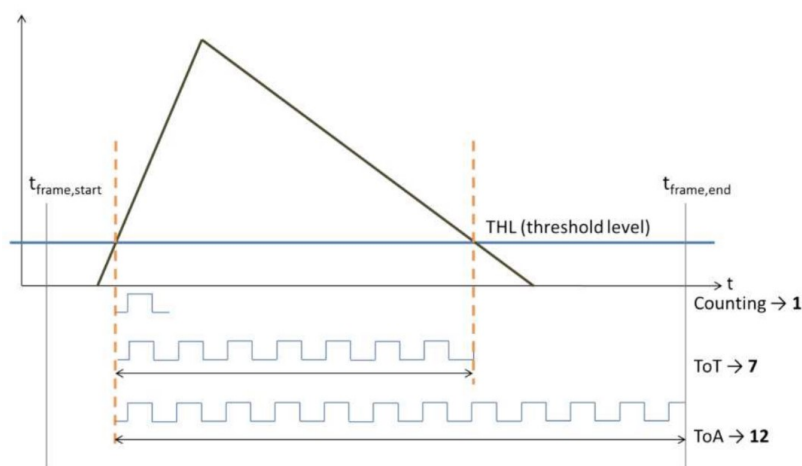
Digitální část

Zobrazení digitální části jednotlivých pixelů, je možné vidět na obrázku 2.6. Každý pixel obsahuje digitální 28 bitové čítače. Konkrétně se jedná o čtyři digitální čítače typu LSFR. V případě Timepix 2 každý pixel obsahuje dva 10-bitové (označení: A,B) a dva 4-bitové (označení: C,D) čítače. Tedy například 14-bitový čítač lze jednoduše vytvořit kombinací 10-bitového a 4-bitového čítače. Kvůli použití lineárně posuvného čítače LSFR, každý n-bitový čítač generuje 2^n pseudonáhodných čísel. Odpovídající dekódovaná hodnota pseudonáhodného čísla lze pro příklad čtrnácti bitového čítače vidět v rovnici 2.1. Digitální čítače, respektive části jednotlivých čítačů, mohou pracovat v různých módech, které budou následně popsány.

$$14 - bit = (hodnota_{4-bit} \times 2^{10}) + hodnota_{10-bit} \quad (2.1)$$

Jak bylo zmíněno výše. Každý z digitálních čítačů může být nakonfigurován do jiného módu. Pro Timepix 2 jsou to následující módy 2.7.

- **Time over Threshold (ToT):** Čítač je inkrementován při každém hodinovém pulsu, kdy je signál nad nastavenou prahovou úrovní
- **Time of Arrival (ToA):** Čítač je inkrementován při každém hodinovém pulsu, kdy signál překročí nastavenou úroveň a inkrementuje se až do konce akvizice.
- **Counting mode:** Čítač je inkrementován pokud došlo k překročení nastavené prahové úrovně detekce.



Obrázek 2.7: Digitální módy Timepix 2 [13]

Celkem lze použít 8 digitálních módů. Každý jednotlivý mód určuje, jaká informace bude v jakém čítači uložena. Například při použití digitálního módu 1 je do 10 bitového čítače ukládána informace ToT a do 18 bitového čítače je ukládána informace ToA. Více o jednotlivých digitálních módech Timepix 2 lze dohledat v technické dokumentaci [2].

Výhodou detektoru Timepix 2 je, že pro použití módu ToT a ToA lze použít rozdílný zdroj hodinového signálu pro měření.

Digitální čítače mimo výše popsaných digitálních módů mohou pracovat buď v simultánním, nebo kontinuálním režimu. Simultánní režim znamená, že naměřená data musí být vyčtena z 28 bitového digitálního čítače, kdy při vyčítání není možné měřit příchozí ionizující záření. Doba kdy detektor nemůže měřit příchozí záření vlivem samotného vyčítání dat se nazývá mrtvá doba detektoru. Pro Timepix 2 při použití sériového komunikačního rozhraní s frekvencí hodinového signálu 100 MHz je tato doba 2.6 ms. Druhým režimem je režim kontinuální. Výhodou kontinuálního režimu je, že zde je nulová mrtvá doba. Princip činnosti je zjednodušeně, že dva digitální čítače jsou nastaveny na stejnou velikost, přičemž do jednoho z čítačů se ukládá informace, dle nastaveného měřicího módu. Tento čítač je zřetězení s druhým čítačem s identickou velikostí, ze kterého se pouze vyčítá.

Příkladem použití digitálních módů může být způsob měření energie, kterou interagující částice zanechala v senzoru. Tuto energii můžeme zjistit pokud vybereme digitální mód, při kterém se do některého z čítačů ukládá informace z ToT měření. Počet zaznamenaných hodinových taktů odpovídá času, po který hodnota analogového napětí signálu byla nad nastavenou detekovatelnou úrovní. Více o způsobu měření energie, kterou částice zanechala v detektoru lze dohledat například v [14].

2.3.2 Komunikační rozhraní

Timepix 2 umožňuje komunikaci po paraelním nebo sériovém datovém rozhraní. Pro paraelní komunikaci je možno využít 32 paraelních vodičů. Paraelní brána dosahuje násobně vyšších přenosových rychlostí, záleží na počtu použitých paraelních vodičů, než sériové rozhraní, viz. obrázek 2.9. Pro dosažením takovýchto rychlostí, respektive paraelního zpracování dat je zapotřebí na straně vyčítací elektroniky použít velmi rychlé rozhraní, například FPGA.

Sériová komunikace probíhá po diferenciálních datových párech. Konkrétně se jedná o komunikační specifikaci SLVS [15]. Napěťové úrovně této specifikace lze najít na obrázku 2.8. Jak lze z obrázku 2.8 vidět, specifikace SLVS je analogická ke komunikační specifikaci LVDS [16]. Maximální rychlost komunikačních hodin pro použití sériového rozhraní je dle manuálu Timepix 2 [2] 100 Mhz. Z uvedených parametrů týkající se maximální rychlosti komunikace, lze na straně vyčítacího zařízení navrhnout například použití mikroprocesoru. Hlavní nevýhodou sériové komunikace je maximální vyčítací rychlost, která je násobně nižší než při použití komunikace paraelní 2.9. Naopak výhody sériové komunikace jsou především jednoduchost implementace a také teoreticky nižší spotřeba vyčítacího zařízení detektoru.



Obrázek 2.8: SLVS specifikace [15]

2.3.3 Technické specifikace

Timepix 2 je rozdělen do 256 x 256 pixelů. Rozteč mezi jednotlivými pixely je 55 μm . Celkově rozměry Timepix 2 jsou 16.6 x 14.14 mm. Výchítací část detektoru tvoří ASCI chip navržen ve 130 nm CMOS technologii. Samotná výroba ASIC je zajišťována jedním z předních výrobců chipů, firmou TSMC [17] na Taiwanu. Všechny technické informace, nebude-li uvedeno jinak jsou čerpány z manuálu k detektoru Timepix 2. [2].

Napájení

Timepix 2 ke své činnosti potřebuje celkem 3 napájení viz. tabulka 2.1. Napájení VDD slouží pro napájení digitální části jádra Timepix2 a VDDA slouží k napájení analogové části jádra Timepix 2. Napájení VDDIO slouží k napájení vstupních/výstupních bran. Posledním uvedeným napájením v tabulce 2.1 je napájení VDD33. Toto napájení je potřeba přepínat, podle potřebné funkcionality detektoru. Pokud chceme z Timepix 2 vyčíst CHIP ID, musíme na pin VDD33 aplikovat napájecí napětí 2.5 V. Při ostatní činnosti detektoru, je požadováno aby napětí označené VDD33 bylo 1.2 V.

Napájecí úrovně Timepix 2		
Název pinu	Hodnota napájecího napětí [V]	Počet pinů
VDDIO	2.5	7
VDD	1.2	15
VDDA	1.2	18
VDD33	2.5 (1.2)	1

Tabulka 2.1: Napájecí úrovně Timepix 2

Speciální kategorií napájení je napájení pro zajištění vysokého napětí, které je připojeno na senzorovou vrstvu. Toto napětí zajistí vyprázdnění oblasti v polovodičové struktuře. Požadavky na parametry vysokého napětí záleží na typu a tloušťce senzorové vrstvy. Nejčastěji používaným materiálem senzorové vrstvy je křemík, ovšem záleží na příkladu použití detektoru. Uvedu-li příklad vysokého napětí, které bylo použito pro testování Timepix 2 s křemíkovou senzorovou vrstvou o tloušťce 500 μm dle [18] bylo

100 V. Další příklady velikosti vysokého napětí používaných pro různé senzorové vrstvy lze najít v odkazech [19], [20]. Důležitou vlastností vysokonapěťových zdrojů je možnost nastavení výstupního vysokého napětí v určitém rozsahu.

Spotřeba

Celková spotřeba Timepix 2 dle [10] při zapnutí všech pixelů a frekvenci datových hodin $f_{clock} = \text{Mhz}$ je nižší než 900 mW. Přičemž spotřeba jednoho pixelu je $5 \text{ } \mu\text{A}$.

Timepix 2 disponuje možnostmi, jak celkovou spotřebu detektoru snížit. Ke celkovému snížení spotřeby slouží funkcionalita, která umožňuje zamaskovat pixely, které nebudou dále použity pro ukládání informace z měření. Dojde k téměř kompletnímu vypnutí vybraných pixelů. Z výše uvedené spotřeby pro jeden pixel, se pro vybraný pixel, který má být vypnut, dostáváme na spotřebu okolo jednotek nA na pixel.

Rychlost komunikace

V části 2.3.2, byly popsány možnosti využití paralelního, či sériového rozhraní pro komunikaci s Timepix 2. Dobrá pro vyčtení celé matice pixelů pro oba typy rozhraní lze vidět na obrázku 2.9.

# bits/ pixel	Full frame, serial port		Full frame, parallel port		ZCS ^a , serial port	
	t_{read} [ms]	framerate [fps]	t_{read} [ms]	framerate [fps]	t_{read} [ms]	framerate [fps]
4	2.62	381	0.08	12207	0.16	6104
10	6.55	153	0.20	4883	0.41	2441
14	9.18	109	0.29	3488	0.57	1744
28	18.35	54	0.57	1744	1.15	872

Obrázek 2.9: Vyčítací rychlosti snímků z Timepix2. Frekvence hodin $f_{clock} = 100 \text{ MHz}$ [10]

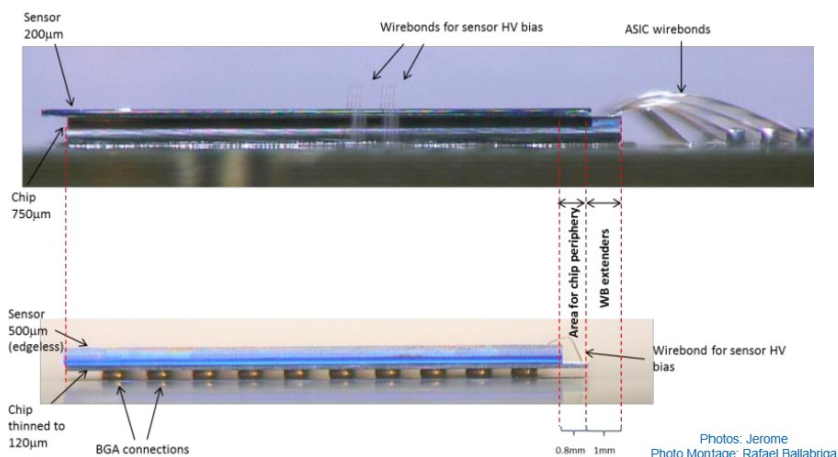
Poslední možností vyčítání dat z Timepix 2 je použití ZCS módu. Tento mód lze použít při vyčítání dat přes sériové rozhraní. Na obrázku 2.9, lze vidět, že tento mód je rychlejší než použití sériového rozhraní při vyčítání celých snímků. Při použití ZCS módu nejprve detektor odešle 256 bitů, které odpovídají jednotlivým sloupcům detektoru. V těchto 256 bitech je uložena informace o tom, zda-li došlo v příslušném sloupci k detekci ionizujícího záření. Pokud ano, bude sloupec nastaven na logickou hodnotu 1. V opačném případě zůstává hodnota sloupce v logické nule. Po obdržení 256 bitů je přijato tolik dat, kolik sloupců bylo zasaženo. Avšak minimálně bude vždy posláno 16 sloupců i kdyby nebyla detekována žádná částice. Velikost poslaných dat za použití ZCS módu je tedy vždy závislá na aktivitě ionizujícího záření a s tím i spojená vyčítací rychlost. Pokud by byly aktivovány všechny pixely, bude rychlost ZCS módu nanejvýše stejně rychlá, jako při vyčtení celého snímku. Na obrázku 2.9 je pro ZCS mód uvažováno vyčtení 16 sloupců matice.

Rozhraní pro připojení Timepix 2 k desce plošných spojů

Připojení Timepix 2 k desce plošných spojů je nejčastěji realizováno pomocí technologie *wire bonding*. Timepix 2 má celkem 152 pinů pro přichycení wire bondů. Rozložení pinů je zobrazeno na obrázku 2.5 ve spodní části. Rozteč mezi jednotlivými plošky je $108\text{ }\mu\text{m}$.

Dalším možným způsobem připojení Timepix 2 k desce plošných spojů je pomocí technologie zvané TSV. Respektive pomocí této technologie je možné signály vyvést ze zadní strany Timepix 2 k pájecím ploškám. Vznikne tím tak uspořádání, známe z technologie výroby pouzder BGA elektronických součástek.

Běžnější způsob připojení Timepix 2 k desce plošných spojů je pomocí wire bondů. Použití wire bondů i technologie BGA je možné vidět na obrázku 2.10. Výhodou oproti technologii wire bondů je lepší praktické zacházení, díky absenci tenkých wire bondů, které jsou velmi náchylné na mechanické poškození. Další výhodou je poté technologicky méně náročné připojení detektoru. Avšak nevýhodou této technologie je vystavení chipu vysoké teplotě při pájení.



Obrázek 2.10: Připojení detektoru Timepix 2 k desce plošných spojů [21]

Kapitola 3

Návrh řešení

Návrh řešení musí brát ohled na primární požadavky, které zařízení musí splňovat, aby byla zajištěna základní funkčnost zařízení. Prvním primárním požadavkem, je zajištění základní funkčnosti detektoru Timepix 2, tyto požadavky byly popsány v části 2.3.3. Dalším požadavkem na navrhované vyčítací rozhraní je jeho celková miniaturizace, tento požadavek stanovuje zadní diplomové práce.

Podrobnější rozbor celkového řešení této práce, je dále v části 4, kde bude popsán výběr konkrétních součástek a návrh zapojení rozhraní, respektující primární požadavky uvedené v této části textu 3.

3.1 Koncept řešení

Navržený koncept vyčítacího rozhraní je zobrazen pomocí schematického nákresu na obrázku 3.1. Koncept rozhraní se skládá ze dvou desek plošných spojů (PCB).

První deskou plošných spojů je deska s označením *základní deska* 3.1. Na této desce je implementováno většina funkcionalit potřebných pro komunikaci s detektorem Timepix 2. Dále je zde implementována USB komunikace, která slouží pro komunikaci s uživatelským rozhraní přes USB.

Druhou deskou plošných spojů je deska s názvem *chipboard* 3.1. Na této desce se nachází samotný detektor Timepix 2. Dále je zde implementován vysokonapěťový zdroj (HV), měření vysokého napětí a měření teploty.

Toto rozložení bylo navrženo s ohledem na požadavky miniaturizace celého zařízení, a také s ohledem na variabilitu zařízení. Variabilitu ve smyslu možnosti připojit k jedné základní desce různé chipboardové desky, tento koncept lze také najít například v zařízení popsaném v části 2.2.3. Dále byl koncept navrhnout s ohledem na možnost vyčítací rozhraní připojit k uživatelskému rozhraní, konkrétně k osobnímu počítači.



Obrázek 3.1: Koncept řešení vyčítacího rozhraní pro detektor Timepix 2

3.1.1 Komunikace s Timepix 2

Pro komunikaci s Timepix 2 je možné využít sériové, nebo paralelní rozhraní. Jak již bylo zmíněno v části 2.3.2. Pro tuto práci uvažujeme využití pouze sériové komunikace. Využití sériového rozhraní pro komunikaci s Timepix 2, umožní použít mikrokontrolér. Maximální vyčítací rychlost z detektoru Timepix 2 je 100 Mbits/s. S ohledem na tuto maximální rychlost vyčítání dat z Timepix 2 musí být vybrán vhodný mikrokontrolér pro obsluhu komunikace, nejen s Timepix 2 detektorem.

3.1.2 Uživatelské rozhraní

Uživatelské rozhraní pro tuto práci bylo zvoleno rozhraní USB s konektorem typu C. Použit byl standart USB 2.0 High Speed. Tento standart umožňuje komunikovat maximální rychlostí až 480 Mbit/s. S respektem na maximální rychlost vyčítání dat z detektoru Timepix 2, která je 100 Mbits/s, je tato rychlost dostačující.

3.1.3 Napájení

Pro napájení detektoru Timepix 2 jsou dle 2.1 zapotřebí tři napájecí napětí. Napájecí zdroje musí být vhodné pro maximální odběr detektoru Timepix 2. Celková spotřeba samotného detektoru, by neměla být dle 2.3 vyšší než 900 mW.

Dalším potřebným napájením potřebným pro navržený koncept je napájení mikrokontroléru. Toto napájení je závislé na konkrétním typu mikrokontroléru. Detailnější informace o výběru mikrokontroléru a jeho potřebných napájecích úrovní budou v části 4.

3.1.4 Mechanika

Návrh rozhraní je rozložen do dvou desek plošných spojů spojenými konektorem. Při návrhu mechanické části rozhraní musí být zajištěna mechanická odolnost vůči poškození,

především nejcitlivější části *wire bondů* 2.10. Dále musí být umožněno se připojit k rozhraní pomocí konektoru. V neposlední řadě musí být zajištěn odvod tepla ze součástí vyčítacího rozhraní, které mají největší výkon. Těmito objekty jsou především samotný detektor Timepix 2, mikrokontrolér a napájecí zdroje.

Kapitola 4

Realizace

V této části bude popsána detailní realizace celého zařízení. V předchozích částech byly zmíněny základní požadavky 2.3.3 na návrh celého vyčítacího rozhraní a uveden základní koncept řešení 3. Při výběru individuálních částí rozhraní byly tyto části respektovány. Dále jednotlivé části byly vybírány s ohledem na miniaturizaci rozhraní a celkovou spotřebu.

Pro další části textu bude označení desek plošných spojů navrženého rozhraní shodné, s označením schematického návrhu konceptu řešení z obrázku 3.1. Cílem řešení bylo co nejvíce funkcionalit rozhraní implementovat na základní desce. Prvním důvodem bylo, že druhá deska plošných spojů - chipboard, obsahuje detektor Timepix 2, který je v celém návrhu nejdůležitější a nejsložitější částí. Pokud by bylo vše implementováno na jedné desce plošných spojů, při jakémkoliv problému musí být vyměněna celá deska i s detektorem Timepix 2. Přitom při rozložení rozhraní na dvě desky plošných spojů dojde při případném problému k výměně jen základní desky, popřípadě chipboardové desky.

Druhým důvodem rozložení rozhraní na dvě desky plošných spojů je minimalizace rozměrů rozhraní. Za použití konektoru celé rozhraní zvýší své rozměry pouze na výšku o 3 mm přitom rozměry chipboardové desky mohou být stejné jako desky základní.

Realizace návrhu desek plošných spojů probíhala v programu Altium Designer. Mechanické integrace rozhraní, především validace případných kolizí plošných spojů s navrženou mechanikou, probíhala v programu Autodesk Inventor.

4.1 Základní deska

Základní deska je navržena na šesti vrstevném plošném spoji. Rozložení jednotlivých vrstev lze vidět na obrázku 4.2. Celková tloušťka výsledného PCB je dle celkové skladby z obrázku 4.1, 1.6 mm. Vnější rozměry základní desky jsou 53 x 17 mm. Obecné části, které jsou na základní desce, jsou shodné s konceptem řešení 3.1. Dále bude popsána detailní struktura jednotlivých částí základní desky.

#	Name	Material	Type	Thickness
	Top Overlay		Overlay	
	Top Solder	Solder Resist	Solder Mask	0.0308mm
1	Top Layer		Signal	0.035mm
	Prepreg1	PP-006	Prepreg	0.0994mm
2	GND	CF-004	Signal	0.0152mm
	Core1	PP-006	Prepreg	0.55mm
3	Signal	CF-004	Signal	0.0152mm
	Prepreg2	FR-4	Dielectric	0.1088mm
4	PWR	CF-004	Signal	0.0152mm
	Core2	PP-006	Prepreg	0.55mm
5	GND1	CF-004	Signal	0.0152mm
	Prepreg3	PP-006	Prepreg	0.0994mm
6	Bottom Layer		Signal	0.035mm
	Bottom Solder	Solder Resist	Solder Mask	0.0308mm
	Bottom Overlay		Overlay	

Obrázek 4.1: Rozložení vrstev PCB základní desky

Rozložení vrstev PCB základní desky	
Vrstva	Popis
1 - TOP	Signálová vrstva
2 - GND1	Zemní vrstva
3 - SIG	Signálová vrstva
4 - PWR	Napájecí vrstva
5 - GND2	Zemní vrstva
6 - BOT	Signálová vrstva

Obrázek 4.2: Popis vrstev PCB základní desky

4.1.1 Napájení

Na základní desce je realizováno napájení, které je dále používáno pro celé výčítací rozhraní. Celkem jsou zde tři spínané synchronní step-down buck regulátory. Konkrétně se jedná o regulátor MP2333H [22] od společnosti Monolithic Power Systems. Regulátor pracuje v rozsahu vstupních napětí od 4.2 - 18 V. Maximální výstupní proud jsou 3 A, spínací frekvence regulátoru je 1.2 MHz. Regulátor je možné pořídit v pouzdře SOT583, s rozměry 1.6x2 mm, které jsou pro úlohu miniaturizace rozhraní vyhovující. V tabulce 4.1 můžete vidět seznam napájení generujících na základní desce. Napájení uvedené v tabulce

Napájení základní desky výčítacího rozhraní	
Napájení	Popis
+5V	Externí napájení výčítacího rozhraní přes USB typu C.
+3V3	Napájení pro mikrokontrolér, CPLD a další 3.3V periférie
+2V5	Napájení vstupní a výstupní brány detektoru Timepix 2
+1V2	Napájení vstupní/výstupní brány CPLD.

Tabulka 4.1: Napájení základní desky výčítacího rozhraní

4.1 jsou až napájení 1.2 V, dostupné také na druhé desce plošných spojů - chipboardu. Více o propojení signálů základní desky a chipboardové desky lze dohledat v části textu 4.2.4. Ukázkové schematické zapojení jednoho ze tří spínaných regulátorů, můžete vidět na obrázku 4.3. Konkrétně se jedná o zapojení, při kterém regulátor reguluje ze vstupních +5 V na napájení +1.2 V.

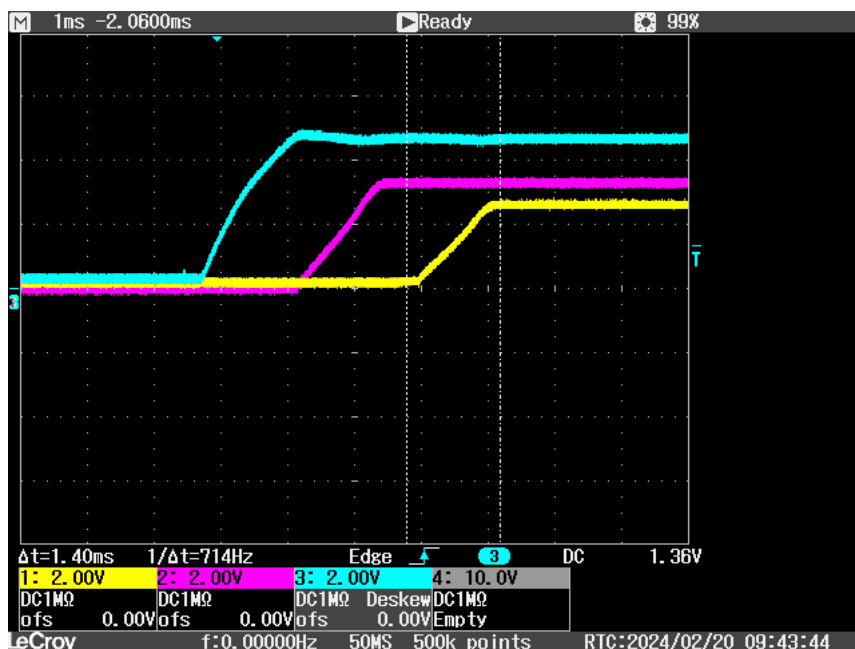
Napájecí sekvence

Napájecí sekvenci je možné vidět na zjednodušeném diagramu na obrázku 4.4. Po připojení USB typu C do konektoru na základní desce je dostupné napájení +5 V. Těchto +5 V spíná první regulátor, který generuje na výstupu +3.3 V. Pokud je toto výstupní napájení +3.3

zajistit dodržení vhodného časování napájecí sekvence základní desky, je propojení PG signálu stabilizátoru +3.3 V na signál EN stabilizátoru +2.5 V, nebo řízení stabilizátoru pro +2.5 V programově. Další možností rozfázování napájecí sekvence je volba vhodného kondenzátoru mezi pinem SS a zemním pinem ze zapojení 4.3. Závislost velikosti výběru kondenzátoru na době rozběhu stabilizátoru je uvedena dle rovnice 4.2.

$$T_{SS}[ms] = \frac{2V_{REF} \cdot C_{SS} [nF]}{I_{SS}} \quad (4.2)$$

Kde $V_{REF} = 805 \text{ mV}$ a $I_{SS} = 7.3 \text{ }\mu\text{A}$. Ze zapojení 4.3 a dosazení do vzorce 4.2 můžeme dopočítat, že rozběhový čas spínaného zdroje bude 1.4 ms. Ověření funkčnosti napájecí sekvence viz. 4.5. Kde CH1 je napájení +1.2 V, CH2 je +2.5 V a CH3 je vstupních +5V. Při tomto měření byl vstupní pin EN regulátoru pro +2.5 V propojen s výstupním pinem PG, regulátoru pro +3.3 V. Na nastavených kurzorech je také vidět, že teoreticky vypočítaný čas, doby rozběhu regulátoru z rovnice 4.2, souhlasí s prakticky naměřenými hodnoty.



Obrázek 4.5: Měření napájecí sekvence základní desky

Zajištění ochrany, především před elektrostatickým výbojem vstupního napájení, bude popsána v části 4.1.4. Pouze ve shrnutí, pokud dojde k jakýmkoliv podmínkám které by mohli elektricky ohrozit výčítací rozhraní obvody z části 4.1.4 zajistí vypnutí externího napájení rozhraní pomocí externího tranzistoru.

4.1.2 Mikrokontrolér

Pro tuto práci byl vybrán mikrokontrolér od firmy STMicroelectronics, přesnější mikrokontrolér s označením STM32U5A9NJH6Q [23]. Právě tento mikrokontrolér byl vybrán s ohledem na požadavky výčítacího rozhraní, které byly uvedeny v předchozích

částech textu. V následující části budou uvedeny nejdůležitější parametry vybraného mikrokontroléru:

- Jádru : Arm 32-bit Cortex-M33 s DSP a FPU. Frekvence 160 MHz
- Napájení 1.7 - 3.6 V
- Spotřeba 18.5 μ A/MHz
- 4-Mbyte flash s kontrolou EEC
- 2514-Kbyte RAM, 66 Kbytes s EEC
- 25 Komunikačních periférií
- 156 konfigurovatelných vstupních/výstupních pinů
- 1 USB OTG high-speed s embedded PHY
- Pouzdro : TFBGA216. 13 x 13 mm, 0.8 mm mezi pájecími plošky

Prvním požadavkem na mikrokontrolér bylo, aby bylo možné komunikovat přes sériovou datovou linku s detektorem Timepix 2. V již popsané části textu [2.3.2](#), bylo zmíněno, že Timepix 2, dokáže komunikovat po sériové lince s maximální frekvencí 100 Mhz. Výše uvedený vybraný mikrokontrolér umožňuje konfiguraci sériového komunikačního rozhraní, konkrétněji specifikace SPI až do frekvence 160 MHz.

Dalším důležitým parametrem při výběru mikrokontroléru byla velikost paměti. Pro vyčtení celé matice pixelů z detektoru Timepix 2, dle [2.3.1](#) vyplývá, že je zapotřebí vyčíst 28 x 256 x 256 bitů dat, tedy 229.376 kB. Výše vybrané parametry pamětí mikrokontroléru jsou pro tento datový tok dostačující.

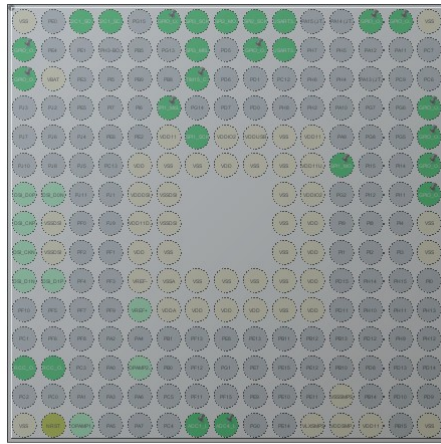
Nejméně důležitým parametrem při výběru mikrokontroléru byl parametr integrovaného USB přímo uvnitř mikrokontroléru. Neboli není tedy zapotřebí při návrhu USB umísťovat další externí součástky pro implementaci USB komunikace. Tímto parametrem mikrokontroléru dokážeme výrazně snížit počet použitých součástek a tím i rozměry celého vyčítacího rozhraní.

Konfigurace mikrokontroléru

Pro práci s mikrokontrolérem jsem použil vývojové prostředí STM32CubeIDE dodávané od společnosti STMicroelectronics, která je výrobcem vybraného mikrokontroléru. Výhodou vývojového prostředí je přímočará grafická konfigurace celého mikrokontroléru s kombinací klasické programové konfigurace. Na obrázku [4.6a](#) můžete vidět příklad nakonfigurovaného mikrokontroléru STM32U5A9 v pouzdře TFBGA216. Tmavě zelené body mezi piny znamenají uživatelsky nastavené rozhraní daného pinů mikrokontroléru.

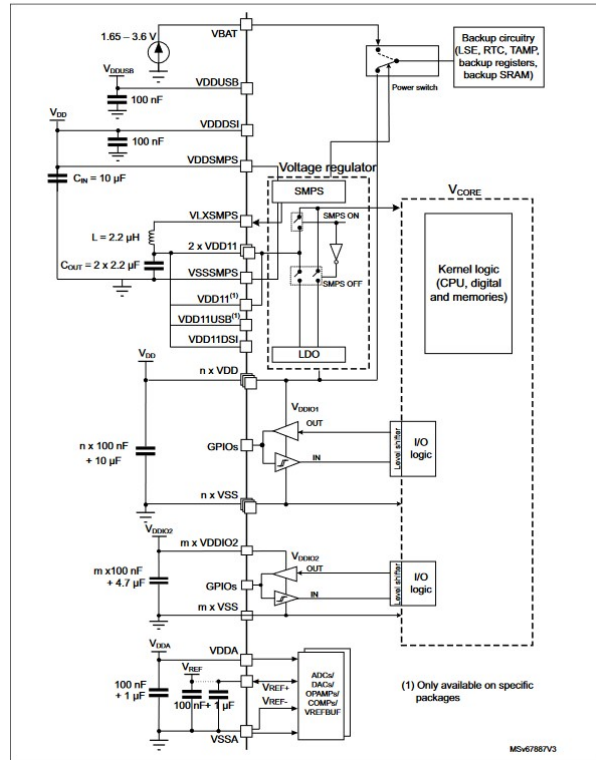
Napájení

Na obrázku [4.6b](#) můžete vidět potřebná napájení pro vybraný mikrokontrolér. Výhodou



TFBGA216 (Top view)

(a) STM32CubeIDE konfigurace pinů mikrokontroléru



(b) STM32U5A9 napájení

Obrázek 4.6: Konfigurace a napájení STM32U5A9

Napájení potřebné pro mikrokontrolér	
Napájení	Popis
VBAT	Napájení z externí baterie 1.65 - 3.6 V
VDDUSB	Napájení periférie USB
VDDSI	Napájení pro periféri DSI
VDDSMPS	Napájení pro integrovaný spínaný stabilizátor
VLXSMPS	Spínaný výstup integrovaného stabilizátoru
VDD11	Napájení digitální části mikrokontroléru
VDD11, VDD	Napájení digitální části mikrokontroléru ze spínaného stab.
VDDIO2	Napájení samostatné vstupní/výstupní brány
VDDA	Napájení analogové části mikrokontroléru

Tabulka 4.2: Napájení mikrokontroléru STM32U5A9

vybraného mikrokontroléru je, že pro napájení jádra a digitálních periférií využívá spínaného regulátoru integrovaného přímo na čipu, který má nižší spotřebu oproti lineárnímu regulátoru. Nevýhodou tohoto napájení je požadavek připojení externí cívky, která je nezbytná pro provoz interního spínaného stabilizátoru a tím tak větší požadavky na rozměry celého zapojení. Více podrobností ohledně napájení lze najít v referenčním

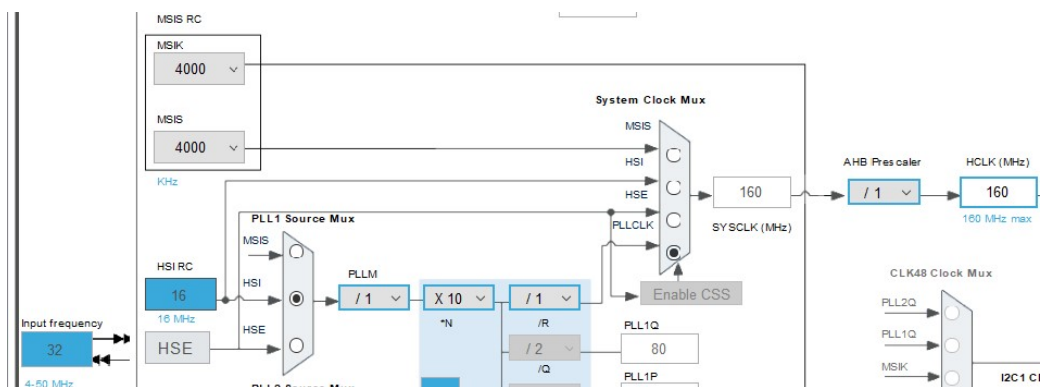
manuálu viz. [24]. Celá realizace shematického zapojení napájení mikrokontroléru viz. příloha B.

Konfigurace hodinových signálů

Hodinový signál označován jako SYSCLK, může být pro jádro mikrokontroléru jeden ze čtyř dostupných zdrojů hodinového signálu, kterými jsou:

- HSE : Externí krystal s parametry frekvencí hodin od 4 MHz do 50 Mhz
- HSI : 16 MHz interní RC oscilátor
- MSI : Interní RC oscilátor s programově nastavitelnou frekvencí od 100 kHz do 48 MHz
- PLL : Fázový závěs, který může mít vstup jeden ze 3 výše uvedených zdrojů hodinového signálu

Pro realizaci vyčítacího rozhraní byl jako zdroj hodinového signálu vybrán výstup z fázového závěsu, který ze vstupního hodinového signálu HSI generuje hodinový signál o frekvenci 160 MHz. Tento hodinový signál je použit jako zdroj hodinového signálu pro jádro mikrokontroléru a také pro komunikační rozhraní, až na komunikační rozhraní USB. Více o popisu konfigurace hodinového signálu pro USB periferii bude v této části 4.1.4. Samotnou konfiguraci hodinového signálu pro jádro procesoru s využitím fázového závěsu, lze najít na obrázku 4.7



Obrázek 4.7: Konfigurace hodinového signálu pro jádro mikrokontroléru

Konfigurace periférií SPI

Celkem pro implementaci vyčítacího rozhraní byly použity tři SPI periférie:

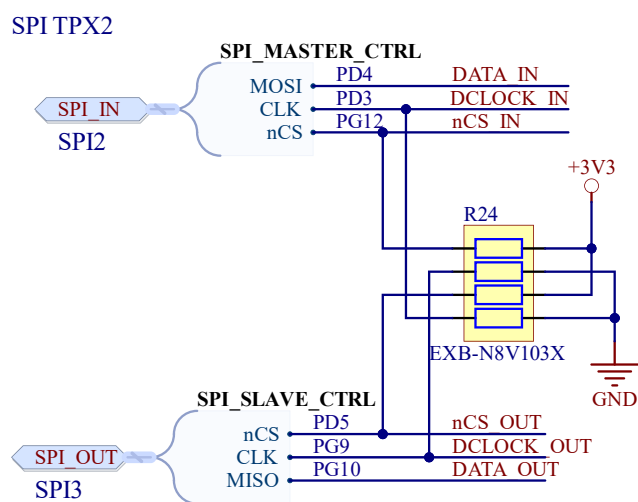
- SPI1 : Použito jako obecné SPI pro komunikaci se senzory, mimo Timepix 2
- SPI2 : Slouží ke komunikaci s Timepix 2. V konfigurace Master.
- SPI3 : Slouží ke komunikaci s Timepix 2. V konfigurace Slave.

Sběrnice SPI1 je nakonfigurována v módu Full-Duplex Master, neboli po sběrnici je možné data z mikrokontroléru odesílat i přijímat. K určení jaké zařízení, připojené do sběrnice SPI1, budou komunikovat slouží signály chip select označován jako nCS (pozn.: prefix n, značí, že signál je aktivní v logické nule).

Pro komunikaci s Timepix 2 pomocí sériového rozhraní, byly zvoleny dvě periférie SPI. Popis signálů pro sběrnice SPI2 a SPI3 můžete vidět na obrázku 4.8. Jak lze ze zapojení vidět pro komunikace bylo využito celkem 6 signálů. Základní napěťové úrovně, které mají být na signálech, jsou určeny pull down, respektive pull up rezistory.

Sběrnice SPI2 je nakonfigurována jako Half-Duplex Master. Pomocí této sběrnice se odesílají data do detektoru Timepix 2. Dalšími důležitými parametry nastavení SPI sběrnice jsou její časování, které musí odpovídat technické specifikaci detektoru Timepix 2. S odkazem na tuto specifikaci [10], byla periférie SPI2 nastavena dle [25] do módu 3. Neboli pro typ Half-Duplex Master to znamená, že data jsou vysílána na sestupnou hranu hodinového signálu, přičemž klidový stav hodinového signálu je v logické jedničce.

Sběrnice SPI3 je nakonfigurována jako typ Half-Duplex Slave. Pomocí této sběrnice se přijímají data z detektoru Timepix 2. Dle [10] byla sběrnice nakonfigurována do módu 1 [25]. přichází data z detektoru Timepix 2 jsou vzorkována na sestupnou hranu hodinového signálu, který je společně s daty generován detektorem Timepix 2. Klidový stav hodinového signálu je poté v logické nule.



Obrázek 4.8: Popis signálů periférií SPI, sloužící pro komunikaci s Timepix 2

Konfigurace periférií I2C

Další sběrnici, používanou vyčítacím rozhraním je sběrnice I2C. Pro celé rozhraní byla použita právě jedna I2C periférie. Pomocí této sběrnice mikrokontrolér monitoruje teplotu na druhé desce plošného spoje, chipboardu. Více o komunikaci s teplotním senzorem viz. 4.2.3. Pokud by I2C sběrnici bylo připojeno více senzorů, určení toho, kdo po sběrnici bude přijímat data závisí na fyzické adrese připojeného zařízení. V tomto případě ale musí být zajištěno, že na sběrnici neexistují dvě zařízení se stejnou fyzickou adresou.

Konfigurace periférií UART

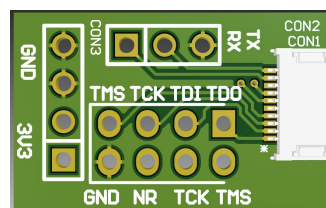
Nakonfigurovaná periférie UART umožňuje monitorovat průběh programu, který je nahrán do mikrokontroléru, za použití výpisu přes sériovou linku, do příkazové řádky. Signály UART sběrnice jsou vyvedeny na programovací konektor, více viz následující část.

Programování

Mikrokontrolér je programován pomocí JTAG rozhraní za využití programovacího konektoru, který je umístěn na spodní straně základní desky 4.9a. Jedná se o 12 pinový konektor pro plochý kabel. Na programování mikrokontroléru byly z mikrokontroléru vyvedeny signály: JTMS/SWDIO a JTCK/SWCLK. Zbylé piny konektoru byly využity pro programování MachXO2 [26]. Tedy přes plochý konektor z obrázku 4.9a lze programovat jak mikrokontrolér, tak na základní desce použité CPLD: MachXO2 4.1.3. Posledními signály vyvedenými na programovací konektor jsou signály pro monitorování běhu programu, jedná se o signály komunikačního rozhraní sběrnice UART. Signály jsou za pomoci plochého kabelu vyvedeny z plochého konektoru z obrázku 4.9a na redukční desku, na které je možné pomocí propojovacích kabelů připojit použitý programátor ST-Link, právě s navrženou konverzní deskou. Toto jednoduché PCB můžete vidět na obrázku 4.9b.



(a) Programovací konektor



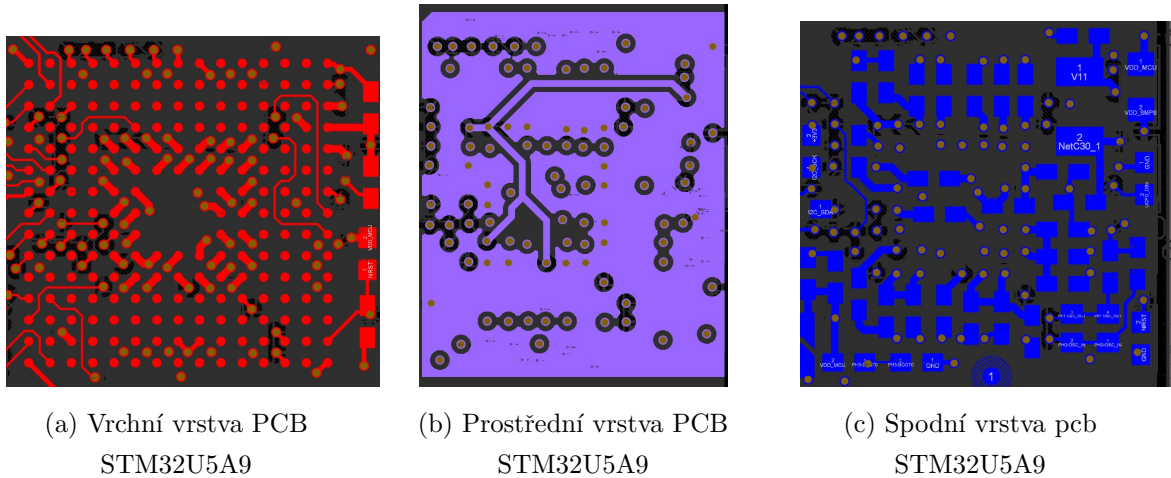
(b) Konverzní PCB pro připojení ST-Link programátoru

Obrázek 4.9: Programování mikrokontroléru

PCB

Realizované PCB pro část mikrokontroléru můžete vidět na obrázku 4.10. Na obrázku nejsou uvedeny 3 zbylé vrstvy PCB, kterými jsou 2., 3. a 5. vrstva. Vrstva 2 a 5 tvoří

pod částí mikrokontroléru souvislou zemní plochu a vrstva 3 slouží jako vrstva signálová. Blokovací kondenzátory napájení dle specifikací [24] jsou umístěny co nejblíže příslušným pinům, z druhé strany, než je samotný mikrokontrolér, viz. 4.10c. Rozteč mezi jednotlivými



Obrázek 4.10: STM32U5A9 PCB realizace

piny mikrokontroléru je 0.8 mm. Jak lze vidět na obrázku 4.10a, mezi pájecími plošky jsou umístěny prokovy. Vnitřní průměr prokovů je 0.3 mm a vnější rozměr 0.4 mm. Prokovy jsou kvůli zvolenému pouzdru BGA mikrokontroléru zamaskované a vyplněné epoxidem, aby při procesu pájení nedošlo ke zkratování prokovů s piny mikrokontroléru.

Osazení mikrokontroléru proběhlo na půdě ČVUT v laboratoři LVR (Laboratoř pro Vývoj a Realizaci). Pro osazení byl použita rework stanice: ERSa - IRPL650A.

4.1.3 CPLD

Dlaší hlavní součástí základní desky, je CPLD. Pro tuto práci bylo konkrétně vybráno CPLD od společnosti Lattice Semiconductor s označením MachXO2 [26]. Jak bude popsáno v následné části, CPLD je použito pro konverzi logických úrovní a generování diferenciálních signálů které jsou potřebné pro komunikaci s detektorem Timepix 2. S ohledem na tyto požadavky bylo vybráno právě CPLD MachXO2 v pouzdře QFN-48. Programování CPLD probíhalo v prostředí Lattice Diamond.

Napájení

V tabulce 4.3 můžete vidět napájecí úrovně pro MachXO2. Pro napájení jádra CPLD a vstupních/výstupních bran 0, 1 a 2 je použito napájení +3.3V. Pro vstupní/výstupní bránu 3, je napájecí napětí +1.2 V. Toto napájení bylo zvoleno s ohledem na použití této brány jako typ LVCMOS12D, pro generování diferenciálních páru odpovídající specifikaci SLVS 2.8.

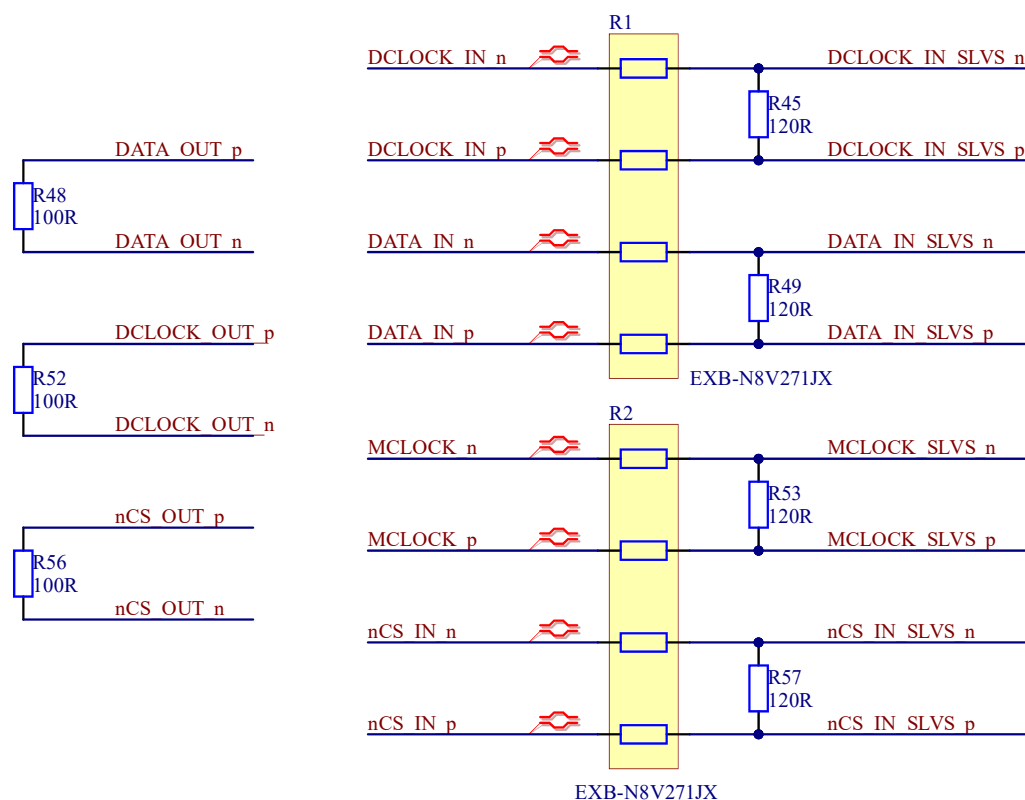
Napájení CPLD MachXO2		
Napájení	Popis	Hodnota [V]
VCC	Hlavní napájení jádra CPLD	+3.3 V
VCCIO0, 1, 2	Napájení brány 0, 1, 2	+3.3V
VCCIO3	Napájení brány 3	+1.2 V

Tabulka 4.3: Napájení CPLD MachXO2

Konverze logických úrovní

Dle 2.3.2, je zapotřebí pro komunikaci s Timepix 2 při využití sériového rozhraní použít komunikační specifikaci typu SLVS 2.8, využívající diferenciální páry. Použití mikrokontrolér 4.1.2, je kompatibilní pouze s CMOS 3.3 V logikou. Použité CPLD umožňuje převod těchto úrovní. Respektive převod CMOS 3.3 V logiky na SLVS specifikaci a opačně.

Použité CPLD umožňuje generovat pouze signály ze specifikace Sub-LVDS. Aby bylo dosaženo parametrů potřebných pro SLVS specifikaci, bylo pro každý generovaný výstupní diferenciální pár použito zapojení s odpory z pravé části obrázku 4.11. Pro vstupní diferenciální páry, byla pouze co nejbližže k CPLD umístěna terminace, viz. levá část obrázku 4.11. Programová implementace firmware pro MachXO2 obsahující pouze část



Obrázek 4.11: Konverze Sub-LVDS na SLVS

architektury pro konverzi logických úrovní je zobrazena v ukázkovém kódu 4.1.

```
architecture behavioral of t2m is
begin
  -- CMOS -> SLVS
  DATA_IN_SLVS    <= DATA_IN;
  nCS_IN_SLVS      <= nCS_IN;
  DCLOCK_IN_SLVS   <= DCLOCK_IN;
  MCLOCK_SLVS      <= MCLOCK;
  -- SLVS -> CMOS
  DATA_OUT         <= DATA_OUT_SLVS;
  DCLOCK_OUT        <= DCLOCK_OUT_SLVS;
  nCS_OUT           <= nCS_OUT_SLVS;
end architecture behavioral ;
```

Kód 4.1: Ukázkový kód ve VHDL pro CPLD

Programování

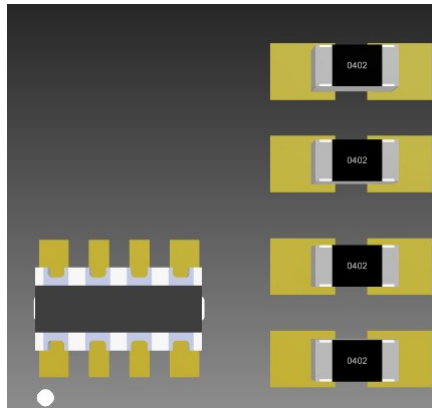
Pro programování byla zvolena dvojí možnost. Primární možností je programování CPLD, přes externí programovací konektor, který se také používá pro programování mikrokontroléru 4.9a. Na tento konektor jsou vyvedeny signály: TDO, TDI, TMS a TCK. Druhou možností je programování CPLD pomocí mikrokontroléru za využití SPI sběrnice. Výhodou možnosti programování CPLD z mikrokontroléru je možnost měnit konfiguraci CPLD za běhu programu. V této realizaci je tato možnost pouze připravena pro případné budoucí využití. S ohledem na využití CPLD v této práci jako převaděč úrovní, není zapotřebí jakkoliv překonfigurovat CPLD po nahrání programu přes JTAG rozhraní.

Využití odporových sítí

Jak bylo možné vidět na obrázcích 4.11, nebo 4.8, pro zapojení s odpory byly použity odporové sítě. Výhodou použití odporových sítí je především možnost ušetření místa na desce plošných spojů, oproti použití diskretních odporů. Ušetření místa za použití odporových sítí můžete vidět na obrázku 4.12, kde je porovnána odporová síť se čtyřmi odpory vůči použití čtyř diskretních odporů v pouzdře 0402.

4.1.4 USB

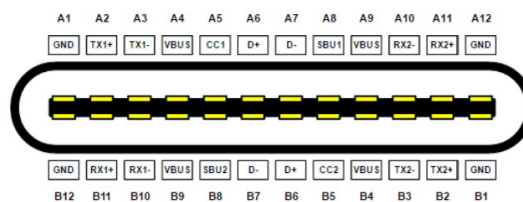
Jako uživatelské rozhraní bylo zvoleno rozhraní USB s konektorem typu USB C. Konkrétně byla použita specifikace USB 2.0 High Speed. Tato specifikace umožňuje komunikovat s maximální přenosovou rychlostí 480 Mbit/s. Vzhledem k maximální vyčítací rychlosti z detektoru Timepix 2, která je dle 2.3.3 100 Mbit/s, je použití této konkrétní specifikace dostačující.



Obrázek 4.12: Odporová síť v porovnání s diskretními odpory

Konektor

Pro tuto práci byl použit konektor typu USB C. Jednou z výhod konektoru USB C je symetrické zapojení pinů na konektoru. Díky této vlastnosti může uživatel konektor zapojit do vyčítacího rozhraní s libovolnou orientací. Symetrické zapojení signálu na USB C konektoru je možné vidět na obrázku 4.13. K detekci orientace zapojení konektoru, slouží signály označené jako CC1 a CC2. Další funkce těchto signálů je, že pomocí nich je možné nastavit konkrétní velikost proudu dodávaného do zařízení.

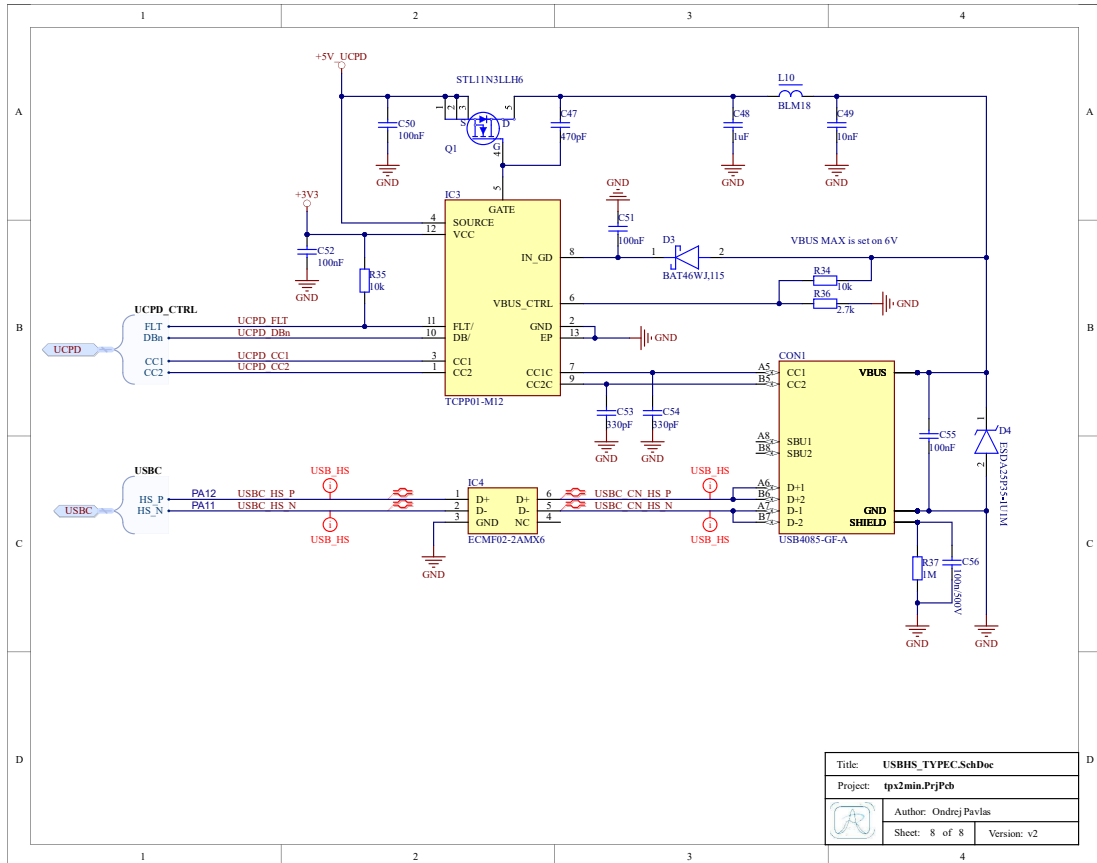


Obrázek 4.13: Konektor USB C

Zapojení

Vzhledem k použité specifikaci USB 2.0, je možné některé piny ze zapojení konektoru 4.13 nezapojit. Konkrétně to jsou piny s označením TXxx a RXxx, tyto piny slouží pro přenos vysokorychlostní komunikace z USB standartu 3.0 a vyšší. Celkové zapojení použitého konektoru a potřebných elektro statických ochran je možné vidět na obrázku 4.14. Pro elektrostatickou ochranu diferenciálních datových párů D+ a D- byla použita součástka ECMF02-2AMX6. Dalším prvkem pro ochranu USB C signálů byla použita součástka TCPP01-M12. Tato součástka zajišťuje ochranu před přepětím na napájecím napětí VBUS. Dále zajišťuje ochranu pinů CC před případných zkratem s napájecím napětí. Odporovým děličem ze zapojení 4.14, který je tvořený odpory R34 a R36, je možné nastavit maximální hodnotu napájecího napětí, které bude dodáváno na výstupu pinu VBUS. V této práci je nastaveno maximální napájecí napětí na +6 V. V případě překročení této nastavené úrovně dojde pomocí externího tranzistoru Q1, k odpojení

napájecího napětí zařízení. Jedinou částí vyčítacího rozhraní, ke které bude mít uživatel fyzický přístup je právě USB C konektor, proto bylo zvoleno zapojení ochrany, v podobě paralelního zapojení odporu R37 a kondenzátoru 56, na stínění konektoru USB C.

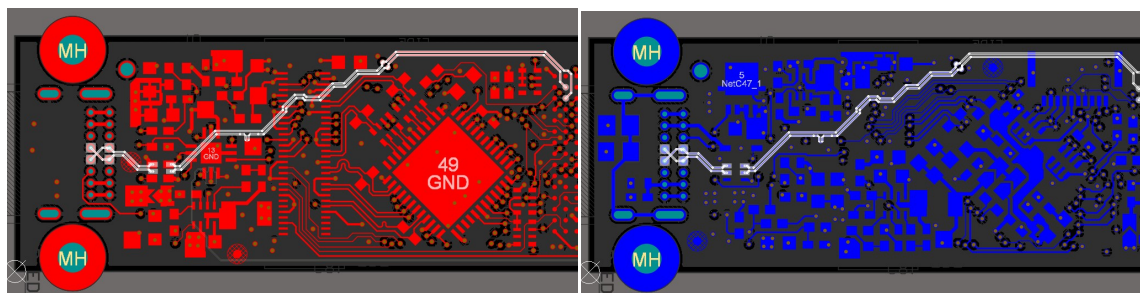


Obrázek 4.14: Zapojení konektoru USB C

PCB

Jak bylo zmíněno v předchozí části, maximální komunikační rychlost specifikace USB 2.0 High Speed může být 480 Mbit/s. Proto návrh PCB musel odpovídat požadavkům pro návrh PCB pro vysokorychlostní komunikaci. Délka diferenciálních datových párů D+ a D- byla vůči sobě vykompenzována na vzdálenost 1 mm. Dle technické specifikace USB 2.0 High Speed je doba náběžné (t_r), respektive sestupné (t_f) hrany 500 ps. Časové zpoždění (Δt) mezi datovými páry D+ a D- by mělo být výrazně menší, než doba (t_r), respektive (t_f). Pokud zvolíme maximální časové zpoždění mezi páry D+ a D- na hodnotu 25 ps, při hodnotě zpoždění 0.1 ns/cm na DPS, je nutné diferenciální signály vykompenzovat, tak aby maximální rozdíl délek vodičů diferenciálních párů, nebyl větší než 2.5 mm. Jak bylo již zmíněno, v uvedené práci došlo ke délce diferenciálních párů na 1 mm, tedy šasové zpoždění mezi páry, nebude větší než 10 ps.

Diferenciální páry D+ a D- byly po PCB vedeny ve vrchní a spodní vrstvě. Dle celkové skladby PCB základní desky z tabulky 4.2 odpovídá, že sousedící vrstva, respektive vrstvy pod vrchní a spodní vrstvou je vždy souvislá zemní plocha. Z celkové skladby PCB z obrázku 4.1, byly výrobcem PCB dodané parametry pro fyzické rozměry diferenciálních vodičů aby došlo k dodržení impedančního přizpůsobení 100Ω . Realizaci vedení signálů D+ a D- na desce plošných spojů je možné vidět na obrázku 4.15



(a) Signály D+ a D-, vrchní vrstva PCB

(b) Signály D+ a D-, spodní vrstva PCB

Obrázek 4.15: Vedení diferenciálních datových páru USB

4.2 Deska s Timepix 2

Druhou deskou plošných spojů v této práci je deska označovaná jako chipboard ze schématického obrázku konceptu řešení 3.1. Tato deska je propojena se základní deskou za pomoci 60 pinového konektoru ze série DF40 od společnosti Hirose Electric Group. Rozložení signálů na konektoru lze najít v příloze zapojení celé práce B.

Deska s Timepix 2 je navržena na šestivrstevném plošném spoji. Skladba plošného spoje je analogická, jako skladba PCB pro základní desku viz obrázek 4.1 a tabulka 4.2. Rozměry PCB jsou poté 53 x 17 mm.

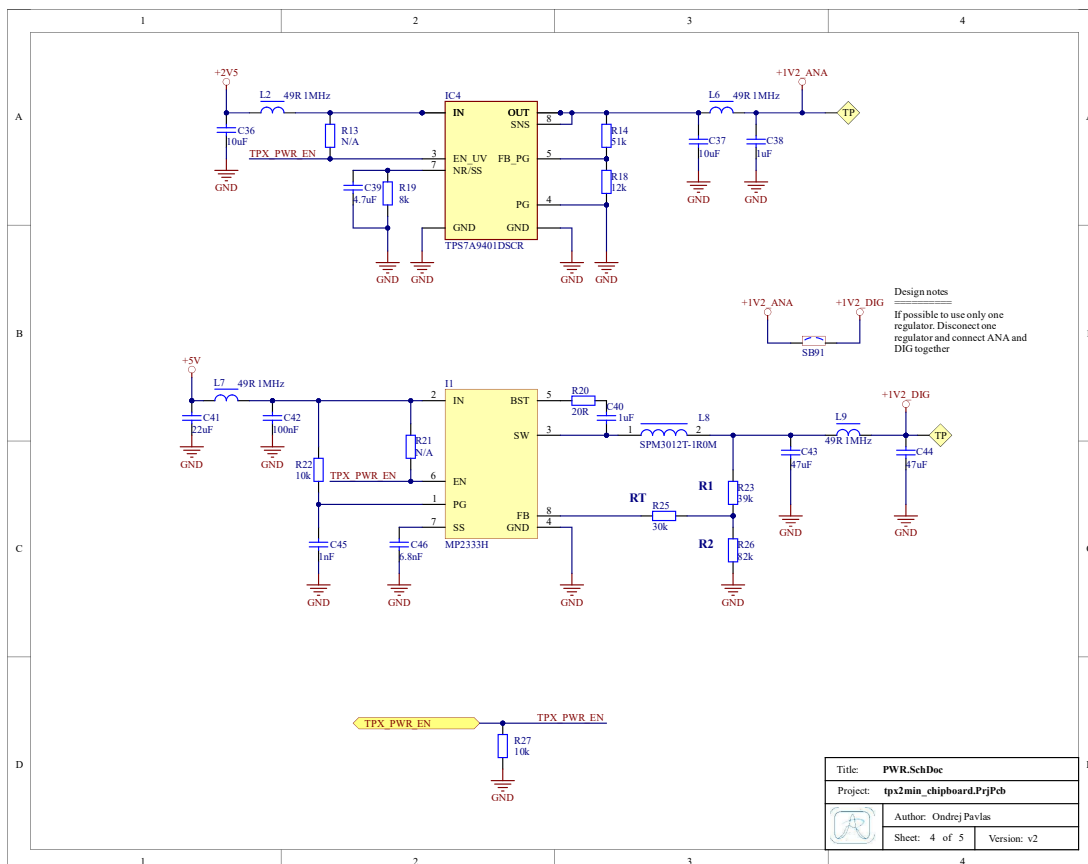
4.2.1 Timepix 2

Nejdůležitější částí celé práce je samotný pixelový detektor radiace Timepix 2. Specifikace pixelového detektoru Timepix 2 byly popsány v části 2.3.3. Nadále bude popsána realizace pro splnění všech specifikací nutných pro provoz pixelového detektoru Timepix 2.

Napájení

Dle 2.1 je pro korektní provoz Timepix 2 zapotřebí celkem třech napájecích napětí. Napájecí napětí pro vstupní/výstupní bránu detektoru Timepix 2 označovanou jako VDDIO s velikostí napájecího napětí +2.5 V se generuje na základní desce. Tedy toto napájení je vedeno přes konektor ze základní desky a je poté na desce chipboard přivedeno k příslušným pinům Timepix 2.

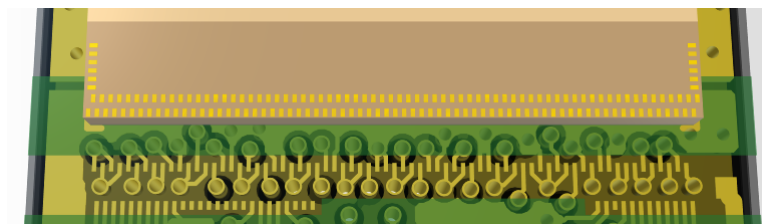
Napájení pro digitální a analogovou část Timepix 2 se generuje přímo na chipboardové desce. Z označení z tabulky 2.1 se jedná o napájení VDD a VDDA. Zapojení regulátorů pro tyto napájecí napětí můžete vidět na obrázku 4.16. Pro napájení digitální části Timepix 2 byl použit stejný spínaný regulátor, jako na základní desce 4.3. Pro napájení analogové části byl použit lineární stabilizátor od společnosti Texas Instruments TPS7A94, který ze vstupních +2.5 V reguluje napětí na výstupních +1.2 V. Oba uvedené regulátory jsou řízené z mikrokontroléru, který je umístěn na základní desce 4.1.



Obrázek 4.16: Analogové a Digitální napájení Timepix 2

Rozhraní pro připojení Timepix 2

Pro připojení Timepix 2 k desce plošných spojů byly použity wirebondovací plošky na vrchní straně Timepix 2, které je možné vidět na spodní straně obrázku 2.5. Celekem bylo u této práce realizovat propojení 128 wirebondovacích plošek z Timepix 2 na chipboardovou desku. Plošky na straně PCB jsou umístěny ve dvou řadách. Rozteč mezi jednotlivými ploškami je 0.2mm, šířka plošek je poté 0.1 mm. V pravé části obrázku 4.17 můžete vidět plošku pro připojení vysokého napětí na senzorovou vrstvu Timepix 2. Toto vysoké napětí slouží k vytvoření vyprázdněné oblasti v senzorové vrstvě, více viz. 2.1.



Obrázek 4.17: Rozložení wirebondovacích plošek k připojení Timepix 2

4.2.2 Vysokonapěťový zdroj

Vysokonapěťový zdroj pro tuto práci byl realizován za použití součástky od společnosti Analog Devices, konkrétně byla použita součástka MAX1932. Jedná se o vysokonapěťový zdroj s nastavitelnou úrovní výstupního napětí 30 - 148 V. Úroveň výstupního napětí se nastavuje pomocí SPI komunikace v uvedeném rozsahu s rozlišením 256 hodnot. Schematické zapojení vysokonapěťového zdroje je možné vidět na obrázku 4.18. Hodnota velikosti výstupního napětí lze nastavit pomocí odporů ve zpětné vazbě regulátoru ze zapojení 4.18.

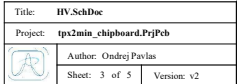
$$R5 = (V_{OUT01} - V_{OUTFF}) \cdot (R6/1.25V) \quad (4.3)$$

$$R6 = \frac{1.25V \cdot R5}{V_{OUTFF}} \quad (4.4)$$

Měření vysokého napětí

4.2.3 Měření teploty

4.2.4 Konektor



Obrázek 4.18: Zapojení vysokonapěťového zdroje MAX1932

Kapitola 5

Testování

5.1 Napájení

5.2 Vysokonapěťový zdroj

5.3 Měření teploty

5.4 Komunikační rozhraní s Timepix 2

5.5 Digitální test Timepix 2

5.5.1 Vyčtení chip ID

5.5.2

5.5.3 Vyčtení a zapsání pixelových matic

5.6 USB komunikace

5.7 Měření spotřeby

5.7.1 Porovnání spotřeby

5.8 Dosažené parametry

Kapitola 6

Závěr

Seznam použité literatury

- [1] X. Llopart Cudié, *Design and characterization of 64K pixels chips working in single photon processing mode*. PhD thesis, Mid Sweden University, 2007. ISBN: 978-91-85317-56-1.
- [2] J. Alozy, R. Ballabriga, I. Kremastiotis, X. Llopart, T. Poikela, V. Sriskaran, and W. Wong, “Timepix2 Manual (v2.1),” April 12 2019. CERN, Geneva.
- [3] CERN, “Web presentation of the Medipix Collaboration.” Dostupné z: www.cern.ch/medipix.
- [4] M. Platkevič, *Signal Processing and Data Read-Out from Position Sensitive Pixel Detectors*. PhD thesis, ČVUT, 2014.
- [5] Z. Vykydal and J. Jakůbek, “USB lite - Miniaturized readout interface for Medipix2 detector,” *Nuclear Instruments and Methods in Physics Research A*, vol. 633, pp. 48–49, 2011. Dostupné z: <https://www.sciencedirect.com/science/article/pii/S0168900210013082/pdf?md5=733e9d449a2e198b6559b52d5fbe242f&pid=1-s2.0-S0168900210013082-main.pdf>.
- [6] CERN, “Web presentation of the Medipix Collaboration.” Dostupné z: <https://medipix.web.cern.ch/medipix2>.
- [7] ADVACAM, “Web presentation of the MiniPIX SPRINTER.” Dostupné z: <https://advacam.com/camera/minipix-sprinter>.
- [8] P. Burian, P. Broulím, B. Bergmann, and L. Tlustos, “Ethernet embedded readout interface for timepix2—katherine readout for timepix2,” *Journal of Instrumentation*, vol. 15, p. C01037, jan 2020.
- [9] T. Poikela, J. Plosila, T. Westerlund, M. Campbell, M. D. Gaspari, X. Llopart, V. Gromov, R. Kluit, M. van Beuzekom, F. Zappon, V. Zivkovic, C. Brezina, K. Desch, Y. Fu, and A. Kruth, “Timepix3: a 65k channel hybrid pixel readout chip with simultaneous toa/tot and sparse readout,” *Journal of Instrumentation*, vol. 9, p. C05013, may 2014.

- [10] W. Wong, J. Alozy, R. Ballabriga, M. Campbell, I. Kremastiotis, X. Llopart, T. Poikela, V. Sriskaran, L. Tlustos, and D. Turecek, “Introducing timepix2, a frame-based pixel detector readout asic measuring energy deposition and arrival time,” *Radiation Measurements*, vol. 131, p. 106230, 2020.
- [11] X. Llopart, J. Alozy, R. Ballabriga, M. Campbell, R. Casanova, V. Gromov, E. Heijne, T. Poikela, E. Santin, V. Sriskaran, L. Tlustos, and A. Vitkovskiy, “Timepix4, a large area pixel detector readout chip which can be tiled on 4 sides providing sub-200 ps timestamp binning,” *Journal of Instrumentation*, vol. 17, p. C01044, jan 2022.
- [12] M. Manghisoni, D. Comotti, L. Gaioni, L. Ratti, and V. Re, “Dynamic compression of the signal in a charge sensitive amplifier: From concept to design,” *IEEE Transactions on Nuclear Science*, vol. 62, no. 5, pp. 2318–2326, 2015.
- [13] P. Mánek, “Machine learning approach to ionizing particle recognition using hybrid active pixel detector,” Master’s thesis, ČVUT, 2018.
- [14] J. Jakubek, “Precise energy calibration of pixel detector working in time-over-threshold mode,” *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 633, pp. S262–S266, 2011. 11th International Workshop on Radiation Imaging Detectors (IWORID).
- [15] F. Tavernier and P. Moreira, “SLVS interface circuits.” Dostupné z: https://indico.cern.ch/event/404345/contributions/1850202/attachments/809975/1109940/SLVS_IO.
- [16] “Ieee standard for low-voltage differential signals (lvds) for scalable coherent interface (sci),” *IEEE Std 1596.3-1996*, pp. 1–34, 1996.
- [17] TSMC, “Web presentation of the TSMC.” Dostupné z: <https://www.tsmc.com/english>.
- [18] S. George, D. Turecek, S. Wheeler, S. Kodaira, and L. Pinsky, “First tests with timepix2 and heavy ions,” *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 958, p. 162725, 2020. Proceedings of the Vienna Conference on Instrumentation 2019.
- [19] S. Pospisil, “Timepix hybrid pixels detectors for particle identification and dosimetry.” Dostupné z: <https://indico.cern.ch/event/954194/contributions/4009245/attachments/2156334/3637201/Stanislav%20Pospisil%20-%20SP-Dakar-Timepix-lecture-fin.pdf>.
- [20] L. S. Pinsky, “An Update on the Timepix2.” Dostupné z: <https://wrmiss.org/workshops/twentyfourth/Pinsky.pdf>.

- [21] V. Re, “Web presentation of the TSV.” Dostupné z: https://indico.cern.ch/event/710050/contributions/3185372/attachments/1741432/2817619/11_20_Re_Vertex_2018.pdf.
- [22] Monolithic Power Systems, “Synchronous Buck Converter.” Dostupné z: https://www.monolithicpower.com/en/documentview/productdocument/index/version/2/document_type/Datasheet/lang/en/sku/MP2333H/document_id/4409/.
- [23] STMicroelectronics, “Datasheet STM32U5Axxx.” Dostupné z: <https://www.st.com/resource/en/datasheet/stm32u5a9nj.pdf>.
- [24] STMicroelectronics, “RM0456 reference manual STM32U5A.” Dostupné z: <https://www.st.com/resource/en/datasheet/stm32u5a9nj.pdf>.
- [25] A. Devices, “Introduction to SPI Interface.” Dostupné z: <https://www.analog.com/en/resources/analog-dialogue/articles/introduction-to-spi-interface.html>.
- [26] Lattice Semiconductor, “MachXO2.” Dostupné z: <https://www.latticesemi.com/Products/FPGAandCPLD/MachXO2>.

Seznam použitých symbolů

α alfa

Seznam použitých zkratek

ASIC	Application Specify Integrated Circuit
TSMC	Taiwan Semiconductor Manufacturing Company Limited
TSV	Through-Silicon-Vias
BGA	Ball Grid Array
FPGA	Field Programmable Gate Arrays
CMOS	Complementary metal–oxide–semiconductor
DAC	Digital to Analog Convertor
LSFR	Linear Feedback Shift Registers
PCB	Printed Circuit Board
HV	High Voltage
USB	Universal Serial Bus
DSP	Digital signal processing
FPU	Floating Point Unit
EEC	Error Correction Code
ESD	Electro Static Discharge
DSI	Display Serial Interface
PG	Power Good
EN	Enable
SYSCLK	System Clock
HSI	High Speed Internal Clock
HSE	High Speed Internal Clock
PLL	Phase Locked Loop
JTAG	Joint Test Action Group
CPLD	Complex Programmable Logic Devices
SPI	Serial Peripheral Interface
UART	Universal Asynchronous Receiver-Transmitter
ZCS	Zero Column Suppression
SYSCLK	System Clock

Příloha A

Zadání Diplomové práce



ZADÁNÍ DIPLOMOVÉ PRÁCE

I. OSOBNÍ A STUDIJNÍ ÚDAJE

Příjmení: **Pavlas** Jméno: **Ondřej** Osobní číslo: **492331**
Fakulta/ústav: **Fakulta elektrotechnická**
Zadávající katedra/ústav: **Katedra mikroelektroniky**
Studijní program: **Elektronika a komunikace**
Specializace: **Elektronika**

II. ÚDAJE K DIPLOMOVÉ PRÁCI

Název diplomové práce:

Miniaturizované vyčítací rozhraní pro pixelový detektor radiace Timepix 2

Název diplomové práce anglicky:

Miniaturized Reading Interface for the Timepix 2 Pixel Radiation Detector

Pokyny pro vypracování:

1. Seznamte se s pixelovým detektorem radiace Timepix 2 a dalšími detektory produkovanými pod záštitou CERN Medipix Collaboration.
2. Analyzujte specifické požadavky Timepix 2 detektoru, zejména jeho potřeby napájení, komunikační rozhraní, zdroje vysokého napětí a způsobu provádění měření s detektorem.
3. Navrhněte koncept vyčítacího rozhraní vhodného pro použití s osobním počítačem.
4. Proveďte výběr vhodných komponentů s ohledem na nízkou spotřebu, malé rozměry a výslednou komplexitu vyčítacího rozhraní, posléze návrh realizujte formou funkčního prototypu.
5. Naprogramujte základní funkce nezbytné pro ovládání detektoru Timepix 2 a ostatních komponent, proveďte ověření funkčnosti Timepix 2 pomocí digitálního testu.
6. Změňte a zhodnoťte parametry nově navrženého rozhraní pro Timepix 2 detektor.

Seznam doporučené literatury:

- [1] Webová prezentace CERN Medipix Collaboration: www.cern.ch/medipix
- [2] Technická dokumentace detektoru Timepix2
- [3] Pinker, J.: "Mikroprocesory a mikropočítače", Praha: BEN - technická literatura, 2004, ISBN, 80-7300-110-1

Jméno a pracoviště vedoucí(ho) diplomové práce:

Ing. Vít Záhlava, CSc. katedra mikroelektroniky FEL

Jméno a pracoviště druhé(ho) vedoucí(ho) nebo konzultanta(ky) diplomové práce:

Ing. Michael Holík, Ph.D.

Datum zadání diplomové práce: **08.02.2024**

Termín odevzdání diplomové práce: _____

Platnost zadání diplomové práce: **21.09.2025**

Ing. Vít Záhlava, CSc.
podpis vedoucí(ho) práce

prof. Ing. Pavel Hazdra, CSc.
podpis vedoucí(ho) ústavu/katedry

prof. Mgr. Petr Páta, Ph.D.
podpis děkana(ky)

III. PŘEVZETÍ ZADÁNÍ

Diplomant bere na vědomí, že je povinen vypracovat diplomovou práci samostatně, bez cizí pomoci, s výjimkou poskytnutých konzultací. Seznam použité literatury, jiných pramenů a jmen konzultantů je třeba uvést v diplomové práci.

Datum převzetí zadání

Podpis studenta

Příloha B

Základní deska