



Hi3531DV200 H.265 编解码 AI 处理器

产品简介

文档版本 06

发布日期 2020-07-30

版权所有 © 上海海思技术有限公司 2020。保留一切权利。

未经本公司书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。

商标声明



HISILICON、海思和其他海思商标均为海思技术有限公司的商标。

本文档提及的其他所有商标或注册商标，由各自的所有人拥有。

注意

您购买的产品、服务或特性等应受海思公司商业合同和条款的约束，本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，海思公司对本文档内容不做任何明示或默示的声明或保证。

由于产品版本升级或其他原因，本文档内容会不定期进行更新。除非另有约定，本文档仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

上海海思技术有限公司

地址：深圳市龙岗区坂田华为基地华为电气生产中心 邮编：518129

网址：<http://www.hisilicon.com>

客户服务邮箱：support@hisilicon.com



Hi3531DV200 H.265编解码AI处理器

主要特点

处理器内核

- ARM Cortex A53 四核@1.15GHz
 - 32KB L1 I-Cache, 32KB L1 D-Cache
 - 512KB L2 Cache
 - 支持NEON/FPU

多协议视频编解码

- H.265 Main Profile, Level 5.0 编码
- H.265 Main Profile, Level 5.1 解码
- H.264 Baseline/Main/High Profile, Level 5.1 编码
- H.264 Baseline/Main/High Profile, Level 5.2 解码
- MJPEG/JPEG Baseline 编解码

视频编解码处理

- H.265/H.264&JPEG 多码流编解码性能:
 - 8x1080p@30fps H.265/H.264编码
 - +8xD1@30fps H.265/H.264编码
 - +8x1080p@30fps H.265/H.264解码
 - +8x1080p@2fps JPEG编码
 - 16x1080p@15fps H.265/H.264编码
 - +16xD1@30fps H.265/H.264编码
 - +16x1080p@15fps H.265/H.264解码
 - +16x1080p@2fps JPEG编码
 - 16x4M@7.5fps H.265/H.264编码
 - +16xD1@30fps H.265/H.264编码
 - +16x4M@7.5fps H.265/H.264解码
 - +16x4M@1fps JPEG编码
- 支持 CBR/VBR/AVBR/CVBR/FIXQP/QPMAP/QVBR 七种码率控制模式
- 输出码率最高 20Mbps
- 支持感兴趣区域 (ROI) 编码
- 支持彩转灰编码

SVP (Smart Vision Processing)

- 神经网络推理引擎 (NNIE)
 - 支持多种神经网络
 - 1.2Tops运算性能
 - 支持完整的API和工具链
 - 支持人脸检测/识别、目标检测/跟踪等多种应用
- 智能视觉引擎 (IVE)
 - 支持目标跟踪
- 矩阵运算单元 (MAU)
 - 支持单精度/半精度浮点
 - 支持特征向量比对

视频与图形处理

- 支持 de-interlace、锐化、3D 去噪、动态对比度增强、马赛克处理等前、后处理
- 支持视频、图形输出抗闪烁处理
- 支持视频 1/15 ~ 16x 缩放
- 支持图形 1/2 ~ 2x 缩放
- 支持 4 个遮挡区域
- 支持 8 个区域 OSD 叠加

视频接口

- 视频输入接口
 - 支持8个MIPI D-PHY接口和1个BT.1120视频级联接口
 - 每个MIPI接口支持:
 - 4条lane, 最高速率1.5Gbps
 - 支持单路输入或2路复用/4路复用输入
 - 可复用为1个8bit BT.656接口
 - 每2个BT.656接口可组成1个16bit BT.1120接口
 - BT.656和BT.1120均支持148.5MHz双沿采样
 - 支持33个视频输入通道 (含1个视频级联通道)
 - 支持16路在线视频缩放



Hi3531DV200 H.265编解码AI处理器

- 支持同时输出原始图像和缩放后图像
- MIPI接口最大接入性能:
 - 8路4K@30fps 或 16路4K@15fps
 - 16路4M@30fps 或 16路5M@20fps
 - 32路1080p@30fps
- 最大输出性能: 16路1080p@30fps (或相同数据量的4M/5M/4K图像) + 1路4K@30fps (级联输入图像)
- 视频输出接口
 - 支持1个HDMI 2.0高清输出接口, 最大输出3840x2160@60fps
 - 支持1个VGA高清输出接口, 最大输出2560x1600@60fps
 - 支持1个BT.1120高清输出接口, 最大可输出3840x2160@30fps (双沿采样)
 - 支持1个CVBS标清输出接口, 支持PAL/NTSC制式输出
 - 支持2个独立高清输出通道 (DHD0、DHD1)
 - 支持任意两个高清接口非同源显示
 - DHD0支持64画面分割
 - DHD1支持64画面分割
 - 支持1个独立标清输出通道 (DSD0)
 - 支持1个PIP层, 可与DHD0或DHD1叠加
 - 支持2个GUI图形层, 支持ARGB1555、ARGB4444或ARGB8888格式, 分别用于DHD0和DHD1
 - 支持1个特殊图形层, 支持CLUT2/CLUT4, 可绑定DHD0、DHD1或DSD0
 - 支持1个硬件鼠标层, 格式为ARGB1555、ARGB4444、ARGB8888可配置, 最大分辨率为256x256

音频接口

- 3个单向 I²S/PCM 接口
 - 2个输入, 支持20路复合输入
 - 1个输出, 支持双声道输出

网络接口

- 2个千兆以太网接口
 - 支持RGMII、RMII两种接口模式
 - 支持10/100Mbit/s半双工或全双工
 - 支持1000Mbit/s全双工
 - 支持TSO, 降低CPU开销

安全引擎

- 支持 AES 128/192/256 bit 加解密算法
- 支持 RSA 2048/4096 bit 加解密算法
- 支持 SHA256/HMAC_SHA256
- 支持 OTP, 提供 28Kbit 用户可烧写空间
- 支持硬件真随机数发生器
- 支持安全启动
- 支持安全内存隔离

外围接口

- 4个 SATA3.0/PCIe 2.0 复用接口
 - 可配置为4*SATA、2*SATA+1*PCIe x2、2*SATA+2*PCIe x1、2*PCIe x2等多种组合
 - 用于PCIe 2.0接口时, 支持RC和EP功能
 - 用于SATA 3.0接口时, 支持eSATA和PM
- 1个 USB 3.0 Host 接口
- 2个 USB 2.0 Host 接口
- 5个 UART 接口, 其中2个支持4线
- 1个 SPI 接口, 支持4个片选
- 支持1个 IR 接口
- 支持2个 I²C 接口
- 支持多个 GPIO 接口

存储器接口

- 2个 32bit DDR4/DDR3 接口
 - 支持双通道
 - DDR4最高时钟频率1200MHz
 - DDR3最高时钟频率1066MHz
 - 最大容量支持8GB
- SD/MMC 接口



Hi3531DV200 H.265编解码AI处理器

- 支持eMMC4.5/eMMC5.0/eMMC5.1
- 支持HS400 (150MHz双沿)
- 支持SDIO 3.0 (非SD卡)
- SPI NOR/NAND Flash 接口
 - 支持2个片选, 可分别接不同类型的Flash
 - 对于SPI NOR Flash
 - 支持1、2、4线模式
 - 支持3Byte、4Byte 地址模式
 - 支持最大容量: 256MB
 - 对于SPI NAND Flash
 - 支持SLC Flash
 - 支持2KB/4KB 页大小
 - 支持8/24bit ECC (ECC以1KB为单位)
 - 支持最大容量: 2GB

独立供电 RTC

RTC可通过电池独立供电

多种启动模式可配置

- 支持从 BootROM 启动
- 支持从 SPI NOR Flash 启动
- 支持从 SPI NAND Flash 启动
- 支持从 eMMC 启动
- 支持 PCIe 从片启动

SDK

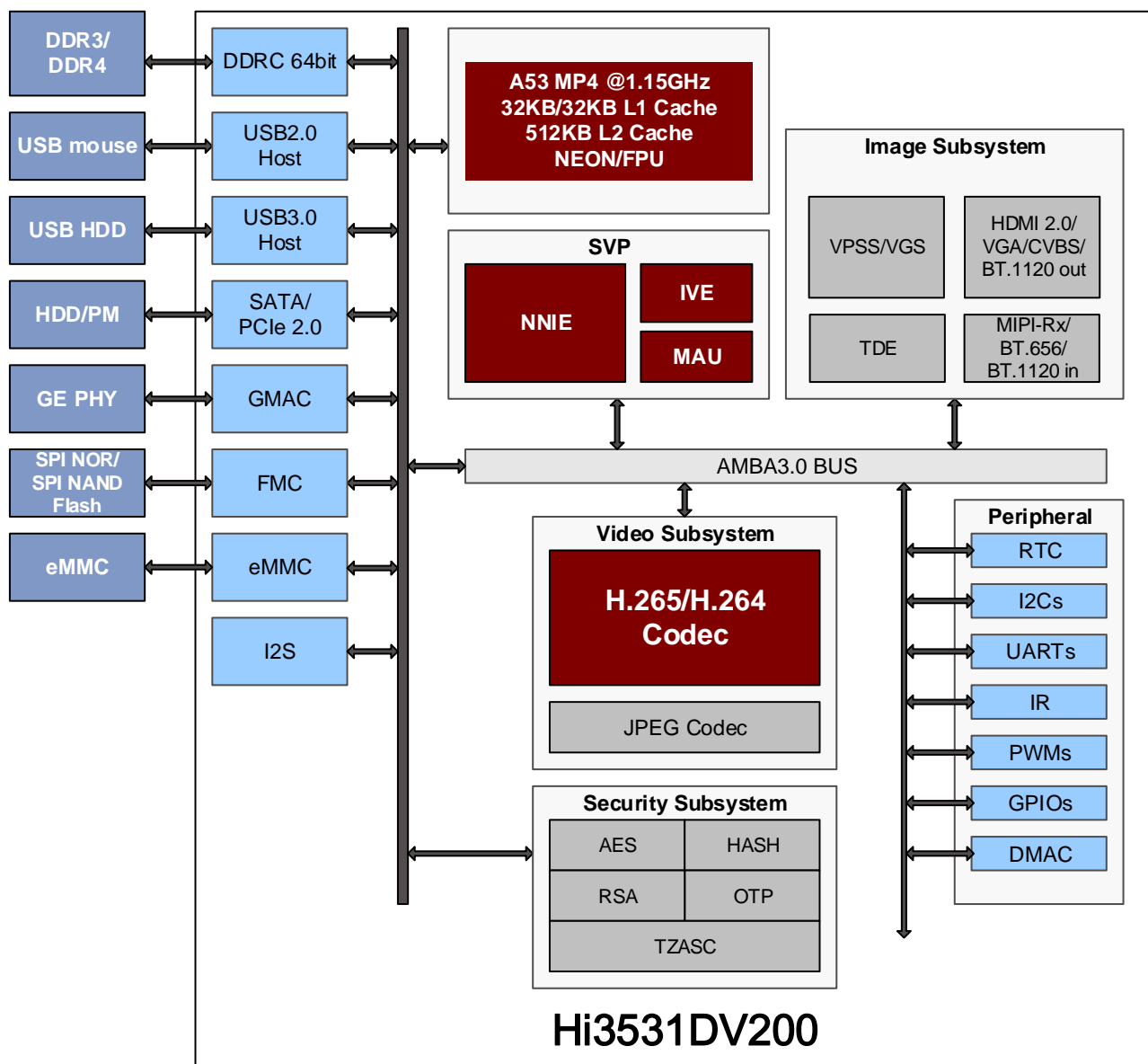
- 支持 Linux SMP 64bit
- 提供多种协议的音频编解码库
- 提供 H.265/H.264 的高性能 PC 解码库

芯片物理规格

- 功耗
 - 典型场景 (16路1080p@15fps编码 + 8路1080p@15fps解码 + 深度学习智能算法)
 - 功耗: 4.6W
 - 支持多级功耗控制
- 工作电压
 - 内核电压为0.9V
 - CPU电压为1.0V
 - IO电压为1.8V/3.3V
 - DDR4接口电压为1.2V
 - DDR3接口电压为1.5V
- 封装
 - RoHS, EHS-TFBGA
 - 管脚间距: 0.8mm
 - 封装大小: 22.4mmx31.2mm
 - 工作温度: 0°C ~ 70°C

Hi3531DV200 H.265编解码AI处理器

功能框图



Hi3531DV200是针对多路高清/超高清（1080p/4M/5M/4K）DVR产品应用开发的新一代专业SoC芯片。Hi3531DV200集成了ARM A53四核处理器和性能强大的神经网络推理引擎，支持多种智能算法应用。同时，Hi3531DV200还集成了多路MIPI D-PHY接口输入，突破了数字接口的视频输入性能瓶颈，提供两倍于前代产品的视频输入能力。另外，H.265视频编解码引擎、视频图像处理的算法效果及性能得到了进一步提升。结合丰富的外围设备及高速接口，该SoC芯片为客户产品提供了高性能、优异图像质量的模拟高清DVR解决方案，广泛用于模拟高清监控市场和车载DVR市场。



Hi3531DV200 H.265编解码AI处理器

单片 Hi3531D V200 DVR 解决方案

16x1080p DVR

- 16x1080p@15fps H.265/H.264编码+16xD1@30fps H.265/H.264编码+16x1080p@15fps H.265/H.264解码+16x1080p@1fps JPEG编码
- 16x1080p@30fps实时视频输入 + 实时预览 + HDMI 4K*2K@30fps显示输出
- 多路智能分析（人/车检测、人脸检测等）

16x4M (2560x1440) DVR

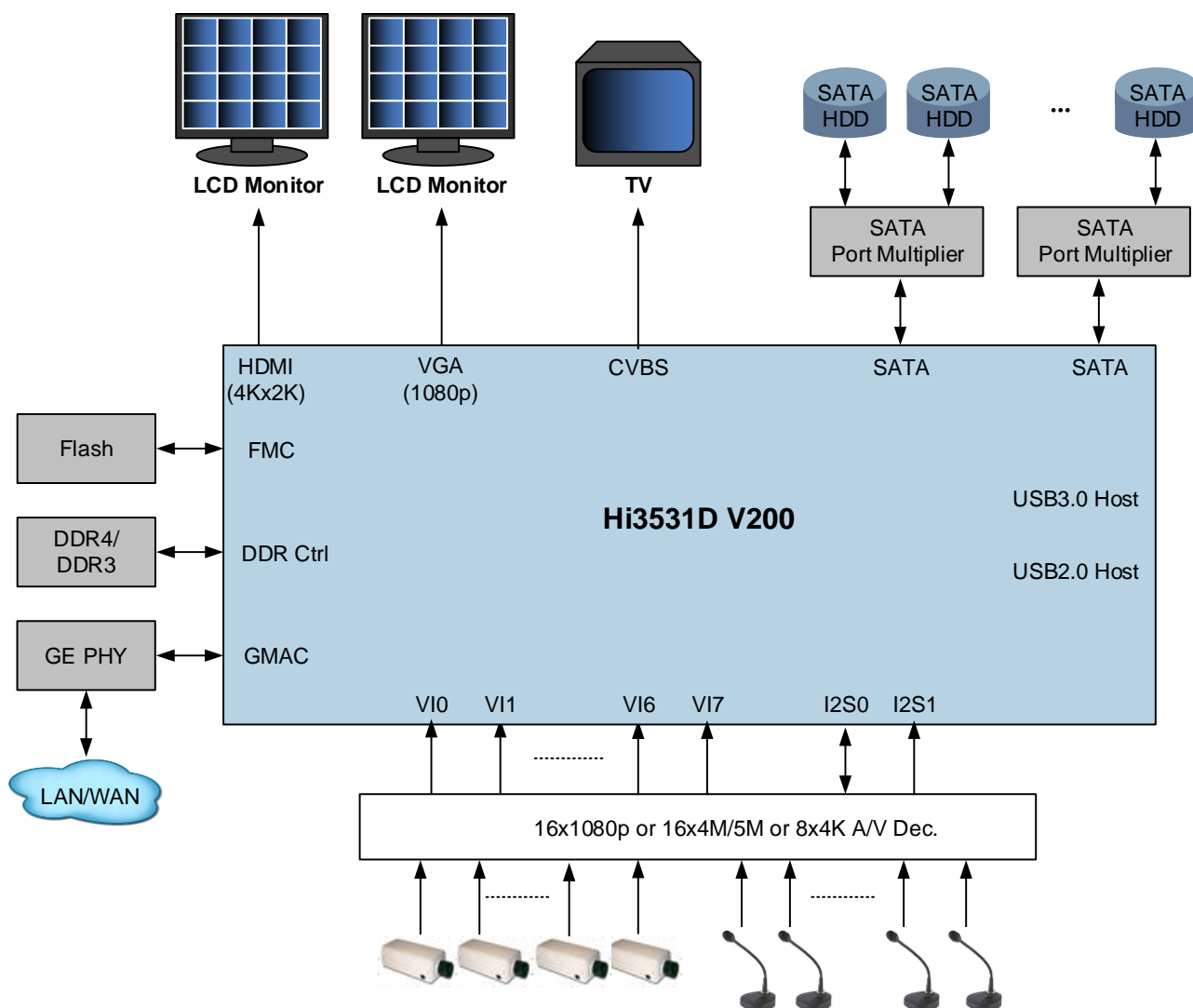
- 16x4M@7.5fps H.265/H.264编码+16xD1@30fps H.265/H.264编码+16x4M@7.5fps H.265/H.264解码+16x4M@1fps JPEG编码
- 16路4M输入+ 实时预览 + HDMI 4K*2K@30fps显示输出
- 多路智能分析（人/车检测、人脸检测等）

8x4K (3840x2160) DVR

- 8x4K@7.5fps H.265/H.264编码+8xD1@30fps H.265/H.264编码+8x4K@7.5fps H.265/H.264解码+8x4K@1fps JPEG编码
- 8路4K 输入+ 实时预览 + HDMI 4K*2K@30fps显示输出
- 多路智能分析（人/车检测、人脸检测等）



Hi3531DV200 H.265编解码AI处理器





Hi3531DV200 H.265编解码AI处理器

Acronyms and Abbreviations

3DNR	three-dimensional noise reduction
AES	Advanced Encryption Standard
AVBR	adaptive variable bit rate
CBR	constant bit rate
CS	chip select
DCI	dynamic contrast improvement
DDR	double data rate
DVR	digital video recorder
ECC	error checking and correction
eMMC	embedded multimedia card
GPIO	general-purpose input/output
HD	high definition
HDMI	high definition multimedia interface
IR	Infrared radiation
IVE	intelligent video engine
JPEG	Joint Photographic Experts Group
MAU	matrix arithmetic unit
MIPI	Mobile Industry Processor Interface
NNIE	neural network inference engine
OSD	on-screen display
OTP	one-time programmable
PCIe	Peripheral Component Interconnect Express
PiP	Picture-in-Picture
ROI	region of interest
RSA	Rivest-Shamir-Adleman
RTC	real-time clock



Hi3531DV200 H.265编解码AI处理器

SATA	Serial Advanced Technology Attachment
SD	standard definition
SDK	software development kit
SMP	symmetric multiprocessing
SoC	system on a chip
SPI	serial peripheral interface
SVP	smart vision processing
TCP	Transmission Control Protocol
UART	universal asynchronous receiver/transmitter
VBR	variable bit rate
VGA	video graphics array
VI	video input
VO	video output