

单位代码： 10359
学 号： 2016111058

密 级： 公开
分 类 号： TN47



合肥工业大学
Hefei University of Technology

硕士学位论文

MASTER'S DISSERTATION

(学术硕士)

论文题目： AMOLED驱动芯片中源极驱动
 电路的研究与设计

学科专业： 微电子学与固体电子学

作者姓名： 孟宇

导师姓名： 尹勇生 研究员 邓红辉 副研究员

完成时间： 2019年5月

单位代码: 10359

密 级: 公开

学 号: 2016111058

分类号: TN47

合肥工业大学
Hefei University of Technology

硕士学位论文
MASTER'S DISSERTATION

(学术硕士)

论文题目: AMOLED 驱动芯片中源极驱动

电路的研究与设计

学科专业: 微电子学与固体电子学

作者姓名: 孟宇

导师姓名: 尹勇生 研究员

邓红辉 副研究员

完成时间: 2019 年 5 月

合 肥 工 业 大 学

学 历 硕 士 学 位 论 文

AMOLED 驱动芯片中源极驱动电路
的研究与设计

作者姓名: 孟宇

指导教师: 尹勇生 研究员

邓红辉 副研究员

学科专业: 微电子学与固体电子学

研究方向: 集成电路设计与测试

2019 年 05 月

A Dissertation Submitted for the Degree of Master

**Study and Design of Source Driver Circuit in
AMOLED Driver Chip**

By

Meng yu

Hefei University of Technology

Hefei, Anhui, P.R.China

May, 2019

合肥工业大学

本论文经答辩委员会全体委员审查，确认符合合肥工业大学学历硕士学位论文质量要求。

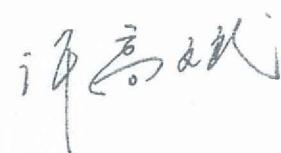
答辩委员会签名（工作单位、职称、姓名）

主席：

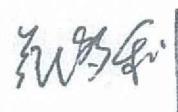
中科院合肥物质科学研究院 孔德义研究员（博导）

委员：

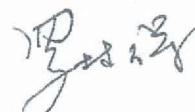
合肥工业大学 许高斌教授



合肥工业大学 张多利研究员



合肥工业大学 罗林保教授



合肥工业大学 王莉副教授



导师：



学位论文独创性声明

本人郑重声明：所呈交的学位论文是本人在导师指导下进行独立研究工作所取得的成果。据我所知，除了文中特别加以标注和致谢的内容外，论文中不包含其他人已经发表或撰写过的研究成果，也不包含为获得 合肥工业大学 或其他教育机构的学位或证书而使用过的材料。对本文成果做出贡献的个人和集体，本人已在论文中作了明确的说明，并表示谢意。

学位论文中表达的观点纯属作者本人观点，与合肥工业大学无关。

学位论文作者签名：

签名日期：2019 年 5 月 27 日

学位论文版权使用授权书

本学位论文作者完全了解 合肥工业大学 有关保留、使用学位论文的规定，即：除保密期内的涉密学位论文外，学校有权保存并向国家有关部门或机构送交论文的复印件和电子光盘，允许论文被查阅或借阅。本人授权 合肥工业大学 可以将本学位论文的全部或部分内容编入有关数据库，允许采用影印、缩印或扫描等复制手段保存、汇编学位论文。

(保密的学位论文在解密后适用本授权书)

学位论文作者签名：

指导教师签名：

签名日期：2019 年 5 月 27 日

签名日期：2019 年 5 月 27 日

论文作者毕业去向

工作单位：

联系电话：

通讯地址：

E-mail：

邮政编码：

致 谢

转眼间研究生三年的求学生涯即将结束，在这三年的时光里，收获很多。在论文完成之际，向在生活和学习中给予我帮助的人表示感谢。

首先感谢微电子设计研究所给我提供一个良好的学习平台，让我在集成电路研究领域能有充分的学习条件，使我在这三年里接触到更多的专业知识，熟悉 EDA 工具的使用，对集成电路培养出更多的兴趣。

感谢我的研究生导师尹勇生教授在我生活和学习方面给予的关心和帮助，尹老师丰富的专业知识，严谨的教学态度和宽广的科研眼光给了我很多的启发，老师的指导给我明确的研究方向，坚定了我在集成电路领域深入研究的决心。感谢邓红辉副教授在我科研和论文写作方面的指导，邓老师耐心指导我的学习，在我小论文和大论文写作方面给予我详细的指导，细心地修改我的论文，给予详细的修改意见，让我少走很多弯路，使我在科研和写作方面进行的更轻松。

感谢微电子研究所的陈红梅，孟煦，木子一，范月红以及胡剑老师等各位老师在我研究生生涯生活和学习方面给予的指导和帮助。

感谢模拟数字混合信号组的闫辉，张宝娣，曹仕林，甘凌浩以及李雪原同学在平时生活和学习上的帮助。

感谢 OLED 项目组的贾晨老师和权磊，吴景生学长在生活和项目学习中的指导，跟着你们我学习到了更多的知识，更拓宽了视野。

感谢项目组的聂家谊和陈阳同学在学习上的交流和指导，正因我们的合作，才让项目能更好的进行下去。

感谢项目组的宇跃峰，孙蕊，马奔，陈昕宇，张宇航，钱希琛，庄则敬以及孙康康这些学弟学妹在项目学习中的帮助。

最后，我要感谢我的家人，感谢他们对我的支持，正是他们的支持与理解，才让我完成研究生阶段的学习，取得今天的成果。

作者：孟宇

2019 年 04 月

摘要

近年来，OLED（有机电致发光二极管）以其视角更宽广、响应速度快、亮度高、色彩丰富、对比度高、工作温度范围大、重量轻、厚度薄、柔性结构、功耗低等一系列显著的优点，逐渐取代 LCD（液晶显示）成为更受欢迎的新型显示技术。随着需求的提高，未来 OLED 面板向着更大分辨率，更低功耗，更丰富的色彩以及柔性面板方向发展。驱动芯片的性能直接影响显示屏的显示效果，源极驱动电路是驱动芯片中直接与面板像素点相接的电路，其性能的优劣决定了图像显示的质量。

本论文研究并设计了适用于驱动分辨率为 1080*2220 具有 1670 万色的 AMOLED 显示面板的源极驱动电路。本文首先对 AMOLED 驱动原理进行详细的介绍，阐明 AMOLED 显示面板对驱动芯片的需求，分析驱动芯片中各关键模块的作用，为源极驱动电路的设计提供方向。通过对不同 Gamma 校正方案的研究对比确定了非线性数据结合线性 DAC 的 Gamma 校正方案，并插入斜率调节单元对线性 DAC 的结构进行改进来拟合灰阶—电压曲线，从而进一步提高灰阶电压精度；通过对显示面板子像素不同排列方式的介绍明确了驱动芯片源极驱动通道数目；并根据 Gamma 校正方案和面板排列设计了合理的源极驱动电路架构，包括 Gamma 译码电路、数据锁存电路、电平移位电路、灰阶电压产生电路以及输出缓冲器，设计的源极驱动电路在达到高精度的同时，芯片面积和功耗的代价也较小。对芯片系统设计指标进行分析，确定源极驱动模块系统指标，并根据源极驱动顶层指标依次制定各关键电路功能及指标需求。

基于 UMC 80nm CMOS 工艺对源极驱动模块进行电路设计并完成了仿真验证。仿真结果表明在 $10K\Omega$ 电阻以及 $30pF$ 电容的面板等效负载下，源极驱动模块各关键电路能正常工作，源极驱动电路的输出灰阶电压建立时间小于 5us，灰阶电压精度在 3mV 以内，满足系统设计指标需求。

关键词：OLED；源极驱动；Gamma 校正；输出缓冲器

ABSTRACT

In recent years, OLED (Organic Light-Emitting Diode) has gradually replaced LCD (Liquid Crystal Display) as a new and more popular display technology with a series of remarkable advantages, such as wider perspective, faster response, higher brightness, richer color, higher contrast, wider working temperature range, lighter weight, thinner thickness, flexible structure and low power consumption. With the increase of demand, OLED panels will develop towards higher resolution, lower power consumption, richer colors and flexible panels in the future. The performance of the driver chip directly affects the display effect of the display screen. The source driver circuit is the circuit directly connected with the panel pixel points in the driver chip, and its performance determines the quality of the image display.

In this thesis, a source driver circuit suitable for driving AMOLED display panel with 1080*2220 resolution and 16.7 million colors is studied and designed. This thesis introduces the driving principle of AMOLED in detail firstly, clarifies the requirements of AMOLED display panel for driver chip, analyzes the role of each key module in the driver chip, and provides the direction for the design of source driver circuit. By comparing different Gamma correction schemes, the Gamma correction scheme combining nonlinear data with linear DAC was determined, and the slope adjustment unit was inserted to improve the structure of linear DAC to fit the gray-order voltage curve, so as to further improve the gray-order voltage precision. The channel number of the source driver circuit is determined by introducing the sub-pixel arrangement of the display panel. According to these, a reasonable architecture of source driver circuit is designed, including Gamma decoding circuit, data latch, level shifting circuit, gray scale voltage generation circuit and output buffer. The designed source driver circuit can achieve high precision and only occupy a small chip area and power consumption. The design index of the chip system is analyzed, the index of the source driver module system is determined, and formulate the key circuit functions and index requirements according to the top index of the source driver.

Based on the UMC 80nm CMOS process, the circuit of the source driver module is designed and the simulation verification is completed. The simulation results show that the source driver module each key circuit can work properly under the $10k\ \Omega$ resistor and 30pf capacitor equivalent loads of panel, the setting time of the output voltage for source driver circuit is less than 5 us, gray-scale voltage accuracy with in 3 mV, the demand of system design index is satisfied.

KEYWORDS: OLED; source driver; Gamma correction; output buffer

目 录

第一章 绪论.....	1
1.1 研究背景及意义.....	1
1.2 国内外研究现状及发展趋势.....	2
1.3 本论文的主要工作.....	4
1.4 论文结构安排.....	5
第二章 OLED 显示驱动原理.....	7
2.1 OLED 驱动发光原理.....	7
2.2 OLED 驱动方式.....	8
2.2.1 PMOLED 驱动.....	9
2.2.2 AMOLED 驱动.....	10
2.3 AMOLED 像素单元电路.....	11
2.3.1 基本 2T1C 像素电路.....	11
2.3.2 电压编程和电流编程.....	13
2.4 面板像素排列方式.....	14
2.5 本章小结.....	15
第三章 AMOLED 源极驱动电路系统设计.....	16
3.1 AMOLED 显示驱动芯片系统架构.....	16
3.2 Gamma 校正.....	18
3.2.1 Gamma 校正方案概述.....	18
3.2.2 方案优化.....	22
3.3 AMOLED 源极驱动系统.....	23
3.3.1 源极驱动电路架构.....	23
3.3.2 源极驱动电路工作时序.....	25
3.4 AMOLED 源极驱动设计指标.....	28
3.4.1 系统指标需求.....	28
3.4.2 源极驱动关键指标.....	29
3.4.3 模拟电路指标要求.....	30
3.5 本章小结.....	31
第四章 AMOLED 源极驱动电路设计与仿真.....	33
4.1 Gamma 译码电路设计.....	33
4.2 数据锁存电路设计.....	35

4.3 电平移位电路.....	36
4.3.1 电平移位电路设计.....	36
4.3.2 电平移位电路仿真分析.....	37
4.4 灰阶电压产生电路及第一级 DAC 设计.....	38
4.4.1 灰阶电压产生电路.....	38
4.4.2 第一级 DAC 设计.....	44
4.4.3 第一级 DAC 仿真结果分析.....	45
4.5 插值输出缓冲器.....	46
4.5.1 设计需求分析.....	46
4.5.2 轨到轨输入级设计.....	48
4.5.3 class_AB 输出级设计.....	49
4.5.4 可编程尾电流源设计.....	50
4.5.5 运放频率补偿.....	52
4.5.6 插值输出缓冲器仿真分析.....	54
4.6 级联仿真.....	58
4.7 本章小结.....	60
第五章 总结与展望.....	61
5.1 总结.....	61
5.2 展望.....	61
参考文献.....	63
攻读硕士学位期间的学术活动及成果情况.....	67

插图清单

图 2.1 OLED 器件剖面结构.....	7
图 2.2 OLED 发光过程.....	8
图 2.3 PMOLED 结构示意图.....	9
图 2.4 AMOLED 结构示意图.....	10
图 2.5 基本 2T1C 像素电路.....	12
图 2.6 OLED 器件亮度对电压和电流的响应.....	13
图 2.7 不同面板像素排列方式.....	14
图 3.1 AMOLED 驱动芯片架构.....	16
图 3.2 显示器件输出特性.....	18
图 3.3 屏幕所需的灰阶—电压曲线.....	19
图 3.4 Gamma 校正方案.....	20
图 3.5 R/G/B 像元校正.....	21
图 3.6 本文提出的 Gamma 校正方案.....	22
图 3.7 AMOLED 源极驱动电路架构.....	24
图 3.8 数据锁存控制电路结构图.....	25
图 3.9 数据锁存控制电路时钟控制方式.....	26
图 3.10 源极驱动电路工作时序.....	27
图 3.11 像素面板等效负载.....	30
图 4.1 图像数据非线性变换过程.....	33
图 4.2 Gamma 译码电路算法原理图.....	34
图 4.3 两级数据锁存电路.....	35
图 4.4 1bit 数据锁存过程.....	36
图 4.5 电平移位电路结构.....	37
图 4.6 电平移位仿真结果.....	38
图 4.7 常见 DAC 的分类.....	39
图 4.8 灰阶电压产生电路.....	41
图 4.9 斜率调节点确定.....	42
图 4.10 4 选 1 多路选择器电路结构.....	45
图 4.11 第一级 DAC 输出曲线.....	46
图 4.12 轨到轨输入级结构.....	48
图 4.13 等效跨导随共模电压变化情况.....	49

图 4.14 class_AB 输出级结构.....	50
图 4.15 尾电流源可编程单元.....	51
图 4.16 插值输出缓冲器电路原理图.....	53
图 4.17 输出缓冲器等效小信号模型.....	53
图 4.18 输出缓冲器插值结果.....	54
图 4.19 输出缓冲器幅频扫描曲线.....	56
图 4.20 输出缓冲器相频特性扫描曲线.....	57
图 4.21 电源抑制比特特性曲线.....	57
图 4.22 输出缓冲器灰阶电压建立波形.....	58
图 4.23 10bitsDAC 输出曲线.....	59
图 4.24 10bitsDAC 的 INL 和 DNL.....	59
图 4.25 DAC 瞬态仿真结果.....	60

表格清单

表 2.1 AMOLED 与 PMOLED 驱动方式对比.....	11
表 3.1 GAMMA 校正方案对比.....	21
表 3.2 数据锁存控制电路分组情况对比.....	27
表 3.3 源极驱动工作信号说明.....	28
表 3.4 源极驱动电路支持的分辨率.....	29
表 3.5 源极驱动电路输出电压范围及精度.....	30
表 3.6 行扫描时间分配.....	31
表 3.7 输出缓冲电路设计指标.....	31
表 4.1 电平移位仿真工艺角.....	37
表 4.2 两级 DAC 分辨率分配对比.....	40
表 4.3 第一个斜率调节点电压及插入位置选择.....	43
表 4.4 第二个斜率调节点电压及插入位置选择.....	43
表 4.5 斜率调节点电压值精度.....	46
表 4.6 插值运放插值精度对比.....	55

第一章 绪论

1.1 研究背景及意义

随着人类社会信息化进程的不断加快，显示器件与显示技术作为人机交互的媒介和信息显示的窗口，不断得到越来越广泛的应用。无论是在日常的工作、学习还是在生活中，人们无时无刻不在接收着各种纷杂的信息，而人类大脑感知的大多数信息均是通过视觉采集的。作为信息传递的桥梁之一，显示技术的应用已经越来越普及。

显示技术历经了几次革新换代。从最初的 CRT（阴极射线管）技术发展至今已有一百多年的历史，CRT 技术是实现最早的一种显示技术，具有显示品质好、可视角度大、无坏点、技术成熟、性能稳定可靠、较低成本等特点。但随着微电子技术的不断发展和集成电路的广泛应用，信息产品向着高性能、小型化、低功耗、高密度化方向发展，CRT 的不足也逐渐显现出来。由于 CRT 是电真空器件，存在着体积笨重、电压高、功耗大、辐射微量 X 射线等缺点，已经不能适应现今显示发展的潮流，LCD 以其低功耗、低电压、低辐射、易大规模集成化生产、轻巧便携等诸多优点已经取代 CRT 成为市场的主流^[1-2]。如今 LCD 技术已经度过了高速发展时期，进入了成熟且稳定的状态，然而，它的一些固有限制依然不能满足人们日益增长的需求，比如无法进一步提高的电源效率，平板尺寸的限制及无法实现柔性物理结构等。OLED（有机致电发光二极管）是一种基于有机材料的主动发光式的二极管，相比 LCD 显示器，它具有视角更宽广、响应速度更快、色彩更丰富、对比度高、工作温度范围大、重量轻、厚度薄、柔性结构、功耗低等一系列显著的优点，在近年来逐渐引起人们的重视并进入了快速发展的时期^[3]。

按照不同的区分方式，可以对 OLED 进行不同的分类。按照外围驱动方式来分，我们可以把 OLED 分为 PMOLED（Passive Matrix OLED，基板需要外接驱动电路）和 AMOLED（Active Matrix OLED，基板上同时集成了驱动电路和像素电路）两种^[4-5]。PMOLED 不需要驱动电路，只需要两条地址线就可以完成驱动发光，为一条行扫描地址线与一条列数据信号线，其工艺结构和制造更简单，但这种驱动方式功耗非常高，显示效率以及显示精度都很受限制。因此 PMOLED 在小尺寸显示器件中应用更为普遍，在较大尺寸显示器件的应用中并不是很合适^[6]。AMOLED 则是采用薄膜晶体管 TFT。它的 TFT 像素电路具有专门的驱动电路，这种驱动方式不但能够提供点亮 OLED 所需的电流，还能通过像素电路存

储电容的作用存储驱动电压，以保证驱动电流的持续产生，进而维持像素点持续发光。相较于 PMOLED 逐个点亮的方式，AMOLED 的一行像素点在行扫描信号的控制下同时发光，那么单个像素点的功耗消耗更小。对于显示面板朝着更高分辨率和更大尺寸的方向发展，AMOLED 驱动面板将成为显示行业中更受欢迎的显示器件。

AMOLED 显示器件广阔的发展前景使得 AMOLED 显示器件中面板像素电路驱动芯片的设计显得尤为重要，毕竟显示驱动芯片的性能优劣直接决定了显示效果^[7]。AMOLED 驱动芯片中源极驱动电路的输出电压直接连接到 TFT 像素电路开关管的源极，在行选通信号有效时，对像素点存储电容进行充电，短时间内充电到相应的灰阶电压进行发光。可以看出，设计性能优异的源极驱动电路对整体驱动芯片的性能起着至关重要的作用。

1.2 国内外研究现状及发展趋势

对于有机电致发光现象的研究可以追溯到上世纪三十年代^[8]，但直到 1987 年，柯达公司的邓青云和 Van Slyke 等人采用超薄膜技术，透明导电膜做阳极，Mg/Ag 合金做阴极以及空穴传输效果更好的 TPD 作传输层，制备了双层有机电致发光器件，才使 OLED 器件的发展取得了历史性的突破^[9]。

大陆外，尤其韩国、日本以及中国台湾地区对 OLED 的研究较早，目前仍是 OLED 显示产业的高度发达地区^[10-11]：

(1) 2006 年，三星公司推出了用于自产 AMOLED 面板的驱动芯片 S6E63D6。这款驱动芯片支持 240RGB×320dot 的面板分辨率，具有 26 万色的显示色彩，带有 LTPS 接口。同时集成了 MDDI (Mobile Display Digital Interface) 接口，支持并行 18 位 RGB 数据传输。

(2) 2012 年，三星公司 GALAXY 系列手机的 super AMOLED plus 屏幕使用的显示驱动芯片是 LD9042，LD9042 驱动芯片对应的面板 TFT 像素电路驱动管是 PMOS 结构，支持分辨率为 480RGB×800dot 的 WVGA AMOLED 显示屏。LD9042 具有 SPI 接口，用于配置寄存器，同时带有高速 MIPI 接口，支持高速并行 RGB 数据传输。

(3) 2015 年，台湾的瑞鼎科技推出一款适用最高分辨率为 800RGB×1280dot，最高 1670 万色显示的 LTPS AMOLED 驱动芯片 RM67120。该驱动芯片支持 MIPI/MDDI 高速接口传输，同时支持 24/18/16bitRGB 接口传输数据。

(4) 2019 年 2 月，三星公司最新推出的 Galaxy S10+ 手机的 AMOLED 屏幕分辨率已经达到了 1440RGB×3040dot。

(5) 2003 年，Tetsuro Itakura 和 Hironori Minamizaki 等人设计了一种基于

0.6 微米工艺、5V 电源电压的 TFT-LCD 驱动芯片，该芯片可以提供每个子像素单元 134 路、共 402 路输出，并灵活针对显示色彩的三种不同需求来调节供电电流，从而可以达到节省功耗的效果^[12]。

(6) 2005 年，Jang Woo Ryu 等人设计了一种使用电压型 DAC 对源极驱动电路灰阶电压建立进行预充电的 AM-OLED 面板驱动芯片，可以大幅减少较低电流驱动情况下的像素面板灰阶电压充电时间^[13]。

(7) 2005 年，南台工业大学的 Po-Ming Lee 和 Hung-Yi Chen 在发表的 Adjustable Gamma Correction Circuit for TFT LCD 一文中提出了一种新型的 Gamma 校正方案，与传统的采用非线性 DAC 结合线性数据来校正 Gamma 曲线的方法相比，非线性的图像数据选择线性 DAC 来实现 Gamma 校正不仅可以减少电阻的使用，降低芯片的面积和复杂程度，同时提升匹配性能和灰阶电压精度，实现更加理想的效果^[14]。

(8) 2007 年，Soo-yang Park 等人提出了一种新型轨到轨结构的输出缓冲器，该输出缓冲器可以应用到高速低功耗源驱动电路中，该设计基于 0.3umCMOS 工艺实现，用于最高 1670 万色（8 位）的显示驱动芯片中^[15]。

(9) 2009 年，台湾地区的 Jia-Hui Wang, Hao-Yuan Zheng 和 Chien-Hung Tsai 等人设计了一种利用电流正反馈的集成轨到轨结构输出缓冲器，采用两个互补的 NMOS 和 PMOS 输入对管结构的输出缓冲器结合的方式，实现了输入输出电压摆幅达到轨到轨的功能，在 3KΩ 电阻和 100pF 电容负载的情况下仍能保证灰阶电压建立时间在 5us 以内^[16]。

(10) 2011 年，Byong-Deok Choi 等人对传统的源极驱动电路结构进行了优化，芯片内集成了 LVDS 串行接口，升降压 DC-DC 转换器以及电源管理模块，提高了芯片的性能和集成度^[17]。

(11) 2014 年，Jae-Yoon Bae, Hyeon-Cheon Seol 等人对源极驱动电路中的线性 DAC 进行改进，使用加法器电路代替一半的开关阵列，同时采用插值运放代替两级 DAC 结构中的第二级 DAC，实现 10bit 的高精度 DAC，且节省了大量的芯片面积^[18]。

国内大陆 OLED 显示技术起步虽然较晚，但凭国家政策的支持及人才的投入，目前已经进入了高速发展的时期^[19-21]。在目前的中国大陆工业界，以京东方以及国显光电为代表的 OLED 工艺生产企业和以北京奕斯伟等为代表的驱动 IC 设计公司在 OLED 产业方面发展迅猛，国内部分高校和公司也可以研发和生产配套的显示驱动芯片。

(1) SSD1355 是晶门科技在 2007 年推出的一款用于分辨率为 128-RGB×160-dot 的 AMOLED 显示屏的驱动芯片，最高支持 26 万色的显示色彩。SSD1355

采用 PAM+PWM 驱动设计，采用 3 个 Gamma 校正查找表，每个查找表对应一个子像素单元，位宽为 7bit，采用 COF 封装结构。

(2) 2010 年，电子科技大学的陈宏等人已开发了一款适用于驱动分辨率为 240-RGB×320-dot，最高 26 万色显示的 AMOLED 面板显示驱动芯片。该驱动芯片内部集成了容量为 1M 的 RAM，同时包含有 Gamma 校正电路以及电源管理模块，存在并行的 RGB 接口和串行的 SPI 接口的同时，也支持 MDDI 接口传输数据^[22]。

(3) 2015 年，电子科技大学的于奇，王颖等人设计了一款驱动分辨率为 1200*1920，最高 1670 万色的 AMOLED 驱动芯片^[23]。

(4) 2017 年，北京航空航天大学的黄涛等人完成了一种应用于 AMOLED 驱动的基于尾电流源可编程输出缓冲器的 10bit 线性 DAC 设计，采用插值运放代替第二级线性 DAC 实现高精度的线性 DAC 设计^[24]。

综上可见，国外以及中国台湾地区 OLED 行业的发展已经非常成熟，不论是在面板产业还是驱动 IC 设计领域都已经有了成熟的发展。而国内因起步较晚，虽然近些年 OLED 行业投入较大，目前正处于持续、高速的发展中，但在顶尖的领域仍然缺少拥有完全自主产权的 AMOLED 驱动芯片。

随着人们生活水平的提高以及日益增长的需求，今后 AMOLED 显示面板将向着更高分辨率，更高电源效率，更大尺寸，更丰富的色彩以及柔性物理结构等方向发展，其配套驱动芯片中的源极驱动电路也必须满足以下要求^[25-28]：

(1) 更多通道数目：随着 AMOLED 显示面板尺寸的提升、分辨率的提高，相应的驱动芯片分辨率要求也会提升，源极驱动通道数目也就相应地增加了。

(2) 更多灰阶数：要使 AMOLED 色彩显示更为丰富，就需要显示数据位宽的增加，相应的就需要驱动芯片提供更多的灰阶电压数。

(3) 更高驱动能力：大尺寸面板分辨率的提升，会带来行扫描时间的缩短，源极驱动电路要在更短的时间内完成灰阶电压的建立，要求驱动芯片驱动负载的能力相应提高。

(4) 更低功耗：对于便携式设备，在追求大尺寸的同时，功耗问题也是设计过程中引人注意的一个指标。

1.3 本论文的主要工作

随着需求的不断提升，AMOLED 显示屏的尺寸和分辨率也不断被要求提高，对 AMOLED 外围驱动芯片的性能要求也越来越高。伴随着面板尺寸以及分辨率的提升，使得显示驱动芯片中源极驱动行扫描时间变短，通道数增加，对源极驱动电路的性能有更高的要求。本文致力于设计出适

用于最高分辨率为 1080*2220、具有 1670 万色 AMOLED 显示驱动芯片的源极驱动电路。

本论文首先根据 AMOLED 显示面板的需求，结合 AMOLED 驱动的理论确定合理的系统架构，并制定从顶层模块到底层电路的设计指标。对于高分辨率的 AMOLED 面板驱动芯片，数据传输时序、灰阶电压精度、灰阶电压建立时间以及系统功耗等指标都是要重点关注的。

本文所设计的驱动电路适用的面板有 1080*2220 个像素点，对于 2220 行像素点，对应的驱动电路需要合理设计数据传输时序；由于采用了子像素渲染算法，1080 列像素点需要 2160 个数据通道，每个通道对应一组数据锁存电路、一组电平转换电路、一个多路选择器及一个输出缓冲电路，对于如此多的通道，其功耗及芯片面积是要被重点考虑的指标。结合驱动芯片整体功耗及版图面积考虑，设置每个输出缓冲器的静态电流为 5uA、单通道版图宽度为 32um 是在合理的范围内。本文在实现 Gamma 校正时，选取的方案是非线性数据结合线性 DAC 的结构。要实现三条独立的 R、G、B 灰阶电压曲线，本文通过图像数据的非线性转换来实现，而模拟电路只需要一个灰阶电压产生电路。

本论文的设计基于 UMC 80nm CMOS 工艺实现，并完成了源极驱动电路的设计与仿真验证。

1.4 论文结构安排

本论文主要针对 AMOLED 驱动芯片中的源极驱动电路进行研究与设计。在详细了解 AMOLED 驱动原理的基础上，对驱动芯片中的源极驱动电路进行深入研究，研究对比不同的 Gamma 校正方案以及面板子像素排列方式，设计了合理的源极驱动系统架构，并对源极驱动模块中的各个关键电路完成了设计与仿真验证。本论文的具体结构如下：

第一章 绪论，介绍了本论文的研究背景与意义，阐述了当前 AMOLED 显示行业的发展状况及 AMOLED 显示驱动技术的研究现状，并对本论文的研究任务和组织结构进行介绍。

第二章 首先介绍了 OLED 器件显示发光原理，对 OLED 的两种驱动方式进行比较，并详细介绍了其中 AMOLED 驱动的像素电路及驱动技术，最后，对本论文设计的驱动芯片适用的面板像素排列的 SPR 技术进行介绍，以确定源极驱动电路通道数目。

第三章 首先对 AMOLED 显示驱动芯片的系统架构进行介绍，阐述各模块的功能需求，研究对比不同的 Gamma 校正实现方案，确定合理的 Gamma 校正

实现方案并据此设计源极驱动电路系统架构，并对源极驱动电路的工作时序进行详细分析，最后从顶层开始逐一制定各关键模块及电路的设计指标。

第四章 对源极驱动电路中的各关键电路进行详细分析，详细介绍了各关键电路的设计需求，并以此来确定基本的电路结构，根据设计指标对各关键电路进行设计，同时对所设计的关键电路进行仿真验证，最终把设计的电路进行级联仿真验证，给出仿真结果。

第五章 总结与展望，总结本论文的工作，同时提出可以进行改进的地方和解决方案，为后续的研究提供方向。

第二章 OLED 显示驱动原理

2.1 OLED 驱动发光原理

有机发光二极管 OLED 是采用有机半导体材料制作而成的一种电致发光材料，其二极管发光亮度与流过的驱动电流成正比。OLED 典型结构为夹层式^[29]，如图 2.1 所示。

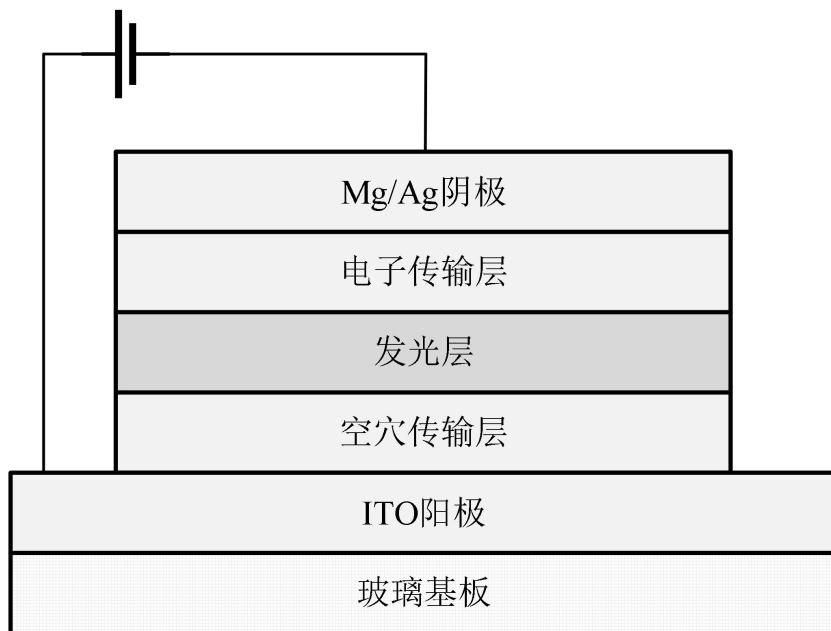


图 2.1 OLED 器件剖面结构

Fig 2.1 OLED device profile structure

从 OLED 器件剖面结构图可以看出，制备过程中，首先在玻璃基板上溅射氧化铟锡 ITO 做阳极，ITO 是一种具有良好导电性的透明半导体材料；往上是一种化合物形成的空穴传输层，通常使用三芳胺作空穴传输层；中间一层为有机物发光层；再上面为电子传输层；最后在顶层淀积 Mg/Ag 合金作为阴极。

OLED 的电致发光过程大致如下^[30]：载流子注入、载流子传输、电子空穴复合、激子迁移和激子复合发光发热，如图 2.2 所示。

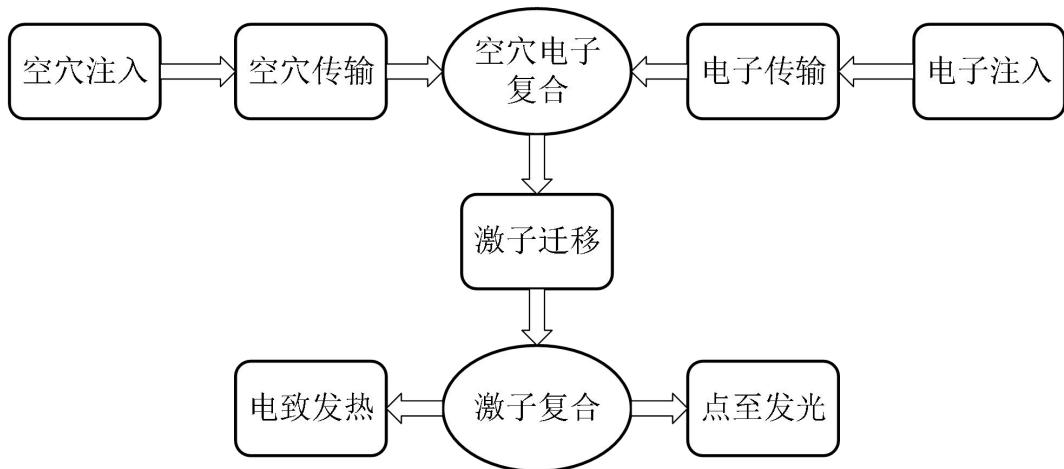


图 2.2 OLED 发光过程

Fig 2.2 Process of OLED light

OLED 发光过程可描述为如下几个步骤：

- (1) 载流子注入：OLED 的电池向器件两端施加电压，电子和空穴会分别向两极移动；
- (2) 载流子传输：电子进过有机层，从阴极流向阳极，相应的空穴从阳极传输到阴极；
- (3) 空穴电子复合：在电场的作用下，电子和空穴都会漂移到发光层，并在发光层进行复合，形成激发态的激子；
- (4) 激子迁移：激子的能量迁移到有机发光分子中；
- (5) 激子复合：有机发光分子中的电子被能量激发到激发态，电子辐射失活，产生光子。

通过单独制备红 (R)、绿 (G)、蓝 (B) 三色的发光材料来实现彩色化的 OLED，这种方法也是普遍应用的方法。完成了 OLED 的子像素 R、G、B 三元色的制备之后，通过调节流过各子像素的电流，改变三元色各自亮度以及之间的比例，即可显示出不同的色彩，可控制的电流阶数越多，色彩越丰富。

2.2 OLED 驱动方式

OLED 显示器件的自发光机制和传统的 CRT 射线发光以及 LCD 的背光源都有明显区别，而且不同的 OLED 显示屏的显示机制也不尽相同。按照显示器件外围驱动方式来划分，OLED 显示屏主要有两种驱动方式：有源矩阵驱动 (AM, active matrix) 和无源矩阵驱动 (PM, passive matrix)。

2.2.1 PMOLED 驱动

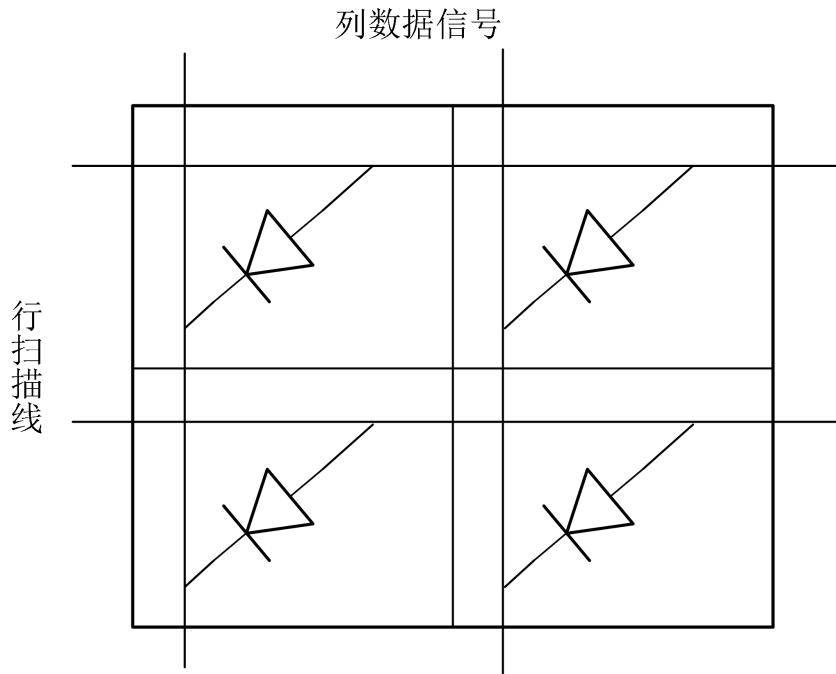


图 2.3 PMOLED 结构示意图

Fig 2.3 Structure diagram of PMOLED

图 2.3 是无源驱动 PMOLED 的结构图示意图^[31]。以像素单元的阳极和阴极构成矩阵结构，阳极作为每一行像素单元行扫描信号线，阴极则作为每一列像素单元的数据信号线。给某一行像素单元的行扫描信号线加上偏置电压后，这一行的 OLED 单元就会被选中，同时通过电流源给阴极数据线提供驱动电流信号，进而点亮所选中的某一行像素单元。

人眼所感受到的发光亮度是显示器件在一定时间内的平均发光亮度，对于普遍 60Hz 的屏幕刷新频率来说，一个 G 行 S 列的 OLED 显示面板每一行像素单元的开启时间为 $1/60/G$ ，对应的瞬态亮度也大概为人眼感受到的平均亮度的 N 倍，这个瞬态亮度是非常大的。算上开口率等其他因素的影响，需要的瞬态亮度就更大。更高亮度对应着更大的 OLED 驱动电流，但是在大的电流密度下，OLED 器件的功率效率下降相当明显，这样 OLED 高效的优势完全体现不出来。此外，在长时间大电流的情况下，PMOLED 显示面板的退化会很明显，OLED 器件的寿命会大大降低，同时面板所消耗的功耗也大大增加。PMOLED 的另一个缺点是对比度较低，在行扫描线加上扫描信号后，选中列上所加的驱动电流会在其他列上产生漏电流，从而产生串扰。目前从典型的 OLED 生产技术来看，一块 PMOLED 面板上总的像素单元数量应该小于 10000 个，才能达到较好的显示效果^[32]。对于大尺寸、高分辨率的显示面板，PMOLED 的显示效果会变得极差，

这使得 PMOLED 在大尺寸、高分辨率的平板显示应用中基本不存在。

2.2.2 AMOLED 驱动

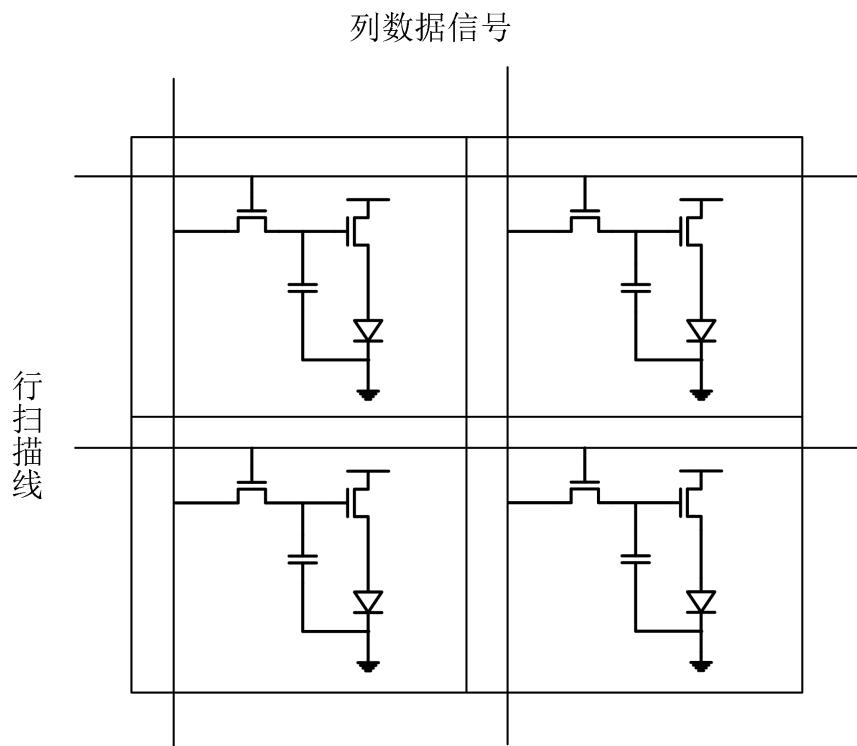


图 2.4 AMOLED 结构示意图

Fig 2.4 Structure diagram of AMOLED

相比 PMOLED，有源矩阵驱动 AMOLED 驱动方式的显示屏结构相对更复杂些，这种驱动方式的面板是先在玻璃基板上制作像素驱动电路，接着制作有机发光材料，最后铺设阴极金属走线。AMOLED 是利用薄膜晶体管 TFT 做像素驱动电路，每一个像素电路至少包含一个存储电容，用以存储图像数据信息，同时需要薄膜晶体管做控制开关来控制像素电路上图像数据信息的传输与否。AMOLED 在某个时间段内只会选通一行，在该时间内将图像数据转换为灰阶电压存储到像素电容中，在选通某一行时，因为存储电容的作用，其它行仍能发光，这就降低了功耗。完成所有行的显示后，又回到第一行继续显示，依次循环往复。在制造过程中，AMOLED 的工艺、结构相对复杂些，需要能够与 OLED 工艺相兼容的半导体工艺来制造薄膜晶体管，因此需要一定的技术门槛，其制造成本会提高^[33]。

表 2.1 是 AMOLED 与 PMOLED 显示器件驱动方式特点的对比。

表 2.1 AMOLED 与 PMOLED 驱动方式对比

Tab 2.1 comparison of AMOLED and PMOLED driver mode

OLED 屏	驱动特性	显示特性	优点	缺点	应用场景
AMOLED	像素独立驱动，持续发光；TFT 像素电路驱动矩阵	全彩色矩阵	功耗低，对比度高，色彩丰富，大尺寸，高分辨率，响应较快，寿命长	工艺、结构复杂，良品率稍低，具备一定技术门槛，生产成本较高	大尺寸，高分辨率，高端产品
PMOLED	瞬间通过大电流、高亮发光；寻址信号驱动	单色彩色段	结构、工艺简单，灰度容易控制，成本小，技术门槛低	难以实现大尺寸和高分辨率，功耗较大，发光效率较低	小尺寸，低分辨率。低端产品

从表 2.1 中可以看出，随着如今人们对更大尺寸，更高分辨率的显示器件的需求，PMOLED 明显不在适应市场需求，AMOLED 显示器件以其更低功耗，更高分辨率，响应更快，寿命更长等诸多优势脱颖而出，逐渐成为 OLED 显示中更受欢迎的显示器件。

2.3 AMOLED 像素单元电路

2.3.1 基本 2T1C 像素电路

大尺寸、高分辨率的 OLED 面板更多采用 AMOLED 驱动方式，AMOLED 的驱动方式需要每个像素电路可以存储图像信息，独立发光。AMOLED 像素单元电路是 AMOLED 显示面板像素阵列的基本组成单元，像素单元电路决定 AMOLED 显示屏制作工艺的复杂程度，同时决定了外围驱动芯片电路的架构，对显示屏的显示效果有很大影响。

AMOLED 像素单元电路至少需要包含具有开关作用的开关管、产生驱动电流的驱动管以及起存储电荷作用的存储电容。一个基本的 AMOLED 像素电路含有两个薄膜晶体管和一个电容，如图 2.5 所示。

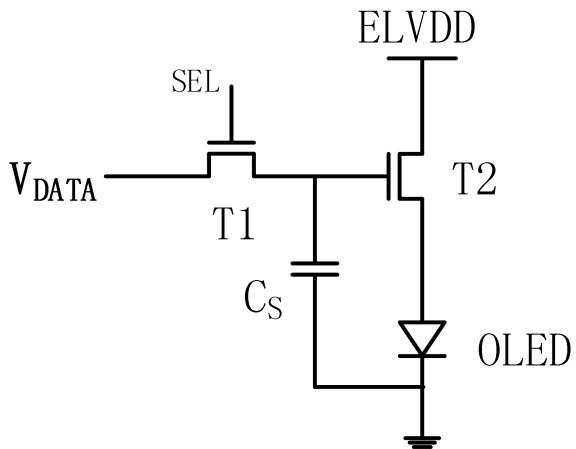


图 2.5 基本 2T1C 像素电路

Fig 2.5 Pixel circuit of basic 2T1C

T1 晶体管为像素电路开关管，T2 为驱动管， C_S 为像素电路存储电容，当行选通信号 SEL 线有效时，开关管 T1 导通，灰阶电压 V_{DATA} 被转移到驱动管 T2 的栅极，同时对存储电容 C_S 上极板进行充电，在行扫描时间内，对存储电容充电到相应的灰阶电压；当扫描信号 SEL 无效时，由于存储电容 C_S 的存在， V_{DATA} 仍能被保持在 T2 晶体管的栅极，二极管 OLED 上可以维持一定的电流，使得 OLED 可以持续发光。

两管 TFT 驱动结构的像素电路有恒流源结构和源极跟随结构，前者 OLED 处于驱动管 T2 的漏端，克服了 OLED 开启电压的变化对 T2 管电流的影响；后者在工艺上更容易实现。不过两管 TFT 结构还是存在很大的不足，两管电路结构的不足之处在于驱动管 T2 阈值电压的不一致将导致逐个显示屏的亮度的不均匀，OLED 的电流和数据电压呈非线性关系，不利于灰度的调节^[34]。

为了补偿两管 TFT 的不均匀性和不稳定性，三管 TFT 结构和四管 TFT 结构也接连出现，Dawson 等人首次提出四管 TFT 结构的 AMOLED 像素单元电路。该电路通过自动置零将图像数据信号与驱动管进行比较，以消除 TFT 栅压的偏移，并在数据信号之前施加优先置零信号，使寄生电容所积累的电荷得以释放，解决了阈值电压变化的问题，并且不依赖 OLED 的开启与充电时间^[35]。

GohJC 等人提出了利用亚阈值电流补偿阈值电压变化电压控制型电路，在驱动时序上增加一个补偿阶段，使驱动管工作于亚阈值区，此时驱动管的栅源电压即阈值电压 V_{th} 储存于存储电容，该电压在数据输入阶段可补偿了 TFT 阈值电压的漂移^[36-37]。

2.3.2 电压编程和电流编程

AMOLED 显示屏像素电路的输入信号可以是电流或电压，根据输入信号的不同，可以将像素电路分为电压编程像素电路和电流编程像素电路^[38]。电流编程是指像素电路以电流作为输入信号的驱动方式。电压编程是指像素电路以电压作为输入信号的驱动方式。

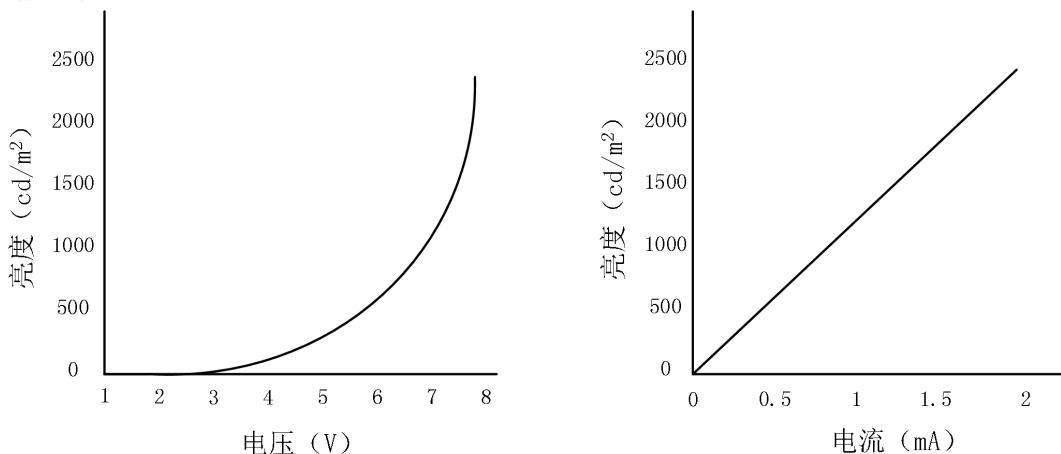


图 2.6 OLED 器件亮度对电压和电流的响应

Fig 2.6 Respond of OLED device light for voltage and current

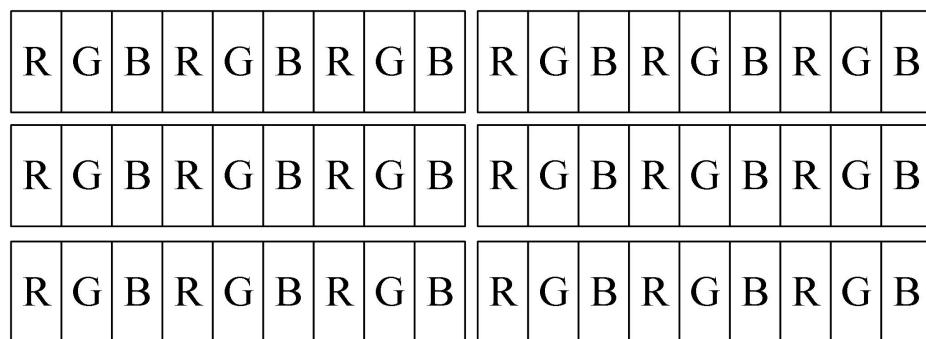
OLED 的亮度-电流关系呈现很好的线性度特点，而亮度-电压关系则不是，如图 2.6 所示。因此我们可以说 OLED 是电流驱动器件，与 LCD 这种电压驱动器件是有分别的。电流驱动方式可以很好地解决显示图像不均匀的问题，其驱动效果不受 TFT 管的阈值电压偏差和沟道迁移率失配的影响。实现电流驱动的传统方法是通过电流 DAC 将数字信号转换成电流送入到像素电路。但是，电流驱动方式也有其自身的缺点。由于驱动 OLED 的电流在低灰度值时非常微弱，而人眼在低亮度时，对亮度变化的感觉更明显，因此对驱动电路输出电流的精度要求非常高^[22]。如今 OLED 面板量产所面临的一个主要问题就是其使用寿命未能完全达到 LCD 的水平，主要原因之一就是直流驱动的方式会导致 OLED 器件严重的发热效应，降低了能量的转换效率的同时也加速了器件的老化，影响了器件的使用寿命^[39]。

目前采用较多的一种驱动方式是驱动电路为像素电路提供驱动电压，然后通过像素电路 TFT 驱动管的 V/I 转换作用将驱动电压转换成供 OLED 像素使用的驱动电流。该方法的像素电路结构也较为简单，既保证了最终驱动信号是电流，又避免了上述电流驱动缺点。但该方法需要校正电路以消除 TFT 像素电路驱动管的非线性 V/I 特性对显示造成的影响^[32]。

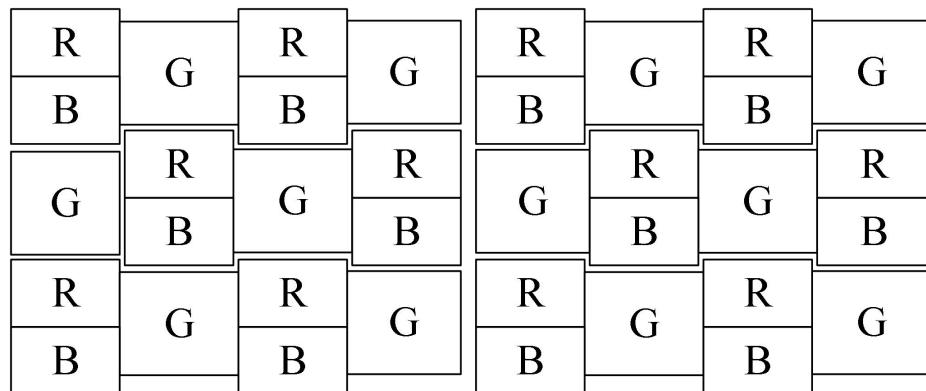
2.4 面板像素排列方式

标准 OLED 面板的每个像素单元是由三个子像素单元所构成，三个子像素单元分别是红色的 OLED (R)、绿色的 OLED (G) 以及蓝色的 OLED (B)。通过调节 R、G、B 三原色的比例可以呈现出所各种颜色。图 2.7 (a) 就是标准 RGB 排列方式。

为提高 AMOLED 面板分辨率、像素密度 PPI (Pixels Per Inch)，屏厂多采用一些特殊的像素排列方式，如 RGBG 排列，本文设计的驱动电路对应的屏幕像素排列如图 2.7 (b) 所示，采用这种像素排列方式可以减少像素的数量，提升产品 PPI (Pixels Per Inch 也叫像素密度)，提高产品穿透率，减少产品功耗。



(a) 标准 RGB 像素排列



(b) RGB-delta 结构像素排列

图 2.7 不同面板像素排列方式

Fig 2.7 Different panel pixel arrangement

SPR (Sub Pixel Rendering) 是一种像素渲染技术。其用于对传统的 RGB 像素排列的数据进行运算，处理成对应的新像素排列的数据。

采用 SPR 技术，减少了 1/3 的子像素数量，对应地，驱动芯片的源极驱动通道数目也减少了减少了 1/3。针对于本文设计的 1080 分辨率的驱动芯片，源极驱

动电路需要设计 1080×2 即 2160 个通道，降低设计复杂度的同时也减小了整体功耗。

2.5 本章小结

本文首先介绍了 OLED 器件的驱动发光原理，并对 OLED 的驱动方式做了详细介绍，详细对比了 PMOLED 驱动和 AMOLED 驱动的优缺点和适用场景，随后针对本文设计对应的 AMOLED 像素电路及其工作原理进行介绍，并分析 AMOLED 显示屏像素电路的不同驱动方式，进而提出本文设计的驱动芯片对应的像素电路驱动方式。最后，结合面板像素排列方式及 SPR 技术的应用，确定本文设计的源极驱动电路通道数。

第三章 AMOLED 源极驱动电路系统设计

3.1 AMOLED 显示驱动芯片系统架构

AMOLED 显示面板带有像素电路控制 OLED 的发光，因此其需要相应的像素电路驱动芯片。图 3.1 是 AMOLED 显示面板驱动芯片的系统框图，主要包括电源管理模块，源极驱动电路，栅极驱动电路，Gamma 校正模块，时序控制模块，振荡器及系统接口等。

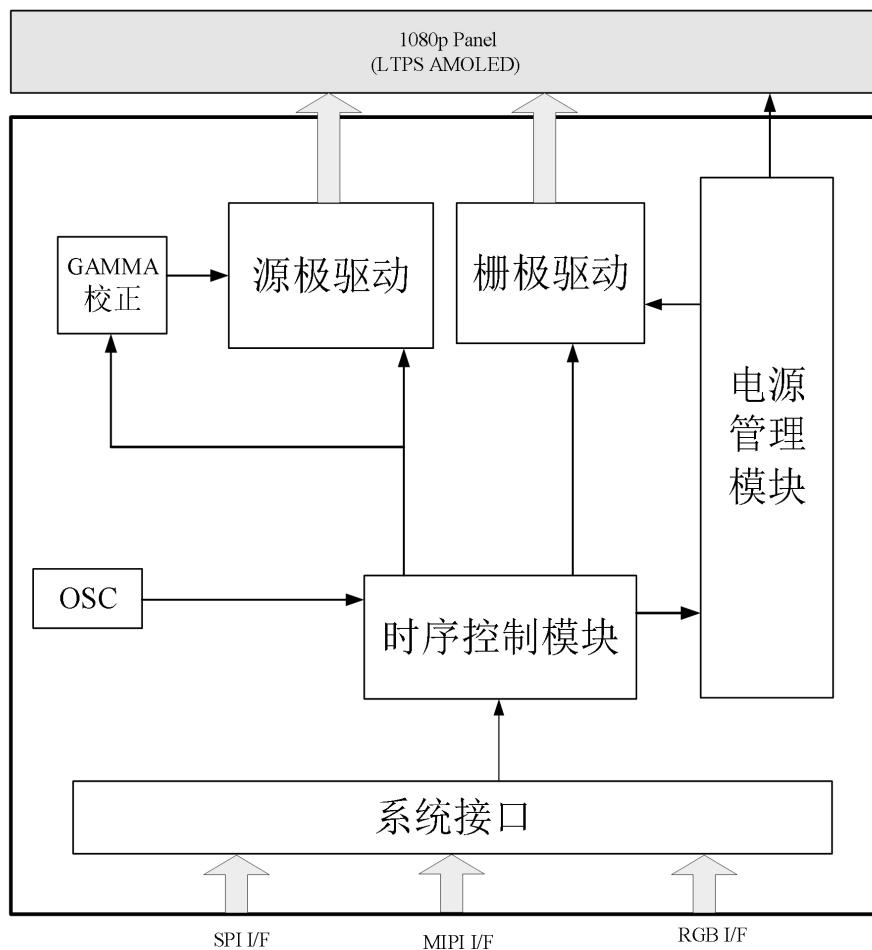


图 3.1 AMOLED 驱动芯片架构

Fig 3.1 The architecture of AMOLED driver chip

来自处理器的信号经过系统接口向驱动芯片传输显示数据以及控制信号。其中，与电源管理模块相关的控制信号送入到电源管理模块中，控制电源管理模块产生芯片内其它模块电路工作时所需的电源电压、偏置电压及电流、基准电压及

电流等；与源极驱动电路相关的控制信号进入到源极驱动电路，控制源极驱动电路将显示数据转换灰阶电压；与栅极驱动相关的控制信号进入到栅极驱动电路，控制栅极驱动电路产生高低电平的脉冲信号用来控制像素电路开关管的导通与关断；与时钟信号相关的控制信号进入到 OSC 电路控制其产生行、列驱动电路以及电荷泵电路所需的时钟信号；时序控制模块对显示数据进行处理得到适用新型面板排列的显示数据；Gamma 校正电路对显示数据进行非线性转换以达到 Gamma 校正的效果；源极驱动电路将转换后的显示数据转换为模拟电压输出到像素电路开关管的 V_{DATA} 线，以控制像素电路的电流大小和发光程度；栅极驱动电路将产生高低电平形式的脉冲信号，输出到像素电路的 SEL 线。在 SEL 线信号有效时，源极驱动电路的输出电压对像素电路存储电容 C_s 充电，达到发光效果。

系统接口包括 8/9/16/18/24 位高速并行 RGB 接口，串行外部设备接口 SPI，以及高速串列接口 MIPI。

时序控制模块包括时序控制、数据处理以及栅源驱动控制模块和电源管理控制模块等。

电源管理模块包括有 LDO 以及电荷泵电路，电源管理模块提供给栅极驱动电路所需的 TFT 开关管栅极所需要的高低电压 VGH 和 VGL、芯片内部其他电路所需的电源电压、偏置电压、基准电压或电流等。

源极驱动电路把处理后图像显示数据进行数模转换变换为模拟电压，连接到像素电路的 DATA 线，对存储电容进行充电，经由驱动管产生 OLED 驱动电流，驱动二极管发光。

栅极驱动电路也称行驱动电路或扫描驱动电路（Scan Driver IC），它的功能是逐行有序的输出 TFT 像素电路开关管的开关状态电压。其输出端与 TFT 像素电路开关管的栅极连接，用来控制像素电路的开启与否，所以称栅极驱动电路。相比源极驱动电路每个通道对应一个驱动电路，栅极驱动电路通常是较多的通道对应一个驱动电路，所需的驱动电路数量较少，可以集成在 TFT 基板上，也称 GIP（Gate in Panel）或者 GOA（Gate on Array）技术。对于栅极驱动电路，它需要控制模块提供栅驱动控制信号，同时也需要电源管理模块提供 TFT 像素电路开关管开态与关态电压。

Gamma 校正电路的目的是校正显示屏最终的灰阶和亮度曲线，本文 Gamma 校正选取的方案是非线性数据结合线性 DAC 的方式，Gamma 校正过程通过图像数据的非线性变换来实现，采用数字电路实现，在显示屏所需的灰阶—电压曲线上选取关键节点，关键节点的电压值可通过查表从线性线性 DAC 的输出电压中得到，通过寄存器值的调整可实现 Gamma 曲线的灵活调整以适应不同的屏幕需

求, Gamma 模块与源极驱动电路密切相关, Gamma 校正电路并入到源极驱动电路中共同分析。

振荡器 OSC 主要是作为片内时钟源, 经过时钟产生电路的分频、调整占空比等处理后得到芯片内需要的几组时钟分别提供给行驱动电路、列驱动电路以及电荷泵。

3.2 Gamma 校正

3.2.1 Gamma 校正方案概述

Gamma 的概念来源于阴极射线管 (CRT) 时代, 数码图像中的每个像素值都对应一个光亮程度, 随着像素值的变化, 显示亮度从黑色 (0) 到白色 (1) 变化, 这些像素值就是输入到电脑显示器里面的信息。但由于材料工艺的限制, (CRT) 显示器的亮度和像素值之间的关系是非线性的, 其关系接近 $Y=X^\gamma$, Y 表示显示器件的亮度, X 表示输入的像素值, 幂值 γ 为伽马值, 通常伽马值在 2.2~2.5 之间, 我们称之为 Gamma 曲线。Gamma 曲线是一种特殊的色调曲线, 当 γ 等于 1 的时候, 曲线为与坐标轴成 45° 的直线, 这表示输入和输出密度相同, 即显示器件亮度随像素值均匀变化。 γ 不为 1 的时候, 就会造成显示效果的失真。

对于一个 $\gamma=2.2$ 的显示器件, 未经 Gamma 校正时其输出接近于图 3.2 中 $\gamma=2.2$ 的曲线形状; 我们进行 Gamma 校正的目的就是实现图像尽可能真实地反映对象物体或源图形视觉信息^[40], 简单来说, 就是希望通过调节 Gamma 曲线, 得到 $\gamma=1$ 的图像显示效果, 使人眼感受到均匀的亮度变化。

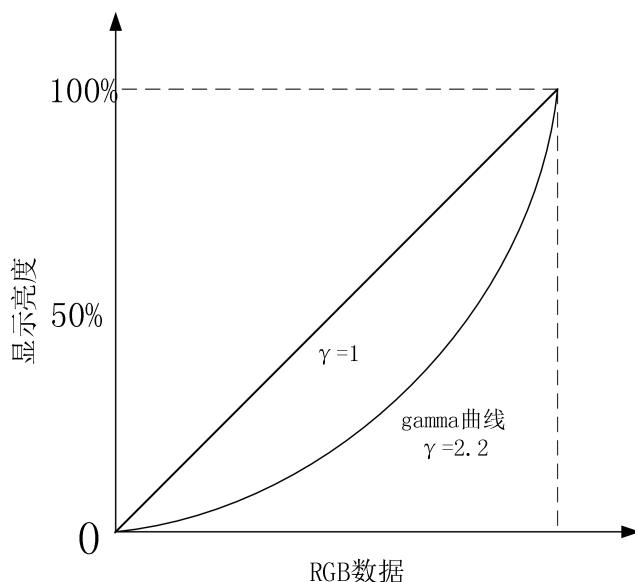


图 3.2 显示器件输出特性

Fig 3.2 Output characteristics of display device

对于 LCD 和 OLED 显示器件来说,作为驱动核心的电压-亮度之间的关系受像素电路驱动管的 V/I 特性影响,这种响应关系并非是线性的,这种非线性的响应会给亮度显示带来很大程度的失真;同时,人眼对于亮度变化的感官也是非线性的,对于亮度较低的光暗变化更为敏感。这就需要源极驱动电路提供灰阶电压对像素值的非线性响应来达到最终 $\gamma=1$ 的显示效果。图 3.3 是面板厂商测试所得的 AMOLED 显示面板所需的灰阶-电压对应关系,图像数据为 8 位,对应 256 个灰阶及灰阶电压,面板像素电路驱动管为 PMOS 器件。对于源极驱动电路来说,进行 Gamma 校正的结果就是实现图像数据到灰阶电压的非线性转换,最终实现人眼感知亮度和输入数据的线性关系。

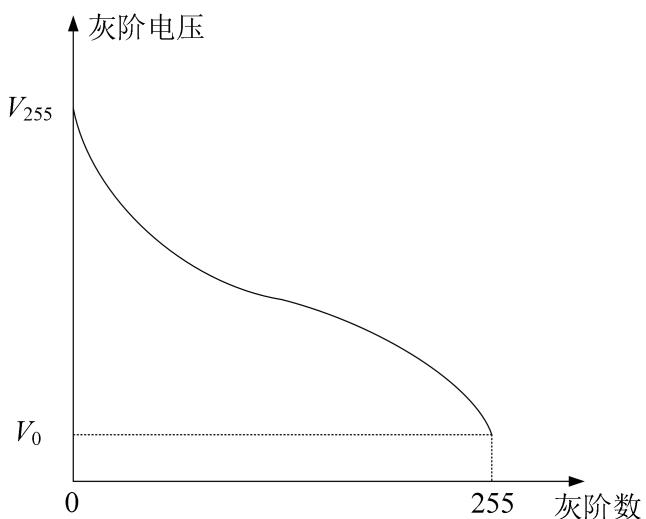
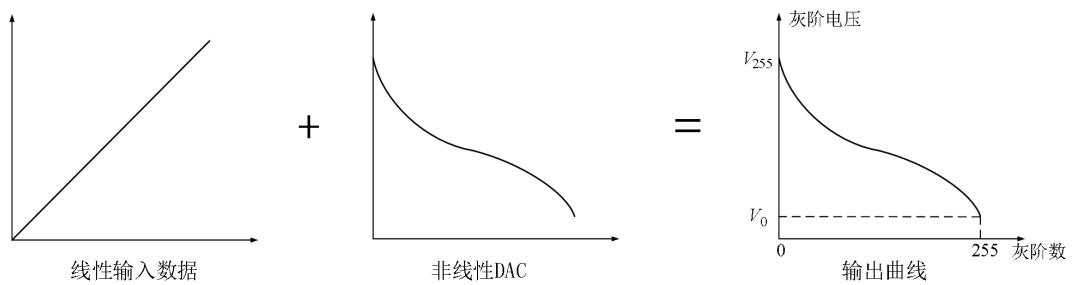


图 3.3 屏幕所需的灰阶-电压曲线

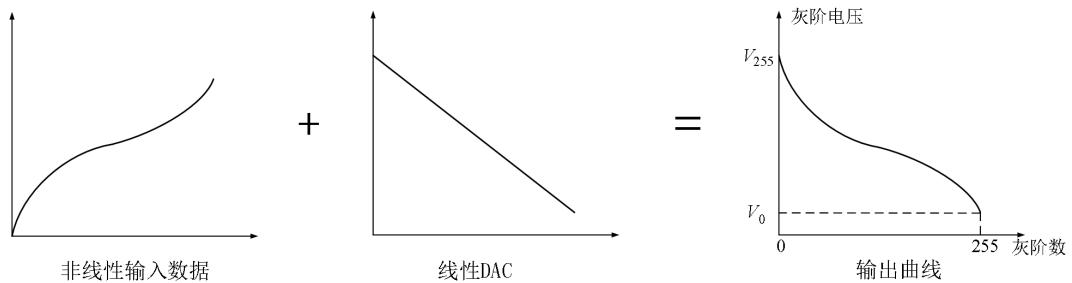
Fig 3.3 Grayscale-voltage curves required for screen

目前,业界实现 Gamma 校正的方案主要集中在输入图像数据的转换、控制以及用来产生灰阶电压的 DAC 结构这两方面^{[31][41]}。工业界和学术界有很多关于伽马校正的专利和论文,也是围绕数据转换和灰阶产生这两方面进行展开研究的。实现伽马校正的方式主要有两种,分别是线性数据结合非线性 DAC 结构^{[22-23][32]}、非线性数据结合线性 DAC 结构^{[14][18][24]},如图 3.4 所示。图 3.4 (a) 表示的是采用非线性 DAC 来实现伽马曲线,输入的图像数据不需要进行转换,可以直接驱动非线性 DAC 输出灰阶电压,精度直接由图像数据的位宽决定,精度比较低。除此之外,非线性 DAC 的实现相对复杂,一般采用电阻串来实现,且需要很多电阻,而且阻值不等。事实上,灰阶电压的产生,并不是由电阻值决定的,而是由电阻之间的比值决定的,因此,采用阻值不等的电阻串结构非线性 DAC 之间的匹配性能相对比较差,且随着工艺的变化而变化。再者,在芯片内制作像电阻这样无源器件占用的芯片面积比较大,成本比较高。



(a) 线性数据结合非线性 DAC

(a) Linear data combined with nonlinear DAC



(b) 非线性数据结合线性 DAC

(b) Nonlinear data combined with linear DAC

图 3.4 Gamma 校正方案

Fig 3.4 Gamma correction scheme

对于图 3.4(b)采用线性 DAC 来实现灰阶的方法，首先输入的图像数据经过转换变换为非线性图像数据，转换后的图像数据对线性 DAC 进行选择输出灰阶电压。经过变换之后的非线性图像数据位宽不受原始图像数据位宽的限制，可以大于输入的线性图像数据的位宽，因此，通过增加非线性图像数据的位宽可以提高伽马校正的分辨率，从而提高精度。另外，线性 DAC 一般采用电阻串形式来实现，电阻的阻值相等，因此线性 DAC 匹配性能比较好。再者，相对于非线性 DAC，线性 DAC 需要的电阻数量较少，芯片面积相对小一些。表 3.1 是两种 Gamma 校正实现方案特点的对比。

表 3.1 Gamma 校正方案对比

Tab 3.1 Comparison of Gamma correction schemes

指标	线性数据+非线性 DAC	非线性数据+线性 DAC
数据变换	不需要	需要
DAC 结构	复杂	简单
电阻匹配性	较差	较好
Gamma 校正分辨率	取决于数据位宽	不受数据位宽限制
灰阶电压精度	低	高
芯片面积	大	较小

从上面叙述可知，非线性数据转换和线性 DAC 结构实现的伽马校正电路具有匹配性好、精度高、面积小、成本低、灵活性强的特点。因此，本文的设计将采用非线性数据转换和线性 DAC 的结构来实现伽马校正功能。

通常情况下，对于显示器来说，一个像素是由 R/G/B 三种像元构成，而每种像元的伽马曲线是不一样的，如果采用非线性 DAC 结构来实现，则需要三个相同结构的灰阶产生电路，这样不仅占用了很大的面积，而且增加了芯片的功耗。由于像元 R/G/B 伽马曲线比较相近，所以本设计采用一个灰阶产生电路来实现 R/G/B 三条伽马曲线，如图 3.5 所示。

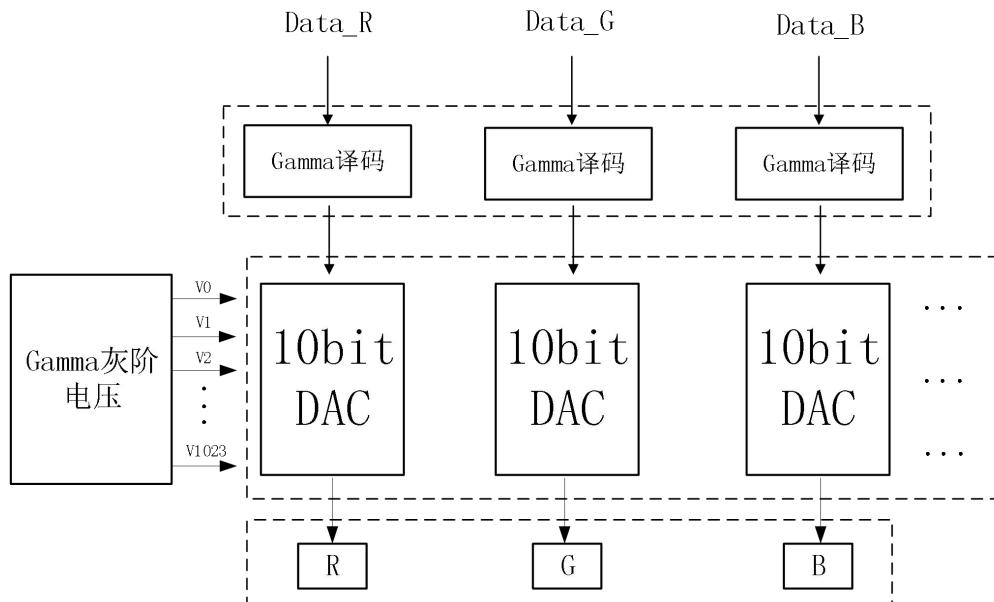


图 3.5 R/G/B 像元校正

Fig 3.5 R/G/B pixel correction

灰阶电压产生电路的输出电压 V0~V1023 能满足像元 R/G/B 灰阶的最大和最小要求，且灰阶电压产生电路的电阻串输出的电压曲线为单调曲线，结合线性 DAC，通过寄存器配置，可以同时实现 R/G/B 三条伽马曲线，减少了电阻的使用，节省芯片面积，降低了芯片成本。

3.2.2 方案优化

通常显示器件所需的灰阶一电压曲线为一条不规则的曲线，其曲线形状与线性 DAC 的输出曲线偏差较大，这无疑会影响最终的灰阶电压精度。本文拟通过改变线性 DAC 的输出曲线来拟合显示器件所需的灰阶一电压曲线，从而达到进一步提高灰阶电压精度的效果。

DAC 输出曲线越接近灰阶一电压曲线，图像数据进行非线性变换的线性度越好，灰阶电压精度越高。改变线性 DAC 输出曲线形状，就是对线性 DAC 进行分段处理，分段越多，DAC 输出曲线形状越接近灰阶一电压曲线，最终的灰阶电压精度越高。但对 DAC 进行分段处理，同样需要使用分压电阻串及大量的开关阵列，分段越多，需要的电阻及开关管数量越多，这无疑会增加电路设计的复杂度，并占用更多的芯片面积。

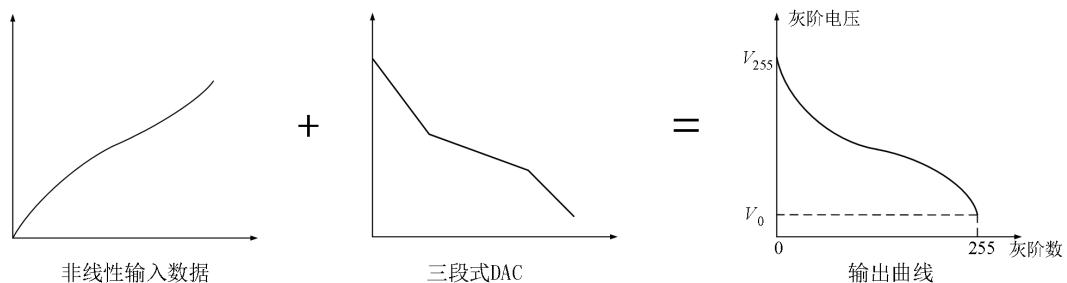


图 3.6 本文提出的 Gamma 校正方案

Fig 3.6 Gamma correction scheme proposed in this paper

本文对灰阶电压精度，电路实现复杂度及芯片面积综合考虑后，选取将线性 DAC 输出曲线调节为三段式输出曲线，如图 3.6 所示。三段式 DAC 输出曲线较为接近屏幕所需的灰阶一电压曲线，提高灰阶电压精度的同时，仅增加较小的电路芯片面积。

采用非线性数据结合线性 DAC 的方式实现 Gamma 校正，其 Gamma 校正的分辨率不受图像数据位宽的限制，线性 DAC 的分辨率越高，灰阶电压的精度越高，但 DAC 分辨率增加的同时，设计复杂度及芯片面积也会增加。本文设计的驱动芯片所需的灰阶电压范围为 6.2V~1.8V，若设计 9bit 分辨率的 DAC，对应

的 1/2LSB 为 4.3mV，而本论文设计的驱动芯片灰阶电压精度指标为 3mV，9bit 分辨率的 DAC 精度并不能满足指标要求；10bit 分辨率的 DAC，其 1/2LSB 为 2.1mV，已经可以满足灰阶电压精度指标要求；11bit 分辨率的 DAC 其 1/2LSB 为 1.1mV，灰阶电压精度更高，但设计复杂度已经芯片面积的代价更大，并不适用于实际设计。

3.3 AMOLED 源极驱动系统

3.3.1 源极驱动电路架构

源极驱动电路的输出连接在 TFT 像素电路开关管的源极，在行选通信号有效时，输出电压穿过 TFT 开关的源漏，对存储电容充电，通过驱动管产生驱动电流，控制 OLED 发光，所以称为源极驱动电路。这就要求源极驱动电路的输出电压需要有很强的驱动能力，以保证能够在较短的时间内对像素电路存储电容充电到相应的灰阶电压，达到较好的发光效果。

设计源极驱动电路时需要考虑以下关键指标：屏幕刷新频率、面板横向分辨率、源极驱动通道数目、输入数据位宽、输出电压摆幅、像素电路等效负载以及功耗等。屏幕刷新频率和面板横向分辨率决定了行扫描时间，屏幕刷新频率越高，面板横向分辨率越高，行扫描时间越短，源极驱动需要具有更强的驱动能力，可以保证在更短的时间内完成灰阶电压的建立；源极驱动通道数目越高，设计复杂度越大。输入数据位宽直接定义了显示面板可以显示的灰阶数目以及色彩的丰富程度，位宽越高，色彩就越丰富，但驱动电路设计也就越复杂；输出电压摆幅依据面板所需的灰阶电压摆幅而定，需要满足灰阶电压的最大值和最小值；像素电路等效负载对灰阶电压的实际建立时间影响甚大，像素电路负载越大，对源极驱动电路的驱动能力要求越高；功耗则与源极驱动通道数目直接相关，通道数越多，功耗越大。

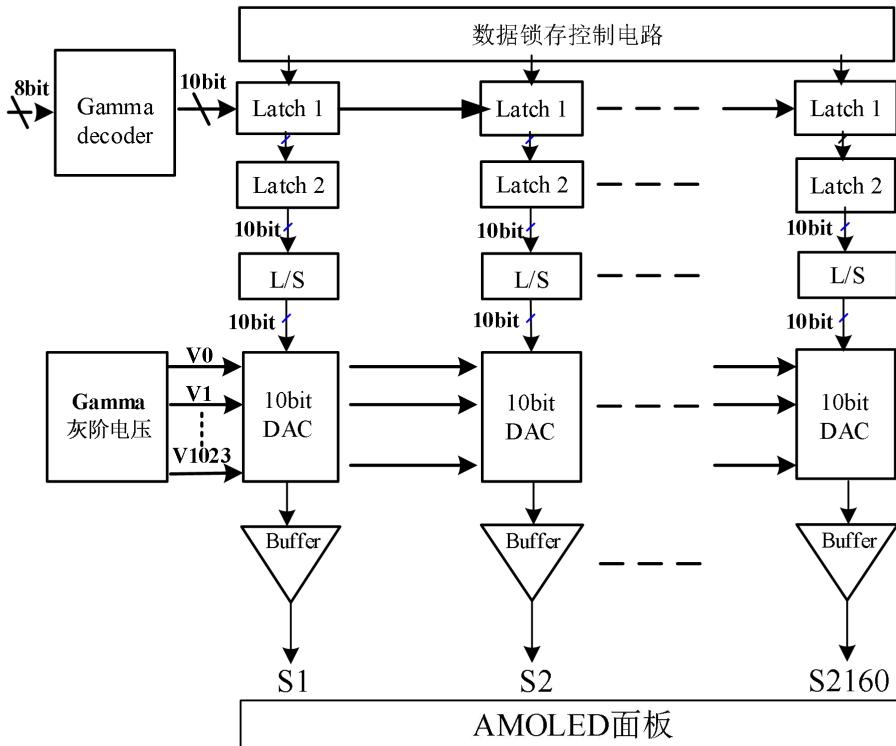


图 3.7 AMOLED 源极驱动电路架构

Fig 3.7 Architecture of AMOLED source driver Circuit

图 3.7 为 2160 通道 AMOLED 源极驱动电路架构。源极驱动电路主要包括 Gamma 译码电路（Gamma decoder）、数据锁存控制电路、数据锁存电路（Latch1 和 Latch2）、电平移位电路（L/S）、灰阶电压产生电路（包括斜率调节单元以及 10bitDAC 电路）以及输出缓冲器（Buffer）。由于面板采用特殊排列方式，使用两个子像素代替三个子像素显示，针对 1080 分辨率的面板，每行共 2160 个子像素单元，每个源极驱动通道对应一个 OLED 子像素单元，所以源极驱动电路通道数目为 2160 个通道。

本论文设计的 Gamma 校正功能是通过图像数据的非线性变换来实现的，Gamma 校正的功能就是将 8bit 的图像数据转换为 10bit 的图像数据，采用 Gamma 译码电路实现；数据锁存电路用于锁存图像数据，达到面板一行同时显示的效果；电平移位电路将电压域为 0~1.2V 的图像数据转换为电压域为 0~6.5V 的中压信号，用以驱动后级中压模拟电路；灰阶电压产生电路根据图像数据对灰阶电压进行选择；输出缓冲器提高 DAC 输出的灰阶电压驱动负载的能力，用于驱动面板的大电容负载。

本设计源极驱动的工作原理为：位宽为 8bit 的图像数据以一定的节拍送入源

极驱动电路，经 Gamma 译码电路进行非线性变换后转换为 10bit 的图像数据，在数据锁存控制电路的控制下，10bit 的图像数据逐一进入第一组数据锁存器（latch1）中进行锁存，当显示一整行所需要的图像数据全部锁存在 Latch 1 后，将 Latch 1 上锁存的整行图像数据并行转存到第二组数据锁存器（latch2）上，一行的图像数据同时进行电平移位，并完成图像数据到灰阶电压的转换，灰阶电压经输出缓冲器驱动相应的像素点发光。由于数据锁存器采用两级结构，且经由不同的信号控制，因此在 Latch2 中的数据进行数模转换的同时，Latch 可以继续进行下一行图像数据的锁存，提高了源极驱动电路的工作效率。

3.3.2 源极驱动电路工作时序

源极驱动电路共 2160 个通道，Gamma 校正电路将 8bit 的原始图像显示数据转换为 10bit 的经 Gamma 校正后的图像数据，则显示一行所需的数据量是 $2160 \times 10 = 21600$ bits，如此大的数据量是不可能在一个时钟周期内读取的，只能串行读入。本文的设计在考虑 MIPI 电路传输数据能力、时钟频率、设计复杂度等因素的基础上，最终确定将显示一行的数据分 360 次读取，即每次读取 60bits。并为此设计了专门的数据锁存控制电路来控制第一组数据锁存器按照设定的节拍锁存数据。本文设计的数据锁存控制电路结构图如图 3.8 所示。

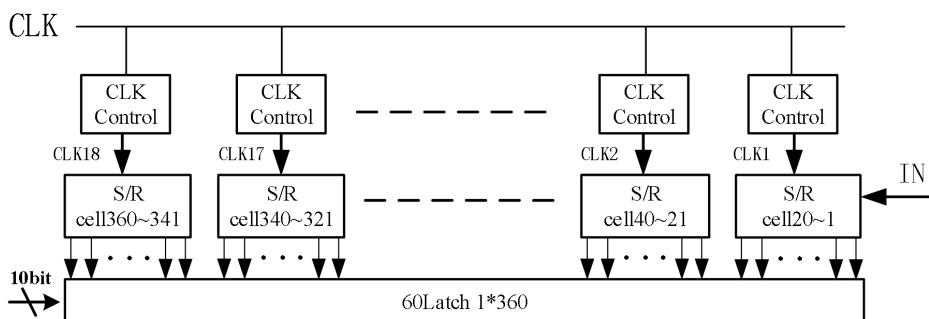


图 3.8 数据锁存控制电路结构图

Fig 3.8 Structure diagram of data latch control circuit

本设计的数据锁存控制电路主体由 360 个移位寄存单元（S/Rcell1~cell360）构成，一行共有 $60 * 360 = 21600$ 个数据锁存器 Latch1，对应一行 21600bits 图像数据，每个移位寄存单元控制 6 个通道的 60 个 Latch1 锁存数据。在时钟信号 CLK 和输入激励信号 IN 的作用下依次输出脉冲宽度为一个时钟周期的脉冲信号，该脉冲信号控制数据锁存器 Latch1 将经 Gamma 校正后的 60bits 图像数据锁存，经过 360 个时钟周期，数据锁存器 Latch1 完成锁存显示一整行 1080 个像素所需要的 21600bits 数据，然后一次并行转存到数据锁存器 Latch2 中。

在显示屏正常显示画面时，源极驱动电路需要按最低 60Hz 的帧频不断刷新画面，也即是数据锁存控制电路在时钟 CLK 作用下始终处于工作状态，然而对于图 3.8 数据锁存控制电路中的任意一个 S/Rcell 单元，在读入一行显示数据的 360 个时钟周期里实际有效的工作时间只有一个时钟周期，而由于时钟信号 CLK 必须一直有效，S/Rcell 单元在余下的绝大部分时间都处于无效动作状态，这将导致电路很大的功耗浪费。

本设计从减小功耗的角度考虑，将数据锁存控制电路的 360 个 S/Rcell 单元分成 18 组，每 20 个 cell 单元为一组，分为 S/Rcell1~20, S/Rcell21~40, ······, S/Rcell341~360，共 18 组，相应的每组的时钟控制信号分别为 CLK1~CLK18，其来自于时钟源 CLK 经各个时钟控制电路的输出。在图 3.8 中，以激励信号 IN 从 S/Rcell1 处施加为例，即扫描方式为从右向左，在各个时钟控制电路的作用下，CLK10~CLK18 关断，CLK1~CLK9 打开，在第一组 Cell 1~Cell 20 完成锁存控制后将 CLK1 关闭，依此类推，依次关闭 CLK2~CLK9，CLK9 关闭后，依次打开 CLK10~CLK18，当完成一行显示数据的锁存后所有组的时钟都将被关闭。图 3.9 给出了数据锁存控制电路时钟信号 CLK1~CLK18 的工作时序。

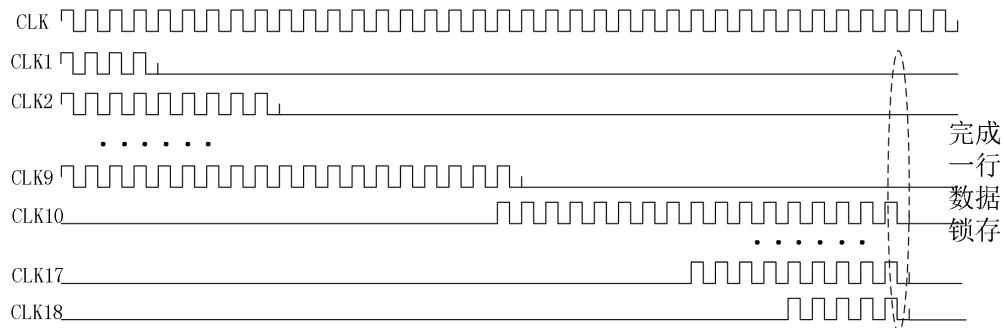


图 3.9 数据锁存控制电路时钟控制方式

Fig 3.9 Clock control method of data latch control circuit

若读取一行显示数据的总时间为 t ，如果没有时钟控制电路，那么每个 S/Rcell 单元的开启时间为 t ，采用本设计的方案后，18 组 cell 中每组 Cell 单元开启时间为依次为 $t/18, 2t/18, 3t/18, 4t/18, 5t/18, 6t/18, 7t/18, 8t/18, 9t/18, 9t/18, 8t/18, 7t/18, 6t/18, 5t/18, 4t/18, 3t/18, 2t/18, t/18$ ，可以算出平均每个 S/Rcell 单元的开启时间为 $0.28t$ ，能够明显地降低功耗。需要指出的是，如果将 S/Rcell 单元分成更多组，那么平均开启时间会更短，例如分成 36 组，平均开启时间为 $0.25t$ ，但由于下降幅度有限，却会成倍增大时钟控制电路的复杂度，表 3.2 给出了不同分组情况下时钟控制单元数目已经控制单元平均开启时间的对比情况。

表 3.2 数据锁存控制电路分组情况对比

Tab 3.2 Comparison of grouping of data latch control circuits

分组数	时钟控制单元数目	数据锁存控制单元平均开启时间
1	0	t
2	2	0.5t
6	6	0.33t
18	18	0.28
36	36	0.25t

从表 3.2 中可以看出，若分组数过少，则功耗仍会很高，分组越多，功耗越低，但分组数增加的同时也会增加时钟控制电路的设计复杂度，且分组超过 18 组后，随着分组数目的增加，功耗下降幅度并不明显。本设计在综合功耗、设计复杂度及芯片面积的考虑后，选择 18 组的分组方案。

数据锁存控制电路控制数据锁存器 Latch1 每次读取 60bits 数据，分 360 次读取完显示一行所需的图像数据。源极驱动电路共有 6 组数据线，每组为经 Gamma 校正后的 10bits 图像数据，分别为 pixel_DATA1[9:0]到 pixel_DATA6[9:0]；数据锁存控制电路的移位寄存单元 S/Rcell1~cell360 共产生 360 根写信号线，分别为 shift_0、shift_1、shift_2、•••shift_358、shift_359，写入信号线控制数据锁存器 Latch1 锁存图像数据；只有一根载入信号线，为 load 信号，载入信号线控制数据锁存器 Latch2 锁存来自数据锁存器 Latch1 的图像数据。源极驱动共 2160 通道，每 360 个通道共用一组数据线 pixel_DATA，2160 通道共用一根载入信号线 load。

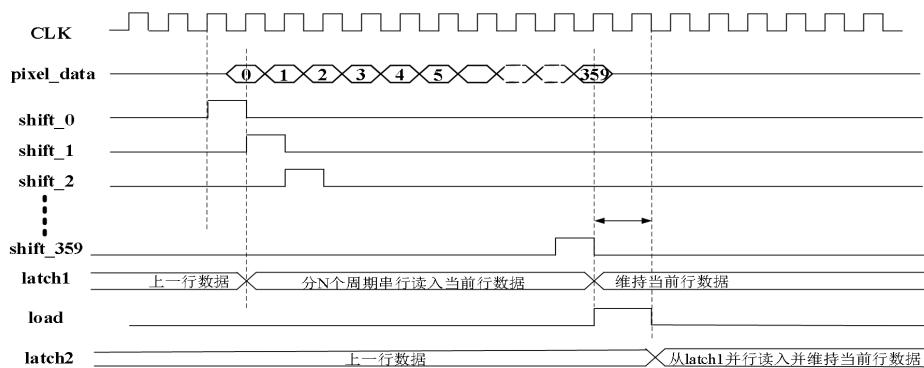


图 3.10 源极驱动电路工作时序

Fig 3.10 working sequence of source drive circuit

图 3.10 为源极驱动电路工作时序示意图。数据锁存控制电路依次产生数据写入信号 shift_0~shift_359，当写入信号 shift_0 为有效（高电平）时，受 shift_0 控制的 6 个通道将写入数据，在 shift_0 下降沿时，60bits 图像数据被锁存到 6 个通道的数据锁存器 Latch1，此后在一行显示时间内，数据锁存器 Latch1 中的数据维持不变，直到下一行的 shift_0 有效电平到来，数据锁存器 Latch1 才会被写入新的数据。在 shift_0 下降沿时，写入信号 shift_1 开始变为有效电平，受 shift_1 控制的 6 个通道将继续写入数据。一行的选通信号有效时间内，shift_0 至 shift_359 依次变得有效，在 shift_359 下降沿时刻，显示一行所需的 21600bits 图像数据已被全部锁存到数据锁存器 Latch1 中。在载入信号 load 为有效电平（高电平）时，选通行的 2160 个通道的图像数据将同时进入数据锁存器 Latch2 中，随即经过数/模转换，图像数据转换为灰阶电压输出到像素面板上驱动面板发光。此时，一行显示完成，在数据锁存控制电路输入激励信号 IN 下一次有效时，数据锁存器 Latch1 将继续写入下一行的显示数据，依次进行下一行的显示。

表 3.3 对源极驱动电路工作过程中的相关信号进行说明。

表 3.3 源极驱动工作信号说明

Tab 3.3 Source drive operating signal description

信号名	信号功能及说明
CLK	列驱动工作时钟信号
pixel_data	Gamma 校正后的图像数据
shift_0~shift359	数据锁存控制电路输出信号，控制 Latch1 锁存数据
load	载入信号线，控制 Latch1 数据进入 Latch2
Latch1	第一组数据锁存器，容量为一行显示数据，即 21600bits
Latch2	第二组数据锁存器，容量与 Latch1 相同

3.4 AMOLED 源极驱动设计指标

3.4.1 系统指标需求

本论文设计的源极驱动电路适用于最大分辨率为 1080*2220，最高 1670 万色的 AMOLED 显示面板，同时支持 262K 色以及 65K 色的伪彩色和 8 色的待机模式。表 3.4 是本文所设计的驱动芯片源极驱动电路适用的面板分辨率说明。

表 3.4 源极驱动电路支持的分辨率

Tab 3.4 Resolution supported by source drive circuit

分辨率	列	行	使用通道数目	闲置通道数目
FHD+	1080	2220	2160	0
FHD	1080	1920	2160	0
HD720	720	1280	1440	720
QHD	540	960	1080	1080
WVGA	480	800	960	1200

3.4.2 源极驱动关键指标

1. 灰阶电压建立精度

灰阶电压建立精度是指源极驱动电路输出的灰阶电压与所需的灰阶-电压曲线上该灰阶对应的灰阶电压之间的偏差容忍度。本设计中的灰度电压范围为 1.8V~6.2V，10 位分辨率 DAC 的一个 LSB 为 4.3mV，其 1/2LSB 为 2.1mV，理论上可以达到很高的精度。但是如果源极驱动电路实际输出的电压与理想值偏差较大，将会影响显示效果。本设计中灰阶电压的建立精度为±3mV。

灰阶电压建立精度包括了 Gamma 校正过程产生的偏差以及输出缓冲器输出电压偏差。由于本文的设计采用非线性数据结合线性 DAC 实现 Gamma 校正，Gamma 校正的精度主要取决于非线性数据的转换以及线性 DAC 的精度，这就要求在进行非线性数据转换时要合理的选取关键节点，尽量使得最终源极驱动电路的输出灰阶-电压曲线接近实际需求；线性 DAC 的精度受限于灰阶电阻串的选择、多路选择器开关管的导通电阻以及插值运放的插值精度。输出缓冲器是单位增益放大器，其输出电压的精度主要取决于运放的增益误差。这些影响因素在实际的电路设计中需要着重考虑，从而满足整体灰阶电压建立精度要求。

2. 灰阶电压建立时间

源极驱动电路输出的灰阶电压需要在像素电路等效负载上完成灰阶电压的建立。灰阶电压建立时间就是在负载上电压建立达到灰阶电压建立精度范围内所需要的时间。对于源极驱动电路，灰阶电压建立时间需要满足输出缓冲器输出的电压能在一个行扫描周期内将存储电容 C_s 充电到目标灰阶电压值。输出缓冲器的带宽以及驱动电流的大小决定了灰阶电压的建立时间。

3. 输出面板等效负载

源极驱动电路是直接与面板像素电路相接的。直观上看源极驱动电路的负载应该为 AMOLED 像素电路的等效负载模型。然而芯片走线以及引脚连接都会产生额外寄生的电阻电容，这些寄生电阻电容与像素电路负载共同构成了源极驱动电路的负载^[42]。图 3.11 为本设计对应的单通道像素面板等效负载，其中 R_s 为驱动芯片到像素电路之间的走线等效负载， C_s 为像素电路存储电容， R_{pix} 为像素电路之间的等效电阻， C_{pix} 为像素电路之间的等效电容，这些负载共同构成了源极驱动单通道电路的等效负载模型，总计 $R=9.84\text{K}\Omega$ ， $C=30.9\text{pF}$ 。

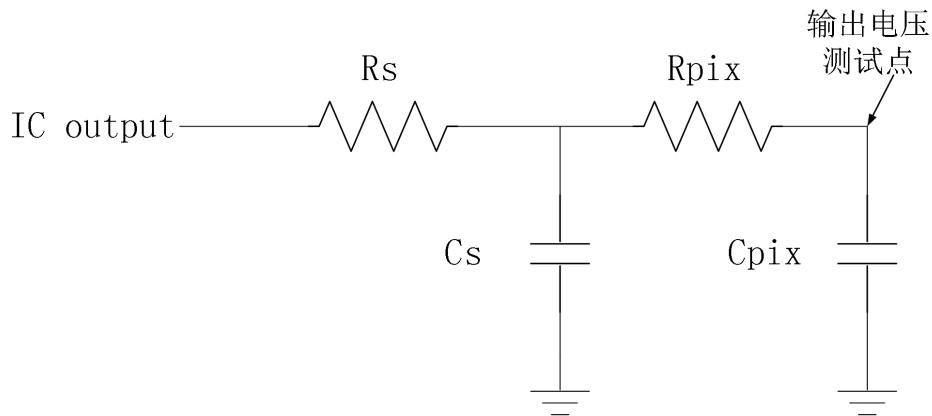


图 3.11 像素面板等效负载

Fig 3.11 Pixel panel equivalent load

3.4.3 模拟电路指标要求

本论文所设计的驱动芯片是针对于高分辨率、多色彩的 AMOLED 面板。源极驱动电路工作时，要求在 60Hz 的屏幕刷新率下，完成 2220 行每行 2160 通道的灰阶电压建立，这就要求图像数据到灰阶电压的转换速度快，输出缓冲电路的驱动能力强。表 3.5 是源极驱动电路输出电压范围及精度要求，要求源极驱动电路输出灰阶电压范围 4.4V，且建立精度为 3mV，这就需要 DAC 有足够的精度，单位增益运算放大器有足够的增益和输入输出电压范围。

表 3.5 源极驱动电路输出电压范围及精度

Tab 3.5 Output voltage range and precision of source drive circuit

指标	最小值	最大值	单位
输出电压	1.8V	6.2V	V
精度	-3	+3	mV

驱动芯片对应的 AMOLED 面板分辨率为 1080*2220，面板横向分辨率为

2220，在60Hz屏幕刷新频率，一帧2220行的情况下，源极驱动电路一行开启时间为 $1/(60*2220)=7.5\mu s$ ，设计源极驱动电路时，应考虑一行开启时间内，行扫描时间的分配，表3.6是源极驱动电路一行开启时间内各模块行扫描时间分配情况。

表3.6 行扫描时间分配

Tab 3.6 Line scan time allocation

说明	时间(μs)
行扫描时间	7.5
DAC建立时间	1
开关、走线延时	0.5
裕量	1
输出缓冲器	5

由于驱动芯片共2160个源极驱动通道，则要求每个通道输出缓冲电路的静态电流尽量小，若设定输出缓冲电路的总静态电流低于10mA，那么每一个输出缓冲电路的静态电流应该不大于 $4.6\mu A$ ，同时应考虑输入即输出电压摆幅、电压建立精度以及建立时间等指标。基于上述的要求，输出缓冲电路的设计指标如表3.7所示。

表3.7 输出缓冲电路设计指标

Tab 3.7 Output buffer circuit design index

指标	典型值	单位
输入电压范围	1.8~6.2	V
输出电压范围	1.8~6.2	V
精度	±3	mV
建立时间	5	μs
静态电流	4.6	uA

3.5 本章小结

本章首先对AMOLED驱动芯片做了介绍，对驱动芯片的工作过程及重要组成模块进行介绍。然后，详细介绍Gamma校正方案，对比不同的Gamma校正

方案的特点确定了本文设计选取的方案，并对提出的方案进行了优化。接下来在结合 Gamma 校正方案及面板排列的基础上确定了合理的源极驱动系统架构，并详细描述了源极驱动电路的工作时序。最后，由顶层模块到底层电路逐一制定了源极驱动电路的设计指标。

第四章 AMOLED 源极驱动电路设计与仿真

4.1 Gamma 译码电路设计

本论文的设计选取的 Gamma 校正方案是非线性数据结合线性 DAC 的方式。Gamma 译码电路的功能是实现数据的非线性转换，前文已对线性 DAC 的分辨率进行了详细分析并确定线性 DAC 的分辨率为 10bit，而 RGB 图像数据的位宽为 8bit，因此 Gamma 译码电路将对 8bit 的图像数据进行非线性变换，是转换后的 10bit 图像数据可以选择线性 DAC 的输出电压得到最终的灰阶电压。

实现数据转换的方式有查找表方式和算法实现。采用查找表方式是直接将所有的输入图像数据转换为对应在线性 DAC 上的 10bit 图像数据并存入寄存器中，源极驱动电路根据输入的图像数据选取对应的 10bit 图像数据对线性 DAC 上的电压进行选择，得到最终的灰阶—电压曲线。由于图像数据为 8bit，采用查找表方式将需要大量的寄存器，占用较大的芯片面积，通常数据转换采用算法实现。

本文设计的算法是基于对屏幕所需的灰阶—电压曲线进行分段来实现的，首先应屏厂要求在灰阶-电压曲线上选取了 31 个关键节点，31 个关键节点对应的数据转换映射关系将作为 Gamma 基准映射值存储到译码电路的寄存器中，剩余的 225 个数据的转换将通过关键节点之间进行线性插值得到。下面将对图像数据的非线性转换进行详细叙述。

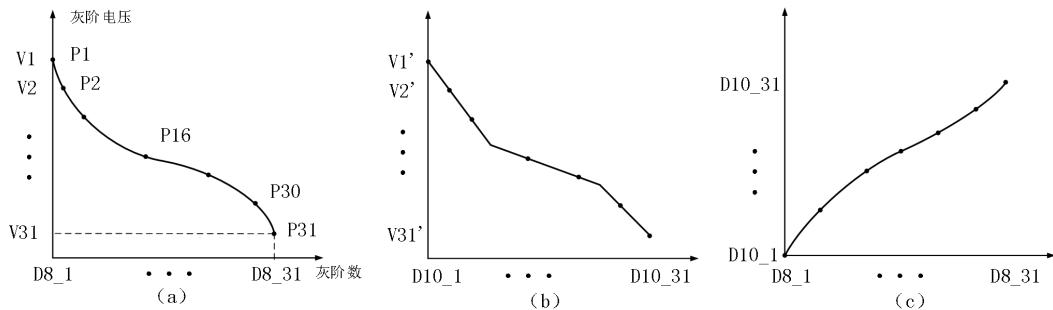


图 4.1 图像数据非线性变换过程

Fig 4.1 Nonlinear transformation process of image data

(1) 确定灰阶—电压曲线上的 31 个关键节点，为提高灰阶电压的精度，关键节点的选取要尽量满足关键节点之间的曲线较为平滑，选取的 31 个关键节点为 P1, P2, P3, ··· ··· ··· P30, P31，如图 (a) 所示。关键节点对应的灰阶数和灰阶电压分别记为 $(D8_1, V1)$, $(D8_2, V2)$, ··· ··· ··· $(D8_30, V30)$, $(D8_31, V31)$ 。

(2) 根据选取的关键节点的电压值 V1, V2, ··· ··· V30, V31 在线性 DAC

输出曲线上找出最为接近的电压值 $V1'$, $V2'$, \dots , $V30'$, $V31'$, 同时, 可以得到这些电压值对应的在 10bitDAC 上的 10bit 数据 $D10_1$, $D10_2$, $D10_3$, \dots , $D10_30$, $D10_31$, 如图 (b) 所示。

(3) 图 (b) 中, 我们已经得到了 31 个关键节点对应的图像数据关系 $D8_1-D10_1$, $D8_2-D10_2$, \dots , $D8_30-D10_30$, $D8_31-D10_31$, 将这 31 个关键节点的对应关系在数据转换坐标中一一列出, 关键节点进行相连, 剩余的 225 个数据的转换关系也就得到了, 图 (c) 就是 Gamma 译码电路要实现的功能。

本文 Gamma 译码电路的算法原理图如图 4.2 所示, 31 个关键节点数据的对应关系作为基准映射值存储到寄存器中, 通过比较器对输入的 8bit 图像数据进行比较, 根据存储的 Gamma 基准映射值判定像素值所处的区段, 记下区段的起始值、结束值, 并根据线性比例计算偏移量, 从而得到最终的输出。

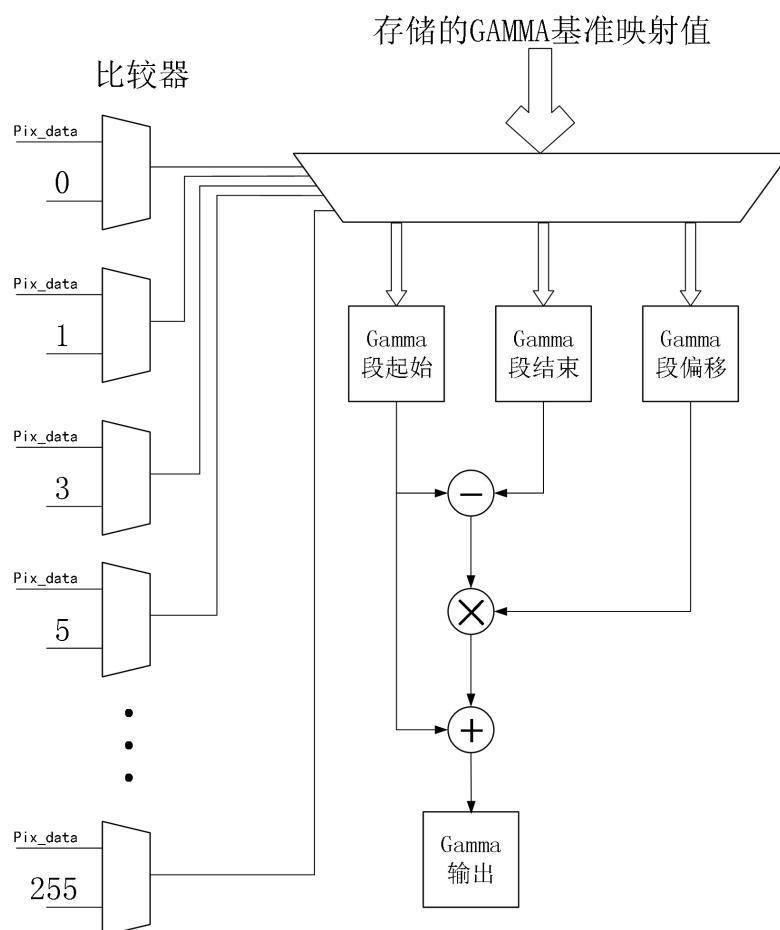


图 4.2 Gamma 译码电路算法原理图

Fig 4.2 Algorithm schematic of Gamma decoding circuit

4.2 数据锁存电路设计

数据锁存电路用来锁存图像数据，由于图像数据经非线性转换后，进入到每个源极通道的图像数据为 10 位，因此每个源极驱动通道包含 10 个数据锁存器。每个锁存器设计为两级锁存结构，数据锁存电路 1 (Latch1) 由数据写入信号 shift_N 控制，数据锁存电路 1 (Latch1) 由数据载入信号 load 控制。由于两级锁存电路的开关信号由不同信号控制，整个源极驱动电路的当前数据信息送入数模转换电路进行输出时，可以继续写入下一行的图像数据信息，可以提高整个芯片的工作效率。

图 4.3 是本文设计的两级锁存电路，第一级锁存电路包含一根输入数据线以及数据写入信号 shift，Xshift 为 shift 的反相信号；第二级锁存电路的输入连接在第一级锁存电路的输出端，包含一根输出数据线和数据加载信号线 load，Xload 为 load 的反相信号；锁存器的开关采用传输门结构，两个传输门的控制信号分别为 shift 与 load 及其反相信号。

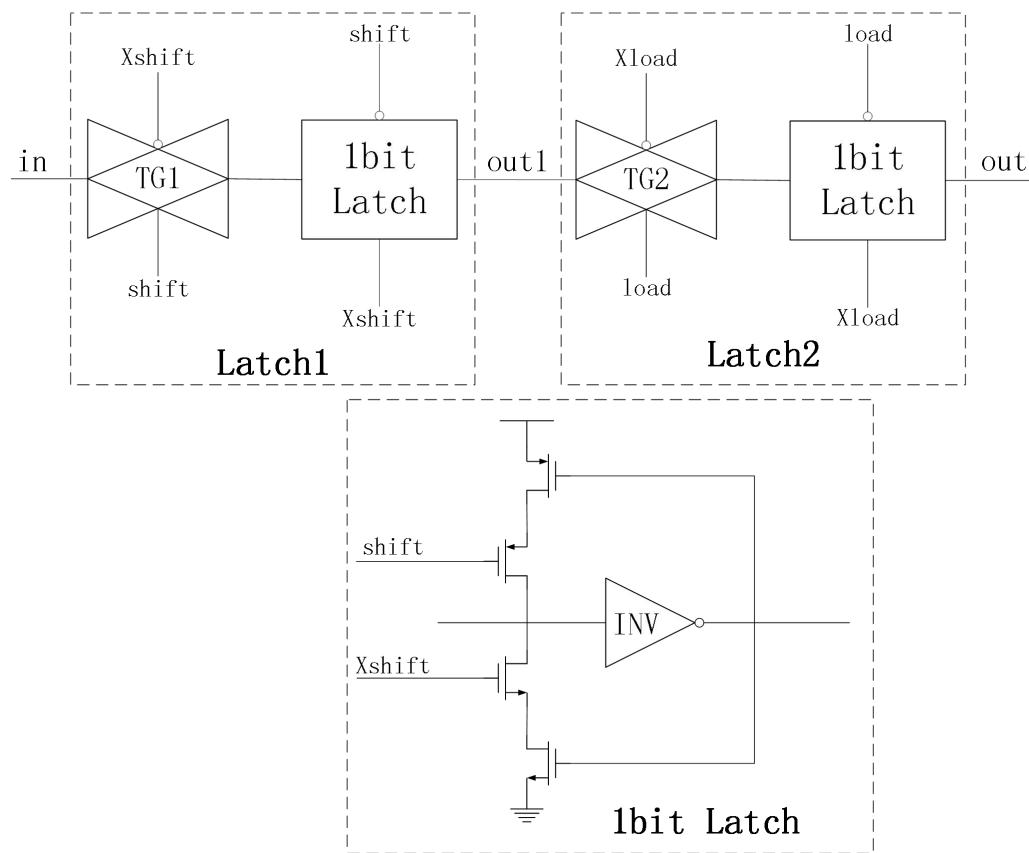


图 4.3 两级数据锁存电路

Fig 4.3 Two-stage data latch circuit

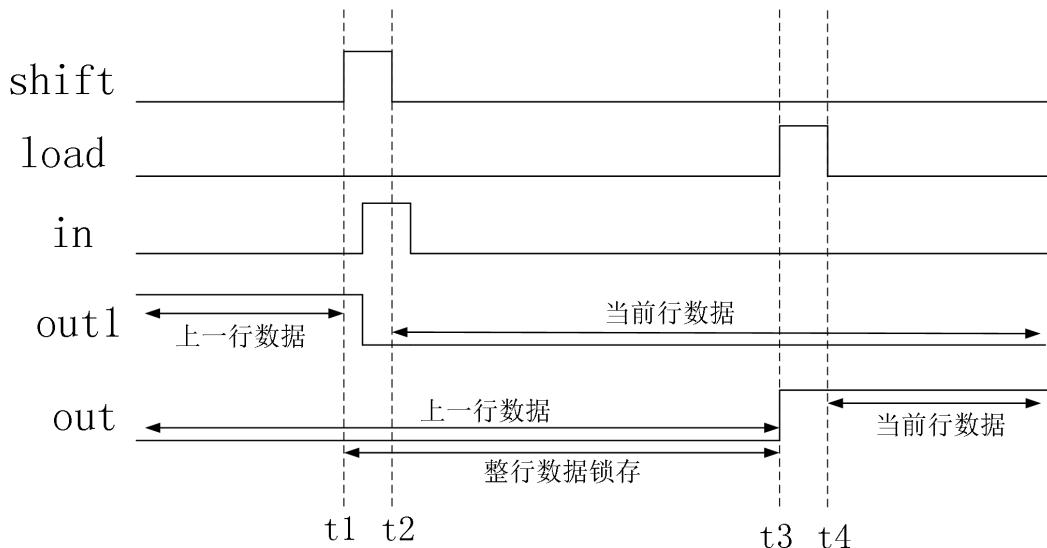


图 4.4 1bit 数据锁存过程

Fig 4.4 1bit data latch procedure

图 4.4 给出了单个锁存器对应的 1bit 数据的锁存过程。数据写入信号 shift 为高电平时，传输门 TG1 打开，在 shift 信号下降沿时刻，图像数据进入 Latch1 单元锁存，此时传输门 TG2 是关断的，Latch2 单元中锁存的是上一行的数据；在 t1 到 t3 时间内完成当前整行数据锁存，在 t3 时刻，数据载入信号 load 为高电平，传输门 TG2 打开，数据进入 Latch2，在 t4 时刻，load 信号为下降沿，Latch1 单元中所有的当前行数据并行锁存进 Latch 2 单元，此后，Latch1 单元开始读取下一行显示数据。

4.3 电平移位电路

4.3.1 电平移位电路设计

由于数字电路的电源电压较低，而灰阶电压的变化范围较大，在显示数据对 DAC 进行选择之前，需要对显示数据进行移位处理，以保证 DAC 中 MOS 管正常开启/关断的要求。本文的设计中，芯片数字部分的电源电压为 1.2V，而 DAC 及输出缓冲器的电源电压为 6.5V，因此需要设计电平移位电路将 1.2V 数字电平转换为模拟电路使用的中压 6.5V，如此可以将显示数据转换为 DAC 电路开关的控制信号来对灰阶电压进行选择。图 4.5 是本文设计的电平移位电路。

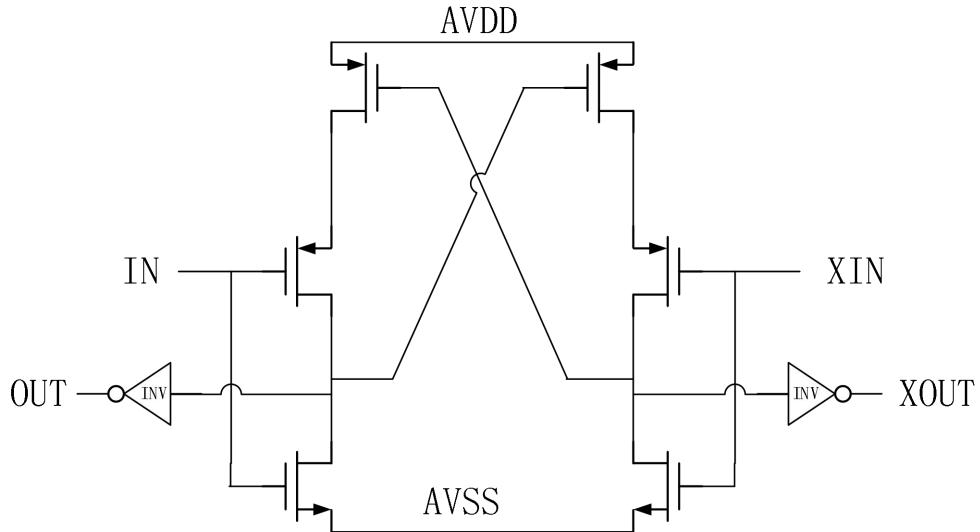


图 4.5 电平移位电路结构

Fig 4.5 Structure of Level shift circuit

图 4.5 中 IN 是数字电平的显示数据，XIN 为 IN 的反相信号，其高低电平为 DVDD/DVSS (1.2V/0V)，INV 是由中压 MOS 构成的反相器。经电平移位后，电路的输出信号 OUT 和 XOUT 是一对互补信号，其电压域为 AVDD/AVSS (6.5V/0V)。

4.3.2 电平移位电路仿真分析

每个源极驱动通道用于转换 10bits 的图像数据，因此源极驱动电路一个通道包含 10 个电平移位电路，仿真时应该将一个通道共 10 个电平移位电路共同仿真。本文在仿真电平转换电路时，设置了 135 组工艺角，其中 MOS 管包含 5 种工艺 (TT、FF、SS、SF、FS)，模拟电源电压 AVDD 包括 3 中情况 (5.5V、6V、6.5V)，数字电源电压 DVDD 包括三种情况 (1.1V、1.2V、1.3V)，温度包含 3 中 (-40°C、27°C、125°C)，表是电平移位电路仿真工艺角情况。

表 4.1 电平移位仿真工艺角

Tab 4.1 Level shift simulation process angle

变量	种类
MOS 管	TT、FF、SS、SF、FS
模拟电源 AVDD	5.5V、6V、6.5V
数字电源 DVDD	1.1V、1.2V、1.3V
温度	-40°C、27°C、125°C

电平移位电路在 135 种工艺角下都可以正常工作，图 4.6 是一种工艺角下一个通道电平转换电路的仿真结果，仿真工艺角为：MOS 管 TT 工艺，模拟电源电压 AVDD=6.5V，数字电源电压 DVDD=1.2V，温度为 27℃。

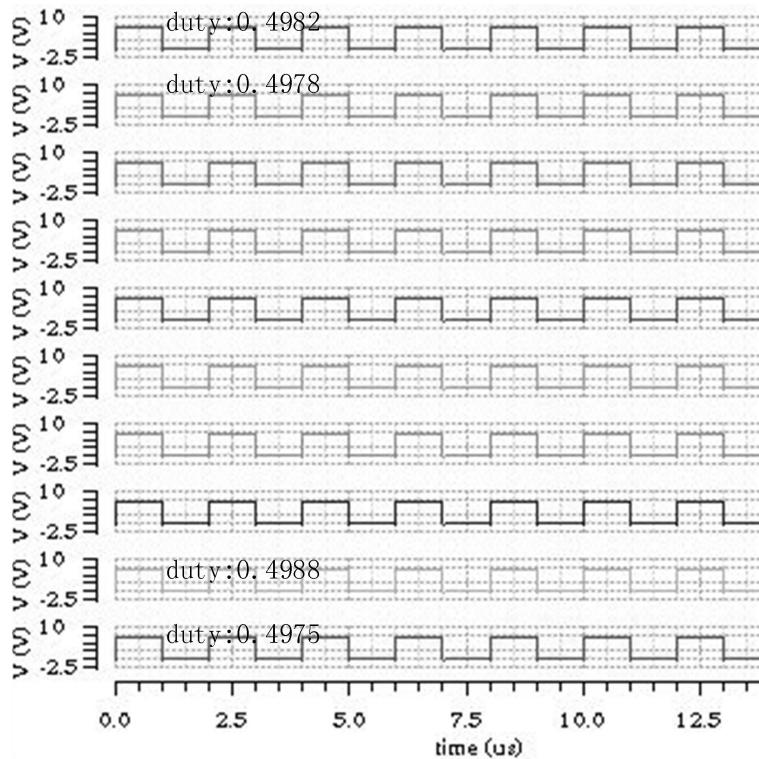


图 4.6 电平移位仿真结果

Fig 4.6 Simulation results of level shift

电平移位电路输入信号周期设为 2us，仿真结果可以看出，一个通道的 10 个电平移位电路都可以正常工作，高低电平转换延时时间最大为 6ns，占空比都接近 50%，满足系统要求。

4.4 灰阶电压产生电路及第一级 DAC 设计

4.4.1 灰阶电压产生电路

灰阶电压的产生是通过输入的图像数据驱动线性 DAC 来实现的，本文的线性又称为灰阶电压产生电路。由前文的叙述可知，输入的图像数据已经由 8bit 转换为 10bit，因此本文设计的 DAC 也具有 10bit 的分辨率。

DAC（数模转换电路）广泛应用于各种通信系统中，实现 DAC 的方法有多种，有串行转换和并行转换，并行转换又包含电流型、电压型和电荷型实现方式，具体分类方式如图 4.7 所示。

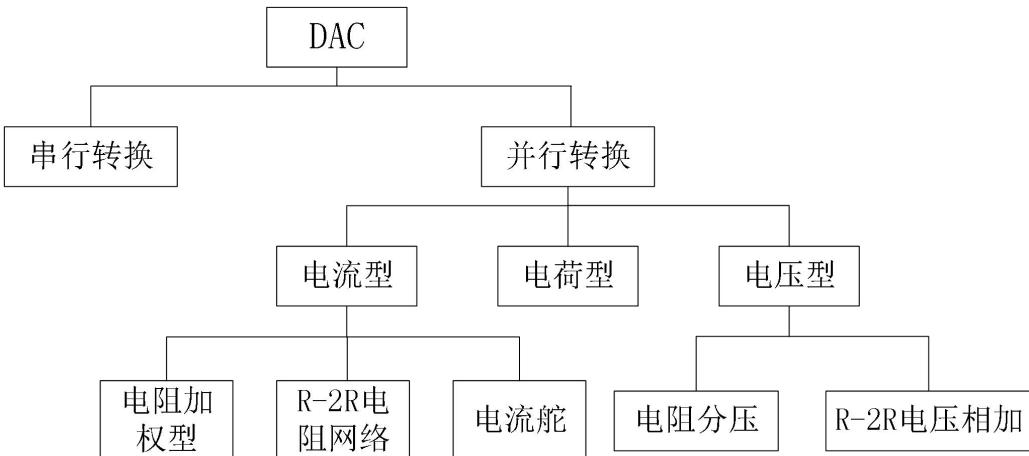


图 4.7 常见 DAC 的分类

Fig 4.7 Classification of common DAC

并行转换方式相较串行转换可以同时实现多位转换，本文的设计需要实现具有 10bit 分辨率的 DAC，因此并行转换的速度优势较为明显。

画面刷新频率为 60Hz，一帧需要完成 2220 行的画面显示，留给一行的建立时间为 7.5us，信号的传输延时主要包括数据锁存器，电平转换，D/A 变换以及驱动输出缓冲器的建立，输出缓冲器的电压建立时间为最主要的耗时部分，我们给 DAC 电压建立的预留时间为 1us，时间是足够长的，因此对 DAC 中开关阵列的速度要求也不是很高，电阻分压式的 DAC 可以满足要求。综合灰阶电压精度，设计难度及芯片面积考虑，本文最终确定采用两级 DAC，第一级采用 6bit 电阻分压式 DAC 来实现图像数据到初步灰阶电压的转换。

采用电阻分压方式实现 10bit 分辨率 DAC 可以有多种选择，若仅采用一级电阻串 DAC 实现，则需要 1024 个电阻及 1024 选一多路选择器，这不仅需要大量的电阻及开关，芯片面积较大，同时匹配性能也较差。基于上述考虑，本设计将采用两级线性 DAC 来实现 10bit 分辨率，由于每个源极驱动的通道都需要一个 DAC 电路，若两级 DAC 都采用电阻分压式结构，则会需要大量的电阻串及开关阵列，这势必会占用大量的芯片面积，因此本文设计将第二级 DAC 与输出缓冲器结合，采用插值运放来代替第二级 DAC 的功能，同时插值运放也具有输出缓冲器的功能，实现低功耗的设计。

第一级电阻分压式 DAC 与第二级插值运放 DAC 的分辨率分配情况将会影响着驱动芯片的芯片面积与灰阶电压精度，合理分配第一级与第二级 DAC 的分辨率是需要仔细研究的内容。第一级电阻分压式 DAC 分辨率每提高 1bit，需要的电阻数量及开关阵列开关管的数量就会增加一倍，而每个源极驱动通道都需要使用一个第一级 DAC 的开关阵列，则第一级 DAC 分辨率的增加将会引起驱动

芯片面积的增大；本文插值运放实现 DAC 的功能主要是通过运放输入对管尾电流源可编程单元来实现的，插值运放实现的线性 DAC 分辨率的提高，不仅会带来设计复杂度的提升，同时由于 MOS 管工作在亚阈值状态的条件限制，越高分辨率的插值运放 DAC，其插值精度越差。表 4.2 是两级 DAC 分辨率不同分配情况下芯片面积占用情况与运放插值精度的对比。

表 4.2 两级 DAC 分辨率分配对比

Tab 4.2 Comparison of two-level DAC resolution allocation

两级 DAC 分辨率分配	开关阵列面积	运放插值精度
5bit+5bit	S	较差
6bit+4bit	2*S	适中
7bit+3bit	4*S	较好

从表 4.2 中可以看出，选用 5bit+5bit 的分辨率分配方式，虽然芯片面积代价较小，但由于插值运放的设计复杂度提高，其插值运放实现的灰阶电压插值精度较差，会影响最终的灰阶电压精度；选用 7bit+3bit 的分辨率分配方式，插值运放实现的 DAC 分辨率只有 3 位，插值运放实现的 DAC 灰阶电压精度较高，但其开关阵列的面积消耗成倍增长，每个源极驱动通道都使用一个开关阵列，这将占用大量的芯片面积。综合芯片面积、设计复杂度以及灰阶电压精度的因素影响，本文的设计最终确定采用高 6bit 电阻分压式 DAC 结合低 4bit 插值运放 DAC 的结构来实现 10bitDAC。

下面将对采用两级线性 DAC 结构产生灰阶电压的电路设计进行具体说明。

对于 AMOLED 显示面板来说，每一个图像数据对应一个灰阶电压，即一个亮度，本文的图像数据为 8bit 二进制码，对应的像素点亮度分为 256 个梯度，每个图像数据与灰阶电压一一对应。由前文的叙述可知，8bit 的图像数据经非线性变换转换为 10bit 图像数据，因此设计的灰阶电压产生电路可产生 1024 个灰阶电压，如图 4.8 所示。

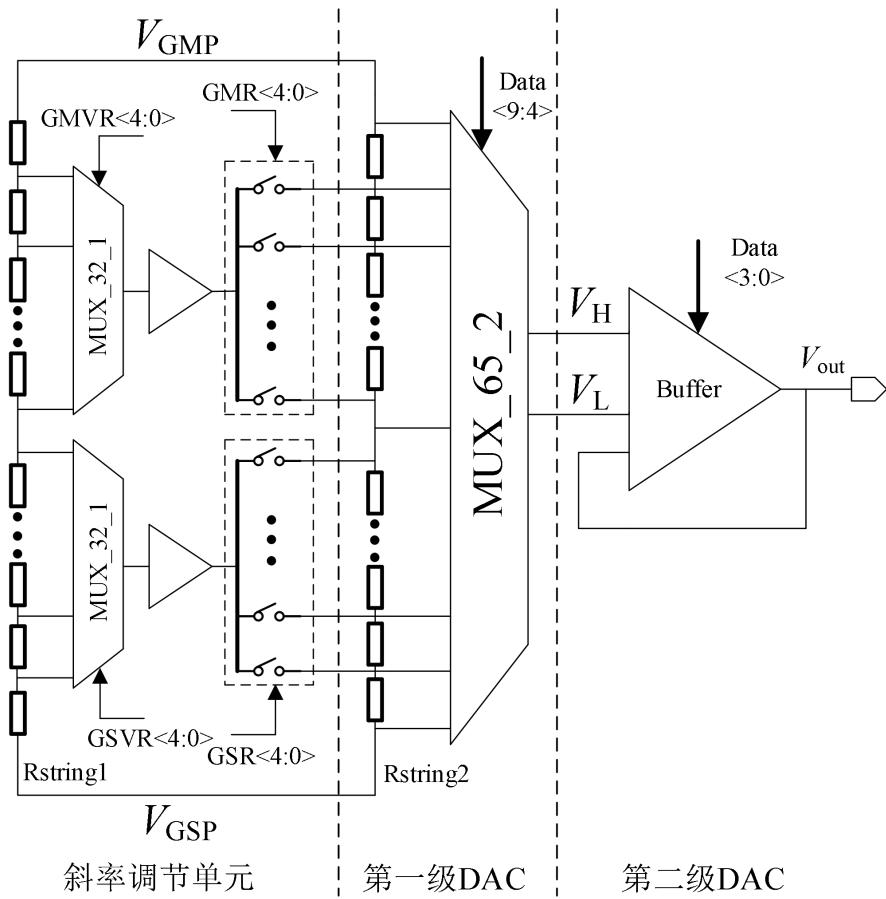


图 4.8 灰阶电压产生电路

Fig 4.8 Grey-scale voltage generation circuit

灰阶电压产生电路包括斜率调节单元以及 10bitDAC 电路。10bitDAC 由两级线性 DAC 构成，第一级通过 64 个阻值相等的电阻分压结合一个 65 选 2 多路选择器构成 6bitDAC 结构，由高 6bit 的图像数据 $Data<9:4>$ 选出第一级 DAC 的输出电压 V_H 和 V_L ；第二级 DAC 则采用尾电流源 4bit 可编程的插值输出缓冲器来实现。斜率调节单元由一串包含 64 个等值电阻的斜率调节电阻串 $R_{string1}$ 及与两个斜率调节节点对应的多路选择器构成， V_{GMP} 和 V_{GSP} 分别为最高和最低基准电压，由基准模块提供， $Data<9:0>$ 为 8bit 的图像显示数据经非线性转换后得到的 10bit 图像数据，用来对 10bit 的 DAC 进行选择得到最终的灰阶电压。斜率调节单元产生的两个斜率调节点插入到第一级 6bitDAC 的电阻之间来调节 DAC 的斜率，最终得到具有三段不同斜率线段的 DAC 输出曲线。DAC 输出曲线的斜率可根据显示屏所需的灰阶-电压曲线进行灵活调节，使 DAC 输出曲线拟合显示屏的灰阶-电压曲线达到更高的灰阶电压精度。

图 4.8 中的斜率调节单元和第一级 DAC 共同构成了第一级斜率可编程 DAC 结构。灰阶电阻串 $R_{string2}$ 和 65 选 2 多路选择器为第一级的 6bitDAC， $R_{string1}$

为斜率调节电阻串，寄存器 GMVR<4:0>和 GMR<4:0>共同控制第一个斜率调节点的产生，寄存器 GSVR<4:0>和 GSR<4:0>共同控制第二个斜率调节点的产生，通过两对寄存器的调节可以实现 DAC 斜率的灵活调节。

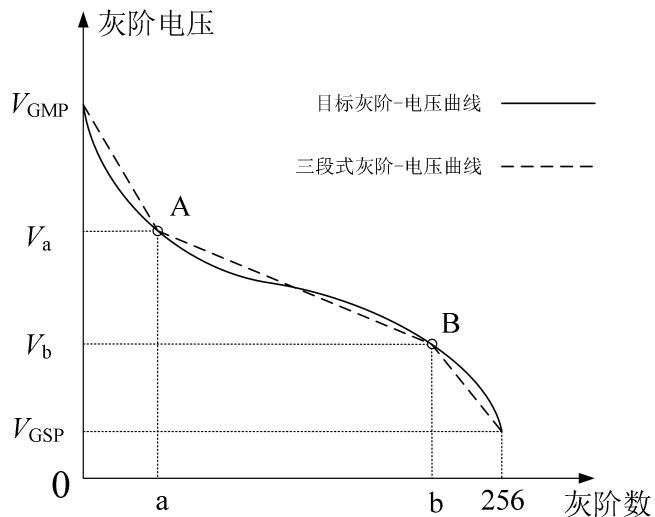


图 4.9 斜率调节点确定

Fig 4.9 Slope adjustment node determination

进行 DAC 斜率调节时，首先要将显示屏所需的灰阶-电压曲线分为三段斜率不同的线段来确定曲线的基本趋势，两个分界点依据显示屏的灰阶-电压曲线来确定。如图 4.9 所示，为保证三段式的灰阶-电压曲线最接近目标灰阶-电压曲线，选取 A 和 B 两点作为分界点，对应的灰阶数和灰阶电压分别为 a、Va 和 b、Vb。这样，我们可以得到一条与实际所需的灰阶-电压曲线形状最接近的三段式灰阶-电压曲线。

确定了三段式灰阶-电压曲线后，斜率调节的目标就是实现最接近三段式灰阶-电压曲线形状的 DAC 输出曲线，三段式 DAC 输出曲线是在线性 DAC 的基础上通过产生两个斜率调节点来实现的。本文通过斜率调节单元产生的两个斜率调节点来调节 DAC 的斜率。

由于斜率调节电阻串 DAC 仅为 6bit，步长较大，不一定存在与 Va 和 Vb 完全一样的电压值，所以在斜率调节电阻串 Rstring1 上选取与 Va 和 Vb 最为接近的两个电压 Va' 和 Vb'。本文通过斜率调节寄存器 GMVR<4:0>及 GSVR<4:0>的值来选取两个斜率调节点的电压值，同时，通过控制寄存器 GMR<4:0>及 GSR<4:0>的值来控制斜率调节插入点的位置。如图 4.8 所示，斜率调节点 A' 的电压值 Va' 由寄存器 GMVR<4:0>控制，插入到灰阶电阻串 Rstring2 的位置由寄存器 GMR<4:0>控制；斜率调节点 B' 的电压值 Vb' 由寄存器 GSVR<4:0>控制，插入到灰阶电阻串 Rstring2 的位置由寄存器 GSR<4:0>控制。通过控制寄存器

GMR<4:0>和 GSR<4:0>值的设定可以调节 a' 和 b' 的位置，从而保证实现的 DAC 曲线形状最为接近三段式的灰阶-电压曲线。表 4.3 及 4.4 是两个斜率调节点电压值选择以及插入位置选择情况。

表 4.3 第一个斜率调节点电压及插入位置选择

Tab 4.3 First slope modulation node voltage and insertion position selection

GMVR<4:0>	调节点电压值	GMR<4:0>	插入位置
00000	VR1_1	00000	VR2_1
00001	VR1_2	00001	VR2_2
00010	VR1_3	00010	VR2_3
...
10000	VR1_17	10000	VR2_17
10001	VR1_18	10001	VR2_18
...
11110	VR1_31	11110	VR2_31
11111	VR1_32	11111	VR2_32

表 4.4 第二个斜率调节点电压及插入位置选择

Tab 4.4 Second slope modulation node voltage and insertion position selection

GMVR<4:0>	调节点电压值	GMR<4:0>	插入位置
00000	VR1_32	00000	VR2_32
00001	VR1_33	00001	VR2_33
00010	VR1_34	00010	VR2_34
...
10000	VR1_48	10000	VR2_48
10001	VR1_49	10001	VR2_49
...
11110	VR1_62	11110	VR2_62
11111	VR1_63	11111	VR2_63

4.4.2 第一级 DAC 设计

第一级 DAC 采用 6bit 电阻串 DAC 结构，电阻的选取会直接影响电路的性能和芯片面积。电阻的类型、阻值、匹配程度和工艺偏差都会影响灰阶电压的精度，在设计时要综合考虑灰阶电压精度和芯片面积。

在集成电路工艺中常用的电阻类型有阱电阻、扩散电阻、多晶硅电阻等^[43]。阱电阻阻值受工艺影响较明显，因此不适合高精度的应用场合。扩散电阻方块电阻阻值通常较小，只有 100~200 欧姆左右，使用扩散电阻将占用大量的芯片面积，且扩散电阻寄生电容较大，这会影响灰阶电压的建立时间。

多晶硅电阻是电路设计中最常使用的一种电阻，它是由用作 MOS 管栅极的 poly 层制作而成。多晶硅电阻的方块阻值与扩散电阻相当，但寄生电容较扩散电阻小很多，一般也比阱电阻的寄生电容小。多晶硅电阻的非线性模型里不含寄生二极管，因此它的线性度最好。由于本文设计的驱动电路对灰阶电压精度要求很高，而且需要很小的寄生电容使灰阶电压建立更快，因此本文选取多晶硅电阻作为灰阶电压产生电阻串。

多路选择器应用在第一级 DAC 中，高 6bit 的图像数据通过多路选择器对灰阶电压进行初步选择得到第一级 DAC 的两个输出电压，供第二级 DAC 进行插值。第一级 DAC 为 6bit 分辨率，且其后接有第二级 DAC，第一级 DAC 电阻串个数为 64，结合最高和最低基准电压，共 65 个电压可供选择，所以需要设计可以进行 65 选 2 的多路选择器，本文选择两个 64 选 1 多路选择器来实现 65 选 2 功能。

第一级 DAC 需要设计两个 64 选 1 多路选择器，虽然优化选择器结构可以在一定程度上提高部分性能，但设计规整的电路更方便电路编码统一，同时有利于版图规整，减少版图匹配性误差。本文的设计采用 4 选 1 选择电路作为基本模块，使用 16 个 4 选 1 选择器来实现 64 选 1 的电路功能。一个基本的 4 选一多路选择器只需要 2bit 的数字码来选择，而本文设计使用 16 个 4 选一选择器来实现 6bit 的 DAC 开关阵列，因此在设计 4 选一多路选择器时应用到了 6bit 的数字码，即高 6bit 的图像数据来选择第一级灰阶电压的产生。

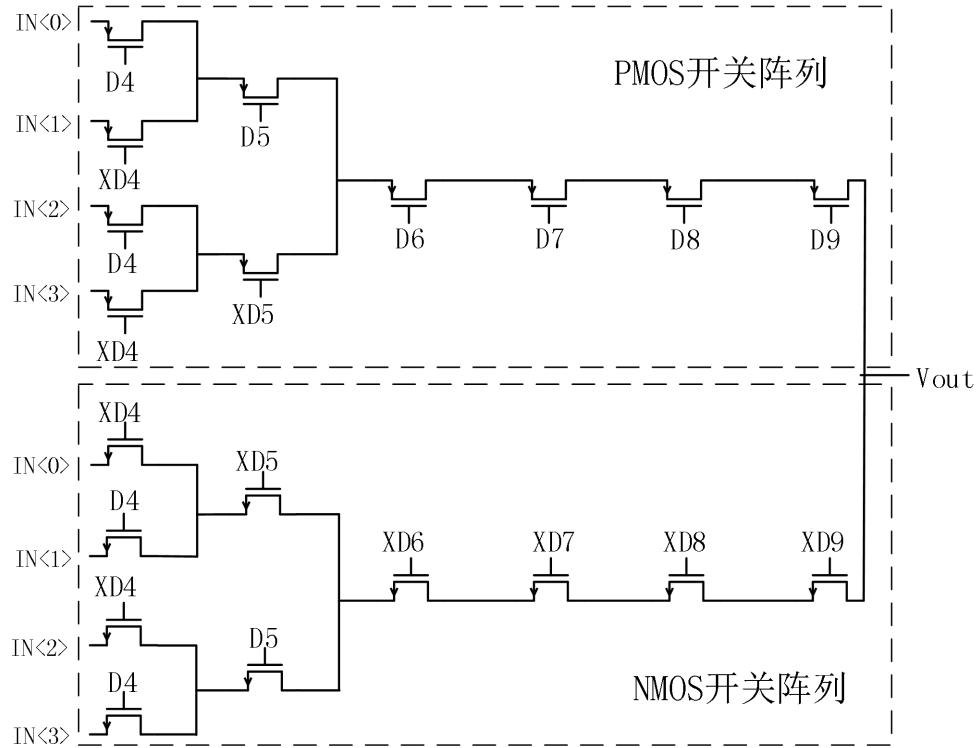


图 4.10 4 选 1 多路选择器电路结构

Fig 4.10 Circuit structure of 4 Select 1 multiplex selector

图 4.10 为 64 选一多路选择器中一个 4 选 1 子模块，该 4 选 1 电路同时使用了 NMOS 和 PMOS 作为开关阵列，这样可以消除阈值损失，减小开关管导通电阻；此处没有使用传输门开关，而是将 PMOS 开关阵列和 NMOS 开关阵列分开连接，既减少了版图连线，降低版图设计复杂度，同时可以减小控制信号跳变过程中各个开关之间的影响^[44]。

4.4.3 第一级 DAC 仿真结果分析

第一级 DAC 根据 6bits 图像数据选择选择可供第二级 DAC 进行插值的 VH 和 VL，同时可根据斜率调节点相关寄存器的设置改变 DAC 斜率。图 4.11 是第一级 DAC 输出曲线，最高和最低基准电压 VGMP 和 VGSP 分别为 6.2V 和 1.8V，第一个斜率调节点 GMVR<4:0>设置为 10000，GMR<4:0>设置为 01101，即选择电压值 VR1_17 插入到 VR2_14 位置；第二个斜率调节点 GSVR<4:0>设置为 01111，GSR<4:0>设置为 10010，即选择电压值 VR1_47 插入到 VR2_50 位置。

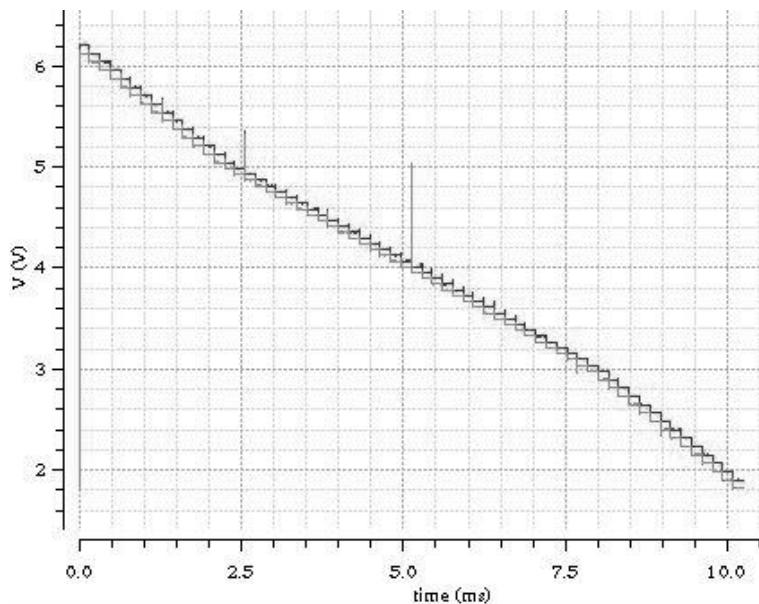


图 4.11 第一级 DAC 输出曲线

Fig 4.11 Output curve of first stage DAC

从仿真结果可以看出，第一级 DAC 具有良好的线性度，虽然产生了部分毛刺，但第二级 DAC 即插值缓冲器可以很好的消除这些毛刺。

表 4.5 斜率调节点电压值精度

Tab 4.5 Slope modulation node voltage accuracy

斜率调节点	理论值 (V)	仿真值 (V)	误差 (mV)
第一个斜率调节点	5.03125	5.0293	1.95
第二个斜率调节点	2.96875	2.9706	1.85

表 4.5 是两个斜率调节点理论值与仿真值的对比，可以看出，虽然由于斜率调节功能导致两串电阻电流不等，会造成一定的误差，但其精度仍处于可接受范围。

第二级 DAC 即插值输出缓冲器的插值分压功能在下节加以详述。

4.5 插值输出缓冲器

4.5.1 设计需求分析

AMOLED 面板负载通常为数十 pF 的电容负载和数十 K Ω 数量级的电阻负载，前级 DAC 的驱动能力很小，灰阶电压通过 DAC 不足以驱动较大的面板负载，因此需要输出缓冲电路来提高灰阶电压的驱动能力，使灰阶电压可以快速、

精确地建立到 AMOLED 面板负载上。输出缓冲器作为驱动芯片与 AMOLED 面板的衔接部分，其性能的好坏直接决定 AMOLED 面板上图像显示效果的优劣。针对本文的设计，输出缓冲器需要满足以下要求：

1. 插值 DAC 功能

AMOLED 驱动芯片最大支持 1080*2240 分辨率，需要数量极其庞大的源极驱动通道数目。由前文的叙述可知，为节省芯片面积，本文设计采用插值输出缓冲器来实现第二级 DAC 的功能。这就需要输出缓冲器具有 DAC 的功能，可以将图像数据转换为对应的灰阶电压，本文的设计是输出缓冲器作为第二级 DAC，可以根据低 4bit 的图像数据在第一级 DAC 的输出电压 VH 和 VL 之间进行插值，得到最终对应 10bit 图像数据的灰阶电压。本文选择尾电流源线性插值的方式来实现 DAC 的功能。

2. 输入/输出摆幅

输出缓冲器需要将灰阶电压快速、精确地建立到 AMOLED 面板上，Gamma 曲线的灰阶电压范围决定了输出缓冲器的共模输入范围和输出电压摆幅，输出缓冲器的输入输出摆幅要包含 Gamma 曲线的所有灰阶电压才能保证源极驱动电路正常工作。本设计的 Gamma 曲线灰阶电压范围为 1.8V~6.2V，但在设计时，为保证源极驱动电路正常工作，输出缓冲器的输入/输出摆幅设计为接近于电源和地，因此输出缓冲器的输入/输出都要求是轨到轨结构^[45]。

3. 直流增益要求

根据指标要求，源极驱动电路的输出电压精度为±3mV，输出缓冲器为单位增益负反馈结构，其最大增益误差为^[46-47]

$$\frac{Y}{X} = \frac{1}{1 + A\beta} \quad (4.1)$$

其中，A 为运放开环增益，β 为运放的反馈系数，对于单位增益负反馈的结构， $\beta=1$ ，因此，得到运放开环增益 $A=1465.7$ ，即为 63.3dB。运放的开环增益越高，输出电压偏差越小，因此指标要求输出缓冲器的开环增益要达到 65dB 以上。

4. 输出电压建立时间

对于源极驱动电路，每个通道对应的面板负载都是可以确定的，等效为 30pF 电容和 10KΩ 电阻。AMOLED 面板的分辨率为 1080*2240，对应如此大的分辨率，行扫描时间是非常短的，如何保证在如此短的时间内将灰阶电压建立到面板负载上是必须要考虑的。输出电压的建立初始阶段由压摆率决定，在接近输出电压时由运放的带宽决定，因此输出缓冲器的最大输出电流和带宽也是要关注的指标。本文的设计对这两个指标没有明确的要求，但输出缓冲器的输出电压建立时

间要控制在 5us 以内。

5. 输出缓冲器静态电流

每个源极驱动通道都包含一个输出缓冲器，输出缓冲电路是源极驱动电路中最主要的模拟电路，其功耗直接决定了源极驱动整体的功耗大小，具有较小的静态电流是设计输出缓冲器时必须考虑的因素。

4.5.2 轨到轨输入级设计

为了使运放的共模输入范围尽可能接近电源电压到地，运放的轨到轨输入级采用互补差分对实现，即采用 PMOS 和 NMOS 对管并联实现，如图 4.12 所示^[48-49]。

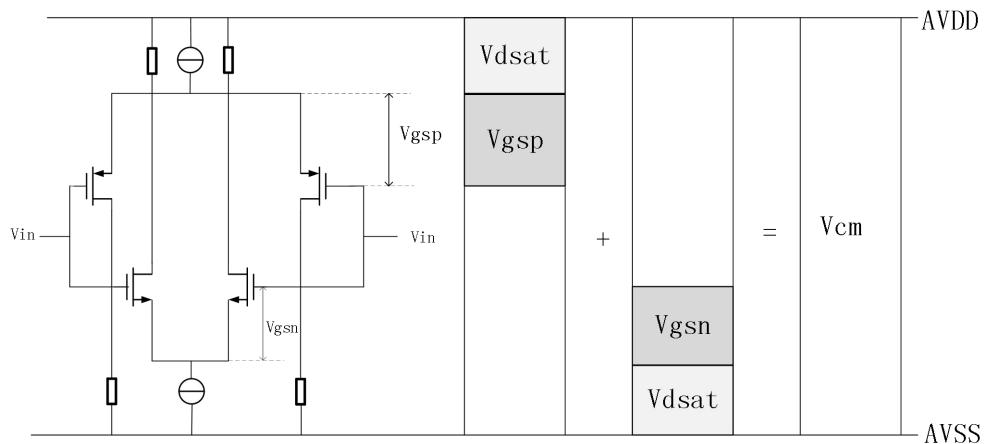


图 4.12 轨到轨输入级结构

Fig 4.12 Rail-to-rail input stage structure

其中，NMOS 对管的共模输入范围为：

$$V_{ss} + V_{gsn} + V_{dsat} \leq V_{cmn} \leq V_{dd} \quad (4.2)$$

PMOS 对管的共模输入范围为：

$$V_{ss} \leq V_{cmp} \leq V_{dd} - (|V_{dsat}| + |V_{gsp}|) \quad (4.3)$$

轨到轨输入级采用 PMOS 和 NMOS 对管并联，则输入级的共模输入范围为：

$$V_{ss} \leq V_{cm} \leq V_{dd} \quad (4.4)$$

这样，可以保证输入级的共模输入范围达到轨到轨的范围。

由于采用互补的 PMOS 对管和 NMOS 对管，轨到轨输入级运放的输入级等效跨导会随着共模输入电压的变化存在三种情况： g_{mp} 、 $g_{mp} + g_{mn}$ 、 g_{mn} ，如图 4.13 所示。

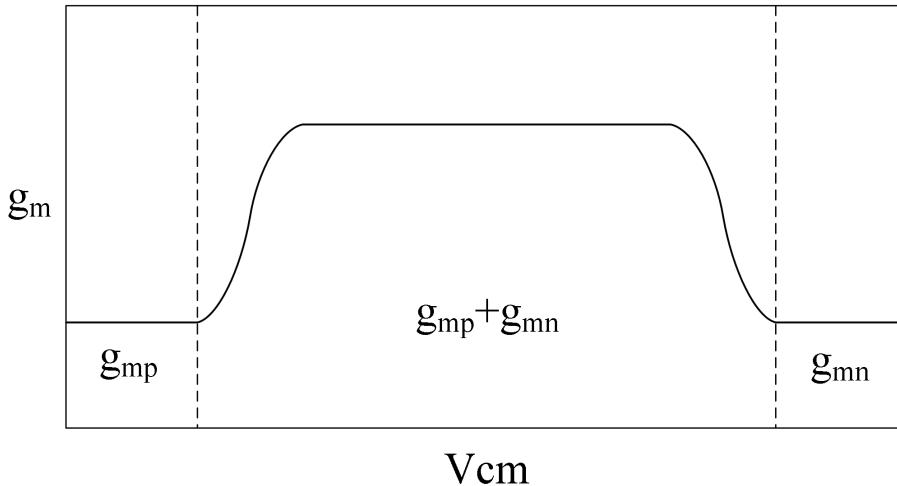


图 4.13 等效跨导随共模电压变化情况

Fig 4.13 Variation of equivalent transconductance with common-mode voltage

当输入共模电压接近 V_{SS} 时，PMOS 对管开启而 NMOS 对管截止，此时输入级的等效跨导 g_m 就是 PMOS 对管的跨导 g_{mp} ；当输入共模电压接近 V_{DD} 时，NMOS 对管开启而 PMOS 对管截止，此时输入级的等效跨导 g_m 就是 NMOS 对管的跨导 g_{mn} ；而输入共模电压在中间值时，PMOS 对管和 NMOS 对管都开启，输入级的等效跨导 g_m 就是 PMOS 对管和 NMOS 对管的跨导之和 $g_{mp} + g_{mn}$ 。

研究人员对于恒定跨导提出了很多结构，以期解决运放输入级等效跨导随共模电压变化而造成的电路频率特性变化的问题。然而这些结构要么增加了偏置电路的设计难度，要么改变了运算放大器的结构，这些改变都将导致电路的其他性能不同程度地变化。加入其它结构势必会增加运放中的 MOS 管数量，进而增大了芯片面积^[50-52]。本文只需要满足输出缓冲器在整个输入共模电压范围内，增益、带宽、相位裕度等指标满足设计需求，就不需要额外增加恒定跨导结构来稳定跨导，降低了设计复杂度的同时也节省了整个源极驱动电路的面积。

4.5.3 class_AB 输出级设计

运放的输出级设计时要考虑以下几个因素：（1）输出电压范围达到轨到轨的要求：运放输出摆幅也必须包括 Gamma 曲线的灰阶电压范围，通常设计为轨到轨的结构；（2）输出瞬态充放电电流要足够大：由于输出缓冲器需要驱动的面板像素电路等效负载为数十 pF 电容和 KΩ 电阻级别，要求在规定的行扫描时间内对像素电路存储电容充电到相应的灰阶电压，这就要求运放要有足够大的瞬态驱动电流；（3）较小的静态电流：本文的源极驱动电路有 2160 个通道，包含 2160 个输出缓冲器，输出缓冲器在系统中占主要的功耗消耗，因此应尽量选择具有较小静态功耗的合理电路结构。

根据这些要求，本文选取的运放输出级结构为轨到轨 class_AB 结构。class_AB 输出级的实现方式可分为共源 class_AB、源极跟随 class_AB 等，本文采用的是共源 class_AB 结构，具体结构如图 4.14 所示。

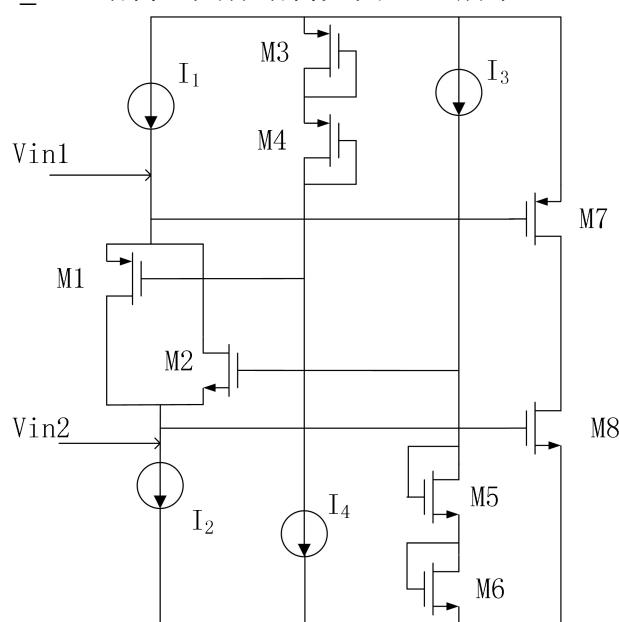


图 4.14 class_AB 输出级结构

Fig 4.14 class_AB output stage structure

轨到轨 class AB 输出级的工作原理为：输入级过来的信号 V_{in1} 变小时，会导致流过 M1 的电流变大，而 M1 与 M2 的电流总和不变，所以流过 M2 的电流会变小。由于镜像电流源的存在，M2 的栅极偏置电压是保持不变的，所以 M2 的源极电压会变大，即 M8 的栅极电压升高。通过合理设计可以保证 M7 和 M8 的栅极电压变化量相同。M1 和 M2 是 class AB 输出级的悬浮电流源，M3、M4、M5、M6 为 M1、M2 提供偏置。

在输出对管 M7 和 M8 之间固定一个稳定的电压，使他们各自都始终可以工作于饱和区，另外 class_AB 类输出级还可以获得最高的动态电流与静态电流比，提高电源的工作效率。若将 M7 和 M8 的栅极电压分别偏置在 $V_{DD} - V_{TH}$ 和 $V_{SS} + V_{TH}$ 时，输出电压的动态范围可以达到 $V_{SS} + V_{dsat}$ 到 $V_{DD} - V_{dsat}$ 。这时，输出管 M7 和 M8 的静态电流非常小，但输出级电压的建立速度也非常慢。因此，应折中考虑电路最大输出电流、静态功耗、响应速度和电路面积来进行运放设计。

4.5.4 可编程尾电流源设计

本文在设计 DAC 时，使用了尾电流源可编程插值运算放大器来实现第二级线性 DAC 的功能，插值运放作为输出缓冲器驱动后级像素电路的同时也节省了第二级 DAC 的面积。图 4.15 是本文提出的基于尾电流源可编程的带有 4bitDAC

功能的插值缓冲器简化原理图。

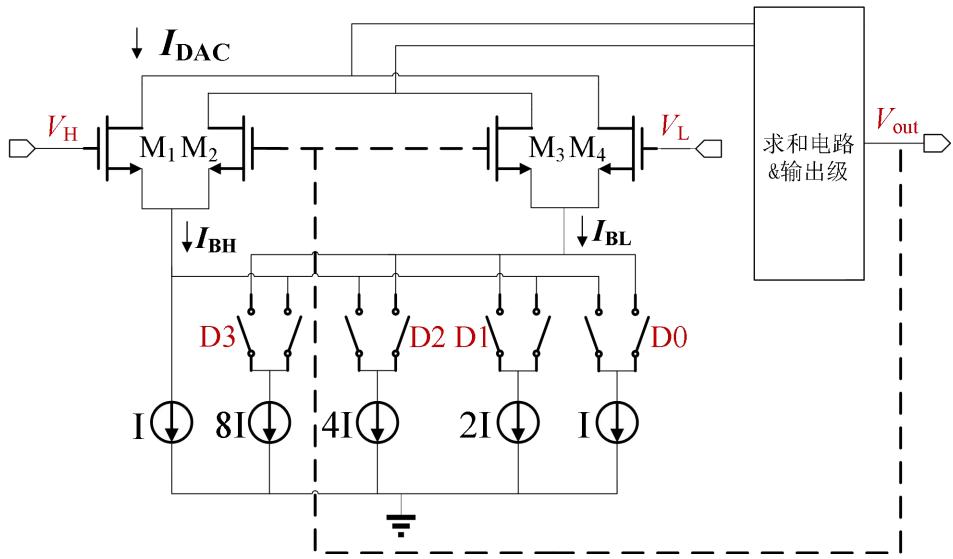


图 4.15 尾电流源可编程单元

Fig 4.15 Tail current source programmable unit

本文是采用 4bit 图像数据控制两对差分对尾电流源的比例来实现第二级线性 DAC 的功能。第一级 DAC 结构中 65 选 2 多路选择器的输出电压(VH 和 VL)分别连接到运放的两个差分对输入管 M1 和 M4 的栅端，同时输出 Vout 接回到 M2 和 M3 的栅端形成负反馈闭环回路构成单位增益缓冲器。两对差分输入对管都被偏置在亚阈值区，差分对等效跨导与输出 Vout 的关系可以表示为：

$$g_{m1} = \frac{\partial \Delta I_{DAC}}{\partial (V_H - V_{out})} \quad (4.5)$$

$$g_{m3} = \frac{\partial \Delta I_{DAC}}{\partial (V_{out} - V_L)} \quad (4.6)$$

对于处于亚阈值区的 MOS 管，其跨导 g_m 和漏源电流 I_D 的关系可以表示为：

$$g_m = \frac{I_D}{\zeta V_T} \quad (4.7)$$

式中， $\zeta > 1$ ，是一个非理想因子， $V_T = kT/q$ 。

低 4bit 的图像数据 Data<3:0>（记为 D3、D2、D1 及 D0）可以控制两个差分对的尾电流之比，4bit 的图像数据分别控制 8I、4I、2I 及 1I 比例的电流，且设计两个差分对尾电流 I_{BH} 与 I_{BL} 之和固定为 16I，设 $I_{BH} = KI$ ，则 $I_{BL} = (16-K)I$ ，因此，输出电压可以表示为：

$$V_{\text{out}} = V_L + \frac{K}{16}(V_H - V_L) \quad (4.8)$$

这里，K 的取值范围为 1, 2, 3 · · · 16，分别对应 4bit 图像数据从 1111 到 0000 变化。这样，第二级 DAC 可以根据图像数据的变化，在第一级 DAC 的输出电压 VH 和 VL 之间进行插值，本文设计的第二级 4bitDAC 可以根据低 4bit 的图像数据从 0000 到 1111 变化选取出 16 个不同的电压值。

本设计运放的尾电流源采用电流镜结构实现，通过尾电流源晶体管尺寸的比例关系精确复制基准电流，确保由 4bit 图像数据 D3、D2、D1 及 D0 分别控制的 8I、4I、2I 及 1I 电流的精准比例关系，进而保证输出缓冲器插值的精确度。

4.5.5 运放频率补偿

在运放的闭环应用中，稳定性是设计时需要着重考虑的一个指标，频率补偿是必需的。在传统的两级运算放大器补偿方法中，应用最为成熟和广泛的 Miller 补偿方式是通过在信号通路上引入电容，使运放两级间的极点向原点移动，使输出极点向远离原点的方向移动，从而可以减缓相移，达到提高相位裕度(Phase Margin)，提高运放的稳定性。当电路需要驱动一个大小为 C_L 的电容负载时，采用 Miller 补偿方式的运算放大器大约需要值为 $0.22*C_L$ 的补偿电容来保证约 60 度的相位裕度。由于本文设计的驱动芯片的像素电路的等效负载电容为数十 pF 数量级，若采用普通的 Miller 补偿技术，则需要较大的补偿电容，这将会引起芯片面积的巨大增加。同时，引入一个较大的补偿电容也会制约着运放的速度，不利于输出电压的快速建立。采用 Miller 补偿结构的运算放大器只有增加输入级的尾电流 I_{ss} ，才能获得较快的建立速度，增加尾电流的方法并不适合于本文低功耗的设计。

在 Miller 补偿的基础上，R.Read 和 J.Wieser 在 1982 年提出了一种改进的补偿方法。这种补偿方法在传统 Miller 补偿结构电路的前馈通路上引入一个交流地，补偿电容置于共源共栅器件的源极和输出节点之间，因此又称为 Cascode Miller 补偿^[53]。这种补偿方法同时保留了 Miller 补偿方法的极点分离效果，不同之处在于 Cascode Miller 补偿等效到第一级输出的电容由原先的 $(1 + A_2 C_c)$ 变为 $A_2 C_c$ 。对运放小信号模型零极点进行分析可以看出，采用 Cascode Miller 补偿后电路的主极点与次主极点被大幅度的分开了。

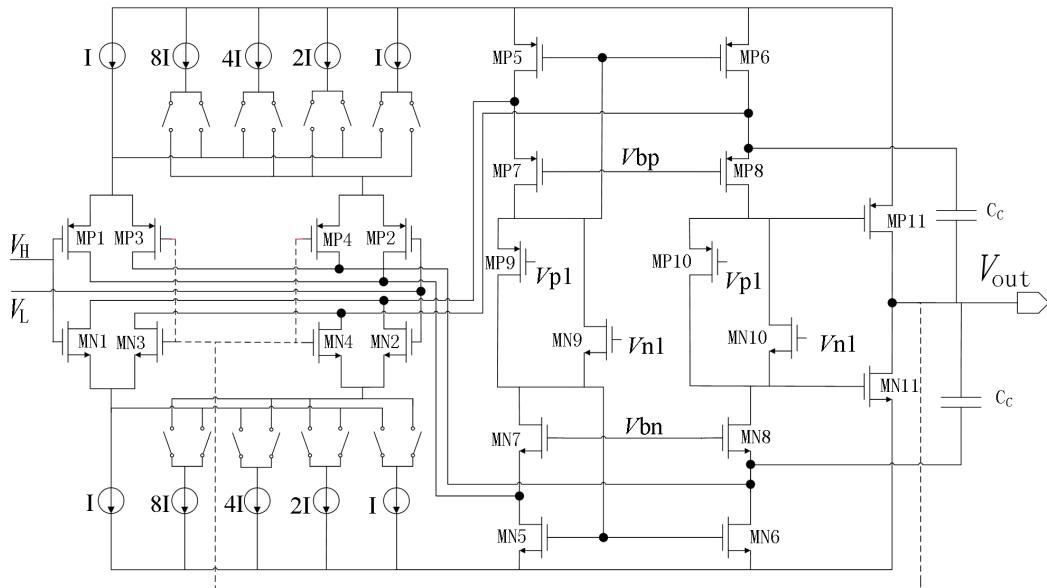


图 4.16 插值输出缓冲器电路原理图

Fig 4.16 Circuit schematic diagram of interpolation output buffer

图 4.16 是本文源极驱动电路所使用的输出缓冲器，输出缓冲器应用了轨到轨输入级，尾电流源可编程单元，class_AB 输出级，带有浮动电流源和浮动电压源的中间求和电路等。MP1、MP2、MN1、MN2 为输入对管，同时添加对称的 MP3、MP4、MN3、MN4 管构成单位增益负反馈结构，悬浮电流源 MP9、MN9 设置为与悬浮电压源 MP10、MN10 相同的结构，这种对称互补结构的电路匹配性较好，同时可以降低输出管 MP11 和 MN11 中静态电流对于电源电压变化的敏感度。同时，运放的频率补偿方式采用 Cascode Miller 补偿，仅需要较小的 C_C 就可以达到较好的频率补偿效果^[54]。结合像素电路的等效负载，运放的小信号等效模型如图 4.17 所示。

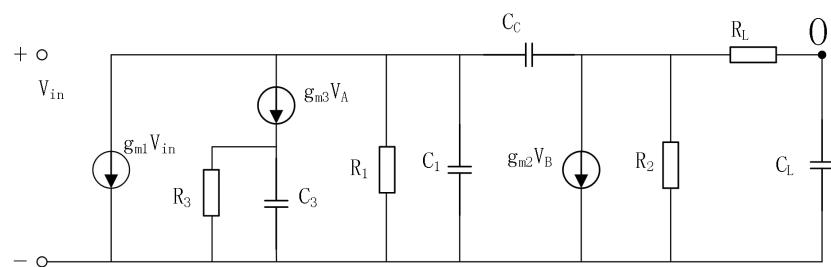


图 4.17 输出缓冲器等效小信号模型

Fig 4.17 Equivalent small signal model of output buffer

输入级跨导由 g_{m1} 表示， R_1 、 C_1 为输入级等效负载，输出级跨导由 g_{m2} 表示，

R_2 、 R_L 、 C_L 为输出级等效负载，补偿通路参数为 g_{m3} 、 R_3 、 C_3 ， R_L 、 C_L 为电路等效负载，同时像素电路等效负载电阻 R_L 可作为零点补偿电阻使用，O为闭环输出节点。运放传输函数为：

$$\frac{V_O}{V_{in}} = \frac{g_{m1}(s^2 C_C C_3 - g_{m2} g_{m3})}{as^3 + bs^2 + cs + d} \quad (4.9)$$

式中，

$$a = C_3 C_T^2 + (g_{m3} - g_{m1}) C_C C_L C_3 R_L \quad (4.10)$$

$$b = g_{m3} C_L (C_3 + g_{m2} R_L C_C) \quad (4.11)$$

$$c = g_{m1} g_{m2} g_{m3} R_L C_L \quad (4.12)$$

$$d = g_{m1} g_{m2} g_{m3} \quad (4.13)$$

$$C_T^2 = C_1 C_C + C_1 C_L + C_L C_C \quad (4.14)$$

面板像素电路等效负载电阻 R_L 在接入输出缓冲器后可作为补偿电阻使用，增大 R_L 可以起到用来补偿第二个极点的作用，像素电路等效负载电阻 R_L 为 $9.84\text{K}\Omega$ ，可以起到很好的频率补偿作用，进而可以有效地减小补偿电容 C_C 的值，从而使得输出缓冲器的电路面积更小，进一步节省了源极驱动电路的芯片面积。

4.5.6 插值输出缓冲器仿真分析

插值输出缓冲器不仅作为输出缓冲器驱动面板像素负载，同时作为线性DAC中的第二级DAC输出最终的灰阶电压，首先验证插值缓冲器的DAC功能，图4.18是插值缓冲器的DAC输出结果， VH 和 VL 分别为4V和3.94V，4bits图像数据从0000到1111变化。

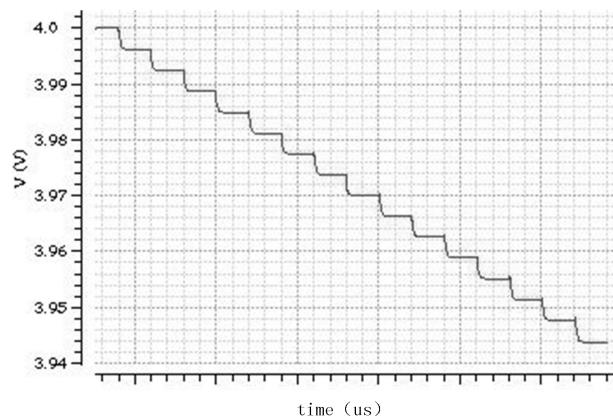


图 4.18 输出缓冲器插值结果

Fig 4.18 interpolation results of output buffer

对作为第二级 DAC 使用的插值输出缓冲器的输出电压进行采点分析，得到随 4bits 图像数据变化的 16 个输出电压值，表 4.6 是 DAC 输出电压与理论值对比结果。

表 4.6 插值运放插值精度对比

Tab 4.6 Comparison of interpolation precision of interpolating operational amplifier

理论值 (V)	仿真值 (V)	误差 (mV)	理论值 (V)	仿真值 (V)	误差 (mV)
4	4.0001	0.1	3.97	3.9698	-0.2
3.99625	3.9967	0.45	3.96625	3.9661	-0.15
3.9925	3.9931	0.6	3.9625	3.962	-0.5
3.98875	3.9902	0.45	3.95875	3.9584	-0.35
3.985	3.9859	0.9	3.955	3.9554	0.4
3.98125	3.9816	0.35	3.95125	3.9513	0.75
3.9775	3.9779	0.4	3.9475	3.9477	0.2
3.97375	3.9739	0.15	3.94375	3.9438	0.25

从表 4.6 中可以看出，插值输出缓冲器作为第二级 DAC 使用，在第一级 DAC 的输出电压 VH 和 VL 之间根据低 4bit 的图像数据进行插值，得到最终的灰阶电压，其插值精度达到 1mV 以内，可以实现很高的灰阶电压精度。

Gamma 曲线需要的灰阶电压范围为 1.8V~6.2V，我们在设计输出缓冲器时，尽量使运放输入输出摆幅更大一些，设计的输出缓冲器输入电压范围为 0.2V~6.3V，面板等效负载 $R=9.84K\Omega$ ， $C=30.9pF$ ，图 4.19 为输出缓冲器幅频特性曲线，电源电压为 6.5V，输入电压范围为 0.2V~6.3V，步长 0.1V 扫描仿真。

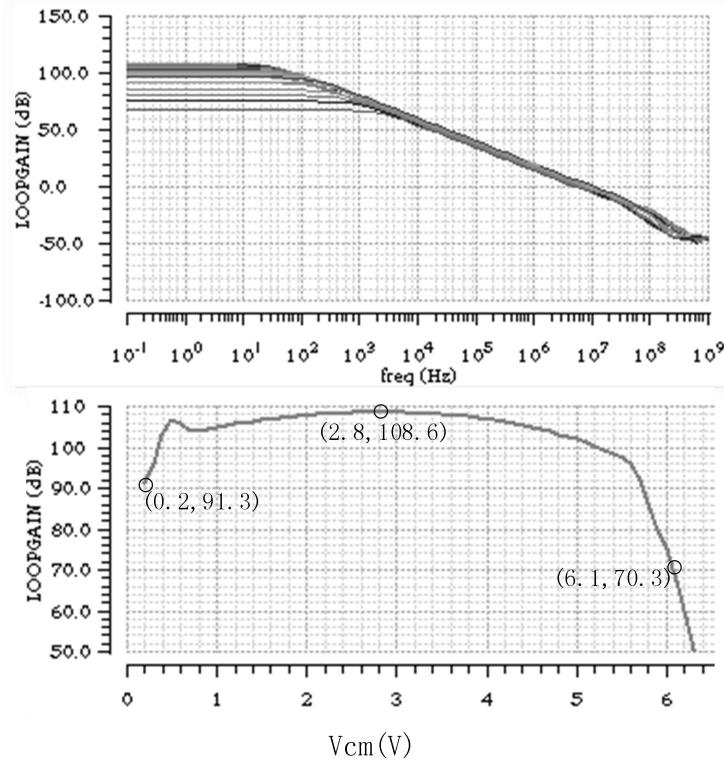


图 4.19 输出缓冲器幅频扫描曲线

Fig 4.19 Output buffer amplitude-frequency scanning curve

由于运放没有恒定跨导结构，因此运放增益随共模输入电压变化，从仿真结果可以看出，在输入电压范围内，运放直流增益基本满足在 70dB 以上。

图 4.20 是输出缓冲器相频特性曲线，共模输入电压从 0.2V 到 6.3V 扫描，步长为 0.1V，第一组曲线为共模输入电压从 0.2V 到 6.3V 扫描得到的相频曲线，第二条曲线为相位裕度随共模输入电压的变化情况。从仿真结果可以看出，在共模输入电压范围内，运放的相位裕度都可以维持在 70deg 以上，可以保证运放环路的稳定性。

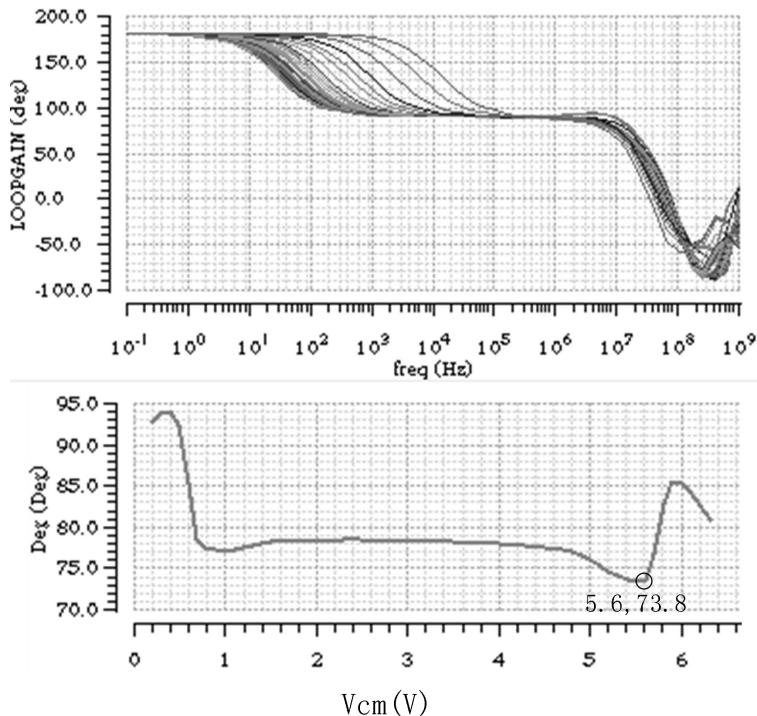


图 4.20 输出缓冲器相频特性扫描曲线

Fig 4.20 Output buffer phase-frequency characteristic scanning curve

图 4.21 为运放的电源抑制比曲线，从仿真结果可以看出，低频时运放的电源抑制比可以达到 69dB，在 1.6MHz 的电源工作频率下，运放的电源抑制比也有 49dB。

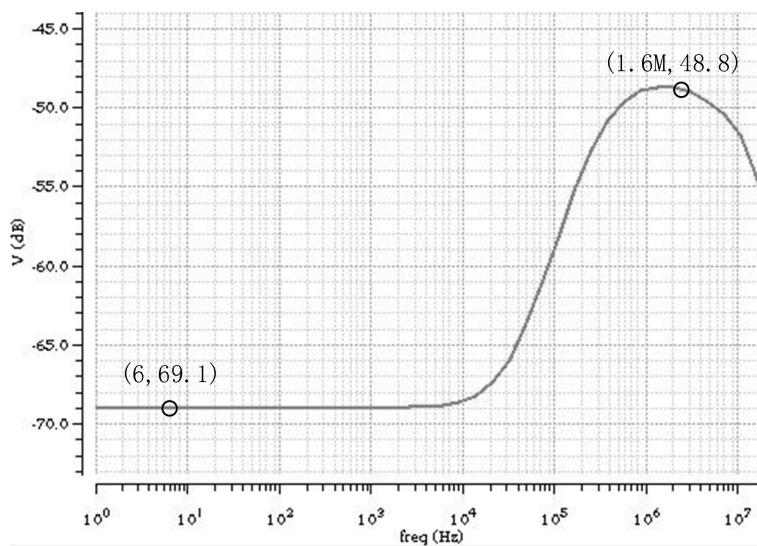


图 4.21 电源抑制比特性曲线

Fig 4.21 Power suppression ratio characteristic curve

图 4.22 是输出缓冲器灰阶电压建立波形，在 $9.84\text{K}\Omega$ 电阻以及 30.9pF 电容负载，灰阶电压建立精度 0.1% 的要求下，低 4bit 的图像数据从全 0 到全 1 再到全 0 不断跳变，输出缓冲器从最低灰阶电压到最高灰阶电压建立时间为 $3.6\mu\text{s}$ ，从最高灰阶电压到最低灰阶电压建立时间为 $3.9\mu\text{s}$ ，可见无论是上升还是下降，建立时间都满足指标设计需求。

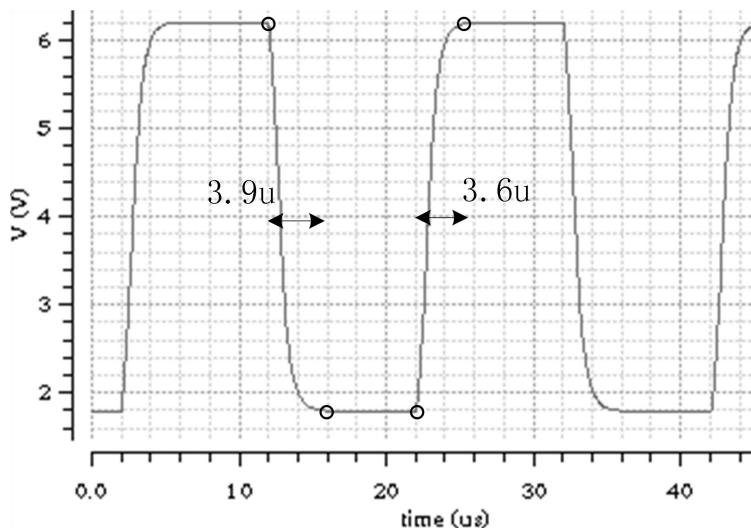


图 4.22 输出缓冲器灰阶电压建立波形

Fig 4.22 Output buffer gray-scale voltage building waveform

4.6 级联仿真

将源极驱动单个通道的数据锁存电路，电平移位电路，灰阶电压产生电路以及输出缓冲器级联进行仿真。图 4.23 是 DAC 随 10bits 图像数据变化的输出曲线，最高基准电压 VGMP 取 6.2V ，最低基准电压取 1.8V ，第一个斜率调节点 GMVR<4:0>设置为 10000，GMR<4:0>设置为 01101，即选择电压值 VR1_17 插入到 VR2_14 位置；第二个斜率调节点 GSVR<4:0>设置为 01111，GSR<4:0>设置为 10010，即选择电压值 VR1_47 插入到 VR2_50 位置。从仿真结果可以看出，DAC 的输出电压随图像数据的跳变不断变化，且相较于第一级 6bit 是 DAC 的输出曲线，由于输出缓冲器的作用，10bitsDAC 输出曲线的毛刺基本被消除。

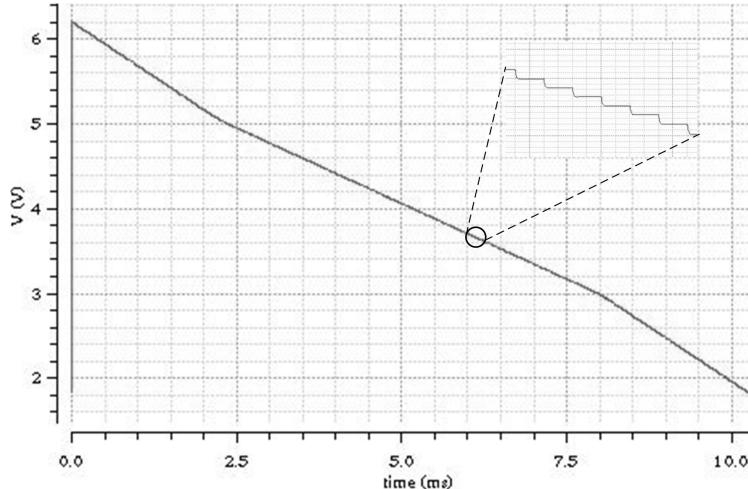


图 4.23 10bitsDAC 输出曲线

Fig 4.23 Output curve of 10bits DAC

将 10bit 的图像数据输入到驱动电路中，对设计的 DAC 输出曲线进行线性度分析，结果如图 4.24 所示，得到 DAC 输出结果最大的 INL 和 DNL 分别为 0.47LSB 和 0.24LSB，仿真结果表明提出的 DAC 结构具有良好的精度及线性度，满足 AMOLED 驱动芯片高精度的应用需求。

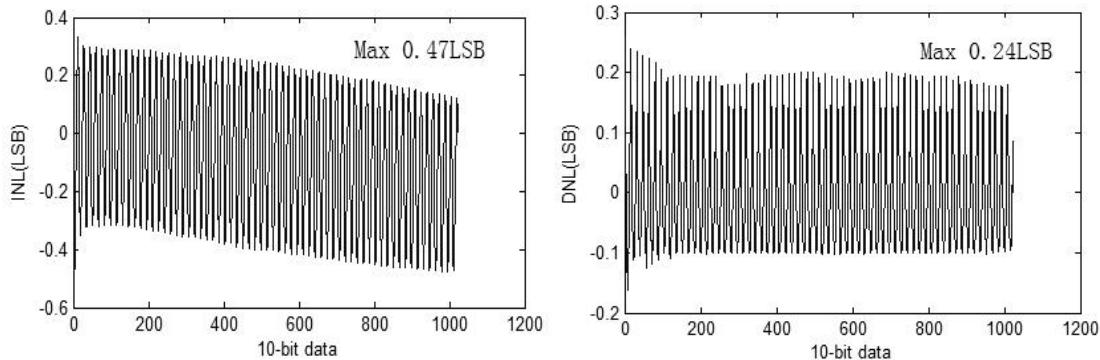


图 4.24 10bitsDAC 的 INL 和 DNL

Fig 4.24 INL and DNL of 10bits DAC

图 4.25 表示的是当图像数据从 0000000000 突变到 1111111111 时 10bitDAC 的瞬态仿真结果，应用的等效面板负载为 $10K\Omega$ 电阻及 $30pF$ 电容，仿真结果表明驱动电路电压建立精度达到 0.1% 的上升建立时间为 4.1us，下降建立时间为 4.3us，满足分辨率为 $1080*2220$ 驱动芯片的应用需求。

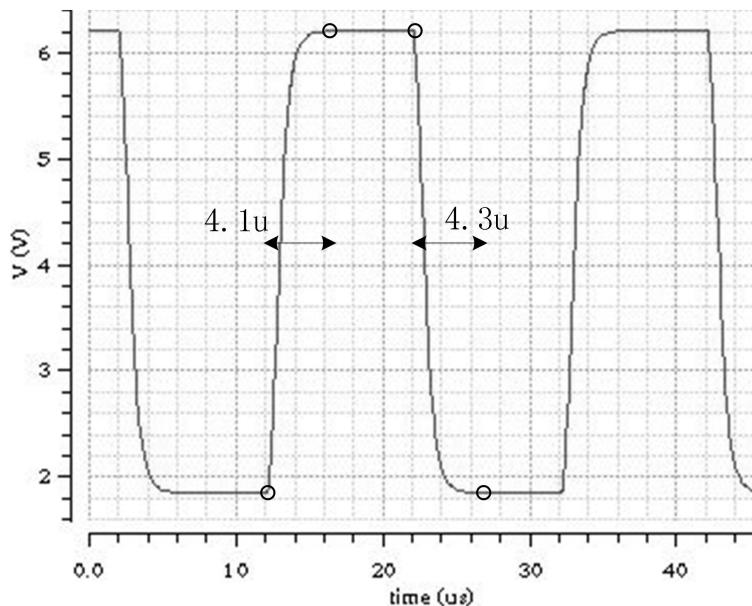


图 4.25 DAC 瞬态仿真结果

Fig 4.25 Transient simulation results of DAC

4.7 本章小结

本章根据第三章对源极驱动模块各关键电路的功能分析设计了具体的源极驱动电路，并根据指标要求进行了仿真验证。Gamma 译码电路实现 8bit 图像数据到 10bit 图像数据的非线性变换；数据锁存电路设计为两级锁存器，在传输一行数据的同时读入下一行数据，提高了源极驱动电路的工作效率；电平移位电路完成数字电压域的图像数据到中压信号的转换，用于驱动后级模拟电路；灰阶电压产生电路根据校正后的图像数据选择相应的灰阶电压；输出缓冲器提升了灰阶电压的驱动能力用以驱动较大的像素电路负载。最后对源极驱动模块各关键电路以及整体电路进行了仿真验证，仿真结果表明设计的源极驱动电路可以快速、精确地完成灰阶电压的建立。

第五章 总结与展望

5.1 总结

AMOLED 以其诸多优势在如今的显示移动设备领域有着越发普及的应用，其驱动芯片也成为研究热点。随着 AMOLED 面板向着大尺寸、高分辨率的方向发展，不仅 AMOLED 驱动芯片中源极驱动电路的源极通道数目增加，同时，行扫描时间也会相应地缩短，对源极驱动电路的性能有了更高的要求。

论文研究并设计了可以用于驱动分辨率为 1080×2220 AMOLED 显示屏的源极驱动电路。主要工作包括：

(1) 介绍了 AMOLED 显示面板的研究现状和发展趋势，然后对 OLED 显示原理以及驱动方式做了简要介绍，对 AMOLED 像素电路及驱动方式进行详细介绍，同时对本文设计的驱动芯片对应的面板像素排列方式进行了简单的介绍。

(2) 对 AMOLED 驱动芯片进行了简单的介绍，了解各功能模块以及芯片工作方式，并对源极驱动电路模块进行详细介绍，明确源极驱动电路的设计方向。对比不同的 Gamma 校正方案的优缺点，并确定了非线性数据结合线性 DAC 的 Gamma 校正方案作为本文的设计，同时提出了对线性 DAC 进行斜率调节的优化方案。据此设计了合理的源极驱动系统架构，并对源极驱动电路的工作的工作时序进行了介绍。同时由最顶层模块开始，依次向下制定了各关键电路的设计指标。

(3) 详细分析源极驱动电路各关键模块的功能及设计需求，包括 Gamma 译码电路，数据锁存器，电平移位电路，灰阶电压产生电路以及输出缓冲器。设计的源极驱动电路在达到高精度的同时，仅占用较小的芯片面积。最后基于 UMC 80nm CMOS 工艺，完成了源极驱动电路的设计并进行仿真验证。仿真结果表明，设计的源极驱动电路可以快速、精确地完成灰阶电压的建立。

5.2 展望

本论文对 AMOLED 驱动芯片中的源极驱动电路进行了详细的分析介绍并完成了源极驱动电路的前端设计，设计的源极驱动电路可以快速、精确地完成灰阶电压的建立，但也存在一定的不足和可以改进之处：

(1) 受限于时间及项目进度影响，本论文仅完成了电路前仿部分，并未完成版图设计以及流片测试，后续将完成完整的芯片设计流程。

(2) 随着 AMOLED 面板分辨率再一步提高，若仍采用 1:1 的源极驱动通道电路与像素电路的对应关系，芯片面积的代价将会难以承受，因此 Time Sharing Drive 结构将会是更加适合的驱动结构。采用 Time Sharing Drive 驱动结构，节省

芯片面积的同时，对模拟电路的性能要求也会相应地提高。

(3) 本文设计的线性 DAC 分辨率为 10bit，理论上已可以满足当前芯片的精度要求，同时图像数据的非线性变换采用了 31 个关键节点，关键节点之间线性插值也会带来灰阶电压的偏差，提高线性 DAC 的分辨率或采用更精确的图像数据非线性变化方法有利于进一步提高灰阶电压精度。

参考文献

- [1] 袁红梅. 柔性 OLED 显示技术革命[J]. 科学技术与创新, 2017 (35) : 152-153.
- [2] 马於光. OLED: 引领显示技术革命[J]. 科学通报, 2017 (35) : 4089.
- [3] Hiroshi Kanno, Yuji Hamada, Hisakazu Takahashi. Development of OLED With High Stability and Luminance Efficiency by Co-Doping Methods for Full Color Displays[J]. IEEE Journal of Selected Topics in Quantum Electronics. 2004, 30-36.
- [4] 滕枫. 有机电致发光材料及应用[M]. 北京: 化学工业出版社, 2006.
- [5] 陈金鑫, 黄孝文. OLED 有机电致发光材料与器件[M]. 北京: 清华大学出版社, 2007.
- [6] 宫莹光, 高丽, 张步新. OLED 矩阵显示屏运动图像的一种实现方法[J]. 上海大学学报, 2002, 326-329.
- [7] Y. Matsueda, Y. S. Park, and S. M Choi. 6-bit AMOLED with RGB Adjustable Gamma Compensation LTPS TFT Circuit. SID'05 Digest, 2005, 1352-1356.
- [8] 陈文杰. QVGA AM-OLED 像素电路及集成一体化周边驱动电路的研究与设计[D]. 长春: 吉林大学, 2005.
- [9] C. W. Tang, S. A. Van Slyke. Organic electroluminescent diodes[J]. Applied Physics Letters, 1987, 51(12): 913-915.
- [10] 罗佳秀, 范兵. AMOLED 技术领域全球专利布局分析[J]. 中国集成电路, 2012: 88-93.
- [11] 张德强, 张国辉. OLED 产业技术现状及展望[J]. 新材料产业, 2012: 35-41.
- [12] T. Itakura, H. Minamizaki, T. Saito, T. Kuroda. A 402-Output TFT-LCD Driver IC With Power Control Based on the Number of Colors Selected. IEEE Journal of Solid-State Circuits, 2003, 38(3):503-510.
- [13] Jang Woo Ryu, Ey Goo Kang, Hyung Seok Park. A Design of AM-OLED Source Driver with reduced Programming Time for a Large Scale Display Panel. IEEE Conference on Electron Devices and Solid-State Circuits, 2005, 475-477.
- [14] LEE P M, CHEN H Y. Adjustable Gamma Correction Circuit for TFT LCD [C]. IEEE International Symposium on Circuits and Systems. Kobe, Japan. 2005: 780-783.
- [15] Soo-yang Park, Sang Hee Son, Won Sup Chung. High Voltage High Speed Low Power Rail-to-Rail Source Driver for 8-bit Large TFT LCD Applications. IEEE Transaction on Consumer Electronic, 2007, 53(4):1589-1594.
- [16] Chuen-Chi Yeh, Jia-Hui Wang, Chien-Hung Tsai. A compact low-offset voltage and low power rail-to-rail output buffer for TFT-LCD panel. Proceedings of the International Symposium on Integrated Circuits, 2009, 372-375.

- [17] Byong-Deok Choi, In-Su Park, Jong-Seok Kim, et al. Image Quality Enhancement in AMOLED Microdisplay for Mobile Projectors[J]. IEEE Trans. on Consumer Electronics, 2011, Vol. 57, No. 2, 313-319.
- [18] BAE J Y, SEOL H C, KWON Y C, et al. A Small Area 10-bit Linear Gamma DAC with Voltage Adder for Large-Sized Active Matrix Flat Panel Displays [C]. IEEE ISIC. London, Europe. 2014:496-499.
- [19] 费楠楠,毛艳,郑武斌,商娟,郝仕油.新型高效有机电致小分子发光材料及其在OLED器件中的应用[J].广东化工, 2019 (8) : 103-106.
- [20] 王雅林.柔性显示技术发展综述[J].电子测试, 2019 (8) : 113-114.
- [21] 孙宁宁,王建霞.白光OLED显示器件研究进展[J].河南科技, 2018 (7) : 63-66.
- [22] 陈宏.用于AM-OLED驱动芯片的驱动电路设计与优化[D].成都:电子科技大学, 2010.
- [23] 王颖,于奇.高分辨率AMOLED显示屏源极驱动电路设计[D].成都:电子科技大学, 2015.
- [24] HUANG T, LI H G. Based on Programmable Current Buffer 10-Bit DAC for AMOLED Source Driver[C]. IEEE/IET Electronic Library(IEL). Hsinchu, Taiwan. 2017:1-2.
- [25] K.V.Sakariya.Current Programmed Backplanes for Amorphous Silicon AMOLED Displays[D].Waterloo,Ontario,Canada,2006.
- [26] C.W.Tang. An Overview of Organic Electroluminescent Materials and Devices[J].SID International Symposium,1996,5: 11-14.
- [27] B.Young. Will OLEDs Replace Small TFT-LCDs[J]. SID International Symposium,2005:22
- [28] J.N. Bardsley.4th Annual China International OLEDs Summit[R].Shanghai,2015.
- [29] S. Jafarabadiashtiani. Pixel Circuits and Driving Schemes for Active-Matrix Organic Light Emitting Diode Displays[D].Waterloo,Ontario,Canada,2007.
- [30] G.Gu. Design of Flat-panel Displays Based on Organic Light-emitting Devices[J]. IEEE Journal of Selected Topics in Quantum Electronics,1998,4:83-99.
- [31] 司玉娟,冯凯,郎六琪.一种有源有机发光显示屏(AM-OLED)驱动电路的设计[J].发光学报, 2005, 257-261.
- [32] 童振霄,王向展.高分辨率AMOLED显示屏源极驱动电路的研究与设计[D].成都:电子科技大学, 2014.
- [33] Aerts, W. F. Verlaak, S. Heremans, P. Design of an organic pixel addressing circuit for an active-matrix OLED display. IEEE Trans[J]. on Electron Devices, 2002, 2124-2130.
- [34] 朱儒晖,李宏建,闫玲玲. TFT-OLED像素单元电路及驱动系统分析[J].中国集成电路, 2005.

- [35] 田定宝. 硅基有源 OLED 驱动电路的研究与设计[D]. 合肥: 合肥工业大学, 2005.
- [36] Ya-Hsiang Tai, Bo-Ting, Yu-Ju Kuo, et al. A New Pixel Circuit for Driving Organic Light-Emitting Diode With Low Temperature Polycrystalline Silicon Thin-Film Transistors[J]. IEEE Journal of Display Technology. 2005, 100-104.
- [37] Jae-Hoon Lee, Ji-Hoon Kim, Min-Koo Han. A New a-Si: H TFT Pixel Circuit Compensating the Threshold Voltage Shift of a-Si: H TFT and OLED for Active Matrix OLED[J]. IEEE Trans. on Electron Devices Letters. 2005, 897-899.
- [38] 徐晓明, 朱文清, 张浩. 有源矩阵有机电致发光像素电路的研究进展[J]. 现代显示, 2009(2):36-42.
- [39] Liu P T, Chu L W. Innovative voltage driving pixel circuit using organic thin-film transistor for AMOLEDs[J]. Journal of Display Technology, 2009,5(6):224-227.
- [40] Chen Xin Fa, Si Yu Juan, Zhao Yi. A New AC Driving Method for Active-Matrix OLED Displays. Materials Science Forum, 2005,475-479.
- [41] Sanja Juric, Vedran Klepac. Gamma and Gamma Correction in Television Production. 51st International Symposium ELMAR-2009. 2009,83-86.
- [42] 戴亚翔. TFT-LCD 面板的驱动与设计[M]. 台北: 五南图书出版社, 2007.
- [43] Alan Hasting 著, 张为等译. 模拟电路版图的艺术[M]. 北京: 电子工业出版社.
- [44] R. Jacob Baker 著, 刘艳艳, 张为等译. CMOS 电路设计、布局与仿真[M]. 北京: 人民邮电出版社, 2008.
- [45] Willy M.C.Sansen. Analog Design Essentials[M]. New York:Springer-Verlag New York Inc,2006.
- [46] B.Razavi.Design of Analog CMOS Integrated Circuits[M]. New York:Mc Graw-Hill New York,2001.
- [47] P. R. Gray. Analysis and Design of Analog Integrated Circuits[M].USA:John Wiley and Sons,Inc.2009.
- [48] Ron Hogervorst, John P. Tero, Rund G. H. Eschauzier, et al. A Compact Power-Efficient 3 V COMS Rail-to-Rail Input/Output Operational Amplifier for VLSI Cell Libraries[J]. IEEE Journal of Solid-State Circuits. 1994, 1505-1512.
- [49] Johan H. Huijsing, Ron Hogervorst, Klaas-Jan de Langen. Low-Power Low-Voltage VLSI Operational Amplifier Cells[J]. IEEE Trans. on Circuits and Systems. 1995, 841-852.
- [50] Changku Hwang, Ali Motamed, Mohammed Ismail. Universal Constant-gm Input-Stage Architectures for Low-Voltage Op Amps[J]. IEEE Trans. on Circuits and Systems, 1995, 886-895.
- [51] M. Wang, T. L. Mayhugh, S. H. K. Embabi et al. Constant-gm Rail-to-Rail CMOS Op-Amp

- Input Stage with Overlapped Transition Regions[J]. IEEE Journal of Solid-State Circuits, 1999, 148-156.
- [52] J.M. Carrillo, R.G. Carvajal, A. Torralba. Rail-to-rail low-power high-slew-rate CMOS analogue buffer. Electronics Letters, 2004, 40(14):843-844.
- [53] Changku Hwang, Ali Motamed, Mohammed Ismail. Universal Constant-gm Input-Stage Architectures for Low-Voltage Op Amps. IEEE Transactions on Circuits and Systems, 1995, 42(11):886-895.
- [54] 陈宏, 于齐等. 一种用于轨到轨运算放大器的新型频率补偿结构[J]. 微电子学, 2011, 41(1): 15-18.

攻读硕士学位期间的学术活动及成果情况

- (1) 孟宇, 尹勇生, 宇跃峰, 贾晨, 邓红辉. 应用于 AMOLED 源极驱动的高精度 DAC 设计[J].
液晶与显示, 2019, 34(4):53–59. (对应本文第 3.2, 4.4, 4.5 节)
- (2) 邓红辉, 闫辉, 孟宇, 尹勇生, 陈红梅, 孟煦. 一种基于 LMS 的除法器模块及其求除
方法. 专利, 2018.8.

厚德 笃学 崇实 尚新