

# 1、Gemini 335Lg 模组信息

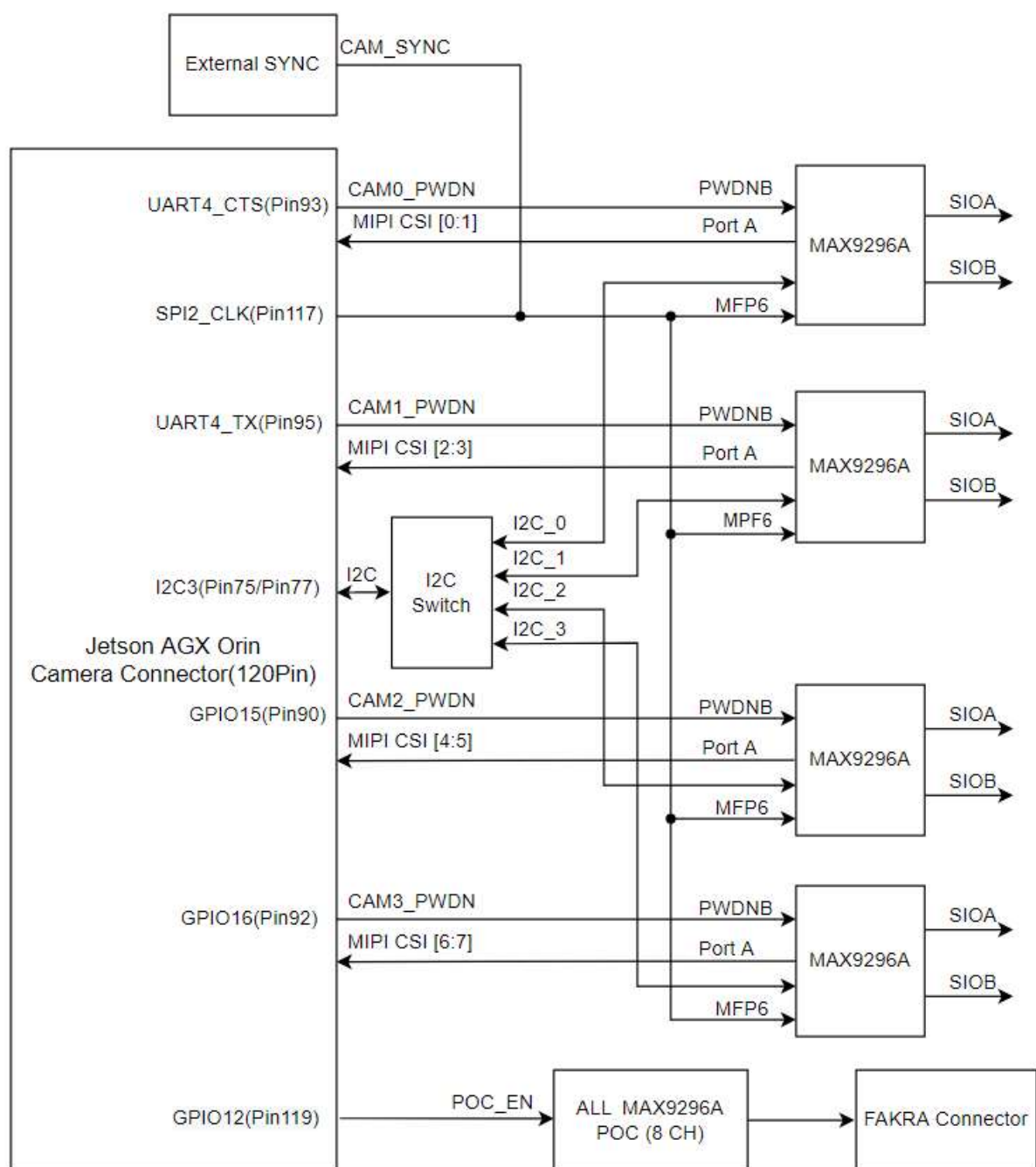
(1) 硬件配置

编串 IC 型号： MAX9295D  
通讯接口类型： I2C  
I2C 地址： 0x80  
链路类型： Coaxial  
协议： GMSL2  
速率： 6Gbps  
供电需求： POC 供电， 电压 12±1V， 电流≥750mA。

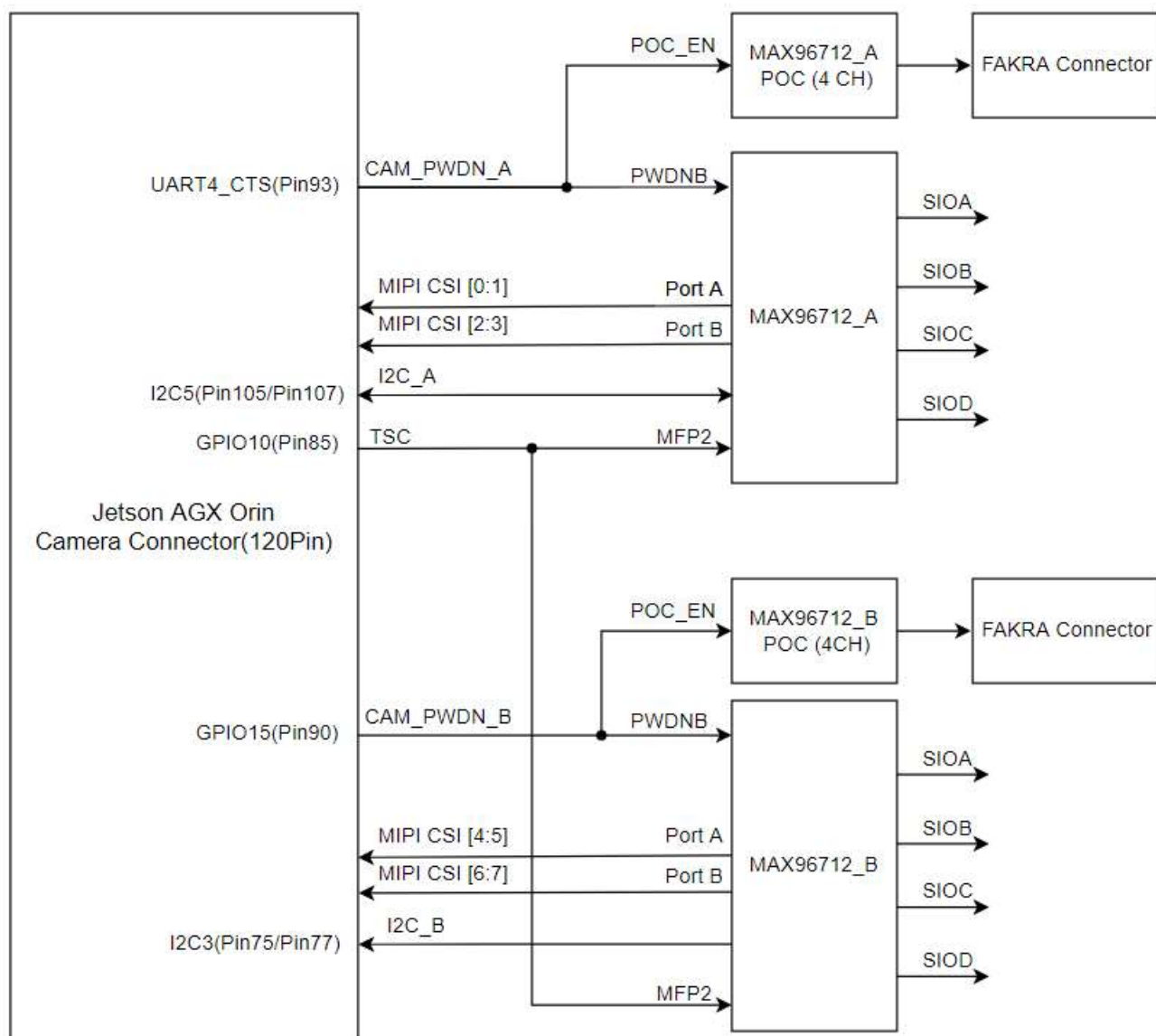
(2) 编串芯片 MAX9295D GPIO 分配说明

Pin 名称	I/O	定义	功能描述
MFP0	O	SPI_CLK	SPI 时钟， 编串芯片做主， 模组 ASIC 做从。
MFP1	O	SPI_MOSI	SPI 主机输出从机输入， 编串芯片做主， 模组 ASIC 做从。
MFP2	I	SPI_MISO	SPI 主机输入从机输出， 编串芯片做主， 模组 ASIC 做从。
MFP3	O	WAKE	模组休眠唤醒,高电平有效。
MFP4	I	CFG0	编串芯片工作模式配置， 纯硬件设置， 无需软件操作。
MFP5	I	CFG1	编串芯片工作模式配置， 纯硬件设置， 无需软件操作。
MFP6	O	SYNC_IN	多机同步 SYNC_IN， 编串芯片输出， 模组 ASIC 输入信号， 高脉冲有效， 脉宽≥1ms。
MFP7	O	PPS	PPS 秒脉冲信号， 高脉冲有效， 脉宽≥1ms。
MFP8	O	RESTART	模组电源开关控制， 低电平打开模组电源， 高电平关闭模组电源， 上电默认打开。
MFP9	I	SYNC_OUT	多机同步 SYNC_OUT， 编串芯片输入， 模组 ASIC 输出信号， 高脉冲有效， 脉宽≥1ms。
MFP10	O	SPI_CS	SPI 片选， 编串芯片做主， ASIC 芯片做从。
MFP11	I	Timer_OUT	时间戳清零 Timer_OUT， 编串芯片输入， 模组 ASIC 输出信号， 信号类型根据项目实际需求。
MFP12	O	Timer_IN	时间戳清零 Timer_IN， 编串芯片输出， 模组 ASIC 输入信号， 信号类型根据项目实际需求。
MFP13	/	/	/
MFP14	/	/	/
MFP15	O/I	I2C_SDA	编串器 I2C_SDA（主）
MFP16	O	I2C_SCL	编串器 I2C_SCL（主）

## 2、解串板硬件设计指南



基于 MAX9296A 解串板原理框图



基于 MAX96712 解串板原理框图

(1) MAX9296A Port A 接口 MIPI CSI 4 lane 输出接到 Jetson AGX orin (具体连接方式可参考原理图框图或参考驱动代码设备树)。MAX96712 Port A、Port B 接口 MIPI CSI 4 lane 输出接到 Jetson AGX orin (具体连接方式可参考原理图框图或参考驱动代码设备树)。参考驱动代码配置为 4 lane 、速率 1.5Gbps/lane 、D0~D3 数据 lane 顺序无调换、差分极性无翻转。(注: 若 MIPI CSI 配置为 2lane 可能存在带宽不足的风险)

(2) GMSL 端口的 POC 电源开关控制可以采用集中控制或者独立控制方式。集中控制方式只需要一个 IO 资源, 可以控制所有 GMSL 端口 POC 电源开关。独立控制方式, 有几个 GMSL 输出端口, 就需要几个 IO 口资源, 可以独立控制每个 GMSL 输出端口电源开关。

集中控制方式: 如果 GMSL 端口大于 2 个, POC 供电建议设计缓启动电路, 缓启动时间不低于 5ms。同时, 每个 POC 的输出, 建议设计限流 IC (如 TI 公司的 TPS25961), 防止后级短路烧坏电路板, 限流值推荐设定 1A (注: 需要根据 POC 电感选型调整限流值)。

独立控制方式: 需要使用软件程序控制 GMSL 端口 POC 电源分时上电, 间隔时间大于 20ms。

(3) POC 电感的选型，请参考 ADI 官方推荐列表，详见《gmsl2-hardware-design-guide》Page49-Page50。如果自行选型，需要满足 ADI GMSL 设计规范。因为 POC 电路是多个电感组合，需要每个电感的带载能力都不得低于 800mA ( $12\pm1V$ )。

(4) GMSL 通道硬件设计，需要满足 ADI 设计规范《gmsl2-channel-specification-user-guide》、《gmsl2-hardware-design-guide》

(5) Fakra 线材的选型，请参考《Gemini-335Lg-Datasheet》文档中 Cable Design Guide。