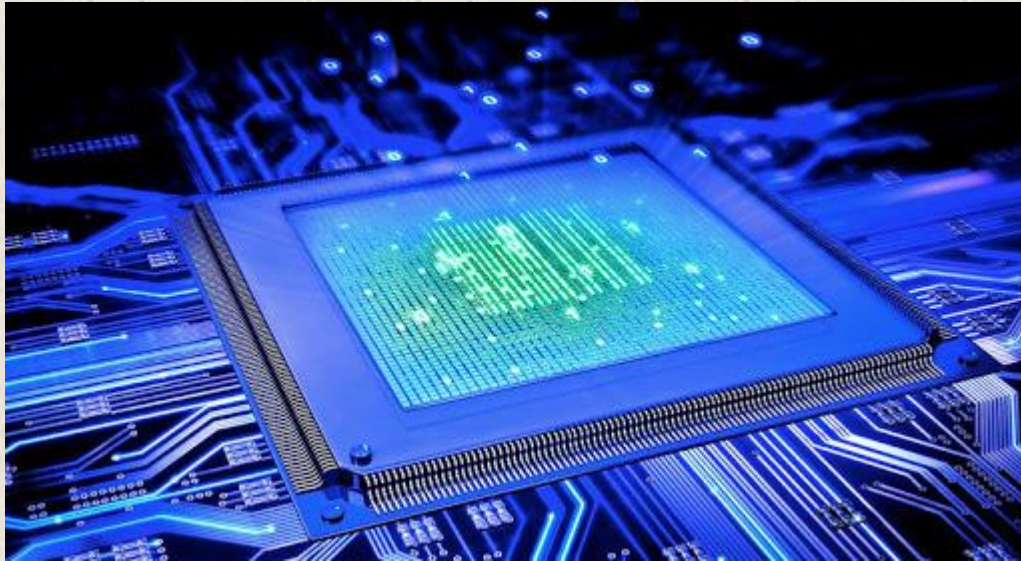


ARQUITETURA COMPUTADORES II

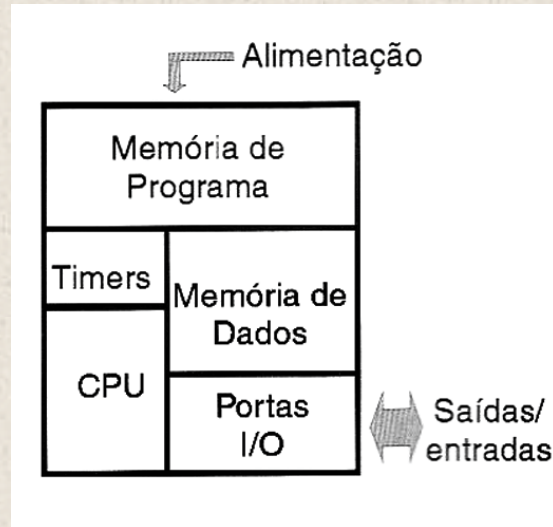
Timers, Memórias, CPU



Prof. Flávio Pandur – FIPP / Unoeste

ARQUITETURA COMPUTADORES II

Timers, Memórias, CPU



Prof. Flávio Pandur – FIPP / Unoeste

ARQUITETURA COMPUTADORES II

Timers, Memórias, CPU

TIMERS

- Utilizam como base de tempo algum *clock* (interno ou externo ao microcontrolador).
- Com eles pode-se implementar contadores ou temporizadores.
- Os parâmetros de funcionamento são programáveis.

Prof. Flávio Pandur – FIPP / Unoeste

ARQUITETURA COMPUTADORES II

Timers, Memórias, CPU

TIMERS

- Os principais tipos de *timers* são:
 - *Prescaler*
 - *Postscaler*

Prof. Flávio Pandur – FIPP / Unoeste

ARQUITETURA COMPUTADORES II

Timers, Memórias, CPU

TIMERS

PRESCALER: Funciona como um divisor de frequência:

Recebe um sinal de entrada a uma dada frequência e tem como saída um sinal com frequência menor que o de entrada

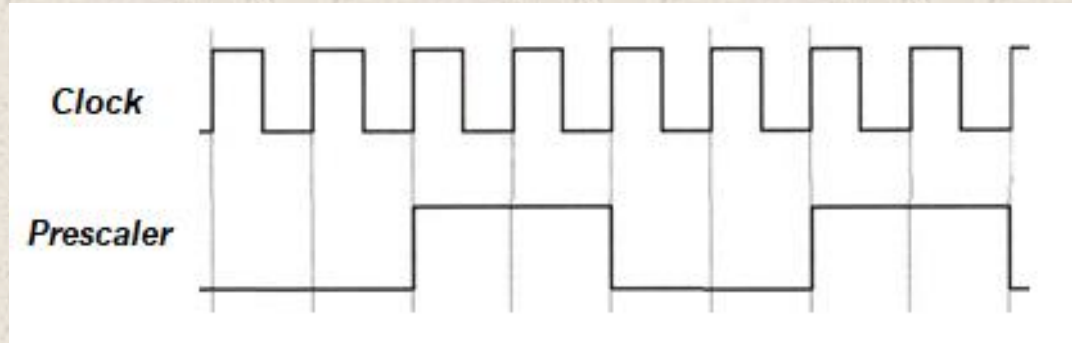
Prof. Flávio Pandur – FIPP / Unoeste

ARQUITETURA COMPUTADORES II

Timers, Memórias, CPU

TIMERS

Exemplo: *Prescaler* 1:4 (ou fator 4)



Prof. Flávio Pandur – FIPP / Unoeste

ARQUITETURA COMPUTADORES II

Timers, Memórias, CPU

TIMERS

POSTSCALER: Ativa seu sinal de saída após alcançar uma determinada contagem de ciclos do sinal de entrada.

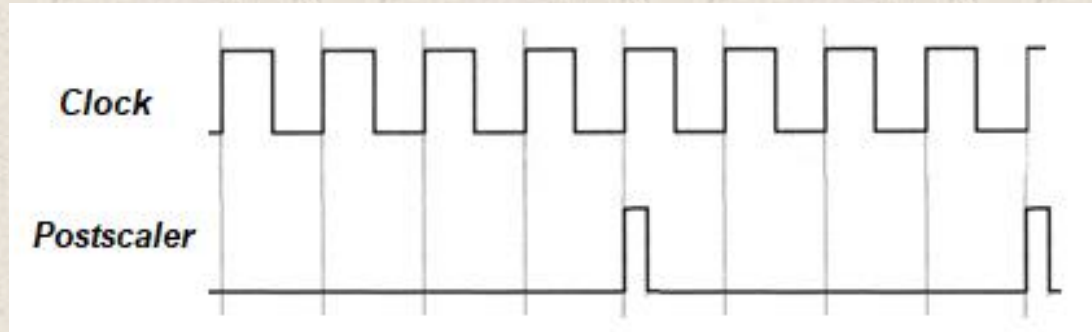
Prof. Flávio Pandur – FIPP / Unoeste

ARQUITETURA COMPUTADORES II

Timers, Memórias, CPU

TIMERS

Exemplo: *Postscaler* 1:4



Prof. Flávio Pandur – FIPP / Unoeste

ARQUITETURA COMPUTADORES II

Timers, Memórias, CPU

TIMERS

WATCHDOG TIMER (WTD): um tipo específico de *Postscaler*

- Provoca um sinal de *reset* no MCU ao ser atingido o final da contagem para o qual foi programado.
- Utilizado para que o MCU possa sair de uma condição de travamento de forma autônoma.

Prof. Flávio Pandur – FIPP / Unoeste

ARQUITETURA COMPUTADORES II

Timers, Memórias, CPU

MEMÓRIAS

- Os tipos e capacidades dependem do modelo de microcontrolador. Em geral tem-se:
 - *Flash*: memória de programa
 - *SRAM*: memória de dados volátil
 - *EEPROM*: memória de dados não-volátil

Prof. Flávio Pandur – FIPP / Unoeste

ARQUITETURA COMPUTADORES II

Timers, Memórias, CPU

CPU

- A maioria dos microcontroladores são de arquitetura **RISC** (*Reduced Instruction Set Computer*), em oposição a arquitetura **CISC** (*Complex Instruction Set Computer*)

Prof. Flávio Pandur – FIPP / Unoeste

ARQUITETURA COMPUTADORES II

Timers, Memórias, CPU

CPU

| | CISC | RISC |
|------------------------|-----------------|-----------|
| QTDE. INSTRUÇÕES | centenas | dezenas |
| LARGURA INSTRUÇÃO | variável | fixo |
| CICLO EXECUÇÃO | extenso | curto |
| TIPO UC | microprogramada | hardware |
| INSTRUÇÕES ACESSO MEM | várias | 2 |
| MODOS DE ENDEREÇAMENTO | vários | poucos |
| QTDE. REGISTRADORES | poucos | vários |
| CLOCK TRABALHO | ordem GHz | ordem MHz |

Prof. Flávio Pandur – FIPP / Unoeste

ARQUITETURA COMPUTADORES II

Timers, Memórias, CPU

OUTROS RECURSOS

- ***LOW-POWER MODE***: capacidade do MCU de entrar em modo de baixo consumo. Ele pode sair desse estado por uma sinal de ativação interno/externo ou por um *reset*.
- Esse estado de “espera” pode ser chamado de *Wait, Idle ou Sleep*

Prof. Flávio Pandur – FIPP / Unoeste

ARQUITETURA COMPUTADORES II

Timers, Memórias, CPU

OUTROS RECURSOS

- ***BROWN-OUT DETECTION:*** monitora o nível de tensão de alimentação. Caso esteja abaixo de um determinado valor, o MCU é colocado no modo *reset* até que a tensão de alimentação volte ao normal.

ARQUITETURA COMPUTADORES II

Timers, Memórias, CPU



Prof. Flávio Pandur – FIPP / Unoeste