

# Logika Cyfrowa

Jakub Gałaszewski

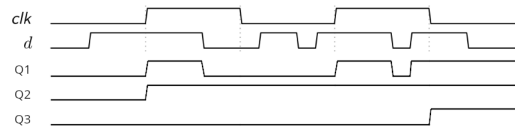
April 15, 2024

- 1 Dodaj do poniższego rysunku przebiegi sygnałów Qa, Qb, Qc, będących wyjściami odpowiednio zatrzasku, przerzutnika typu D wyzwalanego zboczem rosnącym oraz opadającym.

**Zatrzask** to element elektroniczny, który przechowuje lub "zapamiętuje" stan logiczny na swoim wyjściu.

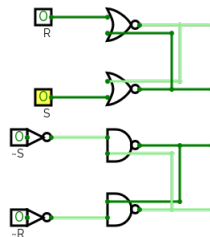
**Przerzutnik typu D wyzwalanego zboczem rosnącym** to jest taki przerzutnikiem, który zmienia wartość na zgodną z wejściem wyłącznie w przypadku zbocza rosnącego.

**Przerzutnik typu D wyzwalanego zboczem opadającym** jest analogicznie jak zamknięty.

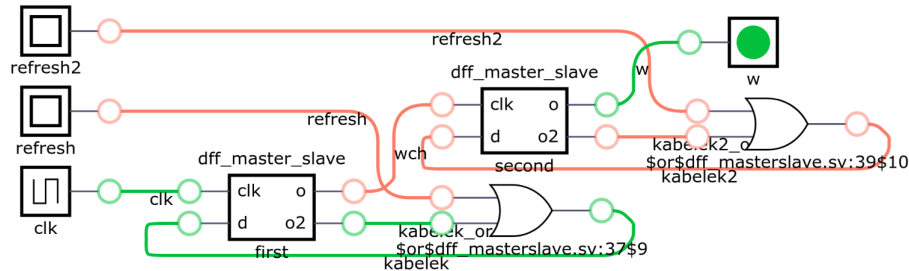


- 2 Narysuj asynchroniczny przerzutnik RS w wersji dualnej do przedstawionej na wykładzie (tzn. z bramkami NAND zamiast NOR). Narysuj jego tabelę charakterystyczną oraz przykładowe przebiegi sygnałów.

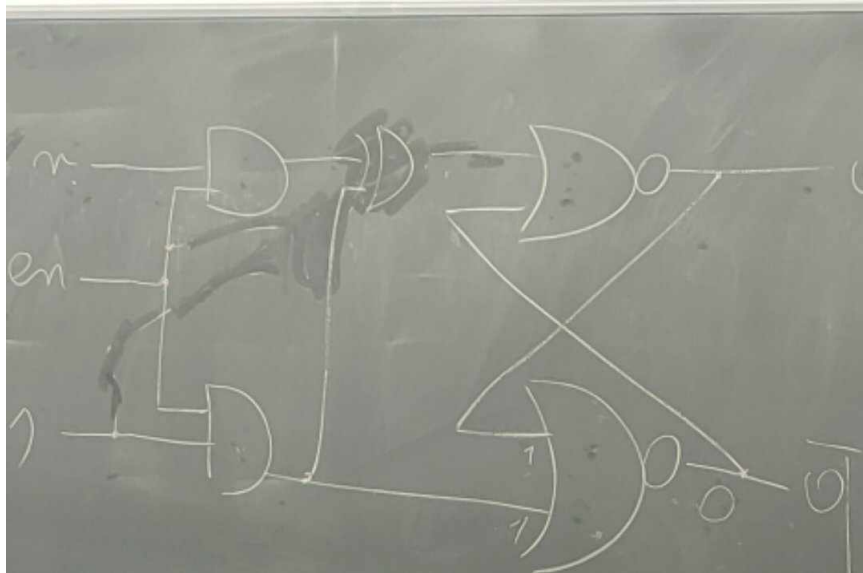
**asynchroniczny przerzutnik RS.** Słowo asynchroniczny precyzuje nam że przerzutnik jest bez zegara, zależny bezpośrednio od wejścia.



- 3 Zaprojektuj obwód wykorzystujący przerzutniki typu D, który dla sygnału wejściowego będącego falą prostokątną o częstotliwości  $f$ , wygeneruje falę prostokątną o częstotliwości  $f/4$



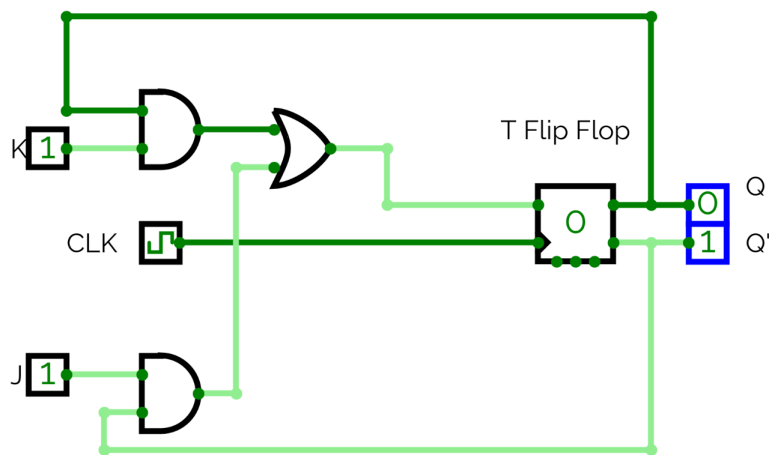
- 4 Przerzutnik synchroniczny typu RS zachowuje się w nieprzewidywalny sposób, gdy zarówno wejście s oraz r są w stanie wysokim w momencie zmiany stanu wejścia en z wysokiego na niski. Jedną z metod poradzenia sobie z tym jest zmodyfikowanie przerzutnika tak, aby w takiej sytuacji zachowywał się tak samo, jak gdyby wyłącznie wejście s było w stanie wysokim. Narysuj taki przerzutnik. Jaka sytuacja może wprowadzić w stan metastabilny zmodyfikowany przerzutnik?



- 5 Pokaż, jak skonstruować przerzutnik typu JK używając przerzutnika typu T i dodatkowych bramek.

**Przerzutnik typu T** to taki przerzutnik, który dla zapalonego  $t$  dokonuje negacji co każde wzrastające zbocze.

**JK** natomiast jeszcze daje możliwość ustawienia wartości w przypadku kiedy dwa wejściowe bity są przeciwne.



- 6 Uniwersalny rejestr przesuwny może ładować bity zarówno od lewej, jak i od prawej strony, może też ładować je równolegle. Zaprojektuj 4-bitowy rejestr tego typu.

TODO

- 7 Zaprojektuj 4-bitowy rejestr, który posiada następujące funkcje, wykonywane na zboczu narastającym zegara, wybierane za pomocą bitów sterujących  $s_0$  i  $s_1$

$s_1$	$s_0$	Funkcja
0	0	brak zmian
0	1	ustaw wartość na 0
1	0	zaneguj wartość
1	1	załaduj dane równolegle