



Rodrigo Oropeza Estrada

Universidad del Caribe

190300432

Organización y diseño de computadoras

Profesor: Tuxtter

Tarea investigación de compuertas logicas

Una compuerta lógica digital es un componente o dispositivo electrónico utilizado en Electronica Digital que determina una salida particular a una señal basado en su lógica interna aplicada al entrar la señal. Posee características especiales individuales que corresponden a leyes aritméticas.

Una compuerta está formada por transistores arreglados de manera especial para que la función operacional coincida con la definición de cada una de ellas. Son componentes básicos de cualquier sistema digital, independientemente de su complejidad.

Las compuertas tienen un símbolo esquemático que las distingue y poseen cada una, una expresión representativa.

La compuerta "AND" tiene dos o más entradas. Su salida está restringida a una sola. La salida será alta, solamente, si todas las entradas son altas. En cualquier otro caso, la salida será baja. Esta compuerta realiza la función de la multiplicación. Su salida será un 1 cuando todas sus entradas también estén en nivel alto. En cualquier otro caso, la salida será un 0. El operador "AND" se asocia con la multiplicación. El resultado de multiplicar diferentes valores binarios solo dará como resultado 1 cuando todos ellos también sean 1.

La compuerta "OR" es una compuerta de una o mas entradas que tiene su salida igual a la lógica "cero" cuando todas las entradas sean bajas(o "cero"). La función de la compuerta OR es asociada a la suma. Cuando todas sus entradas son 0, la salida será 0. Si al menos una entrada está en estado alto, esta compuerta presenta un estado alto en su salida.

La compuerta "NOT" tiene una entrada y una salida. La salida siempre será el valor opuesto o invertido (la negación) de la entrada.

Las puertas "NOT", "AND" y "OR" son las puertas preliminares utilizadas para realizar cualquier expresión booleana. y se llaman puertas básicas.

La compuerta "EXOR" conocida tambien como "OR" Exclusiva" puede tener cualquier número de entradas. Su salida está restringida a una sola línea. Esta realiza la operación lógica correspondiente a la comparación. La salida es alta solo si las entradas no son idénticas. Una de las entradas debe estar en 1 y la otra en 0 para que la salida sea 1 (alta). Si las dos entradas son idénticas (al mismo nivel lógico), la salida será baja.

Compuerta "NAND". Cualquier compuerta lógica se puede negar: invertir el estado de su salida simplemente agregando una compuerta "NOT." Debido a que es una situación muy común, se fabrican compuertas que ya están negadas internamente. La compuerta "NAND" es simplemente la negación de la compuerta "AND". La salida solo será un 0 cuando todas sus entradas estén en 1.

Una compuerta "NOR" es la negación de una compuerta "OR", obtenida agregando una etapa "NOT" en su salida. Cuando todas las entradas estén en estado bajo, la salida está en el nivel lógico "uno". Todas las demás combinaciones de entradas dan como resultado un cero lógico en la salida.

Las puertas "NAND" y "NOR" se consideran puertas universales porque cualquier función lógica se puede realizar simplemente utilizando estas dos puertas.

Una compuerta "XNOR" es una compuerta "XOR" con su salida negada con una compuerta "NOT." Produce un funcionamiento complementario al de la compuerta "XOR". La salida de la compuerta "XNOR" es alta para entradas idénticas y baja para entradas no idénticas.

Una compuerta "YES" realiza la función booleana de la igualdad. Esto significa que si en su entrada hay un nivel de alto, también lo habrá en su salida; y si la entrada se encuentra en nivel bajo, su salida también estará en nivel bajo. Generalmente se utilizan compuertas "YES" para aumentar el nivel lógico cuando ya esta débil, como si fueran amplificadores.

Se pueden usar transistores, diodos u otros componentes electrónicos básicos. A nivel comercial, están disponibles en forma de circuitos integrados (IC) que funcionan con Transistor Transistor Logic (TTL), o con tecnología de silicio de óxido de metal complementario (CMOS por sus siglas en Inglés: Complementary Metal- Oxide Semiconductor).

Estos dispositivos funcionan con "logica positiva" o "lógica negativa".






La "logica positiva" considera un voltaje de cero como un estado lógico "cero" y considera un nivel de alto voltaje como un "uno" lógico.

La "lógica negativa" es lo opuesto: un voltaje de cero se considera como el estado logico "uno" mientras que un voltaje alto representa el estado logico "cero".

Cualquier voltaje entre 2 y 5 V se considera alto en el caso de TTL, mientras que en CMOS el rango es de 3 a 18 V.

Cualquier voltaje menor de 0.8 V se considera lógico "cero" en el caso de TTL, Para CMOS es menor de 1.5 V.

Cualquier voltaje fuera de lo especificado en la entrada de las puertas lógicas digitales causará un mal funcionamiento.

Símbolo	Compuerta	Función	Tabla de Verdad	Número Comercial															
	AND	$F=A \cdot B$	<table><tr><th>A</th><th>B</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	F	0	0	0	0	1	0	1	0	0	1	1	1	7408
A	B	F																	
0	0	0																	
0	1	0																	
1	0	0																	
1	1	1																	
	OR	$F=A+B$	<table><tr><th>A</th><th>B</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	F	0	0	0	0	1	1	1	0	1	1	1	1	7432
A	B	F																	
0	0	0																	
0	1	1																	
1	0	1																	
1	1	1																	
	XOR	$F=A \oplus B$	<table><tr><th>A</th><th>B</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	F	0	0	0	0	1	1	1	0	1	1	1	0	7486
A	B	F																	
0	0	0																	
0	1	1																	
1	0	1																	
1	1	0																	
	NAND	$F=\overline{A \cdot B}$	<table><tr><th>A</th><th>B</th><th>F</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	F	0	0	1	0	1	1	1	0	1	1	1	0	7400
A	B	F																	
0	0	1																	
0	1	1																	
1	0	1																	
1	1	0																	
	NOR	$F=\overline{A+B}$	<table><tr><th>A</th><th>B</th><th>F</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	F	0	0	1	0	1	0	1	0	0	1	1	0	7402
A	B	F																	
0	0	1																	
0	1	0																	
1	0	0																	
1	1	0																	

