<u> 555 - דוח מכין</u>

מגישים: אריאל רנה 206393662, אור שאול 206491920

- 1.1.1. <u>תיאור המעגל:</u> מעגל ה-555 הינו מעגל שמייצר אותות שונים בהתאם לקונפיגורציית הכניסה ולאות הכניסה (אם קיים). למעגל זה שני אפשרויות פונקציונליות:
 - 1. יכול לתפקד כמעגל אל-יציב אשר מחולל אות שעון מחזורי
 - 2. יכול להתפקד כמעגל חד-יציב המחולל פולס ברוחב מבוקש בהתאם להגעת אות דירבון.

כעת נפרט את רכיבי המעגל:

- 1. Ground: מתח הייחוס לאדמה של המעגל.
- 2. כניסת פולס הערעור. כניסה זאת הינה פולס צר שרוחבו au, שמשנה את ערכו הלוגי ל. Set של המשוון התחתון מנמוך לגבוהה, וכן משנה את מצב הפעולה של הדלגלג ל-set. על מנת שכניסה זאת אכן תוכל לשנות את מוצא המשוון כראוי, נדרש שכניסת המשוון השלילית ברגע הגעת הפולס תשתנה מערך לוגי גבוהה לנמוך, לכן נדרש שכניסה זאת תהיה ההיפוך של פולס הערעור $\overline{Trigger}$. כניסה זאת נחשבת כבעלת ערך לוגי גבוהה אם ערכה גדול מ- $V^+/3$
 - 3) מוצא המעגל, אשר בהתאם לקונפיגורציית החיבורים של המעגל יכול להיקבע: Output .3 להיות מגוון פולסים בעלי מאפיינים שונים.
 - 4. Reset: כניסת האתחול של הדלגלג, כאשר מוצא 4 כולל היפוך של כניסה זאת.
 - $\frac{2}{3}V^+$ מתח מתח הסף של המשוון העליון, ערכו הינו: Control Voltage .5
 - מוצא מהערך $\frac{2}{3}V^+$ כניסה השולטת במוצא המשוון העליון, עבור מתח גבוה מהערך :Threshold .6 המשוון יהיה ערך לוגי גבוה.
 - ובכך מאפשרת: Discharge: כניסה אשר בדרך כלל מחוברת לקבל ומאפשרת את פריקתו, ובכך מאפשרת: להחזיר את המעגל למצבו היציב.
 - .8 אליונה של המעגל. DC- רמת מתח ב V^+
- ה-2.1. כפי שתיארנו קודם, מעגל ה-555 יכול לפעול כמעגל חד-יציב אשר מקבל בכניסתו (כניסת ה-1.2.1 פולס ערעור צר ופולט במוצאו פולס רחב שרוחבו T. ניתן לקבוע מראש את רוחב פולס (trigger המוצא T באמצעות הקיבול של הקבל שיש לחבר למעגל, או לחילופין באמצעות שינוי התנגדות הנגד T שמחובר למעגל. רוחב הפולס המתקבל הינו:

$$T = R_A C \cdot \ln(3)$$

אופן פעולת המעגל: במצב היציב כניסת ה-Trigger של המעגל הינה בעלת ערך לוגי נמוך, ולכן $\overline{Trigger}$ מקבל ערך לוגי גבוה. מכאן, הכניסה השלילית של המשוון התחתון גבוהה מהסף $\overline{Trigger}$ מקבל ערך לוגי גבוה. מכאן, הכניסה השלילית של המשוון הערטון לדלגלג היא "0" לוגי. בנוסף, במצב היציב הקבל $\frac{1}{3}V^+$ ה-Threshold של המשוון העליון נמוכה ומוצאו "0" לוגי. כלומר במצב היציב כניסות הדלגלג הן S=0,R=0, והדלגלג נמצא במצב זיכרון של ערכו מיחידת הזמן הקודמת, אשר מאותחל ל-0 בכדי לקבל מצב יציב.

"1" בעת הגעת פולס הכניסה, כאשר האות $\overline{Trigger}$ משתנה לערך לוגי נמוך, המשוון התחתון פולט בעת הגעת פולס הכניסה, כאשר האות set-לוגי וכך מצב הפעולה של הדלגלג משתנה ל-set.

טרנזיסטור הNMOS שאחראי על פריקת הקבל הינו נמוך. לכן מתבצעת טעינה של הקבל C, עד NMOS אשר מתח ה- Threshold עובר את הערך $V^+ \frac{2}{3} V^+$. לאחר מעבר זה כניסת ה-Threshold של הדלגלג משתנה ל-"1", ובזמן זה כניסת ה-Set הינה "0" משום שפולס הערעור הינו קצר, ומוצא הדלגלג משתנה ל-"0" (ופולס המוצא מסתיים). לאחר שינוי זה, מתח השער של הטרנזיסטור עולה ל-"1", ומתבצעת פריקה של הקבל שמחזירה את המעגל למצבו היציב.

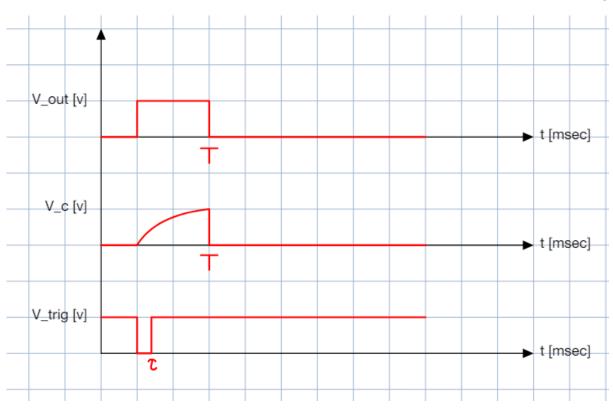
1.2.2. על מנת לקבל פולס בעל רוחב של 1[msec] נבחר את הערכים הבאים עבור ההתנגדות של הנגד והקיבול של הקבל:

$$T = R_A * C * \ln(3) \rightarrow R_A * C = \frac{10^{-3}}{\ln(3)}$$

:נבחר קבל בעל קיבול של R_A ולכן נקבל שהתנגדות הנגד μF הינה

$$R_A = \frac{10^{-3}}{\ln(3) * 10^{-6}} = 910.239 [\Omega]$$

.1.2.3



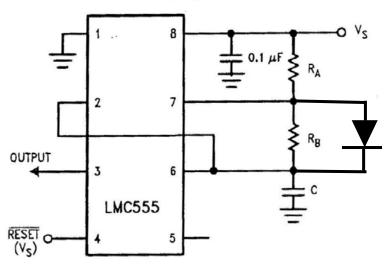
:(Oscillator) כעת נסביר את אופן פעולת המעגל במצב אל יציב (1.3.1

נניח כי במצב ההתחלתי מוצא המעגל הינו "0", אז ערכו הלוגי של שער טרנזיסטור הפריקה הוא "1" ולכן הקבל C פרוק. מכאן שכניסת ה- Threshold מקבלת את הערך הלוגי "0", כאשר תחת קונפיגורציה זאת כניסה זאת מחוברת לשני המשוונים. המשוון התחתון פולט את הערך S=1 והמשוון העליון פולט R=0, מכאן שהדלגלג נמצא במצב Set ומוצא המעגל משתנה ל-"1". לאחר שינוי זה תעלת טרנזיסטור הפריקה אינה מוליכה, ומתבצעת טעינה של הקבל C. הקבל נטען לאחר שינוי זה תעלת טרנזיסטור הפריקה אינה מוליכה, ומתבצעת טעינה של הקבל S=0,R=1. (נזכור כי עד לערך $\frac{2}{3}V^+$, ואז מוצאי המשוונים משתנים ל- S=0,R=0 ומוצא המעגל לא משתנה).

כעת, מוצא המעגל הינו "0" לוגי והקבל C טעון לערך $\frac{2}{3}V^+$. מכיוון שמוצא הדלגלג $\overline{Q}=1$ אז שער הטרנזיסטור מאפשר הולכה, ומתבצעת פריקה של הקבל עד לערך $\frac{1}{3}V^+$. במהלך הפריקה מתקיים S=0,R=0 ולכן מוצא המעגל נשאר קבוע לאורך הפריקה. כאשר הקבל מגיע לערך $\frac{1}{3}V^+$, הדלגלג משנה את מצבו ל-Set ומוצא המעגל משתנה ל-"1" לוגי. מנקודה זו והלאה פעולת המעגל חוזרת על עצמה ללא התערבות חיצונית כאשר המתח $\frac{1}{3}V^+ \le V_c \le \frac{2}{3}V^+$ וזמני הטעינה והפריקה הם הזמנים בהם הפולס מקבל ערך לוגי גבוה וערך לוגי נמוך בהתאמה.

של duty-cycle חיבור זה מאפשר השגת R_B . חיבור זה מאפשר השגת באופן הבא במקביל לנגד מתבצעת באמצעות פריקת הקבל C מתבצעת באמצעות הנגד R_B בלבד, ואילו טעינת הקבל מתבצעת באמצעות הנגד R_B בלבד.

Variable Duty Cycle Oscillator



נקבע את גדלי הנגדים R_A, R_B כך שיתקיימו 2 הדרישות נקבע

f = 1 [kHz] .1

$$T_{charge} + T_{discharge} = 10^{-3} [sec]$$

:D.C = 30%.2

$$\frac{T_{charge}}{T} = \frac{T_{charge}}{T_{charge} + T_{discharge}} = 0.3$$

לשם קביעת הערכים המתאימים נשתמש במשוואת הדפקים:

$$T = RC \cdot ln(\frac{V_{\infty} - V_0}{V_{\infty} - V_T})$$

$$T_{charge} = R_A C \cdot ln(\frac{V^+ - \frac{1}{3} V^+}{V^+ - \frac{2}{3} V^+}) = R_A C \cdot ln(2)$$

$$T_{discharge} = R_B C \cdot ln(\frac{0 - \frac{2}{3}V^+}{0 - \frac{1}{3}V^+}) = R_B C \cdot ln(2)$$

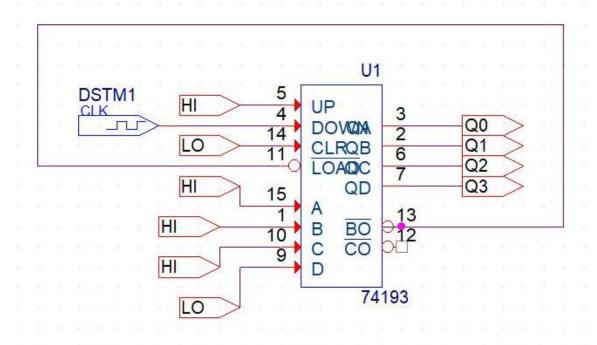
מכאן שעל מנת לקיים את דרישות (2),(1) נדרוש:

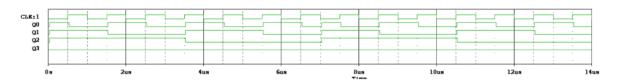
$$\begin{cases} (R_A + R_B)C \cdot \ln(2) = 10^{-3} \\ \frac{R_A}{R_A + R_B} = 0.3 \end{cases}$$

פתרון המשוואות הללו עבור בחירת $C=1\mu F$ הינו:

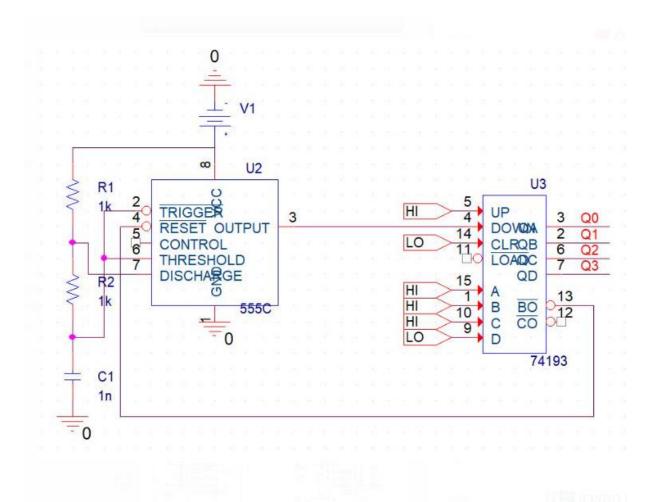
$$R_A = \frac{300}{ln(2)} = 432[\Omega], R_B = \frac{700}{ln(2)} = 1.01[k\Omega]$$

1.4. עקרון הפעולה של מחלק התדר פי 7 הוא שימוש במונה כלפי מטה, אשר מאותחל לערך הבינארי 7 ובכל מחזור שעון מופחת ב-1, כך שבמחזור השעון השביעי ערך המוצא של המונה הוא 0.





- 1.5. מחלק תדר פי 3 ניתן לתכנון על ידי מעגל 555 חד יציב הפולט פולס במוצא באופן הבא: כיוון Trigger לא משפיעה על המוצא שהתקבל כתוצאה מהפולס הקודם לו. לכן ניתן לתכנן את המעגל כך שרוחב הפולס במוצא יהיה שלושה מחזורי שעון ובכך לקבל מחלק תדר פי 3.
 - 1.6. באמצעות הרכיבים 555 ו-74193 ניתן לתכנן מתנד שייעצר לאחר 8 פולסים. כלומר, נוכל 1.6 באמצעות הרכיבים \overline{BO} לכניסת היבור לחבר את חיבור ה \overline{BO} לכניסת היבור לחבר את חיבור היבור לעדים של ה-74193



ניתן לראות כי כאשר Q3 יגיע לערך 1 (שזהו המצב שבו המונה הגיע ל-7 וסיים את ספירת שמונת לראות כי כאשר במצב reset וכך המתנד ייעצר.