

Altas velocidades de transferencia en fibra óptica utilizando FPGAs de bajo costo

Alfredo A. Ortega, Víctor A. Bettachini, Diego F. Grosz, *Member, IEEE* and José Ignacio Alvarez-Hamelin

Abstract—Reportamos la transmisión y recepción de señales digitales con tasas de transmisión de hasta 9 Gbps y bajas las tasas de error, generadas mediante kits de desarrollo FPGA y transceptores SFP+ económicos. El objetivo de montar un sistema a estas tasas de transmisión es el del estudio de sistemas de comunicación ópticos, en particular, las redes de acceso tipo PON (Passive Optical Network). La importancia de estas redes se relaciona con el paradigma Triple Play que consiste en el envío de televisión, Internet y telefonía simultáneamente, por el mismo canal físico, al usuario domiciliario.

Index Terms—No se que.

I. INTRODUCCIÓN

EL estudio de PONs plantea el desafío de generar, transmitir y recibir señales de 10 Gbps en el laboratorio. El costo de estos sistemas suele ser muy elevado. En este trabajo proponemos una alternativa de muy bajo costo basada en la generación y transmisión de señales en FPGAs.

El equipamiento consta de un kit de desarrollo ML-507 de Xilinx y un transceptor SFP+ con láser de 1330 nm, con capacidad de hasta 10 Gbps en modulación NRZ y alcance de 10km en fibra monomodo. Para realizar las mediciones presentadas en este trabajo se utilizaron dos dispositivos:

- *Integrated Bit Error Rate Tester* (iBERT) [1]: Es un medidor de tasa de error que utiliza un analizador lógico embebido dentro del mismo diseño de la FPGA, con interfaz para la herramienta de verificación y depuración ChipScope. Mediante este agregado, que debe ser sintetizado dentro del diseño, es posible medir en tiempo real varios parámetros del transceptor así como realizar estadísticas y mediciones de error, variando tasas y características de la transmisión en tiempo real.
- Osciloscopio Óptico Agilent 86100A con módulo óptico 86105A: Para realizar las mediciones físicas contamos con este equipo que posee un ancho de banda de 20 Ghz en potencia óptica, suficiente para capturar en tiempo real los bits individuales o realizar un diagrama de ojo.

A. A. Ortega, V. A. Bettachini, J. I. Alvarez-Hamelin, and D. F. Grosz are at Instituto Tecnológico de Buenos Aires, 25 de Mayo 444, C1002ABJ, Buenos Aires, Argentina (e-mail: aortega@alu.itba.edu.ar, {vbettachini, ihameli, dgrosz}@itba.edu.ar).

A. A. Ortega, Core Security Technologies, Humboldt 1967 1o p, C1414CTU Buenos Aires, Argentina.

J. I. Alvarez-Hamelin, and D. F. Grosz are also at CONICET, Rivadavia 1917, C1033AAJ, Buenos Aires, Argentina.

Digital Object Identifier 99.1210/LCOMM.2010.999999.

II. CONFIGURACIÓN

A. Hardware

El montaje para la experiencia se realizó conectando el transceptor SFP+ al conector correspondiente en la placa de desarrollo ML-507 y un bucle de fibra óptica (*loopback*), con el objetivo de realizar las mediciones de BER. Luego, para realizar las mediciones con el osciloscopio, se debe conectar el extremo de recepción de la fibra óptica al osciloscopio. En este caso generamos el disparo del osciloscopio mediante la señal de reloj del sistema (placa ML-507) que se obtiene a través de los conectores SMA J12 y J13 (si bien es diferencial sólo utilizamos uno de ellos). Para la depuración y configuración se utilizó la interfaz JTAG USB de Xilinx "Platform Cable USB II".

B. Configuración del reloj del transceptor

La tasa de transmisión del transceptor GTX está dada por la frecuencia de reloj de entrada F_{PLL_Clock} , donde se transmite un bit por cada semiciclo (la modulación es NRZ); entonces la tasa de transmisión será $R_{line}[bps] = F_{PLL_Clock}[1/s] \times 2$. La frecuencia del reloj de entrada del PLL está gobernada por la ecuación 5-1 [2, Pag. 88], que reproducimos a continuación:

$$F_{PLL_Clock} = F_{CLKIN} \times \frac{PLL_DIVSEL_FB \times DIV}{PLL_DIVSEL_REF} \quad (1)$$

donde las constantes $PLL_DIVSEL_REF = \{1; 2\}$, $DIV = \{4; 5\}$ y $PLL_DIVSEL_FB = \{1; 2; 3; 4; 5\}$ son configurables por software; mientras que la frecuencia base se configura con las llaves SW6 [3, Tabla 1-32]: $F_{CLKIN}(Mhz) = \{62.5; 75; 77.76; 100; 125; 150; 156.25; 311.04; 622.08\}$.

Modificando los parámetros puede lograrse, en teoría, un amplio rango de las frecuencias F_{PLL_Clock} , pero de acuerdo a la documentación del PLL [4, Pág. 71]¹, este tiene un rango de operación nominal desde 1.2 a 2.7 Ghz en FPGAs de grado -1 tal como el que se encuentra en la placa de desarrollo ML-507. Sin embargo en este artículo documentamos la obtención y medición de velocidades de oscilación estables para el PLL de hasta 4.5 Ghz (lo que implica una tasa de transmisión de 9 Gbps), fuera del rango de operación especificado por el fabricante.

¹La velocidad máxima no se detalla en la documentación del GTX de Virtex5, pero sí en la documentación del Virtex6, que excepto en el modelo HTX posee parámetros similares.

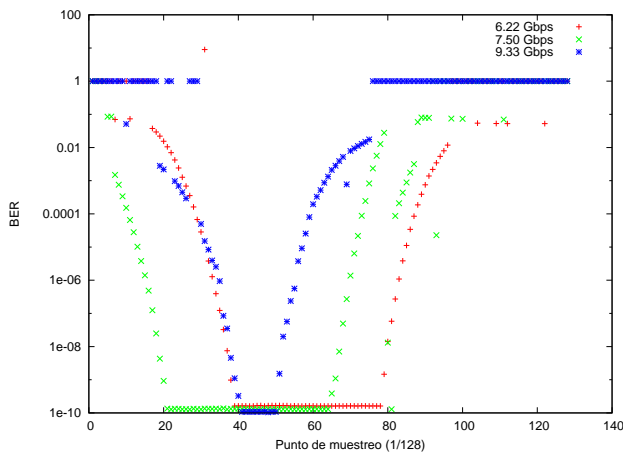


Fig. 1. BER vs. punto de muestreo.

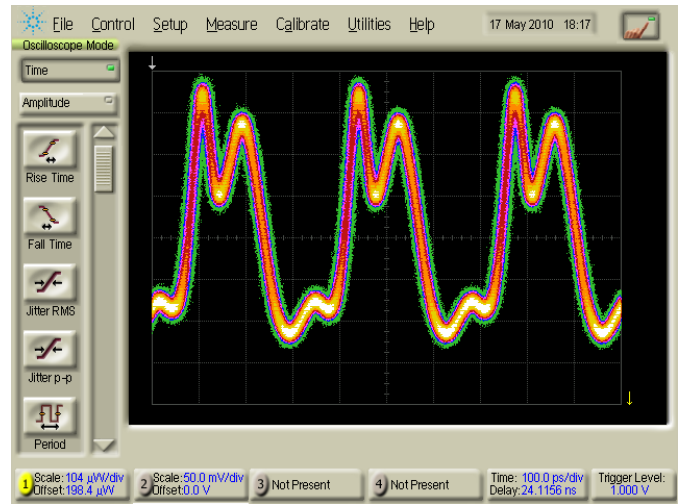


Fig. 3. Señal óptica a 6 Gbps

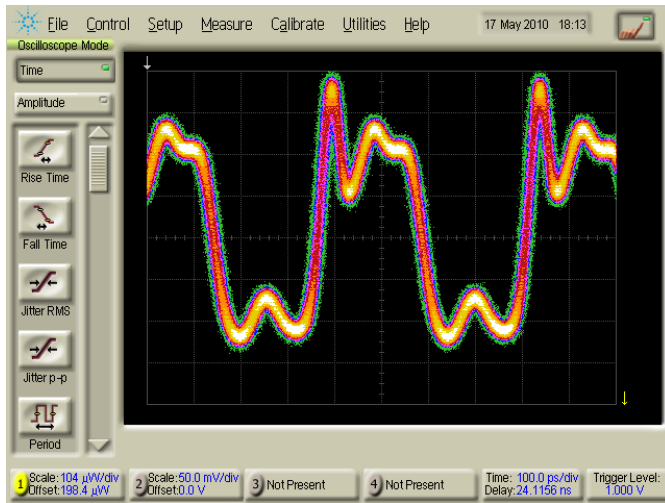


Fig. 2. Señal óptica a 4.5 Gbps

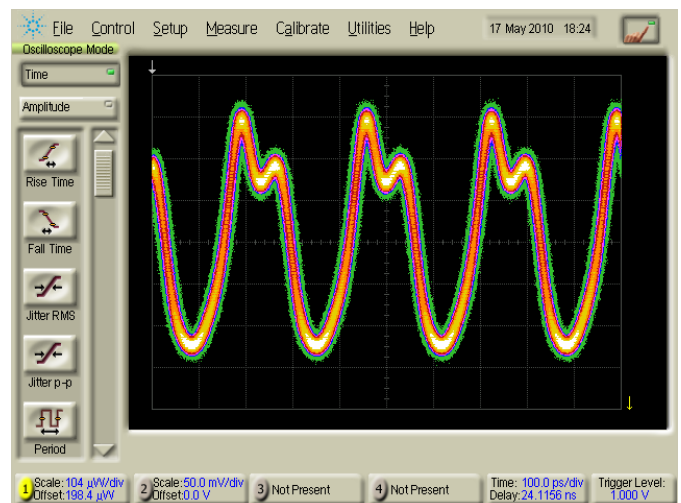


Fig. 4. Señal óptica a 7.5 Gbps

C. Software

El software requerido para realizar las mediciones es Xilinx Design Suite 10.1 o posterior. Específicamente se utilizaron las utilidades `ibergengui.sh` (Generador del diseño de IBERT) y el analizador ChipScope. Todas las pruebas se realizaron desde un entorno Linux. La configuración del software se realizó siguiendo la guía “ML507 Four GTXs IBERT Design Creation” [1] provista por Xilinx. La utilidad `ibergengui.sh` genera un proyecto Verilog que implementa un medidor de BER utilizando los trasceptores GTX de la placa, proyecto que puede ser modificado, y se finaliza con la sintetización mediante la utilidad Xilinx ISE. Hay que tener en cuenta que se debe seleccionar solamente el trasceptor “GTX_DUAL_X0Y5” ya que este corresponde al conector SFP.² Para este artículo no fue necesario realizar ninguna modificación en el proyecto generado por la utilidad `ibergengui.sh`.

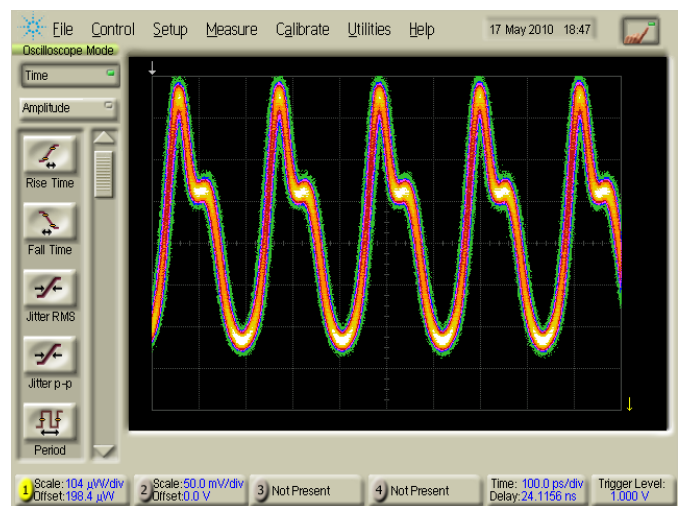


Fig. 5. Señal óptica a 9.33 Gbps

III. MEDICIONES

La figura ?? muestra la señal óptica producida a diferentes tasas. Nótese que aunque el equipo puede generar señales

²Seleccionando el transceptor GTX_DUAL_X0Y3 se pueden realizar estas mediciones por medio de una interfaz SATA y un cable de cobre tipo *loopback*.

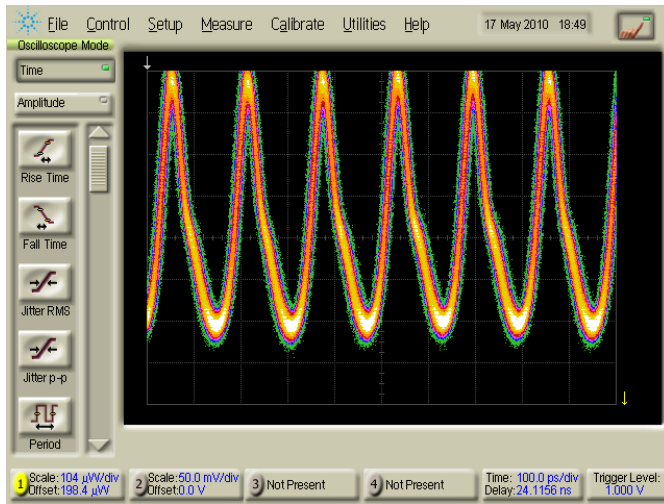


Fig. 6. Señal óptica a 12.44 Gbps

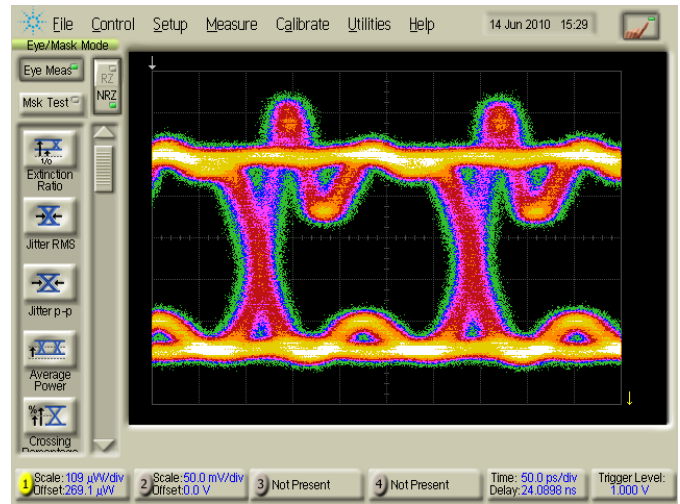


Fig. 8. Diagrama de ojo a 4.5 Gbps.

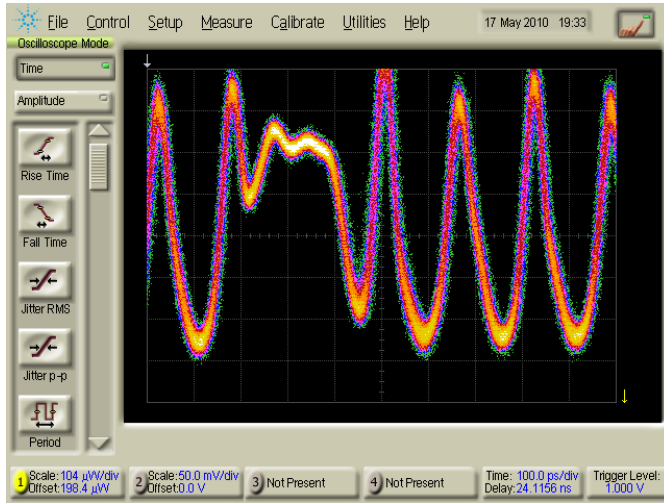


Fig. 7. Señal óptica a 12.44 Gbps, transmisión 10110101010

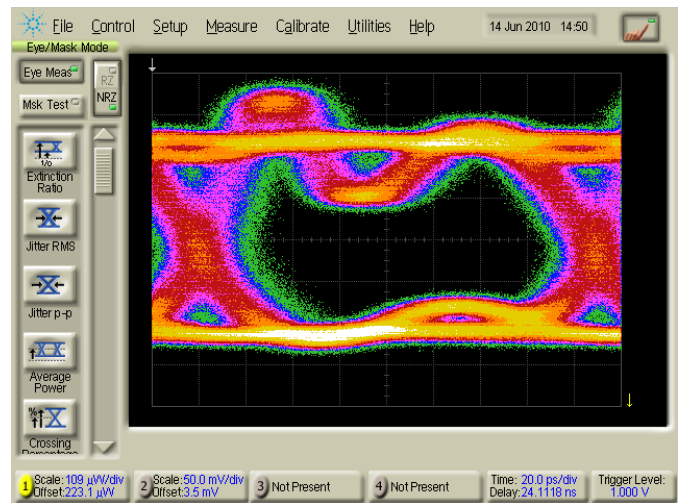


Fig. 9. Diagrama de ojo a 6 Gbps.

estables de hasta 12.44 Gbps pero no puede recibirlas a esa frecuencia, por lo que las mediciones de BER se realizaron solo hasta 9.33 Gbps. Todas las señales corresponden a la secuencia 10101010, excepto la figura 7, que fue generada con una secuencia distinta para demostrar el total control sobre la señal generada. El transceptor posee la capacidad de realizar una codificación 8B/10B adicional, pero para estas mediciones ese módulo fue desactivado.

En la figura 11 mostramos el diagrama de ojo para varias tasas de transmisión.

A. BER

Si bien el osciloscopio muestra que las señales son generadas correctamente, es interesante conocer el BER para cada tasa de transmisión. El transceptor GTX permite variar el punto de muestreo en su sección de recepción (RX). Modificando este parámetro podemos buscar el punto óptimo. La curva BER vs. punto de muestreo se observa en la figura 1; observese que las mediciones tienen una duración de 1 segundo, por lo que no es posible medir un $\text{BER} < 10^{-10}$. Se

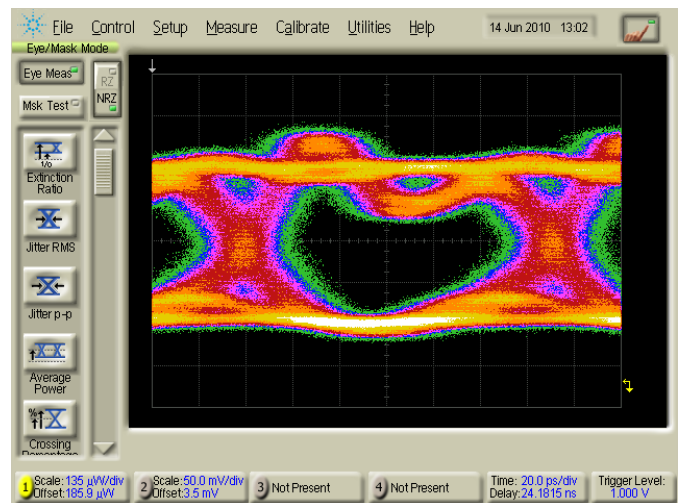


Fig. 10. Diagrama de ojo a 7.5 Gbps.

midieron tasas de BER en frecuencias 6.22 , 7.5 y 9.33 Gbps. Las mediciones de BER se generaron utilizando como señal

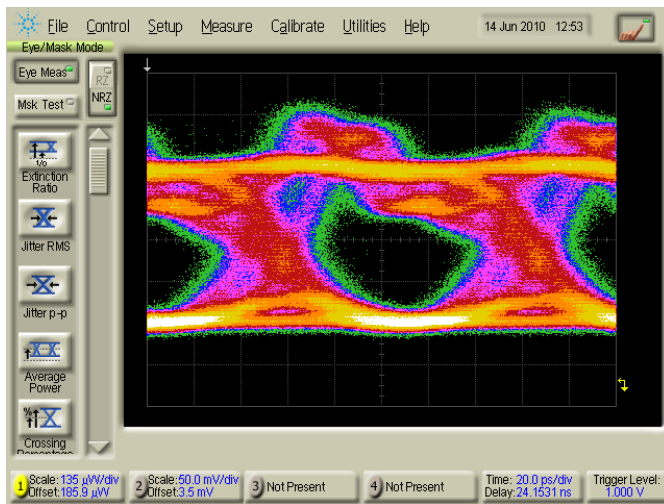
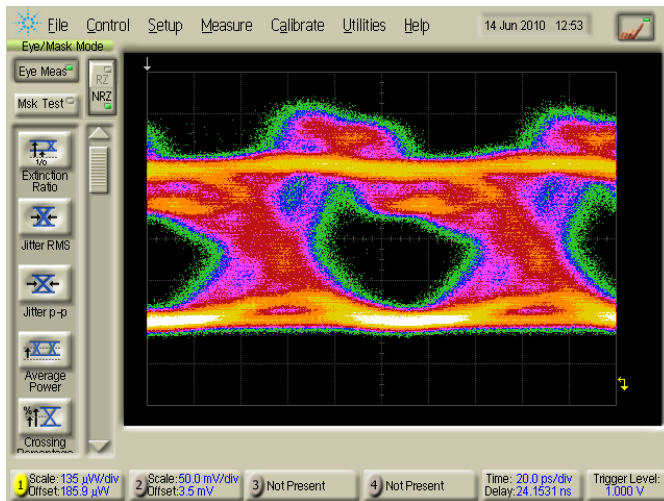


Fig. 11. Diagrama de ojo a 9.33 Gbps.



(a) 9.33 Gbps

Fig. 12. Diagramas de ojo.

lógica un PRBS de 7 bits.

IV. CONCLUSIONES

En este trabajo presentamos un sistema de transmisión de alta velocidad a bajo costo, implementado en una placa de desarrollo ML-507 Xilinx. Si bien la misma posee una limitación hasta 5.4 Gbps según la documentación, hemos mostrado la factibilidad de transmitir hasta 9.33 Gbps. Sin embargo, es importante notar que la señal presenta distorsiones que se acentúan con el aumento de la tasa de transmisión, pero dado que el BER se mantiene en un rango aceptable, el sistema funciona correctamente.

Este sistema de laboratorio puede ser utilizado para la investigación de redes ópticas pasivas (PONs), las que hoy en día están diseñadas para transmitir voz, video y datos simultáneamente por el mismo medio físico (Triple-Play). Como trabajo futuro, esperamos utilizar este sistema para el estudio de distintos protocolos de acceso en PONs [5].

REFERENCES

- [1] Xilinx, "ML507 Four GTXs iBERT Quickstart http://www.xilinx.com/products/boards/ml507/ml507_10.ml507_ibert_4gtxs_quickstart.pdf," 2006.
- [2] —, "Xilinx UG198 Virtex-5 FPGA RocketIO GTX Transceiver, User Guide http://www.xilinx.com/support/documentation/user_guides/ug198.pdf," 2006.
- [3] —, "Xilinx UG347 ML505/ML506/ML507 Evaluation Platform, User Guide http://www.xilinx.com/support/documentation/user_guides/ug347.pdf," 2006.
- [4] —, "Xilinx UG366 Virtex-6 FPGA GTX Transceiver http://www.xilinx.com/support/documentation/user_guides/u366.pdf," 2009.
- [5] A. A. Ortega, V. A. Bettachini, and J. I. Alvarez-Hamelin, "ECC-chain simulator: <http://code.google.com/p/eccchain/>," 2008.